

(19)日本国特許庁（J P）

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号
特開2003－151765
(P2003－151765A)

(43)公開日 平成15年5月23日(2003.5.23)

(51)Int.Cl ⁷	識別記号	F I	テマコード [*] (参考)
H 0 5 B 33/08		H 0 5 B 33/08	3 K 0 0 7
G 0 9 G 3/20	670	G 0 9 G 3/20	J 5 C 0 8 0
	3/30	3/30	K
H 0 5 B 33/14		H 0 5 B 33/14	A

審査請求 未請求 請求項の数 10 L (全 12数)

(21)出願番号 特願2002－245711(P2002－245711)
(22)出願日 平成14年8月26日(2002.8.26)
(31)優先権主張番号 09/940192
(32)優先日 平成13年8月27日(2001.8.27)
(33)優先権主張国 米国(US)

(71)出願人 590000846
イーストマン コダック カンパニー
アメリカ合衆国,ニューヨーク14650,ロチェ
スター,ステイト ストリート343
(72)発明者 ロドニー ディー・フェルドマン
アメリカ合衆国,ニューヨーク 14618,ロチ
ェスター,ヒルサイド アベニュー 754
(74)代理人 100077517
弁理士 石田 敬 (外4名)

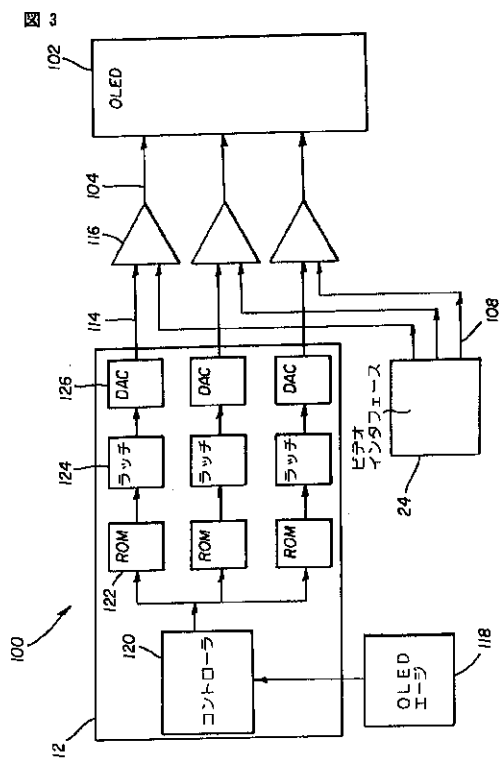
最終頁に続く

(54)【発明の名称】 表示装置

(57)【要約】

【課題】 単純化された回路でエージング補償を行う表示装置を提供する。

【解決手段】 発光材料を含むエレクトロルミネセント表示パネル102と、表示装置を駆動するためアナログビデオ信号を送出するビデオインタフェース回路24と、発光材料のエージングを表わすエージ信号を供給するエージ回路118と、アナログエージング補正信号を形成するため前記エージ信号に対して応答し、デジタル補正値を生成するため該エージ信号に対して応答するコントローラ手段120およびデジタル補正値をアナログ補正信号に変換するためのデジタル－アナログ変換器126を含むエージング補正回路112と、ビデオ信号にアナログエージング信号を加算するための加算増幅器116と、を含んで構成する。



【特許請求の範囲】

【請求項1】 a) 発光材料を含むエレクトロルミネセント表示パネルと、
 b) 前記表示パネルを駆動するためアナログビデオ信号を送出するビデオインタフェース回路と、
 c) 前記発光材料のエージングを表わすエージ信号を供給するエージ回路と、
 d) アナログエージング補正信号を形成するため、前記エージ信号に対して応答するエージング補正回路であって、デジタル補正値を生成するため該エージ信号に対して応答するコントローラ手段および前記デジタル補正値をアナログ補正信号に変換するデジタルーアナログ変換器を含むエージング補正回路と、
 e) 前記ビデオ信号と前記アナログエージング補正信号とを加算するための加算増幅器と、
 を備えることを特徴とする表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は一般に、カラーフラットパネル表示装置、より特定的にはエージング補正を伴うエレクトロルミネセントフラットパネル表示装置に関する。

【0002】

【従来の技術】エレクトロルミネセント表示装置は、各画素位置に印加される信号レベルに基づいて画素位置から光を発出するフラットパネル表示装置である。有機エレクトロルミネセント表示装置は、光を発出するために画素位置に被着させられた有機薄膜を利用する。発出される光の強度は、有機薄膜を通過する電流に比例する。発出された光の色と電流から光へのエネルギー変換の効率とは有機薄膜の組成によって決定される。

【0003】図1は、1999年8月10日付けでTangに対し発行された米国特許第5,937,272号の中で示されているタイプの有機発光ダイオード(OLED)フラットパネル表示装置10といったような標準的な先行技術のアクティブマトリクス底面発光エレクトロルミネセント表示装置の断面図を示している。OLED表示装置10は、表示デバイス用の機械的支持を提供する透明基板12、トランジスタスイッチマトリクス層14、有機発光ダイオードを形成する材料を含有する発光層18、およびフラットパネル表示装置内部の回路をプリント回路板26上にあるビデオインタフェース回路24に接続するためのケーブル20を含む。該透明基板12は、標準的にはガラスであるが、プラスチックといったようなその他の材料を使用することもできる。トランジスタスイッチマトリクス層14は、OLED表示装置内のどの画素が、与えられた時間において画像データを受信するかを選択するために使用される薄膜トランジスタ(TFTs)の2次元マトリクスを含む。薄膜トランジスタ16は、従来の半導体製造プロセスを用いて製造さ

れ、従ってさまざまな用途のための回路を形成するために追加の薄膜トランジスタ16を使用することが可能である。Feldman et al.により2001年1月30日に出版された米国出願番号第09/774,221号で教示されているように、TFTがアクティブマトリクスフラットパネル表示装置内に存在することによって、表示以外の機能を表示機能と同じ基板上に実現して、システムオンパネルを製造することができる。OLED表示装置は、ビデオインタフェース回路24によって生成されたデジタル制御信号およびアナログビデオ信号に対して応答する。

【0004】

【発明が解決しようとする課題】材料内の変化が、定常的な入力電流刺激によって材料の光出力が経年変化するというエージングプロセスを有機発光材料が受けるということは、当業者にとって既知の事実である。これによって、画像信号が、材料のエージングにつれて異なる画像を生じさせる。しかしながら、有機エレクトロルミネセント表示装置のユーザは、有機発光材料の時間経過とは無関係に、画像信号が同じ画像を生成することを期待している。あるいは、ユーザは、有機発光材料の時間経過にかかわらず、画像信号が必ずしも同じ画像でなくても、快い画像を生成することを期待することもある。例えば、より明るい同じ画像よりも、むしろ適正なカラーバランスを有するより薄暗い画像の方を受けいれることができるかもしれない。

【0005】P. Salamは、SID2001 Digest, p 67~69の中で公表したその論文「自律的画素整合を伴うOLEDおよびLED表示装置」(P. Salam, in his paper "OLED and LED Displays with Autonomous Pixel Matching," published in the SID 2001 Digest, pages 67-69)の中で、カラー補正回路に輝度情報をフィードバックすべく画素光出力を検知するために、OLED表示装置の周辺に配置された光センサを利用する閉ループ輝度制御システムについて記述している。表示装置が使用されていないときに、一度に一カラーチャンネルずつ単一の画素又は画素エリアがアドレスされ発光された光が検出されて制御信号を生成する「モニタモード」が、該画素表示装置用に使用される。

【0006】光センサからの信号は、アナログーデジタル変換され、プロセッサは測定された光の値を計算し、その値を記憶する。通常の画像表示の間、表示コントローラはこの記憶された輝度情報を利用して、エージングに起因して発生しうる画素からの光出力の不均一性を補正する。この方法は、多くのメモリを必要とする、各画素または各画素エリアに関する情報を記憶するための「画素輝度マップ」を必要とすることから、複雑なものである。これは、価格に敏感な携帯式デバイスに対して特に、実現コストを高くしてしまう可能性がある。さらに、「画素輝度マップ」メモリは、定期的に更新され

なくてはならず、従って揮発性または書換え可能型揮発性メモリのいずれかでなくてはならない。揮発性メモリは、標準的に不揮発性メモリに比べ、そのコンテンツを維持するのに多くの電力を消費する。FLASHといったような不揮発性メモリは、書込み中でない場合は電力消費量が比較的少ないが、故障に至るまでの更新サイクル数に限度がある。従って「画素輝度マップ」はコストが高く、電力効率が悪く、かつ限られた寿命をもつものである。

【0007】Salam に対し2000年6月27日付けで10 発行された米国特許第6,081,073号は、光出力が測定され記憶され、マイクロプロセッサまたはコントローラが測定および補正プロセスを制御する発光ダイオードマトリクス表示装置において輝度およびカラー変動を最低限におさえるための回路および方法について記述している。ここでもまた、この輝度およびカラー補正を実施する方法は、各表示画素についての情報を記憶するメモリマップを利用し、従って不必要に複雑なものである。

【0008】Matthies et alにより1999年8月19 20 日に公開された国際公開番号WO99/41732号は、OLED材料のエージングおよび画素不均一性に起因する明るさの補正のためのいくつかの方法について記述している。これらの方法には、発光画素に関する物理的様相を測定する段階と、計算を実施する段階および記憶された累積電流値との関係においてこれらの測定に基づきこれらの発光画素に供給される電流を変更する段階とが含まれる。この方法は、OLED電流を直接変調し、従って画素レベルで動作しなければならない。しかしながら、表示システムは標準的に、画素電流を画素に30 直接供給する駆動機構内または表示装置内の電子部品並びにアナログ電圧を用いて、表示装置に対し画像情報を供給し、電圧情報を電流へと変換する。入力アナログ電圧へと変換される電流を修正するのではなく、これらのアナログ電圧を修正することがしばしば望まれる。

【0009】従って、信号駆動される対応する有機発光材料のエージングを補償する目的で、表示デバイス内のアナログビデオ信号を修正する、単純化された回路を利用した、改良型手段に対するニーズが存在する。

【0010】40 【課題を解決するための手段】このニーズは、本発明により、発光材料を含有するエレクトロルミネセント表示パネルと、表示装置を駆動するためアナログビデオ信号を生成するためのビデオインタフェース回路と、発光材料の時間経過（エージ）を表わす信号を供給するためのエージ回路と、アナログエージング補正信号を形成するためエージ信号に対して応答するエージング補正回路であって、デジタル補正值を生成するためエージ信号に対して応答するコントローラ手段およびデジタル補正值をアナログ補正信号に変換するためのデジタルア 50

ナログ変換器を含むエージング補正回路と、ビデオ信号とアナログエージング補正信号とを加算するための加算増幅器を含む表示装置を提供することによって達成される。

【0011】

【発明の実施の形態】図2を参照すると、本発明による、全体に100という番号で示されているエレクトロルミネセント表示装置システムは、1またはそれ以上のエージング補正されたアナログビデオ信号104により駆動されるエレクトロルミネセント表示パネル102を含む。ビデオインタフェース回路24が、アナログビデオ信号108および制御信号110を生成する。エージング補正回路112は、エージ回路118からのエレクトロルミネセント表示装置エージ入力に対して応答し、アナログ補正信号114を生成する。アナログ補正信号は、加算増幅器116内でアナログビデオ信号108と組合わされる。エレクトロルミネセント表示パネル102は、発光材料を含んでいる。多色表示装置については、異なるカラーの光を発出する発光材料は、それぞれ異なる速度でエージングする可能性がある。

【0012】標準的には、異なるカラーの発光材料はそれぞれ異なる速度でエージングすることから、発光材料の各カラーについてそれぞれエージが存在する。しかしながら、多数のビデオチャンネルの発光材料が、相互に似たようにエージングする場合、これらのビデオチャンネルに対して単一の全体的エージ信号が存在し得る。

【0013】エージ回路118は、発光材料の1つの平均エージ、多色エレクトロルミネセント表示装置内の各発光材料の平均エージ、アクティブエリアのサブセットエリアについての発光材料の平均エージ、アクティブエリアのサブセットエリアについての各発光材料の平均エージ、アクティブエリア内の各画素についての発光材料の平均エージまたはアクティブエリアの各画素における各発光材料のエージ、を供給することができる。エージ測定の詳細性 (granularity)は、設計の複雑さ、コスト、発光材料のエージングのプロフィールおよび電力消費の間の折り合いによって左右される。

【0014】OLEDのエージを測定するさまざまな手段を使用することが可能である。例えば、OLEDが駆動された回数を計数することによってエージを測定することができる。代替的には、前出の米国特許第6,081,073号に記述されているように、エレクトロルミネセント表示装置の実際の光出力を測定するために光検出器を使用し、それを与えられた駆動条件について予想される光出力と比較することによって、間接的にエージを測定することもできる。この光出力は、通常の画像の表示から得ることもできるし、あるいは前出の「自律的画素整合を伴うOLEDおよびLED表示装置」の中でSalam が記述しているように、非アクティブ期間中に表示されたテストパターンから得ることもできる。また、

基準画素を用いることで間接的にエージを測定することも可能である。1つの方法では、Cok et al に対する2001年11月20日発行の米国特許第6,320,325号に記述されているように、エレクトロルミネセント表示パネル102内に形成された基準画素の光出力より光が発出され、この光出力が検知される。

【0015】第2の方法では、基準画素の電気特性が測定される。測定された電気特性は、OLED材料のエージに正比例して変化するはずである。この方法は、Cok et al により2000年5月24日に提出された同時係属米国特許出願第09/577,241号の中で記述されている。発光材料のエージを測定するために間接的測定が使用される場合は、エージ回路118は、実際の暦年令ではなくむしろエージに関係する測定値を生成することができる。このとき、エージング補正回路112は、この測定された値を、関数関係を介して、実際の暦年令に変換する。

【0016】エージング補正回路112については、数多くの実現法が存在する。一実施形態は図3に示されている。ここでは、エージング補正回路112は、コントローラ120、1またはそれ以上のメモリ122、1またはそれ以上のラッチ124および1またはそれ以上のデジタルアナログ変換器126を含む。コントローラ120は、カスタムデジタルロジック、プログラミングされたマイクロプロセッサ、マイクロコントローラまたはデジタル信号プロセッサとして実現することができ、エージ回路118からのエージ入力に対して応答する。メモリ122はエージ補正情報を保持しており、ここで各メモリアドレスは予め定められたエージに対応し、各記憶場所のコンテンツには予め定められたエージに基づくデジタル電圧差が含まれている。かくして、メモリ122は、補正值参照テーブルとして用いられる。これらのメモリ122は、「画素輝度マップ」を含んでいないことから、本実施形態内で使用されるメモリのサイズは、標準的に、画素輝度マップを記憶するのに用いられるものよりもはるかに小さい。メモリは揮発性でも不揮発性でもよい。揮発性メモリは、比較的頻繁に発生する異なるエージング特性を有する異なるエレクトロルミネセント表示パネル102と共に使用するのに有用である。ただし、揮発性メモリは、エージング補正において使用前に初期化を必要とする。代替的には、エージング補正回路112が単一のエレクトロルミネセント表示装置と共に通常通り動作させられ、従って使用毎に予め初期化が必要とされない場合、不揮発性メモリが有用である。

【0017】不揮発性メモリは、読取り専用メモリ (ROM)、電氣的にプログラミング可能な読取り専用メモリ (EPROM)、電氣的に消去可能なプログラマブル読取り専用メモリ (EEPROM) またはFLASHメモリであり得る。後者の2タイプのメモリは再プログラ

ミング可能であり、従って将来においてより優れた精度を得るための参照テーブルに対する更新、または異なるデバイスまたは有機発光材料での回路の再利用を許容する。しかしながら、更新の頻度は、「画素輝度マップ」の更新の頻度に比べると比較的low、従ってFLASHデバイスについての書込みサイクル数は通常問題にはならない。

【0018】デジタルアナログ変換器126を制御するクロックに対してデジタルエージング補正值を同期させるために、ラッチ124が使用される。ラッチ124は、この同期化が回路動作の一部として本来的に行われる場合または、メモリ122がラッチ機能を含んでいる場合には、省略することができる。

【0019】入力されたエージを利用して、コントローラ120は、メモリ122のための対応するメモリアドレスを生成する。アドレスはメモリ122に送られ、これらのメモリ122から対応するデジタルエージング補正值が読取られる。ラッチ124 (もしあれば) が次に、これらのデジタルエージング補正值をラッチする。その後、デジタルアナログ変換器126は、これらのデジタルエージング補正值をアナログ形態に変換する。

【0020】図4は、エージング補正回路112がわずか1つのメモリ122、1つのラッチ124および1つのデジタルアナログ変換器126しか含まない本発明の実施形態を示す。エージング補正回路112の出力は、加算増幅器116を用いて複数のビデオチャンネルに加算される。この実施形態は、2つの異なる発光材料が同じかまたは比較的近いエージングプロフィールを示す場合、またはエージング補正回路122の複雑性を低減することが望ましい場合に、有用である。この実施形態は、単純であること、従ってコストが低減されること、使用材料が比較的少ないこと、そして回路の歩留りが改善されることという利点をもつ。

【0021】図5は、エージング補正回路112が、単一のメモリ122、コントローラ120、1またはそれ以上のラッチ124および1またはそれ以上のデジタルアナログ変換器126を含む、本発明の実施形態を示す。コントローラ120は、有機エレクトロルミネセント表示装置エージ入力 (118) に対して応答し、メモリ122から適切なエージング対電圧補正データを読取る。多数のカラーチャンネルが存在する場合、コントローラ120は、一度に1つのカラーチャンネルについての適切なエージング対電圧補正值を計算し、この値を適切なラッチ124内に記憶する。ひとたび新しい値がラッチ124内に記憶されたならば、対応するデジタルアナログ変換器126がこのデジタル値をアナログに変換する。

【0022】コントローラ120は、参照動作と、ラッチとデジタルアナログ変換とを同期化させる。発光

材料のエージングプロセスは、従来のクロック周期（100マイクロ秒単位で測定される）を用いた参照、計算、ラッチおよびデジタル-アナログ変換プロセスに比べて、比較的低速（時間単位で測定）であることから、この実施形態を、回路内の部品数を削減するために利用することが可能である。従って、この実施形態は、より複雑な実施形態に比べ、材料およびコストを削減し、歩留りを改善させる。

【0023】図6は、エージング補正回路112が、コントローラ120、1またはそれ以上のラッチ124および1またはそれ以上のデジタル-アナログ変換器126を含む、本発明の実施形態を示している。この実施形態では、メモリ参照テーブルは使用されず、代わりに、コントローラ120により実施される計算を介して直接エージング対電圧補正值を計算するための数学的關係に立脚する。有機エレクトロルミネセント表示装置102内の異なる発光材料のために、異なる数学的關係を使用することができる。デジタルエージング対電圧補正值はラッチ124内に格納され、デジタル-アナログ変換器126によりアナログ電圧に変換される。この実施形態は、発光材料のエージングと光出力との数学的關係が比較的単純であって、従って、計算のために非常に高能力のコントローラを必要としない場合に、有用である。同様に、この実施形態は、材料のエージングプロセスが、比較的長い時間にわたり複雑な計算を実施することができる位に充分低速である場合に有用である。この実施形態は、参照テーブルが付随するメモリを削除し、従って、メモリが付随する製造プロセスはデジタルロジックが付随するものとは往々にして異なることからより少ない材料しか必要とせず、コストを削減し、歩留りを改善させ、製造段階の数を減らすという利点を有する。

【0024】図7は、エレクトロルミネセント表示装置システム100のさまざまな要素の従来の配置を示す。従来であれば、OLEDエージ回路118、エージング補正回路112、ビデオインタフェース回路24および加算増幅器116が、回路板上に取付けられたコンポーネントとなると考えられる。エージング補正されたアナログビデオ信号104は次に、ケーブル20を介して有機エレクトロルミネセント表示パネル102に供給される。ケーブル20は、コネクタ28においてプリント回路板26に接続する。

【0025】前出の米国出願番号第09/774,221号で記述されているように、回路は、アクティブマトリクスエレクトロルミネセント表示装置と同じ基板上に集積され得る。従って、エージング補正に関して本明細書で記述された回路の全てまたは一部分が、エレクトロルミネセント表示装置の基板上に実装可能である。図8は、かかるエレクトロルミネセント表示装置システム100の基本構造を示す。エレクトロルミネセント表示パ

ネル102は、該表示パネルの画素および発光材料の置かれたアクティブエリア130を含む。さらに、アクティブエリア130内に薄膜トランジスタがあることから、アクティブエリア130の周囲に付加的な薄膜トランジスタを含む付加的な回路132を形成するのは比較的簡単である。例えば、この回路132は、ケーブル20上で搬送される信号に対して応答する場合、ケーブル20近くに設置することができ、このアクティブエリア130内の回路を制御するために回路132の出力が使用される。代替的には、付加的な回路132の全てまたは一部分を含むように、アクティブエリア130内の既存の回路を修正することもできる。

【0026】図9は、加算増幅器116が、回路132内のエレクトロルミネセント表示パネル102上に物理的に設置されている、本発明の一実施形態を示す。好ましくは、加算増幅器116は、アクティブエリア130の周囲に設置される。1またはそれ以上のアナログ補正信号114が、アナログビデオ信号108と共に、ケーブル20上をエレクトロルミネセント表示装置102まで送信される。かかるアナログ回路は、アナログビデオチャンネルを収容すべく、エレクトロルミネセント表示装置自体の中に既に形成されていることから、加算増幅器116は、エレクトロルミネセント表示パネル102の製造プロセス中に容易に統合される。この実施形態は、プリント回路板26上の部品数削減、エレクトロルミネセント表示パネル102上で高密度集積技術の利用、全体的システムコストの低減といった利点をもつ。

【0027】図10は、ラッチ124、デジタル-アナログ変換器126および加算増幅器116が、回路132内のエレクトロルミネセント表示装置102上に物理的に設置されている、本発明のさらなる実施形態を示している。標準的には、ラッチ124、デジタル-アナログ変換器126および加算増幅器116は、アクティブエリア130の周囲に設置される。プリント回路板26上のメモリによるデジタルエージング対カラー電圧補正出力はアナログビデオ信号108と共に、エレクトロルミネセント表示パネル102までケーブル20上を伝送される。デジタル伝送回路(DTC)136は、デジタルエージング対カラー電圧補正值を伝送フォーマットに変換する。エレクトロルミネセント表示パネル102に付加されたデジタル受信回路(DRC)140はこれらの伝送された補正值を受信し、エレクトロルミネセント表示パネル102上の適切なラッチ124内にそれらを格納する。デジタルエージング対カラー電圧補正值は、ケーブル20上をデジタルで伝送される。このデジタル伝送は、シリアルまたはパラレル伝送フォーマットを利用することができる。必要とされる導線の数が比較的少なく材料ひいてはコストが最低限におさえられるため、シリアル伝送が好ましい。シリアル伝送は往々にしてパラレル伝送よりも低速である。し

かしながら、発光材料のエージング速度は従来のシリアル伝送速度に比べ非常に低いものであることから、このように比較的低速で伝送することは通常許容可能である。この実施形態は、プリント回路板26上の部品数削減、エレクトロルミネセント表示パネル102上での高密度集積技術の利用、全体的システムコストの低減、といった利点を有する。

【0028】図11は、メモリ122、ラッチ124、デジタル-アナログ変換器126および加算増幅器116が、回路132内のエレクトロルミネセント表示パネル102上に物理的に設置されている、本発明のさらなる実施形態を示している。標準的には、メモリ122、ラッチ124、デジタル-アナログ変換器126および加算増幅器116は、アクティブエリア130の周囲に設置される。プリント回路板26上のコントローラ120がデジタルメモリアドレス値を計算する。これらのデジタルメモリアドレス値は、アナログビデオ信号108と共に、エレクトロルミネセント表示パネル102までケーブル20上を伝送される。デジタル伝送回路136は、デジタルメモリアドレス値を伝送フォーマットに変換する。エレクトロルミネセント表示パネル102に付加された回路内に設置されたデジタル受信回路140が、これらの伝送された補正値を受信し、エレクトロルミネセント表示パネル102上の適切なメモリ122にそれらを転送する。この実施形態は、プリント回路板26上の部品数のさらなる削減、エレクトロルミネセント表示パネル102上での高密度集積技術の利用、全体的システムコストの低減、といった利点を有する。

【0029】図12は、エージング補正回路112全体、エレクトロルミネセント表示装置エージ入力(118)、および加算増幅器116が、回路132内のエレクトロルミネセント表示パネル102上に物理的に設置されている、本発明のさらなる実施形態を示している。標準的には、エージング補正回路112、有機エレクトロルミネセント表示装置エージ入力(118)および加算増幅器116は、アクティブエリア130の周囲に設置されている。ビデオインタフェース回路24は、プリント回路板26上にとどまる。この実施形態は、エレクトロルミネセント表示パネル102自体の上に全てのエ

ージング補正機能を配置することによって、エージング補正動作および製造を、システム設計者と独立させている。

【0030】さらに、エージング補正回路112、エレクトロルミネセント表示装置エージ入力(118)および加算増幅器116を、エレクトロルミネセント表示パネル102上に一体化させることで、プリント回路板26上に設置する必要のあるコンポーネントの数は少なくなり、回路板材料およびコストが削減される。コネクタ28およびケーブル20にて伝送すべきさらなる信号は

ないので、エージング補正を伴うとおよび伴わないとにかかわらず、エレクトロルミネセント表示装置に対して同じピンアウトを使用することができる。こうしてエレクトロルミネセント表示装置システム100のフレキシビリティは増大し、エレクトロルミネセント表示装置システム内でエージング補正を伴うとおよび伴わないとにかかわらず、エレクトロルミネセント表示装置を互換性ある形で使用することができるようになる。

【0031】図13は、エレクトロルミネセント表示パネル102上の回路132がエージ回路118を含む本発明のさらなる実施形態を示している。エレクトロルミネセント表示パネル102の発光材料のエージについては、ケーブル20内の1またはそれ以上の導線を介してプリント回路板26上にある、エージ補正回路112に入力される。エレクトロルミネセント表示パネル102上にエージ回路118を設置することにより、材料のエージ測定値をエレクトロルミネセント表示パネル102外にある回路の物理的な一部分にではなく、エレクトロルミネセント表示パネル102に結合させることが可能となる。かくして、異なるエレクトロルミネセント表示パネル102をコネクタ28に差込むことができ、エージング補正回路112は、再プログラミングというニーズの範囲内で、この新しい表示装置に対して正しく動作することになる。こうして、エレクトロルミネセント表示装置システム100の有用性は増大し、集積コストは減少し、複雑なエージング補正回路112を、現在のところ製造歩留りがより良い表示装置基板とは切り離して集積回路内に実装することが可能となる。

【0032】OLED基板上への集積に関して記述した以上の実施形態は、図3の実施形態に関連するものである。基本的方法および理論は類似のものであることから、当業者であれば、図4〜6に関連する類似の実施形態を容易に実現することが可能である。

【0033】本発明は、そのいくつかの好ましい実施形態を特に参考にして詳述されてきたが、本発明の精神および範囲内で変更および修正を加えることができるということも理解できるだろう。例えば、パッシブマトリクス表示装置上のトランジスタ回路の集積の可能性は低いものの、これらのエージング補正技術は、パッシブおよびアクティブの両方のマトリクス有機エレクトロルミネセント表示装置のために使用することができる。さらに変色材料またはカラーフィルターを伴う有機エレクトロルミネセント表示装置は、標準的に単色の発光材料を使用する。本明細書に記述されている実施形態は、かかるデバイスに使用でき、従って、本発明の範囲内に入る。本明細書中の実施形態は、ケーブルを介したプリント回路板とエレクトロルミネセント表示装置との間の信号伝送に関連して記述されているが、信号の光学的および電磁的伝送といったようなその他のインタフェース手段も、アナログビデオ信号を変更することによって、本発

明のエイジング補正手段の範囲内に入るものである。

【0034】

【発明の効果】本発明による表示装置は、エレクトロルミネセント表示装置の発光材料がエイジングを受けるときに、与えられたアナログビデオ電圧について、ほぼ定常的な輝度および／またはカラーバランスを示すという点で有利である。該回路は、アナログビデオチャンネル補正のために最適化されており、従ってこれまでの方法に比べ、単純でよりコスト効率が良く、より高い製造歩留りという点で有益である。

【図面の簡単な説明】

【図1】従来技術の有機エレクトロルミネセント表示装置の構造を示す概略図である。

【図2】アナログエイジング補正信号がアナログビデオ信号と組合わされている、本発明による有機エレクトロルミネセント表示装置のためのエイジング補正回路を示す概略図である。

【図3】コントローラ、およびアナログビデオチャンネルあたり1つのメモリ、1つのラッチおよび1つのデジタルーアナログ変換器を含むエイジング補正回路の一実施形態を示す概略図である。

【図4】全てのアナログビデオチャンネルを制御するコントローラ、1つのメモリ、1つのラッチおよび1つのデジタルーアナログ変換器を含むエイジング補正回路の一変形実施形態を示す概略図である。

【図5】アナログビデオチャンネルあたり1つのラッチおよびデジタルーアナログ変換器および1つのメモリに接続されたコントローラを含むエイジング補正回路のさらにもう1つの変形実施形態を示す概略図である。

【図6】アナログビデオチャンネルにつき1つのラッチおよびデジタルーアナログ変換器に接続されたコントローラを含むエイジング補正回路の1つの実装を示す概略図である。

【図7】プリント回路板上にその全てのコンポーネントが実装されるエイジング補正回路の従来の実装を示す概略図である。

【図8】アクティブエリアと付加回路を実装できるエリアとを示す有機エレクトロルミネセント表示装置の図である。

【図9】有機エレクトロルミネセント表示装置内に増幅器が実装されており、その他の全てのコンポーネントがプリント回路板上に実現される、本発明の実装を示す概略図である。

【図10】ラッチ、デジタルーアナログ変換器および増幅器が有機エレクトロルミネセント表示装置内に実装され、その他の全てのコンポーネントがプリント回路板上に実装される、本発明の実装を示す概略図である。

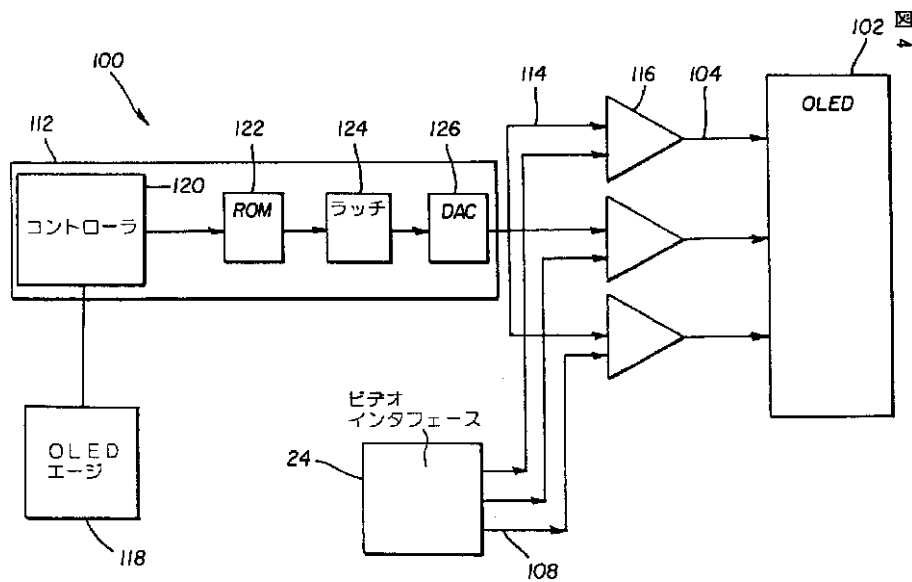
【図11】メモリ、ラッチ、デジタルーアナログ変換器および増幅器が有機エレクトロルミネセント表示装置内に実装され、その他の全てのコンポーネントがプリント回路板上に実装される、本発明の実装を示す概略図である。

【図12】コントローラ、メモリ、ラッチ、デジタルーアナログ変換器および増幅器が有機エレクトロルミネセント表示装置内に実装され、その他の全てのコンポーネントがプリント回路板上に実装される、本発明の実装を示す概略図である。

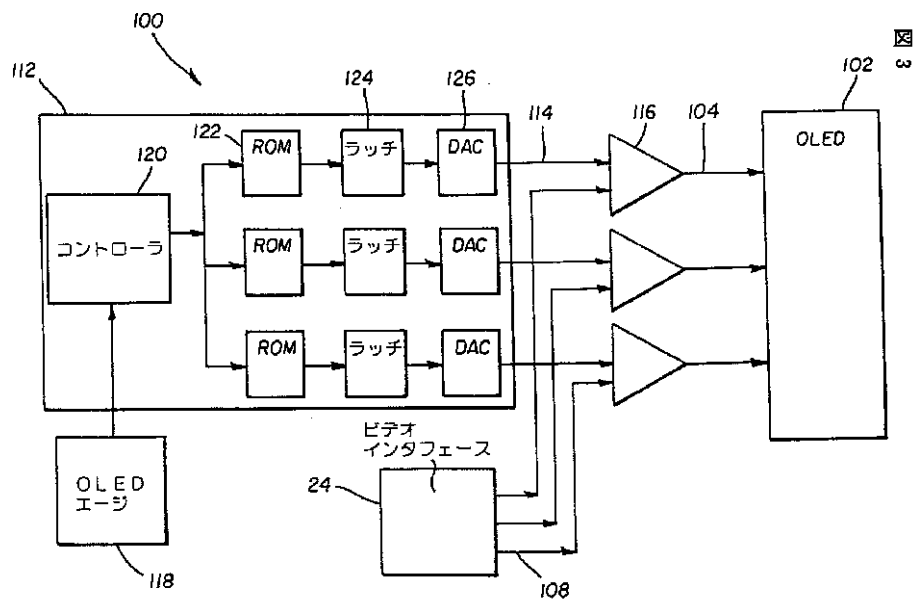
【図13】エージ回路が有機エレクトロルミネセント表示装置内に実装される本発明の実装を示す概略図である。

【符号の説明】

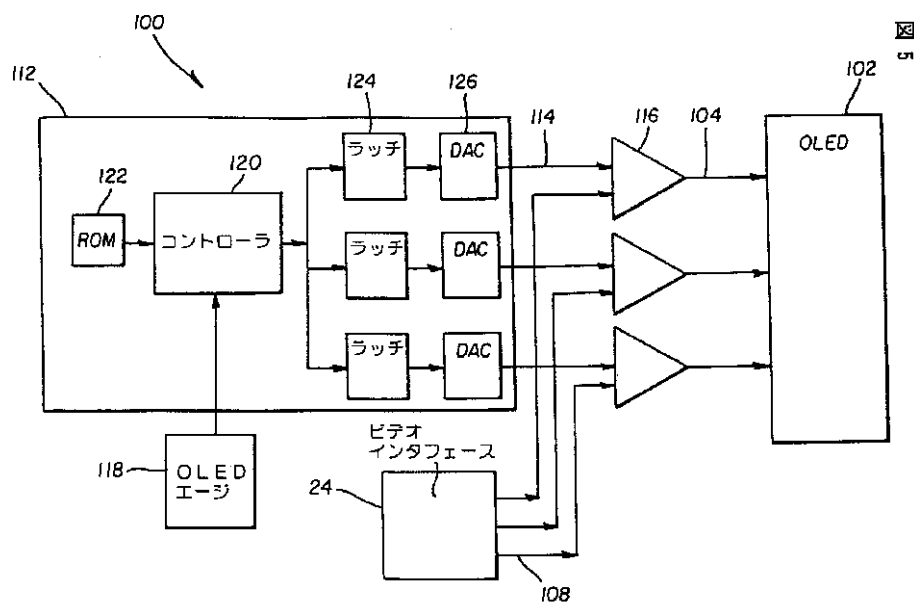
- 10…有機発光ダイオード（OLED）フラットパネル表示装置
- 12…透明基板
- 14…トランジスタスイッチマトリクス層
- 16…薄膜トランジスタ
- 18…発光層
- 24…ビデオインタフェース回路
- 26…プリント回路板
- 100…エレクトロルミネセント表示装置システム
- 102…エレクトロルミネセント表示パネル
- 104…エイジング補正されたアナログビデオ信号
- 108…アナログビデオ信号
- 110…制御信号
- 112…エイジング補正回路
- 114…アナログ補正信号
- 116…加算増幅器
- 118…エージ回路
- 120…コントローラ
- 122…メモリ
- 124…ラッチ
- 126…デジタルーアナログ変換器
- 130…アクティブエリア
- 132…付加的回路
- 136…デジタル伝送回路
- 140…デジタル受信回路



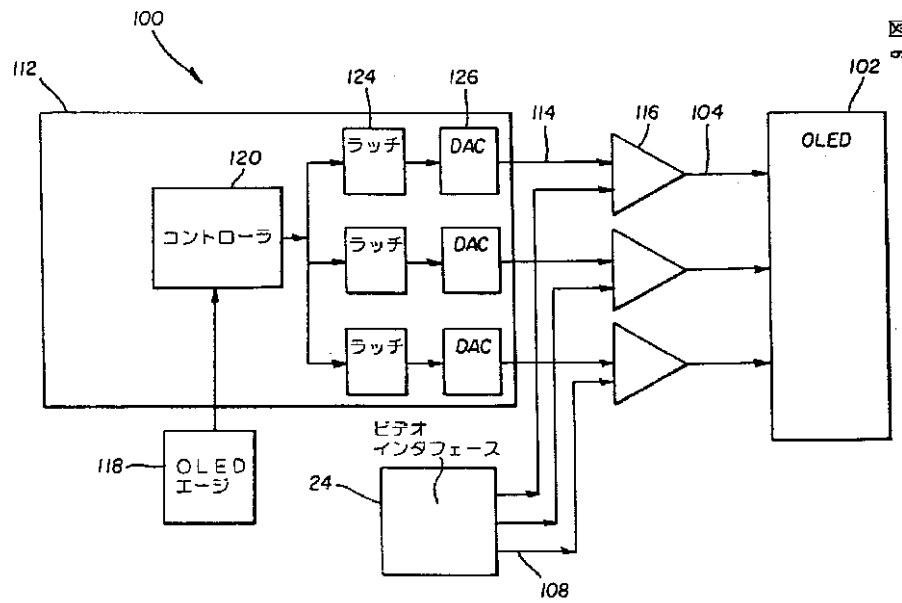
【図3】



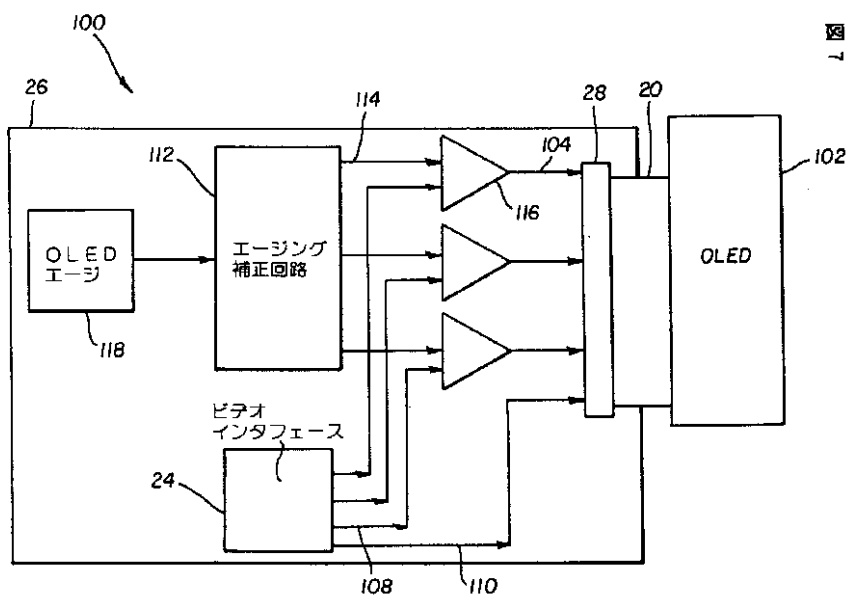
【図5】



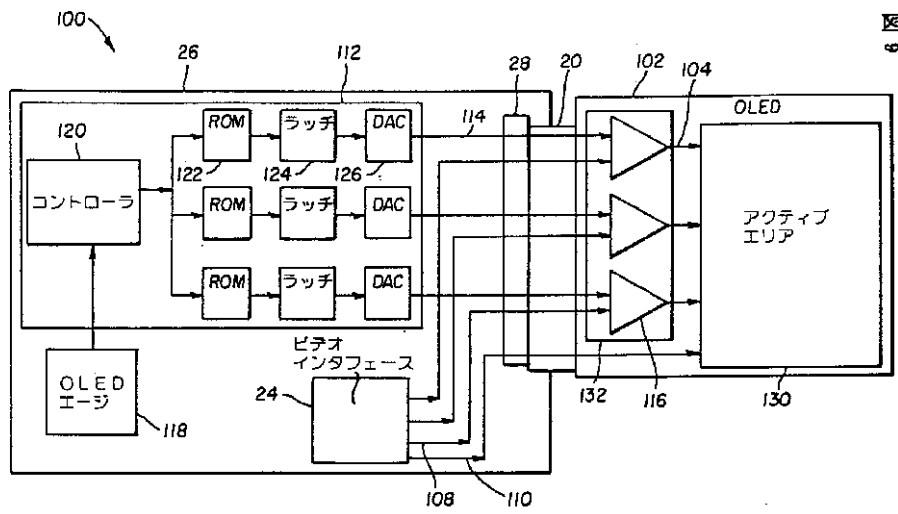
【図6】



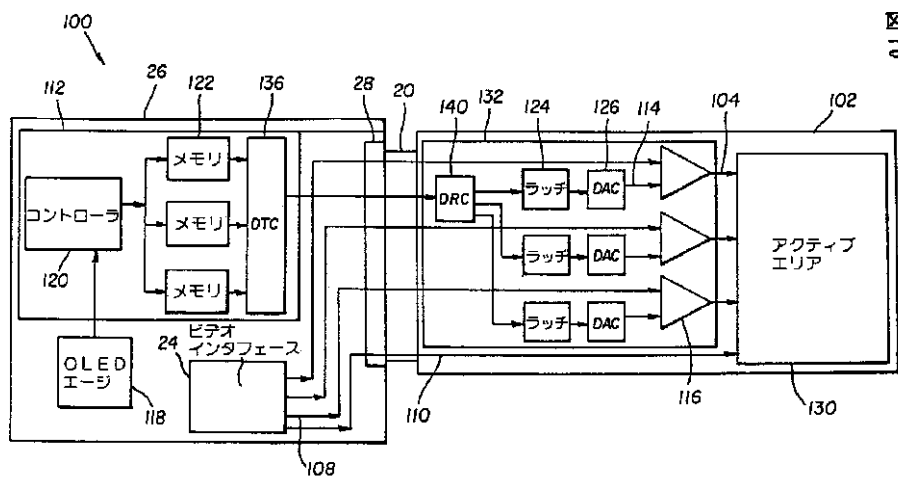
【図7】



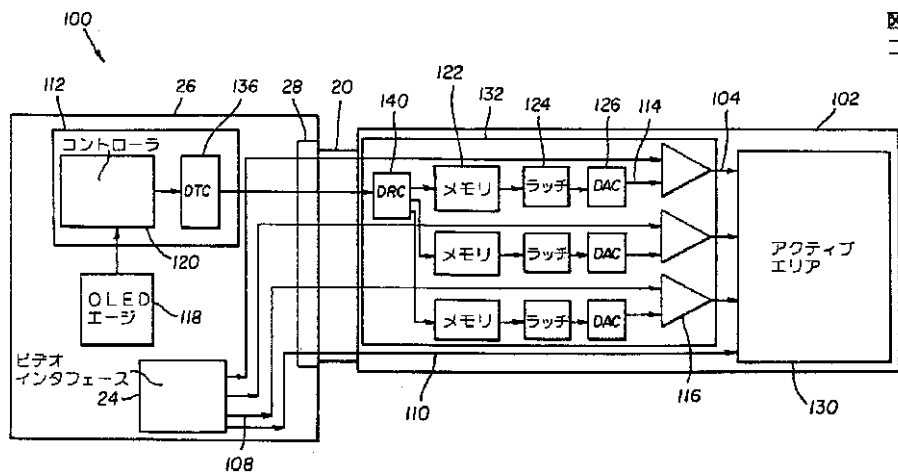
【図9】



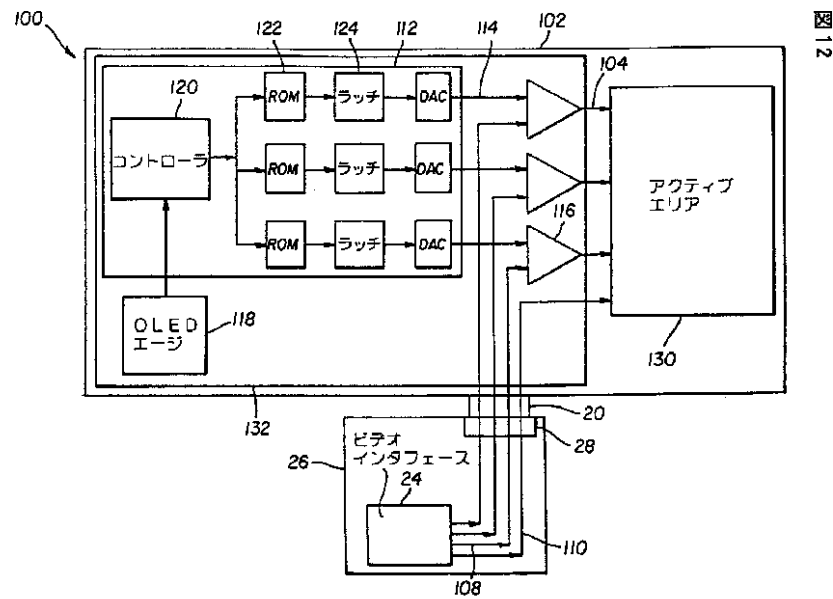
【図10】



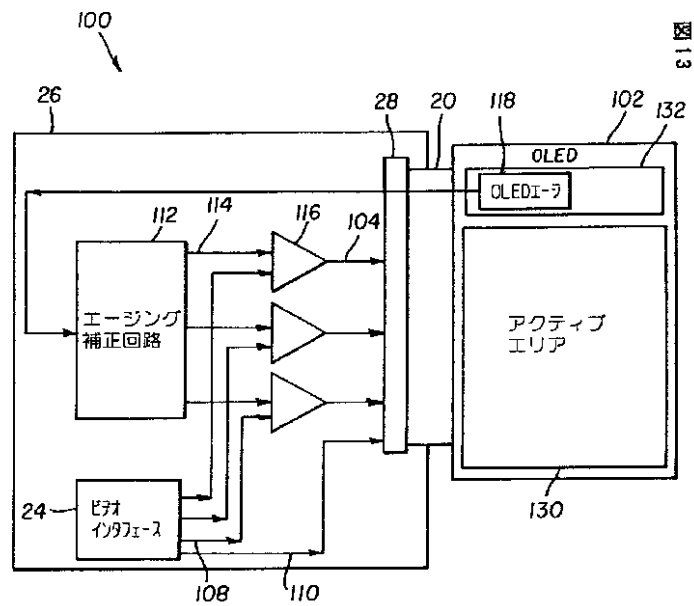
【図11】



【図12】



【図13】



フロントページの続き

Fターム(参考) 3K007 AB02 AB04 AB11 AB17 DB03
GA04
5C080 AA06 BB05 DD03 DD22 DD27
DD29 EE29 FF11 FF12 GG09
GG12 JJ02

专利名称(译)	表示装置		
公开(公告)号	JP2003151765A	公开(公告)日	2003-05-23
申请号	JP2002245711	申请日	2002-08-26
[标]申请(专利权)人(译)	伊斯曼柯达公司		
申请(专利权)人(译)	伊士曼柯达公司		
[标]发明人	ロドニーディーフェルドマン		
发明人	ロドニー ディー.フェルドマン		
IPC分类号	G09G3/20 G09G3/30 G09G3/32 H01L51/50 H05B33/08 H05B33/14		
CPC分类号	G09G3/3216 G09G3/3225 G09G3/3275 G09G2320/0233 G09G2320/0285 G09G2320/029 G09G2320/043 G09G2320/048 G09G2320/0626 G09G2360/145 H05B45/24 H05B45/60		
FI分类号	H05B33/08 G09G3/20.670.J G09G3/30.K H05B33/14.A G09G3/20.641.P G09G3/3216 G09G3/3225 G09G3/3275		
F-TERM分类号	3K007/AB02 3K007/AB04 3K007/AB11 3K007/AB17 3K007/DB03 3K007/GA04 5C080/AA06 5C080/BB05 5C080/DD03 5C080/DD22 5C080/DD27 5C080/DD29 5C080/EE29 5C080/FF11 5C080/FF12 5C080/GG09 5C080/GG12 5C080/JJ02 3K107/AA01 3K107/BB01 3K107/CC08 3K107/CC33 3K107/CC45 3K107/EE68 3K107/HH04 5C380/AA01 5C380/AB05 5C380/AB06 5C380/AB12 5C380/AB18 5C380/AB34 5C380/BA01 5C380/BA13 5C380/BA15 5C380/BA28 5C380/BA29 5C380/BA32 5C380/BA36 5C380/BB03 5C380/BB06 5C380/BB12 5C380/BB13 5C380/BB21 5C380/BD03 5C380/BD04 5C380/CA02 5C380/CE15 5C380/CE21 5C380/CE22 5C380/CF05 5C380/CF09 5C380/CF13 5C380/CF18 5C380/CF21 5C380/CF48 5C380/CF56 5C380/CF61 5C380/CF62 5C380/CF68 5C380/DA34 5C380/DA46 5C380/DA49 5C380/DA50 5C380/DA56 5C380/EA02 5C380/EA05 5C380/FA05 5C380/FA07 5C380/FA19 5C380/FA20 5C380/FA28		
优先权	09/940192 2001-08-27 US		
外部链接	Espacenet		

摘要(译)

解决的问题：提供一种显示装置，其以简化的电路执行老化补偿。一种电致发光显示面板，其包括发光材料，用于发送模拟视频信号以驱动显示装置的视频接口电路，以及用于提供指示发光材料的老化的老化信号的老化电路。控制器装置120响应于老化信号以形成模拟的老化校正信号，并且响应于老化信号以产生数字校正，以及用于将数字校正转换成模拟校正信号的数字装置。它被配置为包括：老化校正电路112，其包括模拟转换器126；以及求和放大器116，其用于将模拟老化信号添加到视频信号。

