

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3991003号  
(P3991003)

(45) 発行日 平成19年10月17日(2007.10.17)

(24) 登録日 平成19年7月27日(2007.7.27)

(51) Int.Cl.	F I
<b>G09G 3/30 (2006.01)</b>	G09G 3/30 J
<b>G09G 3/20 (2006.01)</b>	G09G 3/30 K
<b>H01L 51/50 (2006.01)</b>	G09G 3/20 611J
	G09G 3/20 623C
	G09G 3/20 623D
請求項の数 12 (全 39 頁) 最終頁に続く	

(21) 出願番号	特願2003-105694 (P2003-105694)	(73) 特許権者	000005821
(22) 出願日	平成15年4月9日(2003.4.9)		松下電器産業株式会社
(65) 公開番号	特開2004-309924 (P2004-309924A)		大阪府門真市大字門真1006番地
(43) 公開日	平成16年11月4日(2004.11.4)	(74) 代理人	100077931
審査請求日	平成15年12月2日(2003.12.2)		弁理士 前田 弘
		(74) 代理人	100094134
			弁理士 小山 廣毅
		(74) 代理人	100110939
			弁理士 竹内 宏
		(74) 代理人	100110940
			弁理士 嶋田 高久
		(74) 代理人	100113262
			弁理士 竹内 祐二
		(74) 代理人	100115059
			弁理士 今江 克実
		最終頁に続く	

(54) 【発明の名称】 表示装置およびソース駆動回路

(57) 【特許請求の範囲】

【請求項1】

電流により駆動される発光素子を含む画素と、上記画素に接続された信号線とが設けられた表示パネルと、上記信号線を介して上記画素に駆動電流を供給するためのソース駆動回路とを備えている表示装置であって、

上記ソース駆動回路は、Nビットの表示データをラッチし、且つ上記表示データを出力するためのレジスタと、制御信号を出力するためのタイミング制御部と、上記制御信号に従って、電流設定時の所定の期間には任意に設定した上記駆動電流を流し、上記所定の期間以外の動作時には上記レジスタからの表示データにより設定される上記駆動電流を流す電流駆動部とを有し、

上記駆動電流部は、

上記表示データのビットに応じた電流を出力するためのN個の電流源と、

上記N個の電流源を流れる電流の各出力経路上にそれぞれ介設された第2のスイッチと

、  
上記N個の電流源のそれぞれを流れる電流を上記第2のスイッチを迂回して出力するためのN本のバイパス経路と、

上記N本のバイパス経路のそれぞれの経路上に介設された第3のスイッチとを有する電流加算型のD/Aコンバータであり、

電流設定時の所定の期間中は、上記制御信号によって、上記第3のスイッチがオン状態に設定され、上記所定の期間以外の動作時には上記第3のスイッチがオフ状態に設定され

る、表示装置。

【請求項 2】

電流により駆動される発光素子を含む画素と、上記画素に接続された信号線とが設けられた表示パネルと、上記信号線を介して上記画素に駆動電流を供給するためのソース駆動回路とを備えている表示装置であって、

上記ソース駆動回路は、Nビットの表示データをラッチし、且つ上記表示データを出力するためのレジスタと、制御信号を出力するためのタイミング制御部と、上記制御信号に従って、電流設定時の所定の期間には任意に設定した上記駆動電流を流し、上記所定の期間以外の動作時には上記レジスタからの表示データにより設定される上記駆動電流を流す電流駆動部とを有し、

10

電流設定時の所定の期間中、上記電流駆動部から出力される電流の値は、段階的に変化し、

上記駆動電流部は、

上記表示データのビットに応じた電流を出力するためのN個の電流源と、

上記N個の電流源を流れる電流の各出力経路上にそれぞれ介設された第2のスイッチと

、  
上記N個の電流源のそれぞれを流れる電流を上記第2のスイッチを迂回して出力するためのN本のバイパス経路と、

上記N本のバイパス経路のそれぞれの経路上に介設された第3のスイッチとを有する電流加算型のD/Aコンバータであり、

20

電流設定時の所定の期間中は、上記制御信号によって上記第3のスイッチがオン状態に設定された後、上記N個の電流源のうち、上位ビット用の電流源に接続された上記第3のスイッチから段階的にオフ状態に切り替わるよう設定される、表示装置。

【請求項 3】

請求項 2 に記載の表示装置において、

電流設定時に上記タイミング制御部が上記第3のスイッチに出力する制御信号は、互いにタイミングをずらした複数の制御信号である、表示装置。

【請求項 4】

電流により駆動される発光素子を含む画素と、上記画素に接続された信号線とが設けられた表示パネルと、上記信号線を介して上記画素に駆動電流を供給するためのソース駆動回路とを備えている表示装置であって、

30

上記ソース駆動回路は、Nビットの表示データをラッチし、且つ上記表示データを出力するためのレジスタと、制御信号を出力するためのタイミング制御部と、上記制御信号に従って、電流設定時の所定の期間には任意に設定した上記駆動電流を流し、上記所定の期間以外の動作時には上記レジスタからの表示データにより設定される上記駆動電流を流す電流駆動部とを有する表示装置において、

ソース駆動回路は、

所定の電圧を出力するための電圧設定手段と、

上記電圧設定手段の出力電圧と上記電流駆動部の出力電圧とを比較し、比較結果を上記タイミング制御部に出力するための比較回路と  
をさらに有し、

40

上記所定の期間中に上記電流駆動部から任意に設定した上記駆動電流が流れる際に、少なくとも上記電流駆動部の出力電圧が上記電圧設定手段の出力電圧と一致した時点で、上記駆動電流の値が上記表示データにより設定される電流値に切り替わるよう設定される、表示装置。

【請求項 5】

請求項 4 に記載の表示装置において、

上記電圧設定手段が出力する上記所定の電圧は、

電流設定時に上記画素に流れる電流の値が目標値に到達する際の上記電流駆動部の出力電圧である安定出力電圧である、表示装置。

50

## 【請求項 6】

請求項 4 または 5 に記載の表示装置において、

上記電圧設定手段は、上記安定出力電圧を任意に設定するために設定データをラッチするレジスタを有している、表示装置。

## 【請求項 7】

請求項 4 または 5 に記載の表示装置において、

上記電圧設定手段は、

上記表示パネル上に設けられ、TFT 及び容量を有し、画像表示に関係しないダミー画素と、上記表示パネル上に設けられ、上記ダミー画素に電流を供給するためのダミー信号線と、上記ソース駆動回路内に設けられると共に上記ダミー信号線及び上記比較回路に接続され、動作時を通して一定値の電流を出力するダミー電流駆動部を含むダミー画素駆動部とを有するダミー回路である、表示装置。

10

## 【請求項 8】

請求項 7 に記載の表示装置において、

上記ダミー回路は、複数個の上記電流駆動部に対して 1 つの割合で設けられている、表示装置。

## 【請求項 9】

請求項 8 に記載の表示装置において、

上記ソース駆動回路は、互いに同一の構成を有する複数の半導体チップ上に分かれて設けられており、

20

上記複数の半導体チップのそれぞれには、上記ダミー画素駆動部が設けられている、表示装置。

## 【請求項 10】

請求項 7 ～ 9 のうちいずれか 1 つに記載の表示装置において、

上記ダミー回路は複数個存在し、複数の上記ダミー回路内のダミー電流駆動部同士は、少なくとも電流設定時の所定の期間互いに接続されている、表示装置。

## 【請求項 11】

請求項 4 ～ 10 のうちいずれか 1 つに記載の表示装置において、

上記比較回路は差動増幅回路を有するコンパレータである、表示装置。

## 【請求項 12】

30

N ビットの表示データをラッチし、且つ上記表示データを出力するためのレジスタと、制御信号を出力するためのタイミング制御部と、上記制御信号に従って、電流設定時の所定の期間には上記表示データにより設定される電流以上の上記駆動電流を流し、上記所定の期間以外の動作時には上記レジスタからの表示データにより設定される上記駆動電流を流す電流駆動部とを備えているソース駆動回路において、

所定の電圧を出力するための電圧設定手段と、

上記電圧設定手段の出力電圧と上記電流駆動部の出力電圧とを比較し、比較結果を上記タイミング制御部に出力するための比較回路とをさらに有し、

上記所定の期間中に、上記表示データにより設定される電流値以上の上記駆動電流が上記電流駆動部から流れる際に、少なくとも上記電流駆動部の出力電圧が上記電圧設定手段の出力電圧と一致した時点で、上記駆動電流の値が上記表示データにより設定される電流値に切り替わるよう設定される、ソース駆動回路。

40

## 【発明の詳細な説明】

## 【0001】

## 【発明の属する技術分野】

本発明は、有機 EL (Electro luminescence) などの電流駆動型の発光素子を有する表示装置と、該表示装置に用いられるソース駆動回路、及び表示パネルに関する。

## 【0002】

## 【従来の技術】

50

一般に、アクティブマトリクス型の画像表示装置では、多数の画素をマトリクス状に並べ、与えられた輝度情報に応じて画素ごとに光の強度を制御することによって画像を表示する。そのため、例えば長形状のディスプレイパネルは、マトリクス状に並べられ、液晶または光学物質の状態を制御するTFT(Thin-Film-Transistor)と、パネルの上下辺に沿って設けられたソース駆動回路と、パネルの側端部に設けられたゲートドライバとを有している。

#### 【0003】

従来、ディスプレイパネル等の画像表示装置では、光学物質として液晶を用いたものが主流であった。これらの画像表示装置では、ソース駆動回路である液晶ドライバが電圧の形で表示情報を各画素に供給し、この表示情報に応じて画素の透過率を変化させていた。

10

#### 【0004】

これに対し、近年、有機EL(Electro Luminescence)を発光素子として用いた画像表示装置の開発が活発に行われている。有機ELは、液晶とは異なりそれ自体が発光するので、これを用いたディスプレイパネルは視認性が高い上、バックライトが不要になるという利点がある。ディスプレイパネルに用いられる有機ELはダイオードの機能を有し、電流を与えられることで発光する。

#### 【0005】

図23は、従来の有機EL表示装置の構成を概略的に示すブロック回路図である。

#### 【0006】

同図に示すように、従来の有機EL表示装置は、表示パネルと、表示パネル上に設けられた画素1005と、画素1005に接続された伝送路1003と、ソース駆動回路に含まれ、伝送路1003を介して画素1005に駆動電流を供給するための画素駆動部1001とを備えている。ここで、伝送路1003には、ソース駆動回路と表示パネルとを接続する配線と、表示パネル上に設けられた信号線とが含まれる。図23の伝送路1005中には抵抗や容量が示されているが、これは配線抵抗や浮遊容量を示したものである。

20

#### 【0007】

また、画素駆動部1001は複数の電流源を有しており、これら電流源のうち、導通状態にあるものからの電流の合計が、出力電流として各信号線に接続された画素1005に供給される。

#### 【0008】

画素1005は、画素入力容量1007及び電流源1008を有する電流発生部1011と、電流源1008に接続された有機EL素子1009とを有している。なお、図23で示す「画素」は、実際にはR(赤)、G(緑)、B(青)をそれぞれ表示する3つのサブピクセルから構成されている。

30

#### 【0009】

次に、画素駆動部と画素の構成と、有機EL表示装置の黒白表示について説明する。

#### 【0010】

図24(a)は、従来の有機EL表示装置において、黒白表示をした場合の表示パネルの拡大図であり、(b)は、(a)に示す表示パネルのXXVb-XXVb線上に配置された画素と、該画素に接続された画素駆動部とを示す回路図である。また、図24(c)は、黒表示時におけるTFTの動作点を示すグラフ図であり、(d)は、白表示時におけるTFTの動作点を示すグラフ図である。

40

#### 【0011】

図24(b)に示すように、ソース駆動回路には、図23に示す画素駆動部が複数配置されている。すなわち、従来のソース駆動回路は、第1の画素駆動部1001a<sub>1</sub>、第2の画素駆動部1001a<sub>2</sub>、...第nの1001a<sub>n</sub>と、各画素駆動部1001に供給する電流を生成する基準電流生成部1101とを有している。

#### 【0012】

基準電流生成部1101は、ソースに電源電圧が供給されたPチャネル型の第1のMOSFET1108と、一端が第1のMOSFET1108に接続され、他端が接地された抵

50

抗 1 1 0 7 と、第 1 の MOSFET 1 1 0 8 とカレントミラーを構成する P チャネル型の第 2 の MOSFET 1 1 0 9 と、ドレインが第 2 の MOSFET のドレインに接続され、ソースが接地に接続された N チャネル型の第 3 の MOSFET 1 1 1 0 とを有している。

#### 【 0 0 1 3 】

また、画素駆動部 1 0 0 1 のそれぞれは第 3 の MOSFET 1 1 1 0 とカレントミラーを構成する複数の電流源と、この複数の電流源のそれぞれに接続されたスイッチとから構成されている。例えば、6 4 階調の表示装置の場合、第 1 の画素駆動部 1 0 0 1 a<sub>1</sub> は、電流 I を出力する第 1 の電流源 1 1 1 2 と、電流 2 I を出力する第 2 の電流源 1 1 1 3 と、電流 4 I , 8 I , 1 6 I をそれぞれ出力する第 3 の電流源、第 4 の電流源及び第 5 の電流源（図示せず）と、電流 3 2 I を出力する第 6 の電流源 1 1 1 4 と、各電流源に接続されたスイッチ 1 1 1 5、1 1 1 6、1 1 1 7 とを有している。各電流源は第 3 の MOSFET 1 1 1 0 とカレントミラーを構成する N チャネル型 MOSFET から構成されている。

10

#### 【 0 0 1 4 】

また、簡略化して示された画素 1 0 0 5 のうち、各サブピクセルは、有機 EL 素子 1 0 0 9 と、画素駆動部 1 0 0 1 に接続された第 1 の TFT と、第 1 の TFT とカレントミラーを構成し、第 1 の TFT に入力された電流を有機 EL 素子 1 0 0 9 に供給するための第 2 の TFT とを有している。なお、この例ではパネル側の TFT は P チャネル型 MOSFET であるので、実際の駆動時には画素側から画素駆動部側へ電流が引き込まれることとなる。

#### 【 0 0 1 5 】

20

図 2 4 ( a ) に示すような黒白表示を行なう場合、黒表示を行なう画素 1 0 0 5 a<sub>1</sub> では、画素駆動部 1 0 0 1 a<sub>1</sub> 内のスイッチはすべてオフ状態に制御されており、画素 1 0 0 5 a<sub>1</sub> は電源電圧によって充電される。この場合、図 2 4 ( c ) に示すように、ソース駆動回路の出力端子電圧が高くなっても流れる電流は非常に小さくなっている。TFT の I V ( 電流・電圧 ) 曲線とソース駆動回路出力の I V 特性の交点が TFT の動作点となる。

#### 【 0 0 1 6 】

一方、白表示を行なう画素 1 0 0 5 a<sub>n</sub> では、画素駆動部 1 0 0 1 a<sub>n</sub> 内のスイッチはすべてオン状態に制御されており、画素 1 0 0 5 a<sub>n</sub> から画素駆動部 1 0 0 1 a<sub>n</sub> へと電荷が引き込まれる。この場合、図 2 4 ( d ) に示すように、TFT の動作点は黒表示時に比べて低電位側にシフトしている。なお、ここで「黒表示」とは、「低輝度の表示」と言い換えてもよく、「白表示」とは、「高輝度の表示」と言い換えてもよい。

30

#### 【 0 0 1 7 】

次に、図 2 3 に示す電流発生部 1 0 1 1 の具体的な構成例を説明する。

#### 【 0 0 1 8 】

図 2 5 ( a )、( b ) は、それぞれ一般的な有機 EL 画素における電流発生部の構成例を示す回路図である。

#### 【 0 0 1 9 】

図 2 5 ( a ) に示す電流発生部 1 0 1 1 は、一端が画素駆動部に接続された第 1 のスイッチ用トランジスタ M 4 と、第 1 のスイッチ用トランジスタ M 4 と直列に接続された第 2 のスイッチ用トランジスタ M 3 と、第 1 のスイッチ用トランジスタ M 4 及び第 2 のスイッチ用トランジスタ M 3 と直列に接続され、一端に電源電圧が供給された容量 C 1 と、第 1 のスイッチ用トランジスタ M 4 - 第 2 のスイッチ用トランジスタ M 3 間を接続する配線にドレインが接続され、ソースに電源電圧が供給された P チャネル型の第 1 の TFT M 2 と、第 1 の TFT M 2 とカレントミラーを構成し、ドレインが有機 EL 素子 1 0 0 9 に接続された第 2 の TFT M 1 とを有している。また、容量 C 1 と第 2 のスイッチ用トランジスタ M 3 とを接続する配線と第 1 の TFT M 2 と第 2 の TFT M 1 の両ゲート電極間を接続する配線とは互いに接続されている。そして、第 1 のスイッチ用トランジスタ M 4 及び第 2 のスイッチ用トランジスタ M 3 は、この例では共に P チャネル型 MOSFET であり、共に制御信号 K 1 によって動作制御されている。

40

#### 【 0 0 2 0 】

50

ここで示す電流発生部 1011 において、電流設定時には、制御信号 K1 によって第 1 のスイッチ用トランジスタ M4 及び第 2 のスイッチ用トランジスタ M3 が共にオン状態に制御されており、画素駆動部 1001 へ電流が流れるとともにゲート電圧  $V_{c1}$  によって容量 C1 が充電される。そして、容量 C1 が充電されると、第 1 の TFT M2 と第 2 の TFT M1 にはそれぞれ一定の電流が流れる。なお、本明細書中で「電流設定時」とは、水平走査期間の開始後、画素 1005 に流れる電流が目標値に達するまでの期間のことを意味する。

#### 【0021】

また、表示時には制御信号 K1 により第 1 のスイッチ用トランジスタ M4 及び第 2 のスイッチ用トランジスタ M3 が共にオフ状態に制御される。このとき、容量 C1 によってゲート電圧  $V_{c1}$  が保持されるので、電流設定時と同じ電流が第 2 の TFT M1 から有機 EL 素子 1009 へと流れ続ける。

10

#### 【0022】

また、図 25 (b) に示す電流発生部 1011 は、一端が画素駆動部に接続された第 1 のスイッチ用トランジスタ M4 と、一端に電源電圧が供給され、他端が第 1 のスイッチ用トランジスタ M4 に接続された容量 C1 と、第 1 のスイッチ用トランジスタ M4 と容量 C1 との間に介設された第 2 のスイッチ用トランジスタ M3 と、ゲート電極が容量 C1 及び第 2 のスイッチ用トランジスタ M3 に接続され、ソースに電源電圧が供給され、ドレインに有機 EL 素子 1009 が接続された TFT M1 と、TFT M1 と有機 EL 素子 1009 との間に介設された第 3 のスイッチ用トランジスタ M5 とを有している。TFT M1 のドレインは、第 1 のスイッチ用トランジスタ M4 及び第 2 のスイッチ用トランジスタ M3 にも接続されている。そして、第 1 のスイッチ用トランジスタ M4 及び第 2 のスイッチ用トランジスタ M3 は共に第 1 の制御信号 K1 により動作が制御されており、第 3 のスイッチ用トランジスタ M5 は、第 1 の制御信号の逆相信号である第 2 の制御信号 K2 によって動作が制御されている。

20

#### 【0023】

この電流発生部 1011 において、電流設定時には、第 1 の制御信号 K1 によって第 1 のスイッチ用トランジスタ M4 及び第 2 のスイッチ用トランジスタ M3 は共にオン状態となり、第 2 の制御信号 K2 によって第 3 のスイッチ用トランジスタ M5 はオフ状態となる。このとき、電流発生部 1011 から画素駆動部へと電流が流れるとともにゲート電圧  $V_{c1}$  によって容量 C1 が充電される。そして、容量 C1 が充電されると、TFT M1 に一定の電流が流れる。

30

#### 【0024】

次に、表示時には、第 1 のスイッチ用トランジスタ M4 及び第 2 のスイッチ用トランジスタ M3 は共にオフ状態となり、第 3 のスイッチ用トランジスタ M5 はオン状態となる。このとき、容量 C1 によってゲート電圧  $V_{c1}$  が保持されるので、電流設定時と同じ電流が TFT M1 から有機 EL 素子 1009 へと流れ続ける。

#### 【0025】

#### 【特許文献 1】

特開 2002 - 215095

40

#### 【0026】

#### 【発明が解決しようとする課題】

図 26 は、従来の有機 EL 表示装置において、黒表示を行なう際の画素 1005 に流れる電流値、及び画素 1005 にかかる電圧値の変化を示すグラフ図である。同図において、横軸は時間 (t) であり、縦軸は電流 (I) または電圧 (V) である。

#### 【0027】

有機 EL 表示装置は、図 23 に示すように、配線上に生じる浮遊容量 1220 や画素入力容量 1007 を有している。そのため、従来の有機 EL 表示装置では、黒表示を行なう際に、電荷が浮遊容量 1220 や画素入力容量 1007 の充電に用いられてしまい、設定通り有機 EL 素子 1009 に伝達されない場合があった。その結果、図 26 に示すように、

50

有機ＥＬ素子１００９に流れる電流が目標電流値に達するまでの時間 $t_1$ が長くなっていた。

【００２８】

黒表示を行なう際の充電時間は、通常、フレーム周期を水平ライン数で割った時間より少ない時間内に行われる。フレーム周期としては、７０Ｈｚ前後の値がよく用いられるが、表示画素数の多いパネルを作製しようとする、水平ライン数が増加して１ラインあたりの充電期間が短くなる。そのため、従来の有機ＥＬ表示パネルで高解像度の表示を実現しようとする、充電期間を短くせざる得ず、画質が低下してしまうという不具合が生じていた。

【００２９】

また、白表示を行なう場合には、黒表示の場合とは逆に、浮遊容量１２２０や画素入力容量１００７などに充電された電荷を画素駆動部側に放出する必要がある。そのため、従来の有機ＥＬ表示装置で解像度を高めようとする、放電期間を短くせざる得ず、画質の低下を招くことがあった。なお、ここでいう「画質の低下」とは、正しい輝度にならないことによる色再現性の低下、という意味である。

【００３０】

本発明の目的は、低輝度表示から高輝度表示への変化時、または高輝度表示から低輝度表示への変化時にも画質を低下をきたさず、高解像度の表示を可能にする表示装置、及びこれを実現するためのドライバＩＣ、表示パネルを提供することにある。

【００３１】

【課題を解決するための手段】

本発明の第１の表示装置は、電流により駆動される発光素子を含む画素と、上記画素に接続された信号線とが設けられた表示パネルと、上記信号線を介して上記画素に駆動電流を供給するためのソース駆動回路とを備えている表示装置であって、上記ソース駆動回路は、 $N$ ビットの表示データをラッチし、且つ上記表示データを出力するためのレジスタと、制御信号を出力するためのタイミング制御部と、上記制御信号に従って、電流設定時の所定の期間には任意に設定した上記駆動電流を流し、上記所定の期間以外の動作時には上記レジスタからの表示データにより設定される上記駆動電流を流す電流駆動部とを有している。

【００３２】

この構成により、電流設定時の所定の期間に、電流駆動部を流れる電流を最適な値に設定することができるので、画素に流れる電流の値を目標値に到達させるのに要する時間を従来よりも短縮することができる。特に、高輝度表示から低輝度表示に切り替える際には、表示パネル側に蓄積した電荷を速やかにソース駆動回路側に引き込むことができるので、高い時間短縮効果が得られる。この結果、画質を低下させることなく水平ライン数を増加させることができるので、表示の解像度を高めることができる。

【００３３】

特に、電流設定時の所定の期間には、上記レジスタからの上記表示データにより設定される電流値以上の上記駆動電流が上記電流駆動部から出力されると、画素に流れる電流の値を目標値に到達させるのに要する時間を従来よりも短縮することができるので、好ましい。

【００３４】

上記電流駆動部は、上記表示データのビットに応じた電流を出力するための $N$ 個の電流源を有する電流加算型の $D/A$ コンバータと、任意に設定した値の電流を出力するための付加電流源と、上記制御信号を受けて、上記付加電流源と上記画素とを電流設定時の所定の期間のみ導通させる第１のスイッチとを有していることにより、電流設定時の所定の期間だけ付加電流源から適宜最適な電流を流すことができるので、画素に流れる電流の値を目標値に到達させるのに要する時間を従来よりも短縮することができる。

【００３５】

上記 $D/A$ コンバータ内の $N$ 個の電流源は、それぞれ互いにカレントミラー回路を構成す

10

20

30

40

50

るMISFETからなっており、上記付加電流源は、上記N個の電流源を構成するMISトランジスタとカレントミラー回路を構成するMISFETからなっている。

【0036】

上記付加電流源は上記表示データを受けて、上記表示データのビットに応じた電流を出力可能であることにより、付加電流源から表示データごとに適した電流を流すことができるので、画素に流れる電流の値を目標値に到達させるのに要する時間をより効果的に短縮することができる。

【0037】

上記駆動電流部は、上記表示データのビットに応じた電流を出力するためのN個の電流源と、上記N個の電流源を流れる電流の各出力経路上にそれぞれ介設された第2のスイッチと、上記N個の電流源のそれぞれを流れる電流を上記第2のスイッチを迂回して出力するためのN本のバイパス経路と、上記N本のバイパス経路のそれぞれの経路上に介設された第3のスイッチとを有する電流加算型のD/Aコンバータであり、電流設定時の所定の期間中は、上記制御信号によって、上記第3のスイッチがオン状態に設定され、上記所定の期間以外の動作時には上記第3のスイッチがオフ状態に設定されることによって画素に流れる電流の値を目標値に到達させるのに要する時間をより効果的に短縮することができる。

10

【0038】

電流設定時の所定の期間中、上記電流駆動部から出力される電流の値が、段階的に変化することによって、電流設定時に画素に印加される電圧のオーバーシュート量を低減することができるので、画素に流れる電流の値を目標値に到達させるのに要する時間をより効果的に短縮することができる。

20

【0039】

上記駆動電流部は、上記表示データのビットに応じた電流を出力するためのN個の電流源と、上記N個の電流源を流れる電流の各出力経路上にそれぞれ介設された第2のスイッチと、上記N個の電流源のそれぞれを流れる電流を上記第2のスイッチを迂回して出力するためのN本のバイパス経路と、上記N本のバイパス経路のそれぞれの経路上に介設された第3のスイッチとを有する電流加算型のD/Aコンバータであり、電流設定時の所定の期間中は、上記制御信号によって上記第3のスイッチがオン状態に設定された後、上記N個の電流源のうち、上位ビット用の電流源に接続された上記第3のスイッチから段階的にオフ状態に切り替わるよう設定されることが好ましい。

30

【0040】

ソース駆動回路は、所定の電圧を出力するための電圧設定手段と、上記電圧設定手段の出力電圧と上記電流駆動部の出力電圧とを比較し、比較結果を上記タイミング制御部に出力するための比較回路とをさらに有し、上記所定の期間中に上記電流駆動部から任意に設定した上記駆動電流が流れる際に、少なくとも上記電流駆動部の出力電圧が上記電圧設定手段の出力電圧と一致した時点で、上記駆動電流の値が上記表示データにより設定される電流値に切り替わるよう設定されることが好ましい。これにより、画素に流れる電流を目標電流に到達させるまでの時間（以後この時間を「電流設定時間」と呼ぶ）を短縮させるために適した電圧が電圧設定手段により設定されるので、電流設定時間を効果的に短縮させることができる。

40

【0041】

上記電圧設定手段が出力する上記所定の電圧は、電流設定時に上記画素に流れる電流の値が目標値に到達する際の上記電流駆動部の出力電圧である安定出力電圧であれば、電流設定時間を効果的に短縮させることができる。

【0042】

上記電圧設定手段は、上記表示パネル上に設けられ、TFT及び容量を有し、画像表示に関係しないダミー画素と、上記表示パネル上に設けられ、上記ダミー画素に電流を供給するためのダミー信号線と、上記ソース駆動回路内に設けられると共に上記ダミー信号線及び上記比較回路に接続され、動作時を通して一定値の電流を出力するダミー電流駆動部を

50

含むダミー画素駆動部とを有するダミー回路であることにより、安定出力電圧に近い電圧に到達しているダミー画素駆動部の出力電圧を基準として電流駆動部の出力電流を適切な値に設定できるので、流設定時間を効果的に短縮させることができる。

【0043】

上記ダミー回路は、複数個の上記電流駆動部に対して1つの割合で設けられていることにより、回路面積の増加を抑えることができるので、小面積化が要求される場合には特に好ましい。

【0044】

また、上記ソース駆動回路は、互いに同一の構成を有する複数の半導体チップ上に分かれて設けられており、上記複数の半導体チップのそれぞれには、上記ダミー画素駆動部が設けられている場合、ソース駆動回路として、複数種類の半導体チップを準備する必要がないので好ましい。また、表示パネルへの入出力構成を簡単にすることができる。加えて、自ずとダミー回路同士が所定の間隔で配置されることになるので、表示パネルの位置によって生じる時間短縮効果のばらつきを抑えることができる。

【0045】

上記ダミー回路は複数個存在し、複数の上記ダミー回路内のダミー電流駆動部同士は、少なくとも電流設定時の所定の期間互いに接続されることによって、表示パネルの位置による特性ばらつきの影響を抑えることができる。

【0046】

本発明の第2の表示装置は、電流により駆動される発光素子を含む画素と、上記画素に接続された信号線とが設けられた表示パネルと、上記信号線を介して上記画素に流れる駆動電流を設定するためのソース駆動回路とを備えている表示装置であって、上記信号線は、上記画素に駆動電圧を伝達するための駆動電圧用信号線と、上記画素の駆動電流を伝達するための駆動電流用信号線とに分かれており、上記ソース駆動回路は、上記駆動電圧用信号線を介して上記画素に駆動電圧を供給するための電圧駆動部と、上記駆動電流用信号線を介して上記画素の駆動電流を流すための電流供給手段とを有している。

【0047】

この構成により、第1の表示装置で用いられた電流駆動部よりも出力インピーダンスの低い電圧駆動部により画素を駆動することができるので、低輝度表示から高輝度表示へ切り替わる際と高輝度表示から低輝度表示へ切り替わる際のいずれの場合でも、電流設定時間を効果的に短縮させることができる。なお、画素の構成は電流と電圧の両方で駆動できる回路構成であればどのような回路構成であってもよい。

【0048】

上記電流供給手段は、上記画素から流れる駆動電流の値を検出し、検出結果を上記電圧駆動部にフィードバックするための電流値検出部であり、上記ソース駆動回路には、表示データをラッチし、且つ上記表示データを上記電流値検出部へ入力するためのレジスタがさらに設けられていることにより、例えば、画素から電流検出部へ流れる電流値が設定された値を越える場合には、画素から流れる電流値を低減する方向に上記電圧駆動部からの出力電圧が制御される。このようなフィードバック制御を実現できるので、外部から特別な制御を加えることなく、電流設定時間を効果的に短縮させることができる。

【0049】

上記電流値検出部は、上記駆動電流用信号線に接続され、上記表示データに応じて出力電流の値を変更可能な電流駆動部と、上記電流駆動部と上記駆動電流用信号線との接続経路上に介設された抵抗素子とを有し、上記電流駆動部と上記抵抗素子との間に生じる電圧が、上記検出結果として上記電圧駆動部に入力されていてもよい。

【0050】

上記電圧駆動部と上記電流供給手段とを電流設定時の所定の期間のみ短絡させるための短絡手段をさらに備えていることによっても電流設定時間を短縮させることができる。

【0051】

本発明の第3の表示装置は、電流により駆動される発光素子を含む画素と、上記画素に接

10

20

30

40

50

続された信号線とが設けられた表示パネルと、上記信号線を介して上記画素に駆動電流を供給するためのソース駆動回路とを備えている表示装置であって、上記ソース駆動回路は、Nビットの表示データをラッチし、且つ上記表示データを出力するためのレジスタと、上記レジスタから入力される上記表示データに応じた上記駆動電流を出力するための電流駆動部と、上記電流駆動部よりも出力インピーダンスの低い電圧供給手段と、上記信号線と上記電圧供給手段とを接続するための配線と、制御信号を出力するためのタイミング制御部と、上記配線上に設けられ、上記制御信号に従って、電流設定時の所定の期間のみ上記信号線と上記電圧供給手段とを導通させる短絡用スイッチとを有している。

【0052】

この構成により、電流設定時の所定の期間中に電流駆動部よりも出力インピーダンスの低い電圧供給手段からの電圧で画素を駆動することができるので、高輝度表示を行なう際には、ソース駆動回路側に速やかに電荷を引き込むことができ、低輝度表示を行なう際には、表示パネル側の容量を速やかに充電することができる。従って、従来の表示装置に比べて電流設定時間を著しく短縮させることができる。

10

【0053】

上記電圧供給手段は、上記表示パネル上に設けられ、TFT及び容量を有し、画像表示に関係しないダミー画素と、上記表示パネル上に設けられ、上記ダミー画素に電流を供給するためのダミー信号線と、上記ソース駆動回路内に設けられ、且つ上記ダミー信号線に接続され、動作時を通して一定値の電流を出力するダミー電流駆動部を含むダミー画素駆動部とを有するダミー回路と、上記ダミー電流駆動部に接続され、上記ダミー電流駆動部からの出力電圧を上記信号線に出力するための電流増幅用バッファとから構成されていることにより、定常状態に達しているダミー電流駆動部の出力電圧を画素に供給することができるので、電流設定時間を効果的に短縮させることができる。

20

【0054】

上記電圧供給手段は、複数個の上記電流駆動部に対して1つの割合で設けられていることにより、電流設定時間を短縮させつつ、回路面積の著しい増加を抑えることができる。

【0055】

上記電圧供給手段は、上記電流駆動部毎に設けられ、上記レジスタから出力される表示データに応じて出力電圧を変えることができる電圧出力型のD/Aコンバータであれば、半導体チップ内で出力電圧を発生させることができ、好ましい。

30

【0056】

上記電圧出力型のD/Aコンバータは、上記表示データのうち上位1または2ビットに応じて出力電圧を変えることにより、電流設定時間を短縮させつつ回路面積の増加を抑えることができる。

【0057】

上記電圧供給手段は、外部電源に接続された配線であってもよい。

【0058】

本発明の第4の表示装置は、電流により駆動される発光素子を含む画素と、上記画素に接続された信号線とが設けられた表示パネルと、上記信号線を介して上記画素に駆動電流を供給するためのソース駆動回路とを備えている表示装置であって、上記ソース駆動回路は、Nビットの表示データをラッチし、且つ上記表示データを出力するためのレジスタと、電流設定時の所定の期間に上記レジスタから入力された上記表示データにMビットを加算して(N+M)ビットの表示データを出力するためのビットデータ加算手段と、制御信号を出力するためのタイミング制御部と、上記制御信号に従って、電流設定時の所定の期間には上記(N+M)ビットの表示データにより設定される上記駆動電流を流し、上記所定の期間以外の動作時にはNビットの上記表示データにより設定される上記駆動電流を流す電流駆動部とを有している。

40

【0059】

この構成により、電流設定時の所定の期間中には電流駆動部から本来出力されるべき電流以上の電流が一時的に出力されるので、電流設定時間を短縮させることができる。

50

## 【0060】

上記Mビットは1または2ビットである場合、回路面積の著しい増加を抑えることができるので、好ましい。

## 【0061】

本発明の第5の表示装置は、電流により駆動される発光素子を含む画素と、上記画素に接続された信号線とが設けられた表示パネルと、Nビットの表示データをラッチし、且つ上記表示データを出力するためのレジスタと、上記表示データのビットに応じた駆動電流を上記信号線に出力する電流駆動部と、上記電流駆動部に基準電流を供給するための基準電流生成部とを有するソース駆動回路とを備えている表示装置であって、上記電流駆動部は、それぞれ互いにカレントミラー回路を構成するMISFETから構成されるN個の電流源を有し、上記基準電流生成部は、ソースに電源電圧が供給され、上記基準電流を流すための第1のMISFETと、上記第1のMISFETのドレインに接続され、上記表示データが入力された際には、上記表示データにより抵抗値が変化する可変抵抗と、上記第1のMISFETとカレントミラー回路を構成する第2のMISFETと、上記第2のMISFETに接続され、上記N個の電流源のそれぞれにカレントミラーを介して上記基準電流を供給するための第3のMISFETとを有し、上記レジスタから出力される上記表示データは、電流設定時の所定の期間に上記可変抵抗に入力される。

10

## 【0062】

この構成により、電流設定時には可変抵抗の抵抗値が表示データに応じて変化することにより、電流駆動部を流れる電流の値を適切な値に調節することができるので、従来に比べて効果的に電流設定時間を短縮させることができる。

20

## 【0063】

本発明の第1のソース駆動回路は、Nビットの表示データをラッチし、且つ上記表示データを出力するためのレジスタと、制御信号を出力するためのタイミング制御部と、上記制御信号に従って、電流設定時の所定の期間には上記表示データにより設定される電流以上の上記駆動電流を流し、上記所定の期間以外の動作時には上記レジスタからの表示データにより設定される上記駆動電流を流す電流駆動部とを備えている。

## 【0064】

これにより、本ソース駆動回路を用いた表示装置では、電流設定時に画素に流れる電流を従来よりも短時間で目標電流に到達させることができる。すなわち、本ソース駆動回路を用いれば、従来よりも解像度の高い電流駆動型の表示装置を実現することができる。

30

## 【0065】

また、所定の電圧を出力するための電圧設定手段と、上記電圧設定手段の出力電圧と上記電流駆動部の出力電圧とを比較し、比較結果を上記タイミング制御部に出力するための比較回路とをさらに有し、上記所定の期間中に、上記表示データにより設定される電流値以上の上記駆動電流が上記電流駆動部から流れる際に、少なくとも上記電流駆動部の出力電圧が上記電圧設定手段の出力電圧と一致した時点で、上記駆動電流の値が上記表示データにより設定される電流値に切り替わるよう設定されることにより、本ソース駆動回路を用いた表示装置では、電流設定時に画素に流れる電流を従来よりも短時間で目標電流に到達させることができるようになる。

40

## 【0066】

本発明の第2のソース駆動回路は、電圧を供給するための電圧駆動部と、表示データをラッチし、且つ出力するためのレジスタと、上記レジスタから出力される上記表示データが入力され、上記表示データに応じた電流を流すための電流供給手段とを備えている。

## 【0067】

これにより、従来よりも電流設定時間が短縮された表示装置を実現することができる。

## 【0068】

本発明の第3のソース駆動回路は、Nビットの表示データをラッチし、且つ上記表示データを出力するためのレジスタと、上記レジスタから入力される上記表示データに応じた上記駆動電流を出力するための出力部を有する電流駆動部と、上記電流駆動部よりも出力イ

50

ンピーダンスの低い電圧供給手段と、上記電流駆動部の出力部と上記電圧供給手段とを接続するための配線と、制御信号を出力するためのタイミング制御部と、上記配線上に設けられ、上記制御信号に従って、電流設定時の所定の期間のみ上記信号線と上記電圧供給手段とを導通させる短絡用スイッチとを備えている。

【0069】

これにより、従来よりも電流設定時間が短縮された表示装置を実現することができる。

【0070】

本発明の第4のソース駆動回路は、Nビットの表示データをラッチし、且つ上記表示データを出力するためのレジスタと、電流設定時の所定の期間に上記レジスタから入力された上記表示データにMビットを加算して(N+M)ビットの表示データを出力するためのビットデータ加算手段と、制御信号を出力するためのタイミング制御部と、上記制御信号に従って、電流設定時の所定の期間には上記(N+M)ビットの表示データにより設定される電流を流し、上記所定の期間以外の動作時にはNビットの上記表示データにより設定される電流を流す電流駆動部とを備えている。

10

【0071】

これにより、従来よりも電流設定時間が短縮された表示装置を実現することができる。

【0072】

本発明の第5のソース駆動回路は、Nビットの表示データをラッチし、且つ上記表示データを出力するためのレジスタと、上記表示データのビットに応じた駆動電流を上記信号線に出力する電流駆動部と、上記電流駆動部に基準電流を供給するための基準電流生成部とを備えているソース駆動回路であって、上記電流駆動部は、それぞれ互いにカレントミラー回路を構成するMISFETから構成されるN個の電流源を有し、上記基準電流生成部は、ソースに電源電圧が供給され、上記基準電流を流すための第1のMISFETと、上記第1のMISFETのドレインに接続され、上記表示データが入力された際には、上記表示データにより抵抗値が変化する可変抵抗と、上記第1のMISFETとカレントミラー回路を構成する第2のMISFETと、上記第2のMISFETに接続され、上記N個の電流源のそれぞれにカレントミラーを介して上記基準電流を供給するための第3のMISFETとを有し、上記レジスタから出力される上記表示データは、電流設定時の所定の期間に上記可変抵抗に入力される。

20

【0073】

これにより、従来よりも電流設定時間が短縮された表示装置を実現することができる。

30

【0074】

本発明の第1の表示パネルは、電流により駆動される発光素子を含む画素と、上記画素に接続された信号線と、画像表示に関係しないダミー画素と、上記ダミー画素に接続されたダミー信号線とを備えている。

【0075】

これにより、本表示パネルを用いて従来よりも電流設定時間が短縮された表示装置を実現することができる。

【0076】

本発明の第2の表示パネルは、電流により駆動される発光素子を含み、電圧及び電流によって駆動される画素と、上記画素に駆動電圧を供給するための駆動電圧用信号線と、上記画素の駆動電流を出力するための駆動電流用信号線とを備えている。

40

【0077】

これにより、本表示パネルを用いて従来よりも電流設定時間が短縮された表示装置を実現することができる。

【0078】

【発明の実施の形態】

(第1の実施形態)

図1は、本発明の第1の実施形態に係る有機EL表示装置の構成を概略的に示すブロック回路図である。本実施形態の有機EL表示装置は、電流設定時に画素駆動部1から所定の

50

電流を一定期間流した後、設定された電流値が画素駆動部 1 から出力されることが特徴である。

【 0 0 7 9 】

図 1 に示すように、本実施形態の有機 E L 表示装置は、表示パネルと、表示パネル上に設けられ、画像を表示するための画素 5 と、画素 5 に接続された伝送路 3 と、ソース駆動回路に含まれ、伝送路 3 を介して画素 5 に駆動電流を供給するための画素駆動部 1 とを備えている。ここで、伝送路 3 には、画素駆動部 1 と表示パネルとを接続する配線と、表示パネル上に設けられた信号線とが含まれる。図 1 の伝送路 3 中には抵抗や容量が示されているが、これは配線抵抗や浮遊容量を示したものである。なお、信号線は、信号線の延びる方向に配置された他の画素にも接続される。

10

【 0 0 8 0 】

画素駆動部 1 は、画素 5 に駆動電流を供給するための電流駆動部 1 1 と、表示データであるデータ信号をラッチし、該データ信号を電流駆動部 1 1 に出力するレジスタ 7 と、電流駆動部 1 1 からの出力電流を制御するための信号 A を出力するタイミング制御部 9 とを有している。電流駆動部 1 1 に信号 A が入力されることにより、電流駆動部 1 1 は、電流設定時のうち所定の期間だけ任意に設定した値の電流を出力し、それ以外の動作期間にはデータ信号によって設定された電流値を出力するよう制御されている。ここで、電流駆動部 1 1 から所定の期間だけ出力される電流の値は、データ信号により設定される電流の値以上であることが好ましい。

【 0 0 8 1 】

20

なお、画素 5 の構成は従来と同様である。すなわち、画素 5 は、信号線に接続され、画素入力容量 1 7 と電流源とを有する電流発生部 1 9 と、電流発生部 1 9 からの出力電流によって駆動される有機 E L 素子 2 1 とを有している。

【 0 0 8 2 】

図 2 は、本実施形態の有機 E L 表示装置のうち、電流設定時における電流発生部 1 9 のモデル例を示す回路図である。電流発生部 1 9 の構成は、図 2 5 ( a )、( b ) に示すような従来と同様の構成であってもよいし、T F T を用いた他の一般的な構成であってもよい。図 2 に示す例では、ソースに電源電圧が供給され、ドレインが画素駆動部及び自身のゲート電極に接続された P チャネル型の T F T 2 0 と、T F T 2 0 のゲート電極及び画素駆動部に接続されたゲート電圧保持用の容量 C 1 ( 図 1 に示す画素入力容量 1 7 に相当 ) とを有している。なお、図 2 では、有機 E L 素子 2 1 に電流を供給するための T F T ( 例えば図 2 5 ( a ) に示す第 2 の T F T M 1 ) は省略している。

30

【 0 0 8 3 】

本実施形態の有機 E L 表示装置によれば、例えば黒表示から白表示に変化する際の電流設定時に、所定の期間大きい電流をパネル側から画素駆動部 1 側へ流すことによって、浮遊容量 1 5 や画素入力容量 1 7 に充電された電荷を速やかに引き抜くことが可能となる。その結果、電流駆動部 1 1 から画素 5 に入力される電流値、及び電圧値が従来よりも短時間で目標値に到達できるようになるので、本実施形態の有機 E L 表示装置では、解像度の高い表示が可能となる。

【 0 0 8 4 】

40

また、有機 E L 表示装置では、動画の表示切替えを滑らかに見せるために一旦黒表示をしてから所定の表示を行なう場合がある。この場合、本実施形態の有機 E L 表示装置では、画素 5 に流れる電流を従来よりも速やかに目標電流に到達させることができるので、各画素の動作の統一を図ることができる。

【 0 0 8 5 】

次に、本実施形態の有機 E L 表示装置に用いられる電流駆動部の具体的な構成例を説明する。

【 0 0 8 6 】

- 第 1 の具体例 -

図 3 は、第 1 の実施形態に係る有機 E L 表示装置について、電流駆動部の第 1 の具体例を

50

示す回路図である。ここでは、6ビット、すなわち64階調表示の有機EL表示装置の例を示す。

#### 【0087】

図3に示す本具体例に係る電流駆動部は、固定電流 $I_x$ を流すための付加電流源24と、レジスタ7から出力されたデータ信号を受けてデータ信号に応じた電流を出力するための電流加算型D/Aコンバータと、付加電流源24に流れる電流をオンまたはオフに切り替えるためのスイッチ $SW_A$ と、電流加算型D/Aコンバータの出力電流（引き込み電流）をオンまたはオフに切り替えるためのスイッチ $SW_{NA}$ とを有している。そして、スイッチ $SW_A$ は信号Aによって動作を制御され、スイッチ $SW_{NA}$ は信号Aの逆相信号である信号NAによって動作を制御される。

10

#### 【0088】

また、電流加算型D/Aコンバータは、最小電流単位の電流 $I_0$ を流すための第1の電流源 $22i_0$ と、 $I_0$ の2倍の電流 $I_1$ を流すための第2の電流源 $22i_1$ と、 $I_0$ の $2^2$ 倍の電流 $I_2$ を流すための第3の電流源 $22i_2$ と、 $I_0$ の $2^3$ 倍の電流 $I_3$ を流すための第4の電流源 $22i_3$ と、 $I_0$ の $2^4$ 倍の電流 $I_4$ を流すための第5の電流源 $22i_4$ と、 $I_0$ の $2^5$ 倍の電流 $I_5$ を流すための第6の電流源 $22i_5$ と、第1～第6の電流源の各々を流れる電流をオンまたはオフに制御するための第1のスイッチ $SWi_0$ 、第2のスイッチ $SWi_1$ 、第3のスイッチ $SWi_2$ 、第4のスイッチ $SWi_3$ 、第5のスイッチ $SWi_4$ 及び第6のスイッチ $SWi_5$ とを有している。第1～第6のスイッチはそれぞれデータ0～データ5までのデータ信号によってオンまたはオフが決定され、導通状態となった各電流源を流れる電流の合計が、電流 $I_s$ としてこのD/Aコンバータに引き込まれる。なお、ここではデータ信号が6ビットの例を示しているが、ビット数はこれに限られない。また、D/Aコンバータは、表示輝度に比例した出力電流を出力する場合もあるが、有機EL素子の特性を補正するために、表示輝度に比例しない出力電流を出力する場合もある。以上のことは、他の実施形態に係る有機EL表示装置についても同じである。

20

#### 【0089】

本具体例の有機EL表示装置において、Nビット（Nは2以上の整数）の場合には電流源の数はN個となり、MSB（最上位ビット）の電流源はLSB（最下位ビット）の電流源の $2^{N-1}$ 倍の電流を引き込む。このD/Aコンバータの構成は図24に示す従来の電流駆動部と同様であり、例えば各電流源は、互いにカレントミラーを構成するMOSFETから構成されている。

30

#### 【0090】

なお、付加電流源24に流れる電流 $I_x$ は、少なくとも最小電流単位の電流 $I_0$ より大きい任意の値とする。

#### 【0091】

以上のような構成の本具体例に係る電流駆動部では、電流設定時の所定の期間にスイッチ $SW_A$ がオンになり、スイッチ $SW_{NA}$ がオフとなる。そして、表示時など、該所定の期間以外の期間にはスイッチ $SW_A$ がオフになり、スイッチ $SW_{NA}$ がオンとなっている。このような制御によって、高輝度表示から低輝度表示に変化する際に、所定の期間付加電流源24に電流が引き込まれるので、画素5に流れる電流の値を迅速に目標値に到達させることができる。よって、電流発生部（図1参照）から有機EL素子21に流れる電流の値を、迅速に目標値に到達させることが可能となる。

40

#### 【0092】

図4は、本具体例の有機EL表示装置において、電流設定時における画素5に流れる電流Iの変化、及び画素5の入力部に印加される電圧 $V_o$ の変化を示すグラフ図である。同図は、黒表示から白表示に切り替える際の変化を示している。

#### 【0093】

図4に示すように、本具体例の有機EL表示装置において、電流設定時の時間0から時間Tまでの間に、図26に示す従来例よりも大きい電流 $I_x$ が電流発生部19から流れる。これに伴って画素5の入力部に印加される電圧 $V_o$ は急激に低下し、時間Tでは安定電圧

50

$V_{ta}$ に近づく。このため、時間 $T$ で電流駆動部11に流れる電流が本来の設定電流(図3に示す電流 $I_s$ )に切り替わった後、目標電流 $I_{ta}$ に到達する時間が従来の時間 $t_1$ よりも早い時間 $t_2$ となっている。すなわち、本具体例の有機EL表示装置では、所定の電流を一定期間流すための付加電流源24を設けることで、低輝度表示(黒表示)から高輝度表示(白表示)への変化時に、電流駆動部11から画素5に流れる電流の値が目標値に到達するまでの時間を、従来の有機EL表示装置よりも短縮することができる。従って、本具体例の有機EL表示装置によれば、表示品質の低下を来すことなく高解像度化を達成することができる。

#### 【0094】

なお、図4に示す目標電流値は、表示時における画素の輝度によってそれぞれ異なっている。そのため、電流駆動部11が電流 $I_x$ を出力する期間 $T$ の長さを画素の輝度に応じて変えることがより好ましい。この場合、図1に示すタイミング制御部9によって信号Aが図3に示すスイッチ $SW_A$ をオンにする時間やタイミングを適宜制御してもよい。

#### 【0095】

なお、本具体例では画素内の発光素子として有機EL素子を用いているが、これに代えて発光ダイオードなど、電流により駆動される素子を用いてもよい。これは、以下の実施形態についても同様である。また、本実施形態の有機EL表示装置に用いられる画素駆動部の構成は、プリンタヘッドにも応用することができる。

#### 【0096】

また、本具体例に係る有機EL表示装置において、信号Aを出力するタイミング制御部9は、電流駆動部ごとに設けてもよいが、複数の電流駆動部につき1つ設けてもよい。タイミング制御部9を複数の電流駆動部で共用する構成にすれば、回路面積を低減することができる。

#### 【0097】

- 第2の具体例 -

図5は、第1の実施形態に係る有機EL表示装置について、電流駆動部の第2の具体例を示す回路図である。本具体例では、付加電流源を設けずに、電流加算型D/Aコンバータの第1～第6の電流源を用いて電流設定時の所定の期間だけ最大出力電流を流す電流駆動部について説明する。

#### 【0098】

図5に示すように、本具体例に係る電流駆動部は、第1の具体例と同一構成のD/Aコンバータに加え、第1～第6の電流源のそれぞれとD/Aコンバータの出力部とを接続するバイパス経路と、このバイパス経路上にそれぞれ設けられた、第1の電流源 $22i_0$ とD/Aコンバータの出力部の間に設けられたスイッチ $SW_{A0}$ 、第2の電流源 $22i_1$ とD/Aコンバータの出力部の間に設けられたスイッチ $SW_{A1}$ 、第3の電流源 $22i_2$ とD/Aコンバータの出力部の間に設けられたスイッチ $SW_{A2}$ 、第4の電流源 $22i_3$ とD/Aコンバータの出力部の間に設けられたスイッチ $SW_{A3}$ 、第5の電流源 $22i_4$ とD/Aコンバータの出力部の間に設けられたスイッチ $SW_{A4}$ 、及び第6の電流源 $22i_5$ とD/Aコンバータの出力部の間に設けられたスイッチ $SW_{A5}$ とを有している。このスイッチ $SW_{A0} \sim SW_{A5}$ のそれぞれは、図1に示すタイミング制御部9から出力される信号Aによって電流設定時の所定の期間のみオン状態になり、その他の期間はオフ状態になるよう制御されている。

#### 【0099】

また、第1のスイッチ $SW_{i_0}$ 、第2のスイッチ $SW_{i_1}$ 、第3のスイッチ $SW_{i_2}$ 、第4のスイッチ $SW_{i_3}$ 、第5のスイッチ $SW_{i_4}$ 及び第6のスイッチ $SW_{i_5}$ のそれぞれは、スイッチ $SW_{A0} \sim SW_{A5}$ がオン状態にあるときはオフ状態となっている。

#### 【0100】

以上の構成により、本具体例の電流駆動部には、第1～第6の全ての電流源により生じる電流の合計電流が電流設定時の所定の期間だけ流れることとなる。この合計電流は、64階調表示の場合、データ3Fの電流 $I_{3F}$ 、すなわち最小電流単位の63倍の電流となる。

10

20

30

40

50

## 【 0 1 0 1 】

図 6 は、本具体例に係る有機 E L 表示装置において、電流設定時の電流駆動部 1 1 から画素 5 に流れる電流  $I$  の変化、及び画素 5 に印加される電圧  $V_o$  の変化を示すグラフ図である。ここでは、黒表示後の電流  $I$  及び電圧  $V_o$  の変化を示している。

## 【 0 1 0 2 】

図 6 に示すように、本具体例の有機 E L 表示装置においては、電流設定時の時間 0 から時間  $T$  までの間に、6 4 階調表示の最大電流である電流  $I_{3F}$  が電流駆動部 1 1 から出力される。これに伴って画素 5 に印加される電圧  $V_o$  は急激に低下し、時間  $T$  では安定電圧  $V_{ta}$  に近づく。このため、第 1 の具体例と同様に、時間  $T$  で電流駆動部 1 1 に引き込まれる電流が本来の設定電流（図 3 に示す電流  $I_s$ ）に切り替わった後、目標電流  $I_{ta}$  に到達する時間が従来の時間  $t_1$  よりも早い時間  $t_2$  となっている。すなわち、本具体例の有機 E L 表示装置では、D / A コンバータの最大設定電流を一定期間流すことで、低輝度表示（黒表示）から高輝度表示（白表示）への変化時に、画素 5 の入力部に流れる電流の値が目標値に到達するまでの時間を、従来の有機 E L 表示装置よりも短縮することができる。

10

## 【 0 1 0 3 】

特に、本具体例に係る電流駆動部では、付加電流源を設けていないので、第 1 の具体例に比べて電流駆動部の面積を小さくすることができる。

## 【 0 1 0 4 】

なお、本具体例の電流駆動部においては、第 1 ～ 第 6 の電流源全てに出力部と接続するためのバイパス経路が設けられていたが、例えば第 5 の電流源 2 2  $i_4$  と第 6 の電流源 2 2  $i_5$  のみにバイパス経路を設けるなど、表示装置の設計によっては一部の電流源にのみバイパス経路を設けてもよい。すなわち、D / A コンバータから一時的に出力される電流は、必ずしも設定値の最大電流でなくてもよい。

20

## 【 0 1 0 5 】

また、本具体例では、各ビットの電流源に電流を流すためのスイッチ  $SW_{A0} \sim SW_{A5}$  の動作を共通の信号  $A$  によって制御しているが、スイッチ  $SW_{A0} \sim SW_{A5}$  がそれぞれ独立した信号  $A_0 \sim A_5$  によって制御されるように設計してもよい。この上で、他の信号線に接続される複数の電流駆動部に、1 つのタイミング制御部 9 から共通の信号  $A_0 \sim A_5$  を出力するように設定することもできる。この際に、電流設定時にオン状態にする電流源の組み合わせを最適化するようにタイミング制御部 9 の動作をプログラムしておくこともできる。これにより、図 6 に示す電圧のオーバーシュート（一時的に設定電圧より下がること）を小さくすることができるので、電流駆動部及び電流発生部を流れる電流値をより速く目標値に到達させることが可能となる。

30

## 【 0 1 0 6 】

- 第 3 の具体例 -

図 7 は、第 1 の実施形態に係る有機 E L 表示装置における、電流駆動部の第 3 の具体例を示す回路図である。本具体例の電流駆動部では、電流加算型 D / A コンバータの第 1 ～ 第 6 の電流源を用いて電流設定時の所定の期間に設定電流以上の電流を流す点は第 2 の具体例と同じであるが、設定電流以上の電流を流した後、段階的に D / A コンバータに流れる電流値を低減させる点が異なる。

40

## 【 0 1 0 7 】

図 7 に示すように、本具体例に係る電流駆動部は、第 1 の具体例と同一構成の D / A コンバータに加え、第 1 の電流源 2 2  $i_0$ 、第 2 の電流源 2 2  $i_1$ 、第 3 の電流源 2 2  $i_2$ 、第 4 の電流源 2 2  $i_3$ 、第 5 の電流源 2 2  $i_4$ 、第 6 の電流源 2 2  $i_5$  と D / A コンバータの出力部とをそれぞれ結ぶバイパス経路と、このバイパス経路上にそれぞれ設けられた、第 1 の電流源 2 2  $i_0$  と D / A コンバータの出力部の間に設けられたスイッチ  $SW_{A0}$ 、第 2 の電流源 2 2  $i_1$  と D / A コンバータの出力部の間に設けられたスイッチ  $SW_{A1}$ 、第 3 の電流源 2 2  $i_2$  と D / A コンバータの出力部の間に設けられたスイッチ  $SW_{A2}$ 、第 4 の電流源 2 2  $i_3$  と D / A コンバータの出力部の間に設けられたスイッチ  $SW_{A3}$ 、第 5 の電流源 2 2  $i_4$  と D / A コンバータの出力部の間に設けられたスイッチ  $SW_{A4}$ 、及び第 6 の電

50

流源  $22i_5$  と D/A コンバータの出力部の間に設けられたスイッチ  $SW_{A5}$  とを有している。

【0108】

本具体例と第2の具体例との違いは、スイッチ  $SW_{A0} \sim SW_{A5}$  がそれぞれ互いに独立した信号  $A0 \sim A5$  によって、電流設定期間中にオン状態からオフ状態へと段階的に切り替えられる点である。この信号  $A0 \sim A5$  は、図1に示すタイミング制御部9から所定のタイミングで出力される。

【0109】

次に、本具体例に係る電流駆動部の電流設定期間中の動作を図を用いて説明する。

【0110】

図8は、本具体例に係る有機EL表示装置において、電流設定時の電流発生部から有機EL素子に流れる電流  $I$  の変化、及び画素5に印加される電圧  $V_o$  の変化を示すグラフ図である。

【0111】

同図に示すように、本具体例の有機EL表示装置においては、電流設定時の時間0から時間Tまでの間に、電流駆動部11からデータ3F（「3F」は16進数表記）に応じた64階調での最大電流  $I_{3F}$  が流れる。この期間、画素5の入力部に印加される電圧  $V_o$  は急激に低下し、目標電圧  $V_{ta}$  に近づく。

【0112】

次に、時間Tでは、例えば、スイッチ  $SW_{A4}$  及びスイッチ  $SW_{A5}$  を共にオフ状態に切替え、上位2ビット分を表示すべき正しいデータに置き換える。この状態を時間Tから時間3Tまで続く。この期間中に画素5に流れる電流は、より目標電流に近づく。この間、画素5の入力部に印加される電圧は徐々に低下し、時間3Tでは安定電圧  $V_{ta}$  をわずかに下回る。

【0113】

次に、時間3Tの時点で、例えば、スイッチ  $SW_{A2}$  及びスイッチ  $SW_{A3}$  をさらにオフ状態に切替え、さらに2ビット分を表示すべき正しいデータに置き換える。この状態が時間3Tから時間5Tまで続く。これに伴って、時間3Tから時間5Tまでの間に、画素5に印加される電圧はさらに安定電位に近づく。

【0114】

次いで、時間5Tの時点で、例えば、スイッチ  $SW_{A0}$  及びスイッチ  $SW_{A1}$  をさらにオフ状態に切替え、電流駆動部の出力電流を、レジスタに設定された6ビットすべてのデータ信号に従った設定電流とする。

【0115】

以上のように、本具体例に係る電流駆動部の出力電流の値を段階的に変化させることにより、画素5に印加される電圧のオーバーシュート量を低減することができ、第2の具体例と比べてもより迅速に画素5に流れる電流を目標電流に到達させることができる。

【0116】

なお、この例では、時間Tの後、一定の間隔（2T間隔）で電流駆動部に流れる電流量を変化させたが、任意のタイミング及び期間で変化させてもよい。例えば、最初に所定の期間に電流駆動部に最大設定量の電流を流して画素5に流れる電流の値を目標値に近づけた後、電流駆動部に流れる電流値を短時間ずつ変化させていき、最終的にレジスタに設定されたデータ信号に応じた電流を流してもよい。この場合にも、目標電流に到達するのに必要な時間を従来の電流駆動部よりも短くできる。あるいは、最大設定量の電流を流す時間を含め、一定の時間Tごとに電流駆動部に流れる電流量を変化させてもよい。

【0117】

なお、このような制御は図1に示すタイミング制御部9から出力される信号  $A0 \sim A5$  によって行われる。

【0118】

また、本具体例の電流駆動部において、最大電流またはそれに近い電流を流した後、上位

10

20

30

40

50

ビットから順に2ビット分ずつ設定電流に切替えていったが、一度に設定通りに戻すビット数を3ビット以上または1ビットにしてもよい。設定電流に戻す順番は、本具体例のように上位ビットから下位ビットへ順次行なうことが好ましいが、任意の順序で行うこともできる。

#### 【0119】

- 第4の具体例 -

本具体例では、第3の具体例に係る有機EL表示装置を実現するためのタイミング制御部の構成を説明する。すなわち、本具体例のタイミング制御部は、電流駆動部を流れる電流値を段階的に変化させるような信号A0～A5を出力する。

#### 【0120】

図9は、第1の実施形態の第4の具体例に係るタイミング制御部の構成例を示すブロック図である。

#### 【0121】

同図に示すように、本具体例のタイミング制御部は、それぞれレジスタデータ信号Sr0、Sr1、Sr2、Sr3、Sr4及びSr5をそれぞれ出力するためのタイミング設定用レジスタ31a、31b、31c、31d、31e及び31fと、スタート信号とクロック信号とを受けてカウント動作を行い、カウントした値をカウントデータ信号Scdとして出力するカウンタ37と、カウンタデータ信号Scdとレジスタデータ信号Sr0～Sr5とをそれぞれ比較し、これらが互いに一致する場合に一致信号Sc0～Sc5をそれぞれ出力する比較回路33a、33b、33c、33d、33e、33fと、一致信号Sc0～Sc5をそれぞれ受けて信号A0～A5をそれぞれ出力する制御信号発生回路35a、35b、35c、35d、35e及び35fとを有している。

#### 【0122】

例えば、電流設定時において、上位ビットから1ビットずつ正しいデータに置き換えてゆく場合、タイミング設定用レジスタ31f、31e、31d、31c、31b及び31aにはそれぞれデータ"1"、"2"、"3"、"4"、"5"、"6"があらかじめ設定されており、これらのレジスタデータ信号が比較回路33f、33e、33d、33c、33b及び33aに出力される。

#### 【0123】

また、カウンタ37では、スタート信号の入力とともに、クロック信号に同期したカウント動作が開始される。そして、各比較回路に出力されるカウンタデータ信号が"1"、"2"…と一定の時間で順に変化するのに従って、比較回路33f、33e…からは順次一致信号Sc5、Sc4…が制御信号発生回路35f、35e…に出力される。このとき、最後に出力された一致信号Sc0がカウンタ37にフィードバックされると、カウンタ37の動作はリセットされる。

#### 【0124】

そして、制御信号発生回路35f、35e、35d…、35aからは、一定の時間をおいてそれぞれ信号A5、A4、A3…、A0が電流駆動部へ出力される。なお、一度出力された信号A5、A4、A3…、A0は、電流設定時が終了するまで継続して出力される。

#### 【0125】

以上のような回路動作により、電流設定時の電流駆動部に流す電流を段階的に変化させることができる。

#### 【0126】

本具体例では、信号A5～A0が一定の時間間隔で出力される例を説明したが、タイミング設定用レジスタに設定させておくデータを変えれば、信号A5～A0が出力されるタイミングを変えることができる。

#### 【0127】

また、本具体例では、第3の具体例に係る有機EL表示装置を実現するためのタイミング制御部の一例を示したが、上述の制御を行なう回路構成は図9に示す構成に限られない。

#### 【0128】

10

20

30

40

50

なお、本具体例に係るタイミング制御部は、電流駆動部ごとに設けられていてもよいし、複数の電流駆動部に共用されて、LSIにつき1つのみ設けられていてもよい。特に、信号A0～A5の各信号が表示パネル上で共通に用いられる場合には、タイミング制御部はパネルにつき1つであってもよい。このように、タイミング制御部が複数の電流駆動部に共用される場合では、回路面積の増加を抑えることができる。

#### 【0129】

(第2の実施形態)

図10は、本発明の第2の実施形態に係る有機EL表示装置の構成を概略的に示すブロック回路図である。同図において、図1に示した部分と同一部分については同じ符号を付し、説明を省略する。

10

#### 【0130】

図10に示すように、本実施形態の有機EL表示装置の特徴は、第1の実施形態に係る有機EL表示装置に、電流設定時における電流駆動部11の安定出力電圧を設定するための電圧設定手段50と、電流駆動部11からの出力電圧と電圧設定手段50からの出力電圧とを比較し、その比較結果をタイミング制御部9に出力する比較回路67とが付加されていることである。ここで、「電流駆動部の安定出力電圧」とは、電流設定時において、画素5の入力部に印加される電圧が安定電圧(図4に示す $V_{ta}$ )にある時の電流駆動部の出力電圧のことを意味するものとする。

#### 【0131】

電圧設定手段50は、ソース駆動回路と同じチップ上に設けられる場合と、ソース駆動回路から表示パネル側にまたがって設けられる場合とがある。後者については後の具体例で説明する。

20

#### 【0132】

ソース駆動回路内に設けられる場合の電圧設定手段50は、データ信号に応じた電流駆動部11についての安定出力電圧があらかじめ設定されたレジスタを有している。この安定出力電圧は、例えば、異なる輝度表示を行なう際の電流駆動部11の出力電圧を測定するなどして求められる。そして、電流設定時には、レジスタに設定された安定出力電圧が比較回路に出力される。

#### 【0133】

一方、比較回路67は、電圧設定手段50から出力された安定出力電圧と電流駆動部11からの出力電圧とを比較する。そして、低輝度表示から高輝度表示に切り替わる際の電流設定時においては、電流駆動部11からの出力電圧が電圧設定手段50の出力電圧と同等またはそれ以下になる場合には、比較回路67からタイミング制御部9に切替え信号 $S_{ch}$ が出力される。これに対し、高輝度表示から低輝度表示に切り替わる際の電流設定時においては、電流駆動部11からの出力電圧が電圧設定手段50の出力電圧と同等またはそれ以上になる場合には、比較回路67からタイミング制御部9に切替え信号 $S_{ch}$ が出力される。ただし、表示動作では一度低輝度表示を行ってから画像表示を行なう制御が行われることが多いので、低輝度表示から高輝度表示の変化時と高輝度表示から低輝度表示の変化時とで比較回路67の設定を変えることは、必ずしも必要ではない。

30

#### 【0134】

電流設定時において、タイミング制御部9に切替え信号 $S_{ch}$ が入力されると、タイミング制御部9の動作がリセットされて、電流駆動部11からの出力電流は、データ信号に応じた設定電流に切り替わる。この際に、本実施形態では、タイミング制御部9が出力する信号Aによって電流駆動部11の出力電流がデータ信号通りの設定電流になる。

40

#### 【0135】

以上のような電圧設定手段50と、比較回路67とを設けたことにより、電流駆動部11の出力電流を適切なタイミングで切り替えることができるので、従来に比べてより短時間で電流発生部19からの出力電流を目標電流に到達させることが可能となる。従って、本実施形態の有機EL表示装置は、従来は困難であった高精細、高解像度の画像表示を、画質の低下を来すことなく実現することができる。

50

## 【 0 1 3 6 】

なお、本実施形態で説明した電圧設定手段 5 0 と比較回路 6 7 とは、第 1 の実施形態の全ての具体例に適用することができる。

## 【 0 1 3 7 】

また、本実施形態の有機 E L 表示装置において、上述のように、電圧設定手段 5 0 をソース駆動回路と同一チップ内に設けた場合には、電圧設定手段 5 0 をパネル側にまたがって設ける場合に比べ既存の表示パネルを使用できるという利点がある。

## 【 0 1 3 8 】

また、比較回路 6 7 は、パネル側に設けてもよいが、ソース駆動回路内に設ける方がより好ましい。なお、この比較回路 6 7 の一例として、差動増幅回路を用いたコンパレータがある。

10

## 【 0 1 3 9 】

なお、電圧設定手段 5 0 は、電流駆動部 1 1 ごとに設けられていてもよいし、複数の電流駆動部 1 1 に共用されていてもよい。ソース駆動回路及び表示パネルを小面積化する場合には、電圧設定手段 5 0 が複数の電流駆動部 1 1 に共用される方が好ましい。この際に、ソース駆動回路が設けられた半導体チップ毎に 1 つ以上の電圧設定手段 5 0 を設けておくことさらに好ましい。これにより、表示パネルを複数のチップ上に設けられたソース駆動回路で駆動する際に、同一規格のチップを用いることができるので、ソース駆動回路の入出力構成を簡易にすることができる。加えて、電圧設定手段 5 0 がソース駆動回路の一部に固めて配置されている場合に比べ、チップ間のばらつきやパネル側の位置によるばらつきの影響を低減することができる。

20

## 【 0 1 4 0 】

なお、以上の説明では、ソース駆動回路が表示パネルの外部に設けられていることを前提としていたが、表示パネルの内部にソース駆動回路が作り込まれている場合もある。これは、他の具体例および実施形態でも共通である。

## 【 0 1 4 1 】

- 第 2 の実施形態の具体例 -

本発明の第 2 の実施形態の一具体例として、電圧設定手段 5 0 が、ソース駆動回路のチップ上と表示パネル上にまたがって設けられている場合の有機 E L 表示装置について説明する。

30

## 【 0 1 4 2 】

図 1 1 は、第 2 の実施形態の具体例に係る有機 E L 表示装置の構成を概略的に示すブロック回路図である。同図において、図 1 0 と同一の部分については同一の符号を付している。

## 【 0 1 4 3 】

図 1 1 に示すように、本具体例に係る有機 E L 表示装置では、図 1 0 に示す電圧設定手段 5 0 が、ダミー電流駆動部 6 1 を有するダミー画素駆動部 5 1 と、表示パネル上に設けられたダミー画素 5 5 と、ダミー電流駆動部 6 1 からの出力電流をダミー画素 5 5 に伝達するダミー伝送路 5 3 とで構成されている。なお、ここでいう「ダミー」とは、画像表示に直接関わっていない、という意味である。

40

## 【 0 1 4 4 】

ダミー電流駆動部 6 1 は、電流駆動部 1 1 と同様の構成を有しており、例えば 6 4 階調表示の表示装置の場合、6 ビットの電流加算型 D / A コンバータを有している。

## 【 0 1 4 5 】

また、ダミー伝送路 5 3 は、伝送路 3 とほぼ同一の構成を有しており、ソース駆動回路と表示パネルとを接続する配線や、パネル上に設けられた信号線を有している。図 1 1 には、ダミー伝送路における配線抵抗 6 5 及び浮遊容量 6 3 も示している。

## 【 0 1 4 6 】

ダミー画素 5 5 は、ダミー画素入力容量 5 7 及び電流源を有し、電流発生部 1 9 と同一構成を有するダミー電流発生部 5 9 を有している。ただし、有機 E L 素子 2 1 は必ずしも設

50

けられている必要はない。

#### 【0147】

本具体例に係る有機EL表示装置では、ダミー電流駆動部61からの出力電圧はコンパレータ67aの(+)側入力部に入力される。一方、コンパレータ67aの(-)側入力部には電流駆動部11からの出力電圧が入力される。そして、コンパレータ67aは電流駆動部11の出力電圧とダミー電流駆動部61の出力電圧とを比較し、その比較結果をタイミング制御部9に出力する。なお、図11には、比較回路の一例として差動増幅回路を有するコンパレータを示すが、他の構成を有する比較回路を用いてもよい。

#### 【0148】

本具体例では、ダミー画素駆動部51から非表示時を除く期間を通して任意の固定電流が流れる。

10

#### 【0149】

例えば、図3に示す第1の実施形態の第1の具体例に係る有機EL表示装置に本具体例のダミー画素駆動部51、ダミー伝送路53及びダミー画素55を付加する場合には、付加電流源24を流れる電流 $I_x$ に等しい電流をダミー電流駆動部61に引き込む。これによって、ダミー電流駆動部61からの出力電圧は、出力電流 $I_x$ における安定出力電圧となる。

#### 【0150】

本具体例の有機EL表示装置では、コンパレータ67aが、この安定出力電圧と電流駆動部11の出力電圧とを比較する。この際に、低輝度表示から高輝度表示に切り替わる際の電流設定時においては、電流駆動部11からの出力電圧がダミー電流駆動部61からの出力電圧と同等またはそれ以下になる場合には、コンパレータ67aからタイミング制御部9に切替え信号S<sub>ch</sub>が出力される。これに対し、高輝度表示から低輝度表示に切り替わる際の電流設定時においては、電流駆動部11からの出力電圧が電圧設定手段50の出力電圧と同等またはそれ以上になる場合には、コンパレータ67aからタイミング制御部9に切替え信号S<sub>ch</sub>が出力される。

20

#### 【0151】

また、コンパレータ67aが動作するのは電圧が変化する過渡期であるので、電流駆動部11からの出力電圧を $V_1$ 、ダミー電流駆動部61の出力電圧を $V_2$ とすると、 $V_1$ と $kV_2$ ( $k$ は正の任意の値)とを比較するようにしてもよい。

30

#### 【0152】

タイミング制御部9に切替え信号S<sub>ch</sub>が入力されると、タイミング制御部9の動作がリセットされて、電流駆動部11からの出力電流は、データ信号に応じた設定電流に切り替わる。

#### 【0153】

以上のように駆動することで、電流駆動部11の出力電流を適切なタイミングで切り替えることができるので、従来に比べてより短時間で画素5を流れる電流の値を目標電流に到達させることが可能となる。

#### 【0154】

なお、この例ではダミー電流駆動部61に流れる電流を $I_x$ に設定したが、ダミー電流駆動部61の安定出力電圧を、電流駆動部11本来の安定出力電圧よりも低くする、あるいは高くするような電流値に設定してもよい。つまり、本具体例のダミー画素駆動部51では、ダミー電流駆動部61に流れる電流値を任意に設定することで、高輝度表示から低輝度表示に切り替わる際の充電時間、または低輝度表示から高輝度表示に切り替わる際の放電時間を最短にすることができる。

40

#### 【0155】

実際の表示装置では、表示パネルの特性を実測することなどによって、最適なダミー電流駆動部61の出力電流値を求める。

#### 【0156】

なお、本具体例の有機EL表示装置において、1組のダミー画素駆動部51及びダミー伝

50

送路 5 3 及びダミー画素 5 5 は、面積の増加を抑えるために、複数の電流駆動部 1 1 の動作制御に共通に用いられることが好ましい。

【0157】

なお、有機 EL 表示装置の表示パネルが比較的大きい場合、ソース駆動回路を設けた複数の半導体チップで駆動することも多い。この場合には、ソース駆動回路とダミー画素駆動部 5 1 とが併せて作り込まれた同じ半導体チップを、表示パネルの額縁部分に複数枚並べることが好ましい。これにより、表示パネル上のダミー伝送路 5 3 同士及びダミー画素 5 5 同士の間隔を所定の間隔（例えば、互いに等間隔など）に設定することとなるので、有機 EL 画素や伝送路の特性ばらつきの影響を低減することができるようになる。また、使用するソース駆動回路のチップが 1 種類で済むので、ソース駆動回路の入出力構成を簡単

10

【0158】

この例に限らず、表示パネル上に複数のダミー伝送路 5 3 及びダミー画素 5 5 を形成する場合には、ダミー伝送路 5 3 及びダミー画素 5 5 を均等に配置することが好ましい。

【0159】

このように、ダミー伝送路 5 3 及びダミー画素 5 5 を表示パネルの複数箇所に設ける場合には、それぞれのダミー伝送路 5 3 に接続されたダミー画素駆動部 5 1 の出力部（またはダミー電流駆動部 6 1 の出力部）同士を互いに接続することもできる。これにより、表示パネル上での有機 EL 画素や伝送路のばらつきを平均化することができる。また、複数のダミー画素駆動部 5 1、複数のダミー伝送路 5 3 及び複数のダミー画素 5 5 のうち一部の部材に不具合が生じても残りの部分で動作が補償されるので、動作に不具合を生じにくく

20

【0160】

（第 3 の実施形態）

図 1 2 は、本発明の第 3 の実施形態に係る電流発生部の構成を示す回路図であり、図 1 3 は、図 1 2 に示す電流発生部を用いた第 3 の実施形態に係る有機 EL 表示装置の一例を概略的に示すブロック回路図である。

【0161】

図 1 3 に示すように、本実施形態の有機 EL 表示装置の特徴は、画素 5 に駆動電圧を供給するための電圧供給手段と、画素 5 に駆動電流を供給するための電流供給手段とを備えていることである。この電流検出手段は、電圧供給手段の出力電圧をフィードバック制御するために設けられている。

30

【0162】

以下、本実施形態の有機 EL 表示装置の具体的な構成を説明する。

【0163】

図 1 3 に示すように、本実施形態の有機 EL 表示装置は、表示パネル（図示せず）と、表示パネル上に設けられた画素 5 と、画素 5 に接続された伝送路 3 と、ソース駆動回路に含まれ、伝送路 3 を介して画素 5 に駆動電圧及び駆動電流を供給するための画素駆動部 1 とを備えている。

【0164】

40

画素駆動部 1 a は、画素 5 に駆動電圧を供給するための電圧駆動部 7 3 と、画素 5 に流れる駆動電流を設定すると共に、該駆動電流の電流値を検出して検出結果を電圧駆動部 7 3 へ出力する電流値検出部 7 1 と、画像データであるデータ信号をラッチし、該データ信号を電流値検出部 7 1 に出力するレジスタ 7 とを有している。

【0165】

また、伝送路 3 は、画素 5 に駆動電圧を伝達するための配線及び駆動電圧用信号線 1 4 と、画素 5 に駆動電流を伝達するための配線及び駆動電流用信号線 6 4 とを有している。

【0166】

そして、画素 5 は、入力電流に応じて発光する有機 EL 素子 2 1 と、伝送路 3 を介して電圧駆動部 7 3 及び電流値検出部 7 1 に接続され、有機 EL 素子 2 1 に駆動電流を供給する

50

ため電流発生部 19 とを有している。

【0167】

そして、図 12 に示すように、電流発生部 19 は、ゲート電極に駆動電圧用信号線 14 に接続され、ソースに電源電圧が供給された、有機 EL 素子 21 に駆動電流を供給するための P チャネル型の TFT 72 と、一端が TFT 72 のゲート電極に接続され、ゲート電圧  $V_{c1}$  を保持するための容量 C1 と、容量 C1 及び TFT 72 のゲート電極と駆動電圧用信号線 14 との接続経路上に介設され、第 1 の制御信号 K1 によって動作制御された第 1 のスイッチ用トランジスタ 74 (電圧用スイッチ) と、TFT 72 と有機 EL 素子 21 との間に介設され、第 1 の制御信号の逆相信号である第 2 の制御信号 K2 によって動作制御された第 2 のスイッチ用トランジスタ 78 とを有している。また、電流発生部 19 では、TFT 72 と第 2 のスイッチ用トランジスタ 78 との接続点は、駆動電流用信号線 64 に接続されており、TFT 72 及び第 2 のスイッチ用トランジスタ 78 と駆動電流用信号線 64 との間には、制御信号 K1 によって動作制御された第 3 のスイッチ用トランジスタ 76 (電流用スイッチ) が介設されている。ここで、各スイッチ用 MOS トランジスタは、すべて P チャネル型の TFT であるが、これに限らず、スイッチ動作が可能な素子であれば用いることができる。なお、図 12 に示す容量 C1 及び TFT 72 は、それぞれ図 13 に示す画素入力容量 17 と電流源 18 に相当する。

10

【0168】

次に、電流発生部 19 の動作を説明する。

【0169】

まず、電流設定時には、制御信号 K1 及び制御信号 K2 によって第 1 のスイッチ用トランジスタ 74 及び第 3 のスイッチ用トランジスタ 76 が共にオン状態、第 2 のスイッチ用トランジスタ 78 がオフ状態に設定される。これにより、電圧駆動部 73 からの画素駆動電圧が第 1 のスイッチ用トランジスタ 74 を介して容量 C1 及び TFT 72 のゲート電極に供給され、第 3 のスイッチ用トランジスタ 76 を介して画素駆動電流が TFT 72 に流れる。そして、この電流設定時に容量 C1 にゲート電圧  $V_{c1}$  分の電荷が充電されると、TFT 72 には一定電流 (目標電流  $I_{ta}$ ) が流れるようになる。

20

【0170】

続いて、表示時には、制御信号 K1 及び制御信号 K2 によって第 1 のスイッチ用トランジスタ 74 及び第 3 のスイッチ用トランジスタ 76 が共にオフ状態、第 2 のスイッチ用トランジスタ 78 がオン状態に設定される。このとき、充電された容量 C1 によってゲート電極  $V_{c1}$  が保持されるので、目標電流  $I_{ta}$  が TFT 72 から有機 EL 素子 21 に流れ続ける。

30

【0171】

次に、本実施形態の画素駆動部 1a の動作及び特徴について簡単に説明する。

【0172】

従来の有機 EL 表示装置では、低輝度表示から高輝度表示に切り替わる際に、画素 5 内の TFT を介した電源電圧によって充電されていた。しかし、TFT の出力インピーダンスが高かったため、従来は画素入力容量 17 を高速に充電することができなかった。

【0173】

これに対し、本実施形態の有機 EL 表示装置では、電流設定時において、電圧駆動部 73 から駆動電圧用信号線 14 を介して画素 5 に画素駆動電圧が供給される。このとき、電圧駆動部 73 の出力インピーダンスは、従来の有機 EL 表示装置における電流駆動部よりも低くなっている。そのため、本実施形態の有機 EL 表示装置では、従来の有機 EL 表示装置より高速に画素入力容量 17 (容量 C1) を充電することができる。

40

【0174】

また、電流設定時における電流値検出部 71 では、画素 5 から駆動電流用信号線 64 を介して流れる電流値を検出し、その検出結果を電圧駆動部 73 にフィードバックする。

【0175】

図 14 は、本実施形態の有機 EL 表示装置に用いられる電流値検出部 71 の構成例を示す

50

ブロック回路図である。

【0176】

同図に示す電流値検出部71は、レジスタ7から出力されるデータ信号を受けて画素5の駆動電流を流すための電流駆動部80と、画素5と電流駆動部80との間に設けられた抵抗82とを有している。そして、電流駆動部80と抵抗82とを接続する配線は、電圧駆動部73に接続されている。

【0177】

この電流値検出部71において、レジスタからのデータ信号によって設定された駆動電流を $I_1$ 、画素5がら流れ込む画素駆動電流を $I_2$ とすると、電流値検出部71から電圧駆動部73に出力される電圧 $V_{c1}$ は、駆動電流 $I_1$ と画素駆動電流 $I_2$ とが一致するときに安定する。また、画素駆動電流 $I_2$ が駆動電流 $I_1$ よりも大きい場合には電圧 $V_{c1}$ が上昇して画素駆動電流 $I_2$ が減少し、駆動電流 $I_1$ が画素駆動電流 $I_2$ よりも大きい場合には、電圧 $V_{c1}$ が低下して画素駆動電流 $I_2$ が増加するようにフィードバックがかかる。その結果、電圧駆動部73から出力される画素駆動電圧は、適切な値で安定化する。ここで、画素駆動電流 $I_2$ の伝達経路には画素入力容量17が存在しないので、伝達経路全体での浮遊容量は小さくなっており、高速に電流値の検出を行なうことができる。従って、本実施形態の有機EL表示装置においては、従来に比べて、画素5に供給する電流及び電圧の値を迅速に目標値に到達させることができるので、より高精度の表示が可能となっている。

【0178】

なお、電流値検出部71は、画素5からの画素駆動電流を検出して電圧駆動部73にフィードバックできる構成であれば、図14に示す構成に限られない。

【0179】

また、本実施形態の電流値検出部71は、表示パネル上の電流源18がPチャネル型のTFTの場合に用いられる。電流源18がNチャネル型のTFTで構成される場合には、画素駆動電流が大きくなるほど電圧駆動部73への出力電圧が低くなるように、電流値検出部71を構成すればよい。

【0180】

なお、本実施形態では電流発生部19が図12に示すような構成を有する例について説明したが、画素駆動電圧と画素駆動電流とが入力されることによって有機EL素子21に駆動電流を出力できる構成であれば図12に示す構成に限られない。

【0181】

(第4の実施形態)

図15は、本発明の第4の実施形態に係る有機EL表示装置の一例を概略的に示すブロック回路図である。

【0182】

同図に示すように、第4の実施形態に係る有機EL表示装置は、第3の実施形態に係る有機EL表示装置において、電圧駆動部73の出力部と電流値検出部71の出力部とを所定の期間だけ短絡するための短絡手段をさらに設けたものである。なお、短絡手段以外の部分は、第3の実施形態の有機EL表示装置と同一であるので、説明を省略する。

【0183】

図15に示す例では、スイッチ75によって、画素駆動電圧及び画素駆動電流の出力開始時(電流設定時の開始時)に所定の期間だけ電圧駆動部73の出力部と電流値検出部71の出力部とが電気的に接続される。このスイッチ75としては、例えばNチャネル型MOSFETとPチャネル型MOSFETとで構成されるトランスファークロスタックなどが用いられるが、それ以外の構成でもよい。また、このスイッチ75は、表示パネル上の信号線間に配置されていてもよいが、ソース駆動回路と同一のチップ上に設けられている方が好ましい。

【0184】

本実施形態の有機EL表示装置では、第3の実施形態の有機EL表示装置と同様に、電圧駆動部73からの出力インピーダンスは低くなっているため、高速に画素入力容量17を

10

20

30

40

50

充電することができる。また、画素入力容量 17 が画素駆動電流の伝達経路にないため、電流値検出部 71 では高速に電流値を検出することができる。

【0185】

特に、本実施形態の有機 EL 表示装置では、電流値検出部 71 の出力部が、出力インピーダンスの低い電圧駆動部 73 の出力部と所定の期間短絡するので、電流の検出をより高速に行うことができる。このため、本実施形態の有機 EL 表示装置では、電流設定時に、第 3 の実施形態の有機 EL 表示装置と比べて画素駆動電流及び画素駆動電圧の値をより迅速に目標電流に到達させることが可能となる。

【0186】

(第 5 の実施形態)

図 16 は、本発明の第 5 の実施形態に係る有機 EL 表示装置の構成を概略的に示すブロック回路図である。

【0187】

本実施形態の有機 EL 表示装置は、図 1 に示す第 1 の実施形態の有機 EL 表示装置に出力インピーダンスの低い低インピーダンス手段、例えば電圧駆動部 79 などの電圧供給手段を付加したものである。この電圧駆動部 79 は、他の電圧源に接続された電流増幅用のバッファであってもよい。なお、第 1 の実施形態の有機 EL 表示装置と同一の部分については説明を省略する。

【0188】

図 16 に示すように、本実施形態の有機 EL 表示装置が第 1 の実施形態に係る有機 EL 表示装置と異なるのは、任意の一定電圧を出力するための電圧駆動部 79 と、電圧駆動部 79 の出力部と電流駆動部 11 の出力部とを接続する配線上に介設されたスイッチ 77 を備えている点と、タイミング制御部 9 から出力される信号 A がスイッチ 77 の動作を制御している点である。

【0189】

電流設定時に、スイッチ 77 は、信号 A によって電流設定時に所定の期間だけオン状態となるように制御されている。そして、スイッチ 77 がオフ状態になると、データ信号に応じた設定電流が電流駆動部 11 から出力される。

【0190】

このため、本実施形態の有機 EL 表示装置では、高輝度（白）表示から低輝度（黒）表示に切り替わる際の電流設定時の開始後に、出力インピーダンスの低い電圧駆動部 79 を用いて浮遊容量 15 や画素入力容量 17 を迅速に充電できるので、画素 5 に流れる電流を従来よりも短時間で目標電流に到達させることができる。

【0191】

また、低輝度表示から高輝度表示に切り替わる際の電流設定時にも、浮遊容量 15 や画素入力容量 17 に保持された電荷を速やかに引き抜くことができるので、画素 5 に流れる電流を従来よりも短時間で目標電流に到達させることができる。

【0192】

従って、本実施形態の有機 EL 表示装置では、高輝度表示から低輝度表示に切り替わる際と低輝度表示から高輝度表示に切り替わる際のいずれの場合にも、画素に流れる電流の値を短時間で目標値に到達させることができるので、従来よりも高解像度の表示が実現されている。

【0193】

なお、以上で説明した電圧駆動部 79 は、画素駆動部 1 毎に設けられていてもよいし、複数の画素駆動部 1 に対して 1 つの電圧駆動部 79 が共通に接続されていてもよい。小面積化が優先される場合には、複数の画素駆動部 1 に対して 1 つの電圧駆動部 79 が設けられている方がより好ましい。

【0194】

(第 6 の実施形態)

図 17 は、本発明の第 6 の実施形態に係る有機 EL 表示装置の構成を概略的に示すブロッ

10

20

30

40

50

ク回路図である。

【0195】

同図に示すように、本実施形態の有機EL表示装置は、第5の実施形態の有機EL表示装置に、図11に示すダミー画素駆動部51、ダミー伝送路53及びダミー画素55を付加した表示装置である。そして、ダミー画素駆動部51の出力部は電圧駆動部79の入力部に接続されている。電圧駆動部79は例えば電流増幅用のバッファであり、スイッチ77の導通時にはダミー画素駆動部51の出力電圧を供給する。また、スイッチ77は、電流設定時の所定の期間のみオン状態になるよう設定されている。

【0196】

これにより、電流設定時の所定の期間中、ダミー画素駆動部51からの出力電圧が伝送路3を介して画素5に供給される。この際に、電圧駆動部79の出力インピーダンスは低くなっているので、浮遊容量15及び画素入力容量17への充電または浮遊容量15及び画素入力容量17からの放電が迅速に完了することができる。その後、スイッチ77がオフ状態となるので、電流駆動部11からはデータ信号に応じた設定電流が流れる。

【0197】

本実施形態の有機EL表示装置においては、画像表示に直接関係しないダミー画素駆動部51、ダミー伝送路53及びダミー画素55を用いることで、用いる表示パネルの特性によらず実際の安定出力電圧に近い出力電圧を供給することができる。言い換えれば、表示パネルごとに電圧駆動部79の出力電圧を設定し直す必要がなくなる。

【0198】

また、このダミー画素駆動部51からは複数の信号線に接続された画素へ電圧を供給することができるので、画素駆動部1ごとに設ける場合に比べて回路面積の増加を抑えることができる。

【0199】

(第7の実施形態)

本発明の第7の実施形態に係る有機EL表示装置は、図16に示す第5の実施形態の有機EL表示装置において、電圧駆動部79としてDAC手段123を用い、このDAC手段123を画素駆動部1毎に設けたものである。

【0200】

図18(a)は、本発明の第7の実施形態に係る有機EL表示装置において、白表示時(高輝度表示時)のTFTの動作点を示すグラフ図であり、(b)は、第7の実施形態に係る有機EL表示装置の構成を示すブロック回路図である。

【0201】

図18(b)に示すように、第7の実施形態の有機EL表示装置は、TFTと有機EL素子とを含む画素5と、画素5に接続された信号線102とが設けられた表示パネルと、信号線102に接続され、画素5に駆動電流を供給するためのソース駆動回路(図示せず)とを備えている。

【0202】

ソース駆動回路は、画素5に駆動電流を流すための電流駆動部11と、電流駆動部11からの駆動電流をオンまたはオフにするスイッチ127と、出力部が電流駆動部11と画素5との接続経路に接続された電圧出力型のDAC手段123と、画像信号であるデータ信号をラッチするバイナリー表示データ保持手段121と、DAC手段123の出力電圧をオンまたはオフにするためのスイッチ125と、基準電流生成部101とを備えている。ここで、バイナリー表示データ保持手段121は、図16におけるレジスタ7に相当する。

【0203】

nビットの階調表示を行なう場合、電流駆動部11は、n個の電流源を有している。本実施形態の例では6ビットの階調表示を行なうので、電流駆動部11は、第1の電流源212、第2の電流源213、...第6の電流源214と、第1の電流源212、第2の電流源213、...第6の電流源214の出力をそれぞれオンまたはオフにするための第1のスィ

10

20

30

40

50

ッチ 215、第 2 のスイッチ 216、... 第 6 のスイッチ 217 とを有している。

【0204】

また、バイナリー表示データ保持手段 121 は、DAC 手段 123 及び第 1 のスイッチ 215、第 2 のスイッチ 216、... 第 6 のスイッチ 217 に 6 ビットのデータ信号を出力する。

【0205】

基準電流生成部 101 は、P チャネル型の第 1 の MOSFET 108 と、第 1 の MOSFET に接続され、基準電流を発生させるための抵抗 107 と、第 1 の MOSFET とカレントミラーを構成する第 2 の MOSFET 109 と、第 2 の MOSFET に流れる電流を第 1 の電流源 212、第 2 の電流源 213、... 第 6 の電流源 214 にそれぞれ伝達するための N チャネル型の第 3 の MOSFET 110 とを有している。第 1 の電流源 212、第 2 の電流源 213、... 第 6 の電流源 214 のそれぞれを構成する N チャネル型 MOSFET は、第 3 の MOSFET 110 とカレントミラー回路を構成している。

10

【0206】

本実施形態の有機 EL 表示装置の特徴は、ソース駆動回路の最終動作点付近に配置され、6 ビット分のデータ信号に応じた電圧を出力する DAC 手段 123 を備えていることである。そして、スイッチ 125 は電流設定時の所定の期間だけオンとなり、その期間に DAC 手段 123 からの出力電圧は画素 5 に供給される。この所定の期間は、画素 5 に流れる電流が目標電流付近になるように設定される。

【0207】

20

DAC 手段 123 の出力は電流駆動部 11 に比べて著しく低インピーダンスであるので、高輝度表示から低輝度表示の切替え時に伝送路上の浮遊容量 221 (図 16 の浮遊容量 15) 及び画素入力容量は従来よりも短時間で充電される。このとき、ソース駆動回路出力の電流・電圧特性は、図 18 (a) の点線に示す曲線から実線に示す曲線へと移動し、画素 5 内の TFT の動作点が高電圧側に移動する。このため、短時間の間に高輝度表示に切り替えることが可能となっている。従って、本実施形態の有機 EL 表示装置においては、高解像度のパネルを用いた場合にも良好に画像表示を行なうことができるようになってい

【0208】

また、本実施形態の DAC 手段 123 は、64 階調の表示データの各々に応じた電圧を出力することができるので、画素 5 に流れる電流の値をより迅速に目標電流値に到達させることができる。ここで、64 階調の表示データの各々に応じた電圧の例としては、例えば該表示データについての安定出力電圧が挙げられる。

30

【0209】

なお、本実施形態の有機 EL 表示装置では、ソース駆動回路と同一チップ上に形成された DAC 手段 123 を低インピーダンス手段として用いたが、外部の電源電圧を電流設定時の所定の期間のみ画素 5 に供給するような構成をとってもよい。

【0210】

(第 8 の実施形態)

図 19 は、本発明の第 8 の実施形態に係る有機 EL 表示装置の構成を示すブロック回路図である。

40

【0211】

図 19 に示すように、本実施形態の有機 EL 表示装置は、バイナリー表示データ保持手段 121 から 6 ビットのデータ信号のうち、一部のビットのデータ信号のみが DAC 手段 123 へ出力される点が第 7 の実施形態の有機 EL 表示装置と異なる。その他の回路構成は第 7 の実施形態の有機 EL 表示装置と同様であるので、説明は省略する。

【0212】

本実施形態の DAC 手段 123 においては、例えば上位 2 ビットのみに応じた電圧が DAC 手段から出力されるので、高輝度表示から低輝度表示に切り替わる際の電流設定時間を従来よりも短縮することができる。特に、本実施形態の DAC 手段 123 は、第 7 の実施

50

形態で説明したDAC手段よりも回路面積が小さくなっているため、表示装置の小面積化が要求される場合に好ましく用いられる。ただし、第7の実施形態で用いられるDAC手段は、すべての階調のデータ信号に対して最適な電圧を出力できるので、小面積化よりも解像度の向上が重視される場合には好ましく用いられる。

【0213】

なお、本実施形態のDAC手段123に入力されるデータ信号は、下位ビットの信号よりも上位ビットの信号である方がより適切な電圧を出力できるので好ましい。

【0214】

(第9の実施形態)

図20(a)は、本発明の第9の実施形態に係る有機EL表示装置において、黒表示(低輝度表示)の際のTFTの動作点を示すグラフ図であり、(b)は、第9の実施形態に係る有機EL表示装置の構成を示すブロック回路図である。 10

【0215】

本実施形態の有機EL表示装置の特徴は、電流駆動部11に電流 $I_x$ を出力するための冗長ビット131が付加されていることである。この冗長ビット131は、第1の電流源212、第2の電流源213、...第6の電流源214及び第3のMOSFET110とカレントミラー回路を構成する付加電流源231と、付加電流源231からの出力電流を電流設定時の所定期間に導通させるスイッチ233とを有している。

【0216】

本実施形態の有機EL表示装置は、図1及び図3に示した第1の実施形態の第1の具体例の変形例である。 20

【0217】

すなわち、図20(b)に示す冗長ビット131のうち、付加電流源231は図3に示す付加電流源24に相当し、スイッチ233はスイッチ $SW_A$ に相当する。そして、スイッチ $SW_A$ は、図20(b)では図示しないタイミング制御部9によって、電流設定時の所定期間のみオン状態になるように制御されている。このスイッチ $SW_A$ がオン状態の間に付加電流源231を流れる電流の値は、少なくとも最小電流単位より大きくなっており、特に、データ信号によって本来設定される電流値以上に設定されている。

【0218】

これにより、低輝度表示から高輝度表示に切り替わる際の電流設定時に、パネル側から見た出力インピーダンスを低下させることができるので、画素5に流れる電流の値を従来よりも短時間に目標値に到達させることが可能になる。なお、低輝度表示の際に、画素5内のTFTの動作点は、図20(a)に示すように、低電位側へ移動することになる。 30

【0219】

また、本実施形態の冗長ビット131は、バイナリー表示データ保持手段121から出力される6ビットのデータ信号に応じて電流の引き込み量を変えることができる。ただし、電流の引き込み量をデータ信号と無関係とすることもできる。

【0220】

これにより、本実施形態の有機EL表示装置は、第1の実施形態の第1の具体例と比べても画素5に流れる電流の値を短時間に目標値に到達させることができる。このため、本実施形態の有機EL表示装置によれば、高解像度の画像表示が実現される。 40

【0221】

(第10の実施形態)

図21は、本発明の第10の実施形態に係る有機EL表示装置の構成を示すブロック回路図である。

【0222】

本実施形態の有機EL表示装置は、図24に示す従来の有機EL表示装置に、表示データであるデータ信号をラッチすると共に出力するためのバイナリー表示データ保持手段121と、データ信号を受けて、該データ信号にビットを加算して出力するためのビットデータ加算手段133とを付加した表示装置である。図21では、バイナリー表示データ保持 50

手段 1 2 1 が出力するデータ信号が 6 ビットである例を示している。

【 0 2 2 3 】

本実施形態のビットデータ加算手段 1 3 3 がデータ信号に加算するビット数は任意に設定できるが、消費電力の増加及び回路面積の増加を抑えるために、1 または 2 ビットであることが好ましい。

【 0 2 2 4 】

また、電流駆動部 1 1 は、かさ上げされた分の電流を出力可能な構成を有している。その一例として、ビットデータ加算手段 1 3 3 がデータ信号に 2 ビット加算する場合、電流駆動部 1 1 には、下位 2 ビット分の電流源及びスイッチが付加される。。

【 0 2 2 5 】

本実施形態の有機 E L 表示装置において、電流設定時にバイナリー表示データ保持手段 1 2 1 が 6 ビット分のデータ信号に 2 ビットを加算して電流駆動部 1 1 に出力すると、電流駆動部 1 1 に一時的に 2 ビット分かさ上げされた電流が引き込まれる。これによって、低輝度表示から高輝度表示に切り替わる際に、パネル側の浮遊容量及び画素入力容量に充電された電荷を速やかに放電させることができる。その結果、画素 5 に流れる電流の値を従来よりも短時間に目標値に到達させることが可能となる。

【 0 2 2 6 】

なお、図 2 1 には示さないが、本実施形態のビットデータ加算手段 1 3 3 は、例えば図 9 に示すようなタイミング制御部によって、電流設定時の所定の期間のみ駆動されている。

【 0 2 2 7 】

( 第 1 1 の実施形態 )

図 2 2 は、本発明の第 1 1 の実施形態に係る有機 E L 表示装置の構成を示すブロック回路図である。

【 0 2 2 8 】

同図に示すように、本実施形態の有機 E L 表示装置においては、基準電流生成部 1 0 1 のうち、基準電流を発生させるための抵抗 1 0 7 ( 図 1 8 ~ 2 1 参照 ) が、可変抵抗 1 0 7 a に置き換えられている。そして、電流設定時の所定の期間には、バイナリー表示データ保持手段 1 2 1 からのデータ信号が、電流駆動部 1 1 だけでなく可変抵抗 1 0 7 a にも伝達される。これ以外の期間には、バイナリー表示データ保持手段 1 2 1 からのデータ信号は、可変抵抗 1 0 7 a に伝達されない。

【 0 2 2 9 】

可変抵抗 1 0 7 a は、高輝度表示のデータ信号が入力されると自身の抵抗値を下げて基準電流を大きくさせ、低輝度表示のデータ信号が入力されると自身の抵抗値を上げて基準電流を減少させる。このため、本実施形態の有機 E L 表示装置では、高輝度表示を行なう際には一時的に電流駆動部 1 1 への引き込み電流が増大し、画素 5 に流れる電流の値を迅速に目標値に到達できるようになっている。また、低輝度表示の場合には、電流駆動部 1 1 の引き込み電流が減少するように制御される。

【 0 2 3 0 】

従って、本実施形態の有機 E L 表示装置によれば、低輝度表示から高輝度表示に切り替わる際に、画素 5 に流れる電流の値を従来よりも短時間に目標値に到達させることが可能となるので、画質を低下させることなく高解像度の表示を行なうことができる。

【 0 2 3 1 】

なお、本実施形態の有機 E L 表示装置において、バイナリー表示データ保持手段 1 2 1 から可変抵抗 1 0 7 a に伝達されるデータ信号は、6 ビットのうち一部、例えば上位 1 または 2 ビットのみであってもよい。この場合、回路面積の増加は抑えられる。

【 0 2 3 2 】

なお、図 2 2 に示す例では、画素 5 内の T F T が P チャネル型で、電流駆動部 1 1 内の電流源を構成する M O S F E T が N チャネル型であったが、T F T が N チャネル型で、電流源を構成する M O S F E T が P チャネル型であってもよい。この場合、基準電流生成部 1 0 1 を構成する M O S F E T の導電型も入れ替わる。これは、本実施形態のみならず、こ

10

20

30

40

50

こまでで説明した他の実施形態に係る有機 E L 表示装置においても同じである。

【 0 2 3 3 】

【 発明の効果 】

本発明の有機 E L 表示装置によれば、電流設定時の所定の期間のみパネル側の出力インピーダンスを低減させる手段を講じることによって、黒表示から白表示に切り替わる際に画素に流れる電流の値を迅速に目標値に到達させることができるので、画質を低下させずに高解像度の表示を実現させることができる。

【 0 2 3 4 】

また、ソース駆動回路が、電流設定時の所定の期間のみ画素に電圧を駆動するための電圧駆動部を有していることによっても、パネル側の寄生容量を迅速に充放電させることができるので、画素に流れる電流の値を迅速に目標値に到達させることができ、画質を低下させずに高解像度の表示を実現させることができる。

10

【 0 2 3 5 】

また、本発明の有機 E L 表示装置において、ソース駆動回路が画素を駆動するための電圧を供給する電圧駆動部と、画素から流れる駆動電流の値を検出して検出結果を電圧駆動部にフィードバックする電流値検出部とを有していることにより、画素に流れる電流の値を従来よりも迅速に目標値に到達させることができる。

【 図面の簡単な説明 】

【 図 1 】 本発明の第 1 の実施形態に係る有機 E L 表示装置の構成を概略的に示すブロック回路図である。

20

【 図 2 】 第 1 の実施形態に係る有機 E L 表示装置のうち、電流設定時における電流発生部のモデル例を示す回路図である。

【 図 3 】 第 1 の実施形態に係る有機 E L 表示装置について、電流駆動部の第 1 の具体例を示す回路図である。

【 図 4 】 第 1 の実施形態の第 1 の具体例に係る有機 E L 表示装置において、電流設定時の画素 5 に流れる電流  $I$  の変化、及び画素 5 の入力部に印加される電圧  $V_o$  の変化を示すグラフ図である。

【 図 5 】 第 1 の実施形態に係る有機 E L 表示装置について、電流駆動部の第 2 の具体例を示す回路図である。

【 図 6 】 第 1 の実施形態の第 2 の具体例に係る有機 E L 表示装置において、電流設定時の電流駆動部から画素に流れる電流  $I$  の変化、及び画素に印加される電圧  $V_o$  の変化を示すグラフ図である。

30

【 図 7 】 第 1 の実施形態に係る有機 E L 表示装置における、電流駆動部の第 3 の具体例を示す回路図である。

【 図 8 】 第 1 の実施形態の第 3 の具体例に係る有機 E L 表示装置において、電流設定時の電流発生部から有機 E L 素子に流れる電流  $I$  の変化、及び画素に印加される電圧  $V_o$  の変化を示すグラフ図である。

【 図 9 】 第 1 の実施形態の第 4 の具体例に係るタイミング制御部の構成例を示すブロック図である。

【 図 10 】 本発明の第 2 の実施形態に係る有機 E L 表示装置の構成を概略的に示すブロック回路図である。

40

【 図 11 】 第 2 の実施形態の具体例に係る有機 E L 表示装置の構成を概略的に示すブロック回路図である。

【 図 12 】 本発明の第 3 の実施形態に係る有機 E L 表示装置のうち、電流発生部の構成を示す回路図である。

【 図 13 】 図 12 に示す電流発生部を用いた第 3 の実施形態に係る有機 E L 表示装置の一例を概略的に示すブロック回路図である。

【 図 14 】 第 3 の実施形態に係る有機 E L 表示装置のうち、電流値検出部の構成例を示すブロック回路図である。

【 図 15 】 本発明の第 4 の実施形態に係る有機 E L 表示装置の一例を概略的に示すブロッ

50

ク回路図である。

【図 16】本発明の第 5 の実施形態に係る有機 E L 表示装置の構成を概略的に示すブロック回路図である。

【図 17】本発明の第 6 の実施形態に係る有機 E L 表示装置の構成を概略的に示すブロック回路図である。

【図 18】( a ) は、本発明の第 7 の実施形態に係る有機 E L 表示装置において、白表示時 ( 高輝度表示時 ) の T F T の動作点を示すグラフ図であり、( b ) は、第 7 の実施形態に係る有機 E L 表示装置の構成を示すブロック回路図である。

【図 19】本発明の第 8 の実施形態に係る有機 E L 表示装置の構成を示すブロック回路図である。

10

【図 20】( a ) は、本発明の第 9 の実施形態に係る有機 E L 表示装置において、黒表示の際の T F T の動作点を示すグラフ図であり、( b ) は、第 9 の実施形態に係る有機 E L 表示装置の構成を示すブロック回路図である。

【図 21】本発明の第 10 の実施形態に係る有機 E L 表示装置の構成を示すブロック回路図である。

【図 22】本発明の第 11 の実施形態に係る有機 E L 表示装置の構成を示すブロック回路図である。

【図 23】従来の有機 E L 表示装置の構成を概略的に示すブロック回路図である。

【図 24】( a ) は、従来の有機 E L 表示装置において、黒白表示をした場合の表示パネルの拡大図、( b ) は、( a ) に示す表示パネルの XXVb - XXVb 線上に配置された画素と、該画素に接続された画素駆動部とを示す回路図、( c ) は、黒表示時における T F T の動作点を示すグラフ図、( d ) は、白表示時における T F T の動作点を示すグラフ図である。

20

【図 25】( a )、( b ) は、それぞれ一般的な有機 E L 画素における電流発生部の構成例を示す回路図である。

【図 26】従来の有機 E L 表示装置において、黒表示を行なう際の画素に流れる電流値及び画素にかかる電圧値の変化を示すグラフ図である

#### 【符号の説明】

1, 1 a	画素駆動部
3	伝送路
5	画素
7	レジスタ
9	タイミング制御部
11、80	電流駆動部
14	駆動電圧用信号線
15、63、221	浮遊容量
17	画素入力容量
18	電流源
19	電流発生部
20、72	T F T
21	有機 E L 素子
22 i <sub>0</sub>	第 1 の電流源
22 i <sub>1</sub>	第 2 の電流源
22 i <sub>2</sub>	第 3 の電流源
22 i <sub>3</sub>	第 4 の電流源
22 i <sub>4</sub>	第 5 の電流源
22 i <sub>5</sub>	第 6 の電流源
24、231	付加電流源
31 a、31 b、31 c、31 d、31 e、31 f	タイミング設定用レジスタ
33 a、33 b、33 c、33 d、33 e、33 f	比較回路

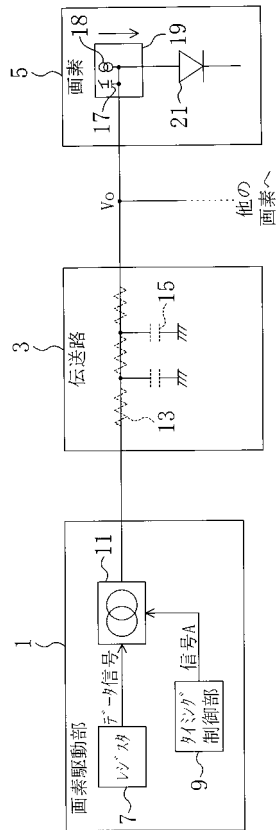
30

40

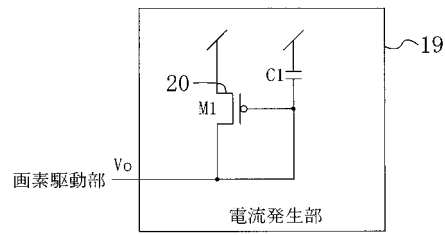
50

3 5 a、3 5 b、3 5 c、3 5 d、3 5 e、3 5 f	制御信号発生回路	
3 7	カウンタ	
5 0	電圧設定手段	
5 1	ダミー画素駆動部	
5 3	ダミー伝送路	
5 5	ダミー画素	
5 7	ダミー画素入力容量	
5 9	ダミー電流発生部	
6 1	ダミー電流駆動部	
6 4	駆動電流用信号線	10
6 5	配線抵抗	
6 7	比較回路	
6 7 a	コンパレータ	
7 1	電流値検出部	
7 3、7 9	電圧駆動部	
7 4	第 1 のスイッチ用トランジスタ	
7 5、7 7、 $SW_{A0} \sim SW_{A5}$	スイッチ	
7 6	第 3 のスイッチ用トランジスタ	
7 8	第 2 のスイッチ用トランジスタ	
8 2、1 0 7	抵抗	20
1 0 1	基準電流生成部	
1 0 2	信号線	
1 0 7 a	可変抵抗	
1 0 8	第 1 の MOS F E T	
1 0 9	第 2 の MOS F E T	
1 1 0	第 3 の MOS F E T	
1 2 1	バイナリー表示データ保持手段	
1 2 3	D A C 手段	
1 2 5、1 2 7、2 3 3	スイッチ	
1 3 1	冗長ビット	30
1 3 3	ビットデータ加算手段	
2 1 2	第 1 の電流源	
2 1 3	第 2 の電流源	
2 1 4	第 6 の電流源	
2 1 5	第 1 のスイッチ	
2 1 6	第 2 のスイッチ	
2 1 7	第 6 のスイッチ	
$Sc0 \sim Sc5$	一致信号	
$Sr0 \sim Sr5$	レジスタデータ信号	

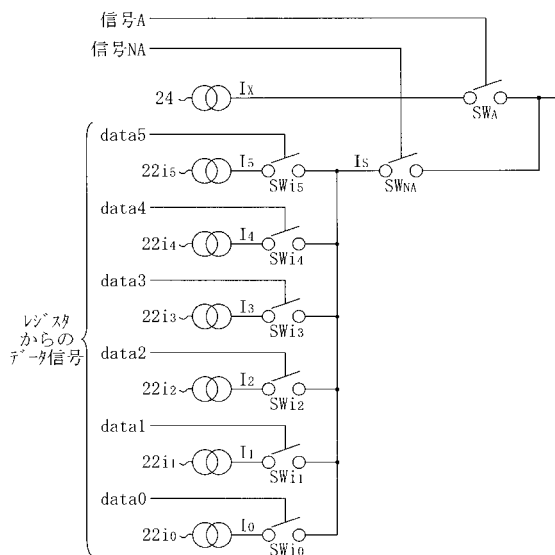
【図 1】



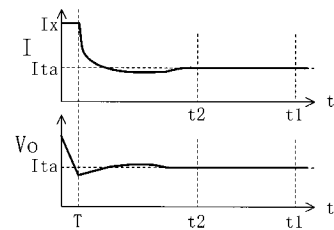
【図 2】



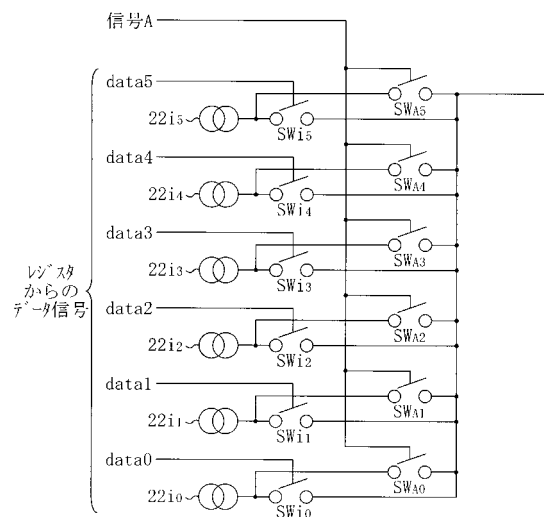
【図 3】



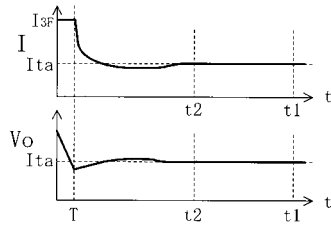
【図 4】



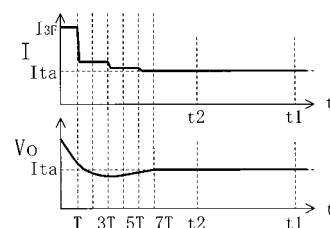
【図 5】



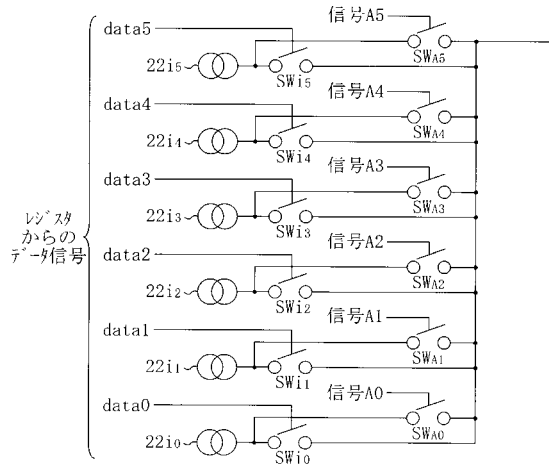
【図 6】



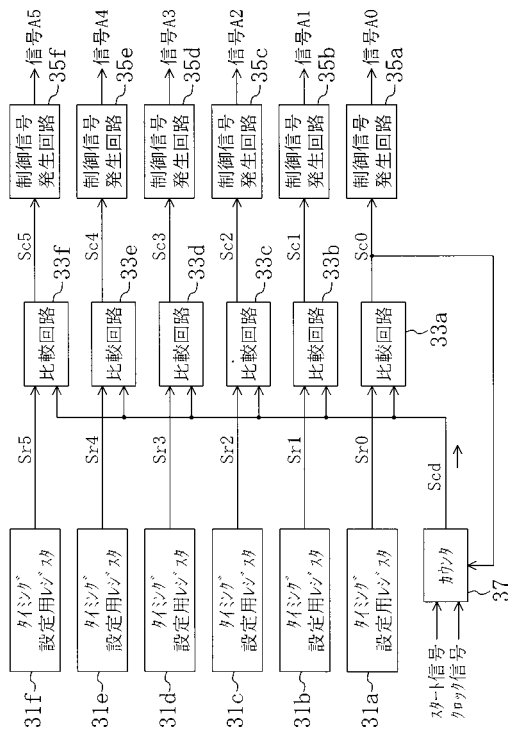
【図 8】



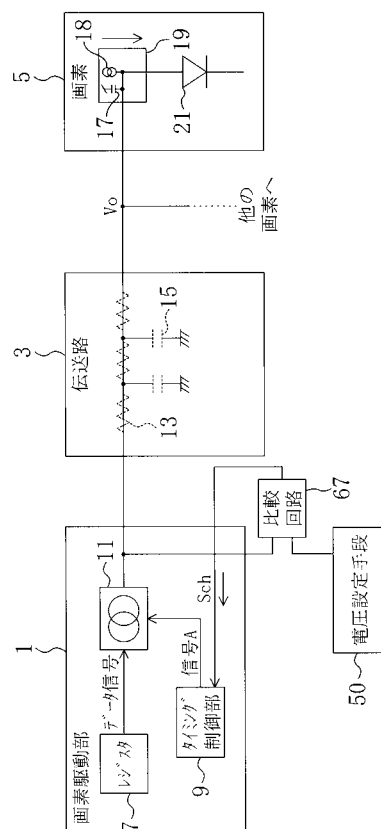
【図 7】



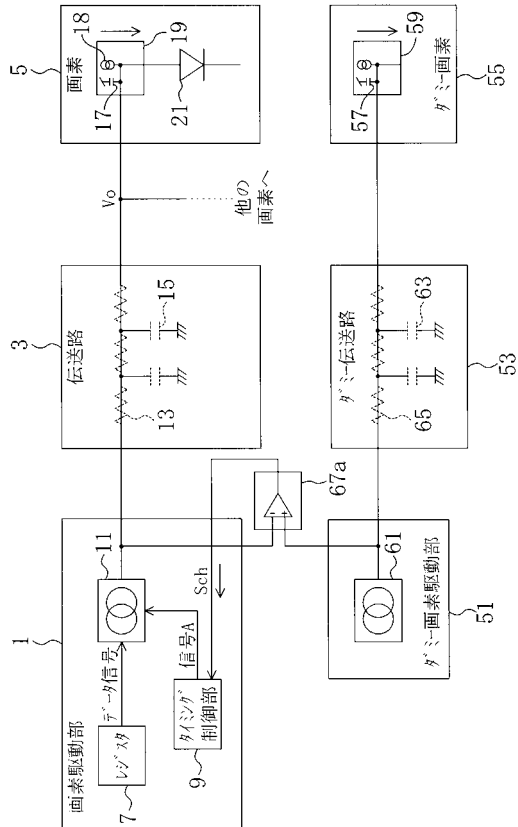
【図 9】



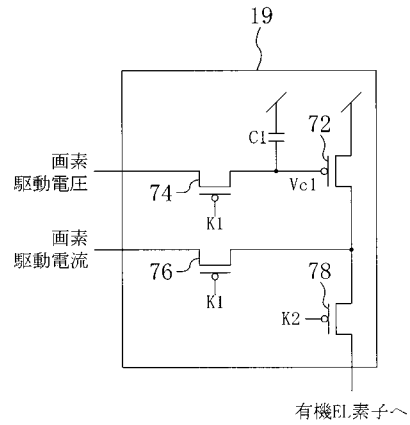
【図 10】



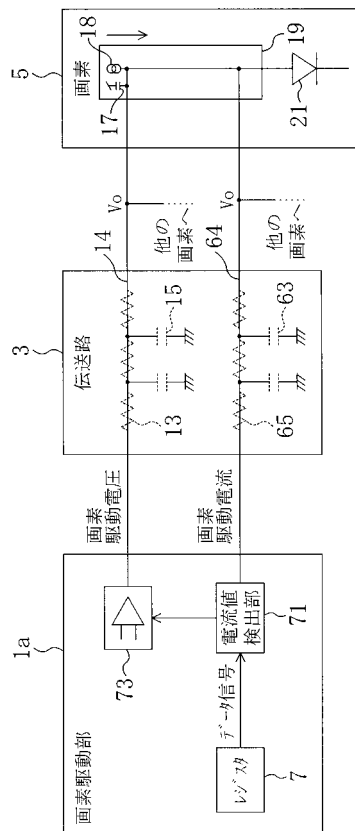
【 ㄨ 1 1 】



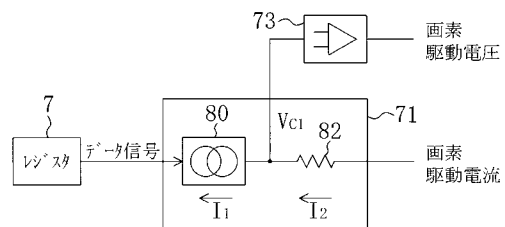
【 図 1 2 】



【 図 1 3 】

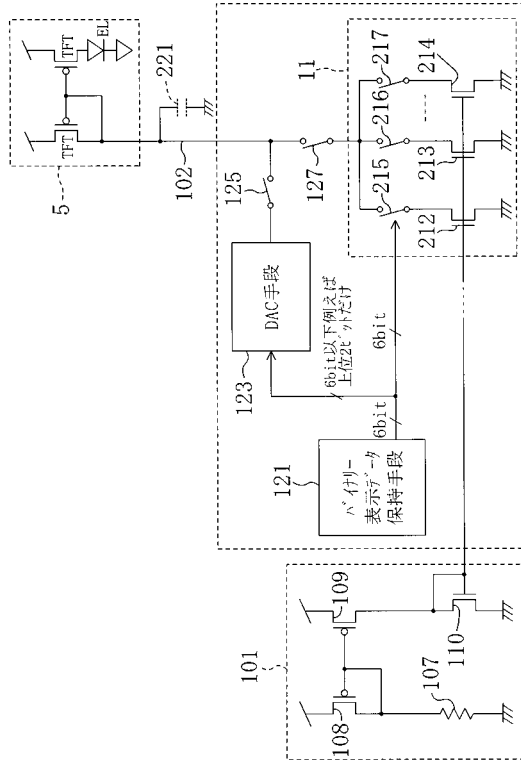


【 図 1 4 】

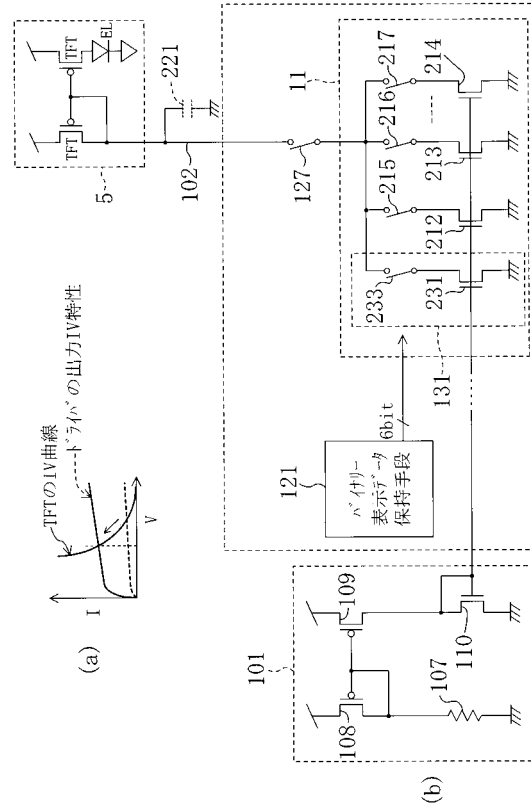




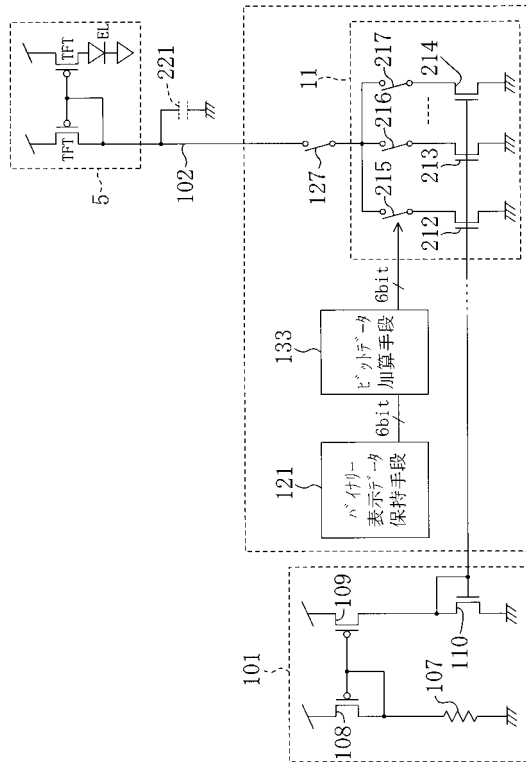
【 図 1 9 】



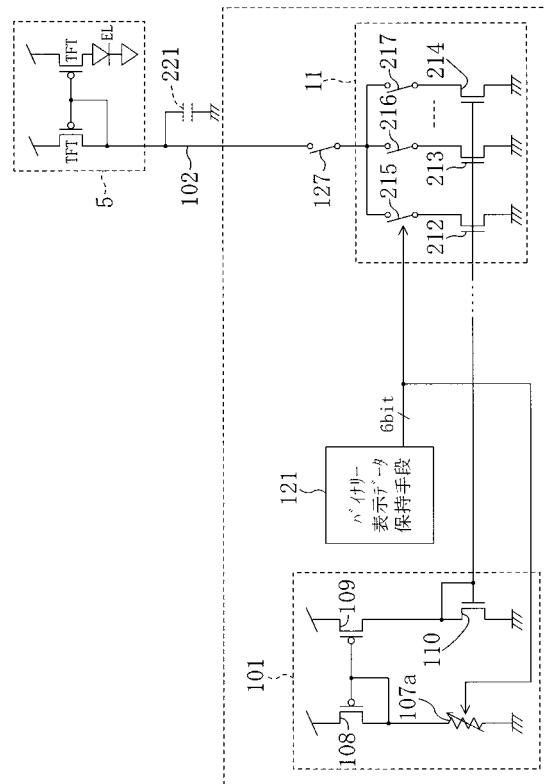
【 図 2 0 】



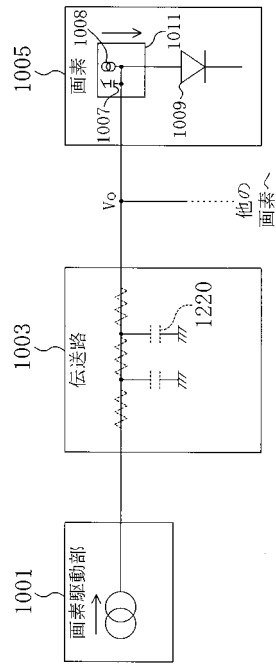
【 図 2 1 】



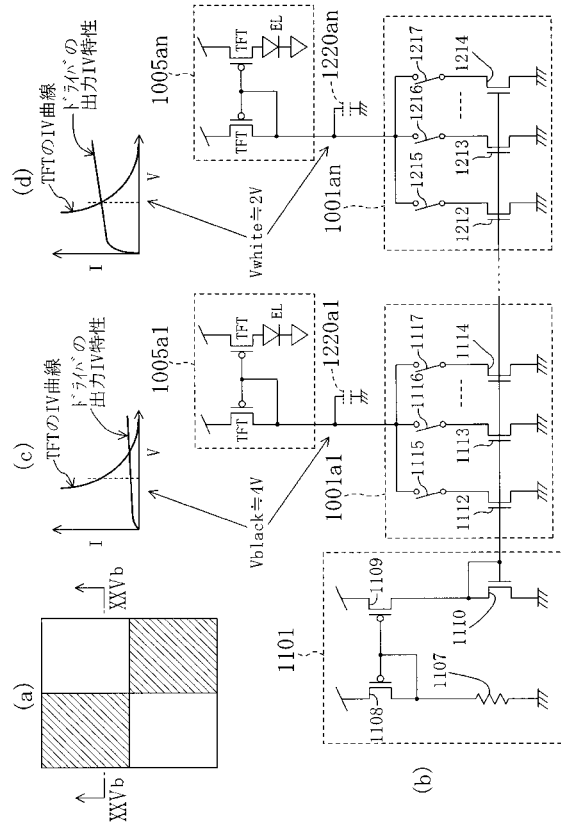
【 図 2 2 】



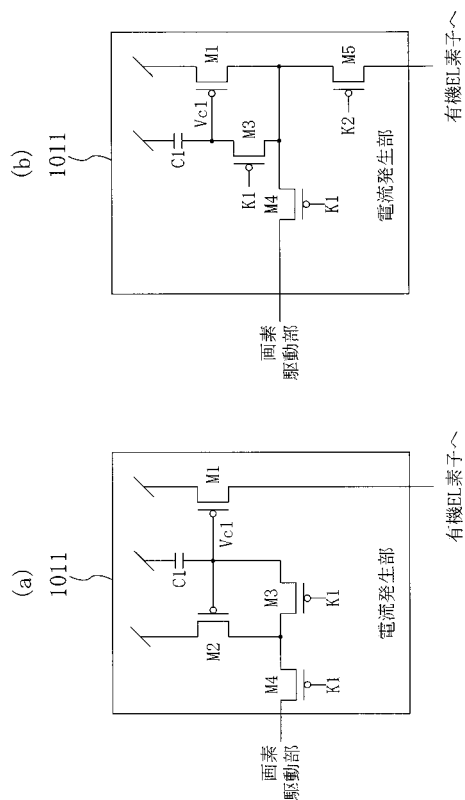
【図 23】



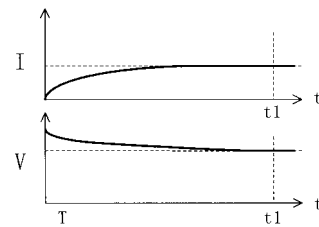
【図 24】



【図 25】



【図 26】



## フロントページの続き

(51) Int.Cl. F I  
 G 0 9 G 3/20 6 2 3 F  
 G 0 9 G 3/20 6 2 3 G  
 G 0 9 G 3/20 6 2 3 R  
 G 0 9 G 3/20 6 4 1 D  
 G 0 9 G 3/20 6 4 2 P  
 H 0 5 B 33/14 A

(74)代理人 100115691  
 弁理士 藤田 篤史

(74)代理人 100117581  
 弁理士 二宮 克也

(74)代理人 100117710  
 弁理士 原田 智雄

(74)代理人 100121500  
 弁理士 後藤 高志

(74)代理人 100121728  
 弁理士 井関 勝守

(72)発明者 大森 哲郎  
 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内

(72)発明者 伊達 義人  
 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内

審査官 橋本 直明

(56)参考文献 特開 2 0 0 3 - 0 7 6 3 2 7 ( J P , A )  
 特開 2 0 0 3 - 0 6 6 9 0 8 ( J P , A )  
 特開 2 0 0 0 - 1 2 2 6 0 8 ( J P , A )  
 特開 2 0 0 2 - 3 5 1 4 0 3 ( J P , A )  
 特開 2 0 0 3 - 1 1 4 6 4 5 ( J P , A )  
 特開 2 0 0 4 - 0 0 4 7 8 9 ( J P , A )  
 特開平 1 1 - 0 4 5 0 7 1 ( J P , A )  
 特開 2 0 0 2 - 2 4 4 6 1 8 ( J P , A )  
 特開 2 0 0 3 - 0 5 8 1 0 6 ( J P , A )  
 特開平 0 4 - 0 4 2 6 1 9 ( J P , A )  
 特開 2 0 0 4 - 0 3 7 6 5 6 ( J P , A )  
 特開 2 0 0 4 - 2 5 2 4 1 9 ( J P , A )  
 特開 2 0 0 3 - 0 4 3 9 9 3 ( J P , A )  
 特開 2 0 0 3 - 0 4 3 9 9 4 ( J P , A )  
 国際公開第 0 3 / 0 2 3 7 5 2 ( W O , A 1 )

(58)調査した分野(Int.Cl. , D B 名)  
 G09G 3/30  
 G09G 3/20  
 H01L 51/50

专利名称(译)	显示设备和源驱动电路		
公开(公告)号	<a href="#">JP3991003B2</a>	公开(公告)日	2007-10-17
申请号	JP2003105694	申请日	2003-04-09
[标]申请(专利权)人(译)	松下电器产业株式会社		
申请(专利权)人(译)	松下电器产业有限公司		
当前申请(专利权)人(译)	松下电器产业有限公司		
[标]发明人	大森哲郎 伊達義人		
发明人	大森 哲郎 伊達 義人		
IPC分类号	G09G3/30 G09G3/20 H01L51/50 G09G3/32		
CPC分类号	G09G3/325 G09G3/3241 G09G3/3283 G09G3/3291 G09G2300/0842 G09G2310/0248 G09G2310/0251 G09G2310/027 G09G2320/0223 G09G2320/0252		
FI分类号	G09G3/30.J G09G3/30.K G09G3/20.611.J G09G3/20.623.C G09G3/20.623.D G09G3/20.623.F G09G3/20.623.G G09G3/20.623.R G09G3/20.641.D G09G3/20.642.P H05B33/14.A G09G3/20.621.F G09G3/3241 G09G3/325 G09G3/3266 G09G3/3275 G09G3/3283		
F-TERM分类号	3K007/AB02 3K007/AB03 3K007/AB17 3K007/DB03 3K007/GA04 3K107/AA01 3K107/BB01 3K107/CC31 3K107/CC35 3K107/EE03 3K107/HH04 3K107/HH05 5C080/AA06 5C080/BB05 5C080/DD04 5C080/DD05 5C080/DD07 5C080/DD08 5C080/DD28 5C080/EE28 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05 5C380/AA01 5C380/AB06 5C380/AB34 5C380/AB43 5C380/AB47 5C380/AC18 5C380/BA11 5C380/BA14 5C380/BA17 5C380/BA19 5C380/BA20 5C380/BC02 5C380/BC07 5C380/BC09 5C380/BC13 5C380/BC14 5C380/CA08 5C380/CA13 5C380/CA34 5C380/CA35 5C380/CB01 5C380/CB16 5C380/CB17 5C380/CB31 5C380/CC13 5C380/CC14 5C380/CC30 5C380/CC33 5C380/CC39 5C380/CC52 5C380/CC61 5C380/CC62 5C380/CC63 5C380/CD014 5C380/CF06 5C380/CF09 5C380/CF26 5C380/CF28 5C380/CF42 5C380/CF48 5C380/CF51 5C380/CF61 5C380/DA02 5C380/DA06 5C380/DA38 5C380/DA50 5C380/FA02 5C380/FA20		
代理人(译)	前田弘 竹内浩 高久岛 竹内雄二 藤田淳 後藤 高志		
审查员(译)	Naoaki桥本		
其他公开文献	JP2004309924A		
外部链接	<a href="#">Espacenet</a>		

#### 摘要(译)

提供一种即使在显示亮度改变时也能够在不降低图像质量的情况下进行高分辨率显示的电流驱动型显示装置。一种有机EL显示装置，包括：显示面板，其上形成有多个像素;电流驱动器，用于向像素提供驱动电流;寄存器，用于锁存数据信号;时序控制部分9，和用于从电流驱动部分11向像素5提供驱动电流的信号线。电流驱动器11由定时控制器9控制，使得等于或大于由数据信号设定的电流的电流仅允许在电流设定期间流动预定时段，使得流过像素5的电流值可以快速可以达到目标值。点域1

【 図 5 】

