

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-128040

(P2005-128040A)

(43) 公開日 平成17年5月19日(2005.5.19)

(51) Int. Cl. ⁷	F I	テーマコード (参考)
G09F 9/30	G09F 9/30 338	3K007
H05B 33/14	G09F 9/30 365Z	5C094
	H05B 33/14 A	

審査請求 有 請求項の数 10 O L (全 15 頁)

(21) 出願番号	特願2003-360110 (P2003-360110)	(71) 出願人	502356528 株式会社 日立ディスプレイズ 千葉県茂原市早野3300番地
(22) 出願日	平成15年10月21日 (2003.10.21)	(74) 代理人	100083552 弁理士 秋田 収喜
		(72) 発明者	徳田 尚紀 千葉県茂原市早野3300番地 株式会社 日立ディスプレイズ内
		(72) 発明者	佐藤 敏浩 千葉県茂原市早野3300番地 株式会社 日立ディスプレイズ内
		(72) 発明者	秋元 肇 東京都国分寺市東恋ヶ窪一丁目280番地 株式会社日立製作所中央研究所内

最終頁に続く

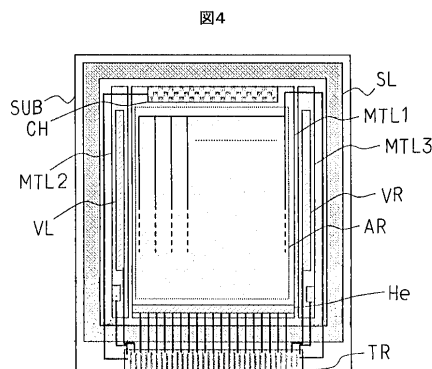
(54) 【発明の名称】 表示装置

(57) 【要約】

【課題】 配線の引き回しに融通性をもたせた有機EL表示装置を得る。

【解決手段】 基板面に、表示部および該表示部の周辺に形成された表示駆動回路を備え、前記表示部には前記表示駆動回路によって駆動される複数の画素を有し、前記画素のそれぞれは該基板側から少なくとも一方の電極、発光層、他方の電極からなる積層体が形成され、各画素の前記他方の電極はそれぞれ電氣的に共通に接続されているとともに、前記表示部以外の領域に該他方の電極と同層かつ同一の材料で形成された導電層が該他方の電極と電氣的に分離されて形成されている。

【選択図】 図4



【特許請求の範囲】

【請求項 1】

基板面に、表示部および該表示部の周辺に形成された表示駆動回路を備え、前記表示部には前記表示駆動回路によって駆動される複数の画素を有し、

前記画素のそれぞれは該基板側から少なくとも一方の電極、発光層、他方の電極からなる積層体が形成され、各画素の前記他方の電極はそれぞれ電氣的に共通に接続されているとともに、前記表示部以外の領域に該他方の電極と同層かつ同一の材料で形成された導電層が該他方の電極と電氣的に分離されて形成されていることを特徴とする表示装置。

【請求項 2】

前記導電層は、表示駆動回路の上方に絶縁膜を介し、その一部が該表示駆動回路と重畳して形成されていることを特徴とする請求項 1 に記載の表示装置。 10

【請求項 3】

前記導電層は、表示駆動回路の上方に絶縁膜を介し、その一部が該表示駆動回路と重畳することなく形成されていることを特徴とする請求項 1 に記載の表示装置。

【請求項 4】

前記導電層は、表示駆動回路の上方に絶縁膜を介し、該表示駆動回路と重畳することなく形成されていることを特徴とする請求項 1 に記載の表示装置。

【請求項 5】

導電層は配線層であることを特徴とする請求項 1 から 4 のいずれかに記載の表示装置。

【請求項 6】

導電層は容量素子の一方の電極を兼ねていることを特徴とする請求項 1 から 4 のいずれかに記載の表示装置。 20

【請求項 7】

基板面に、表示部および該表示部の周辺に形成された表示駆動回路を備え、前記表示部には前記表示駆動回路によって駆動される複数の画素を有し、

前記画素のそれぞれは該基板側から少なくとも一方の電極、発光層、他方の電極からなる積層体が形成され、各画素の前記他方の電極はそれぞれ電氣的に共通に接続されているとともに、前記表示部の領域に該他方の電極と同層かつ同一の材料で形成された導電層が該他方の電極と電氣的に分離されて形成されていることを特徴とする表示装置。

【請求項 8】

導電層は配線層であることを特徴とする請求項 7 に記載の表示装置。 30

【請求項 9】

導電層は容量素子の一方の電極を兼ねていることを特徴とする請求項 7 に記載の表示装置。

【請求項 10】

基板面に表示部を備え、該表示部は複数の画素を有し、該画素のそれぞれは該基板側から少なくとも一方の電極、発光層、他方の電極からなる積層体が形成され、

前記一方の電極は電流供給配線を通して電流が供給されるとともに、該電流供給配線は前記他方の電極と絶縁層を介して下層に位置づけられ、

前記他方の電極は、前記電流供給配線と重畳するのを回避して形成されていることを特徴とする表示装置。 40

【発明の詳細な説明】

【技術分野】

【0001】

本発明は表示装置に係り、たとえば有機 EL (Electro Luminescence) 表示装置に関する。

【背景技術】

【0002】

有機 EL 表示装置は、基板上の表示部内にマトリクス状に配置された複数の画素が形成され、これら各画素は該基板側から少なくとも一方の電極、発光層、他方の電極の積層体 50

が設けられ、該電極を通して発光層に電流を流すことにより、該発光層を発光させるようにしている（特許文献1、特許文献2参照）。

【0003】

また、いわゆるアクティブ・マトリクス型と称されるものは、少なくとも、一方向に並設された画素の画素群に沿って形成されたゲート信号線、このゲート信号線からの走査信号によってオンする各画素毎のスイッチング・トランジスタ、前記一方向に交差する方向に並設された画素の画素群に沿って形成されたドレイン信号線、このドレイン信号線からの映像信号を前記スイッチング・トランジスタを介して制御するドライブ・トランジスタ、このドライブ・トランジスタを介して前記一方の電極に電流を供給する電流供給線が備えられている。

10

【0004】

そして、該一方の電極からは前記発光層を通して他方の電極に電流が流れるようになるが、該他方の電極は各画素に共通に、すなわち、各画素の集合である表示部の全域に亘って形成された導電膜から構成されている（特許文献3参照）。

【0005】

【特許文献1】特開2000-36381号公報

【特許文献2】特開平9-148066号公報

【特許文献3】特開平10-319909号公報

【発明の開示】

【発明が解決しようとする課題】

20

【0006】

しかしながら、このような有機EL表示装置は、基板上に積層された各材料層のうち前記他方の電極は最上層に近い部分に位置づけられているため、画素内あるいは画素の近傍に形成される信号線あるいは配線層は、前記他方の電極に対して下層に形成されていたのが現状である。

【0007】

このため、配線等の配置において、スペース的に裕度をもたせることが要望されていた。限られた層において配線層等を形成することは、有機EL表示装置の面積を大きくしななければならないからである。

【0008】

このような要望を満たすためには、従前の構成よりも層を多くし、その層の一つとして前記配線層をあてがうことが考えられるが、製造工数が増大する等の不都合が生じ好ましくない。

30

【0009】

本発明は、このような事情に基づいてなされたもので、その目的は、製造工数の増大をもたらすことなく、配線等の配置の自由度を大幅に向上させた有機EL表示装置を提供することにある。

【課題を解決するための手段】

【0010】

本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、以下のとおりである。

40

手段1.

本発明による表示装置は、たとえば、基板面に、表示部および該表示部の周辺に形成された表示駆動回路を備え、前記表示部には前記表示駆動回路によって駆動される複数の画素を有し、前記画素のそれぞれは該基板側から少なくとも一方の電極、発光層、他方の電極からなる積層体が形成され、各画素の前記他方の電極はそれぞれ電氣的に共通に接続されているとともに、前記表示部以外の領域に該他方の電極と同層かつ同一の材料で形成された導電層が該他方の電極と電氣的に分離されて形成されていることを特徴とするものである。

【0011】

50

手段 2 .

本発明による表示装置は、たとえば、手段 1 の構成を前提とし、前記導電層は、表示駆動回路の上方に絶縁膜を介し、その一部が該表示駆動回路と重畳して形成されていることを特徴とするものである。

【 0 0 1 2 】

手段 3 .

本発明による表示装置は、たとえば、手段 1 の構成を前提とし、前記導電層は、表示駆動回路の上方に絶縁膜を介し、その一部が該表示駆動回路と重畳することなく形成されていることを特徴とするものである。

【 0 0 1 3 】

10

手段 4 .

本発明による表示装置は、たとえば、手段 1 の構成を前提とし、前記導電層は、表示駆動回路の上方に絶縁膜を介し、該表示駆動回路と重畳することなく形成されていることを特徴とするものである。

【 0 0 1 4 】

手段 5 .

本発明による表示装置は、たとえば、手段 1 から 4 のいずれかの構成を前提とし、導電層は配線層であることを特徴とするものである。

【 0 0 1 5 】

手段 6 .

本発明による表示装置は、たとえば、手段 1 から 4 のいずれかの構成を前提とし、導電層は容量素子の一方の電極を兼ねていることを特徴とするものである。

【 0 0 1 6 】

20

手段 7 .

本発明による表示装置は、たとえば、基板面に、表示部および該表示部の周辺に形成された表示駆動回路を備え、前記表示部には前記表示駆動回路によって駆動される複数の画素を有し、前記画素のそれぞれは該基板側から少なくとも一方の電極、発光層、他方の電極からなる積層体が形成され、各画素の前記他方の電極はそれぞれ電氣的に共通に接続されているとともに、前記表示部の領域に該他方の電極と同層かつ同一の材料で形成された導電層が該他方の電極と電氣的に分離されて形成されていることを特徴とするものである。

30

【 0 0 1 7 】

手段 8 .

本発明による表示装置は、たとえば、手段 7 の構成を前提とし、導電層は配線層であることを特徴とするものである。

【 0 0 1 8 】

手段 9 .

本発明による表示装置は、たとえば、手段 7 の構成を前提とし、導電層は容量素子の一方の電極を兼ねていることを特徴とするものである。

【 0 0 1 9 】

40

手段 10 .

本発明による表示装置は、たとえば、基板面に表示部を備え、該表示部は複数の画素を有し、該画素のそれぞれは該基板側から少なくとも一方の電極、発光層、他方の電極からなる積層体が形成され、前記一方の電極は電流供給配線を通して電流が供給されるとともに、該電流供給配線は前記他方の電極と絶縁層を介して下層に位置づけられ、前記他方の電極は、前記電流供給配線と重畳するのを回避して形成されていることを特徴とするものである。

【 0 0 2 0 】

なお、本発明は以上の構成に限定されず、本発明の技術思想を逸脱しない範囲で種々の変更が可能である。

50

【発明の効果】

【0021】

前記手段1の構成によれば、表示部の全域を被って形成される各発光層の他の電極の周辺において、該電極の他に導電層が形成されていることから、この導電層を用いて、表示部の周辺の回路の配線等の引き回しに融通性をもたらすことができる。また、この導電層は前記他の電極と同時に形成することができることから、製造の増大をもたらすことのない効果を奏する。

【0022】

前記手段2の構成によれば、前記導電層の形成において特別な領域を確保する必要なく、該導電層を形成することができるようになる。

10

【0023】

前記手段3の構成によれば、前記導電層による配線等が複雑になる場合において、その一部を表示駆動回路の形成領域から若干はみ出してもよく、この場合においても、スペース的に有効な配線等の引き回しを行なうことができる。

【0024】

前記手段4の構成によれば、たとえ前記導電膜等からなる配線層等を表示駆動回路に重畳させることなく形成しても、前記他の電極と同時に形成することができることから、製造の増大をもたらすことのない効果を奏する。

【0025】

前記手段5の構成によれば、前記導電層を配線層とし、この配線層はそれより下層に形成される他の配線層と別個に形成でき、配線の引き回しにおいて融通性を有するようになる。

20

【0026】

前記手段6の構成によれば、前記導電層を容量素子の一方の電極を兼ねるようにすることにより、該容量素子の配置個所等に融通性を有するようになる。

【0027】

前記手段7の構成によれば、表示部の領域内においてもたとえば配線層等を前記他の電極と同層に形成することができ、表示部内の配線層等の形成に融通性を有するようになる。

【0028】

前記手段8の構成によれば、前記導電層を配線層とし、この配線層はそれより下層に形成される他の配線層と別個に形成でき、配線の引き回しにおいて融通性を有するようになる。

30

【0029】

前記手段9の構成によれば、前記導電層を容量素子の一方の電極を兼ねるようにすることにより、該容量素子の配置個所等に融通性を有するようになる。

【0030】

前記手段10の構成によれば、各画素の発光層の他方の電極と電流供給配線との間で発生する寄生容量を大幅に低減させることができる。

【発明を実施するための最良の形態】

40

【0031】

以下、本発明による有機EL表示装置の実施例を図面を用いて説明をする。

図1は、本発明による有機EL表示装置の構成の一実施例を示す概略平面図である。まず、矩形状のたとえばガラスから構成される透明基板SUBがある。

【0032】

この透明基板SUBの僅かな周辺を除く中央部には表示部ARが形成されている。この表示部ARの構成は後に詳述するが、複数の画素がたとえばマトリクス状に複数配置され、これらの各画素の境界の部分にはx方向およびy方向に走行する複数の信号線が形成されている。

【0033】

50

そして、前記表示部 A R を間にしてその左右の両脇にはそれぞれ走査信号駆動回路 V L、V R が形成されている。この走査信号駆動回路 V L、V R は該表示部 A R 内をその x 方向に延在し y 方向に並設される複数のゲート信号線 G L (図示せず) に接続されるもので、これら各ゲート信号線 G L に順次走査信号を走査して供給するようになっている。

【 0 0 3 4 】

また、前記表示部 A R の下側にはこの表示部 A R と近接してデータ信号駆動回路 H e が形成されている。このデータ信号駆動回路 H e は該表示部 A R 内をその y 方向に延在し x 方向に並設される複数のデータ信号線 D L (図示せず) に接続されるもので、これら各データ信号線 G L にデータ信号を前記走査信号の供給のタイミングに合わせて供給するようになっている。

10

【 0 0 3 5 】

さらに、前記表示部 A R 内には、前記ゲート信号線 G L、データ信号線 D L の他に、電流供給線 P L が配置されている。この電流供給線 P L は、たとえば y 方向に延在され x 方向に並設された複数の信号線から構成され、図中上側で共通に接続された後、たとえば右側の走査信号駆動回路 V R の脇を通過して後述する端子部 T R に引き出されるようになっている。

【 0 0 3 6 】

そして、透明基板 S U B には、前記表示部 A R、走査信号駆動回路 V L、V R、映像信号駆動回路 H e の各形成領域を囲むようにして封止シール部 S L が形成され、この封止シール部 S L は前記透明基板 S U B とは異なる他の基板を該透明基板 S U B と対向するようにして固定させるためのシール材となっている。各画素に形成される有機 E L (発光層) は酸素、水分によって劣化を起すことから、外気との遮蔽を行なうためである。

20

【 0 0 3 7 】

透明基板 S U B の下側であって前記封止シール部 S L の外側には端子部 T R が形成され、この端子部 T R から上述した電流供給線 P L に電流を供給し、走査信号駆動回路 V L、V R および映像信号駆動回路 H e にそれぞれ信号を供給するようになっている。

【 0 0 3 8 】

このように、透明基板の表面に形成された信号線、画素、回路等は導電層、半導体層、および絶縁層の積層体で構成されるものであるが、その最上層あるいはそれに近い層として、表示部 A R はもちろんのこと、走査信号駆動回路 V L、V R、映像信号駆動回路 H e をも被った板状の導電層 M T L が形成されている。この導電層 M T L は、各画素の有機 E L (発光層) の一方の電極が前記電流供給線 P L に接続されているのに対し、接地される側の他方の電極を構成するものとなっている。

30

【 0 0 3 9 】

そして、この導電層 M T L が走査信号駆動回路 V L、V R、映像信号駆動回路 H e をも被った構成としているのは、この導電層 M T L に遮光機能をも併せ持つようにしているからである。この導電層 M T L によって、表示部 A R の各画素、走査信号駆動回路 V L、V R、映像信号駆動回路 H e 内にそれぞれ形成される半導体層に光が照射されるのを回避せんとしている。

【 0 0 4 0 】

したがって、導電層 M T L はたとえば A l 等の金属から構成され、各画素の有機 E L からの光は透明基板 S U B を介して外方に照射されるようになる。換言すれば、観察者が目視する表示部 A R は透明基板 S U B 側を介してなされることになる。このため、発光層と積層して形成される一方の前記電極は透光性を有するように、たとえば、I T O (Indium Tin Oxide)、I T Z O (Indium Tin Zinc Oxide)、I Z O (Indium Zinc Oxide)、S n O₂ (酸化スズ)、I n₂O₃ (酸化インジウム) 等の材料が選定される。

40

【 0 0 4 1 】

なお、この導電層 M T L もたとえば表示部 A R の上であって封止シール部 S L 内に形成されるコンタクトホール C H を介して信号線に接続され、この信号線は左側の走査信号駆動回路 V L の脇を通過して前記端子部 T R に引き出されるようになっている。

50

【0042】

図2は、前記有機EL表示装置の表示領域ARの一実施例を示す等価回路図である。図中点線枠で示した部分が一画素に相当する。図2は等価回路図であるが、実際の幾何学的配置に対応させて描いている。

【0043】

図2において、まず、x方向に延在しy方向に並設されるゲート信号線GL、データ信号線DL、また、各データ信号線DLのそれぞれに近接されてy方向に延在しx方向に並設される電流供給線PLがある。

ここで、各ゲート信号線GLの間の領域であって、図中左側のデータ信号線DLと図中右側の電流供給線PLとの領域を画素領域とするようになっている。

10

【0044】

各画素領域には、片側のゲート信号線GL(図中上側)からの走査信号の供給によってオンされるスイッチングトランジスタSWを有し、このオンされたスイッチングトランジスタSWを介して片側のデータ信号線DLからのデータ信号が供給される容量素子Cを有する。この容量素子Cの他端は接地されている。該容量素子Cに蓄積されるデータ信号に対応する電荷はドライブ・トランジスタDTのゲートに供給され、該電荷の量に応じて前記電流供給線PLから電流が流れるようになっている。該ドライブ・トランジスタDTは一端が接地された有機EL素子LEDと直列接続され、該有機EL素子LEDはそれ以前記電流が流れて発光するようになっている。

【0045】

20

図3は、前記表示部ARの一画素に相当する部分の断面を示した図である。

同図において、透明基板SUBがあり、この透明基板SUBの表面に、まずスイッチングトランジスタSWおよびドライブ・トランジスタDTが形成されている。

スイッチング素子SWおよびドライブ・トランジスタDTは、その半導体としてたとえばポリシリコン(p-Si)で形成され、ほぼ同様の構成となっている。

【0046】

すなわち、透明基板SUB上のそれらの形成領域にポリシリコンからなる半導体層PSが形成され、この半導体層PSをも被って透明基板SUB上には第1の絶縁膜GIが形成されている。この第1の絶縁膜GIは前記各トランジスタの形成領域においてゲート絶縁膜として機能するものである。

30

【0047】

第1の絶縁膜GI上には前記各半導体層PSの中央部を横切るようにしてゲート電極GTが形成されている。このゲート電極GTはそれと同層に形成される前記ゲート信号線GLと一体に形成されるようになっている。

【0048】

なお、製造の過程において、このゲート電極GTを形成した後は該ゲート電極GTをマスクとして半導体層PSに不純物をドーピングし、各トランジスタにおいて、ドレイン領域およびソース領域を形成するようになっている。

【0049】

そして、該ゲート電極GTおよびゲート信号線GLをも被って透明基板SUB上には第2の絶縁膜INSが形成されている。この第2の絶縁膜INSは次に説明するデータ信号線DLおよび電流供給線PLの前記ゲート信号線GLに対する層間絶縁膜として機能するものである。

40

【0050】

データ信号線DLはスイッチングトランジスタSWの形成領域においてその下の第2の絶縁膜INS、第1の絶縁膜GIを貫通するスルーホールを通して該スイッチングトランジスタSWのドレイン領域に接続されている。また、電流供給線PLはドライブ・トランジスタDTの形成領域においてその下の第2の絶縁膜INS、第1の絶縁膜GIを貫通するスルーホールを通して該ドライブ・トランジスタDTのドレイン領域に接続されている。

50

【0051】

なお、スイッチングトランジスタSWのソース電極は第2の絶縁膜INS、第1の絶縁膜GIを貫通するスルーホールを通して第2の絶縁膜INS上に引き出され、ドライブ・トランジスタDTのゲート電極GTと第2の絶縁膜INSに形成されたスルーホールを通して電氣的に接続されている。

【0052】

ドライブ・トランジスタDTのソース電極は第2の絶縁膜INS、第1の絶縁膜GIを貫通するスルーホールを通して形成され、この電極は後に説明する発光層の一方の電極に引き出されるようになっている。

【0053】

このようにデータ信号線DL、電流供給線PL等が形成された透明基板SUBの表面には、該データ信号線DL、電流供給線PL等をも被って第3の絶縁膜PASが形成されている。

【0054】

そして、この第3の絶縁膜PASの表面には、該第3の絶縁膜PASに形成されたスルーホールを通して前記ドライブ・トランジスタDTのソース電極に接続された電極ADが形成されている。この電極ADは後述する有機EL(発光層)の一方の電極を構成するので、たとえばITO(Indium Tin Oxide)、ITZO(Indium Tin Zinc Oxide)、IZO(Indium Zinc Oxide)、SnO₂(酸化スズ)、In₂O₃(酸化インジウム)等の透光性の導電材からなっている。

【0055】

さらに、前記電極ADの一部を露出させるようにし、いわゆるバンク層BMPが形成されている。このバンク層BMPはたとえば樹脂等で形成されたもので、製造の過程において、流動性を有する有機ELからなる発光層を前記電極AD上の定位置に堆積させる機能を有する。

【0056】

換言すれば、バンク層BMPに形成される開口OPNにおいて、その開口OPNから露出された前記電極ADの表面に発光層LEDが埋設するようにして形成されている。なお、この発光層LEDは、有機ELの他、正孔輸送層、電子輸送層等を積層させて形成する場合もあるが、この場合は、これら正孔輸送層、電子輸送層等をも含めてこの明細書では発光層と称する。

【0057】

そして、前記バンク層BMP、およびこのバンク層BMPに形成された開口に埋設された発光層LEDの上面に導電層MTLが形成されている。この導電層MTLは、前記電極ADを一方の電極とすれば、他方の電極CDに相当し、該発光層LEDを挟持して形成される。

【0058】

前記導電層MTLは隣接する画素においても共通に形成され、これによりバンク層BMPの表面に及んで形成されている。また、たとえばAl等の金属からなる非透光性の材料から構成され、この結果、発光層LEDからの光は透光性の前記電極AD、透明基板SUB等を介して照射されるようになる。

【0059】

図4は、本発明による有機EL表示装置の他の実施例を示す平面図で、図1に対応した図となっている。

図1の場合と比較して異なる構成は導電層MTL(CD)にある。すなわち、表示部ARおよび映像信号駆動回路Heを被って形成される導電層MTL1と、左側に配置される走査信号駆動回路VLを被って形成される導電層MTL2と、右側に配置される走査信号駆動回路VRを被って形成される導電層MTL3は、いずれも同層に形成され、かつ同一の材料層で構成されているが、それぞれ物理的に分離されて形成されていることにある。

【0060】

10

20

30

40

50

そして、表示部 A R および映像信号駆動回路 H e を被って形成される導電層 M T L 1 は表示部 A R の各画素の発光層 L E D の一方の電極として電位が与えられ、左側に配置される走査信号駆動回路 V L を被って形成される導電層 M T L 2、および右側に配置される走査信号駆動回路 V R を被って形成される導電層 M T L 3 はたとえばグランド線として機能するようになっている。

【 0 0 6 1 】

この場合、各走査信号駆動回路 V L、V R を被って形成されるそれぞれの導電層 M T L 2、M T L 3 はグランド線として形成することなく、対応する走査信号駆動回路 V L、V R の配線として用いるようにしてもよい。すなわち、走査信号線駆動回路 V L、V R 内の結線として、最上層あるいはそれに近い層を除く他の層に形成した配線以外に前記導電層 M T L 2、M T L 3 をも用いるようにしてもよい。この導電層 M T L 2、M T L 3 と他の配線層との接続に際し、スルーホールを形成しなければならないことになるが、走査信号駆動回路 V L、V R で占める面積を小さくすることができる等の効果を奏するからである。

10

【 0 0 6 2 】

このことから、該導電層 M T L 2、M T L 3 は各走査信号駆動回路 V L、V R を被うようにして形成する必要はなく、走査信号線駆動回路 V L、V R の形成領域においてその一部に重畳するようにして形成するようにしてもよい。

【 0 0 6 3 】

要は、少なくとも表示部 A R を被う導電層 M T L 1 が形成され、この導電層 M T L 1 と同層で、かつ同一の材料層からなる他の導電層 M T L 2 等が、それぞれ電氣的に分離されており、前記他の導電層 M T L 2 等が他の用途に用いられておればよい。

20

【 0 0 6 4 】

図 5 は、本発明による有機 E L 表示装置の他の実施例を示す平面図で、図 1 に対応した図となっている。

図 1 の場合と比較して異なる構成は導電層 M T L にあり、この導電層 M T L は、表示部 A R、左側の走査信号駆動回路 V L、および映像信号駆動回路 H e を被う部分が一体として形成され、表示部 A R の右側において、図中 y 方向に延在する導電層 M T L 4 が前記導電層 M T L と分離されて形成されている。

【 0 0 6 5 】

また、この導電層 M T L 4 の下層には走査信号駆動回路 V R は形成されておらず、各ゲート信号線 G L への走査信号の供給は全て左側の走査信号駆動回路 V L によってなされるようになっている。

30

そして、前記導電層 M T L 4 は端子 T R から各電流供給線 P L へ電流を供給するための配線層として機能させている。

【 0 0 6 6 】

この場合、導電層 M T L 4 に対して電流供給線 P L および端子 T R からの配線層は絶縁膜を介して下層に位置づけられていることから、それらは該絶縁膜に形成したスルーホールを通して電氣的に接続されている。

【 0 0 6 7 】

図 6 は、本発明による有機 E L 表示装置の他の実施例を示す平面図で、図 5 に対応した図となっている。

40

図 5 の場合と比較して異なる構成は、前記導電層 M T L 4 を端子 T R から各電流供給線 P L へ電流を供給するための配線層として機能させるとともに、この導電層 M T L 4 の下層に右側の走査信号駆動回路 V R を配置させている。

そして、前記導電膜 M T L 4 はその一部を容量素子の一方の電極として機能させるように構成している。すなわち、該導電膜 M T L 4 の下層には誘電体膜である絶縁膜を有し、この絶縁膜の下層に容量素子の他方の電極として機能する配線層が形成された構成となっている。

【 0 0 6 8 】

50

図7は、前記容量素子の一方の電極とした前記導電膜の部分における断面図で、図3に対応した図となっている。

この場合、前記容量素子の誘電体膜はバンク層BMPを利用して構成している。すなわち、第3の絶縁膜PASの上面に形成する導電層と該バンク層BMPを挟んで形成される前記導電膜MTL4との間に容量素子C1、C2等を形成している。

【0069】

図8は、本発明による有機EL表示装置の他の実施例を示す平面図で、図4に対応した図となっている。

図4の場合と比較して異なる構成は表示部ARを被う導電膜MTL1にあり、この導電膜MTLは図中y方向に沿ってスリットSTが形成され、このスリットSTは図中x方向に並設されて形成されている。

ここで、これら各スリットSTが形成された部分の下層には前記電流供給線PLが配置された位置関係にあり、該電流供給線PLと前記導電膜MTL1は重畳が回避させた構成となっている。

これにより、電流供給線PLと前記導電膜MTL1との間に生じる寄生容量の大幅な低減を図った構成としている。

【0070】

図9は、前記導電膜MTL1のスリットSTが形成された部分における断面図を示し、図3と対応した図となっている。

なお、この場合の構成において、表示部を被う導電膜MTL1と左側の走査信号駆動回路VLを被う導電膜MTL2あるいは右側の走査信号駆動回路VRを被う導電膜MTL3とが接続された構成とするようにしてもよいことはいうまでもない。換言すれば、図1に示した構成を前提とし、導電膜MTLに電流供給線PLとの重畳を回避させるスリットSTを設けるようにしてもよい。

【0071】

上述した各実施例は一画素に2つのトランジスタを備える有機EL表示装置について説明したものであるが、4つのトランジスタを備えるものにおいてもそのまま適用できることはいうまでもない。各画素を駆動する回路が複雑となるだけで他の事情は同じだからである。

【0072】

一画素に4つのトランジスタを備える画素の構成の一実施例を図10(a)に示す。図10(a)において、該一画素は、その図中上側において当該画素を選択駆動するゲート信号線GLによって画され、左側において当該画素に映像信号を供給するデータ信号線DLによって画され、右側において当該画素に電流を供給する電流供給線PLによって画され、下側において当該画素と隣接する他の画素を選択駆動するゲート信号線GLによって画されている。

【0073】

この一画素の領域は図中上側と下側とに区分され、下側の領域には有機EL層からなる発光層が形成され、上側の領域には前記映像信号対応した電流を形成するための回路が形成されている。

【0074】

発光層が形成された前記領域には、基板側からたとえば透光性の導電層からなる一方の電極(図中ITOで示す)、発光層、他方の電極が順次積層されている。前記発光層は前記一方の電極の上層に形成されたバンク層の開口部(図中BMP, OPN)に埋設されて形成され、この部分が実質的に発光部として構成される。また、前記他方の電極は前記バンク層の上面をも被って各画素に共通に形成されている。

【0075】

前記一方の電極を陽極、他方の電極を陰極として、その間の発光層に電流が流れることによって、該発光層は電流に応じた強度で発光がなされるようになっている。なお、前記バンク層は当該画素からの発光を隣接する画素内に伝達されるのを回避するため、あるい

10

20

30

40

50

は、製造の工程において当初流動性をもつ発光層を所定の輪郭を有するように形成するために設けられている。

【0076】

前記回路に形成された前記領域には、スイッチング素子 $SW1$ 、 $SW2$ 、 $SW3$ 、スイッチング素子 $SW2$ をオン・オフするコントロール信号線 $CL1$ 、スイッチング素子 $SW3$ をオン・オフするコントロール信号線 $CL2$ 、ドライブ・トランジスタ DT 、容量素子 $C1 - CSi$ 、 $CSi - C2$ が形成されている。

【0077】

この回路は、ゲート信号線 GL からの走査信号によって、データ信号線 DL から映像信号を取り込み、この映像信号の強弱（電圧）に応じて、電流供給線 PL からの電流を前記発光層が形成された領域の一方の電極に供給するようになっている。

10

【0078】

ここで、前記スイッチング素子 $SW2$ 、 $SW3$ 、および容量素子 $CSi - C2$ は、ドライブ・トランジスタ DT の閾値電圧が各画素毎にばらつきがある場合において、そのばらつき補正をするために設けられている。

【0079】

図10(b)は前記一画素における等価回路を示し、図10(a)に示す幾何学的配置にほぼ対応させて描いている。

【0080】

ゲート信号線 GL からの走査信号によって、スイッチング素子 $SW1$ がオンし、ドレイン信号線 DL からの映像信号が該スイッチング素子 $SW1$ を介して容量素子 $C1 - CSi$ の一方の電極 $C1$ に供給される。このとき、該容量素子 $C1 - CSi$ の他方の電極はフローティング状態となっている。

20

【0081】

なお、容量素子 $C1 - CSi$ は、その他方の電極と導電位となるゲート電極を有するドライブ・トランジスタ DT のゲート電位を所定の期間に亘り所望の値に維持させる機能を有する。

【0082】

このような状態で、まず、コントロール信号線 $CL1$ を通して伝送された制御信号がスイッチング素子 $SW2$ をターン・オンさせる。このとき、ドライブ・トランジスタ DT はターン・オンされないものの、そのノード $CH2$ 側はフローティング状態から有機 EL 素子 LED を通して基準電位に接続され、その電位は所定の値に上がる。

30

【0083】

次にコントロール信号線 $CL2$ を通して伝送された制御信号が、これに対応するスイッチング素子 $SW3$ をターン・オンさせる。これにより、フローティング状態にあった容量素子 $CSi - C2$ の一方の電極 CSi は、スイッチング素子 $SW3$ を通してドライブ・トランジスタ DT のノード $CH2$ 側と接続され、その電位は上記所定の値に上がる。このとき、ドライブ・トランジスタ DT のゲート電位（ノード $CH1$ の電位）はその出力側（ノード $CH2$ ）と同じため、ドライブ・トランジスタ DT のチャンネル層は電荷の流れを遮断する。

40

【0084】

電流供給線 PL には、データ信号線 DL で伝送される映像信号に関係なく所定の電流が流れるため、その電位も概ね一定である。したがって、2つのスイッチング素子 $SW2$ 、 $SW3$ を順次ターン・オンする（それぞれのチャンネル層を順次導通状態にする）ことにより、いずれの画素の容量素子 $CSi - C2$ にも概ね同じ量の電荷が蓄えられる。

【0085】

この状態で、スイッチング素子 $SW3$ のチャンネル層を閉ざし、次にスイッチング素子 $SW1$ がターン・オンされると、容量素子 $C1 - CSi$ の一方の電極 $C1$ に印加される電圧（映像信号）に応じて、容量素子 $C1 - CSi$ の容量も変り、これに応じてノード $CH1$ の電位（ドライブ・トランジスタ DT のゲート電位）とその出力側（ノード $CH2$ 側）の

50

電位との間に差が生じる。

この電位差により、ドライブ・トランジスタ D T をターン・オンし、またターン・オンされたチャンネルに流れる電荷量を制御して有機 E L 素子 L E D を所望の輝度で光らせる。

【 0 0 8 6 】

上述した各実施例はそれぞれ単独に、あるいは組み合わせて用いても良い。それぞれの実施例での効果を単独であるいは相乗して奏することができるからである。

【 図面の簡単な説明 】

【 0 0 8 7 】

【 図 1 】 本発明による有機 E L 表示装置の一実施例を示す平面図である。

【 図 2 】 本発明による有機 E L 表示装置の表示部の回路を示す図である。

10

【 図 3 】 本発明による有機 E L 表示装置の画素の領域における構成の一実施例を示す断面図である。

【 図 4 】 本発明による有機 E L 表示装置の他の実施例を示す平面図である。

【 図 5 】 本発明による有機 E L 表示装置の他の実施例を示す平面図である。

【 図 6 】 本発明による有機 E L 表示装置の他の実施例を示す平面図である。

【 図 7 】 本発明による有機 E L 表示装置の画素の領域における構成の他の実施例を示す断面図である。

【 図 8 】 本発明による有機 E L 表示装置の他の実施例を示す平面図である。

【 図 9 】 本発明による有機 E L 表示装置の画素の領域における構成の他の実施例を示す断面図である。

20

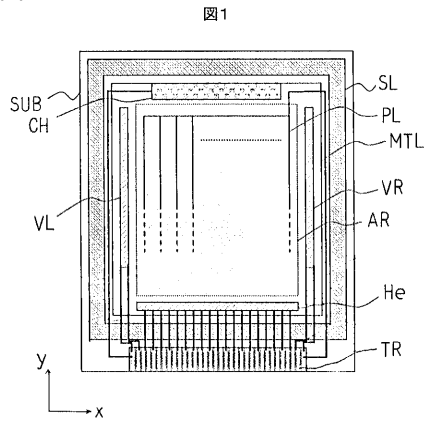
【 図 1 0 】 本発明による有機 E L 表示装置の画素の領域における構成の他の実施例を示す説明図である。

【 符号の説明 】

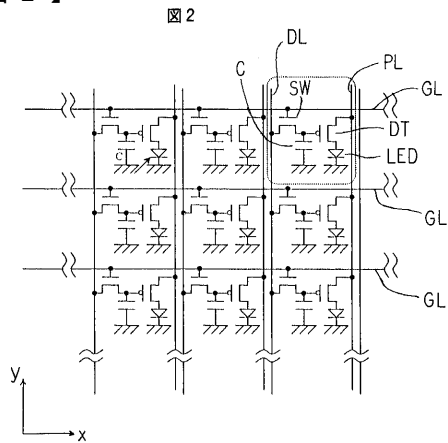
【 0 0 8 8 】

S U B ... 基板、 G L ... ゲート信号線、 D L ... データ信号線、 P L ... 電流供給線、 S W ... スイッチングトランジスタ、 D T ... ドライブ・トランジスタ、 C ... 容量素子、 P S ... 半導体層、 B M P ... バンク層、 L E D ... 発光層、 M T L ... 導電膜、 S T ... スリット

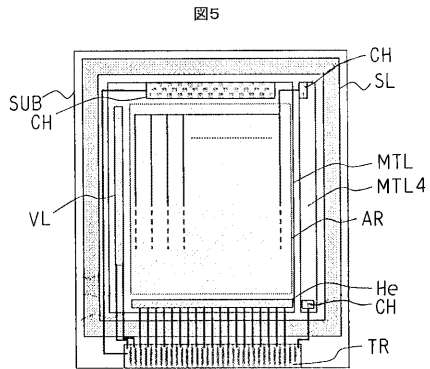
【 図 1 】



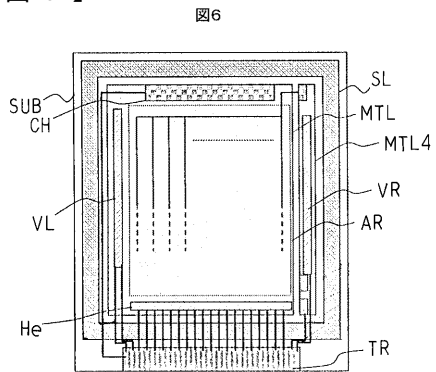
【 図 2 】



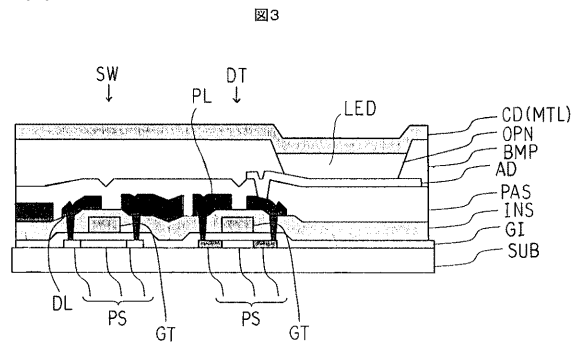
【 図 5 】



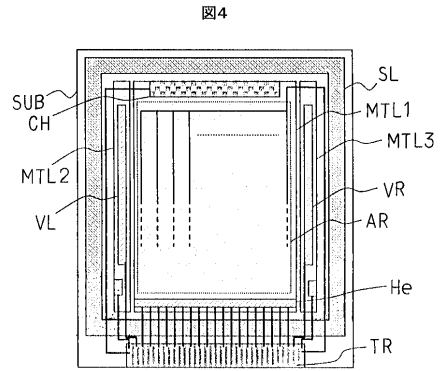
【 図 6 】



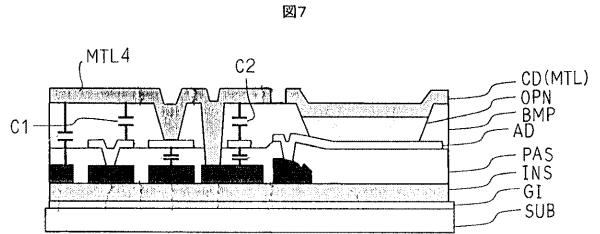
【 図 3 】



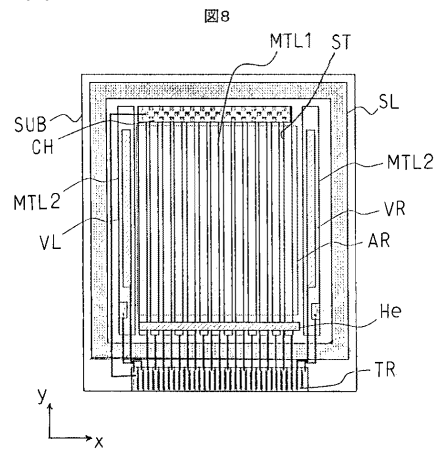
【 図 4 】



【 図 7 】



【 図 8 】



フロントページの続き

(72)発明者 景山 寛

東京都国分寺市東恋ヶ窪一丁目280番地 株式会社日立製作所中央研究所内

Fターム(参考) 3K007 AB18 BA06 BB07 CC00 DB03 FA02

5C094 AA43 BA03 BA29 CA19 EA04 EA07

专利名称(译)	表示装置		
公开(公告)号	JP2005128040A	公开(公告)日	2005-05-19
申请号	JP2003360110	申请日	2003-10-21
[标]申请(专利权)人(译)	株式会社日立制作所		
申请(专利权)人(译)	日立显示器有限公司		
[标]发明人	德田尚紀 佐藤敏浩 秋元肇 景山寛		
发明人	德田 尚紀 佐藤 敏浩 秋元 肇 景山 寛		
IPC分类号	H01L51/50 G09F9/30 H01L27/32 H05B33/00 H05B33/14		
CPC分类号	H01L27/3276 H01L27/326		
FI分类号	G09F9/30.338 G09F9/30.365.Z H05B33/14.A G09F9/30.365 H01L27/32		
F-TERM分类号	3K007/AB18 3K007/BA06 3K007/BB07 3K007/CC00 3K007/DB03 3K007/FA02 5C094/AA43 5C094/BA03 5C094/BA29 5C094/CA19 5C094/EA04 5C094/EA07 3K107/AA01 3K107/BB01 3K107/CC43 3K107/CC45 3K107/DD39 3K107/EE04 3K107/HH00		
外部链接	Espacenet		

摘要(译)

解决的问题：获得在布线布置方面具有灵活性的有机EL显示装置。显示单元和形成在显示单元周围的显示驱动电路设置在基板表面上，并且显示单元具有由显示驱动电路驱动的多个像素。是一种层叠体，该层叠体包括从基板侧起的至少一个电极，发光层和另一个电极，并且每个像素的另一个电极电连接，并且形成除显示部以外的区域。并且，与另一电极形成在与另一电极相同的层和相同的材料中的导电层与另一电极电分离。 [选择图]图4

