

(19)日本国特許庁 ( J P )

# (12) 公開特許公報 ( A ) (11)特許出願公開番号

## 特開2003 - 108070

### (P2003 - 108070A)

(43)公開日 平成15年4月11日(2003.4.11)

(51) Int.Cl <sup>7</sup>	識別記号	F I	テ-マ-コ-ト* ( 参考 )
G 0 9 G 3/30		G 0 9 G 3/30	K 3 K 0 0 7
G 0 9 F 9/30	338	G 0 9 F 9/30	338 5 C 0 0 6
	365		365 Z 5 C 0 8 0
G 0 9 G 3/20	611	G 0 9 G 3/20	611 H 5 C 0 9 4
	642		642 A

審査請求 未請求 請求項の数 7 O L ( 全 11数 ) 最終頁に続く

(21)出願番号 特願2001 - 301154(P2001 - 301154)

(22)出願日 平成13年9月28日(2001.9.28)

(71)出願人 000001889

三洋電機株式会社

大阪府守口市京阪本通2丁目5番5号

(72)発明者 山田 光一

大阪府守口市京阪本通2丁目5番5号 三洋電機株式会社内

(72)発明者 野口 幸宏

大阪府守口市京阪本通2丁目5番5号 三洋電機株式会社内

(74)代理人 100105924

弁理士 森下 賢樹

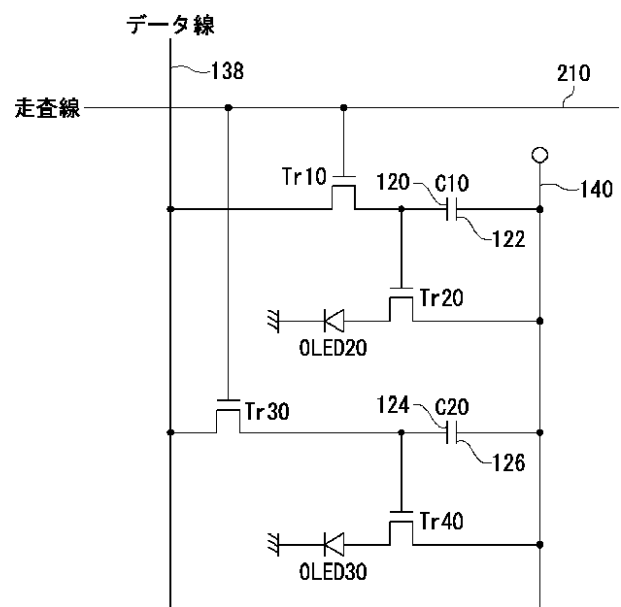
最終頁に続く

(54)【発明の名称】 表示装置

(57)【要約】

【課題】 マトリクス型の表示装置において、各画素における光学素子の発光輝度にばらつきがある。

【解決手段】 表示装置の一画素分の等価回路100は、複数の光学素子OLED20およびOLED30を含む。それらの光学素子OLED20およびOLED30はそれぞれ個別の駆動用トランジスタTr20およびTr40により駆動される。実際に際に画素に表示をさせるとき、これらの光学素子OLED20およびOLED30には実質的に等しい値の輝度データが供給されるように設定する。



## 【特許請求の範囲】

【請求項1】 ひとつの画素を複数の光学素子によって構成し、それらの光学素子のそれぞれに個別の駆動回路を設け、実際に画素に表示をさせるとき、それらの駆動回路の駆動能力を実質的に等しい値に設定することを特徴とする表示装置。

【請求項2】 前記ひとつの画素を構成する複数の光学素子は、それぞれ略等しい面積を有し、前記画素が占める領域において概ね均等に配置されることを特徴とする請求項1に記載の表示装置。

【請求項3】 前記複数の光学素子はそれぞれ概長方形であり、それらの長辺どうしが対向するよう光学素子を並置して前記画素を構成することを特徴とする請求項2に記載の表示装置。

【請求項4】 前記複数の光学素子はそれぞれ概三角形であり、それらの斜辺どうしが対向するよう光学素子を並置して前記画素を構成することを特徴とする請求項2に記載の表示装置。

【請求項5】 当該表示装置はマトリクス型であり、前記画素を制御するデータ線と走査線の少なくとも一方が分割され、前記複数の光学素子のそれぞれに独立した信号線として接続されることを特徴とする請求項1～4のいずれかに記載の表示装置。

【請求項6】 ひとつの画素をひとつの光学素子によって構成し、前記画素を制御するデータ線と走査線のうち少なくとも走査線が分割され、分割されたそれぞれの走査線に接続された複数の駆動回路を前記光学素子に設け、それぞれの走査線を独立して制御することを特徴とする表示装置。

【請求項7】 分割された前記走査線を異なるタイミングで選択して制御することを特徴とする請求項6に記載の表示装置。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、表示装置に関し、特にマトリクス型表示装置における発光輝度のばらつきを抑える技術に関する。

【0002】

【従来の技術】近年、発光素子として機能するOLED (Organic Light Emitting Diode) を用いた表示装置が、CRTやLCDに代わる表示装置として注目されている。例えば、OLEDを駆動する素子として薄膜トランジスタ (Thin Film Transistor: 以下、単にTFTという) を含む表示装置の研究開発が盛んに進められている。OLEDにはパッシブ型とアクティブ型があるが、アクティブ型のOLEDにおいては、ディスプレイの各画素にスイッチング用TFTを配置し、輝度データ書込み時以外でも点灯可能としている。

【0003】図11は、アクティブ型有機ELディスプレイ

レイの画素分の等価回路を示す。アクティブマトリクス型の有機ELディスプレイでは、OLEDである光学素子に流れる電流を画素内部に設けた駆動素子によって制御する。

【0004】この回路10は、光学素子OLED1、TFTであるトランジスタTr1およびトランジスタTr2、並びにコンデンサC1を含む。ここで、トランジスタTr1はスイッチング用、トランジスタTr2は光学素子OLED1を駆動する駆動用である。

10 【0005】トランジスタTr1において、ゲート電極は走査線30に接続され、ドレイン電極はデータ線32に接続され、ソース電極はトランジスタTr2のゲート電極およびコンデンサC1の一方の電極20に接続される。データ線32は定電流源に接続され、光学素子OLED1に流れる電流を決定する輝度データが送られる。

【0006】トランジスタTr2において、ゲート電極はトランジスタTr1のソース電極に接続され、ソース電極は光学素子OLED1のカソード16に接続され、ドレイン電極は電源線34に接続される。電源線34には、実際に光学素子OLED1を発光させるための電流が供給される。コンデンサC1において、一方の電極20がトランジスタTr1のソース電極とトランジスタTr2のゲート電極に接続され、他方の電極22が電源線34に接続される。

【0007】光学素子OLED1は、カソード16とアノード18との間に挟まれた発光素子層14を含む。光学素子OLED1のカソード16はトランジスタTr2のソース電極に接続され、アノード18は接地される。

【0008】以上の構成による等価回路10の動作を説明する。まず、データ線32にデータ電位を与えるととも走査線30をハイにすると、トランジスタTr1が導電する。このとき、コンデンサC1の電極20の電位が上昇する。同時に、トランジスタTr2のゲート電極の電位もコンデンサC1の電極20の電位と同じに推移する。

【0009】トランジスタTr2のゲート電極の電位が所定値以上になると、その電圧に応じた電流が電源線34から光学素子OLED1に流れ、光学素子OLED1が発光する。走査線30をローにしても、トランジスタTr2のゲート電位はコンデンサC1により保持されるので、光学素子OLED1は、トランジスタTr2に供給される電流量に応じた輝度で発光しつづける。

【0010】

【発明が解決しようとする課題】しかし、従来、上記のような表示装置では、各画素に設けられたトランジスタ、特に駆動用トランジスタの特性にばらつきがあり、そのために発光輝度にばらつきが生じていた。各画素の発光輝度のばらつきによりマトリクス型のディスプレイにおける表示が不均一となり、有機ELディスプレイの実用化が妨げられていた。

【0011】本発明は、そうした課題に鑑みてなされたものであり、その目的は、マトリクス型のディスプレイにおいて、各画素の発光輝度のばらつきを抑えて均一に表示させる技術の提供にある。

#### 【0012】

【課題を解決するための手段】本発明のある態様は、表示装置に関する。この表示装置は、ひとつの画素を複数の光学素子によって構成し、それらの光学素子のそれぞれに個別の駆動回路を設け、実際に画素に表示をさせるとき、それらの駆動回路の駆動能力を実質的に等しい値に設定する。ここで、「光学素子」は有機ELのような「発光素子」のほか、液晶のような光路遮蔽効果で発光量を制御するものも含む。すなわち、この表示装置はアクティブ型、パッシブ型いずれであってもよい。「駆動能力」とは、光学素子の理論的な発光輝度のことである。つまり、複数の発光素子には、それぞれが常に論理的に等しい発光輝度を有するように輝度データが与えられてよい。

【0013】ひとつの画素を構成する複数の光学素子は、それぞれ略等しい面積を有してよく、画素が占める領域において概ね均等に配置されてよい。複数の光学素子はそれぞれ概長方形であってよく、それらの長辺どうしが対向するよう光学素子を並置して画素を構成してよい。複数の光学素子はそれぞれ概三角形であってよく、それらの斜辺どうしが対向するよう光学素子を並置して画素を構成してよい。複数の発光素子が略等しい面積を有する場合、複数の発光それぞれに等しい輝度データが与えられてよい。

【0014】当該表示装置はマトリクス型であってよく、画素を制御するデータ線と走査線の少なくとも一方が分割され、複数の光学素子のそれぞれに独立した信号線として接続されてよい。ここで、「分割」は本来一本だった信号線を物理的にふたつに分けて論理的に同じ信号を供給する場合に限らず、異なる信号を供給してもよい。

【0015】本発明の別の態様は、表示装置に関する。この表示装置は、ひとつの画素をひとつの光学素子によって構成し、画素を制御するデータ線と走査線のうち少なくとも走査線が分割され、分割されたそれぞれの走査線に接続された複数の駆動回路を光学素子に設け、それぞれの走査線を独立して制御する。この表示装置は、分割された走査線を異なるタイミングで選択して制御してよい。

【0016】本発明の別の態様は、表示装置に関する。この表示装置は、ひとつの画素をひとつの光学素子によって構成し、その光学素子に独立して制御可能な複数の駆動回路を設け、実際に画素に表示をさせるとき、それらの駆動回路の駆動能力を実質的に等しい値に設定する。

【0017】この表示装置はマトリクス型であってよ

く、画素を制御するデータ線と走査線のうち少なくとも走査線が分割され、それらが複数の駆動回路のそれぞれに独立した信号線として接続されてもよい。

【0018】なお、以上の構成要素の任意の組合せ、本発明の表現を方法および装置の間で変換したのももまた、本発明の態様として有効である。

#### 【0019】

【発明の実施の形態】以下の実施の形態では、表示装置としてアクティブ型の有機ELディスプレイを想定して説明する。このディスプレイは複数の画素を含むマトリクス型である。なお、各画素は、その内部に発光素子として機能するOLEDである光学素子を含む。

【0020】実施の形態1：本実施の形態において、各画素はひとつの光学素子およびその光学素子を独立して制御可能な複数の駆動回路により構成される。具体的には、光学素子は、それぞれ独立して制御される2つの走査線にそれぞれ接続された2つの駆動用トランジスタにより駆動される。

【0021】図1は、本発明の実施の形態に係る表示装置の画素分の等価回路100を示す。本実施の形態において、各画素には、第1走査線駆動回路130および第2走査線駆動回路134にそれぞれ接続された第1走査線132および第2走査線136から信号が供給される。表示装置はさらに、第1走査線駆動回路130および第2走査線駆動回路134を制御する制御部150を有する。本実施の形態においては、ひとつの光学素子OLED10に対して、2つの駆動用トランジスタおよび2つのスイッチング用トランジスタが準備される。

【0022】まず、等価回路100の構成を説明する。この等価回路100は、TFTである第1トランジスタTr10、第2トランジスタTr20、第3トランジスタTr30および第4トランジスタTr40、第1コンデンサC10、第2コンデンサC20、ならびに光学素子OLED10を含む。第1トランジスタTr10および第3トランジスタTr30は、スイッチング用である。第2トランジスタTr20および第4トランジスタTr40は、光学素子OLED10に流れる駆動電流を制御する駆動用である。光学素子OLED10は、カソード110とアノード112との間に挟まれた発光素子層114を含む。

【0023】第1トランジスタTr10において、ゲート電極は第1走査線132に接続され、ドレイン電極はデータ線138に接続され、ソース電極は第2トランジスタTr20のゲート電極および第1コンデンサC10の一方の電極120に接続される。データ線138は定電流源に接続され、光学素子OLED10に流れる電流を決定する輝度データが送られる。本実施の形態において、光学素子OLED10には、第2トランジスタTr20と第4トランジスタTr40とから電流が供給されて理論上2倍になるので、データ線138には、光学素

子O L E D 1 0を駆動するのに必要な電流値の半分の値となる輝度データが送られる。輝度データ値は実装された回路に応じて適宜設定されてよい。

【0024】第2トランジスタTr 20において、ゲート電極は第1トランジスタTr 10のソース電極および第1コンデンサC 10の一方の電極120に接続され、ドレイン電極は電源線140に接続され、ソース電極は光学素子O L E D 10のカソード110に接続される。光学素子O L E D 10のアノード18は接地される。第1コンデンサC 10の他方の電極122は、電源線140に接続される。

【0025】第3トランジスタTr 30において、ゲート電極は第2走査線136に接続され、ドレイン電極はデータ線138に接続され、ソース電極は第4トランジスタTr 40のゲート電極および第2コンデンサC 20の一方の電極124に接続される。第4トランジスタTr 40において、ゲート電極は第3トランジスタTr 30のソース電極および第2コンデンサC 20の一方の電極124に接続され、ドレイン電極は電源線140に接続され、ソース電極は光学素子O L E D 10に接続される。第2コンデンサC 20の他方の電極126は、電源線140に接続される。

【0026】次に、上記の構成による等価回路100の動作を説明する。まず、データ線138にデータ電位を与えるとともに、第1走査線駆動回路134に接続された第1走査線132をハイにすると、第1トランジスタTr 10が導電する。これにより、第1コンデンサC 10に徐々に電荷が蓄えられ、第1トランジスタTr 10のソース電極に接続された電極120の電位が上昇する。同時に、第2トランジスタTr 20のゲート電極の電位も第1コンデンサC 10の電極120の電位と同じだけ上昇する。つまり、このとき第2トランジスタTr 20のゲート・ソース電位差と第1コンデンサC 10の両極の電位差は等しくなる。

【0027】またこのとき、第2トランジスタTr 20のドレイン電極に電源線140により所定の定電位を与えておくと、第2トランジスタTr 20のゲート・ソース電位差に応じた電流が電源線140から光学素子O L E D 10に流れる。これにより光学素子O L E D 10が発光する。

【0028】この状態で、第1走査線132をローにすると、第2トランジスタTr 20とデータ線138との間の接続が断たれることになるが、第2トランジスタTr 20のゲート・ソース電位差は第1コンデンサC 10により保持されるので、光学素子O L E D 10には同じ量の電流が流れつづける。

【0029】同様に、第2走査線駆動回路134に接続された第2走査線162をハイにすると、第3トランジスタTr 30が導電する。これにより、第2コンデンサC 20の第3トランジスタTr 30に接続された電極1

24の電位が上昇する。同時に、第4トランジスタTr 40のゲート電極の電位も第2コンデンサC 20の電極124の電位と同じだけ上昇する。したがって、このとき第4トランジスタTr 40のドレイン電極に電源線140により所定の定電位を与えておくと、第4トランジスタTr 40のゲート・ソース電位差に応じた電流が電源線140から光学素子O L E D 10に流れる。これにより光学素子O L E D 10が発光する。この状態で、第2走査線136をローにしても、第4トランジスタTr 40のゲート・ソース電位差は第2コンデンサC 20により保持されるので、光学素子O L E D 10には同じ量の電流が流れつづける。

【0030】制御部150は、第1走査線132および第2走査線136が交互にハイになるように、第1走査線駆動回路130および第2走査線駆動回路134を制御する。本実施の形態によれば、光学素子O L E D 10には、第2トランジスタTr 20および第4トランジスタTr 40の2つのトランジスタからの電流が流れるので、一方のトランジスタの特性が劣化していても、平均化されて輝度のばらつきが抑制される。それゆえ、トランジスタの性能による光学素子の発光のばらつきを緩和することができ、表示装置全体としての品質を向上することができる。

【0031】図2は、図1に示した回路を実装した表示装置の上面概観模式図である。表示装置160は、図1に示した構成に加えて、データ線138に接続されたデータ線駆動回路162を有する。制御部150は、データ線駆動回路162の制御も行い。表示装置160は、複数の第1走査線132、複数の第2走査線136、複数のデータ線138、および複数の電源線140を含む。第1走査線132および第2走査線136のそれぞれは、マトリックスを形成する同一行の画素で共有され、データ線138および電源線140のそれぞれは同一列の画素で共有される。

【0032】実施の形態2：本実施の形態において、各画素は2つの光学素子およびそれらの光学素子のそれぞれに個別に接続された複数の駆動回路により構成される。具体的には、各画素は、2つの光学素子にそれぞれ接続された2つの駆動用トランジスタを含む。

【0033】図3は、本発明の実施の形態に係る表示装置の画素分の等価回路200を示す。以下、図1と同様の構成には同じ符号を与え、適宜その説明を略す。図3における新たな構成は、等価回路200が、第1光学素子O L E D 20および第2光学素子O L E D 30を有する点にある。また、等価回路200の第1光学素子O L E D 20および第2光学素子O L E D 30は、一つの走査線210により駆動される点でも図1の構成と異なる。

【0034】等価回路200においては、第1トランジスタTr 20のゲート電極および第3トランジスタTr

30のゲート電極は、一つの走査線210に接続される。また、第2トランジスタTr20のソース電極は第1光学素子OLED20のカソードに、第4トランジスタTr40のソース電極は第2光学素子OLED30のカソードにそれぞれ接続される。第1光学素子OLED20および第2光学素子OLED30のアノード18はそれぞれ接地される。

【0035】次に、上記の構成による等価回路200の動作を説明する。まず、データ線138にデータ電位を与えると同時に、走査線210をハイにすると、第1トランジスタTr10および第3トランジスタTr30がそれぞれ導電する。これにより、第2トランジスタTr20のゲート電極、第1コンデンサC10の電極120、第4トランジスタTr40のゲート電極、および第2コンデンサC20の電極124の電位が上昇する。つまり、このとき第2トランジスタTr20のゲート・ソース電位差、第1コンデンサC10の両極の電位差、第4トランジスタTr40のゲート・ソース電位差、および第2コンデンサC20の両極の電位差は等しくなる。ここで、電源線140により所定の定電位を与えておく

と、第2トランジスタTr20のゲート・ソース電位差に応じた電流が電源線140から第1光学素子OLED20に流れる。同様に、第4トランジスタTr40のゲート・ソース電位差に応じた電流が電源線140から第2光学素子OLED30に流れる。これにより第1光学素子OLED20および第2光学素子OLED30がそれぞれ発光する。

【0036】この状態で、走査線210をローにしても、第2トランジスタTr20のゲート・ソース電位差は第1コンデンサC10により、第4トランジスタTr40のゲート・ソース電位差は第2コンデンサC20によりそれぞれ保持されるので、第1光学素子OLED20および第2光学素子OLED30には同じ量の電流が流れつづける。

【0037】本実施の形態によれば、第1光学素子OLED20および第2光学素子OLED30には、データ線138から同じ輝度データが供給され、同じタイミングで発光する。したがって、一方の光学素子を駆動する駆動用トランジスタの特性が劣化していても、他方の光学素子の発光輝度により補償され、画素の発光輝度をある程度一定に保つことができる。それゆえ、トランジスタの性能による光学素子の発光のばらつきが多少あっても、表示装置全体としての品質を向上することができる。

【0038】図4は、本実施の形態に係る表示装置のひとつの画素を示す上面概観模式図である。図4(a)は、図3に示した等価回路200の上面概観模式図である。ここで、第1光学素子OLED20および第2光学素子OLED30は、それぞれ概長方形である。第1光学素子OLED20および第2光学素子OLED30

は、概長方形の長辺どうしが対向するように並置されてひとつの画素を構成する。なお、第1光学素子OLED20および第2光学素子OLED30は、図4(b)および図4(c)に示したように配置されてもよい。以上で示したものは例示であり、第1光学素子OLED20および第2光学素子OLED30の配置は種々考えられ得る。ただし、各画素を構成する複数の光学素子は、それぞれ略等しい面積を有し、各画素が占める領域において概ね均等に配置されるのが、実装上も発光輝度の平滑化の意味からも好ましい。

【0039】実施の形態3：本実施の形態において、各画素は2つの光学素子およびそれらの光学素子のそれぞれに個別に接続され、各光学素子を独立して制御可能な複数の駆動回路により構成される。具体的には、各画素は、2つの光学素子にそれぞれ接続された2つの駆動用トランジスタを含み、それぞれの駆動用トランジスタは独立して制御される2つの走査線にそれぞれ接続される。

【0040】図5は、本発明の実施の形態に係る表示装置の画素分の等価回路300を示す。以下、図1と同様の構成には同じ符号を与え、適宜その説明を略す。図5における新たな構成は、図3の等価回路200と同様に、等価回路300が第1光学素子OLED20および第2光学素子OLED30を有する点にある。

【0041】第2トランジスタTr20のソース電極は第1光学素子OLED20に、第4トランジスタTr40のソース電極は第2光学素子OLED30にそれぞれ接続される。

【0042】次に、上記の構成による等価回路300の動作を説明する。データ線138にデータ電位を与えると同時に、第1走査線駆動回路134に接続された第1走査線132をハイにすると、第1トランジスタTr10が導電する。このとき、第2トランジスタTr20のドレイン電極に電源線140により所定の定電位を与えておく、第2トランジスタTr20のゲート・ソース電位差に応じた電流が電源線140から第1光学素子OLED20に流れる。この状態で、第1走査線132をローにしても、第2トランジスタTr20のゲート・ソース電位差は第1コンデンサC10により保持されるので、第1光学素子OLED20には同じ量の電流が流れつづける。

【0043】次に、第2走査線駆動回路134に接続された第2走査線162をハイにすると、第3トランジスタTr30が導電する。このとき電源線140により所定の定電位を与えておく、第4トランジスタTr40のゲート・ソース電位差に応じた電流が電源線140から第2光学素子OLED30に流れる。この状態で、第2走査線136をローにしても、第4トランジスタTr40のゲート・ソース電位差は第2コンデンサC20により保持されるので、第2光学素子OLED30には同

じ量の電流が流れつづける。制御部150は、第1走査線132および第2走査線136が交互にハイになるように、第1走査線駆動回路130および第2走査線駆動回路134を制御する。

【0044】本実施の形態によれば、第1光学素子OLED20および第2光学素子OLED30には、データ線138から同じ輝度データが供給され、順次駆動される。したがって、実施の形態2と同様の効果を有し、トランジスタの性能による光学素子の発光のばらつきが多少あっても、表示装置全体としての品質を向上することができ

【0045】図6は、本実施の形態に係る表示装置のひとつの画素を示す上面概観模式図である。図6(a)は、図5に示した等価回路300の上面概観模式図である。ここで、第1光学素子OLED20および第2光学素子OLED30は、それぞれ概長方形である。第1光学素子OLED20および第2光学素子OLED30は、概長方形の長辺どうしが対向するように並置されてひとつの画素を構成する。なお、第1光学素子OLED20および第2光学素子OLED30は、図6(b)および図6(c)に示したように配置されてもよい。以上で示したものは例示であり、第1光学素子OLED20および第2光学素子OLED30の配置は種々考えられ得る。

【0046】実施の形態4：本実施の形態において、各画素は2つの光学素子およびそれらの光学素子のそれぞれに個別に接続され、各光学素子を独立して制御可能な複数の駆動回路により構成される。具体的には、各画素は、2つの光学素子にそれぞれ接続された2つの駆動用トランジスタを含み、それぞれの駆動用トランジスタには独立して制御される2つのデータ線からの輝度データが供給される。

【0047】図7は、本発明の実施の形態に係る表示装置の一画素分の等価回路400を示す。以下、図1および図3と同様の構成には同じ符号を与え、適宜その説明を略す。等価回路400は、図3の等価回路200と同様に第1光学素子OLED20および第2光学素子OLED30を有する。図7における新たな構成は、各画素には、第1データ線駆動回路410および第2データ線駆動回路414にそれぞれ接続された第1データ線412および第2データ線416から信号が供給される点にある。

【0048】第1トランジスタTr10のソース電極は第1データ線412に、第3トランジスタTr30のソース電極は第2データ線416にそれぞれ接続される。等価回路400の動作は図5に示した等価回路300と同じである。ただし、第1トランジスタTr10のソース電極および第3トランジスタTr30には異なるデータ線から輝度データが供給される。制御部150は、第1データ線412および第2データ線416に論理的に

同じ値の輝度データが供給されるように制御する。

【0049】本実施の形態によれば、第1光学素子OLED20および第2光学素子OLED30には、論理的に同じ値の輝度データが供給され、同じタイミングで駆動される。したがって、実施の形態2と同様の効果を有し、トランジスタの性能による光学素子の発光のばらつきが多少あっても、表示装置全体としての品質を向上することができる。

【0050】図8は、本実施の形態に係る表示装置のひとつの画素を示す上面概観模式図である。図8(a)は、図7に示した等価回路400の上面概観模式図である。ここで、第1光学素子OLED20および第2光学素子OLED30は、それぞれ概長方形である。第1光学素子OLED20および第2光学素子OLED30は、概長方形の長辺どうしが対向するように並置されてひとつの画素を構成する。なお、第1光学素子OLED20および第2光学素子OLED30は、図8(b)に示したように配置されてもよい。以上で示したものは例示であり、以上で示したものは例示であり、第1光学素子OLED20および第2光学素子OLED30の配置は種々考えられ得る。

【0051】実施の形態5：本実施の形態において、各画素は2つの光学素子およびそれらの光学素子のそれぞれに個別に接続され、各光学素子を独立して制御可能な複数の駆動回路により構成される。具体的には、各画素は、2つの光学素子にそれぞれ接続された2つの駆動用トランジスタを含み、それぞれの駆動用トランジスタは独立して制御される2つの走査線にそれぞれ接続され、2つのデータ線からの輝度データがそれぞれ供給される。

【0052】図9は、本発明の実施の形態に係る表示装置の一画素分の等価回路500を示す。以下、図1、図3および図7と同様の構成には同じ符号を与え、適宜その説明を略す。等価回路500は、図3の等価回路200と同様に第1光学素子OLED20および第2光学素子OLED30を有する。また、図1の等価回路と同様に、各画素には、第1走査線駆動回路130および第2走査線駆動回路134にそれぞれ接続された第1走査線132および第2走査線136から信号が供給される。さらに、図7の等価回路と同様に、各画素には、第1データ線駆動回路410および第2データ線駆動回路414にそれぞれ接続された第1データ線412および第2データ線416から信号が供給される。

【0053】次に、等価回路400の動作は図5および図7に示した等価回路と同じである。制御部150は、第1データ線412および第2データ線416に論理的に同じ値の輝度データが供給されるように制御する。

【0054】本実施の形態によれば、実施の形態2から4と同様の効果を有し、トランジスタの性能による光学素子の発光のばらつきが多少あっても、表示装置全体と

しての品質を向上することができる。

【0055】図10は、本実施の形態に係る表示装置のひとつの画素を示す上面概観模式図である。図10(a)は、図9に示した等価回路500の上面概観模式図である。ここで、第1光学素子OLE D20および第2光学素子OLE D30は、それぞれ概長方形である。第1光学素子OLE D20および第2光学素子OLE D30は、概長方形の長辺どうしが対向するように並置されてひとつの画素を構成する。なお、第1光学素子OLE D20および第2光学素子OLE D30は、図10(b)に示したように配置されてもよい。また、図10(c)に示すように、第1光学素子OLE D20および第2光学素子OLE D30は、それぞれ概三角形であってもよい。この場合、第1光学素子OLE D20および第2光学素子OLE D30は、概三角形の斜辺どうしが対向するように並置されてひとつの画素を構成してよい。以上で示したものは例示であり、以上で示したものは例示であり、第1光学素子OLE D20および第2光学素子OLE D30の配置は種々考えられ得る。

【0056】以上、本発明を実施の形態をもとに説明した。これらの実施の形態は例示であり、それらの各構成要素や各処理プロセスの組合せにいろいろな変形例が可能なこと、またそうした変形例も本発明の範囲にあることは当業者に理解されるところである。以下、そうした例を説明する。

【0057】実施の形態では、スイッチング用トランジスタおよび駆動用トランジスタをnチャネル型として示しているが、これらのトランジスタはpチャネル型であってもよく、nチャネル型とpチャネル型との組合せであってもよい。この場合の回路構成は適宜設定されるものとする。

【0058】実施の形態1、3および5において、第1走査線駆動回路および第2走査線駆動回路を用いているが、このように回路を物理的に分割するのではなく、ひとつの回路に複数の走査線を接続し、走査線を各行ごとにシーケンシャルに選択してひとつの画素に含まれる複数の走査線への輝度データの書込みを行ってもよい。

【0059】

【発明の効果】各画素における発光輝度のばらつきを抑えることにより、表示装置全体としての品質を向上する

ことができる。

【図面の簡単な説明】

【図1】 本発明の実施の形態に係る表示装置の一画素分の等価回路を示す図である。

【図2】 図1に示した回路を実装した表示装置の上面概観模式図である。

【図3】 本発明の実施の形態に係る表示装置の一画素分の等価回路を示す図である。

【図4】 本実施の形態に係る表示装置のひとつの画素を示す上面概観模式図である。

【図5】 本発明の実施の形態に係る表示装置の一画素分の等価回路を示す図である。

【図6】 本実施の形態に係る表示装置のひとつの画素を示す上面概観模式図である。

【図7】 本発明の実施の形態に係る表示装置の一画素分の等価回路を示す図である。

【図8】 本実施の形態に係る表示装置のひとつの画素を示す上面概観模式図である。

【図9】 本発明の実施の形態に係る表示装置の一画素分の等価回路を示す図である。

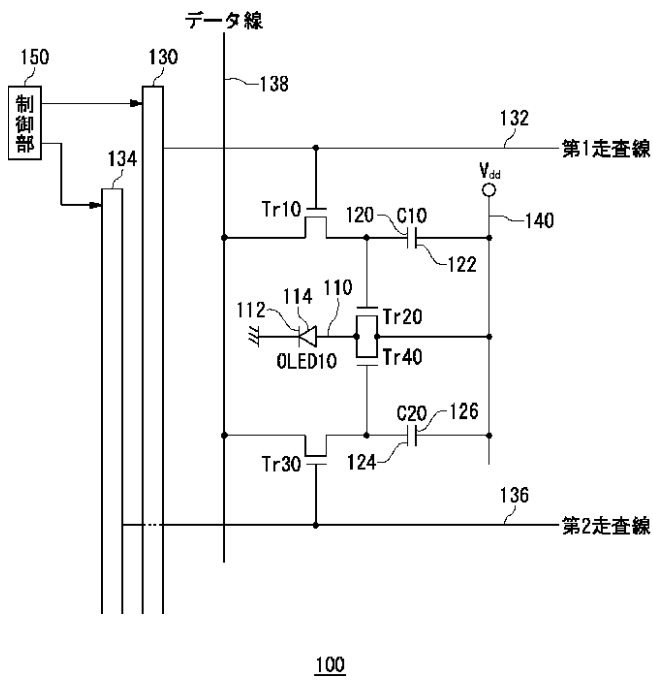
【図10】 本実施の形態に係る表示装置のひとつの画素を示す上面概観模式図である。

【図11】 従来のアクティブ型有機ELディスプレイの一画素分の等価回路を示す図である。

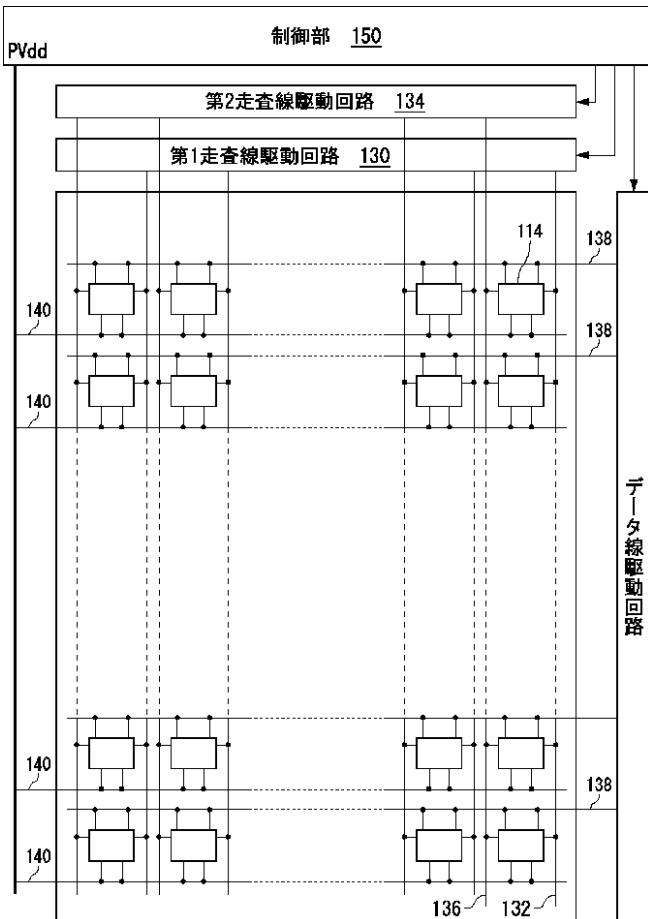
【符号の説明】

100・・・等価回路、110・・・カソード、112・・・アノード、114・・・発光素子層、120・・・電極、122・・・電極、130・・・第1走査線駆動回路、132・・・第1走査線、134・・・第2走査線駆動回路、136・・・第2走査線、138・・・データ線、140・・・電源線、200・・・等価回路、210・・・走査線、300・・・等価回路、400・・・等価回路、410・・・第1データ線駆動回路、412・・・第1データ線、414・・・第2データ線駆動回路、416・・・第2データ線、500・・・等価回路、Tr10・・・第1トランジスタ、Tr20・・・第2トランジスタ、Tr30・・・第3トランジスタ、Tr40・・・第4トランジスタ、C10・・・第1コンデンサ、C20・・・第2コンデンサ、OLE D10・・・光学素子、OLE D20・・・第1光学素子、OLE D30・・・第2光学素子。

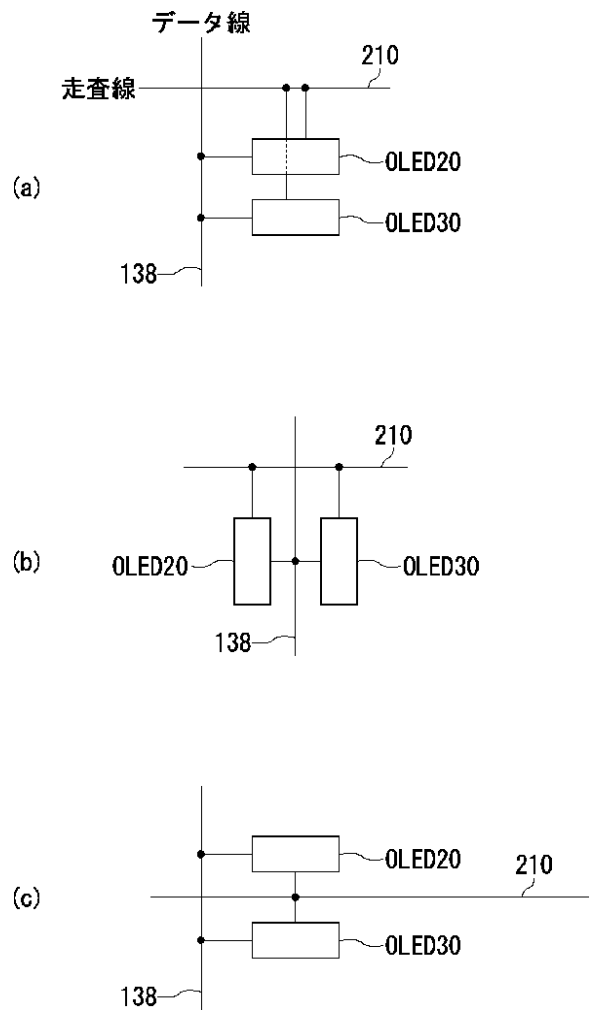
【図1】



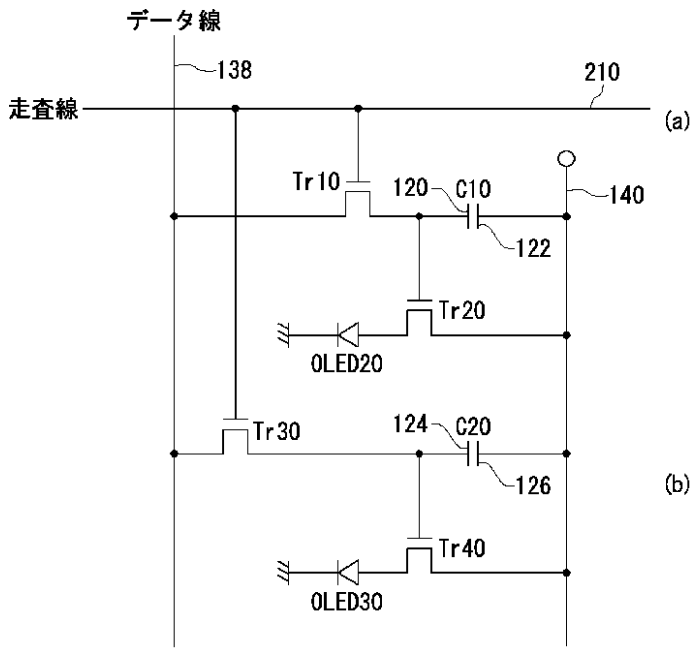
【図2】



【図4】

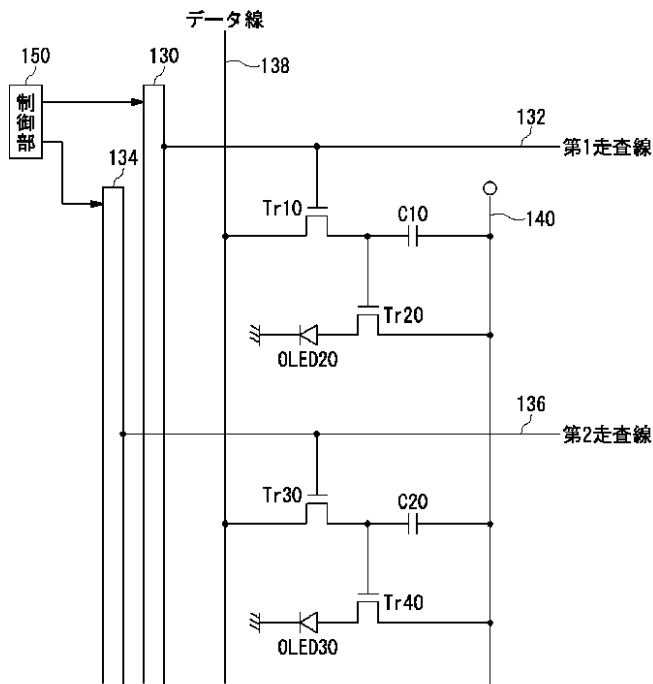


【図3】



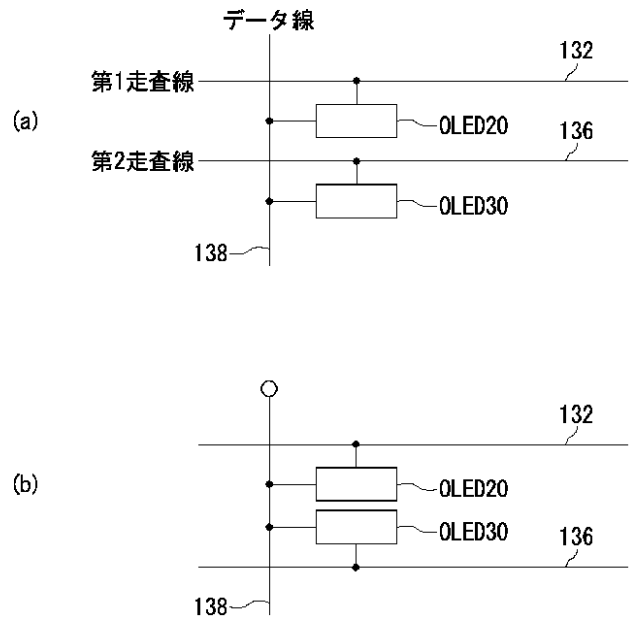
200

【図5】

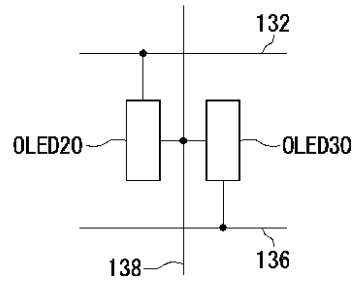


300

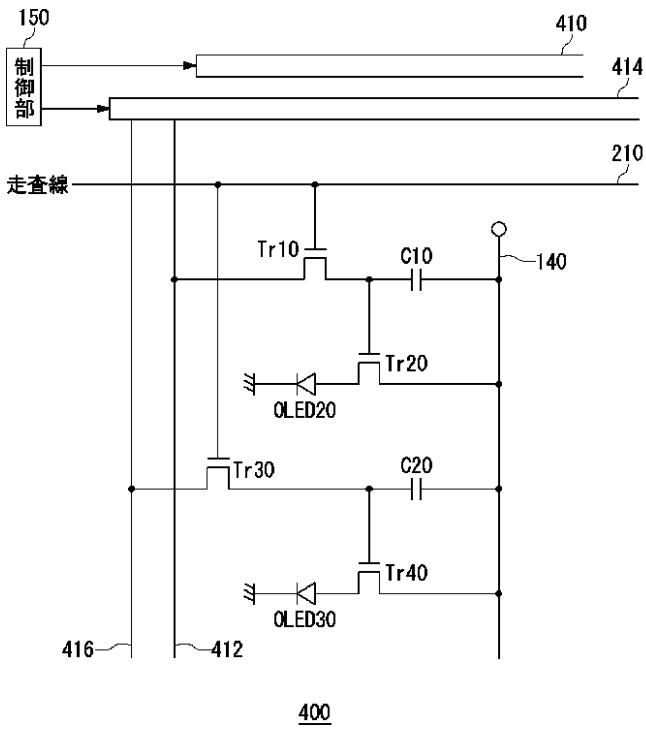
【図6】



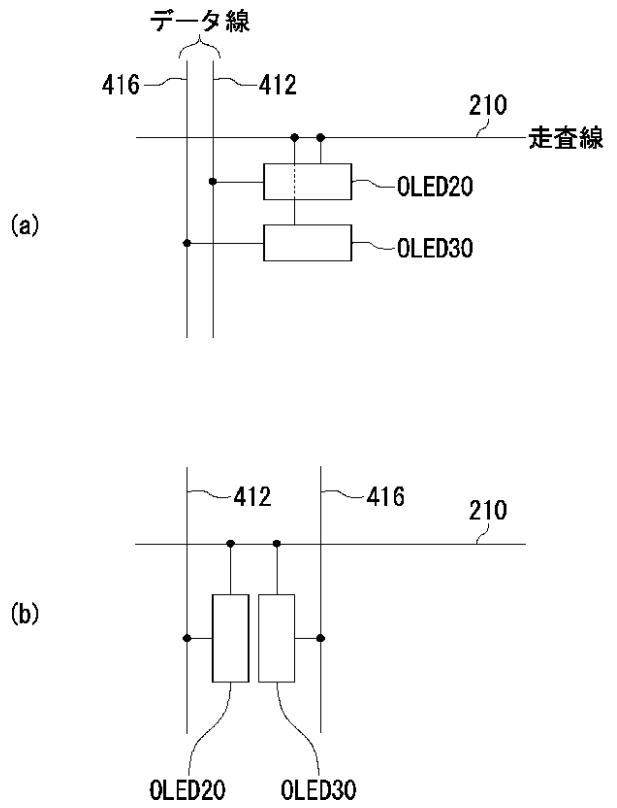
(g)



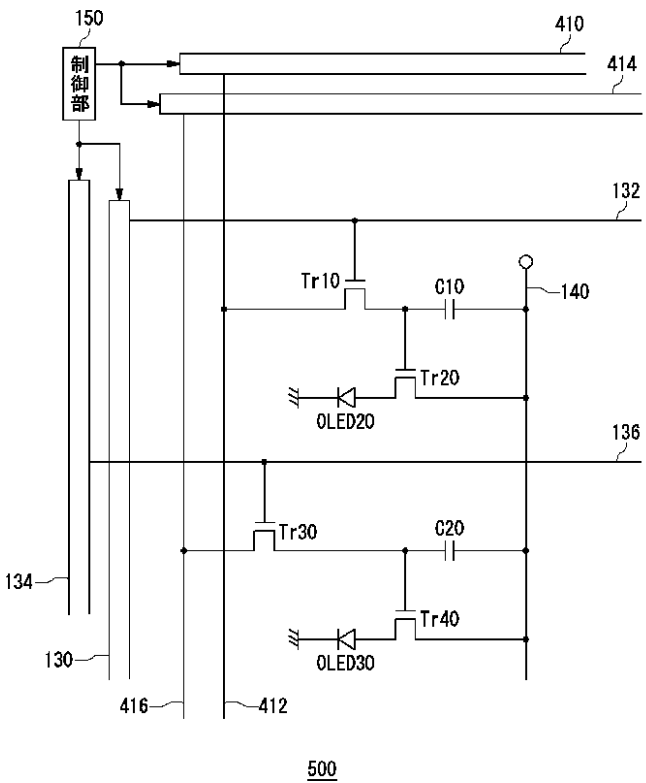
【図7】



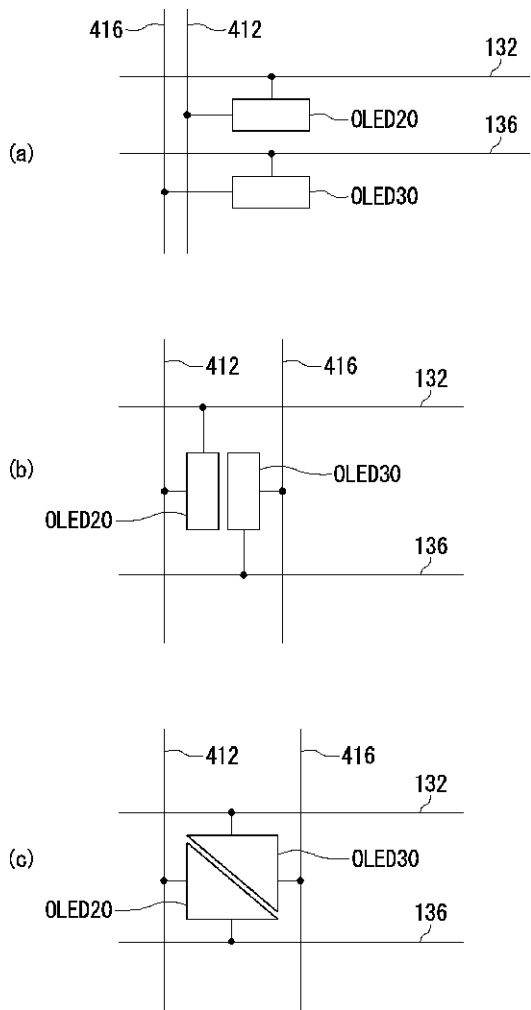
【図8】



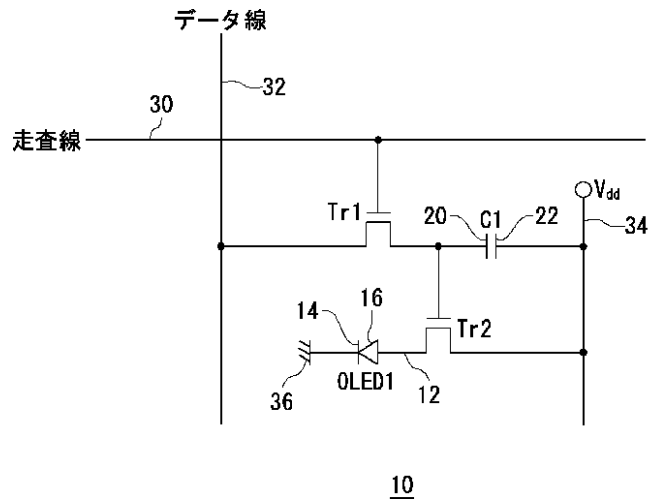
【図9】



【図10】



【図11】



フロントページの続き

(51) Int. Cl.<sup>7</sup>

G 0 9 G 3/36

H 0 5 B 33/08

33/14

識別記号

F I

G 0 9 G 3/36

H 0 5 B 33/08

33/14

テ-マコード (参考)

A

Fターム(参考)

- 3K007 AB02 EB00 GA04
- 5C006 AC11 AF42 AF43 BB13 BB16
- BC22 FA22
- 5C080 AA06 BB05 DD05 EE28 FF11
- JJ02 JJ03
- 5C094 AA03 BA03 BA29 CA19 CA20
- DB01 DB04 EA04 EA07

专利名称(译)	表示装置		
公开(公告)号	<a href="#">JP2003108070A</a>	公开(公告)日	2003-04-11
申请号	JP2001301154	申请日	2001-09-28
[标]申请(专利权)人(译)	三洋电机株式会社		
申请(专利权)人(译)	三洋电机株式会社		
[标]发明人	山田光一 野口幸宏		
发明人	山田 光一 野口 幸宏		
IPC分类号	H05B33/08 G09F9/30 G09G3/20 G09G3/30 G09G3/36 H01L27/32 H01L51/50 H05B33/14		
FI分类号	G09G3/30.K G09F9/30.338 G09F9/30.365.Z G09G3/20.611.H G09G3/20.642.A G09G3/36 H05B33/08 H05B33/14.A G09F9/30.365 G09G3/20.621.M G09G3/20.624.B G09G3/3216 G09G3/3233 G09G3/3266 G09G3/3275 G09G3/3291 H01L27/32		
F-TERM分类号	3K007/AB02 3K007/EB00 3K007/GA04 5C006/AC11 5C006/AF42 5C006/AF43 5C006/BB13 5C006/BB16 5C006/BC22 5C006/FA22 5C080/AA06 5C080/BB05 5C080/DD05 5C080/EE28 5C080/FF11 5C080/JJ02 5C080/JJ03 5C094/AA03 5C094/BA03 5C094/BA29 5C094/CA19 5C094/CA20 5C094/DB01 5C094/DB04 5C094/EA04 5C094/EA07 3K107/AA01 3K107/BB01 3K107/CC33 3K107/DD39 3K107/EE03 3K107/EE07 3K107/HH04 3K107/HH05 5C380/AA01 5C380/AB05 5C380/AB06 5C380/AB08 5C380/AB09 5C380/AB15 5C380/AB16 5C380/AB41 5C380/AB42 5C380/AB45 5C380/BA12 5C380/BA27 5C380/BA38 5C380/BB02 5C380/BD02 5C380/BD05 5C380/CA12 5C380/CA44 5C380/CA46 5C380/CA49 5C380/CB23 5C380/CB27 5C380/CB31 5C380/CC02 5C380/CC26 5C380/CC27 5C380/CC28 5C380/CC33 5C380/CC34 5C380/CC45 5C380/CC52 5C380/CC54 5C380/CC61 5C380/CC62 5C380/CC63 5C380/CC77 5C380/CD012 5C380/CD024 5C380/CE20 5C380/DA02 5C380/DA06 5C380/DA11 5C380/EA01		
代理人(译)	森下Kenju		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

在矩阵型显示装置中，每个像素中的光学元件的发光亮度变化。用于显示装置的一个像素的等效电路100包括多个光学元件OLED20和OLED30。光学元件OLED20和OLED30分别由单独的驱动晶体管Tr20和Tr40驱动。当实际显示像素时，设置为使得向这些光学元件OLED20和OLED30提供基本相等值的亮度数据。

