

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2008-309910

(P2008-309910A)

(43) 公開日 平成20年12月25日(2008.12.25)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/30 (2006.01)	G09G 3/30 J	3K107
G09G 3/20 (2006.01)	G09G 3/20 622A	5C080
HO1L 51/50 (2006.01)	G09G 3/20 624B	
	G09G 3/20 623B	
	G09G 3/20 622B	

審査請求 未請求 請求項の数 6 O L (全 21 頁) 最終頁に続く

(21) 出願番号 特願2007-155892 (P2007-155892)
 (22) 出願日 平成19年6月13日 (2007.6.13)

(71) 出願人 000002185
 ソニー株式会社
 東京都港区港南1丁目7番1号
 (74) 代理人 100086298
 弁理士 船橋 國則
 (72) 発明者 三富 豊
 東京都港区港南1丁目7番1号 ソニー株式会社内
 (72) 発明者 富田 昌嗣
 東京都港区港南1丁目7番1号 ソニー一エムシーエス株式会社内
 (72) 発明者 内野 勝秀
 東京都港区港南1丁目7番1号 ソニー株式会社内

最終頁に続く

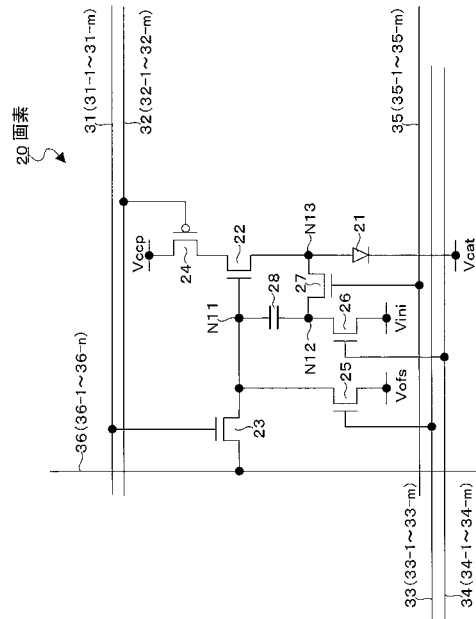
(54) 【発明の名称】 表示装置、表示装置の駆動方法および電子機器

(57) 【要約】

【課題】有機EL素子等の電気光学素子の発光/非発光を制御するスイッチングトランジスタにリークが発生した場合であっても、信号書込期間における当該リークに起因する発光輝度の低下を抑える。

【解決手段】画素20が接続ノードN12と接続ノードN13との間に接続されたスイッチングトランジスタ27を有し、当該スイッチングトランジスタ27を少なくとも信号書込期間に非導通状態にすることにより、スイッチングトランジスタ24のリークに起因する駆動トランジスタ22のゲート-ソース間電圧Vgsの減少を抑える。

【選択図】 図2



【特許請求の範囲】

【請求項 1】

電気光学素子と、映像信号を書き込む書き込みトランジスタと、前記書き込みトランジスタによって書き込まれた前記映像信号に基づいて前記電気光学素子を駆動する駆動トランジスタと、前記駆動トランジスタに対して直列に接続され、前記電気光学素子の発光/非発光を制御する第1のスイッチングトランジスタと、前記駆動トランジスタのゲート電極に一端が接続された保持容量と、前記保持容量の他端と前記駆動トランジスタのソース電極との間に接続された第2のスイッチングトランジスタとを含む画素が行列状に配置された画素アレイ部と、

前記書き込みトランジスタを画素行単位で駆動する第1の走査手段と、

10

前記第1の走査手段による走査に同期して、前記第1のスイッチングトランジスタを駆動する第2の走査手段と、

前記書き込みトランジスタによって前記映像信号が書き込まれてから同一画素行の信号書込期間が終了するまでの期間において前記第2のスイッチングトランジスタを非導通状態にし、それ以外の期間で導通状態にする第3の走査手段と

を備えたことを特徴とする表示装置。

【請求項 2】

前記保持容量の容量値は、前記電気光学素子の容量値よりも大きいことを特徴とする請求項1記載の表示装置。

【請求項 3】

前記書き込みトランジスタによる前記映像信号の書き込み期間の前に、前記駆動トランジスタのゲート電位およびソース電位をそれぞれ所定電位にした後、前記駆動トランジスタの閾値電圧を検出して前記保持容量に保持する動作が行われる

20

ことを特徴とする請求項1記載の表示装置。

【請求項 4】

前記信号書込期間では、同一画素行の複数の画素を単位として当該複数の画素に対して前記映像信号が順に書き込まれる

ことを特徴とする請求項1記載の表示装置。

【請求項 5】

電気光学素子と、映像信号を書き込む書き込みトランジスタと、前記書き込みトランジスタによって書き込まれた前記映像信号に基づいて前記電気光学素子を駆動する駆動トランジスタと、前記駆動トランジスタに対して直列に接続され、前記電気光学素子の発光/非発光を制御する第1のスイッチングトランジスタと、前記駆動トランジスタのゲート電極に一端が接続された保持容量と、前記保持容量の他端と前記駆動トランジスタのソース電極との間に接続された第2のスイッチングトランジスタとを含む画素が行列状に配置されてなる表示装置の駆動方法であって、

30

前記書き込みトランジスタによって前記映像信号が書き込まれてから同一画素行の信号書込期間が終了するまでの期間において前記第2のスイッチングトランジスタを非導通状態にし、それ以外の期間で導通状態にする

ことを特徴とする表示装置の駆動方法。

40

【請求項 6】

電気光学素子と、映像信号を書き込む書き込みトランジスタと、前記書き込みトランジスタによって書き込まれた前記映像信号に基づいて前記電気光学素子を駆動する駆動トランジスタと、前記駆動トランジスタに対して直列に接続され、前記電気光学素子の発光/非発光を制御する第1のスイッチングトランジスタと、前記駆動トランジスタのゲート電極に一端が接続された保持容量と、前記保持容量の他端と前記駆動トランジスタのソース電極との間に接続された第2のスイッチングトランジスタとを含む画素が行列状に配置された画素アレイ部と、

前記書き込みトランジスタを画素行単位で駆動する第1の走査手段と、

前記第1の走査手段による走査に同期して、前記第1のスイッチングトランジスタを駆

50

動する第2の走査手段と、

前記書き込みトランジスタによって前記映像信号が書き込まれてから同一画素行の信号書込期間が終了するまでの期間において前記第2のスイッチングトランジスタを非導通状態にし、それ以外の期間で導通状態にする第3の走査手段と

を備えた表示装置を有することを特徴とする電子機器。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、表示装置、表示装置の駆動方法および電子機器に関し、特に電気光学素子を含む画素が行列状（マトリクス状）に配置されてなる平面型（フラットパネル型）の表示装置、当該表示装置の駆動方法および当該表示装置を有する電子機器に関する。

10

【背景技術】

【0002】

近年、画像表示を行う表示装置の分野では、発光素子を含む画素（画素回路）が行列状に配置されてなる平面型の表示装置が急速に普及している。平面型の表示装置としては、画素の発光素子として、デバイスに流れる電流値に応じて発光輝度が増加するいわゆる電流駆動型の電気光学素子、例えば有機薄膜に電界をかけると発光する現象を利用した有機EL (Electro Luminescence) 素子を用いた有機EL表示装置が開発され、商品化が進められている。

【0003】

20

有機EL表示装置は次のような特長を持っている。すなわち、有機EL素子が10V以下の印加電圧で駆動できるために低消費電力であり、また自発光素子であることから、液晶セルを含む画素ごとに当該液晶セルにて光源（バックライト）からの光強度を制御することによって画像を表示する液晶表示装置に比べて、画像の視認性が高く、しかも液晶表示装置には必須なバックライト等の照明部材を必要としないために軽量化および薄型化が容易である。さらに、有機EL素子の応答速度が数 μ s程度と非常に高速であるために動画表示時の残像が発生しない。

【0004】

有機EL表示装置では、液晶表示装置と同様、その駆動方式として単純（パッシブ）マトリクス方式とアクティブマトリクス方式を採用することができる。ただし、単純マトリクス方式の表示装置は、構造が簡単であるものの、電気光学素子の発光期間が走査線（即ち、画素数）の増加によって減少するために、大型でかつ高精細な表示装置の実現が難しいなどの問題がある。

30

【0005】

そのため、近年、電気光学素子に流れる電流を、当該電気光学素子と同じ画素回路内に設けた能動素子、例えば絶縁ゲート型電界効果トランジスタ（一般には、TFET (Thin Film Transistor; 薄膜トランジスタ)）によって制御するアクティブマトリクス方式の表示装置の開発が盛んに行われている。アクティブマトリクス方式の表示装置は、電気光学素子が1フレームの期間に亘って発光を持続するために、大型でかつ高精細な表示装置の実現が容易である。

40

【0006】

ところで、一般的に、有機EL素子のI-V特性（電流-電圧特性）は、時間が経過すると劣化（いわゆる、経時劣化）することが知られている。有機EL素子を電流駆動するトランジスタ（以下、「駆動トランジスタ」と記述する）としてNチャネル型のTFETを用いた画素回路では、駆動トランジスタのソース側に有機EL素子が接続されることとなるために、有機EL素子のI-V特性が経時劣化すると、駆動トランジスタのゲート-ソース間電圧 V_{gs} が変化し、その結果、有機EL素子の発光輝度も変化する。

【0007】

このことについてより具体的に説明する。駆動トランジスタのソース電位は、当該駆動トランジスタと有機EL素子の動作点で決まる。そして、有機EL素子のI-V特性が劣

50

化すると、駆動トランジスタと有機EL素子の動作点が変わってしまうために、駆動トランジスタのゲートに同じ電圧を印加したとしても駆動トランジスタのソース電位が変化する。これにより、駆動トランジスタのソース-ゲート間電圧 V_{gs} が変化するために、当該駆動トランジスタに流れる電流値が変化する。その結果、有機EL素子に流れる電流値も変化するために、有機EL素子の発光輝度が変化するようになる。

【0008】

また、ポリシリコンTFTを用いた画素回路では、有機EL素子のI-V特性の経時劣化に加えて、駆動トランジスタの閾値電圧 V_{th} や、駆動トランジスタのチャネルを構成する半導体薄膜の移動度（以下、「駆動トランジスタの移動度」と記述する） μ が経時的に変化したり、製造プロセスのばらつきによって閾値電圧 V_{th} や移動度 μ が画素ごとに異なったりする（個々のトランジスタ特性にばらつきがある）。

10

【0009】

駆動トランジスタの閾値電圧 V_{th} や移動度 μ が画素ごとに異なると、画素ごとに駆動トランジスタに流れる電流値にばらつきが生じるために、駆動トランジスタのゲートに画素間で同じ電圧を印加しても、有機EL素子の発光輝度に画素間でばらつきが生じ、その結果、画面の均一性（ユニフォームティ）が損なわれる。

【0010】

そこで、有機EL素子のI-V特性が経時劣化したり、駆動トランジスタの閾値電圧 V_{th} や移動度 μ が経時変化したりしても、それらの影響を受けることなく、有機EL素子の発光輝度を一定に保つようにするために、有機EL素子の特性変動に対する補償機能、さらには駆動トランジスタの閾値電圧 V_{th} の変動に対する補正（以下、「閾値補正」と記述する）や、駆動トランジスタの移動度 μ の変動に対する補正（以下、「移動度補正」と記述する）の各補正機能を画素回路の各々に持たせる構成を採っている（例えば、特許文献1参照）。

20

【0011】

【特許文献1】特開2006-133542号公報

【0012】

このように、画素回路の各々に、有機EL素子の特性変動に対する補償機能および駆動トランジスタの閾値電圧 V_{th} や移動度 μ の変動に対する補正機能を持たせることで、有機EL素子のI-V特性が経時劣化したり、駆動トランジスタの閾値電圧 V_{th} や移動度 μ が経時変化したりしたとしても、それらの影響を受けることなく、有機EL素子の発光輝度を一定に保つことができる。

30

【発明の開示】

【発明が解決しようとする課題】

【0013】

ここで、ある画素において、駆動トランジスタに対して直列に接続され、有機EL素子の発光/非発光を制御するスイッチングトランジスタに、特性不良などによってリークが発生した場合について考える。

【0014】

信号書込期間において、書き込みトランジスタが映像信号をサンプリングすることによって駆動トランジスタのゲート電極に信号電圧が書き込まれ、当該信号電圧が駆動トランジスタのゲート-ソース間電圧 V_{gs} として保持された状態にあるときに、上記スイッチングトランジスタにリークがあり、電源から当該スイッチングトランジスタを介して駆動トランジスタに電流が流れると、駆動トランジスタのソースノードが充電されるため、駆動トランジスタのソース電位が上昇する（その詳細については後述する）。

40

【0015】

このように、信号書込期間において、スイッチングトランジスタのリークに起因して駆動トランジスタのソース電位が上昇すると、全画素における駆動トランジスタのゲート-ソース間電圧 V_{gs} が同じと仮定した場合、スイッチングトランジスタにリークが発生した画素の駆動トランジスタのゲート-ソース間電圧 V_{gs} が他画素よりも小さくなり、そ

50

れに伴って駆動トランジスタから有機EL素子に供給される駆動電流が減少するため、発光輝度が他画素よりも低下し、暗くなってしまう。

【0016】

そこで、本発明は、有機EL素子等の電気光学素子の発光/非発光を制御するスイッチングトランジスタにリークが発生した場合であっても、信号書込期間における当該リークに起因する発光輝度の低下を抑制可能な表示装置、表示装置の駆動方法および電子機器を提供することを目的とする。

【課題を解決するための手段】

【0017】

上記目的を達成するために、本発明は、電気光学素子と、映像信号を書き込む書き込みトランジスタと、前記書き込みトランジスタによって書き込まれた前記映像信号に基づいて前記電気光学素子を駆動する駆動トランジスタと、前記駆動トランジスタに対して直列に接続され、前記電気光学素子の発光/非発光を制御する第1のスイッチングトランジスタと、前記駆動トランジスタのゲート電極に一端が接続された保持容量と、前記保持容量の他端と前記駆動トランジスタのソース電極との間に接続された第2のスイッチングトランジスタとを含む画素が行列状に配置されてなる表示装置において、前記書き込みトランジスタによって前記映像信号が書き込まれてから同一画素行の信号書込期間が終了するまでの期間において前記第2のスイッチングトランジスタを非導通状態にし、それ以外の期間で導通状態にすることを特徴としている。

10

【0018】

上記構成の表示装置において、書き込みトランジスタによる信号書込期間に第1のスイッチングトランジスタにリークがあると、当該リークに起因して駆動トランジスタのソースノードが充電され、駆動トランジスタのソース電位が上昇する。しかし、第2のスイッチングトランジスタが非導通状態になり、保持容量の他端が駆動トランジスタのソースノードから電氣的に切り離されることで、保持容量の保持電圧は、信号書込期間におけるソース電位の上昇による影響として、スイッチングトランジスタが非導通状態になる時点までのソース電位の上昇分しか影響を受けない。

20

【0019】

そして、信号書込期間が終わり、第2のスイッチングトランジスタが導通状態になり、保持容量の他端が駆動トランジスタのソースノードと電氣的に接続される際に、信号書込期間においてリークによって上昇していた駆動トランジスタのソース電位が、保持容量に保持されていた電荷によって引き戻される。すなわち、信号書込期間において、第1のスイッチングトランジスタのリークに起因して駆動トランジスタのソース電位が上昇したとしても、第2のスイッチングトランジスタの作用により、信号書込期間の終了の際には当該ソース電位が信号書込期間に入る前の電位に近い電位に戻るため、駆動トランジスタのゲート-ソース間電圧のリークに起因する減少を最小限に抑えることができる。

30

【発明の効果】

【0020】

本発明によれば、信号書込期間において電気光学素子の発光/非発光を制御するスイッチングトランジスタにリークが発生した場合であっても、当該リークに起因する駆動トランジスタのゲート-ソース間電圧の減少分を小さくすることができるため、信号書込期間におけるリークに起因する発光輝度の低下を抑えることができる。

40

【発明を実施するための最良の形態】

【0021】

以下、本発明の実施の形態について図面を参照して詳細に説明する。

【0022】

図1は、本発明の一実施形態に係るアクティブマトリクス型表示装置の構成の概略を示すシステム構成図である。ここでは、一例として、デバイスに流れる電流値に応じて発光輝度が変化する電流駆動型の電気光学素子、例えば有機EL素子を画素の発光素子として用いたアクティブマトリクス型有機EL表示装置の場合を例に挙げて説明する。

50

【 0 0 2 3 】

図 1 に示すように、本実施形態に係る有機 E L 表示装置 1 0 は、画素 2 0 が行列状（マトリクス状）に 2 次元配置されてなる画素アレイ部 3 0 と、当該画素アレイ部 3 0 の周辺に配置され、各画素 2 0 を駆動する駆動部とを有する構成となっている。画素 2 0 を駆動する駆動部としては、例えば、書き込み走査回路 4 0、駆動走査回路 5 0、第一、第二、第三補正用走査回路 6 0、7 0、8 0 および水平駆動回路 9 0 が設けられている。

【 0 0 2 4 】

画素アレイ部 3 0 は、通常、ガラス基板等の透明絶縁基板上に形成され、平面型（フラット型）のパネル構造となっている。画素アレイ部 3 0 には、m 行 n 列の画素配列に対して、画素行ごとに走査線 3 1 - 1 ~ 3 1 - m と駆動線 3 2 - 1 ~ 3 2 - m と第一、第二、第三補正用走査線 3 3 - 1 ~ 3 3 - m、3 4 - 1 ~ 3 4 - m、3 5 - 1 ~ 3 5 - m がそれぞれ配線され、また画素列ごとに信号線（データ線）3 6 - 1 ~ 3 6 - n が配線されている。

10

【 0 0 2 5 】

画素アレイ部 3 0 の各画素 2 0 については、アモルファスシリコン T F T (Thin Film Transistor; 薄膜トランジスタ) または低温ポリシリコン T F T を用いて形成することができる。低温ポリシリコン T F T を用いる場合は、書き込み走査回路 4 0、駆動走査回路 5 0、第一、第二、第三補正用走査回路 6 0、7 0、8 0 および水平駆動回路 9 0 についても、画素アレイ部 3 0 を形成する表示パネル（基板）上に実装することができる。

20

【 0 0 2 6 】

書き込み走査回路 4 0 は、シフトレジスタ等によって構成され、画素アレイ部 3 0 の各画素 2 0 への映像信号の書き込みに際して、走査線 3 1 - 1 ~ 3 1 - m に対して順次書き込み信号（走査信号）W S 1 ~ W S m を供給して画素 2 0 を行単位で順番に走査（線順次走査）する。

【 0 0 2 7 】

駆動走査回路 5 0 は、シフトレジスタ等によって構成され、書き込み走査回路 4 0 による走査に同期し、画素 2 0 の発光駆動に際して、駆動線 3 2 - 1 ~ 3 2 - m に対して順次駆動信号 D S 1 ~ D S m を供給する。

【 0 0 2 8 】

第一、第二、第三補正用走査回路 6 0、7 0、8 0 は、シフトレジスタ等によって構成され、後述する補正動作を実行する際に、第一、第二、第三補正用走査線 3 3 - 1 ~ 3 3 - m、3 4 - 1 ~ 3 4 - m、3 5 - 1 ~ 3 5 - m に対して第一、第二、第三補正用走査信号 A Z 1 1 ~ A Z 1 m、A Z 2 1 ~ A Z 2 m、T S 1 ~ T S m を適宜供給する。

30

【 0 0 2 9 】

水平駆動回路 9 0 は、輝度情報に応じた映像信号の信号電圧 V s i g（以下、単に「信号電圧 V s i g」と記述する場合もある）を、書き込み走査回路 4 0 による走査に同期して信号線 3 6 - 1 ~ 3 6 - n に供給する。この水平駆動回路 9 0 は、例えば、信号電圧 V s i g を行（ライン）単位で書き込む線順次書き込みの駆動形態を採っている。

【 0 0 3 0 】

（画素回路）

図 2 は、画素（画素回路）2 0 の具体的な構成例を示す回路図である。

40

【 0 0 3 1 】

図 2 に示すように、画素 2 0 は、デバイスに流れる電流値に応じて発光輝度が変化する電流駆動型の電気光学素子、例えば有機 E L 素子 2 1 を発光素子として有し、当該有機 E L 素子 2 1 に加えて、駆動トランジスタ 2 2、書き込み（サンプリング）トランジスタ 2 3、スイッチングトランジスタ 2 4 ~ 2 7 および保持容量 2 8 を構成素子として有する画素構成、即ち 6 つのトランジスタ（T r）と 1 つの容量素子（C）からなる 6 T r / 1 C の画素構成となっている。

【 0 0 3 2 】

かかる構成の画素 2 0 においては、駆動トランジスタ 2 2、書き込みトランジスタ 2 3

50

およびスイッチングトランジスタ25, 26, 27としてNチャネル型のTFTが用いられ、スイッチングトランジスタ24としてPチャネル型のTFTが用いられている。ただし、ここでの駆動トランジスタ22、書き込みトランジスタ23およびスイッチングトランジスタ24~27の導電型の組み合わせは一例に過ぎず、これらの組み合わせに限られるものではない。

【0033】

有機EL素子21は、カソード電極が第1の電源電位Vcat(ここでは、接地電位GND)に接続されている。駆動トランジスタ22は、有機EL素子21を電流駆動するための能動素子であり、ソース電極が有機EL素子21のアノード電極に接続されてソースフォロア回路を形成している。

10

【0034】

書き込みトランジスタ23は、一方の電極(ソース電極/ドレイン電極)が信号線36(36-1~36-n)に接続され、他方の電極(ドレイン電極/ソース電極)が駆動トランジスタ22のゲート電極に接続され、ゲート電極が走査線31(31-1~31-m)に接続されている。

【0035】

スイッチングトランジスタ24は、ソース電極が第2の電源電位Vcp(ここでは、正の電源電位)に接続され、ドレイン電極が駆動トランジスタ22のドレイン電極に接続され、ゲート電極が駆動線32(32-1~32-m)に接続されている。

20

【0036】

スイッチングトランジスタ25は、ドレイン電極が書き込みトランジスタ23の他方の電極(駆動トランジスタ22のゲート電極)に接続され、ソース電極が第3の電源電位Vofsに接続され、ゲート電極が第一補正用走査線33(33-1~33-m)に接続されている。

【0037】

保持容量28は、一端が駆動トランジスタ22のゲート電極と書き込みトランジスタ23のドレイン電極との接続ノードN11に接続されている。スイッチングトランジスタ26は、ドレイン電極が保持容量28の他端に、ソース電極が第4の電源電位Vini(ここでは、負の電源電位)に接続され、ゲート電極が第二補正用走査線34(34-1~34-m)に接続されている。

30

【0038】

スイッチングトランジスタ27は、一方の電極(ドレイン電極/ソース電極)が保持容量28の他端とスイッチングトランジスタ26のドレイン電極との接続ノードn12に接続され、他方の電極(ソース電極/ドレイン電極)が駆動トランジスタ22のソース電極と有機EL素子21のアノード電極との接続ノードN13に接続され、ゲート電極が第三補正用走査線35(35-1~35-m)に接続されている。

【0039】

上述した接続関係にて各構成素子が接続されてなる画素20において、各構成素子は次のような作用をなす。

【0040】

書き込みトランジスタ23は、導通(ON)状態となることにより、信号線36を通して供給される映像信号の信号電圧Vsigをサンプリングして画素20内に書き込む。書き込みトランジスタ23によって書き込まれた信号電圧Vsigは、駆動トランジスタ22のゲート電極に印加されるとともに保持容量28に保持される。

40

【0041】

駆動トランジスタ22は、スイッチングトランジスタ24が導通状態にあるときに、第2の電源電位Vcpから電流の供給を受けて、保持容量28に保持された信号電圧Vsigの電圧値に応じた電流値の駆動電流を有機EL素子21に供給することによって当該有機EL素子21を駆動する(電流駆動)。

【0042】

50

駆動トランジスタ 22 は、飽和領域で動作するように設計されているために定電流源として動作する。その結果、有機 EL 素子 21 には、駆動トランジスタ 22 から次式 (1) で与えられる一定のドレイン - ソース間電流 I_{ds} が供給される。

$$I_{ds} = (1/2) \cdot \mu (W/L) C_{ox} (V_{gs} - V_{th})^2 \dots \dots (1)$$

【0043】

ここに、 V_{th} は駆動トランジスタ 22 の閾値電圧、 μ は駆動トランジスタ 22 のチャネルを構成する半導体薄膜の移動度 (以下、単に「駆動トランジスタ 22 の移動度」と記述する)、 W はチャネル幅、 L はチャネル長、 C_{ox} は単位面積当たりのゲート容量、 V_{gs} はソース電位を基準としてゲートに印加されるゲート - ソース間電圧である。

【0044】

スイッチングトランジスタ 24 は導通状態になることにより、電源電位 V_{ccp} から駆動トランジスタ 22 に電流を供給する。すなわち、スイッチングトランジスタ 24 は、駆動トランジスタ 22 への電流の供給を制御することにより、有機 EL 素子 21 の発光 / 非発光の期間を制御し、デューティ (Duty) 駆動を行う。

【0045】

スイッチングトランジスタ 25, 26 は適宜導通状態になることで、有機 EL 素子 21 の電流駆動に先立って駆動トランジスタ 22 の閾値電圧 V_{th} を検知し、その影響をキャンセルするために当該検知した閾値電圧 V_{th} を保持容量 28 にあらかじめ保持する。保持容量 28 は、表示期間に亘って駆動トランジスタ 22 のゲート - ソース間の電位差を保持する。

【0046】

スイッチングトランジスタ 27 は、映像信号の信号電圧 V_{sig} が書き込まれてから、同一画素行の信号書込期間が終了するまでの期間において接続ノード N12 と接続ノード N13 との間を電氣的に切り離すことにより、スイッチングトランジスタ 24 にリークが発生した場合であっても、当該リークに起因する発光輝度の低下を抑える作用をなす。

【0047】

画素 20 では、正常な動作を保証するための条件として、第 4 の電源電位 V_{ini} は、第 3 の電源電位 V_{ofs} から駆動トランジスタ 22 の閾値電圧 V_{th} を差し引いた電位よりも低くなるように設定されている。すなわち、 $V_{ini} < V_{ofs} - V_{th}$ のレベル関係となっている。

【0048】

また、有機 EL 素子 21 のカソード電位 V_{cat} (ここでは、接地電位 GND) に有機 EL 素子 21 の閾値電圧 V_{thel} を加えたレベルは、第 3 の電源電位 V_{ofs} から駆動トランジスタ 22 の閾値電圧 V_{th} を差し引いたレベルよりも高くなるように設定されている。すなわち、 $V_{cat} + V_{thel} > V_{ofs} - V_{th}$ ($> V_{ini}$) のレベル関係となっている。

【0049】

(画素構造)

図 3 は、画素 20 の断面構造の一例を示す断面図である。図 3 に示すように、画素 20 は、駆動トランジスタ 22、書き込みトランジスタ 23 等の画素回路が形成されたガラス基板 201 上に絶縁膜 202、絶縁平坦化膜 203 およびウインド絶縁膜 204 が順に形成され、当該ウインド絶縁膜 204 の凹部 204A に有機 EL 素子 21 が設けられた構成となっている。

【0050】

有機 EL 素子 21 は、上記ウインド絶縁膜 204 の凹部 204A の底部に形成された金属等からなるアノード電極 205 と、当該アノード電極 205 上に形成された有機層 (電子輸送層、発光層、ホール輸送層 / ホール注入層) 206 と、当該有機層 206 上に全画素共通に形成された透明導電膜等からなるカソード電極 207 とから構成されている。

【0051】

この有機 EL 素子 21 において、有機層 206 は、アノード電極 205 上にホール輸送

10

20

30

40

50

層/ホール注入層 2061、発光層 2062、電子輸送層 2063 および電子注入層（図示せず）が順次堆積されることによって形成される。そして、図 2 の駆動トランジスタ 22 による電流駆動の下に、駆動トランジスタ 22 からアノード電極 205 を通して有機層 206 に電流が流れることで、当該有機層 206 内の発光層 2062 において電子と正孔が再結合する際に発光するようになっている。

【0052】

図 3 に示すように、画素回路が形成されたガラス基板 201 上に、絶縁膜 202、絶縁平坦化膜 203 およびウインド絶縁膜 204 を介して有機 EL 素子 21 が画素単位で形成された後は、パッシベーション膜 208 を介して封止基板 209 が接着剤 210 によって接合され、当該封止基板 209 によって有機 EL 素子 21 が封止されることにより、表示パネルが形成される。

10

【0053】

以上説明した画素 20 の構成において、本実施形態では、接続ノード N12（保持容量 28 の他端）と接続ノード N13（駆動トランジスタ 22 のソース電極/有機 EL 素子 21 のアノード電極）との間に接続されたスイッチングトランジスタ 27 を有する点を特徴としている。因みに、特許文献 1 記載の従来技術に係る画素構成においては、接続ノード N12 と接続ノード N13 とが電氣的に接続された構成となっている。

【0054】

[基本的な回路動作の説明]

ここで、先ず、図 4 に示すように、スイッチングトランジスタ 27 を持たず、保持容量 28 の他端と駆動トランジスタ 22 のソース電極/有機 EL 素子 21 のアノード電極とが電氣的に接続された状態にある従来技術に係る画素 20 を有するアクティブマトリクス型有機 EL 表示装置における基本的な回路動作について、図 5 のタイミング波形図を用いて説明する。

20

【0055】

図 5 には、ある画素行の各画素 20 を駆動する際に、書き込み走査回路 40 から画素 20 に与えられる書き込み信号 WS（WS1～WSm）、駆動走査回路 50 から画素 20 に与えられる駆動信号 DS（DS1～DSm）および第一、第二補正用走査回路 60、70 から画素 20 に与えられる第一、第二補正用走査信号 AZ1（AZ11～AZ1m）、AZ2（AZ21～AZ2m）のタイミング関係、ならびに駆動トランジスタ 22 のゲート電位 Vg およびソース電位 Vs の変化をそれぞれ示している。

30

【0056】

ここで、書き込みトランジスタ 23 およびスイッチングトランジスタ 25、26 が N チャンネル型であるために、書き込み信号 WS および第一、第二補正用走査信号 AZ1、AZ2 については、高レベル（本例では、電源電位 Vccp；以下、「“H”レベル」と記述する）の状態をアクティブ状態とし、低レベル（本例では、電源電位 Vcat（GND）；以下、「“L”レベル」と記述する）の状態を非アクティブ状態とする。また、スイッチングトランジスタ 24 が P チャンネル型であるために、駆動信号 DS については、“L”レベルの状態をアクティブ状態とし、“H”レベルの状態を非アクティブ状態とする。

40

【0057】

時刻 t1 で駆動信号 DS が“L”レベルから“H”レベルに遷移し、スイッチングトランジスタ 24 が非導通（OFF）になった状態で、時刻 t2 で第二補正用走査信号 AZ2 が“L”レベルから“H”レベルに遷移し、スイッチングトランジスタ 26 が導通状態になることにより、駆動トランジスタ 22 のソース電極にはスイッチングトランジスタ 26 を介して電源電位 Vini が印加される。

【0058】

このとき、先述したように、 $Vini < Vcat + Vthel$ のレベル関係にあるために、有機 EL 素子 21 は逆バイアス状態となる。したがって、有機 EL 素子 21 には電流が流れず、非発光状態にある。

【0059】

50

次に、時刻 t_3 で第一補正用走査信号 AZ_1 が “ L ” レベルから “ H ” レベルに遷移し、スイッチングトランジスタ 25 が導通状態になることにより、駆動トランジスタ 22 のゲート電極にはスイッチングトランジスタ 25 を介して電源電位 V_{ofs} が印加される。このとき、駆動トランジスタ 22 のゲート - ソース間電圧 V_{gs} は、 $V_{ofs} - V_{ini}$ という値をとる。ここで、先述したように、 $V_{ofs} - V_{ini} > V_{th}$ のレベル関係を満たしている。

【 0060 】

(閾値補正期間)

次に、時刻 t_4 で第二補正用走査信号 AZ_2 が “ H ” レベルから “ L ” レベルに遷移し、スイッチングトランジスタ 26 が非導通状態になり、その後、時刻 t_5 で駆動信号 DS が “ H ” レベルから “ L ” レベルに遷移し、スイッチングトランジスタ 24 が導通状態になることにより、駆動トランジスタ 22 にはそのゲート - ソース間電圧 V_{gs} に応じた電流が流れる。

【 0061 】

このとき、駆動トランジスタ 22 のソース電位 V_s よりも有機 EL 素子 21 のカソード電位 V_{cat} が高く、有機 EL 素子 21 が逆バイアス状態にあり、駆動トランジスタ 22 から流れる電流がノード N_{13} ノード N_{12} 保持容量 28 ノード N_{11} スwitchングトランジスタ 25 電源電位 V_{ofs} の経路で流れるために、当該電流に応じた電荷が保持容量 28 に充電される。また、保持容量 28 の充電に伴って駆動トランジスタ 22 のソース電位 V_s が電源電位 V_{ini} から時間の経過とともに徐々に上昇する。

【 0062 】

そして、一定時間が経過し、駆動トランジスタ 22 のゲート - ソース間電圧 V_{gs} が当該駆動トランジスタ 22 の閾値電圧 V_{th} と等しくなったところで、駆動トランジスタ 22 がカットオフする。これにより、駆動トランジスタ 22 に電流が流れなくなるために、駆動トランジスタ 22 のゲート - ソース間電圧 V_{gs} 、即ち閾値電圧 V_{th} が閾値補正用の電位として保持容量 28 に保持される。

【 0063 】

その後、時刻 t_6 で駆動信号 DS が “ L ” レベルから “ H ” レベルに遷移し、スイッチングトランジスタ 24 が非導通状態になる。この時刻 t_5 から時刻 t_6 までの期間が駆動トランジスタ 22 の閾値電圧 V_{th} を検出して保持容量 28 に保持する期間である。ここでは、便宜上、この一定期間 $t_5 - t_6$ を閾値補正期間と呼ぶこととする。その後、時刻 t_7 で第一補正用走査信号 AZ_1 が “ H ” レベルから “ L ” レベルに遷移し、スイッチングトランジスタ 25 が非導通状態になる。

【 0064 】

(信号書込期間)

続いて、時刻 t_8 で書き込み信号 WS が “ L ” レベルから “ H ” レベルに遷移し、書き込みトランジスタ 23 が導通状態になることにより、当該書き込みトランジスタ 23 によって映像信号の信号電圧 V_{sig} がサンプリングされ、画素内に書き込まれるために、駆動トランジスタ 22 のゲート電位 V_g が信号電圧 V_{sig} になる。この信号電圧 V_{sig} は保持容量 28 に保持される。

【 0065 】

このとき、駆動トランジスタ 22 のソース電位 V_s は、書き込みトランジスタ 23 によるサンプリング時の駆動トランジスタ 22 のゲート電位 V_g の振幅に対して、保持容量 28 と有機 EL 素子 21 との容量カップリングによって上昇する。

【 0066 】

ここで、保持容量 28 の容量値を C_{cs} 、有機 EL 素子 21 の容量値を C_{oled} 、駆動トランジスタ 22 のゲート電位 V_g の上昇分を ΔV_g とすると、駆動トランジスタ 22 のソース電位 V_s の上昇分 ΔV_s は、次式 (2) で与えられる。

$$V_s = V_g \times \{ C_{cs} / (C_{oled} + C_{cs}) \} \dots \dots (2)$$

【 0067 】

10

20

30

40

50

また、書き込みトランジスタ 23 によるサンプリングによって書き込まれた信号電圧 V_{sig} は、保持容量 28 に保持されている閾値電圧 V_{th} に足し込まれる形で当該保持容量 28 に保持される。このとき、保持容量 28 の保持電圧は、 $V_{sig} - V_{ofs} + V_{th}$ となる。ここで、理解を容易にするために、 $V_{ofs} = 0V$ とすると、ゲート - ソース間電圧 V_{gs} は、 $V_{sig} + V_{th}$ となる。

【0068】

このように、保持容量 28 にあらかじめ閾値電圧 V_{th} を保持しておくことで、駆動トランジスタ 22 の閾値電圧 V_{th} の画素ごとのばらつきや経時変化を補正することが可能になる。すなわち、信号電圧 V_{sig} による駆動トランジスタ 22 の駆動の際に、当該駆動トランジスタ 22 の閾値電圧 V_{th} が保持容量 28 に保持した閾値電圧 V_{th} と相殺される、換言すれば、閾値電圧 V_{th} の補正が行われる。

10

【0069】

この閾値電圧 V_{th} の補正動作により、画素ごとに閾値電圧 V_{th} にばらつきや経時変化があったとしても、駆動トランジスタ 22 による有機 EL 素子 21 の駆動に対する閾値電圧 V_{th} の影響をキャンセルすることができる。その結果、閾値電圧 V_{th} の画素ごとのばらつきや経時変化の影響を受けることなく、有機 EL 素子 21 の発光輝度を一定に保つことができる。

【0070】

(移動度補正期間)

その後、書き込みトランジスタ 23 が導通したまま、時刻 t_9 で駆動信号 DS が “H” レベルから “L” レベルに遷移し、スイッチングトランジスタ 24 が導通状態になることで、電源電位 V_{ccp} から駆動トランジスタ 22 への電流供給が開始される。ここで、 $V_{ofs} - V_{th} < V_{thel}$ と設定しておくことにより、有機 EL 素子 21 が逆バイアス状態におかれる。

20

【0071】

有機 EL 素子 21 が逆バイアス状態にあることで、当該有機 EL 素子 21 はダイオード特性ではなく単純な容量特性を示すようになる。したがって、駆動トランジスタ 22 に流れるドレイン - ソース間電流 I_{ds} は、保持容量 28 の容量値 C_{cs} と有機 EL 素子 21 の容量成分の容量値 C_{oled} とを合成した容量 $C (= C_{cs} + C_{oled})$ に書き込まれていく。この書き込みにより、駆動トランジスタ 22 のソース電位 V_s が上昇する。

30

【0072】

駆動トランジスタ 22 のソース電位 V_s の上昇分 ΔV_s は、保持容量 28 に保持されたゲート - ソース間電圧 V_{gs} から差し引かれるように、換言すれば、保持容量 28 の充電電荷を放電するように作用することになるので、負帰還をかけられたことになる。すなわち、駆動トランジスタ 22 のソース電位 V_s の上昇分 ΔV_s は負帰還の帰還量となる。このとき、駆動トランジスタ 22 のゲート - ソース間電圧 V_{gs} は、 $V_{sig} - V_s + V_{th}$ となる。

【0073】

このように、駆動トランジスタ 22 に流れる電流 (ドレイン - ソース間電流 I_{ds}) を当該駆動トランジスタ 22 のゲート入力 (ゲート - ソース間の電位差) に負帰還することで、各画素 20 における駆動トランジスタ 22 のドレイン - ソース間電流 I_{ds} の移動度 μ に対する依存性を打ち消す、即ち駆動トランジスタ 22 の移動度 μ の画素ごとのばらつきを補正することが可能になる。

40

【0074】

図 5 において、書き込み信号 WS のアクティブ期間 (“H” レベル期間) と駆動信号 DS のアクティブ期間 (“L” レベル期間) とがオーバーラップする期間 ($t_9 - t_{10}$ の期間)、即ち書き込みトランジスタ 23 とスイッチングトランジスタ 24 とが共に導通状態となるオーバーラップ期間 T を移動度補正期間とする。

【0075】

ここで、移動度 μ が相対的に高い駆動トランジスタと移動度 μ が相対的に低い駆動トラ

50

ンジスタとを考えた場合、この移動度補正期間 T に移動度 μ が高い駆動トランジスタは、移動度 μ が低い駆動トランジスタに対してソース電位 V_s が大きく上昇する。また、ソース電位 V_s が大きく上昇するほど、駆動トランジスタ 22 のゲート - ソース間電圧 V_{gs} が小さくなり、電流が流れにくくなる。

【0076】

つまり、移動度補正期間 T を調整することで、移動度 μ の違う駆動トランジスタ 22 で同じドレイン・ソース間電流 I_{ds} を流すことができる。この移動度補正期間 T で決めた駆動トランジスタ 22 のゲート - ソース間電圧 V_{gs} を保持容量 28 で維持して、当該ゲート - ソース間電圧 V_{gs} に応じた電流 (ドレイン - ソース間電流 I_{ds}) を駆動トランジスタ 22 が有機 EL 素子 21 に流すことによって当該有機 EL 素子 21 が発光する。

10

【0077】

(発光期間)

時刻 t_{10} で書き込み信号 W_S が “L” レベルになり、書き込みトランジスタ 23 が非導通状態になることにより、移動度補正期間 T が終了し、発光期間に入る。この発光期間では、駆動トランジスタ 22 のソース電位 V_s は、有機 EL 素子 21 の駆動電圧まで上昇する。また、駆動トランジスタ 22 のゲート電極が信号線 36 (36-1 ~ 36-n) から切り離されてフローティング状態にあるために、保持容量 28 によるブートストラップ動作により、ソース電位 V_s の上昇によってゲート電位 V_g もソース電位 V_s に連動して上昇する。

【0078】

20

このとき、駆動トランジスタ 22 のゲート電極の寄生容量を C_g とすると、ゲート電位 V_g の上昇分 ΔV_g は次式 (3) で表される。

$$V_g = V_s \times \{ C_{cs} / (C_{cs} + C_g) \} \quad \dots \dots (3)$$

その間、保持容量 28 に保持されたゲート - ソース間電圧 V_{gs} は、 $V_{sig} - V_s + V_{th}$ の値を維持する。

【0079】

そして、駆動トランジスタ 22 のソース電位 V_s の上昇に伴って、有機 EL 素子 21 の逆バイアス状態が解消され、順バイアス状態になると、駆動トランジスタ 22 から有機 EL 素子 21 に対して先述した式 (1) で与えられる一定のドレイン - ソース間電流 I_{ds} が供給されるために、有機 EL 素子 21 は実際に発光を開始する。

30

【0080】

このときのドレイン - ソース間電流 I_{ds} 対ゲート - ソース間電圧 V_{gs} の関係は、先述した式 (1) の V_{gs} に $V_{sig} - V_s + V_{th}$ を代入することで、次式 (4) で与えられる。

$$\begin{aligned} I_{ds} &= k \mu (V_{gs} - V_{th})^2 \\ &= k \mu (V_{sig} - V_s)^2 \quad \dots \dots (4) \end{aligned}$$

上記の式 (4) において、 $k = (1/2) (W/L) C_{ox}$ である。

【0081】

この式 (4) から明らかなように、駆動トランジスタ 22 の閾値電圧 V_{th} の項がキャンセルされており、駆動トランジスタ 22 から有機 EL 素子 21 に供給されるドレイン - ソース間電流 I_{ds} は、駆動トランジスタ 22 の閾値電圧 V_{th} に依存しないことが分かる。基本的に、駆動トランジスタ 22 のドレイン - ソース間電流 I_{ds} は、映像信号の信号電圧 V_{sig} によって決まる。換言すると、有機 EL 素子 21 は、駆動トランジスタ 22 の閾値電圧 V_{th} の画素ごとのばらつきや経時変化の影響を受けることなく、映像信号の信号電圧 V_{sig} に応じた輝度で発光する。

40

【0082】

このように、映像信号の信号電圧 V_{sig} が書き込まれる前に駆動トランジスタ 22 の閾値電圧 V_{th} をあらかじめ保持容量 28 に保持しておくことで、駆動トランジスタ 22 の閾値電圧 V_{th} をキャンセル (補正) し、当該閾値電圧 V_{th} の画素ごとのばらつきや経時変化の影響を受けない一定のドレイン - ソース間電流 I_{ds} を有機 EL 素子 21 に流

50

すことができるために、高画質の表示画像を得ることができる（駆動トランジスタ 22 の V_{th} 変動に対する補償機能）。

【0083】

また、上記の式（4）から明らかなように、映像信号の信号電圧 V_{sig} は、ドレイン - ソース間電流 I_{ds} の駆動トランジスタ 22 のゲート入力への負帰還によって帰還量 V_s で補正されている。この帰還量 V_s は、式（4）の係数部に位置する移動度 μ の効果を打ち消すように作用する。

【0084】

したがって、ドレイン - ソース間電流 I_{ds} は、実質的に、映像信号の信号電圧 V_{sig} のみに依存することになる。すなわち、有機 EL 素子 21 は、駆動トランジスタ 22 の閾値電圧 V_{th} のみならず、駆動トランジスタ 22 の移動度 μ の画素ごとのばらつきや経時変化の影響を受けることなく、信号電圧 V_{sig} に応じた輝度で発光する。その結果、スジや輝度ムラのない均一な画質を得ることができる。

【0085】

このように、移動度補正期間 $T(t_9 - t_{10})$ において、ドレイン - ソース間電流 I_{ds} を駆動トランジスタ 22 のゲート入力へ負帰還し、その帰還量 V_s によって信号電圧 V_{sig} を補正することで、駆動トランジスタ 22 のドレイン - ソース間電流 I_{ds} の移動度 μ に対する依存性を打ち消し、信号電圧 V_{sig} のみに依存するドレイン - ソース間電流 I_{ds} を有機 EL 素子 21 に流すことができるため、駆動トランジスタ 22 の移動度 μ の画素ごとのばらつきや経時変化に起因するスジや輝度ムラのない均一な画質の表示画像を得ることができる（駆動トランジスタ 22 の移動度 μ に対する補償機能）。

【0086】

ここで、電流駆動型の電気光学素子である有機 EL 素子 21 を含む画素 20 が行列状に配置されてなる有機 EL 表示装置 10 においては、有機 EL 素子 21 の発光時間が長くなると、当該有機 EL 素子 21 の $I - V$ 特性が変化してしまう。それがために、有機 EL 素子 21 のアノード電極と駆動トランジスタ 22 のソースとの接続ノード N_{13} の電位も変化する。

【0087】

これに対して、上記構成のアクティブマトリクス型有機 EL 表示装置 10 では、駆動トランジスタ 22 のゲート - ソース間電圧 V_{gs} が一定値に保たれているために、有機 EL 素子 21 に流れる電流は変化しない。したがって、有機 EL 素子 21 の $I - V$ 特性が劣化したとしても、一定のドレイン - ソース間電流 I_{ds} が有機 EL 素子 21 に流れ続けるために、有機 EL 素子 21 の発光輝度の変化を抑制することができる（有機 EL 素子 21 の特性変動に対する補償機能）。

【0088】

[スイッチングトランジスタのリークに伴う問題点]

ところで、先述したように、信号書込期間 ($t_8 - t_9$) において、書き込みトランジスタ 23 による書込みによって駆動トランジスタ 22 のゲート電極に信号電圧 V_{sig} が書き込まれ、当該信号電圧 V_{sig} が駆動トランジスタ 22 のゲート - ソース間電圧 V_{gs} として保持容量 28 に保持された状態にあるときに、特性不良などによってスイッチングトランジスタ 24 にリークが発生すると、発光輝度が低下するという問題が発生する。以下に、その理由の詳細について説明する。

【0089】

映像信号の信号電圧 V_{sig} の書き込みにはある程度の時間が必要になる。特に、映像信号の信号電圧 V_{sig} を書き込む駆動方式の一種である、セクタ駆動方式（時分割駆動方式）では、同一画素行の信号書込期間内に R（赤）、G（緑）、B（青）のそれぞれの信号電圧 V_{sigR} 、 V_{sigG} 、 V_{sigB} を書き込む必要があるため、信号電圧の書き込みに時間を要する。

【0090】

ここで、セクタ駆動方式は、表示パネル上の信号線 $36 - 1 \sim 36 - n$ を、パネル外

10

20

30

40

50

のドライバIC（図示せず）の1つの出力に対して複数本を単位（組）として割り当て、この複数本の信号線を時分割にて順次選択する一方、その選択した信号線に対してドライバICの各出力ごとに時系列で出力される映像信号の信号電圧 V_{sig} を時分割で振り分けて供給する駆動方式である。

【0091】

より具体的には、セクタ駆動方式は、ドライバICの出力と表示パネル上の信号線 $36-1 \sim 36-n$ との関係をもつて設定し、ドライバICの1つの出力に対して割り当てられた x 本の信号線を x 時分割にて選択して駆動するという駆動方式である。

【0092】

具体的な例としては、上述したように $x = 3$ とし、ドライバICから時系列で出力される映像信号を R, G, B の3色の繰返しとすることが考えられる。このセクタ駆動方式を採用することにより、ドライバICの出力数および当該ドライバICと表示パネルとの間の配線数を、信号線の本数の $1/x$ に削減可能になる。

【0093】

信号書込期間においてスイッチングトランジスタ24にリークがあると、当該リークに起因して電源電位 V_{ccp} からスイッチングトランジスタ24を介して駆動トランジスタ22に電流が流れ、当該電流によって駆動トランジスタ22のソースノード（接続ノード $N13$ ）が充電されるため、図5に破線で示すように、駆動トランジスタ22のソース電位 V_s が上昇する。

【0094】

このとき、例えばセクタ駆動方式の場合のように、 R, G, B のそれぞれの信号電圧 $V_{sigR}, V_{sigG}, V_{sigB}$ を書き込む信号書込期間、即ち同一画素行の信号書込期間が長いほど駆動トランジスタ22のソース電位 V_s は、駆動トランジスタ22のゲート電位 V_g より閾値電圧 V_{th} だけ低い電位（ $V_g - V_{th}$ ）まで上昇してしまう。

【0095】

すると、全画素における駆動トランジスタ22のゲート-ソース間電圧 V_{gs} が同じと仮定した場合、スイッチングトランジスタ24にリークが発生した画素の駆動トランジスタ22のゲート-ソース間電圧 V_{gs} が他画素のゲート-ソース間電圧 V_{gs} よりも、ソース電位 V_s の上昇分だけ小さくなる。これにより、駆動トランジスタ22から有機EL素子21に供給される駆動電流が減少するため、発光輝度が他画素よりも低下し、暗くなってしまい、という問題が発生する。

【0096】

[本実施形態の作用効果]

これに対して、本実施形態に係る有機EL表示装置10は、図2に示すように、画素20が接続ノード $N12$ と接続ノード $N13$ との間に接続されたスイッチングトランジスタ27を有し、第三補正用走査回路30（図1参照）によって映像信号の信号電圧 V_{sig} が書き込まれてから、同一画素行の信号書込期間が終了するまでの期間においてスイッチングトランジスタ27を非導通状態にする駆動を行う構成を採っている。

【0097】

かかる構成を採ることにより、スイッチングトランジスタ27による作用によってスイッチングトランジスタ24のリークに起因する発光輝度の低下を抑えることができる。ここで、保持容量28の容量値 C_{cs} については、有機EL素子21の容量値 C_{oled} よりも大きく、好ましくは十分に大きく設定することとする。

【0098】

以下に、スイッチングトランジスタ27の作用について、図6のタイミング波形図を用いてより具体的に説明する。

【0099】

スイッチングトランジスタ27は、第三補正用走査回路30から出力される第三補正用走査信号 TS （ $TS1 \sim TS_m$ ）によって導通/非導通の駆動が行われる。図6のタイミ

10

20

30

40

50

ング波形図に示すように、第三補正用走査信号TSは、信号書込期間の開始時刻 t_{8a} 後の時刻 t_{8b} から信号書込期間の終了時刻 t_9 までの期間において“L”レベル（非アクティブ）となり、それ以外の期間は“H”レベル（アクティブ）となる。

【0100】

ここで、時刻 t_{8b} については、信号書込期間の開始時刻 t_{8a} から映像信号の信号電圧 V_{sig} を十分に書き込むのに要する時間が経過した時刻とする。

【0101】

信号書込期間に入り、映像信号の信号電圧 V_{sig} が書き込まれることで、保持容量28の保持電圧は、閾値補正期間で保持した駆動トランジスタ22の閾値電圧 V_{th} に信号電圧 V_{sig} が加えられた電圧（ $V_{sig} + V_{th}$ ）となる。

10

【0102】

そして、映像信号の信号電圧 V_{sig} が十分に書き込まれた時刻 t_{8b} で第三補正用走査信号TSが“L”レベルになることにより、スイッチングトランジスタ27が非導通状態になるため、保持容量28の他端が駆動トランジスタ22のソースノード（接続ノードN13）から電氣的に切り離される。

【0103】

ここで、信号書込期間においてスイッチングトランジスタ24にリークがある場合、先述したように、当該リークに起因して駆動トランジスタ22に電流が流れ、当該電流によって駆動トランジスタ22のソースノードが充電されるため、駆動トランジスタ22のソース電位 V_s が上昇する。

20

【0104】

しかし、スイッチングトランジスタ27によって保持容量28の他端が駆動トランジスタ22のソースノードから電氣的に切り離されることで、保持容量28の保持電圧（ $V_{sig} + V_{th}$ ）は、信号書込期間におけるソース電位 V_s の上昇による影響として、スイッチングトランジスタ27が非導通状態になる時刻 t_{8b} までのソース電位 V_s の上昇分しか影響を受けない。

【0105】

ここで、時刻 t_{8a} から時刻 t_{8b} までのソース電位 V_s の上昇分を V とすると、時刻 t_{8b} での保持容量28の保持電圧は、 $V_{sig} + V_{th} - V$ となる。そして、この保持電圧（ $V_{sig} + V_{th} - V$ ）をスイッチングトランジスタ27が非導通状態にある期間保持容量28は保持し続ける。

30

【0106】

そして、時刻 t_9 でスイッチングトランジスタ27が導通状態になり、保持容量28の他端が駆動トランジスタ22のソースノードと電氣的に接続される際に、信号書込期間においてリークによって上昇していたソース電位 V_s が、保持容量28に保持されていた電荷によって $V_{sig} + V_{th} - V$ の電位まで引き戻される。ここで、保持容量28の容量値 C_{cs} は有機EL素子21の容量値 C_{oled} よりも十分に大きいとする。

【0107】

図7に、駆動トランジスタ22のソース電位 V_s と接続ノードN12（保持容量28の他端）のノード電位 V_n の時間推移を示す。信号書込期間におけるソース電位 V_s およびノード電位 V_n の波形において、実線はノード電位 V_n を示し、破線はソース電位 V_s を示している。また、一点鎖線はリーク無しの場合のソース電位 V_s およびノード電位 V_n を示している。

40

【0108】

このスイッチングトランジスタ27による補正動作により、移動度補正期間（ $t_9 - t_{10}$ ）に入る前に駆動トランジスタ22のゲート-ソース間電圧 V_{gs} が $V_{sig} + V_{th} - V$ になり、 $V_{sig} + V_{th}$ に近くなる。すなわち、リークに起因する駆動トランジスタ22のゲート-ソース間電圧 V_{gs} の減少を最小限に抑え、その減少分をスイッチングトランジスタ27による補正動作を行わない従来技術の場合よりも大幅に小さくすることができる。

50

【 0 1 0 9 】

これにより、全画素における駆動トランジスタ 2 2 のゲート - ソース間電圧 V_{gs} が同じと仮定した場合、スイッチングトランジスタ 2 4 にリークが発生した画素の発光輝度がリークのない画素とほぼ同程度になり、リークに起因する画素ごとの発光輝度のばらつきをなくすることができるため、高画質の表示画像を得ることができる。

【 0 1 1 0 】

[変形例]

上記実施形態では、スイッチングトランジスタ 2 7 の他に、駆動トランジスタ 2 2、書き込み (サンプリング) トランジスタ 2 3、スイッチングトランジスタ 2 4 ~ 2 6 および保持容量 2 8 を有する 6 Tr / 1 C の画素構成の画素 2 0 を有するアクティブマトリクス型有機 EL 表示装置 1 0 に適用した場合を例に挙げて説明したが、本発明はこの適用例に限られるものではない。

10

【 0 1 1 1 】

すなわち、スイッチングトランジスタ 2 4、2 5 は必須の構成素子ではなく、駆動トランジスタ 2 2 に対して直列に接続され、有機 EL 素子 2 1 の発光 / 非発光を制御するスイッチングトランジスタ 2 4 を少なくとも含む構成の画素を有する有機 EL 表示装置全般に対して適用可能である。

【 0 1 1 2 】

また、上記実施形態では、画素 2 0 の電気光学素子として、有機 EL 素子を用いた有機 EL 表示装置に適用した場合を例に挙げて説明したが、本発明はこの適用例に限られるものではなく、デバイスに流れる電流値に応じて発光輝度が変化する電流駆動型の電気光学素子 (発光素子) を用いた表示装置全般に対して適用可能である。

20

【 0 1 1 3 】

[適用例]

以上説明した本発明による表示装置は、一例として、図 8 ~ 図 1 2 に示す様々な電子機器、例えば、デジタルカメラ、ノート型パーソナルコンピュータ、携帯電話等の携帯端末装置、ビデオカメラなど、電子機器に入力された映像信号、若しくは、電子機器内で生成した映像信号を、画像若しくは映像として表示するあらゆる分野の電子機器の表示装置に適用することが可能である。

【 0 1 1 4 】

このように、あらゆる分野の電子機器の表示装置として本発明による表示装置を用いることにより、先述した実施形態の説明から明らかなように、本発明による表示装置は、特定のスイッチングトランジスタのリークに起因する発光輝度の低下を抑え、画素ごとの発光輝度のばらつきをなくすることができるため、各種の電子機器において、表示装置の高精細化を図ることができるとともに、高画質の表示画像を得ることができる。

30

【 0 1 1 5 】

なお、本発明による表示装置は、封止された構成のモジュール形状のものをも含む。例えば、画素アレイ部 3 0 に透明なガラス等の対向部に貼り付けられて形成された表示モジュールが該当する。この透明な対向部には、カラーフィルタ、保護膜等、更には、上記した遮光膜が設けられてもよい。尚、表示モジュールには、外部から画素アレイ部への信号等を入出力するための回路部や F P C (フレキシブルプリントサーキット) 等が設けられていてもよい。

40

【 0 1 1 6 】

以下に、本発明が適用される電子機器の具体例について説明する。

【 0 1 1 7 】

図 8 は、本発明が適用されるテレビの概観を示す斜視図である。本適用例に係るテレビは、フロントパネル 1 0 2 やフィルターガラス 1 0 3 等から構成される映像表示画面部 1 0 1 を含み、その映像表示画面部 1 0 1 として本発明による表示装置を用いることにより作成される。

【 0 1 1 8 】

50

図 9 は、本発明が適用されるデジタルカメラの外観を示す斜視図であり、(A) は表側から見た斜視図、(B) は裏側から見た斜視図である。本適用例に係るデジタルカメラは、フラッシュ用の発光部 1 1 1、表示部 1 1 2、メニュースイッチ 1 1 3、シャッターボタン 1 1 4 等を含み、その表示部 1 1 2 として本発明による表示装置を用いることにより作製される。

【0 1 1 9】

図 1 0 は、本発明が適用されるノート型パーソナルコンピュータの外観を示す斜視図である。本適用例に係るノート型パーソナルコンピュータは、本体 1 2 1 に、文字等を入力するとき操作されるキーボード 1 2 2、画像を表示する表示部 1 2 3 等を含み、その表示部 1 2 3 として本発明による表示装置を用いることにより作製される。

10

【0 1 2 0】

図 1 1 は、本発明が適用されるビデオカメラの外観を示す斜視図である。本適用例に係るビデオカメラは、本体部 1 3 1、前方を向いた側面に被写体撮影用のレンズ 1 3 2、撮影時のスタート/ストップスイッチ 1 3 3、表示部 1 3 4 等を含み、その表示部 1 3 4 として本発明による表示装置を用いることにより作製される。

【0 1 2 1】

図 1 2 は、本発明が適用される携帯端末装置、例えば携帯電話機の外観を示す図であり、(A) は開いた状態での正面図、(B) はその側面図、(C) は閉じた状態での正面図、(D) は左側面図、(E) は右側面図、(F) は上面図、(G) は下面図である。本適用例に係る携帯電話機は、上側筐体 1 4 1、下側筐体 1 4 2、連結部(ここではヒンジ部) 1 4 3、ディスプレイ 1 4 4、サブディスプレイ 1 4 5、ピクチャーライト 1 4 6、カメラ 1 4 7 等を含み、そのディスプレイ 1 4 4 やサブディスプレイ 1 4 5 として本発明による表示装置を用いることにより作製される。

20

【図面の簡単な説明】

【0 1 2 2】

【図 1】本発明の一実施形態に係る有機 E L 表示装置の構成の概略を示すシステム構成図である。

【図 2】画素(画素回路)の具体的な構成例を示す回路図である。

【図 3】画素の断面構造の一例を示す断面図である。

【図 4】従来技術に係る画素の構成例を示す回路図である。

30

【図 5】従来技術に係る画素を有する有機 E L 表示装置の基本的な回路動作の説明に供するタイミング波形図である。

【図 6】本発明の一実施形態に係る有機 E L 表示装置の回路動作の説明に供するタイミング波形図である。

【図 7】駆動トランジスタのソース電位 V_s と保持容量の他端のノード電位 V_n の時間推移を示すタイミング波形図である。

【図 8】本発明が適用されるテレビの外観を示す斜視図である。

【図 9】本発明が適用されるデジタルカメラの外観を示す斜視図であり、(A) は表側から見た斜視図、(B) は裏側から見た斜視図である。

【図 1 0】本発明が適用されるノート型パーソナルコンピュータの外観を示す斜視図である。

40

【図 1 1】本発明が適用されるビデオカメラの外観を示す斜視図である。

【図 1 2】本発明が適用される携帯電話機の外観を示す図であり、(A) は開いた状態での正面図、(B) はその側面図、(C) は閉じた状態での正面図、(D) は左側面図、(E) は右側面図、(F) は上面図、(G) は下面図である。

【符号の説明】

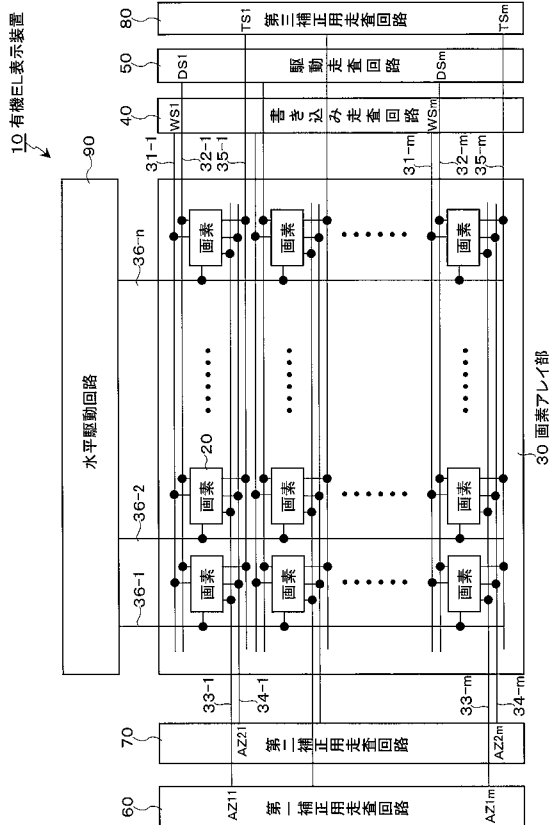
【0 1 2 3】

1 0 ... 有機 E L 表示装置、2 0, 2 0 ... 画素(画素回路)、2 1 ... 有機 E L 素子、2 2 ... 駆動トランジスタ、2 3 ... 書き込み(サンプリング)トランジスタ、2 4 ~ 2 7 ... スイッチングトランジスタ、2 8 ... 保持容量、3 0 ... 画素アレイ部、3 1 (3 1 - 1 ~ 3 1

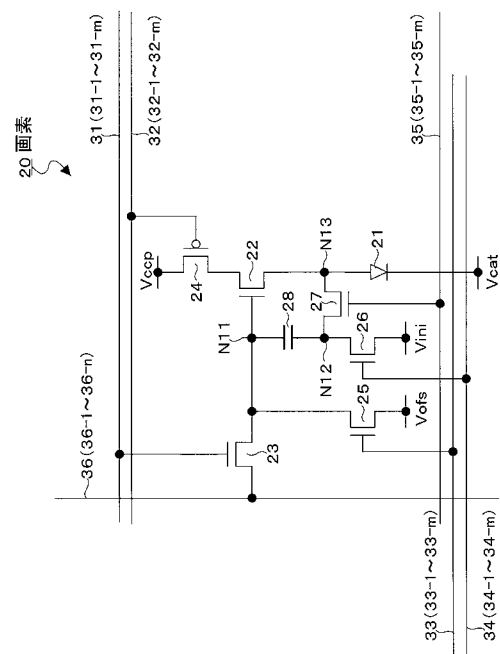
50

- m) ... 走査線、32 (32-1 ~ 32-m) ... 駆動線、33 (33-1 ~ 33-m) ... 第一補正用走査線、34 (34-1 ~ 34-m) ... 第二補正用走査線、35 (35-1 ~ 35-n) ... 第三補正用走査線、36 (36-1 ~ 36-n) ... 信号線 (データ線)、40 ... 書き込み走査回路、50 ... 駆動走査回路、60 ... 第一補正用走査回路、70 ... 第二補正用走査回路、80 ... 第三補正用走査回路、90 ... 水平駆動回路

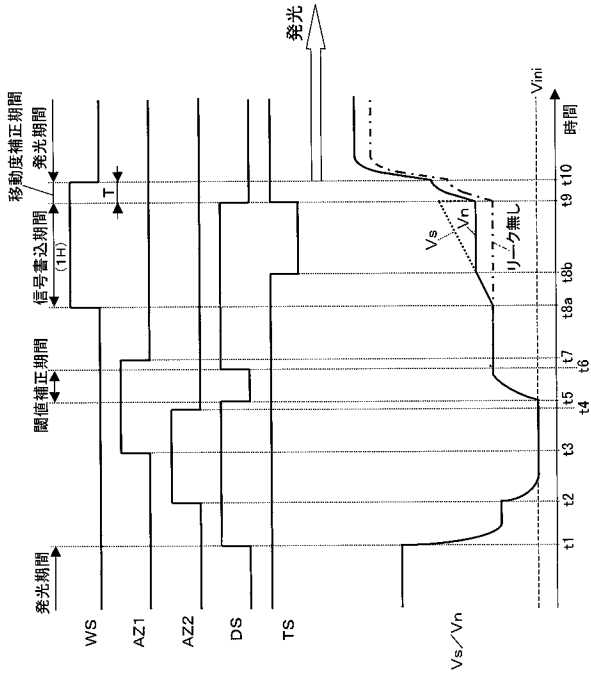
【 図 1 】



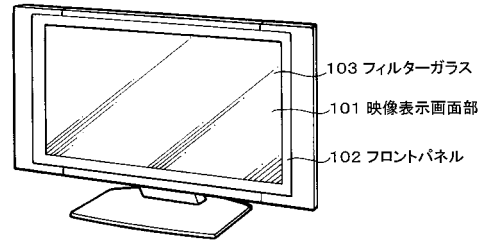
【 図 2 】



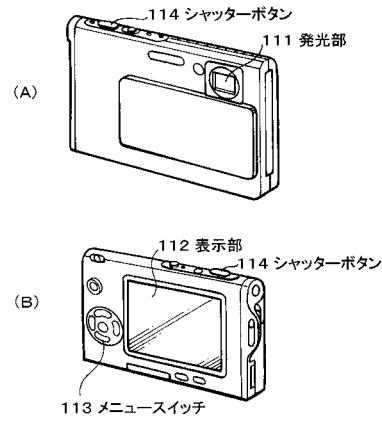
【 図 7 】



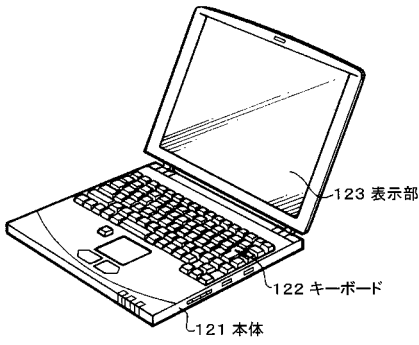
【 図 8 】



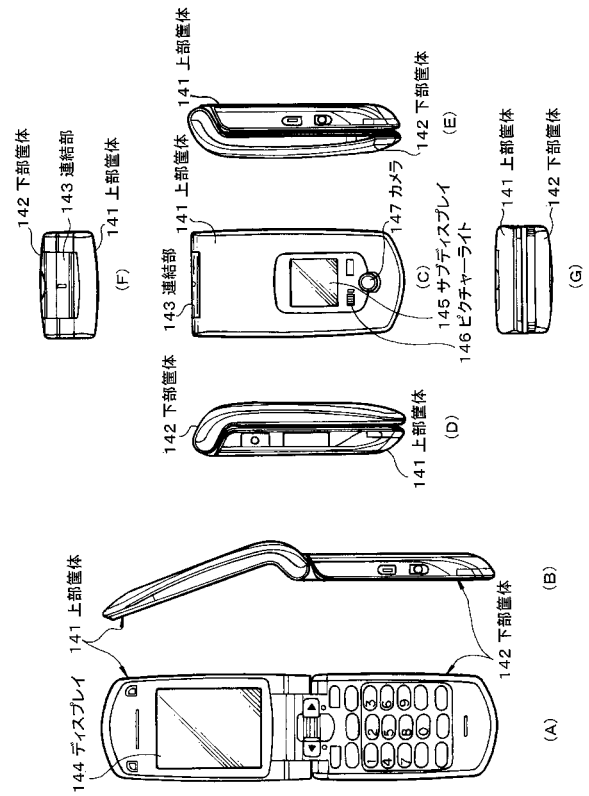
【 図 9 】



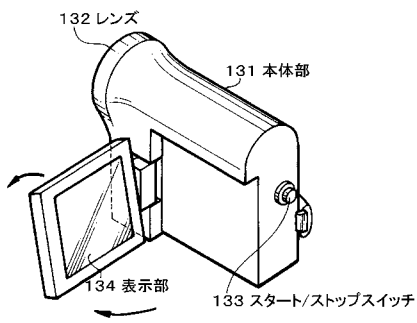
【 図 10 】



【 図 12 】



【 図 11 】



フロントページの続き

(51)Int.Cl.

F I

テーマコード(参考)

G 0 9 G	3/20	6 1 1 H
G 0 9 G	3/20	6 7 0 Z
G 0 9 G	3/20	6 4 2 C
G 0 9 G	3/20	6 4 2 A
H 0 5 B	33/14	A

Fターム(参考) 3K107 AA01 BB01 CC02 CC33 EE03 HH04 HH05
5C080 AA06 BB05 DD03 DD05 DD29 FF11 JJ02 JJ03 JJ04 JJ06
KK02 KK07 KK43

专利名称(译)	显示装置，显示装置的驱动方法和电子设备		
公开(公告)号	JP2008309910A	公开(公告)日	2008-12-25
申请号	JP2007155892	申请日	2007-06-13
[标]申请(专利权)人(译)	索尼公司		
申请(专利权)人(译)	索尼公司		
[标]发明人	三富豊 富田昌嗣 内野勝秀		
发明人	三富豊 富田昌嗣 内野勝秀		
IPC分类号	G09G3/30 G09G3/20 H01L51/50		
CPC分类号	G09G3/3291 G09G3/2092 G09G3/3233 G09G2300/0819 G09G2300/0842 G09G2310/0208 G09G2310/0251 G09G2320/0233 G09G2320/04 H01L27/3262 H01L27/3265		
FI分类号	G09G3/30.J G09G3/20.622.A G09G3/20.624.B G09G3/20.623.B G09G3/20.622.B G09G3/20.611.H G09G3/20.670.Z G09G3/20.642.C G09G3/20.642.A H05B33/14.A G09G3/3233 G09G3/3266 G09G3/3275 G09G3/3291		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC02 3K107/CC33 3K107/EE03 3K107/HH04 3K107/HH05 5C080/AA06 5C080/BB05 5C080/DD03 5C080/DD05 5C080/DD29 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ06 5C080/KK02 5C080/KK07 5C080/KK43 5C380/AA01 5C380/AB06 5C380/AB18 5C380/AB22 5C380/AB24 5C380/AB34 5C380/AC07 5C380/AC08 5C380/AC09 5C380/AC11 5C380/AC12 5C380/BA10 5C380/BA12 5C380/BA38 5C380/BA39 5C380/BB02 5C380/BB22 5C380/BD03 5C380/BD05 5C380/CA08 5C380/CA12 5C380/CA53 5C380/CA54 5C380/CA57 5C380/CB01 5C380/CB18 5C380/CB26 5C380/CB31 5C380/CC03 5C380/CC04 5C380/CC06 5C380/CC07 5C380/CC27 5C380/CC30 5C380/CC33 5C380/CC39 5C380/CC61 5C380/CC65 5C380/CC66 5C380/CC71 5C380/CC77 5C380/CD015 5C380/CD016 5C380/CE09 5C380/CF07 5C380/DA02 5C380/DA06 5C380/DA47 5C380/HA03 5C380/HA05 5C380/HA08		
代理人(译)	船桥 国则		
外部链接	Espacenet		

摘要(译)

要解决的问题：为了抑制由信号写入周期中的泄漏引起的发光亮度的降低，即使在用于控制诸如有机EL的电光元件的发光/不发光的开关晶体管中发生泄漏（电致发光）设备。解决方案：像素20具有连接在连接节点N12和连接节点N13之间的开关晶体管27。通过至少在信号写入时段中将开关晶体管27置于非连续状态，抑制了由开关晶体管24的泄漏引起的驱动晶体管22的栅极源极之间的电压Vgs的降低。Z

