

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-32704

(P2005-32704A)

(43) 公開日 平成17年2月3日(2005.2.3)

(51) Int.Cl. ⁷	F I	テーマコード (参考)
H05B 33/26	H05B 33/26	3K007
G09F 9/30	G09F 9/30	5C094
H01L 33/00	G09F 9/30	5F041
H05B 33/14	H01L 33/00	
	H05B 33/14	
	審査請求 未請求 請求項の数 10 O L (全 24 頁) 最終頁に続く	

(21) 出願番号	特願2004-76284 (P2004-76284)	(71) 出願人	000005049
(22) 出願日	平成16年3月17日 (2004.3.17)		シャープ株式会社
(31) 優先権主張番号	特願2003-173992 (P2003-173992)		大阪府大阪市阿倍野区長池町2番2号
(32) 優先日	平成15年6月18日 (2003.6.18)	(74) 代理人	100104695
(33) 優先権主張国	日本国 (JP)		弁理士 島田 明宏
		(72) 発明者	岡本 成継
			大阪府大阪市阿倍野区長池町2番2号
			シャープ株式会社内
		Fターム(参考)	3K007 AB02 AB03 AB04 AB17 BA06
			CC00 DB03
			5C094 AA04 AA07 AA08 AA10 AA48
			AA55 BA03 BA12 BA27 CA19
			CA24 CA25 DB01 DB04 EA10
			FA01 JA01
			5F041 AA05 CA98 CB22 CB33 FF06

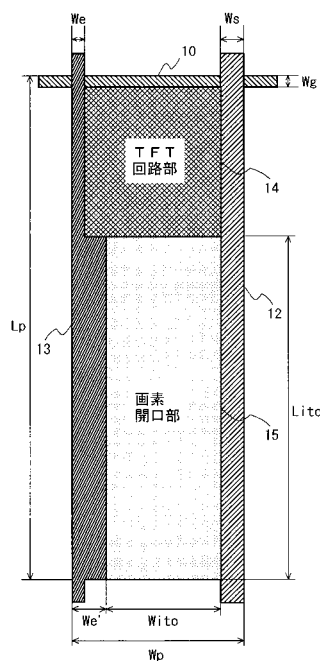
(54) 【発明の名称】 表示素子および表示装置

(57) 【要約】

【課題】 開口率を大きくとりながら、特別な補正回路や複雑な配線を設けることなく、輝度のばらつきが抑えられた表示素子および表示装置を提供する。

【解決手段】 本表示装置に含まれる表示素子は、TFT回路部14と、有機EL素子材料が塗布されてTFT回路部14からの電流量に応じて発光する画素開口部15とを備えており、走査信号線電極11とデータ信号線12と電源線電極13とが配置される。電源線電極13は、画素開口部15と接する部分の電極幅We'が他の部分の電極幅Weよりも大きいため、その電極抵抗値Reを小さくすることができる。そこで、この電極抵抗値Reと、電源線電極13から画素開口部15を通る電流経路における合成抵抗値Rxとの抵抗比率Rx/Reを10⁵以上となるように構成する。このことにより、表示画面内の輝度ばらつきの小さい、高開口率、高発光効率、長寿命の表示素子および表示装置を実現できる。

【選択図】 図11



【特許請求の範囲】

【請求項 1】

電流により駆動される電気光学素子と、当該電気光学素子に流れるべき電流を与える制御用素子と、当該制御用素子を制御するためのデータ信号を当該制御用素子に与える選択用素子と、当該選択用素子を制御するための走査信号を前記選択用素子に与える走査信号線電極と、前記データ信号を前記選択用素子に与えるデータ信号線電極と、前記電気光学素子を駆動するための電流を前記制御用素子に与える電源線電極とを備える表示素子であって、

表示素子あたりの電源線電極の抵抗値 R_e と当該電源線電極を起点として前記制御用素子および前記電気光学素子を流れる電流の経路における抵抗値 R_x との抵抗比率 R_x / R_e が 10^5 以上であることを特徴とする表示素子。 10

【請求項 2】

1つの画素を構成する複数種類の副画素のうちの1つを形成し、当該1つの画素における異なる種類の副画素を形成する表示素子の抵抗比率 R_x / R_e とほぼ等しい抵抗比率 R_x / R_e を有することを特徴とする、請求項 1 に記載の表示素子。

【請求項 3】

前記電源線電極は、複数の異なる電極幅を有することを特徴とする、請求項 1 に記載の表示素子。

【請求項 4】

前記電源線電極は、前記電気光学素子の配置される領域に接する部分の電極幅が他の部分の電極幅よりも大きいことを特徴とする、請求項 3 に記載の表示素子。 20

【請求項 5】

前記抵抗比率 R_x / R_e が 10^6 以上であることを特徴とする、請求項 1 に記載の表示素子。

【請求項 6】

電流により駆動される電気光学素子と、当該電気光学素子に流れるべき電流を与える制御用素子と、当該制御用素子を制御するためのデータ信号を当該制御用素子に与える選択用素子と、当該選択用素子を制御するための走査信号を前記選択用素子に与える走査信号線電極と、前記データ信号を前記選択用素子に与えるデータ信号線電極と、前記電気光学素子を駆動するための電流を前記制御用素子に与える電源線電極とを備える表示素子であって、 30

1つの画素を構成する複数種類の副画素のうちの1つを形成しており、

表示素子あたりの電源線電極の抵抗値 R_e と当該電源線電極を起点として前記制御用素子および前記電気光学素子を流れる電流の経路における抵抗値 R_x との抵抗比率 R_x / R_e が、1つの画素における異なる種類の副画素を形成する表示素子の抵抗比率 R_x / R_e とほぼ等しいことを特徴とする、表示素子。

【請求項 7】

前記電源線電極は、複数の異なる電極幅を有することを特徴とする、請求項 6 に記載の表示素子。

【請求項 8】

前記電源線電極は、前記電気光学素子の配置される領域に接する部分の電極幅が他の部分の電極幅よりも大きいことを特徴とする、請求項 7 に記載の表示素子。 40

【請求項 9】

請求項 1 から請求項 8 までのいずれか 1 項に記載の表示素子を複数配列してなる画像表示部と、

前記表示素子に備えられる前記電源線電極に所定の電流を与える電流供給部とを備える表示装置。

【請求項 10】

前記電流供給部は、複数の表示素子の電源線電極を直列に接続してなる一連の電源線電極に対し複数の電流供給点から電流を与えることを特徴とする、請求項 9 に記載の表示装 50

置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、例えば有機EL素子や無機EL素子などの電気光学素子に流すべき電流量によって発光が制御される表示素子および当該表示素子を含む表示装置に関する。

【背景技術】

【0002】

従来より、電気を与えることにより光学的な特性が変化する素子である電気光学素子、例えば有機EL (Electro Luminescence) 素子、無機EL素子、または発光ダイオード等を発光源とする表示装置がある。この表示装置には、電気光学素子を含む表示素子がマトリクス状に複数配置されており、この電気光学素子には、所定の電流供給用電源から点灯のために必要な電流が供給される。この電気光学素子は、所定のデータ信号電圧（または電流）が与えられることにより、所定の点灯輝度となるように制御される。

10

【0003】

また一般的に、表示素子は、複数のTFT (Thin Film Transistor) 素子と、電気光学素子と、補助容量と、データ信号を与えるデータ信号線と、走査信号を与える走査信号線と、電流供給電源からの電流を供給する電源線とを備える。ここで、上記表示素子での電気光学素子の大きさ（占有面積）は、当該電気光学素子以外の上記各素子および上記各配線の大きさ（占有面積）により決定される。例えば、画素の開口率をできるだけ大きくしたいときには、上記電気光学素子以外の各素子の大きさを小さく形成し、上記配線の大きさすなわち電極幅を小さく形成すればよい。そうすれば、開口率を大きくすることができるとともに、電気光学素子の発光効率が高くなるため、比較的低電圧で駆動することが可能となる。その結果、電力消費も相対的に小さくなる。

20

【0004】

しかしながら、開口率を大きくしようとするほど電源線の電極幅を細くしなければならなくなるため、電源線電極の抵抗値が増加する。したがって、電源線電極から各表示素子へ電流が供給される時、開口率を大きくしようとするほど電流供給電源から遠い表示素子における電圧の降下量が大きくなる。すなわち、電流供給電源から各表示素子に与えられる電圧の降下量にばらつきが生じる。この電圧降下により電気光学素子への印加電圧が小さくなると、電気光学素子の発光輝度も低下する。このため、開口率を大きくしようとするほど表示装置の各画素の輝度にばらつきが生じることになる。通常、有機EL素子などの電気光学素子はダイオード特性を有しているため、当該電気光学素子に流れる電流は電圧の変化に対して指数関数的に変化する。よって、上記電圧降下により電気光学素子の輝度は指数関数的に低下するため、当該表示装置には顕著な輝度のばらつきまたは輝度のむらが生じ、表示品位が低下する。

30

【0005】

そこで従来より、以下のような構成により表示画面における輝度のばらつきを抑える表示装置がある。例えば、表示すべき画像を表すデータを保持するメモリと、輝度のばらつきを補正するために予め定められた電流補正データを保持するメモリとを備え、上記電流補正データに基づき補正された画像データを表示素子に与える表示装置がある（例えば特許文献1を参照）。この構成により、輝度のばらつきが補正される。また、例えば、所定の駆動回路から表示素子に至る配線に所定の抵抗分布を付した表示装置がある（例えば特許文献2を参照）。この抵抗分布は、配線の抵抗による電圧低下が抑制されるように設定されている。そのため、電圧低下による輝度のばらつきが低減される。

40

【特許文献1】特開平11-344949号公報

【特許文献2】特開2001-83934号公報

【発明の開示】

【発明が解決しようとする課題】

50

【0006】

しかし、上記特許文献1に開示される構成では、上記電流補正データを保持するメモリを含む補正回路が新たに必要となる。この補正回路を表示パネルに内蔵されるドライバ部に設けると、回路規模が大きくなるため好ましくない。回路規模が大きくなると、例えば製造時における歩留まりの点で不利となる。また、上記特許文献2に開示される構成では、配線の抵抗による電圧低下が抑制されるように配線の抵抗分布を設定しなければならないため、配線の複雑な設計および構成が必要となる。

【0007】

ここで、輝度のばらつきを抑えるためには、電源線の電極幅を広くすればよいが、この場合には上述のように開口率が小さくなるため、電気光学素子の発光効率が悪くなる。このことにより、素子寿命が短くなり、また相対的に消費電力が増加するという問題が生じる。

10

【0008】

また、従来の表示装置では、1つの画素がRGBの3色を表示する3つの副画素など複数の副画素で構成されることがある。この場合、必要な輝度を発生するための電流量は各副画素を形成する表示素子(の発光材料)によって異なるので、例えば白色表示の際に各色の輝度が所望の値からずれると、表示画面上では色のにじみとなって視認されることになる。

【0009】

そこで、本発明は、開口率を大きくとりながら、特別な補正回路や複雑な抵抗分布を有する配線を設けることなく、輝度のばらつきが抑えられまたは色のにじみが抑えられた表示素子および表示装置を提供することを目的とする。

20

【課題を解決するための手段】

【0010】

本発明の表示素子は、電流により駆動される電気光学素子と、当該電気光学素子に流れるべき電流を与える制御用素子と、当該制御用素子を制御するためのデータ信号を当該制御用素子に与える選択用素子と、当該選択用素子を制御するための走査信号を前記選択用素子に与える走査信号線電極と、前記データ信号を前記選択用素子に与えるデータ信号線電極と、前記電気光学素子を駆動するための電流を前記制御用素子に与える電源線電極とを備える表示素子であって、

30

表示素子あたりの電源線電極の抵抗値 R_e と当該電源線電極を起点として前記制御用素子および前記電気光学素子を通る電流の経路における抵抗値 R_x との抵抗比率 R_x/R_e が 10^5 以上であることを特徴とする。

【0011】

上記の表示素子が複数配置される表示装置では、表示素子の電源線電極から電気光学素子に流れる電流のバランスが調整され、回路規模を大きくすることなく、輝度ばらつきが所定の許容範囲内となるように設定することが可能になる。そのため、輝度ばらつきが小さく、開口率が高く、発光効率が良く、長寿命である表示素子を提供できる。

【0012】

なお、上記の表示装置における画素は、複数の表示素子で構成されていてもよい。例えば、1つの画素が、RGBの3色を表示する3つの副画素で構成されている場合や、RGBWを表示する4つの副画素で構成されていてもよい。この場合、必要な輝度を発生するための電流量は各副画素を形成する表示素子によって異なる。ここで、異なる色の副画素を形成する表示素子の抵抗比率 R_x/R_e が互いにほぼ等しくなるように設定すれば、各副画素を形成する表示素子の輝度ばらつきを小さくすることができるとともに、例えば白色を表示した際に色にじみが無い均一な表示を行うことができる。

40

【0013】

また、本表示素子の電源線電極は、複数の異なる電極幅を有することが好ましい。このように構成すれば、高開口率となる画素を設計する際に上記抵抗比率を実現させようとした場合、電源線電極の電極幅を任意に調整することで、上記抵抗比率の条件を満足し、か

50

つ最も開口率が高くなるように表示素子を設計することが可能となる。

【0014】

さらに、本表示素子の電源線電極は、電気光学素子の配置される領域に隣接する部分の電極幅が他の部分の電極幅よりも大きいことが好ましい。このように構成すれば、高開口率となる画素を設計する際に上記抵抗比率を実現させようとした場合、例えばTFT回路部のように比較的自由度の低い領域では回路構成が損なわれない程度の電極幅に設定し、電気光学素子の配置される領域では電極幅を任意に調整して設定することが可能であるので、上記抵抗比率の条件を満足するように画素を設計することが容易となる。

【0015】

さらにまた、抵抗比率 R_x / R_e を 10^5 以上とする比較的緩やかな条件の下で、電流ばらつきの許容値を比較的大きくするときには、比較的低い画素精細度および比較的少ない列画素数の表示画面を有する表示装置の電流ばらつきを許容値の範囲内に収めることができるが、抵抗比率 R_x / R_e を 10^6 以上とする比較的厳しい条件を設定すれば、電流ばらつきの許容値を比較的小さくするときであっても、ほとんどの表示装置の電流ばらつきを許容値の範囲内に収めることができる。

【0016】

本発明の別の表示素子は、電流により駆動される電気光学素子と、当該電気光学素子に流れるべき電流を与える制御用素子と、当該制御用素子を制御するためのデータ信号を当該制御用素子に与える選択用素子と、当該選択用素子を制御するための走査信号を前記選択用素子に与える走査信号線電極と、前記データ信号を前記選択用素子に与えるデータ信号線電極と、前記電気光学素子を駆動するための電流を前記制御用素子に与える電源線電極とを備える表示素子であって、

1つの画素を構成する複数種類の副画素のうちの1つを形成しており、

表示素子あたりの電源線電極の抵抗値 R_e と当該電源線電極を起点として前記制御用素子および前記電気光学素子を流れる電流の経路における抵抗値 R_x との抵抗比率 R_x / R_e が、1つの画素における異なる種類の副画素を形成する表示素子の抵抗比率 R_x / R_e とほぼ等しいことを特徴とする。

【0017】

上記の表示素子が複数配置される表示装置では、異なる色の副画素を形成する表示素子の抵抗比率 R_x / R_e が互いにほぼ等しくなるように設定されるので、例えば白色を表示した際に色にじみが無い均一な表示を行うことができる。

【0018】

また、本表示素子の電源線電極は、前述の表示素子と同様、複数の異なる電極幅を有することが好ましく、さらには電気光学素子の配置される領域に隣接する部分の電極幅が他の部分の電極幅よりも大きいことが好ましい。

【0019】

また、本発明の表示装置は、上記の表示素子を複数配列してなる画像表示部と、前記表示素子に備えられる前記電源線電極に所定の電流を与える電流供給部とを備える。

【0020】

この表示素子を有する表示装置は、輝度ばらつきを補正する回路を別途設けて、データ信号に補正を加えることにより画素の輝度を制御することなく、電源線電極から電気光学素子に流れる電流のバランスが調整されることにより、輝度ばらつきが小さく、開口率が高く、発光効率が良く、長寿命となる。また、色にじみがない均一な表示を行うこともできる。

【0021】

さらに、本表示装置の電流供給部は、複数の表示素子に繋がる電源線電極に対し複数の電流供給点から電流を与えることが好ましい。

【0022】

このように構成することにより、上記表示素子列は例えば多段の梯子回路として表現することができるが、電流供給点から表示素子が遠くなるほど、電極抵抗により印加電圧が

10

20

30

40

50

低下する。よって、電流供給点から遠い表示素子と電流供給点近傍の表示素子とを比較すると輝度に大きな差が生じる。このため、電流の供給点を電源線電極に複数設けることによって、電流供給点からの表示素子の位置が近くなり、輝度のばらつきをより低減することができる。また、色にじみがない均一な表示を行うこともできる。

【発明の効果】

【0023】

このような本発明によれば、表示素子における電流のバランスが調整されるので、回路規模を変更することなく、輝度ばらつきが所定の許容範囲内となるように設定することが可能になる。そのため、輝度ばらつきが小さく、開口率が高く、発光効率が良く、長寿命である表示素子を提供することができる。また、色にじみがない均一な表示を行うこと表示素子を提供することができる。

10

【発明を実施するための最良の形態】

【0024】

以下、本発明の一実施形態につき添付図面を参照して説明する。

図1は、本発明の一実施形態に係る表示装置の構成を示すブロック図である。この表示装置は、画像表示部1と、電流供給部2と、データ信号出力部3と、選択信号出力部4と、駆動信号発生部5とを含む。画像表示部1は、発光素子である有機EL素子を含む回路からなる表示素子が $m \times n$ のマトリクス状に複数配置されることにより構成される。選択信号出力部(ゲートドライバ回路)4は、行方向に延設される n 本の走査信号線に接続されており、所定の周期を有する走査信号を当該走査信号線に出力する。データ信号出力部(ソースドライバ回路)3は、列方向に延設される m 本のデータ信号線に接続されており、有機EL素子の発光または非発光を制御するためのデータ信号を出力する。駆動信号発生部5は、上記選択信号出力部4およびデータ信号出力部3に対して走査信号およびデータ信号を生成するための所定の制御信号を出力する。電流供給部2は、列方向に延設される複数の電源線に接続されており、有機EL素子を発光させるための駆動電流を供給する。

20

【0025】

図2は、本発明の一実施形態に係る表示素子の構成を示すブロック図である。この表示素子は、前述のようにマトリクス状に複数配置されることにより画像表示部1を構成しており、データ信号および走査信号を受け取る選択回路部6と、データ信号を記憶するメモリ回路部7と、電流供給部2からの電流を受け取る能動素子部8と、電気光学素子部9とを備える。選択回路部6は、選択信号出力部4から与えられる走査信号により選択されるときに、データ信号出力部3から与えられるデータ信号をメモリ回路部7に記憶させる。メモリ回路部7は、記憶した当該データ信号を能動素子部8に与える。能動素子部8は、データ信号の電圧値に応じて電流供給部2からの電流を制御することにより、所定量の電流を電気光学素子部9に与える。電気光学素子部9は、能動素子部8を介して電流量が制御された電流供給部2からの電流を受け取ることにより、所定の輝度で発光する。

30

【0026】

図3は、画素を形成する画素形成部と各種配線との配置関係を示す概略図である。なお、画素形成部は各種配線を含まない表示素子の領域を指すものとする。図3では、複数の画素形成部および関連する配線を一行分だけ示している。さらに詳しく説明すると、データ信号線12(データ信号電圧DATA)と電源線13(電源電圧VDD)とは互いに平行するように列方向に延設される。また、 n 本の走査信号線11(走査信号電圧VSEL₁~VSEL_n)は、これらと直交する方向に延設される。画素形成部10は、これらの配線に囲まれる領域に配置される。この画素形成部10は、図2に示す表示素子であって、選択回路部6と、メモリ回路部7と、能動素子部8と、電気光学素子部9とを備える。この電気光学素子部9を所定の輝度で点灯するためには、メモリ回路部7に対して所定の電圧値のデータ信号電圧を印加すればよい。

40

【0027】

図4は、本発明の一実施形態に係る表示素子の等価回路を示す図である。この表示素子

50

は、画素形成部 10' と、図 3 に示す各種配線すなわち走査信号線 11、データ信号線 12、および電源線 13 とを備える。画素形成部 10' は、電気光学素子である有機 EL 素子 9' と、補助容量 7' と、有機 EL 素子 9' に流すべき電流を制御するための p チャンネル型 TFT である有機 EL 制御用 TFT 8' と、有機 EL 素子 9' に電流を流すタイミングを制御する n チャンネル型 TFT である選択用 TFT 6' とを備えており、これらの素子は図 3 に示す各構成要素に対応している。すなわち、図 4 に示す選択用 TFT 6' は、図 3 に示す選択回路部 6 に対応し、有機 EL 制御用 TFT 8' は能動素子部 8 に対応し、補助容量 7' はメモリ回路部 7 に対応し、有機 EL 素子 9' は電気光学素子部 9 に対応している。

【0028】

図 4 に示されるように、電源線 13 には、有機 EL 制御用 TFT 8' のソース端子と補助容量 7' の一端とが接続され、補助容量 7' の他端は有機 EL 制御用 TFT 8' のゲート端子および選択用 TFT 6' のドレイン端子に接続される。また、選択用 TFT 6' のソース端子はデータ信号線 12 に接続され、そのゲート端子は走査信号線 11 に接続される。さらに、有機 EL 素子 9' の陽極は、有機 EL 制御用 TFT 8' のドレイン端子に接続され、その陰極は全表示素子に共通の電極である共通電極 Vcom に接続される。なお、上記表示素子は、有機 EL 制御用 TFT 8' として p チャンネル型 TFT が用いられるが、n チャンネル型 TFT が用いられる公知の画素回路の構成であってもよい。なお、図 4 で示される画素回路は、本発明での動作を説明するために便宜上最も簡単な構成としたが、図 3 に示す各構成要素を含むものであればどのような構成の画素回路においても同様に本発明を適用することができる。

【0029】

本表示素子では、走査信号線 11 に与えられる走査信号により選択用 TFT 6' が選択されている期間に、データ信号線 12 に対してデータ信号電圧 DATA が印加されることにより、当該データ信号電圧に応じた電圧が補助容量 7' に保持され、その後の選択用 TFT 6' が選択されていない期間にも、補助容量 7' で保持されている電圧に応じて有機 EL 制御用 TFT 8' が制御される。このように、有機 EL 制御用 TFT 8' に対して直列に接続される有機 EL 素子 9' に所定の電流 Ioled が流されることにより、その発光量が制御される。

【0030】

ここで、有機 EL 素子 9' が点灯する場合、互いに直列に接続される制御用 TFT 8' と有機 EL 素子 9' とのオン抵抗が電源線 13 に対しての負荷となる。例えば、表示画面の一行に配置される全ての表示素子（の有機 EL 素子 9'）が点灯する場合、電源線 13 に流れる電流は、全ての表示素子に分配される。この場合、制御用 TFT に p チャンネル型 TFT が用いられる回路構成では、各表示素子に含まれる制御用 TFT 8' によりオンオフ制御が行われるための基準となる電位（以下「基準電位」という）は、図 4 に示すように、電流供給部 2（電源電圧 VDD）から近い順に基準電位 V1, ..., Vn となる。補助容量 7' は、この基準電位と制御用 TFT 8' のゲート電位 Vg との電位差を保持する（ここで保持される電圧を、以下「保持電圧」という）。制御用 TFT 8' は、この保持電圧に応じた電流制御を行う。

【0031】

もし、これらの基準電位 V1 ~ Vn の値が全て一致しているならば、列方向に並ぶ画素の点灯輝度のばらつきは見られない。しかし実際には、電源線 13 に流れる電流から各有機 EL 素子 9' に流すべき電流 Ioled が分配されるため、各表示素子に与えられる基準電位 V1 ~ Vn は、その抵抗に基づく電圧降下によりそれぞれ異なった値となつてばらつきが生じる。したがって、各表示素子におけるゲート電位 Vg が同じであったとしても、制御用 TFT 8'（のゲート・ソース間）に印加される電圧がばらつく、つまり保持電圧がばらつくため、制御すべき電流量にもばらつきが生じる。その結果、有機 EL 素子 9' に流れる電流 Ioled は、所定の分布をもってばらつきが生じる。

【0032】

10

20

30

40

50

図5は、各表示素子の有機EL素子9'に流れる電流I_{oled}と、電流供給部2の電流供給点から当該表示素子までの距離との関係を示す図である。なお、電流供給点とは、電源線13上の一点であって当該電源線13と電流供給部2との接続点であり、この点での電圧降下はないものとする。図5に示すように、隣接する表示素子での電流I_{oled}の値はほぼ等しいが、離れた距離に配置された表示素子での電流I_{oled}の値は大きく異なる。この有機EL素子に流れる電流I_{oled}と輝度との間には、ほぼ線形の対応関係が成り立つため、電流のばらつきが輝度のばらつきに対応する。したがって、表示装置の構成が例えば当該表示装置の表示画面上方から表示素子に対して電流を与えるものであるとき、すなわち電流供給点が画面上方のみにあるとき、全画面点灯時の表示画面は、その上部が最も高輝度となり、その中央部を経て下部へ向かって輝度が低下していき、その下部が最も低輝度となる。

10

【0033】

ここで、電源線13の抵抗値が低いほど、表示素子間の電圧降下が小さくなるため、電源線13の抵抗値を図5に示す場合よりも小さくすれば有機EL素子9'に流れる電流I_{oled}の変化を小さくすることができる。図6は、図5において説明した上記構成よりも電源線13の抵抗値を小さくしたときの、各表示素子の有機EL素子9'に流れる電流I_{oled}と、電流供給点から当該表示素子までの距離との関係を示す図である。この図6と図5とを比較対照すると、電源線13の抵抗値が大きいほど、図5に示すように電流I_{oled}の変化量、すなわち最も大きい電流値と最も小さい電流値との差が大きくなり、最も小さい電流値それ自体の値も小さくなる。したがって、極端な例では、表示画面全

20

【0034】

以上のように、電流値I_{oled}のばらつきを小さくするためには電源線13の抵抗値を小さくすることが好ましいが、その抵抗値をほぼ0の値にすることは実際上不可能であるため、実現可能な値であってばらつきをできるだけ小さくするために許容される限界値（以下「許容値」という）を設ける必要がある。この許容値に関しては、液晶ディスプレイ（Liquid Crystal Display：以下「LCD」と略称する）における表示画面内の輝度変化に関する許容値を参考にすることができる。通常、全面点灯時のLCDにおける表示画面内の輝度変化が2%/cm以下のレベルであるときに眼に違いが感じられにくいとされており、この値が許容値の目安となっている。LCDでは、発光部であるバックライトの輝度分布が表示輝度に直接影響することから、このバックライトの輝度が上記許容値内のレベルになるような構成または処置が施されている。そこで、本表示装置でも上記許容値を参照しつつ、上記電流I_{oled}のばらつきの許容値（以下「電流ばらつき許容値」または単に「許容値」という）をX%とし、この許容値の範囲内で電流値I_{oled}のばらつきが抑えられる表示装置（および表示素子）について以下に説明する。

30

40

【0035】

なお、有機EL素子は、電流値I_{oled}に応じた輝度の発光を行うため、図5に示す電流供給点からの距離に基づく電流値I_{oled}の分布、すなわち発光輝度の分布は、LCDとは当然に異なったものとなる。本表示装置において電流値I_{oled}のばらつきを抑える方法としては、データ信号の電圧値（または電流値）を調整する方法や、電源線の抵抗値を調整する方法などが考えられる。ここでは、電源線の抵抗値を調整することにより、電流値I_{oled}のばらつきを許容値内に抑える手法につき説明する。

【0036】

図7は、図4に示す電源線13と、これに接続される画素形成部10'とを抵抗体として表現した等価回路を示す図である。この各画素形成部10'における共通電極VCOM

50

は非常に大きな電極で構成される。よって、その抵抗値は電源線 13 に比べて著しく小さいものとみなすことができるため、ここではその抵抗値は無視されている。また、電源線 13 は、表示素子毎に抵抗値 R_e の抵抗を有する抵抗素子からなるものとし、また、制御用 TFT 8' および有機 EL 素子 9' は、点灯状態に制御されているものとして、これらの合成抵抗値 R_x の抵抗を有する抵抗素子からなるものとする。さらに、後述する計算式において、制御用 TFT 8' は、ゲート・ソース間電圧 V_{gs} に対するドレイン電流が飽和状態で動作しているものとし（すなわち $V_{gs} \gg V_{th}$ であるオン状態）、基準電位およびゲート電位 V_g の値によらず一定の抵抗値を持つものとする。さらに、有機 EL 素子 9' の点灯時における抵抗値は、所定の輝度で点灯するための点灯条件近傍において電流 - 電圧特性が線形であると仮定し、一定値であるものとする。すなわち、合成抵抗値 R_x を有する抵抗素子は、上記点灯条件の範囲では一定の値を有するものとする。

10

【0037】

ここで、計算の便宜のため共通電極の電圧 $V_{COM} = 0$ とし、電流供給部 2 の電流供給点から最も遠い表示素子に与えられる電圧値すなわち当該表示素子と電源線 13 との接続点の電圧値を V_0 とし、当該接続点から有機 EL 素子 9' に流れる電流値を i_0 とする。また、当該接続点に対応する画素形成部をノード 0 番と呼ぶ。このノード 0 番を以下の計算の出発点とし、 n 番目の表示素子に対応するノード n 番の電流値 i_n および電圧値 V_n を電流供給点へ向かって順次計算するとき、各ノードにおける電流値および電圧値は、以下の漸化式で表すことができる。

$$\begin{aligned} i_0 &= V_0 / R_x \\ I_0 &= i_0 \\ V_1 &= I_0 \cdot (R_e + R_x) \end{aligned}$$

20

$$\begin{aligned} i_1 &= V_1 / R_x \\ I_1 &= i_1 + I_0 \\ V_2 &= I_1 \cdot R_e + V_1 \\ &\cdot \\ &\cdot \\ &\cdot \end{aligned}$$

$$\begin{aligned} i_{n-1} &= V_{n-1} / R_x \\ I_{n-1} &= i_{n-1} + I_{n-2} \\ V_n &= I_{n-1} \cdot R_e + V_{n-1} \end{aligned}$$

30

$$\begin{aligned} i_n &= V_n / R_x \\ I_n &= i_n + I_{n-1} \\ V_{DD} &= I_n \cdot R_e + V_n \end{aligned}$$

【0038】

ここで、全ノードにわたる上記電流値 $i_0 \sim i_n$ の電流分布に従った電流値 $i_0 \sim i_n$ の最大変動率 i は、上記電流分布における最大電流値と最小電流値との平均値（中間値）を基準値とするとき、次式（1）のように表される。

40

$$i = 2(i_n - i_0) / (i_n + i_0) \times 100\% \quad \dots (1)$$

【0039】

例えば、上式（2）に示す最大変動率 i が 200%（平均値からは上下に $\pm 100\%$ ）であるとき、ノード n 番での電流値 i_n は平均値の 2 倍であることを意味し、またノード 0 番での電流値 I_n は 0 であることを意味する。しかし、このときには、一部の表示素子で正常な点灯がなされないため、表示装置として不完全であるといえる。

【0040】

再び図 5 を参照すると、隣接する 2 つの表示素子に与えられる電流値の差が最も大きくなるのは、図 5 に示す曲線の傾きが最も大きい位置、すなわち電流供給点に最も近い位置近傍である。この位置は、図 7 に示す等価回路では、電源電圧 V_{DD} である端子に最も近

50

いノード n 番近傍である。そして上記電流値の差は、ノードの番号が小さくなるに従って小さくなる。このことから、電流値 I_{oled} のばらつきは、最も電流が流れるノード n 番の電流値と、当該ノード n 番から表示装置の表示画面上の実測スケールで 1 cm 離れた位置にあるノード番号のノードの電流値との差が許容値 $X\%$ 以内であれば、許容範囲内となる。この許容範囲内の最大変動率になるよう表示素子あたりの電源線 13 の抵抗値 R_e を設定すればよい。このノード n 番を始点とし当該ノード n 番から 1 cm 離れた位置に最も近い画素のノードを終点とする範囲内の最大変動率 i_n を不等式で表せば、上式(1)から次式(2)のように表すことができる。

$$i_n = 2(i_n - i_{n-1\text{cm}}) / (i_n + i_{n-1\text{cm}}) \times 100\% \quad X\% \quad \dots (2)$$

10

ここで、上式(2)における i の添え字「 $n - 1\text{ cm}$ 」は、ノード n 番から 1 cm 離れた位置に最も近い画素のノード番号を意味するものとする。

【0041】

例えば、表示装置の表示画面が、 100 PPI (Pixels Per Inch) の画素精細度であって、携帯電話等に使用される $176 \times \text{RGB} \times 220$ の画素を有するとき、当該表示画面上で 1 cm 離れた位置にある2つの画素は、 39 画素分だけ離れた位置にある2つの画素に相当する。

【0042】

図8は、上記構成の表示装置における各ノードの電流値 I_{oled} のばらつきを示す図である。ここで、各ノードにおける電流値 I_{oled} のばらつきの割合(以下「電流ばらつき率」という)とは、全ノードでの電流分布における最大値と最小値との平均値を 100% とするときの割合をいうものとする。図8に示す電流ばらつき率は、平均値から $\pm 20\%$ の分布を有している。図9は、上記表示装置におけるノード k 番と当該ノードから 1 cm 離れたノードとの最大変動率 i_k を示す図である。この最大変動率 i_k は、上式(2)における n を任意の列の画素番号 k (k は 0 から $n - 1$ までの整数)に置き換えて計算することにより得られる。なお、ここでは $n = 220$ である。

20

【0043】

この図8および図9を参照すると、電流値 I_{oled} が最も大きくなるノードと、 1 cm あたりの電流ばらつきを示す最大変動率 i_k が最も大きくなるノードとは、一致してノード 219 番であることがわかる。また、ノード 50 番近傍のノードからノード 219 番までの電流 I_{oled} の最大変動率 i_k は、前述したLCDにおける許容値である $2\% / \text{cm}$ ($X = 2\%$) を大きく超えていることがわかる。したがって、この表示装置の表示品質は十分ではないといえる。

30

【0044】

ここで、 $2 \leq k \leq n$ なる k について、上記漸化式から電圧値 V_k を示す式を算出すると、次式のように

$$V_k = ((R_e / R_x) + 2) \cdot V_{k-1} - V_{k-2}$$

と表すことができる。また、 $k = 1$ のときには次式のように

$$V_1 = ((R_e / R_x) + 1) \cdot V_0$$

と表すことができる。なお、 $i_k = V_k / R_x$ である。

40

以上より、抵抗比率 R_x / R_e が与えられれば、上式(2)で定義される最大変動率 i_n が求められることから、所定の数値計算を行うことにより、所定の許容値 $X\%$ 以内になるような抵抗比率 R_x / R_e の範囲を求めることができる。そこで、本表示装置に上記表示画面、すなわち画素精細度が 100 PPI 、画素数が $176 \times \text{RGB} \times 220$ である表示画面が用いられるとき、上記漸化式に基づいて上式(2)の条件が成り立つ抵抗値 R_e 、 R_x の条件を所定の数値計算により求めると、その条件は、 $R_x / R_e = 3.77 \times 10^5$ となる。

【0045】

また、表示画面では電流供給点を一列の表示素子群に繋がる電源線に対して一点しか設けていないが、一列の表示素子群(以下「表示素子列」という)に繋がる電源線の両端(

50

上端および下端)に電流供給点を設けることにより、電流値 I_{oled} のばらつきが抑えられる。そのため、抵抗比率 R_x / R_e の条件を緩和、すなわちその下限値を小さくすることができる。この表示素子列の両端から電流供給を行う場合における上記ばらつきは、片端から電流供給を行う場合においてノード数を半分にしたときと同視することができる。したがって、上記表示画面が用いられる場合であって表示素子列の両端から電流供給を行う場合、計算上のノード数は、実際のノード数 220 の半分である 110 としてよい。すなわち、上記漸化式および上式(2)における n が 109 である場合について考えればよい。このとき、上記漸化式に基づいて上式(2)の条件が成り立つ抵抗値 R_e 、 R_x の条件を上記と同様の所定の数値計算により求めると、その条件は、 $R_x / R_e = 1.73 \times 10^5$ となる。

10

【0046】

なお、このような抵抗値(抵抗比率)の算出手法は、電流供給点の配置数や配置位置に応じて容易に適用可能であるため、さまざまな表示画素数や画素精細度を有する表示装置に適用することができる。

【0047】

次に、上記抵抗比率の抵抗値を有する電源線の電極を表示素子内に適宜に配置する構成につき説明する。図10は、表示素子の概略的な構造を示す平面図である。この表示素子は、幅が W_p 、長さが L_p の長方形の形状であり、走査信号線電極 11 と、データ信号線電極 12 と、電源線電極 13 と、TFT回路部 14 と、画素開口部 15 とを備える。この表示素子の1辺(短手辺)に沿って、幅が W_g の走査信号線電極 11 が配置され、これと直交する方向の表示素子の2辺(長手辺)に沿って、それぞれ幅が W_s のデータ信号線 12 と幅が W_e の電源線電極 13 とが配置されている。また、これらの電極で囲まれた所定の領域に TFT回路部 14 が配置され、残りの領域に幅が W_{ito} 、長さが L_{ito} の画素開口部 15 が配置されている。この画素開口部 15 には、電気光学素子材料である有機 EL素子材料が塗布されている。この画素開口部 15 は、TFT回路部 14 から受け取る電流量に応じて、その発光量が制御される。

20

【0048】

ここで、走査信号線電極 11、データ信号線電極 12、および電源線電極 13 の幅 W_g 、 W_s および W_e の大きさは任意であり、通常は表示素子全体の動作特性を満足する値になるよう設計される。例えば、走査信号線電極 11 およびデータ信号線電極 12 は、表示画面内のあらゆる位置において波形が著しく歪むことなくかつ選択期間に十分なパルスが得られるような電極幅に設定される。これらの電極に対して、電源線電極 13 は、基本的には直流が印加されているためその印加電圧の時間的な変動率が小さい。しかし、この電源線電極 13 は、TFT回路部 14 を経由して画素開口部 15 に含まれる有機 EL素子に電流を与えるため、各表示素子での電圧降下量の影響を受けた電圧分布を有することになる。例えば、電源線電極 13 の幅 W_e が比較的小さいとき、1つの表示素子あたりの電極抵抗値が相対的に大きくなるために表示素子間の電圧降下が大きくなる。そのため、電源線電極 13 の延設方向(すなわち列方向)に隣接する表示素子間の供給電流量に比較的大きな差が生じる。逆に、電源線電極 13 の幅 W_e が比較的大きいときには、電極抵抗値が相対的に小さくなるため、隣接する表示素子間の供給電流量の差が小さくなる。このように、前述した電源線 13 の電極抵抗値 R_e は、図10に示される表示素子内の各電極の幅に依存して決定されるということがわかる。

30

40

【0049】

次に画素開口部 15 について説明する。前述のように、電源線 13 の電極抵抗値 R_e を大きくするということは、電極幅 W_e を小さくすることを意味する。そのため、TFT回路部 14 および画素開口部 15 の占めるべき領域が相対的に広い面積になることを意味する。逆に、電極抵抗値 R_e を小さくするときには、電極幅 W_e を大きくすることが必要となるため、TFT回路部 14 および画素開口部 15 の占めるべき領域の面積は相対的に小さくなる。ここで一般的に、TFT回路部 14 の領域面積を電極幅 W_e の大きさに合わせて自由に変更することは必ずしも容易ではない。そのため、これを固定された面積として

50

考えるとき、電極抵抗値 R_e を小さくするということは、結局、画素開口部 15 の面積が相対的に減少することを意味する。

【0050】

図 11 は、電極幅を部分的に大きくした表示素子の概略的な構造例を示す平面図である。前述したように、TFT 回路部 14 の領域面積を電極幅 W_e の大きさに合わせて変更することは必ずしも容易ではないため、図 11 に示すように、電源線電極 13 は、画素開口部 15 と接する部分の電極幅 W_e' が他の部分の電極幅 W_e よりも大きくなるように構成されている。このように構成すれば、電極抵抗値 R_e を小さくすることができる。もっとも反面、画素開口部 15 の表示素子全体に対する面積比率（以下「開口率」という）が小さくなる。

10

【0051】

なお、エレクトロマイグレーション等による電極劣化の影響を最小限に抑えるため、理想的には電源線電極 13 の電極幅 W_e は、電極の延設方向に沿って均一であるほうが好ましいが、電極幅が不均一であることは大きな問題とはならない。また、電源線電極 13 は、2 種類よりも多い複数種類の電極幅または連続的に変化する電極幅を有していてもよく、その形状に限定はない。

【0052】

ここで、表示画面の輝度を所定の値にするためには、画素開口部 15 の面積に応じた発光輝度が必要であるため、開口率が小さくなるに従って相対的に大きな発光輝度が要求される。例えば、有機 EL 素子や LED のような電気光学素子は、発光輝度が大きくなるに従って当該素子を流れる電流量も相対的に増加する。

20

【0053】

図 12 は、上記電気光学素子の発光効率と発光輝度との関係を示す図である。図 12 に示すように、単位電流量あたりの発光輝度である発光効率は、発光輝度が大きくなるに従って低下する傾向がみられる。したがって、前述したように電源線電極 13 の抵抗値 R_e を小さくするほど開口率が低下するため、結果的に、発光効率も小さくなることがわかる。このことから、画素開口率をできるだけ高く設定することにより発光効率を高く設定するほうが、表示素子の寿命を延ばし、消費電力を抑えることができる。

【0054】

以上のように、表示画面内の輝度のばらつきを抑えるために最低限必要な電源線電極 13 の大きさ（幅）は、上式（2）に示す条件を満たすような電源線 13 の電極抵抗値 R_e と、有機 EL 素子 9' の点灯時における制御用 TFT 8' および有機 EL 素子 9' の合成抵抗値 R_x との比率を求めることにより決定することができる。すなわち、このようにして得られる電極抵抗値 R_e の値に応じて最も開口率が大きくなるように電源線電極 13 の電極面積を設定すれば、表示画面内の輝度ばらつきが抑えられ、かつ発光効率の良い表示が可能な表示装置および表示素子を実現することができる。

30

【0055】

なお、本表示装置における表示画面内の輝度ばらつきの許容値 X は、LCD において一般的に用いられる単位長さ当たりの輝度ばらつき許容値を参照し、 $X = 2\%$ としたが、必ずしもこの値に限定されるものではなく、この値は表示素子の表示特性等に応じた適宜の値（例えば、5%、8%、10% など）に変更しても良い。

40

【0056】

また、上記手法と合わせてデータ信号の電圧値（または電流値）を補正して輝度ばらつきを均一化する従来の手法が用いられる場合には、上記有用な効果をより高めることができる。しかし、データ信号を補正をするための特別な回路が必要となるので、全体の回路規模が増大する点で好ましいとはいえない。

【0057】

以上を前提にして以下に、上記一実施形態に係る表示装置の表示画面における画素精細度、列方向の画素数（以下「列画素数」という）、電流供給点の配置数、または合成抵抗値 R_x を変更した場合、単位長さ当たりの電流ばらつき許容値 X を 2%、5%、8%、1

50

0%としたときの最低限必要な抵抗比率 R_x / R_e または抵抗値 R_e を計算した例およびその考察を示す。

【0058】

(第1の計算例)

第1の計算例として、本表示装置の表示画面における画素精細度および列方向の画素数をさまざまに設定した場合の抵抗比率 R_x / R_e を上記漸化式および上式(2)に基づいて算出し、得られた結果を下記の表に示す。なお、電源線13に流すべき電流は、一表示素子列につき片端側(上側)の1点から供給されるものとする。

【表1】

精細度 PPI	列画素数 N	各許容値における R_x / R_e			
		2%	5%	8%	10%
100	176	2.96E+05	1.14E+05	6.80E+04	5.28E+04
120	176	3.49E+05	1.35E+05	8.15E+04	6.37E+04
150	176	4.23E+05	1.65E+05	1.00E+05	7.88E+04
170	176	4.69E+05	1.83E+05	1.12E+05	8.81E+04
200	176	5.31E+05	2.08E+05	1.28E+05	1.01E+05
100	220	3.77E+05	1.43E+05	8.44E+04	6.50E+04
120	220	4.48E+05	1.71E+05	1.02E+05	7.95E+04
150	220	5.48E+05	2.12E+05	1.28E+05	1.00E+05
170	220	6.11E+05	2.37E+05	1.44E+05	1.13E+05
200	220	7.00E+05	2.73E+05	1.67E+05	1.31E+05
100	480	8.28E+05	2.91E+05	1.59E+05	1.16E+05
120	480	1.00E+06	3.62E+05	2.03E+05	1.50E+05
150	480	1.26E+06	4.65E+05	2.67E+05	2.02E+05
170	480	1.43E+06	5.33E+05	3.09E+05	2.35E+05
200	480	1.67E+06	6.31E+05	3.71E+05	2.85E+05
100	600	1.02E+06	3.47E+05	1.82E+05	1.29E+05
120	600	1.24E+06	4.36E+05	2.37E+05	1.72E+05
150	600	1.57E+06	5.68E+05	3.18E+05	2.36E+05
170	600	1.79E+06	6.55E+05	3.72E+05	2.79E+05
200	600	2.11E+06	7.82E+05	4.52E+05	3.43E+05
100	768	1.28E+06	4.12E+05	2.05E+05	1.41E+05
120	768	1.57E+06	5.26E+05	2.73E+05	1.93E+05
150	768	2.00E+06	6.98E+05	3.78E+05	2.74E+05
170	768	2.28E+06	8.11E+05	4.48E+05	3.29E+05
200	768	2.70E+06	9.79E+05	5.52E+05	4.11E+05
100	1080	1.71E+06	4.98E+05	2.27E+05	1.49E+05
120	1080	2.12E+06	6.57E+05	3.14E+05	2.12E+05
150	1080	2.74E+06	8.98E+05	4.55E+05	3.16E+05
170	1080	3.15E+06	1.06E+06	5.51E+05	3.89E+05
200	1080	3.75E+06	1.30E+06	6.98E+05	5.03E+05

【0059】

上記の表に示されるように、同一の列画素数では画素精細度が高くなるほど、同一の電流ばらつき許容値に対して最低限必要な抵抗比率 R_x / R_e が大きくなることがわかる。例えば、本表示装置の表示画面が画素精細度100PPIのVGA画面(640×RGB×480画素)である場合、列画素数は480個である。このときに列方向の電流ばらつき(すなわち輝度のばらつき)を2%以内に抑えるためには、 $R_x / R_e = 8.28 \times 10^5$ とする必要があることがわかる。さらに、表示輝度のばらつきに大きな問題が生じないような表示装置では、電流ばらつき許容値を大きくすれば、抵抗比率 R_x / R_e が小さくなるため、より緩和した条件で抵抗比率 R_x / R_e 、すなわち電源線13の電極抵抗値 R_e を決めることができる。例えば、上記の表を参照すると、上記と同じ画素精細度および列画素数の表示画面を有する表示装置において、電流ばらつき許容値を10%とするときには、 $R_x / R_e = 1.16 \times 10^5$ であればよい。ここで、上記の表を参照すると、

10

20

30

40

50

電流ばらつき許容値を8%または10%とするときには、 $R_x / R_e = 1 \times 10^5$ としても、比較的低い画素精細度および比較的少ない列画素数の表示画面を有する表示装置では、電流のばらつきが許容値の範囲内に収まることがわかる。また、 $R_x / R_e = 1 \times 10^6$ とすると、電流ばらつき許容値を5%~10%とするときには、ほとんどの表示装置で電流のばらつきが許容値の範囲内に収まり、さらに電流ばらつき許容値を2%とするときにも、比較的少ない列画素数の表示画面を有する表示装置では、電流のばらつきが許容値の範囲内に収まることがわかる。

【0060】

(第2の計算例)

第2の計算例として、本表示装置の表示画面における画素精細度および列画素数をさまざまに変更した場合に必要な抵抗比率 R_x / R_e を上記漸化式および上式(2)に基づいて算出し、得られた結果を下記の表に示す。ただし、第1の計算例とは異なり、電源線13に流すべき電流は、図13に示すように一表示素子列につき両端側(上側および下側)の2点から供給されるものとする。

【表2】

精細度 PPI	列画素数 V	各許容値における R_x / R_e			
		2%	5%	8%	10%
100	176	1.31E+05	5.14E+04	3.15E+04	2.49E+04
120	176	1.49E+05	5.86E+04	3.61E+04	2.85E+04
150	176	1.70E+05	6.70E+04	4.14E+04	3.28E+04
170	176	1.80E+05	7.10E+04	4.39E+04	3.48E+04
200	176	1.88E+05	7.45E+04	4.61E+04	3.66E+04
100	220	1.73E+05	6.74E+04	4.11E+04	3.23E+04
120	220	1.99E+05	7.82E+04	4.79E+04	3.78E+04
150	220	2.34E+05	9.20E+04	5.66E+04	4.48E+04
170	220	2.52E+05	9.95E+04	6.14E+04	4.86E+04
200	220	2.74E+05	1.08E+05	6.70E+04	5.31E+04
100	480	4.13E+05	1.56E+05	9.15E+04	7.02E+04
120	480	4.92E+05	1.88E+05	1.12E+05	8.63E+04
150	480	6.05E+05	2.33E+05	1.40E+05	1.09E+05
170	480	6.76E+05	2.62E+05	1.58E+05	1.24E+05
200	480	7.76E+05	3.02E+05	1.84E+05	1.44E+05
100	600	5.20E+05	1.93E+05	1.11E+05	8.44E+04
120	600	6.23E+05	2.34E+05	1.37E+05	1.05E+05
150	600	7.72E+05	2.94E+05	1.75E+05	1.35E+05
170	600	8.67E+05	3.33E+05	1.99E+05	1.55E+05
200	600	1.00E+06	3.88E+05	2.34E+05	1.83E+05
100	768	6.66E+05	2.41E+05	1.36E+05	1.01E+05
120	768	8.03E+05	2.96E+05	1.70E+05	1.28E+05
150	768	1.00E+06	3.77E+05	2.20E+05	1.69E+05
170	768	1.13E+06	4.29E+05	2.53E+05	1.95E+05
200	768	1.32E+06	5.04E+05	3.01E+05	2.33E+05
100	1080	9.25E+05	3.20E+05	1.71E+05	1.23E+05
120	1080	1.13E+06	4.00E+05	2.21E+05	1.62E+05
150	1080	1.42E+06	5.18E+05	2.94E+05	2.20E+05
170	1080	1.61E+06	5.95E+05	3.42E+05	2.58E+05
200	1080	1.89E+06	7.08E+05	4.13E+05	3.15E+05

【0061】

上記の表に示されるように、第1の計算例と同様、同一の列画素数では画素精細度が高くなるほど、同一の電流ばらつき許容値に対して最低限必要な抵抗比率 R_x / R_e が大きくなることがわかる。また、上記の表に示される上記抵抗比率 R_x / R_e は、第1の計算例のほぼ半分であることがわかる。例えば、本表示装置の表示画面が画素精細度100 PPIのVGA画面である場合、列方向の単位長さ当たりの電流ばらつきを2%以内に抑え

るために最低限必要な抵抗比率 R_x / R_e は 4.13×10^5 であり、第1の計算例の場合のほぼ半分の値となる。このように、電源線13の電極抵抗値 R_e は、第1の計算例の場合よりも2倍程度まで高くてもよいことになる。以上のことから、電流供給部2からの電流供給点（電圧印加点）をより多く設けることにより、電流ばらつき許容値を満たすために最低限必要な抵抗値の上限をさらに高くできることがわかる。

【0062】

ここで、上記の表を参照すると、電流ばらつき許容値を5%～10%とするときには、 $R_x / R_e = 1 \times 10^5$ としても、比較的低い画素精細度および比較的少ない列画素数の表示画面を有する表示装置や、さらに比較的高い画素精細度または比較的多い列画素数の表示画面を有する表示装置でも、電流のばらつきが許容値の範囲内に収まるものがあることがわかる。また、電流ばらつき許容値を5%～10%とするときには、 $R_x / R_e = 1 \times 10^6$ とすると、高品位テレビジョン（HDTV: High Definition Television）相当の表示画面（ 1920×1080 ）を有する表示装置であっても、電流のばらつきが許容値の範囲内に収まり、さらに電流ばらつき許容値を2%とするときには、高い画素精細度の上記HDTV相当の表示画面を有する表示装置などを除くほとんどの表示装置で、電流のばらつきが許容値の範囲内に収まることわかる。

10

【0063】

（第3の計算例）

第3の計算例として、第1の計算例で用いられる表示装置を図4に示す等価回路に基づき実際に構成するときの抵抗値 R_e を算出し、得られた結果を下記の表に示す。なお、一般的な構成例に基づき、点灯時における電流制御用TFT8'のオン抵抗はおよそ50kΩであり、有機EL素子9'のオン抵抗はおよそ10kΩ/mm²であるものとする。また、各画素精細度での開口率は50%であるものとする。

20

【表 3】

精細度	列画素数	素子抵抗 R _x [Ω]	開口率 [%]	各許容値における R _e 抵抗 [Ω]			
				2%	5%	8%	10%
100	176	9.80E+05	50.0	3.31	8.63	14.42	18.55
120	176	1.39E+06	50.0	2.81	7.26	12.02	15.38
150	176	2.14E+06	50.0	2.32	5.94	9.77	12.43
170	176	2.74E+06	50.0	2.09	5.35	8.76	11.12
200	176	3.77E+06	50.0	1.85	4.71	7.68	9.72
100	220	9.80E+05	50.0	2.60	6.86	11.61	15.07
120	220	1.39E+06	50.0	2.19	5.72	9.57	12.33
150	220	2.14E+06	50.0	1.79	4.62	7.66	9.80
170	220	2.74E+06	50.0	1.60	4.13	6.80	8.68
200	220	3.77E+06	50.0	1.40	3.59	5.88	7.48
100	480	9.80E+05	50.0	1.18	3.36	6.16	8.45
120	480	1.39E+06	50.0	0.98	2.71	4.84	6.52
150	480	2.14E+06	50.0	0.78	2.11	3.67	4.86
170	480	2.74E+06	50.0	0.69	1.84	3.17	4.16
200	480	3.77E+06	50.0	0.59	1.55	2.64	3.44
100	600	9.80E+05	50.0	0.96	2.83	5.38	7.57
120	600	1.39E+06	50.0	0.79	2.25	4.14	5.70
150	600	2.14E+06	50.0	0.62	1.73	3.08	4.15
170	600	2.74E+06	50.0	0.55	1.50	2.63	3.51
200	600	3.77E+06	50.0	0.46	1.25	2.17	2.86
100	768	9.80E+05	50.0	0.77	2.38	4.78	6.95
120	768	1.39E+06	50.0	0.63	1.86	3.59	5.09
150	768	2.14E+06	50.0	0.49	1.40	2.59	3.58
170	768	2.74E+06	50.0	0.43	1.21	2.19	2.98
200	768	3.77E+06	50.0	0.36	1.00	1.78	2.38
100	1080	9.80E+05	50.0	0.57	1.97	4.32	6.56
120	1080	1.39E+06	50.0	0.46	1.49	3.12	4.63
150	1080	2.14E+06	50.0	0.36	1.09	2.16	3.10
170	1080	2.74E+06	50.0	0.31	0.93	1.78	2.52
200	1080	3.77E+06	50.0	0.26	0.75	1.40	1.95

10

20

30

【0064】

なお、上記合成抵抗値 R_x [] は、上述した数値に基づき次式 (3) により求めるものとする。

$$R_x = 10 \times 10^3 / ((25.4)^2 / 3 \times \text{開口率} / 100) + 50 \times 10^3 \quad \dots (3)$$

【0065】

上記の表を参照すると、列画素数が 220 個近傍の数であるとき、1つの表示素子あたりの電源線 13 の電極抵抗値 R_e が約 1.4 ~ 3 程度であれば、単位長さ当たりの電流ばらつき許容値を 2% 以下にすることができる。ここで、例えば、画素精細度 100 PPI、列画素数 220 個の表示画面に用いられる表示素子であって開口率が 50% 程度の表示素子では、図 10 に示すように電源線電極 13 の電極幅 W_e に対する長さ L_p がおよそ 20 倍であるため、上記 2 前後の抵抗値を有する電極は、およそ 0.1 / (スクエア) 前後の面抵抗値 (シート抵抗値) を有していればよい。もちろん、より低い面抵抗値を有する電極材料を用いることにより、さらに電流ばらつきを小さくすることができる。

40

【0066】

また、列画素数が比較的多い場合、例えば SVGA 画面 (800 × RGB × 600 画素) である場合 (列画素数が 600 個である場合)、上記の表を参照すると、このときに列方向の電流ばらつき (すなわち輝度のばらつき) を 2% 以内に抑えるために、抵抗値 R_e は約 0.5 ~ 1 程度でなければならない。この場合には、上記の場合よりもさらに低い面抵抗値を有する電極材料が必要になる。

50

【0067】

ここで、面抵抗値を低くすることは、面抵抗値が低い電極材料を用いることによって実現されるが、電極の厚みを増やすことによっても同様に実現することができる。また、電極の厚みを増やすことによる段差の影響を避けたいときには、電極の厚みを増やすことなく、第2の計算例における構成と同様に、電流供給点（電圧印加点）を表示素子列の両端の2つまたはそれ以上増やすことにより、電流ばらつきを小さくすることができる。

【0068】

（副画素に関する考察）

次に、以上の計算例を前提としてさらに、1つの画素がRGB（赤、緑、青）の各3色を表示するための3つの副画素で構成される具体的な場合について図14を参照して考察する。なお、1つの画素がRGBW（赤、緑、青、白）を表示する4つの副画素で構成される場合も同様に考えることができる。図14は、RGBの各3色を表示する3種類の副画素を形成する表示素子における画素形成部の配列例を示す図である。図中のRGBは当該画素形成部10'により表示される色を示している。図14に示すように、画素形成部10'は、データ信号線12に沿って同色のものが配置され、走査信号線11に沿ってRGBの順にこれら3色を1組として繰り返されるように配置されている。この3色1組の副画素により1つの画素が構成される。

【0069】

ここで、これらRGB各色の副画素を形成する表示素子は、その発光材料の違いにより、所定の輝度（ここでは 200 cd/m^2 の白色輝度）を表示するための電圧電流条件がそれぞれ異なっている。この電圧電流条件、各副画素を形成する表示素子に含まれる有機EL素子のオン抵抗値、画素内発光輝度、抵抗比率 R_x/R_e の例を以下の表4に示す。なおここでは、RGB3色の副画素を形成する表示素子は共に、その電源線電極の面抵抗を $0.1/\Omega$ とし、その電極幅を $5\mu\text{m}$ 幅とし、その画素開口率を50%とし、その画素サイズをRGBそれぞれ $84\mu\text{m} \times 252\mu\text{m}$ とし、これらの表示素子を含む表示装置の列画素数は720であるものとする。また、点灯時における電流制御用TFT8'のオン抵抗はおよそ $50\text{ k}\Omega$ であるものとする。さらに図14に示すように、前記第2の計算例と同様に、電源線13に流すべき電流は一表示素子列につき両端側（上側および下側）の2点から供給されるものとする。

【表4】

	有機ELのオン抵抗値 [Ωmm^2]	電圧 [V]	電流密度 [A/mm^2]	画素内発光輝度 [cd/m^2]	抵抗比率 R_x/R_e
R	1.93E+04	6.0	3.10E-04	218.5	3.72E+05
G	4.02E+04	4.5	1.12E-04	367.1	7.63E+05
B	3.31E+04	5.3	1.60E-04	414.4	6.31E+05

【0070】

前述の計算例と同様に計算すると、RGB各色を表示するための各副画素における1cmあたりの電流値の最大変動率はそれぞれ異なった結果となる。図15は、これら副画素を形成する表示素子を含む表示装置におけるノード番号と当該ノードから1cm離れたノードとの電流値の最大変動率との関係を示す図である。ここでノード番号とは画素列の中央に位置するノードから当該ノードが何画素離れているかを示す番号であって、例えばノード1は画素列中央に最も近いノードを意味し、ノード360は画素列のそれぞれの両端に位置するノードを意味する。

【0071】

図15に示すように、表示画面の上下端、即ち、電流の供給点付近（ノード360付近）の電流値の最大変動率は、RGB各色の副画素を形成する表示素子間での差が大きく、結果として各色の輝度が所望の値からずれた値となる。そのため、表示画面上では色のにじみとなって視認されることになる。そこで、このような色のにじみを防止するためには、各色の副画素を形成する表示素子における1cmあたりの電流値の最大変動率が同程度

になるようにすればよい。

【0072】

ここで、各色の副画素を形成する表示素子において、上記電流値の最大変動率を同じになるようにするには、前述したように抵抗比率 R_x / R_e を変化させればよく、この抵抗比率 R_x / R_e を変化させるには、各副画素を形成する表示素子内の電源電極の抵抗値を調整すれば良い。ここでは、画素開口部の面積が変化しないものとし、電源線電極の平均幅を以下の表5に示すように設定するものとする。なお、このときの抵抗比率 R_x / R_e は前述のように 10^5 以上に設定されているが、特に表示画面内の輝度ばらつきを考慮する必要がなければ、抵抗比率 R_x / R_e が 10^5 未満であっても色のにじみを防止することは可能である。

【表5】

副画素色	電源線電極の平均幅	抵抗比率 R_x/R_e	抵抗比率 R_x/R_e のばらつき[%]
R	10.0	7.45E+05	1.35
G	5.0	7.63E+05	-1.06
B	6.0	7.57E+05	-0.29

【0073】

このとき、電流値の最大変動率は、各色の副画素を形成する表示素子においてほぼ一致する。図16は、このときのノード番号と電流値の最大変動率との関係を示す図であり、図17は、図16を部分的に拡大した図であって、ノード番号320~360と上記最大変動率との関係を示す図である。このときの副画素を形成する表示素子における抵抗比率 R_x / R_e の関係は次式(4)のように示される。なお、式のかっこ内のRGBは副画素の種類を示しており、例えば $R_x(R) / R_e(R)$ は赤色を表示する表示素子の上記抵抗比率を表す。

$$R_x(R) / R_e(R) \quad R_x(G) / R_e(G) \quad R_x(B) / R_e(B) \quad \dots \quad (4)$$

【0074】

ここで、これら各色の副画素を形成する表示素子の抵抗比率 R_x / R_e は、理想的には一致することが好ましいが、表5に示す抵抗比率 R_x / R_e の平均値に対するばらつき割合や、図16および図17を参照すれば、数%程度以内のばらつき(誤差)であれば、これら抵抗比率 R_x / R_e は一致したものとして考えて差し支えない。以上の様に各色の副画素を形成する表示素子の発光材料特性が異なっている場合でも、上式(4)に示す関係となるように上記抵抗比率(具体的には電源線電極の幅)を適宜に調整すれば、色にじみの無い表示を行うことができる。なお、上記抵抗比率の抵抗値を有する電源線の電極を表示素子内に適宜に配置する構成については、例えば図11に示す電極幅を部分的に大きくした表示素子の構造の説明などにおいて前述した。

【0075】

またこのことに加えて、電流値の最大変動率は、前述したLCDにおける許容値である2%/cm($X=2\%$)を全て下回っているので、表示画面内の輝度ばらつきが小さくなる。このことから、この表示装置の表示品質は十分であるといえる。

【0076】

なお、本発明は、以上の実施形態に係る表示装置および表示素子に限定されるものではなく、本発明の有用な効果を実現することができる種々の構成に適用が可能である。

【0077】

以上のように本発明によれば、電源線電極13の抵抗値 R_e と、電源線電極13から各表示素子に設けられる有機EL素子9'および電流制御TFT8'を通り共通電極VCOMに至るまでの電流経路における合成抵抗値 R_x との抵抗比率 R_x / R_e を所定の数値以上、具体的には 1×10^5 以上となるように構成することにより、各表示素子における電流のバランスが調整され、回路規模を変更することなく、輝度ばらつきが所定の許容範囲内となるように設定することが可能になる。そのため、表示画面内の輝度ばらつきが小さ

10

20

30

40

50

く、開口率が高く、発光効率が良く、長寿命である表示素子および表示装置を提供することができる。

【図面の簡単な説明】

【0078】

【図1】本発明の一実施形態に係る表示装置の構成を示すブロック図である。

【図2】上記一実施形態に係る表示素子の構成を示すブロック図である。

【図3】上記一実施形態における画素形成部と各種配線との配置関係を示す概略図である。

【図4】上記一実施形態に係る表示素子の等価回路を示す図である。

【図5】上記一実施形態における有機EL素子に流れる電流と、電流供給部の電源線に対する電流供給点から当該表示素子までの距離との関係を示す図である。 10

【図6】上記一実施形態における電源線の抵抗値を低くしたときの、各表示素子の有機EL素子に流れる電流と、電流供給点から当該表示素子までの距離との関係を示す図である。

【図7】上記一実施形態における電源線と、これに接続される画素形成部を抵抗体として表現した等価回路である。

【図8】上記一実施形態に係る表示装置における各ノードの電流値のばらつきを示す図である。

【図9】上記一実施形態に係る表示装置における各ノードの最大変動率を示す図である。

【図10】上記一実施形態に係る表示素子の概略的な構造を示す平面図である。 20

【図11】上記一実施形態において、電極幅を大きくした表示素子の概略的な構造例を示す平面図である。

【図12】上記一実施形態における電気光学素子の発光効率と発光輝度との関係を示す図である。

【図13】上記一実施形態において、一画素列につき両端側（上側および下側）の2点から電流を供給される表示素子の等価回路を示す図である。

【図14】上記一実施形態において、RGBの各3色を表示する3種類の副画素を形成する表示素子における画素形成部の配列例を示す図である。

【図15】上記一実施形態において、副画素を形成する表示素子を含む表示装置におけるノード番号と当該ノードから1cm離れたノードとの電流値の最大変動率との関係を示す図である。 30

【図16】上記一実施形態において、電流値の最大変動率を同じになるように電源電極の抵抗値を調整したときの表示装置におけるノード番号と電流値の最大変動率との関係を示す図である。

【図17】上記一実施形態において、ノード番号320～360と電流値の最大変動率との関係を示す図である。

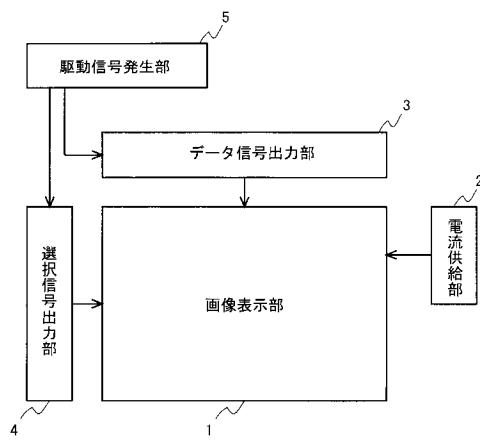
【符号の説明】

【0079】

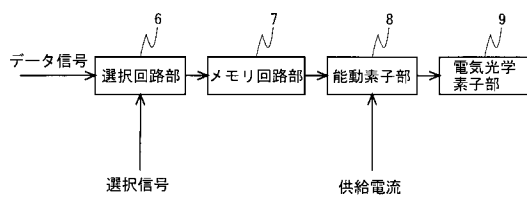
- 1 ... 画像表示部
- 2 ... 電流供給部
- 3 ... データ信号出力部
- 4 ... 選択信号出力部
- 5 ... 駆動信号発生部
- 6 ... 選択回路部
- 7 ... メモリ回路部
- 8 ... 能動素子部
- 9 ... 電気光学素子部
- 10 ... 画素形成部
- 11 ... 走査信号線
- 12 ... データ信号線

- 1 3 ... 電源線
- 1 4 ... T F T 回路部
- 1 5 ... 画素開口部
- 6 ' ... 選択用 T F T (n チャネル)
- 7 ' ... 補助容量
- 8 ' ... 制御用 T F T (p チャネル)
- 9 ' ... 有機 E L 素子 (O L E D)
- 1 0 ' ... 画素形成部

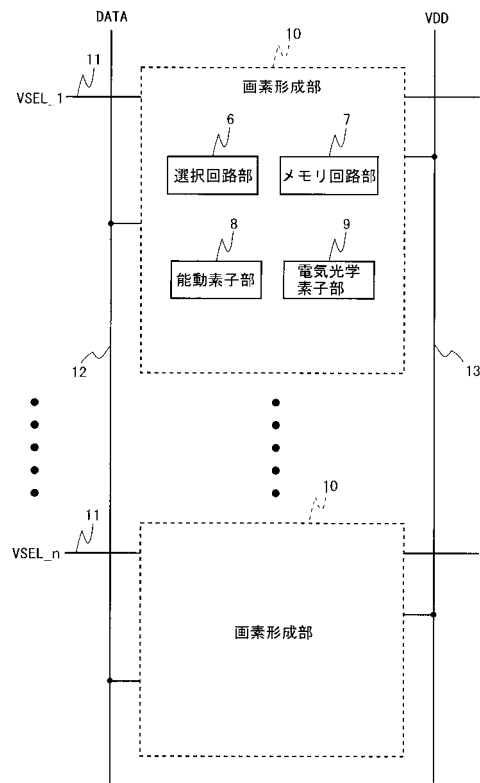
【 図 1 】



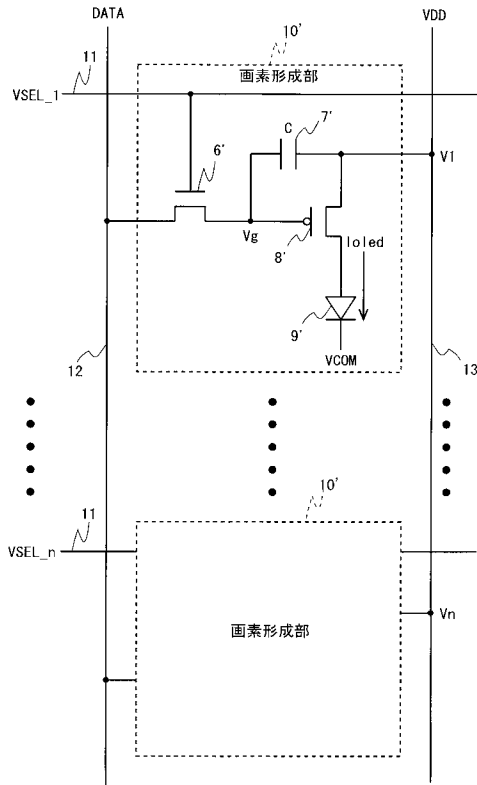
【 図 2 】



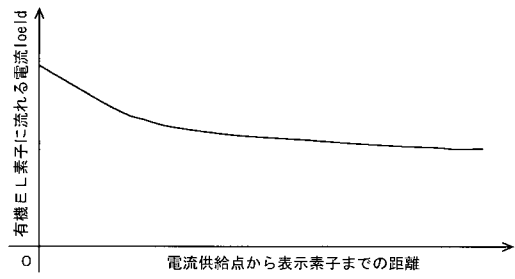
【 図 3 】



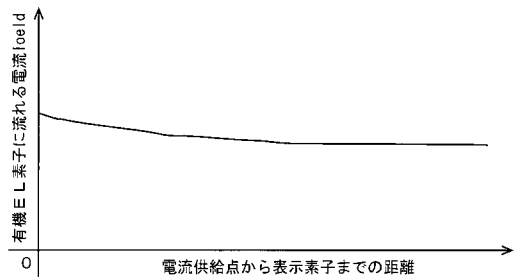
【 図 4 】



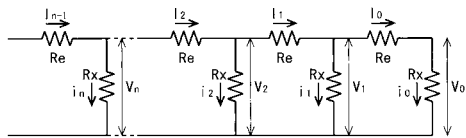
【 図 5 】



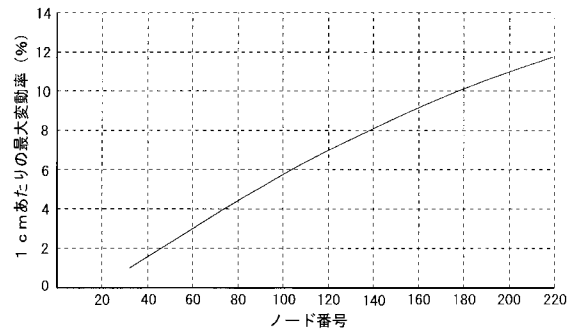
【 図 6 】



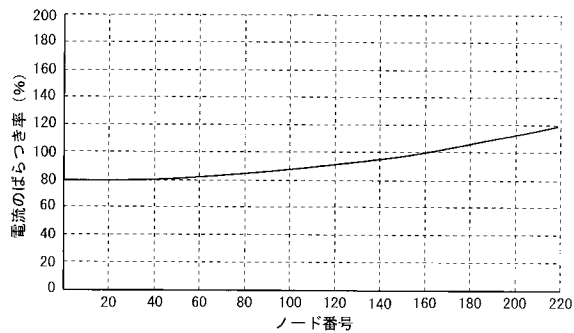
【 図 7 】



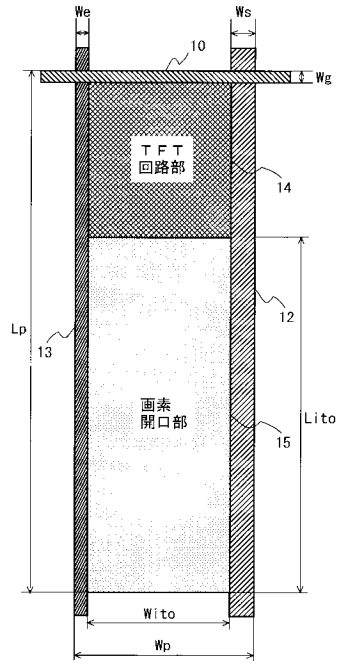
【 図 9 】



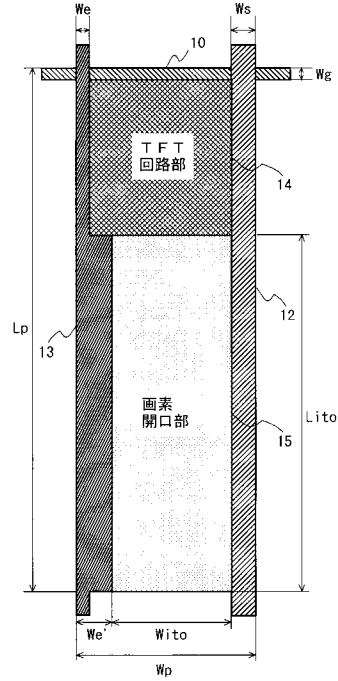
【 図 8 】



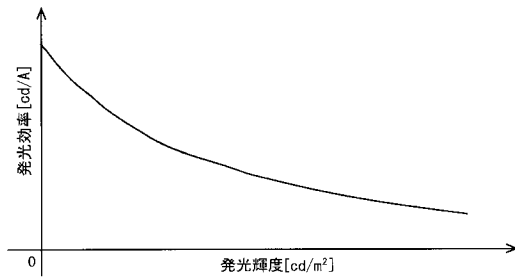
【図 10】



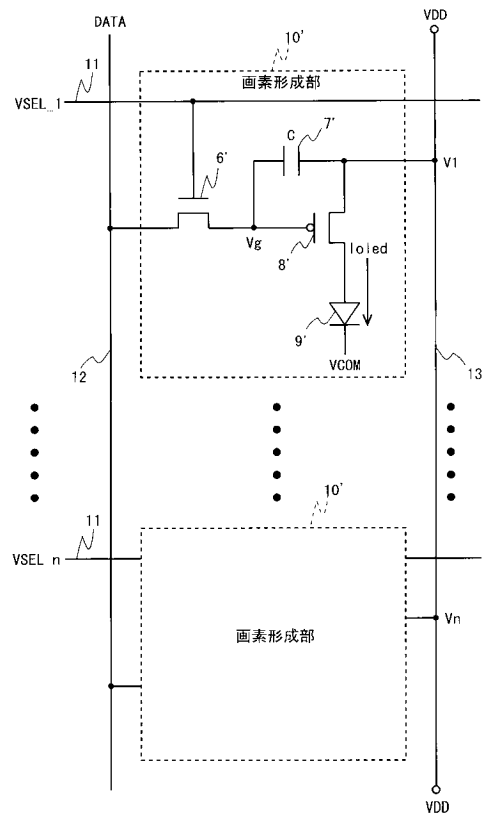
【図 11】



【図 12】



【図 13】



フロントページの続き

(51) Int.Cl.⁷

F I

テーマコード(参考)

H 0 5 B 33/14

Z

专利名称(译)	显示设备和显示设备		
公开(公告)号	JP2005032704A	公开(公告)日	2005-02-03
申请号	JP2004076284	申请日	2004-03-17
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普公司		
[标]发明人	岡本成継		
发明人	岡本 成継		
IPC分类号	H05B33/26 G09F9/30 G09G3/32 H01L27/32 H01L33/08 H01L33/36 H01L51/50 H05B33/14 H01L33/00		
CPC分类号	G09G3/3233 G09G2300/0426 G09G2300/0842 G09G2320/0223 G09G2320/0242		
FI分类号	H05B33/26.Z G09F9/30.338 G09F9/30.365.Z H01L33/00.J H05B33/14.A H05B33/14.Z		
F-TERM分类号	3K007/AB02 3K007/AB03 3K007/AB04 3K007/AB17 3K007/BA06 3K007/CC00 3K007/DB03 5C094/AA04 5C094/AA07 5C094/AA08 5C094/AA10 5C094/AA48 5C094/AA55 5C094/BA03 5C094/BA12 5C094/BA27 5C094/CA19 5C094/CA24 5C094/CA25 5C094/DB01 5C094/DB04 5C094/EA10 5C094/FA01 5C094/JA01 5F041/AA05 5F041/CA98 5F041/CB22 5F041/CB33 5F041/FF06 3K107/AA01 3K107/AA05 3K107/BB01 3K107/CC33 3K107/CC36 3K107/CC45 3K107/DD39 3K107/EE03 3K107/FF04 3K107/FF15 3K107/HH05 5F141/AA05 5F141/CA98 5F141/CB22 5F141/CB33 5F141/FF06 5F241/AA05 5F241/BB07 5F241/BB18 5F241/BB42 5F241/BC04 5F241/BC26 5F241/CA98 5F241/CB22 5F241/CB33 5F241/FF06		
代理人(译)	岛田彰		
优先权	2003173992 2003-06-18 JP		
外部链接	Espacenet		

摘要(译)

提供一种显示元件和显示装置，其中在不增加开口率的同时不提供特殊的校正电路和复杂的布线来抑制亮度的变化。包括在本显示装置中的显示元件包括TFT电路部分和像素开口部分，该像素开口部分根据来自涂有有机EL元件材料的TFT电路部分的电流发光。，布置扫描信号线电极11，数据信号线12和电源线电极13。由于电源线电极13的与像素开口15接触的部分的电极宽度 We 大于另一部分的电极宽度 We ，因此可以减小其电极电阻值 Re 。因此，配置和电极电阻值 Re ，电阻比接收/重新组合的电阻 Rx 的电流路径通过从电源线电极与像素开口部15 13，使得10 5 或到。因此，可以在显示屏幕中具有小的亮度变化，高孔径比，高发光效率和长寿命的显示元件和显示装置。 .The 11

