

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4393740号
(P4393740)

(45) 発行日 平成22年1月6日(2010.1.6)

(24) 登録日 平成21年10月23日(2009.10.23)

(51) Int.Cl.

F I

G09G 3/30 (2006.01)

G09G 3/30 J

G09G 3/20 (2006.01)

G09G 3/30 K

G09F 9/30 (2006.01)

G09G 3/20 642P

H01L 27/32 (2006.01)

G09G 3/20 641D

H01L 33/00 (2010.01)

G09G 3/20 611H

請求項の数 4 (全 10 頁) 最終頁に続く

(21) 出願番号 特願2001-519495 (P2001-519495)
 (86) (22) 出願日 平成12年8月2日(2000.8.2)
 (65) 公表番号 特表2004-510999 (P2004-510999A)
 (43) 公表日 平成16年4月8日(2004.4.8)
 (86) 国際出願番号 PCT/EP2000/007520
 (87) 国際公開番号 W02001/015232
 (87) 国際公開日 平成13年3月1日(2001.3.1)
 審査請求日 平成19年8月2日(2007.8.2)
 (31) 優先権主張番号 9919536.4
 (32) 優先日 平成11年8月19日(1999.8.19)
 (33) 優先権主張国 英国 (GB)

(73) 特許権者 590000248
 コーニンクレッカ フィリップス エレク
 トロニクス エヌ ヴィ
 オランダ国 5621 ベーアー アイン
 ドーフェン フルーネヴァウツウェッハ
 1
 (74) 代理人 100070150
 弁理士 伊東 忠彦
 (74) 代理人 100147485
 弁理士 杉村 憲司
 (74) 代理人 100113745
 弁理士 藤原 英治
 (74) 代理人 100072051
 弁理士 杉村 興作

最終頁に続く

(54) 【発明の名称】 アクティブマトリクス電界発光表示装置

(57) 【特許請求の範囲】

【請求項 1】

各々が電界発光表示素子と、該表示素子を流れる電流を、アドレス周期中に前記画素の列導体に印加される駆動信号に基づいて制御する駆動装置とを具える表示画素のアレイを具え、前記表示素子は、前記駆動信号に応答して前記駆動装置に接続された蓄積キャパシタンスに電圧を蓄えるよう構成されるアクティブマトリックス電界発光表示装置であって

、
 各々の画素は光電調節手段を有し、

前記光電調節手段は、アドレス周期中に前記表示素子によって発生された光に応答する光電装置と、前記アドレス周期中に前記光電装置を前記蓄積キャパシタンスと並列に接続するスイッチ装置とを有し、

前記アドレス周期に、前記光電装置は、前記アドレス周期中に前記蓄積キャパシタンスにおいて蓄積された電圧信号を前記表示素子の光出力レベルにしたがって調節するよう、前記蓄積キャパシタンスを流れる電流をシャントし、

前記光電調節手段は、前記光出力レベルに比例する光電流を導き、

当該表示装置は、前記アドレス周期に、前記列導体ヘシンクされる電流であって、前記アドレス周期中に前記列導体へ印加される電流駆動信号を有する電流が前記光電流に等しいところの平衡状態を有することを特徴とするアクティブマトリックス電界発光表示装置

。

【請求項 2】

前記スイッチ装置は、印加される電流データ信号に応答して、前記アドレス周期中に前記光電装置を前記蓄積キャパシタンスと並列に接続するよう動作し、

前記光電調節手段は、前記スイッチ装置を介して前記光電装置によって前記蓄積キャパシタンスを流れる電流をシャントすることによって、前記画素において前記アドレス周期中に流れる電流を調節するよう構成され、

前記電流データ信号に、前記アドレス周期後に前記蓄積キャパシタンスにおいて蓄積された電圧が依存することを特徴とする請求項 1 記載のアクティブマトリックス電界発光表示装置。

【請求項 3】

前記光電装置はフォトダイオードを有することを特徴とする請求項 1 又は 2 記載のアクティブマトリックス電界発光表示装置。

【請求項 4】

前記駆動装置は薄膜トランジスタを有することを特徴とする請求項 1 乃至 3 のうちいずれか一項記載のアクティブマトリックス電界発光表示装置。

【発明の詳細な説明】

【0001】

本発明は、電界発光表示画素のアレイを具えるアクティブマトリックス電界発光表示装置に関する。さらに特に、本発明は、表示画素のアレイを具え、前記表示画素の各々が、電界発光表示画素と、前記表示画素を通る電流を、アドレス周期中に印加され、該表示装置に接続された蓄積キャパシタンスにおける電圧として蓄積される駆動信号に基づいて制御する駆動装置とを具える、アクティブマトリックス電界発光表示装置に関する。

【0002】

電界発光表示素子を用いるマトリックス表示装置は、よく知られている。前記表示素子は、例えば、ポリマ材料を使用する有機薄膜電界発光素子、又は、慣例的な I I I - V 半導体混合物を使用する発光ダイオード (LED) を具えてもよい。有機電界発光材料、特にポリマ材料における最近の発展は、特にビデオ表示装置にこれらが使用される能力を論証した。これらの材料は、代表的に、1 対の電極間に挟まれた電界発光材料、例えば半導電複合ポリマの 1 つ以上の層を具え、前記電極の一方が透明で、他方がホール又は電子を前記ポリマ層に注入するのに適した材料のものである。前記ポリマ材料を、CVD プロセス、又は単純に、溶解可能複合ポリマの溶液を使用する印刷又はスピンコーティング技術によって形成することができる。

【0003】

有機電界発光材料は、ダイオード様 I - V 特性を示し、表示機能及びスイッチング機能の双方を与えることができ、したがって、パッシブ型ディスプレイにおいて使用することができる。

【0004】

しかしながら、本発明は、各々の画素が表示素子と、前記表示素子を通る電流を制御するスイッチング装置とを具えるアクティブマトリックス表示装置に関する。アクティブマトリックス電界発光ディスプレイの例は、欧州特許出願公開明細書第 0 6 5 3 7 4 1 号及び第 0 7 1 7 4 4 6 号において記載されている。表示素子が容量性であり、したがって、事実上電流を流さず、駆動信号電圧をフィールド周期全体の間キャパシタンスに蓄積することができるアクティブマトリックス液晶表示装置と異なり、前記電界発光表示素子は、光を発生するために連続的に電流を通す必要がある。通常、TFT (薄膜トランジスタ) を具える画素の駆動装置は、前記表示素子を流れる電流を制御する原因である。前記表示素子の輝度は、該表示素子を流れる電流に比例する。画素のアドレス周期中、前記表示素子からの必要な出力を決定する電圧又は電流信号の形態における駆動 (データ) 信号を、該画素に印加し、接続された蓄積キャパシタンスに対応する電圧レベルとして蓄積し、前記キャパシタンスに蓄積された電圧は、前記スイッチング装置の動作を、該画素が再びアドレスされるまで、フィールド周期に対応する周期中に前記表示素子を通る電流を供給することに保持するように作用する。

【 0 0 0 5 】

既知の有機電界発光材料、特にポリマ材料に関する問題は、これらがエージングの影響を受け、それによって、所定の駆動電流に対する光出力が動作時間の間に減少することである。特定の用途において、このようなエージングの影響が重要でないかもしれないが、画素化ディスプレイにおける重要性は、画素からの出力変化におけるどのようなわずかな変化も見る人によって容易に知覚されるため、重大である。

【 0 0 0 6 】

本発明の目的は、この問題を少なくともある程度まで克服したアクティブマトリックス電界発光ディスプレイを提供することである。

【 0 0 0 7 】

本発明によれば、電界発光表示素子及び駆動装置を各々が具える画素のアレイを具え、前記駆動装置が、前記表示素子を流れる電流を、アドレス周期中に画素に印加され、前記駆動装置に接続された蓄積キャパシタンスに蓄積された駆動信号に基づいて制御する、アクティブマトリックス電界発光表示装置において、各画素が、アドレス中に前記表示素子によって発生される光に応答すると共に、前記アドレス周期において、前記キャパシタンスに蓄積された電圧信号を、前記表示素子の光出力レベルに従って調節するように配置された光電調節手段を含むことを特徴とするアクティブマトリックス電界発光表示装置が提供される。

【 0 0 0 8 】

このように、前記光電調節手段によって、アドレスに続く駆動（表示）周期における前記表示素子の光出力レベルを決定する蓄積された信号電圧は、前記表示素子の光出力特性に従って調節され、フィードバック変数を供給し、これによって、前記画素に設定された駆動レベルが、前記表示素子のエージングの影響に関して補償され、所定の印加駆動信号に対する表示素子からの所望の光出力レベルが、前記アレイにおける個々の表示素子の駆動電流レベル／光出力レベル特性における可能な変化に係わりなく、実際的に保持されるようにすることができる。

【 0 0 0 9 】

アクティブマトリックス電界発光表示装置において一般的なように、画素の駆動装置が T F T（薄膜トランジスタ）を具える場合、本発明は他の重要な利点を提供する。表示素子に関する駆動電流を、前記キャパシタンスにおいて蓄積された電圧に対応する前記 T F T のゲートに印加される電圧によって決定する。したがって、この駆動電流は、前記 T F T の特性と、例えば、製造プロセスによる前記アレイにおける画素の個々の T F T のしきい値電圧、モビリティ及び寸法における変化とに強く依存し、前記表示素子電流と、したがって、発生される光レベルとにおける望ましくない変化を生じ、前記表示出力における非一様性を招くおそれがある。前記蓄積された電圧信号の制御における前記光電調節手段の影響も、T F T 特性におけるこのような変化を補償する。

【 0 0 1 0 】

本発明は、ポリマ L E D 材料を使用する装置において特に有利であるが、もちろん、電界発光材料が同様にエージングの影響を受け、結果として、動作の時間周期に渡って所定の駆動電流に対してより低い光出力レベルを生じるどのような電界発光装置における利点に適用することができる。

【 0 0 1 1 】

特に、前記光電調節手段は、前記アドレス周期中に画素を流れる電流を印加されたデータ信号に応じて調節し、前記アドレス周期後の前記キャパシタンスに蓄積された電圧がこの電流に依存する。

【 0 0 1 2 】

好適実施形態において、前記光電調節手段は、スイッチ装置、例えば他の T F T を経て前記蓄積キャパシタンスに接続された光電装置を具え、前記スイッチ装置を、前記アドレス周期中に前記光電装置を前記蓄積キャパシタンスと並列に接続するように、前記アドレス周期中に閉じるように配置した。前記駆動周期中、前記同地は、前記蓄積キャパシタン

10

20

30

40

50

スから電氣的に切り離される。前記アドレス周期において、電流信号から成るデータ信号に関して、前記装置は、前記キャパシタンスからの電流を、前記表示素子の光出力に応じて、平衡状態に達し、前記キャパシタンス電圧と、前記駆動TFTのゲート電圧とが安定するまで、シャントするように作用する。

【0013】

前記光電装置は、好適には、フォトダイオードを具えるが、フォトレジスタ又はフォトトランジスタを代わりに用いることもできる。

【0014】

ここで、本発明によるアクティブマトリックス電界発光表示装置の一実施形態を、添付した図面の参照と共に、例として説明する。

10

【0015】

図面は単に図式的なものである。同じ参照符を、図面を通して、同じ又は同様の部分を示すために使用した。

【0016】

図1を参照し、アクティブマトリックス電界発光表示装置は、ブロック10によって示し、各々が電界発光表示素子と、前記表示素子を通る電流を制御する関連する駆動装置とを具える規則的に間隔を置き、行(選択)導体すなわちライン12及び列(データ)導体すなわちライン14の交差する組間の交点において位置する画素の行及び列マトリックスアレイを有するパネルを具える。簡単にするため、いくつかの画素のみをここに示す。画素10を、前記個々の組の終端において接続された行走駆動回路16及び列データ駆動回路18を具える周辺駆動回路によって、アドレス導体の組を経てアドレスする。

20

【0017】

画素の各行を、回路16によって個々の行導体12に印加される選択信号によってアドレスし、各行の画素に、回路18によって前記列導体に並列に供給される個々のデータ信号に従って、これらの個々の表示出力を決定する個々の駆動信号をロードするようにする。各行がアドレスされると、適切なデータ信号が回路18によって適切な同期において供給される。

【0018】

図2は、既知の装置におけるいくつかの代表的な画素の回路を示す。この特定の装置において、前記データ信号は電圧信号から成る。各々の画素10は、ここではダイオード素子(LED)として表し、間に1つ以上の有機電界発光材料の活性層を挟んだ1対の電極を具える発光有機電界発光表示素子20を具える。この特定の実施形態において、前記材料はポリマLED材料から成るが、低分子量物質のような他の有機電界発光材料を使用することもできる。前記アレイの表示素子を、関連するアクティブマトリックス回路網と一緒に、絶縁支持部の一方の側に搭載する。前記表示素子のカソード又はアノードのいずれかを、透明導電材料によって形成する。前記指示部を、ガラスのような透明材料のものとし、前記基板に最も近い個々の表示素子20の電極を、ITOのような透明導電材料によって構成し、前記電界発光層によって発生された光が、これらの電極及び指示部を通過し、前記指示部の他方の側における観察者に見えるようにすることができる。代わりに、前記光出力を、この場合において前記アレイにおけるすべての表示素子に共通の供給ラインを構成する連続ITO層の部分の画素を具える前記パネル及び表示素子アノードの上から見ることもできる。前記表示素子のカソードは、カルシウム又はマグネシウム銀合金のような低仕事関数を有する金属を具える。使用できる好適な有機結合ポリマ材料は、WO96/36956において記載されている。他の低分子量有機材料の例は、欧州特許出願公開明細書第0717446号において記載されており、この欧州特許出願公開明細書は、アクティブマトリックス電界発光装置の構成及び動作の例も記載されており、これらにおいて開示されている内容は、参照によってここに含まれる。

30

40

【0019】

各々の画素10は、表示素子20の動作を該画素に印加されるアナログデータ信号電圧に基づいて制御するTFT22の形態における駆動装置を含む。ある画素に関する前記駆動

50

電圧を、各列の画素間で供給される列導体 1 4 を経て印加する。列導体 1 4 を、電流制御駆動トランジスタのゲートにアドレス T F T 2 6 を経て結合する。ある行の画素のアドレス T F T 2 6 に関するゲートを、一緒に共通行導体 1 2 に結合する。

【 0 0 2 0 】

各行の画素 1 0 は、通常はすべての画素に共通の連続電極として設けられる共通電圧供給ライン 3 0 と、個々の共通電流ライン 3 2 とを共有する。表示素子 2 0 及び駆動装置 2 2 を、電圧供給ライン 3 0 と、供給ライン 3 0 に対して正電位であり、表示素子 2 0 を通って流れる電流に関する電流源として作用する共通電流ライン 3 2 との間に直列に接続する。表示素子 2 0 を通って流れる電流を、スイッチング装置 2 2 によって制御し、この電流は、列導体 1 4 に供給される前記データ信号によって決定される蓄積された制御信号に依存するトランジスタ 2 2 におけるゲート電圧の関数である。

10

【 0 0 2 1 】

ある行の画素を、個々の行の画素に関するアドレス T F T 2 6 をオンに切り替える選択パルスを行導体 1 2 に印加する行駆動回路 1 6 によって選択する。前記ビデオ情報から得られる電圧レベルを、駆動回路 1 8 によって列導体 1 4 に印加し、アドレス T F T 2 6 によって駆動トランジスタ 2 2 のゲートに伝送する。ある行の画素が行導体 1 2 を経てアドレスされていない期間中、アドレストランジスタ 2 6 はターンオフするが、駆動トランジスタ 2 2 のゲートにおける電圧は、駆動トランジスタ 2 2 のゲートと共通電流ライン 3 2 との間に接続された画素蓄積キャパシタ 3 6 によって保持される。駆動トランジスタ 2 2 のゲートと共通電流ライン 3 2 との間の電圧は、画素 1 0 の表示素子 2 0 を通過する電流を決定する。したがって、前記表示素子を流れる電流は、駆動トランジスタ 2 2 のゲート - ソース電圧の関数である (トランジスタ 2 2 のソースは共通電流ライン 3 2 に接続され、トランジスタ 2 2 のドレインは表示素子 2 0 に接続されている)。この電流は、前記画素の光出力レベル (グレイスケール) を制御する。

20

【 0 0 2 2 】

スイッチングトランジスタ 2 2 を、飽和状態において、ゲート - ソース電圧が前記トランジスタを流れる電流をドレイン - ソース電圧にかかわらずに管理するように動作するように配置する。その結果、前記ドレイン電圧のわずかな変化は、表示素子 2 0 を流れる電流に影響を与えない。したがって、電流供給ライン 3 0 における電圧は、前記画素の正確な動作に対して重要ではない。

30

【 0 0 2 3 】

画素の各行を、個々の行アドレス周期において、各々の行の画素にこれらの駆動信号を順次に与え、前記画素を、駆動 (フィールド) 周期の間、これらが次にアドレスされるまで所望の光出力を与えるようにセットするようにアドレスする。

【 0 0 2 4 】

この既知の画素回路に関して、キャパシタ 3 6 に蓄積された電圧が、前記印加されたデータ信号によってほぼ決定され、この電圧が、駆動トランジスタ 2 2 及び表示素子 2 0 を流れる電流を制御し、結果として生じる前記表示素子の光出力レベルが常に前記表示素子のこのとき存在する電流 / 光出力レベル特性に依存することは認識されるであろう。前記表示素子の電界発光材料は、所定の駆動電流レベルに対する光出力レベルの減少を結果として生じるエージングの影響を招く動作期間中の劣化を受けるおそれがある。したがって、より長く (より激しく) 駆動されたこれらの画素は、低下した輝度を示し、表示の非一様性を生じるであろう。ポリマ L E D 材料に関して、このようなエージングの影響は、重大であるかもしれない。

40

【 0 0 2 5 】

本発明において、ある画素にアドレス段階中に蓄積された駆動信号を、該画素におけるフィードバック装置として作動する光電調節手段によって、前記表示素子の発光特性にしたがって、これらのようなエージングの影響に関して少なくともある程度補償し、前記表示素子の必要な光出力レベルがその後にアドレスしたときに発生することを保証するように自動的に調節する。

50

【 0 0 2 6 】

図 3 を参照し、本発明による、エージングの問題を少なくともある程度克服することを目的とする表示装置の一実施形態における画素の等価回路を示す。各々の画素 1 0 において、表示素子 2 0 を、再び、ここではすべての画素によって共有される共通電極層によって構成したように示す電流ライン 3 2 と電圧供給ライン 3 0 との間の駆動トランジスタ 2 2 に直列に接続し、アドレストランジスタ 2 6 のゲート及びソースを、関連する行及び列導体 1 2 及び 1 4 に各々接続する。また、蓄積キャパシタ 3 6 を、再び、駆動トランジスタ 2 2 のゲートと電流ライン 3 2 との間に接続する。

【 0 0 2 7 】

前記画素は、さらに、再び T F T の形態における追加のスイッチ装置 4 0 を含み、このスイッチ装置 4 0 を、アドレス T F T 2 6 と、蓄積キャパシタ 3 6 と駆動トランジスタ 2 2 のゲートとの間のノードとの間に接続し、スイッチ装置 4 0 のゲート端子をアドレス T F T 2 6 のゲートと同じ行導体 1 2 に接続し、行導体 1 2 に印加される（ゲート）パルス選択信号の印加によって、アドレス T F T 2 6 と同期して動作させるようにする。

【 0 0 2 8 】

フォトダイオード 4 5 を、前記画素に関係する電流ライン 3 2 と、T F T 2 6 及び 4 0 間のノードとの間に接続する。前記画素を、フォトダイオード 4 5 が該画素の表示素子 2 0 によって放射された光に曝されるように構成する。これらの構成部品間のこのような光学的結合の目的は、以下のこの画素の動作の説明から明らかになるであろう。

【 0 0 2 9 】

この装置において、前記画素に列導体 1 4 を経て印加される前記データ信号は、電圧信号でなくアナログ電流信号から成る。電圧でなく電流データ信号を使用するアクティブマトリックス電界発光装置は、既知であり、例えば、W O 9 9 / 6 5 0 1 2 に記載されているようなものである。

【 0 0 3 0 】

既知の画素回路に関して、この画素回路は、2 つの状態、前記画素を所望の表示出力状態に設定するアドレス状態と、前記表示素子をその後、前記設定状態にしたがって、前記画素がその後のフィールドにおいて再びアドレスされるまで駆動する駆動状態とを有する。前記アドレス状態において、行駆動回路 1 6 は、選択パルス信号を行導体 1 2 に個々の行アドレス周期において印加し、行導体 1 2 は T F T 2 6 及び 4 0 をターンオンする。キャパシタ 3 6 は、ここで、例えば、このときに完全に放電されるとする。前記アドレス段階において、電流は、関連する列導体 1 4 に、前記印加されたデータ信号にしたがってシンクされる。充電経路は、電流ライン 3 2 から、並列の蓄積キャパシタ 3 6 及びフォトダイオード 4 5 を通るものである。前記フォトダイオードが逆バイアスされているため、この初期期間において高いインピーダンスを有する。その結果、蓄積キャパシタ 3 6 は、T F T 2 6 及び 4 0 を経て充電を開始し、駆動 T F T 2 2 のソース及びゲート間の電圧は上昇する。T F T 2 2 のしきい値レベルに達すると、T F T 2 2 は、導通を開始し、表示素子 2 0 を流れる電流を生じ、光を発生し、それによって光出力を発生する。表示素子 2 0 及びフォトダイオード 4 5 の互いに関する適切な物理的配置の結果として、導通している表示素子 2 0 によって放射される光のいくらかはフォトダイオード 4 5 に当たり、フォトダイオード 4 5 にフォト電流を導通し始めさせる。フォト電流の程度は、それによって逆バイアスされても、受けた光レベル（光子の量 / 秒）に比例する。次に、フォトダイオード 4 5 は、キャパシタ 3 6 からの電流をシャントする。依然として行アドレス周期内である短い時間の後、列導体 1 4 によってシンクされている電流がすべて前記フォトダイオードのみによってシャントされ、駆動 T F T 2 2 のゲート電圧が安定する平衡状態に達する。このように、表示素子 2 0 からの光を、フォトダイオード 4 5 を経てアドレス中の前記画素その設定におけるフィードバック変数として使用する。

【 0 0 3 1 】

次に、前記画素回路を、前記行選択パルスの停止に応じて T F T 2 6 及び 4 0 をターンオフし、T F T 2 2 のゲートと蓄積キャパシタ 3 6 との間のノードを、フォトダイオード 4

10

20

30

40

50

5 及び列導体 1 4 から絶縁することによって、その駆動状態に切り替える。ここで、キャパシタ 3 6 は、T F T 2 2 のゲート - ソース電圧を、前記駆動（表示）段階における前記表示素子の電流駆動レベルを決定する調節された駆動信号レベルとして、前記画素が次にアドレスされるまで蓄積する。これは結果として、この駆動期間を通じて表示素子 2 0 を流れる安定電流を生じる。前記表示素子からの光を前記画素の設定におけるフィードバック変数として使用するため、前記駆動段階中の 1 秒当たりの光出力（光子）は、所望の出力光レベルにしたがって固定され、前記入力電流に比例する。

【 0 0 3 2 】

アドレス中、このように前記表示素子からの光出力を使用することによって、前記画素の設定は、関連する表示素子の特性を発生する瞬時の光出力と、キャパシタ 3 6 に蓄積された駆動信号電圧とに依存するようになり、T F T 2 2 によって決定される前記表示素子を流れる電流の結果として生じるレベルは、前記表示素子におけるエージングの影響を補償するように自動的に適宜に調節される。ある表示素子における所定の駆動電流に対する光出力レベルがエージングのために低下した場合、前記調節された蓄積された駆動信号は、前記表示素子を、適切により高い電流レベルにおいて駆動させ、所望の表示効果を保持する。

10

【 0 0 3 3 】

前記キャパシタが、前記アドレス段階の開始時において、完全に放電されているのではなく、充電されており、前記アドレス電流（データ信号）がゼロの場合、フォトダイオード 4 5 におけるフォト電流は、キャパシタ 3 6 を、この段階中に表示素子 2 0 からの光出力がなくなるまで放電させ、駆動段階において光は放出されない。

20

【 0 0 3 4 】

これらのような影響の補償を外れて、前記画素回路は、前記アレイにおける異なった画素の T F T 2 2 の、例えば、これらのしきい値電圧、寸法及び T F T を形成するのに使用した薄膜製造プロセスの性質によるモビリティにおける変化から生じる動作特性における変化を自動的に補償するのにも有効である。結果として、前記アレイにおける表示素子からの光出力の一様性におけるさらなる改善が達成される。

【 0 0 3 5 】

上記画素回路の実施形態において使用した T F T は、すべて p チャネル M O S F E T から成る。しかしながら、n チャネル M O S F E T を代わりに使用することもでき、表示素子 2 0 及びフォトダイオード 4 5 の極性と、印加される駆動電圧とを反対にする。好適には、ポリシリコン T F T を使用するが、代わりに、アモルファスシリコン T F T を用いることもできる。

30

【 0 0 3 6 】

フォトダイオード 4 5 を、（ダイオード接続された）フォトトランジスタや、フォトレジスタ、又は、他の適切な光電装置と交換してもよい。

【 0 0 3 7 】

フォトダイオード 4 5 を、表示素子 2 0 によって放射された光に曝されるように配置したが、好適には、前記装置に当たる周囲光から完全に遮蔽し、動作において、前記表示素子からの光のみに応じるようにする。

40

【 0 0 3 8 】

上記実施形態における電流ラインは、行方向において延在し、個々の行の画素によって共有されるが、これらは、代わりに、列方向において延在し、各々の電流ラインを、個々の列の画素によって共有してもよい。

【 0 0 3 9 】

要約において、したがって、各々が電流駆動電界発光表示素子を含む画素のアレイを具え、前記表示素子に、前のアドレス周期において印加されたデータ信号によって決定されるキャパシタンスにおいて蓄積される電圧にしたがって、駆動周期において前記表示素子を流れる電流を制御する駆動装置を接続した、アクティブマトリックス電界発光表示装置を開示した。前記表示素子におけるエージングの影響を補償するために、前記キャパシタ

50

ンスに蓄積された電圧をアクセス周期中のその表示素子の光出力に応じて調節する光電調節手段を前記画素に含めた。

【 0 0 4 0 】

本開示を読むことによって、他の変形が当業者には明らかであろう。これらのような変形は、アクティブマトリックス電界発光表示装置及びその構成部品分野において既知であり、既にここで説明した特徴の代わり又はそれらに追加して使用することができる他の特徴を含んでもよい。

【図面の簡単な説明】

【図 1】 画素のアレイを具える既知のアクティブマトリックス電界発光表示装置の単純化した概要図である。

【図 2】 図 1 の既知のアクティブマトリックス電界発光表示装置のいくつかの代表的な画素の等価回路を示す。

【図 3】 本発明によるアクティブマトリックス電界発光表示装置の一実施形態におけるいくつかの代表的な画素の等価回路を示す。

10

【図 1】

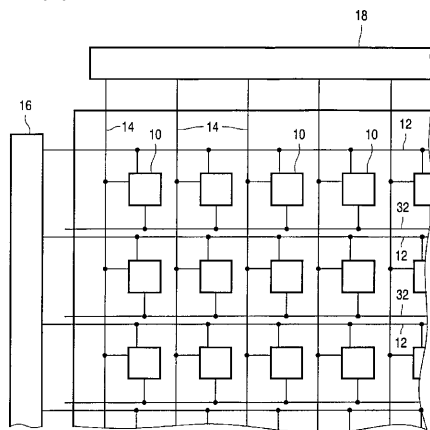


FIG. 1

【図 2】

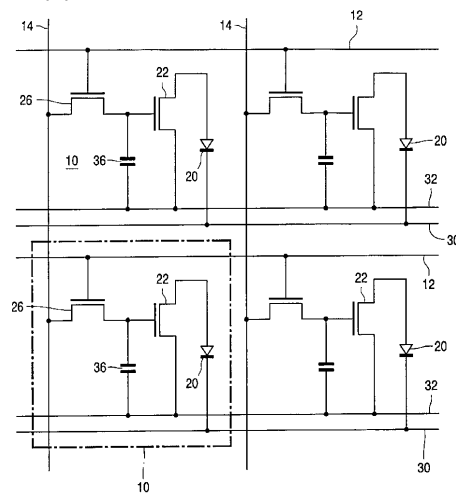


FIG. 2

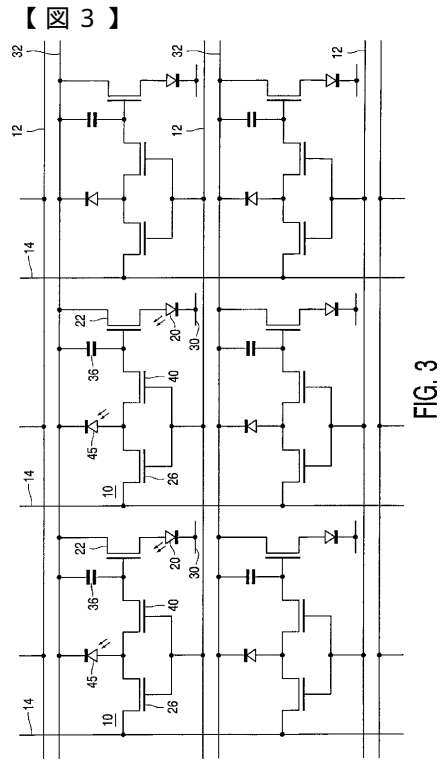


FIG. 3

 フロントページの続き

(51)Int.Cl.		F I	
H 0 1 L 51/50	(2006.01)	G 0 9 G	3/20 6 2 3 C
		G 0 9 F	9/30 3 3 8
		G 0 9 F	9/30 3 6 5 Z
		G 0 9 G	3/20 6 2 4 B
		G 0 9 G	3/20 6 7 0 J
		H 0 1 L	33/00 J
		H 0 5 B	33/14 A

(72)発明者 イアイン エム ハンター
 オランダ国 5 6 5 6 アーアー アインドーフエン プロフ ホルストラーン 6

審査官 橋本 直明

(56)参考文献 国際公開第9 8 / 0 4 0 8 7 1 (W O , A 1)
 特開平0 5 - 0 3 5 2 0 7 (J P , A)
 特開平0 9 - 2 1 2 1 2 1 (J P , A)
 特開平0 5 - 0 9 4 1 5 0 (J P , A)
 特開昭6 2 - 0 9 8 3 9 1 (J P , A)
 特開平0 7 - 2 8 1 6 1 7 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)

G09G 3/30
 G09F 9/30
 G09G 3/20
 H01L 27/32
 H01L 33/00
 H01L 51/50

专利名称(译)	有源矩阵电致发光显示装置		
公开(公告)号	JP4393740B2	公开(公告)日	2010-01-06
申请号	JP2001519495	申请日	2000-08-02
[标]申请(专利权)人(译)	皇家飞利浦电子股份有限公司		
申请(专利权)人(译)	皇家飞利浦电子股份有限公司的Vie		
当前申请(专利权)人(译)	皇家飞利浦电子股份有限公司的Vie		
[标]发明人	イアインエムハンター		
发明人	イアイン エム ハンター		
IPC分类号	G09G3/30 G09G3/20 G09F9/30 H01L27/32 H01L33/00 H01L51/50 G09G3/32		
CPC分类号	G09G3/32 G09G3/3233 G09G2300/0809 G09G2300/0819 G09G2300/0842 G09G2300/088 G09G2320/043 G09G2320/045 G09G2360/148 H01L27/3269		
FI分类号	G09G3/30.J G09G3/30.K G09G3/20.642.P G09G3/20.641.D G09G3/20.611.H G09G3/20.623.C G09F9/30.338 G09F9/30.365.Z G09G3/20.624.B G09G3/20.670.J H01L33/00.J H05B33/14.A		
代理人(译)	伊藤忠彦 杉村健二 藤原英治		
审查员(译)	Naoaki 桥本		
优先权	1999019536 1999-08-19 GB		
其他公开文献	JP2004510999A		
外部链接	Espacenet		

摘要(译)

有源矩阵电致发光显示装置包括显示像素阵列 (10) , 每个显示像素包括电流驱动的电致发光显示元件 (20) , 其由在先前寻址周期中施加到显示元件的数据信号确定。根据存储在电容器 (36) 中的电压, 连接用于控制在驱动循环中流过显示元件的电流的驱动装置 (22) 。光学装置 (45,40) , 用于在访问时段期间根据显示元件的光输出调节电容中累积的电压, 以便补偿显示元件中老化的影响。

【 图 1 】

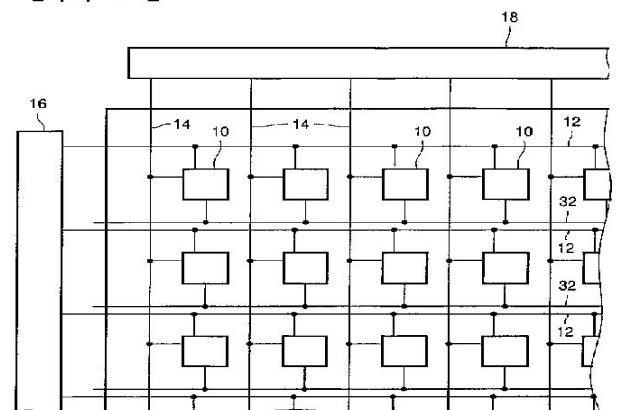


FIG. 1