

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2019-102450  
(P2019-102450A)

(43) 公開日 令和1年6月24日(2019.6.24)

(51) Int.Cl.	F I	テーマコード(参考)
<b>H05B 33/06 (2006.01)</b>	H05B 33/06	3K107
<b>H01L 27/32 (2006.01)</b>	H01L 27/32	5C094
<b>H01L 51/50 (2006.01)</b>	H05B 33/14 A	
<b>H05B 33/12 (2006.01)</b>	H05B 33/12 B	
<b>H05B 33/22 (2006.01)</b>	H05B 33/22 Z	

審査請求 有 請求項の数 18 O L (全 21 頁) 最終頁に続く

(21) 出願番号 特願2018-221802 (P2018-221802)  
 (22) 出願日 平成30年11月28日(2018.11.28)  
 (31) 優先権主張番号 10-2017-0167048  
 (32) 優先日 平成29年12月6日(2017.12.6)  
 (33) 優先権主張国 韓国(KR)

(71) 出願人 501426046  
 エルジー ディスプレイ カンパニー リミテッド  
 大韓民国 ソウル、ヨンドンポグ、ヨウィーテロ 128  
 (74) 代理人 110002077  
 園田・小林特許業務法人  
 (72) 発明者 リー, ジョンソク  
 大韓民国、10845 キョンギード、パジュン、ウーロンミョン、エルジーロ 245  
 (72) 発明者 キム, セジュン  
 大韓民国、10845 キョンギード、パジュン、ウーロンミョン、エルジーロ 245

最終頁に続く

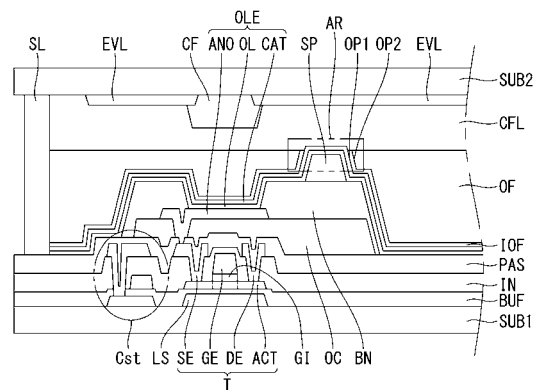
(54) 【発明の名称】 有機発光表示装置

(57) 【要約】 (修正有)

【課題】位置に応じた低電位電圧偏差を最小化して、輝度ムラの問題を解消した有機発光表示装置を提供する。

【解決手段】互いに対向する第1基板と第2基板、及び前記第1基板と第2基板との間に介在された導電フィラー層を含む。第1基板は、バンク層、スペーサ、有機化合物層、カソード、無機膜、及び有機膜を含む。バンク層は、アノードの少なくとも一部を露出する開口部を有する。スペーサは、バンクの上に配置される。有機化合物層とカソードは、アノード、バンク層及びスペーサの上に配置され、順次積層される。無機膜はカソード上に配置され、スペーサ上に位置するカソードの少なくとも一部を露出する第1オープンホールを有する。有機膜は無機膜の上に配置され、スペーサ上に位置するカソードの少なくとも一部を露出する第2オープンホールを有する。第2基板は、露出されたカソードの一部と導電フィラー層を介して電氣的に接続される電源配線を含む。

【選択図】 図3



## 【特許請求の範囲】

## 【請求項 1】

互いに対向する第 1 基板と第 2 基板、及び前記第 1 基板と第 2 基板との間に介在された導電フィラー層を含み、

前記第 1 基板は、

アノードの少なくとも一部を露出する開口部を有するバンク層と

前記バンク層の上に配置されるスペーサと

前記アノード、前記バンク層及び前記スペーサの上に配置され、順次積層された有機化合物層とカソードと

前記カソード上に配置され、前記スペーサ上に位置するカソードの少なくとも一部を露出する第 1 オープンホールを有する無機膜と、

前記無機膜の上に配置され、前記スペーサ上に位置するカソードの少なくとも一部を露出する第 2 オープンホールを有する有機膜と、を含み、

前記第 2 基板は、

前記露出されたカソードの一部と前記導電フィラー層を介して電氣的に接続される電源配線を含む、有機発光表示装置。

## 【請求項 2】

前記第 2 オープンホールは、

前記無機膜の少なくとも一部と前記第 1 オープンホールとを露出する、請求項 1 に記載の有機発光表示装置。

## 【請求項 3】

前記第 1 オープンホールの平面形状は、

前記スペーサの平面形状と対応する、請求項 1 に記載の有機発光表示装置。

## 【請求項 4】

前記第 2 オープンホールの平面形状は、

前記スペーサの平面形状と対応する、請求項 1 に記載の有機発光表示装置。

## 【請求項 5】

前記有機膜の上部表面は、

前記露出されたカソードの上部表面と同一平面上に位置するか、前記露出されたカソードの上部表面より下方に位置する、請求項 1 に記載の有機発光表示装置。

## 【請求項 6】

前記無機膜の上部表面は、

前記露出されたカソードの上部表面と同一平面上に位置するか、前記露出されたカソードの上部表面より下方に位置する、請求項 1 に記載の有機発光表示装置。

## 【請求項 7】

前記有機膜の上部表面は、

前記無機膜の上部表面と同一平面上に位置する、請求項 1 に記載の有機発光表示装置。

## 【請求項 8】

前記露出されたカソードは、前記導電フィラー層と直接接触する、請求項 1 に記載の有機発光表示装置。

## 【請求項 9】

前記第 1 基板は、

電源発生部から電源電圧の印加を受ける電源電極を含み、

前記電源電極は、

前記導電フィラー層と直接接触する、請求項 1 に記載の有機発光表示装置。

## 【請求項 10】

前記第 1 基板は、

電源発生部から電源電圧の印加を受ける電源電極を含み、

前記カソードは、

前記電源電極に直接接触する、請求項 1 に記載の有機発光表示装置。

10

20

30

40

50

## 【請求項 1 1】

前記第 1 基板は、  
 前記第 2 基板に向かって突出した突出パターンを含み、  
 前記カソードは、  
 前記突出パターンの少なくとも一部を覆うように延長される、請求項 1 0 に記載の有機発光表示装置。

## 【請求項 1 2】

前記突出パターンの少なくとも一部は前記電源電極と重畳される、請求項 1 1 に記載の有機発光表示装置。

## 【請求項 1 3】

前記突出パターンは、  
 前記バンク層形成物質又は前記スペーサ形成物質を含む単一層で構成されるか、前記バンク層形成物質と前記スペーサ形成物質とが積層されて設けられた複数層で構成される、請求項 1 1 に記載の有機発光表示装置。

## 【請求項 1 4】

前記無機膜は、  
 前記突出パターン上に位置するカソードの少なくとも一部を露出する第 3 オープンホールを含み、  
 前記有機膜は、  
 前記突出パターン上に位置するカソードの少なくとも一部を露出する第 4 オープンホールを含む、請求項 1 1 に記載の有機発光表示装置。

## 【請求項 1 5】

前記第 4 オープンホールは、  
 前記無機膜の少なくとも一部及び前記第 3 オープンホールを露出する、請求項 1 4 に記載の有機発光表示装置。

## 【請求項 1 6】

前記第 2 基板は、  
 カラーフィルタをさらに含み、  
 前記カラーフィルタは、  
 前記電源配線によって区画される、請求項 1 に記載の有機発光表示装置。

## 【請求項 1 7】

前記第 1 基板と前記第 2 基板は、  
 有機発光ダイオードからの光が放出される発光領域と前記発光領域の外側の非発光領域を含み、  
 前記電源配線は、  
 前記非発光領域に配置される、請求項 1 に記載の有機発光表示装置。

## 【請求項 1 8】

前記第 2 基板は、  
 一面が前記電源配線と直接接触され、前記一面と対向する他面が前記導電フィラー層と直接接触れる補助電源配線を含み、  
 前記補助電源配線は、  
 前記電源配線より広い面積を有する、請求項 1 に記載の有機発光表示装置。

## 【発明の詳細な説明】

## 【技術分野】

## 【0 0 0 1】

本発明は、有機発光表示装置に関する。

## 【背景技術】

## 【0 0 0 2】

陰極線管 (Cathode Ray Tube) の短所である重さと体積を減らすことができる各種表示

10

20

30

40

50

装置 (display device) が開発されている。このような表示装置は、液晶表示装置 (Liquid Crystal Display、LCD)、電界放出表示装置 (Field Emission Display、FED)、プラズマディスプレイパネル (Plasma Display Panel、PDP) 及び有機発光表示装置 (Organic Light Emitting Display device; OLED) などを実現されることができ

#### 【0003】

これらの平板表示装置の内、有機発光表示装置は、有機化合物を励起させて発光させる自発光型表示装置であり、LCDで使用されるバックライトが必要なく軽量薄型が可能するだけでなく、工程を単純化させることができる利点がある。また、有機電界発光表示装置は、低温製作が可能であり、応答速度が1ms以下で高速の応答速度を有するだけでなく、低消費電力、広い視野角及び高コントラスト (Contrast) などの特性を有するという点で広く使用されている。

#### 【0004】

有機発光表示装置は、電気エネルギーを光エネルギーに転換する有機発光ダイオード (Organic Light Emitting Diode) を含む。有機発光ダイオードは、アノード、カソード、及びこれらの中に配置される有機化合物層を含む。有機発光表示装置は、アノード及びカソードからそれぞれ注入された正孔と電子が発光層内部で結合して励起子であるエキシトン (exciton) を形成し、形成されたエキシトンが励起状態 (excited state) から基底状態 (ground state) に落ちながら発光して画像を表示することになる。

#### 【0005】

ただし、大面積の有機発光表示装置の場合、入力映像が実現されるアクティブ領域の全面で均一な輝度を維持することができず位置によって輝度ムラが発生する。さらに詳細には、有機発光ダイオードを構成するカソードは、アクティブ領域の大部分を覆うように広く形成されるが、カソードに印加される電源電圧が全面に亘って均一な電圧値を有さない問題が発生する。例えば、カソードの抵抗により電源電圧が印加される引込部での電圧値と、引込部から離隔された位置での電圧値の偏差が大きくなるにつれて、位置に応じた輝度ムラが大きくなる。

#### 【0006】

このような問題点は、上部発光型 (Top emission) 表示装置でさらに問題になる。つまり、上部発光型表示装置においては、有機発光ダイオードで上層に位置するカソードの透過度を確保する必要があるため、カソードをITO (Indium Tin Oxide) のような透明導電物質で形成するか、非常に薄い厚さの不透明導電物質で形成するようになる。この場合、面抵抗が大きくなるので、これに対応して位置による輝度ムラもまた著しく大きくなる。

#### 【0007】

このような問題点を解決するために、低抵抗物質を含むEVS配線を形成し、これをカソードに接続して、位置に応じた電圧降下を防止する方策が提案されたところがある。このような、従来の構造においては、EVS配線がトランジスタを備えた下部基板上に形成されていたため、一つのピクセル内に薄膜トランジスタ領域、及びストレージキャパシタ領域とは別に、EVS配線形成領域、及びEVS配線とカソード接続領域が割り当てられる必要がある。したがって、従来の構造は、単一のピクセルサイズが小さい高解像度表示装置に適用されにくい問題点を有す。

#### 【0008】

また、従来開示されたEVS配線とカソードの接続構造は、接続構造が複雑であり、隔壁を形成するなどの追加工程が必ず要求されたところ、製造コスト、製造時間が増加し、製造歩留まりが低下する問題があった。

#### 【発明の概要】

#### 【発明が解決しようとする課題】

#### 【0009】

本発明の目的は、位置に応じた低電位電圧偏差を最小化して、輝度ムラの問題を解消し

10

20

30

40

50

た有機発光表示装置を提供することにある。

【課題を解決するための手段】

【0010】

本発明に係る有機発光表示装置は、互いに対向する第1基板と第2基板、及び前記第1基板と第2基板との間に介在された導電フィラー層を含む。第1基板は、バンク層、スペーサ、有機化合物層、カソード、無機膜、及び有機膜を含む。バンク層は、アノードの少なくとも一部を露出する開口部を有する。スペーサは、バンクの上に配置される。有機化合物層とカソードは、アノード、バンク層及びスペーサの上に配置され、順次積層される。無機膜はカソード上に配置され、スペーサ上に位置するカソードの少なくとも一部を露出する第1オープンホールを有する。有機膜は無機膜の上に配置され、スペーサ上に位置するカソードの少なくとも一部を露出する第2オープンホールを有する。第2基板は、露出されたカソードの一部と導電フィラー層を介して電氣的に接続される電源配線を含む。

10

【発明の効果】

【0011】

本発明に係る有機発光表示装置は、位置に応じた低電位電圧偏差を最小化することができ、輝度ムラを解消することができる利点を有する。

【0012】

また、本発明においては、従来のように薄膜トランジスタ基板にEvs配線を形成するための領域、及びEvs配線とカソードを接続するための領域を別途に割り当てる必要がない。したがって、本発明は、高いPPI (Pixel Per Inch) を有する高解像度の表示装置に容易に適用することができ、設計自由度を顕著に向上させることができる利点を有する。

20

【図面の簡単な説明】

【0013】

【図1】有機発光表示装置を概略的に示すブロック図である。

【図2】図1に示されたピクセルを概略的に示した構成図である。

【図3】本発明の好ましい実施形態に係る有機発光表示装置を示す断面図である。

【図4】図3のAR領域を拡大したもので、実際の形状を示して図である。

【図5A】本発明の好ましい実施形態に係る有機発光表示装置の製造方法を説明するための図である。

30

【図5B】本発明の好ましい実施形態に係る有機発光表示装置の製造方法を説明するための図である。

【図5C】本発明の好ましい実施形態に係る有機発光表示装置の製造方法を説明するための図である。

【図6】第1実施形態に係る有機発光表示装置に関するもので、電源発生部から発生された低電位電源電圧の電源供給経路の例を説明するための図である。

【図7】第2実施形態に係る有機発光表示装置に関するもので、電源発生部から発生された低電位電源電圧の電源供給経路の例を説明するための図である。

【図8】第3実施形態に係る有機発光表示装置に関するもので、電源発生部から発生された低電位電源電圧の電源供給経路の例を説明するための図である。

40

【図9】第3実施形態に係る有機発光表示装置に関するもので、電源発生部から発生された低電位電源電圧の電源供給経路の例を説明するための図である。

【図10】本発明の第4実施形態に係る有機発光表示装置を示す断面図である。

【発明を実施するための形態】

【0014】

以下、添付した図面を参照して本発明に係る好ましい実施形態を説明する。明細書の全体に亘って同一な参照番号は実質的に同一な構成要素を意味する。以下の説明において、本発明と関連した公知技術または構成に対する具体的な説明が本発明の要旨を不必要するように曖昧にすることがあると判断される場合、その詳細な説明を省略する。いろいろ実施形態を説明することにおいて、同一の構成要素については、冒頭で代表的に説明し、他

50

の実施形態においては、省略することができる。

【0015】

第1、第2などのように序数を含む用語は、様々な構成要素を説明するために使用することができるが、前記構成要素は、前記用語によって限定されない。前記用語は、1つの構成要素を他の構成要素から区別するためにのみ使用される。

【0016】

図1は、有機発光表示装置を概略的に示すブロック図である。図2は図1に示されたピクセルを概略的に示した構成図である。

【0017】

図1を参照すると、本発明に係る有機発光表示装置10は、ディスプレイ駆動回路、表示パネル(DIS)を含む。

10

【0018】

ディスプレイ駆動回路は、データ駆動回路12、ゲート駆動回路14及びタイミングコントローラ16を含み入力映像のビデオデータ電圧を表示パネル(DIS)のピクセルに書き込む。データ駆動回路12は、タイミングコントローラ16から入力されるデジタルビデオデータ(RGB)をアナログガンマ補償電圧に変換して、データ電圧を発生する。データ駆動回路12から出力されたデータ電圧は、データ配線(D1~Dm)に供給される。ゲート駆動回路14は、データ電圧に同期されるゲート信号をゲート配線(G1~Gn)に順次供給して、データ電圧が書き込まれる表示パネル(DIS)のピクセルを選択する。

20

【0019】

タイミングコントローラ16は、ホストシステム19から入力される垂直同期信号(Vsync)、水平同期信号(Hsync)、データイネーブル信号(Data Enable、DE)、メインクロック(MCLK)などのタイミング信号の入力を受け、データ駆動回路12とゲート駆動回路14の動作タイミングを同期させる。データ駆動回路12を制御するためのデータタイミング制御信号は、ソースサンプリングクロック(Source Sampling Clock、SSC)、ソース出力イネーブル信号(Source Output Enable、SOE)などを含む。ゲート駆動回路14を制御するためのゲートタイミング制御信号は、ゲートスタートパルス(Gate Start Pulse、GSP)、ゲートシフトクロック(Gate Shift Clock、GSC)、ゲート出力イネーブル信号(Gate Output Enable、GOE)などを含む。

30

【0020】

ホストシステム19は、テレビシステム、セットトップボックス、ナビゲーションシステム、DVDプレーヤー、ブルーレイプレーヤー、パーソナルコンピュータ(PC)、ホームシアターシステム、電話システム(Phone system)の内、いずれか1つで実現されることができる。ホストシステム19は、スケーラー(scaler)を内蔵したSoC(System on chip)を含みから入力映像のデジタルビデオデータ(RGB)を表示パネル(DIS)に表示するのに適合した形式に変換する。ホストシステム19は、デジタルビデオデータと一緒にタイミング信号(Vsync、Hsync、DE、MCLK)をタイミングコントローラ16に伝送する。

40

【0021】

表示パネル(DIS)は、ピクセルアレイを含む。ピクセルアレイは、データ配線(D1~Dm、mは正の整数)とゲート配線(G1~Gn、nは正の整数)により定義されたピクセルを含む。ピクセルの各々は、自発光素子である有機発光ダイオード(Organic Light Emitting Diode)を含む。

【0022】

図2をさらに参照すると、表示パネル(DIS)には複数のデータ配線(D)と、複数のゲート配線(G)が交差され、この交差領域ごとにピクセルがマトリクス形態で配置される。ピクセルそれぞれは、有機発光ダイオード、有機発光ダイオードに流れる電流量を制御する駆動薄膜トランジスタ(Thin Film Transistor、TFT)(DT)、駆動薄膜

50

トランジスタ (DT) のゲート配線 (G) とソース間電圧を設定するためのプログラミング部 (SC) を含む。

【0023】

プログラミング部 (SC) は、少なくとも一つ以上のスイッチ薄膜トランジスタと、少なくとも一つ以上のストレージキャパシタを含むことができる。スイッチ薄膜トランジスタは、ゲート配線 (G) からのゲート信号に 응답してターンオンされることにより、データ配線 (D) からのデータ電圧をストレージキャパシタの一侧電極に印加する。駆動薄膜トランジスタ (DT) は、ストレージキャパシタに充電された電圧の大きさに応じて、有機発光ダイオードに供給される電流量を制御して、有機発光ダイオードの発光量を調節する。有機発光ダイオードの発光量は、駆動薄膜トランジスタ (DT) から供給される電流量に比例する。このようなピクセルは、高電位電圧源 (E<sub>vdd</sub>) と低電位電圧源 (E<sub>vss</sub>) に接続されて、示さない電源発生部からそれぞれ高電位電源電圧と低電位電源電圧の供給を受ける。ピクセルを構成する薄膜トランジスタは、p型で実現されるか、または、n型で実現されることことができる。また、ピクセルを構成する薄膜トランジスタの半導体層は、アモルファスシリコンや、ポリシリコンまたは、酸化物を含むことことができる。以下においては、半導体層が酸化物を含む場合を例に挙げて説明する。有機発光ダイオードは、アノード (ANO)、カソード (CAT)、及びアノード (ANO) とカソード (CAT) の間に介在された有機化合物層を含む。アノード (ANO) は駆動薄膜トランジスタ (DT) と接続される。

10

【0024】

図3は、本発明の好ましい実施形態に係る有機発光表示装置を示す断面図である。図4は図3のAR領域を拡大したもので、実際の形状を示す図である。

20

【0025】

図3及び図4を参照すると、本発明の好ましい実施形態に係る有機発光表示装置は、互いに対向する第1基板 (SUB1) と第2基板 (SUB2)、及び第1基板 (SUB1) と第2基板 (SUB2) との間に介在された導電フィラー層 (CFL) を有する表示パネルを含む。第1基板 (SUB1) は、薄膜トランジスタ (T) と有機発光ダイオード (OLE) が配置された薄膜トランジスタ・アレイ基板である。第2基板 (SUB2) はE<sub>vss</sub>配線 (EVL) (または、低電位電源配線) が配置された基板である。第2基板 (SUB2) は封止 (encapsulation) 基板として、機能することことができる。第1基板 (SUB1) 及び第2基板 (SUB2) はシーラント (SL) (sealant) を介して合着されることが出来る。シーラント (SL) は、第1基板 (SUB1) 及び第2基板 (SUB2) の端に配置され、所定の合着間隔を維持し、導電フィラー層 (CFL) を内側に収容すること出来る。

30

【0026】

第1基板 (SUB1) は、ガラス (glass) またはプラスチック (plastic) 材質からなること出来る。例えば、第1基板 (SUB1) はPI (Polyimide)、PET (polyethylene terephthalate)、PEN (polyethylene naphthalate)、PC (polycarbonate) などのプラスチック材質で形成され、柔軟な (flexible) 特性を有すること出来る。

【0027】

第1基板 (SUB1) 上には、薄膜トランジスタ (T) 及び薄膜トランジスタ (T) と接続された有機発光ダイオード (OLE) が形成される。第1基板 (SUB1) と薄膜トランジスタ (T) 間には、光遮断層 (LS) 及びバッファ層 (BUF) が形成されることが出来る。光遮断層は薄膜トランジスタ (T) の半導体層、特にチャネル (channel) に重畳されるように配置され、外部光から酸化物半導体素子を保護する役割をする。バッファ層 (BUF) は、第1基板 (SUB1) から拡散されるイオンや不純物を遮断し、外部の水分の浸透を遮断する役割をする。

40

【0028】

薄膜トランジスタ (T) は、半導体層 (ACT)、ゲート電極 (GE)、ソース/ドレイン電極 (SE、DE) を含む。

50

## 【0029】

半導体層 (ACT) の上にゲート絶縁膜 (GI) とゲート電極 (GE) が配置される。ゲート絶縁膜 (GI) は、ゲート電極 (GE) を絶縁させるもので、酸化シリコン (SiO<sub>x</sub>) 膜からなることができるが、これに限定されるものではない。ゲート電極 (GE) は、ゲート絶縁膜 (GI) を間に置いて、半導体層 (ACT) と、重畳するように配置される。ゲート電極 (GE) は、銅 (Cu)、モリブデン (Mo)、アルミニウム (Al)、クロム (Cr)、金 (Au)、チタニウム (Ti)、ニッケル (Ni)、ネオジム (Nd)、タンタル (Ta) 及びタングステン (W) からなる群から選択されたいずれか1つまたはこれらの合金の単層或多層からなることができる。ゲート絶縁膜 (GI) とゲート電極 (GE) は、同じマスクを用いてパターンにすることができ、この場合、ゲート絶縁膜 (GI) とゲート電極 (GE) は、同じ面積を有することができる。示さながったが、ゲート絶縁膜 (GI) は、第1基板 (SUB1) の表面全体を覆うように形成されることができる。

10

## 【0030】

ゲート電極 (GE) の上には層間絶縁膜 (IN) が配置される。層間絶縁膜 (IN) は、ゲート電極 (GE) とソース/ドレイン電極 (SE、DE) を相互絶縁させることで、酸化シリコン (SiO<sub>x</sub>) 膜、窒化シリコン (SiN<sub>x</sub>) 膜またはこれらの多層からなることができるが、これに限定されるのはない。

## 【0031】

層間絶縁膜 (IN) の上には、ソース/ドレイン電極 (SE、DE) が配置される。ソース電極 (SE) 及びドレイン電極 (DE) は、所定の間隔離隔されて配置される。ソース電極 (SE) は、層間絶縁膜 (IN) を貫通するソースコンタクトホールを介して半導体層 (ACT) の一側に接触する。ドレイン電極 (DE) は、層間絶縁膜 (IN) を貫通するドレインコンタクトホールを介して半導体層 (ACT) の他側に接触する。

20

## 【0032】

ソース電極 (SE) とドレイン電極 (DE) は、単一層または多層からなることができ、単一層である場合には、モリブデン (Mo)、アルミニウム (Al)、クロム (Cr)、金 (Au)、チタン (Ti)、ニッケル (Ni)、ネオジム (Nd)、銅 (Cu) からなる群から選択されたいずれか1つまたはこれらの合金からなることができる。また、ソース電極 (SE) とドレイン電極 (DE) が多層である場合には、モリブデン/アルミニウム、ネオジム、モリブデン/アルミニウム、チタン/アルミニウム、または銅/モリブデン/アルミニウム、チタン/アルミニウム、または銅/モリブデン/アルミニウム/チタン、またはモリブデン/アルミニウム/チタン、または銅/モリブデン/アルミニウム/チタンの3重層からなることができる。

30

## 【0033】

薄膜トランジスタ (T) 上にパッシベーション膜 (PAS) が位置する。パッシベーション膜 (PAS) は、薄膜トランジスタ (T) を保護することで、酸化ケイ素 (SiO<sub>x</sub>)、窒化ケイ素 (SiN<sub>x</sub>) またはこれらの多層からなることができる。

## 【0034】

パッシベーション膜 (PAS) 上に平坦化膜 (OC) が位置する。平坦化膜 (OC) は、下部の段差を平坦化することで、フォトアクリル (photo acryl)、ポリイミド (polyimide)、ベンゾシクロブテン系樹脂 (benzocyclobutene resin)、アクリル酸系樹脂 (acrylate) などの有機物からなる。必要に応じて、パッシベーション膜 (PAS) と平坦化膜 (OC) の内、いずれか1つは、省略することができる。

40

## 【0035】

平坦化膜 (OC) 上に有機発光ダイオード (OLE) が位置する。有機発光ダイオード (OLE) は、アノード (ANO)、有機化合物層 (OL) 及びカソード (CAT) を含む。

## 【0036】

さらに詳細には平坦化膜 (OC) 上にアノード (ANO) が位置する。アノード (ANO) は各ピクセルに対応するように分割されて、各ピクセル当り1つずつ割り当てること

50

ができる。アノード（A N O）はパッシベーション膜（P A S）と平坦化膜（O C）を貫通するコンタクトホールを介して薄膜トランジスタ（T）のソース電極（S E）に接続される。アノード（A N O）は反射層を含み反射電極として機能することができる。反射層はアルミニウム（A l）、銅（C u）、銀（A g）、ニッケル（N i）、モリブデン（M o）、チタニウム（T i）またはこれらの合金からなることができ、好ましくは、A P C（銀／パラジウム／銅合金）からなることができる。アノード（A N O）は反射層を含む多層からなることができる。一例として、アノード（A N O）はI T O／A P C／I T Oからなる三重層で形成されることができる。

**【 0 0 3 7 】**

アノード（A N O）が形成された第1基板（S U B 1）上にピクセルを区画するバンク層（B N）が位置する。バンク層（B N）は、ポリイミド（polyimide）、ベンゾシクロブテン系樹脂（benzocyclobutene series resin）、アクリル酸（acrylate）などの有機物であることができる。バンク層（B N）によって露出されたアノード（A N O）の中心部は、発光領域と定義することができる。

10

**【 0 0 3 8 】**

バンク層（B N）は、アノード（A N O）の少なくとも一部を露出する開口部を含む。バンク層（B N）は、アノード（A N O）の中心部の大部分を露出するが、アノード（A N O）の側端を覆うように配置されることができる。露出されたアノード（A N O）の面積は、十分な開口率を確保することができるように、できるだけ最大値で設計されることが望ましい。

20

**【 0 0 3 9 】**

バンク層（B N）と平坦化層（O C）は、ピクセル内で薄膜トランジスタ（T）とこれと接続されたストレージキャパシタ（C s t）だけを覆うようにパターンされることができる。ストレージキャパシタ（C s t）は、示されたように、第1乃至第3キャパシタ電極が重畳された3重構造で形成されることができ、必要に応じて、様々な複数の層で実現されることができる。

**【 0 0 4 0 】**

バンク層（B N）上にスペーサ（S P）が位置する。スペーサ（S P）は、複数で備えることができ、複数のスペーサ（S P）は、バンク層（B N）上で、既に設定され位置に選択的に配置することができる。スペーサ（S P）は、第2基板（S U B）に向かって突出した形状を有する。バンク層（B N）とスペーサ（S P）は、ハーフトーンマスク（half-tone mask）を用いた一つのマスク工程を通じて同時に形成されることができるが、これに限定されるものではない。

30

**【 0 0 4 1 】**

バンク層（B N）とスペーサ（S P）が形成された第1基板（S U B 1）上に有機化合物層（O L）が位置する。有機化合物層（O L）は、第1基板（S U B 1）の全面に広く形成されてバンク層（B N）とスペーサ（S P）を覆う。有機化合物層（O L）は、電子と正孔が結合して発光する層として、発光層（Emission layer、E M L）を含み、正孔注入層（Hole injection layer、H I L）、正孔輸送層（Hole transport layer、H T L）、電子輸送層（Electron transport layer、E T L）、電子注入層（Electron injection layer、E I L）の内、いずれか一つ以上をさらに含むことができる。発光層は、白色光を発生する発光物質を含むことができる。

40

**【 0 0 4 2 】**

白色を発光する有機化合物層（O L）は、 $n$ （ $n$ は1以上の整数）のスタック（stack）構造のような多重スタック構造を有することができる。一例として、2スタック構造は、アノード（A N O）とカソード（C A T）の間に配置された電荷生成層（Charge Generation Layer、C G L）、及び電荷生成層を間に置いて電荷生成層の下部と上部にそれぞれ配置された第1スタックと第2スタックを含むことができる。第1スタックと第2スタックは、それぞれ発光層（Emission layer）を含み、共通層（common layer）の内、少なくともいずれか一つをさらに含むことができる。第1のスタックの発光層と第2スタック

50

の発光層は、異なる色の発光物質を含むことができる。

【0043】

有機化合物層(OL)上にカソード(CAT)が位置する。カソード(CAT)は、第1基板(SUB1)の全面に広く形成され有機化合物層(OL)を覆う。カソード(CAT)は、ITO(Indium Tin Oxide)IZO(Indium Zinc Oxide)のような透明導電物質で形成されることができ、光が透過することができる程度に薄い厚さを有するマグネシウム(Mg)、カルシウム(Ca)、アルミニウム(Al)、銀(Ag)、またはこれらの合金からなることができる。

【0044】

カソード(CAT)上に無機膜(IOF)が位置する。無機膜(IOF)は、第1基板(SUB1)の全面に広く形成されることができ、無機膜(IOF)は、酸化シリコン(SiO<sub>x</sub>)膜、窒化シリコン(SiN<sub>x</sub>)膜、酸化窒化シリコン(SiON)膜、酸化アルミニウム(Al<sub>2</sub>O<sub>3</sub>)及び二酸化チタン(TiO<sub>2</sub>)のような無機物質からなることができる。

【0045】

無機膜(IOF)はカソード(CAT)上に位置して有機発光ダイオード(OLE)に流入することができる異物の流入を遮断することができる。例えば、透明導電性物質を含むカソード(CAT)は、結晶性でイオン及び水分の浸透を遮断することができないので、導電フィラー層(CFL)に含まれたイオン性液体のイオン成分や外部の不純物がカソード(CAT)を透過して有機化合物層(OL)に流入することができる。本発明の好ましい実施形態は、有機発光ダイオード(OLE)の大部分を遮蔽するように無機膜(IOF)を形成することにより、有機発光ダイオード(OLE)に流入することができる異物を効果的に遮断することができるので、有機発光ダイオード(OLE)の寿命低下及び輝度の低下を防止することができる利点を有する。

【0046】

また、無機膜(IOF)はカソード(CAT)上に位置して、第1基板(SUB1)と第2基板(SUB2)合着時カソード(CAT)に提供することができるストレス(stress)を緩衝(または、緩和)することができる。例えば、透明導電性物質を含むカソード(CAT)は、ブリトル(brittle)の性質を有するため、提供された外力によって容易にクラック(crack)が発生することができる。本発明の好ましい実施形態は、カソード(CAT)上に無機膜(IOF)をさらに形成することにより、カソード(CAT)にクラックが発生することを防止することができ、さらにクラックを介して酸素と水分が流入されることを防止することができる。

【0047】

無機膜(IOF)は、第1オープンホール(OP1)を含む。第1オープンホール(OP1)はスペーサ(SP)上に位置するカソード(CAT)の少なくとも一部を露出させる。つまり、無機膜(IOF)は、カソード(CAT)を覆うが、スペーサ(SP)が形成された領域で第1オープンホール(OP1)を介してカソード(CAT)の一部を露出させる。第1オープンホール(OP1)はスペーサ(SP)が形成された領域に対応して設けられる。第1オープンホール(OP1)の平面形状は、スペーサ(SP)の平面形状と対応することができる。

【0048】

無機膜(IOF)上に有機膜(OF)が位置する。有機膜(OF)は、第1基板(SUB1)の全面に広く形成されることができ、有機膜(OF)はオレフィン系高分子(polyethylene、polypropylene)、ポリエチレンテレフタレート(PET)、エポキシ樹脂(epoxy resin)、フッ素樹脂(fluoro resin)、アクリル樹脂(acryl resin)、ポリシロキサン(polysiloxane)、ノボラック(novolac)のような有機物質からなることができる。

【0049】

有機膜(OF)は、第2オープンホール(OP2)を含む。第2オープンホール(OP

10

20

30

40

50

2) はスペーサ ( S P ) 上に位置するカソード ( C A T ) の少なくとも一部を露出させる。つまり、有機膜 ( O F ) は、カソード ( C A T ) と無機膜 ( I O F ) を覆うが、スペーサ ( S P ) が形成された領域で第 2 オープンホール ( O P 2 ) を介して、無機膜 ( I O F ) の第 1 オープンホール ( O P 1 ) とカソード ( C A T ) の一部を露出させる。第 2 オープンホール ( O P 2 ) は無機膜 ( I O F ) の少なくとも一部を、さらに露出させることができる。

【 0 0 5 0 】

第 2 オープンホール ( O P 2 ) はスペーサ ( S P ) が形成された領域に対応して設けられる。第 2 オープンホール ( O P 2 ) は、第 1 オープンホール ( O P 1 ) が形成された領域に対応して設けられる。第 2 オープンホール ( O P 2 ) の平面形状は、スペーサ ( S P ) の平面形状及び第 1 オープンホール ( O P 1 ) の平面形状と対応することができる。

10

【 0 0 5 1 】

第 1 オープンホール ( O P 1 ) 及び第 2 オープンホール ( O P 2 ) によって露出されたカソード ( C A T ) の一部は、導電フィラー層 ( C F L ) に直接接触される。後述するが、露出されたカソード ( C A T ) の一部は、導電フィラー層 ( C F L ) を介して第 2 基板 ( S U B 2 ) の E v s s 配線 ( E V L ) と電気的に接続される。

【 0 0 5 2 】

第 2 基板 ( S U B 2 ) 上には、E v s s 配線 ( E V L ) 及びカラーフィルタ ( C F ) が形成される。第 2 基板 ( S U B 2 ) 上で、E v s s 配線 ( E V L ) とカラーフィルタ ( C F ) の積層順序は変更されることができる。つまり、E v s s 配線 ( E V L ) が形成された後、カラーフィルタ ( C F ) が形成されることができ、カラーフィルタ ( C F ) が形成された後、E v s s 配線 ( E V L ) が形成されることもある。

20

【 0 0 5 3 】

E v s s 配線 ( E V L ) は低抵抗導電物質を含む。例えば、E v s s 配線 ( E V L ) はモリブデン ( M o ) 、アルミニウム ( A l ) 、クロム ( C r ) 、金 ( A u ) 、チタニウム ( T i ) 、ニッケル ( N i ) 、ネオジム ( N d ) 及び銅 ( C u ) でからなる群から選択されたいずれか 1 つまたはこれらの合金からなることができる。

【 0 0 5 4 】

E v s s 配線 ( E V L ) は低反射導電物質を含むことができる。例えば、E v s s 配線 ( E V L ) を低反射導電物質で形成することにより、外光の反射によって視認性が低下する問題を防止することができる。したがって、本発明の好ましい実施形態に係る表示装置は、偏光フィルムのように、外部から入射される光を遮断 ( または、吸収 ) するための手段を別途備える必要がない。

30

【 0 0 5 5 】

E v s s 配線 ( E V L ) はブラックマトリクスとして機能することができる。したがって、E v s s 配線 ( E V L ) は隣接するピクセル間で混色不良が発生することを防止することができる。E v s s 配線 ( E V L ) は、少なくとも発光領域 ( E A ) を露出することができるように、非発光領域に対応して配置される。また、本発明の好ましい実施形態は E v s s 配線 ( E V L ) をブラックマトリクスに利用することができるので、ブラックマトリクスを形成するための別途の追加工程を行う必要がない。したがって、本発明の好ましい実施形態は、従来の構造に比べ工程数を減らすことができ、製造時間とコストを削減することができ、製品の歩留まりを顕著に向上させることができる利点を有する。

40

【 0 0 5 6 】

カラーフィルタ ( C F ) は、赤色 ( R ) 、青色 ( B ) 及び緑色 ( G ) のカラーフィルタ ( C F ) を含むことができる。ピクセルは赤色 ( R ) 、青色 ( B ) 及び緑色 ( G ) を発光するサブピクセルを含むことができ、カラーフィルタ ( C F ) は、対応するサブピクセルのそれぞれに割り当てることができる。赤色 ( R ) 、青色 ( B ) 及び緑色 ( G ) のカラーフィルタ ( C F ) は E v s s 配線 ( E V L ) によって区画されることができる。

【 0 0 5 7 】

本発明に係る有機発光表示装置は、有機化合物層 ( O L ) から放出された白色 ( W ) 光

50

が赤色（R）、緑色（G）及び青色（B）画素（PXL）に対応する領域にそれぞれ備えた赤色（R）、緑色（G）及び青色（B）のカラーフィルタ（CF）を通過することにより、赤色（R）、緑色（G）及び青色（B）を実現することができる。必要に応じて、ピクセルは白色（W）のサブピクセルをさらに含むことができる。

#### 【0058】

導電フィラー層（CFL）は、第1基板（SUB1）と第2基板（SUB2）との間に介在され、導電性媒質を含む。導電フィラー層（CFL）は溶剤（solven）に導電性フィラー（filler）が散布された形態で構成されることができる。または、導電フィラー層（CFL）は、導電性を有する溶剤で構成されることができる。一例として、導電フィラー層（CFL）は、伝導性高分子であるPEDOT（Poly（3,4-ethylenedioxythiophene））、及びイオン性液体（Ionic liquid）の内、少なくともいずれかで1つで構成されることができるが、これに限定されるものではない。

10

#### 【0059】

導電フィラー層（CFL）の粘度に対応して、第1基板（SUB1）と第2基板（SUB2）の合着間隔は適宜選択することができる。本発明は、非導電性フィラーに比べ粘度が低い導電性フィラーを使用するので、第1基板（SUB1）と第2基板（SUB2）との間の合着間隔を短くすることができる。これにより、本発明は、広視野角及び高開口率を確保することができる利点を有する。

#### 【0060】

導電フィラー層（CFL）を介して、第1基板（SUB1）のカソード（CAT）の露出された部分と第2基板（SUB2）のEvs配線（EVL）が電氣的に接続される。したがって、カソード（CAT）とEvs配線（EVL）のすべてには低電位電源電圧が印加される。これにより、カソード（CAT）、導電フィラー層（CFL）、低抵抗のEvs配線（EVL）は低電位電源電圧が印加される電源経路を形成することができる。

20

#### 【0061】

本発明の好ましい実施形態は、低抵抗の導電物質で形成されたEvs配線（EVL）をカソード（CAT）に接続することにより、位置に応じた電圧偏差を減らすことができるので、輝度ムラ不良を最小化することができる利点を有する。

#### 【0062】

本発明の好ましい実施形態は、従来のように薄膜トランジスタ基板にEvs配線（EVL）を形成するための領域、及びEvs配線（EVL）とカソード（CAT）の接続するための領域を別途に割り当てる必要がない。また、本発明の好ましい実施形態は、従来のように薄膜トランジスタ基板にEvs配線（EVL）を形成するための領域、及びEvs配線（EVL）とカソード（CAT）を接続するための領域を別途に割り当てる必要がないので、対応する位、十分な開口率を確保することができる。また、本発明の好ましい実施形態は、従来のように隔壁など追加構造物を備えるための追加の工程を実行する必要がないので、工程時間、コストを削減することができ、工程の歩留まりを顕著に向上させることができる利点を有する。したがって、本発明の第1実施形態は、高PPI（Pixel Per Inch）を有する高解像度の表示装置に容易に適用することができ、設計自由度

30

40

#### 【0063】

図5A乃至図5Cは、本発明の好ましい実施形態に係る有機発光表示装置の製造方法を説明するための図である。以下においては、本発明の特徴である、カソードの一部を露出させる工程だけ具体的に説明することにする。

#### 【0064】

図5Aを参照すると、アノード（ANO）が形成された第1基板上に、バンク層（BN）及びスペーサ（SP）が形成される。バンク層（BN）とスペーサ（SP）は、互いに異なる工程を経て順次形成されることができ、ハーフ トーンマスクを用いた一つのマスク工程を通じて同時に形成することもできる。スペーサ（SP）は、バンク層（BN）上

50

で一つの胴体で設けられ、バンク層（BN）と同じ平面形状を有することができる。または、スペーサ（SP）は、バンク層（BN）上で複数本設けられ、予め設定された位置に選択的に配置することができる。

【0065】

図5Bを参照すると、バンク層（BN）とスペーサ（SP）が形成された第1基板上に有機化合物層（OL）、カソード（CAT）、無機膜（IOF）、及び有機膜（OF）が順次形成される。有機膜（OF）は、材料特性上、その下部に形成された構造物による段差を補償することができるので、有機膜（OF）の上部表面は平坦化される。

【0066】

図5Cを参照すると、カソード（CAT）の少なくとも一部を露出させるため、エッチング（etch）工程が行われる。エッチング工程により、有機膜（OF）の一部の厚さが除去され、有機膜（OF）の一部の厚さが除去されるに応じて露出されるスペーサ（SP）上の無機膜（IOF）もまた除去される。つまり、エッチング工程により、有機膜（OF）の厚さが全体の領域で均一に除去される内に、スペーサ（SP）によって、他の領域に対比相対的に突出している無機膜（IOF）の一部が露出される。続いて、エッチング工程をさらに進行すると、有機膜（OF）と露出された無機膜（IOF）の一部が一緒に削除されながら、スペーサ（SP）によって、他の領域に対比相対的に突出しているカソード（CAT）の一部のみが露出される。このように、エッチング工程は、スペーサ（SP）上に配置されたカソード（CAT）の一部が露出されるまで行われるので、スペーサ（SP）上のカソード（CAT）の一部のみが無機膜（IOF）と有機膜（OF）によって覆われておらず、露出される。つまり、スペーサ（SP）が形成された領域以外のカソード（CAT）は、露出されない。

10

20

【0067】

エッチング工程の以後、有機膜（OF）の上部表面は、露出されたカソード（CAT）の上部表面と同一平面上に位置することができ、露出されたカソード（CAT）の上部表面の下に位置することができる。エッチング工程の以後、無機膜（IOF）の上部表面は、露出されたカソード（CAT）の上部表面と同一平面上に位置することができ、露出されたカソード（CAT）の上部表面の下に位置することができる。エッチング工程の以後、有機膜（OF）の上部表面は、露出された無機膜（IOF）の上部表面と同じ片面上に位置することができる。

30

【0068】

カソード（CAT）を露出させるために除去された無機膜（IOF）の領域は、第1オープンホール（OP1）と指称されることができる。カソード（CAT）を露出させるために除去された有機膜（OF）の領域は、第2オープンホール（OP2）と指称されることができる。エッチング工程時に使用されるエッチング液は、選択された有機膜（OF）と無機膜（IOF）を除去するが、カソード（CAT）を構成する物質を損傷させない物質として選択することができる。

【0069】

このような工程を介して外部に露出されたカソード（CAT）の一部は、導電フィラー層（CFL、図3）と直接接触することができ、導電フィラー層（CFL、図3）を介して第2基板（SUB2、図3）に形成されたEvsS配線（EVL、図3）と電氣的に接続することができる。

40

【0070】

以下、電源発生部（図示せず）から発生された低電位電源電圧の電源供給経路の例を具体的に説明する。

【0071】

< 第1実施形態 >

【0072】

図6は、第1実施形態に係る有機発光表示装置に関するもので、電源発生部から発生された低電位電源電圧の電源供給経路の例を説明するための図である。

50

## 【0073】

図6を参照すると、本発明の第1実施形態に係る有機発光表示装置は、第1基板(SUB1)の少なくとも一側に合着される接続部材(LM)をさらに含む。接続部材(LM)は、COF(Chip On Film)で有り得るが、これに限定されるものではない。

## 【0074】

第1基板(SUB1)はEvs sパッド部(EVP1)(または、低電位電源パッド部)及び電源電極(POE)を含む。Evs sパッド部(EVP1)はシーラント(SL)の外側に配置され、接続部材(LM)と電氣的に接続される。電源電極(POE)はシーラント(SL)内側に配置され、導電フィラー層(CFL)と電氣的に接続される。

## 【0075】

Evs sパッド部(EVP1)は、電源発生部(図示せず)から発生された低電位電源電圧を接続部材(LM)を介して入力を受けて電源電極(POE)に伝達する。電源電極(POE)は、入力を受けた低電位電源を電圧に導電フィラー層(CFL)とカソード(CAT)に伝達する。

## 【0076】

さらに具体的には、Evs sパッド部(EVP1)は、少なくとも一つ以上のパッド電極を含む。パッド電極が複数である場合、パッド電極は、少なくとも一つの絶縁膜を挟んで互いに異なる層に配置されることができ、前記少なくとも一つの絶縁膜を貫通するパッドコンタクトホールを介して電氣的に接続することができる。一例として、図に示されているように、Evs sパッド部(EVP1)はパッシベーション膜(PAS)を間に置いて互いに異なる層に配置された第1パッド電極(PE1)及び第2パッド電極(PE2)を含むことができ、第1パッド電極(PE1)及び第2パッド電極(PE2)はパッシベーション膜(PAS)を貫通する第1パッドコンタクトホール(PH1)を介して互いに接続することができる。以下、説明の便宜のために、Evs sパッド部(EVP1)が、第1パッド電極(PE1)及び第2パッド電極(PE2)を含む場合を例に挙げて説明する。

## 【0077】

第1パッド電極(PE1)はシーラント(SL)の外側で外部に露出される。露出された第1パッド電極(PE1)は、接続部材(LM)と接合することができる。接続部材(LM)と、第1パッド電極(PE1)は、その間に介在されたACF(Anisotropic Conductive Film、図示せず)層を介して互いに接合されることができ、

## 【0078】

第2パッド電極(PE2)はシーラント(SL)内側に延長されて、電源電極(POE)と電氣的に接続される。このとき、第2パッド電極(PE2)はパッシベーション膜(PAS)を貫通する第2パッドコンタクトホール(PH2)を介して電源電極(POE)と接触することができる。図面では、第2パッド電極(PE2)と電源電極(POE)がパッシベーション膜(PAS)だけを間に置いて配置された場合を例に示したが、これに限定されるものではない。例えば、第2パッド電極(PE2)と電源電極(POE)は、パッシベーション膜(PAS)、平坦化膜(OC)を間に置いて互いに異なる層に配置され、パッシベーション膜(PAS)、平坦化膜(OC)を貫通するコンタクトホールを介して互に電氣的に接続することができる。

## 【0079】

電源電極(POE)はアノード(ANO)が形成されるときに一緒に形成することができる。つまり、電源電極(POE)はアノード(ANO)と同じ物質で形成されることができる。ただし、これに限定されるものではない。

## 【0080】

電源電極(POE)の少なくとも一部は露出されて、導電フィラー層(CFL)と直接接触することができる。電源電極(POE)の少なくとも一部を露出させるためには、第1基板(SUB1)の全面に広く形成されるレイヤ(layer)の面積を制御することができる。面積が制御されるレイヤは、電源電極(POE)が形成された以後に形成され

10

20

30

40

50

るレイヤ、すなわち、有機化合物層（OL）、カソード（CAT）、無機膜（IOF）、有機膜（OF）で有り得る。

【0081】

具体的に、前述したレイヤは、開口部を有する枠形状で設けられたオープンマスク（open mask、図示せず）を用いて形成される。オープンマスクの開口部の面積は、前述したレイヤが、第1基板（SUB1）上で占める面積と対応することができる。したがって、オープンマスクの開口部の面積を制御することにより、電源電極（POE）の少なくとも一部を露出させることができる。露出された電源電極（POE）の一部は、導電フィラー層（CFL）と直接接触して、導電フィラー層（CFL）に低電位電源電圧を供給することができる。これにより、接続部材（LM）、Evs sパッド部（EVP1）、及び導電フィラー層（CFL）を接続する電源供給経路が形成されることができる。この経路を介して、第2基板（SUB2）のEvs s配線（EVL）に低電位電圧が供給されることができ、第1基板（SUB1）のカソード（CAT）に低電位電源電圧が供給されることができる。

10

【0082】

また、カソード（CAT）は、電源電極（POE）上で、有機化合物層（OL）を覆うが、その一端が、有機化合物層（OL）よりさらに突出して電源電極（POE）と直接接触するように形成されることができる。すなわち、カソード（CAT）の一端は、露出された電源電極（POE）の上部表面と直接接触されることができる。これにより、接続部材（LM）、Evs sパッド部（EVP1）、およびカソード（CAT）を接続する電源供給経路が形成されることができる。

20

【0083】

本発明の第1実施形態においては、接続部材（LM）、Evs sパッド部（EVP1）、電源電極（POE）、導電フィラー層（CFL）、及びカソード（CAT）が電気的に接続されて低電位電源供給経路を形成することができ、接続部材（LM）、Evs sパッド部（EVP1）、電源電極（POE）、導電フィラー層（CFL）、Evs s配線（EVL）、及びカソード（CAT）が電気的に接続されて低電位電源供給経路を形成することができる。

【0084】

本発明の第1実施形態は、低電位電源電圧を第2基板（SUB2）のEvs s配線（EVL）に供給するための、複数の電源供給経路を形成することができる。本発明の第1実施形態は、電源供給経路を十分に確保することで、第2基板（SUB2）のEvs s配線（EVL）に低電位電源電圧を容易に供給することができる利点を有する。

30

【0085】

< 第2実施形態 >

【0086】

図7は、第2実施形態に係る有機発光表示装置に関するもので、電源発生部から発生された低電位電源電圧の電源供給経路の例を説明するための図である。第2実施形態を説明することにおいて、第1実施形態と実質的に同一の構成については、説明を省略する。

【0087】

本発明の実施形態に係る有機発光表示装置は、第1基板（SUB1）と第2基板（SUB2）が合着される構造を有し、第1基板（SUB1）と第2基板（SUB2）が既に設定された合着間隔だけ離間される。前述したように、本発明の好ましい実施形態は、円滑な電源供給のために、電源発生部から発生された低電位電源電圧を導電フィラー層（CFL）を介して第2基板（SUB2）のEvs s配線（EVL）に供給する電源供給経路を有することができる。

40

【0088】

ただし、第1基板（SUB1）の電源電極（POE）と、第2基板（SUB2）のEvs s配線（EVL）が、その間に介在された導電フィラー層（CFL）を介して電気的に接続されるから、導電フィラー層（CFL）の抵抗により電源電圧の供給が容易でないこ

50

とがある。つまり、電源電極（POE）とEvs配線（EVL）との間の間隔が大きくなるほど抵抗が大きくなるにつれて、電源電圧の供給が容易でないことがある。抵抗を考慮して、第1基板（SUB1）と第2基板（SUB2）との間の間隔を減らす方法を考慮してみることができるが、第1基板（SUB1）と第2基板（SUB2）の合着間隔は表示装置の特性を考慮して既に設定された間隔で固定される必要があるため、これを調節するには限界がある。前述した問題を防止するために、本発明の第2実施形態に係る有機発光表示装置は、突出パターン（PD）を含む。

【0089】

図7を参照すると、突出パターン（PD）は、第1基板（SUB1）上で電源電極（POE）と隣接して配置されることができる。図面においては、突出パターン（PD）が電源電極（POE）と、少なくとも一部重畳された場合を例に示したが、これに限定されるものではない。突出パターン（PD）は、第2基板（SUB2）に向かって突出した形状を有する。突出パターン（PD）の上部表面はEvs配線（EVL）と隣接して位置することができる。

10

【0090】

突出パターン（PD）は、有機発光表示装置を構成する絶縁膜の内、少なくともいずれか1つを形成する際に一緒に形成することができる。一例として、突出パターン（PD）は、バンク層形成物質（BN\_\_A）またはスペーサ形成物質（SP\_\_A）からなる単一層で構成されることができる。他の例として、示されたように、突出パターン（PD）は、バンク層形成物質（BN\_\_A）とスペーサ形成物質（SP\_\_A）が積層された複数の層で構成されることができる。工程上の限界によって、単一材質で突出パターン（PD）を十分に高く形成するには困難が有り得るから、突出パターン（PD）は、複数の層が積層された形で備えられることが望ましいことがある。

20

【0091】

カソード（CAT）は、有機化合物層（OL）を覆うが、有機化合物層（OL）よりさらに延長配置され、電源電極（POE）と直接接触される。有機化合物層（OL）は、電源電極（POE）の少なくとも一部を露出することができ、カソード（CAT）は、露出された電源電極（POE）の一部に接触することができる。

【0092】

カソード（CAT）は、突出パターン（PD）を覆うようにさらに延長される。図においては、カソード（CAT）が突出パターン（PD）を完全に覆う場合を例に示したが、これに限定されるものではない。すなわち、カソード（CAT）は、第2基板（SUB2）のEvs配線（EVL）と隣接するように配置されるよう、突出パターン（PD）の少なくとも一部を覆うことができるよう延長されると、十分である。カソード（CAT）は、突出パターン（PD）の内、最も突出した部分である上部表面まで延長されて配置されることが望ましい。

30

【0093】

無機膜（IOF）と有機膜（OF）は、カソード（CAT）が導電フィラー層（CFL）と直接接触することができるように、突出パターン（PD）上に配置されたカソード（CAT）の少なくとも一部を露出するように形成される。これは、オープンマスクの開口部の面積を調整することで、実現されることができる。

40

【0094】

本発明の第2実施形態は、突出パターン（PD）を備えることにより、電源電極（POE）とEvs配線（EVL）との間の間隔を工程上可能な最小間隔で設定することができる。これにより、前述した抵抗の影響を低減することができるので、安定的に電源電圧をEvs配線（EVL）に供給できる利点を有する。

【0095】

<第3実施形態>

【0096】

図8及び図9は、第3実施形態に係る有機発光表示装置に関し、電源発生部から発生さ

50

れた低電位電源電圧の電源供給経路の例を説明するための図である。第3実施形態を説明することにおいて、第1及び第2実施形態と実質的に同一の構成については、説明を省略する。

【0097】

図8及び図9を参照すると、突出パターン(PD)は、第1基板(SUB1)上で電源電極(POE)と隣接して配置されることができる。図においては、突出パターン(PD)が電源電極(POE)と、少なくとも一部重畳された場合を例に示したが、これに限定されるものではない。突出パターン(PD)は、第2基板(SUB2)に向かって突出した形状を有する。突出パターン(PD)の上部表面はEvs配線(EVL)と隣接して位置することができる。

10

【0098】

突出パターン(PD)は、有機発光表示装置を構成する絶縁膜の内、少なくともいずれか1つを形成する際に一緒に形成することができる。一例として、突出パターン(PD)は、バンク層形成物質またはスペーサ形成物質からなる単一層で構成することができる(図8)。他の例として、突出パターン(PD)は、バンク層形成物質(BN\_A)とスペーサ形成物質(SP\_A)が積層された複数層で構成することができる(図9)。工程上の限界によって、単一材質で突出パターン(PD)を十分に高く形成するには困難があることがあるので、突出パターン(PD)は、複数層が積層された形で備えられることが望ましいことがある。

20

【0099】

カソード(CAT)は、有機化合物層(OL)を覆うが有機化合物層(OL)よりさらに延長配置され、電源電極(POE)と直接接触される。有機化合物層(OL)は、電源電極(POE)の少なくとも一部を露出することができ、カソード(CAT)は、露出された電源電極(POE)の一部に接触することができる。

【0100】

カソード(CAT)は、突出パターン(PD)を覆うように延長される。図においては、カソード(CAT)が突出パターン(PD)を完全に覆う場合を例に示したが、これに限定されるものではない。すなわち、カソード(CAT)は、第2基板(SUB2)のEvs配線(EVL)と隣接するように配置されるよう、突出パターン(PD)の少なくとも一部を覆うことができるよう延長されると、十分である。カソード(CAT)は、突出パターン(PD)の内、最も突出した部分である上部表面まで延長されて配置されることが望ましいことがある。

30

【0101】

無機膜(IOF)と有機膜(OF)は、カソード(CAT)が導電フィラー層(CFL)と直接接触できるように、突出パターン(PD)上に配置されたカソード(CAT)の少なくとも一部を露出するように形成される。これは、第1実施形態で説明したように、有機膜(OF)と無機膜(IOD)の厚さの一部を除去するエッチング工程を進行することで、実現されることができる。つまり、エッチング工程を介して、突出パターン(PD)上のカソード(CAT)の一部は、露出されることができる。カソード(CAT)の一部を露出するために貫通された無機膜(IOF)の一部の領域は、第3オープンホール(OP3)と指称されることができ、カソード(CAT)の一部を露出するために貫通された有機膜(OF)の一部の領域は、第4オープンホール(OP4)と指称されることができる。第4オープンホール(OP4)は、第3オープンホール(OP3)及び無機膜(IOF)の一部を露出することができる。第3オープンホール(OP3)は突出パターン(PD)上に位置するカソード(CAT)の少なくとも一部を露出することができ、第4オープンホール(OP4)は突出パターン(PD)上に位置するカソード(CAT)の少なくとも一部を露出することができる。

40

【0102】

本発明の第3実施形態は、突出パターン(PD)を備えることにより、電源電極(POE)とEvs配線(EVL)との間の間隔を工程上可能な最小間隔で設定することがで

50

きる。これにより、前述した抵抗の影響を低減することができるので、安定的に電源電圧を  $E v s s$  配線 (  $E V L$  ) に供給できる利点を有する。

【 0 1 0 3 】

< 第 4 実施形態 >

【 0 1 0 4 】

図 10 は、本発明の第 4 実施形態に係る有機発光表示装置を示す断面図である。第 4 実施形態を説明することにおいて、第 1 実施形態と実質的に同一の構成要素に対する説明は省略する。

【 0 1 0 5 】

図 10 を参照すると、本発明の第 4 実施形態に係る有機発光表示装置は、第 1 基板 (  $S U B 1$ 、図 3 ) と対向する第 2 基板 (  $S U B 2$  ) を含む。第 2 基板 (  $S U B 2$  ) 上には、 $E v s s$  配線 (  $E V L$  ) と補助  $E v s s$  配線 ( または、補助電源配線 ) (  $A E V L$  ) が形成される。カラーフィルタ (  $C F$  ) は、第 1 実施形態と同様に、第 2 基板 (  $S U B 2$  ) 上に位置することができ、必要に応じて、第 1 基板 (  $S U B 1$  ) 上に位置することもできる。

10

【 0 1 0 6 】

補助  $E v s s$  配線 (  $A E V L$  ) の一面は、 $E v s s$  配線 (  $E V L$  ) と直接接触され、他面は導電フィラー層 (  $C F L$  ) と直接接触される。補助  $E v s s$  配線 (  $A E V L$  ) は  $E v s s$  配線 (  $E V L$  ) と導電フィラー層 (  $C F L$  ) との接触面積を広げるための配線であり、 $E v s s$  配線 (  $E V L$  ) より広い面積を有するように形成することができる。補助  $E v s s$  配線 (  $A E V L$  ) は  $E v s s$  配線 (  $E V L$  ) と導電フィラー層 (  $C F L$  ) の間に介在されることができる。補助  $E v s s$  配線 (  $A E V L$  ) は  $E v s s$  配線 (  $E V L$  ) とカラーフィルタ (  $C F$  ) を覆うように形成されることができ、発光領域を含む第 2 基板 (  $S U B 2$  ) の全面に広く形成されることができ、補助  $E v s s$  配線 (  $A E V L$  ) は  $I T O$  ( Indium Tin Oxide )、 $I Z O$  ( Indium Zinc Oxide ) のような透明導電物質で形成されることができ。

20

【 0 1 0 7 】

本発明の第 4 実施形態は、補助  $E v s s$  配線 (  $A E V L$  ) を利用することにより、 $E v s s$  配線 (  $E V L$  ) と導電フィラー層 (  $C F L$  ) の間に十分な接触面積を確保することができるので、 $E v s s$  配線 (  $E V L$  ) と導電フィラー層 (  $C F L$  ) との間の接触不良を最小化することができる。本発明の第 4 実施形態は、位置に応じた電圧偏差をさらに効果的に減らすことができ、輝度ムラ不良を最小化することができる利点を有する。

30

【 0 1 0 8 】

以上説明した内容を通じて当業者であれば、本発明の技術思想を逸脱しない範囲で多様に変更及び修正することができる。したがって、本発明の技術的範囲は、明細書の詳細な説明に記載された内容に限定されるものではなく、特許請求の範囲によって定められなければならない。

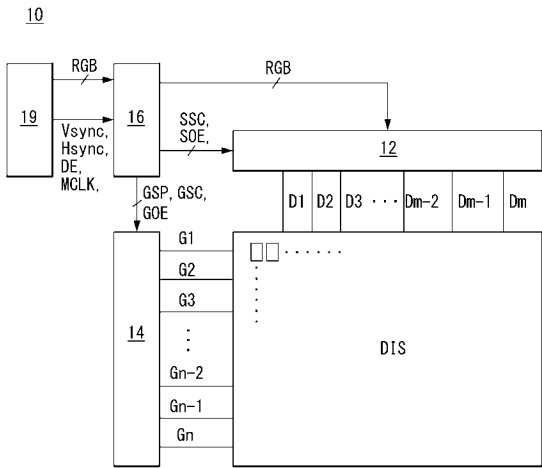
【 符号の説明 】

【 0 1 0 9 】

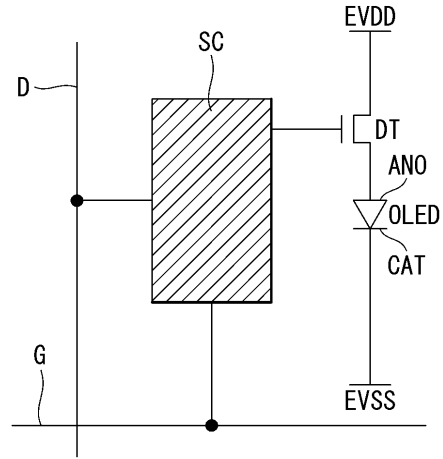
$S U B 1$ : 第 1 基板	$S U B 2$ : 第 2 基板
$T$ : 薄膜トランジスタ	$O L E$ : 有機発光ダイオード
$O L$ : 有機化合物層	$B N$ : バンク層
$S P$ : スペース	$C A T$ : カソード
$I O F$ : 無機膜	$O F$ : 有機膜
$E V L$ : $E v s s$ 配線	$C F L$ : 導電フィラー層
$E V P 1$ : $E v s s$ パッド部	$P O E$ : 電源電極
$P D$ : 突出パターン	$C F$ : カラーフィルタ
$S L$ : シーラント	$A E V L$ : 補助 $E v s s$ 配線

40

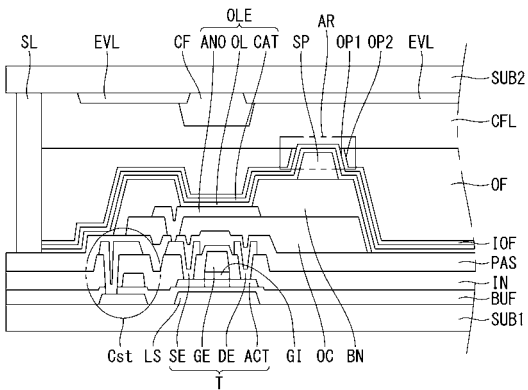
【 図 1 】



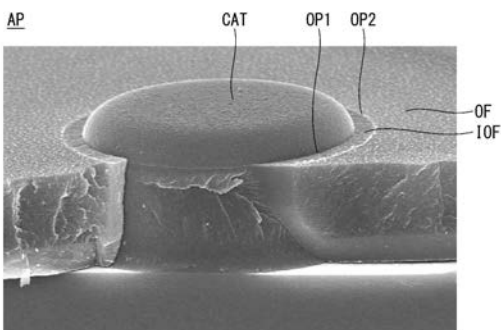
【 図 2 】



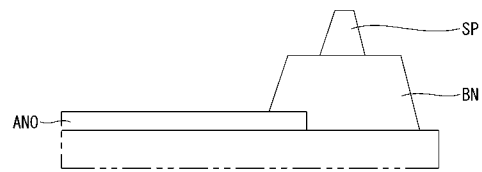
【 図 3 】



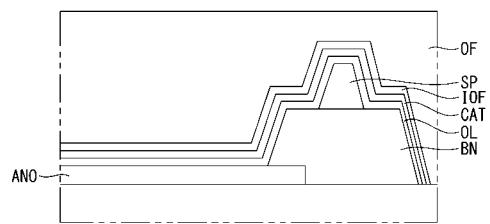
【 図 4 】



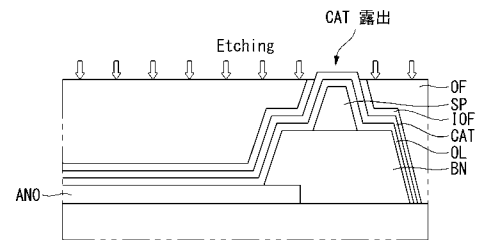
【 図 5 A 】



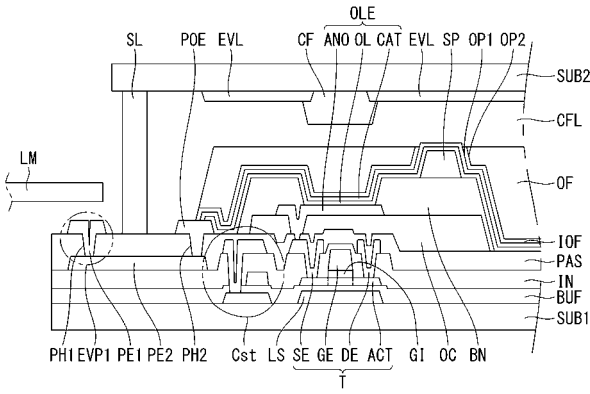
【 図 5 B 】



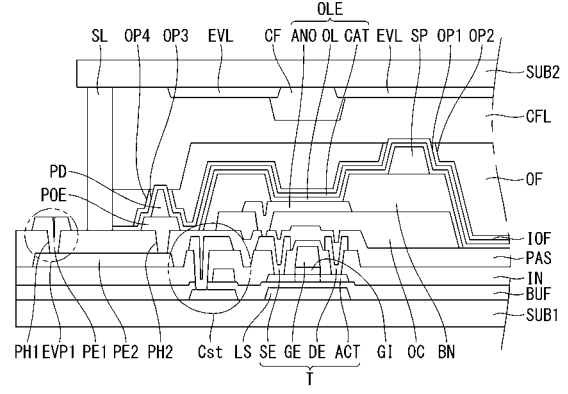
【 図 5 C 】



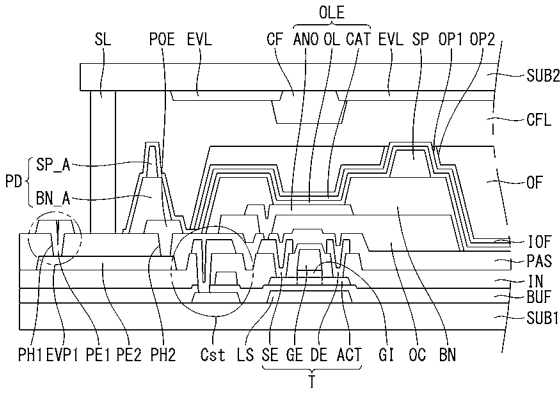
【 図 6 】



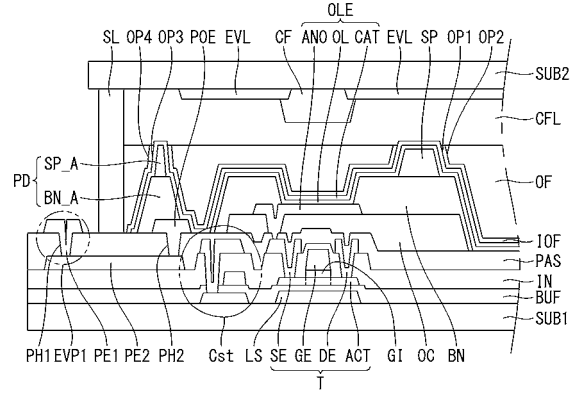
【 図 8 】



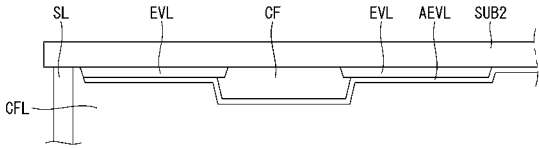
【 図 7 】



【 図 9 】



【 図 10 】



---

 フロントページの続き

(51)Int.Cl.	F I			テーマコード(参考)
<b>H 0 5 B 33/26 (2006.01)</b>	H 0 5 B	33/26		Z
<b>G 0 9 F 9/30 (2006.01)</b>	H 0 5 B	33/12		E
	G 0 9 F	9/30	3 6 5	
	G 0 9 F	9/30	3 3 0	

Fターム(参考) 3K107 AA01 BB01 CC33 DD37 DD38 DD39 DD89 EE22 EE54 FF15  
 5C094 AA04 BA27 CA24 DA13 DB01 EA07 EA10 ED03 FA01 FA02  
 FB01 FB02 FB12 FB15

专利名称(译)	有机发光表示装置		
公开(公告)号	<a href="#">JP2019102450A</a>	公开(公告)日	2019-06-24
申请号	JP2018221802	申请日	2018-11-28
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	Eruji显示有限公司		
发明人	リー, ジョンソク キム, セジュン		
IPC分类号	H05B33/06 H01L27/32 H01L51/50 H05B33/12 H05B33/22 H05B33/26 G09F9/30		
CPC分类号	G09G3/3233 H01L27/3253 H01L27/3276 H01L51/0024 H01L51/525 G09G2310/08 H01L27/3209 H01L27/322 H01L27/3225 H01L27/3246 H01L27/3251 H01L51/5012 H01L51/5246 H01L51/5256		
FI分类号	H05B33/06 H01L27/32 H05B33/14.A H05B33/12.B H05B33/22.Z H05B33/26.Z H05B33/12.E G09F9/30.365 G09F9/30.330		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC33 3K107/DD37 3K107/DD38 3K107/DD39 3K107/DD89 3K107/EE22 3K107/EE54 3K107/FF15 5C094/AA04 5C094/BA27 5C094/CA24 5C094/DA13 5C094/DB01 5C094/EA07 5C094/EA10 5C094/ED03 5C094/FA01 5C094/FA02 5C094/FB01 5C094/FB02 5C094/FB12 5C094/FB15		
优先权	1020170167048 2017-12-06 KR		
其他公开文献	JP6625719B2		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

本发明提供一种有机发光显示装置，其中通过根据位置最小化低电位电压偏差来解决亮度不均匀的问题。彼此面对的第一基板和第二基板，以及插入在第一基板和第二基板之间的导电填料层。第一基板包括堤层，间隔物，有机化合物层，阴极，无机膜和有机膜。堤层具有暴露阳极的至少一部分的开口。垫片放在银行上。有机化合物层和阴极设置在阳极，堤层和间隔物上并顺序堆叠。无机膜设置在阴极上并具有第一开孔，该第一开孔暴露位于间隔物上的阴极的至少一部分。有机膜设置在无机膜上并具有第二开孔，该第二开孔暴露位于间隔物上的阴极的至少一部分。第二基板包括通过导电填充层电连接到暴露的阴极的一部分的电源线。 [选中图]图3

