

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2011-523089

(P2011-523089A)

(43) 公表日 平成23年8月4日(2011.8.4)

| (51) Int.Cl. | F I | テーマコード (参考) |
|----------------------|----------------|-------------|
| G09G 3/30 (2006.01) | G09G 3/30 K | 3K107 |
| G09G 3/20 (2006.01) | G09G 3/20 611A | 5C080 |
| H01L 51/50 (2006.01) | G09G 3/20 622C | 5C380 |
| H05B 33/08 (2006.01) | G09G 3/20 622D | |
| | G09G 3/20 621F | |

審査請求 未請求 予備審査請求 未請求 (全 27 頁) 最終頁に続く

(21) 出願番号 特願2011-509880 (P2011-509880)
 (86) (22) 出願日 平成21年5月13日 (2009.5.13)
 (85) 翻訳文提出日 平成22年12月22日 (2010.12.22)
 (86) 国際出願番号 PCT/EP2009/003397
 (87) 国際公開番号 W02009/141085
 (87) 国際公開日 平成21年11月26日 (2009.11.26)
 (31) 優先権主張番号 102008024126.1
 (32) 優先日 平成20年5月19日 (2008.5.19)
 (33) 優先権主張国 ドイツ (DE)

(71) 出願人 510299112
 エックス-モーティブ ジーエムビーエイチ
 X-MOTIVE GMBH
 ドイツ連邦共和国、ザールブリュッケン
 66123、ゲボイデ エー1、イム スタッドウォルド
 Im Stadtwald, Gebau
 de A1, 66123 Saarbr
 ucken, Germany

(74) 代理人 100130111
 弁理士 新保 斉

(72) 発明者 シュ チーハオ
 ドイツ連邦共和国、ザールブリュッケン
 66123、コールウェグ 30
 最終頁に続く

(54) 【発明の名称】 受動マトリクスOLEDディスプレイを制御する方法及びドライバ

(57) 【要約】

マトリクス形態で組み立てられたOLED(2)を有する受動マトリクスOLEDディスプレイ(1)を制御する方法及びユニットが記載され、OLED(2)を制御する列は電流源(3)に接続され、行は、行アドレス指定時間(t_{ROW})の持続時間中に互いに連続して接続される。列とアドレス指定された行との横転に配置されたピクセルの明度(L)は、行アドレス時間(t_{ROW})内のターンオン時間(t_{INJ})及び列電流(I_{INJ})の振幅による影響を受ける。エネルギー効率的な制御を達成するために、ポストルミネセンス時間(t_z)中に列を電位のない状態に切り替え、OLED(2)において変換される電荷量(Q_{LUM})を特定する際に、アドレス指定前にOLED(2)の静電容量に蓄えられていた電荷量(Q_{CAP})を考慮することにより、列電流(I_{INJ})のターンオン時間(t_{INJ})中に光に変換される電荷量(Q_{LUM_INJ})及びポストルミネセンス時間(t_z)中にOLED(2)の静電容量(C_p)により供給され、光に変換される電荷量(Q_{LUM_z})に支配されてピクセルの明度(L)を制御

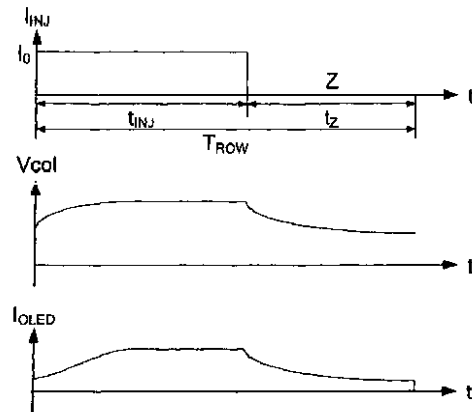


Fig. 5

【特許請求の範囲】

【請求項 1】

OLED (2) を制御する列が電流源 (3) に接続され、行は、行アドレス指定時間 (t_{ROW}) の持続時間中に互いに連続して接続され、それにより、列とアドレス指定された行との交点に配置されたピクセルの明度 (L) が、前記行アドレス指定時間 (t_{ROW}) 内のターンオン時間 (t_{INJ}) 及び列電流 (I_{INJ}) の振幅により影響を受ける、マトリクス形態に組み立てられた OLED (2) を有する受動マトリクス OLED ディスプレイ (1) を制御する方法であって、前記ピクセルの明度 (L) が、ポストルミネセンス時間 (t_Z) 中に前記列の電位をなくすように切り替えることにより、前記列電流 (I_{INJ}) の前記ターンオン時間 (t_{INJ}) 中に光に変換される電荷量 (Q_{LUM_INJ}) 及び前記ポストルミネセンス時間 (t_Z) 中に前記 OLED (2) の静電容量 (C_P) から供給され光に変換される電荷量 (Q_{LUM_Z}) に支配されて制御され、前記 OLED (2) において変換される前記電荷量 (Q_{LUM}) を特定するために、前記アドレス指定前に OLED (2) の前記静電容量に蓄えられていた前記電荷量 (Q_{CAP}) が考慮されることを特徴とする、方法。

10

【請求項 2】

前記 OLED (2) 上で変換される前記電荷量 (Q_{LUM}) の制御が、前記ターンオン時間 (t_{INJ}) 及び前記ポストルミネセンス時間 (t_Z) を調整することにより行われることを特徴とする、請求項 1 に記載の方法。

20

【請求項 3】

前記列電流 (I_{INJ}) の前記ターンオン時間 (t_{INJ}) 中に生成され、光に変換される前記電荷量 (Q_{LUM_INJ}) の値及び前記ポストルミネセンス時間 (t_Z) 中に光に変換される電荷量 (Q_{LUM_Z}) の値、並びに / あるいは異なるターンオン時間 (t_{INJ})、ポストルミネセンス時間 (t_Z)、電流振幅 (I_{INJ})、及び / 又は電荷状態 (Q_{CAP} , V_{COL}) に関するこれらの和 (Q_{LUM}) がルックアップテーブルに記憶されることを特徴とする、請求項 1 又は 2 に記載の方法。

30

【請求項 4】

前記行アドレス指定時間 (t_{ROW}) が、続けて制御される行の明度 (L) を条件として変更されることを特徴とする、請求項 1 ~ 3 のいずれか一項に記載の方法。

40

【請求項 5】

前記行の順序が変更されることを特徴とする、請求項 1 ~ 4 のいずれか一項に記載の方法。

【請求項 6】

前記 OLED (2) のそれぞれの前記静電容量に蓄えられているエネルギーが次の行アドレス指定中に必要なエネルギーよりも高い場合、過剰な電荷量 (Q_{CAP}) が行アドレス指定時間 (t_{ROW}) 中に放電されることを特徴とする、請求項 1 ~ 5 のいずれか一項に記載の方法。

【請求項 7】

前記受動マトリクス OLED ディスプレイ (1) が動作中に閾値電圧 (V_{TH}) が決定されることを特徴とする、請求項 1 ~ 6 のいずれか一項に記載の方法。

40

【請求項 8】

前記 OLED (2) の前記静電容量 (C_P) の前記電荷 (Q_{CAP}) が、所定の期間後にリセットされることを特徴とする、請求項 1 ~ 7 のいずれか一項に記載の方法。

【請求項 9】

前記 OLED (2) の前記静電容量 (C_P) が、各行アドレス指定後に前記閾値電圧 (V_{TH}) まで放電されることを特徴とする、請求項 1 ~ 8 のいずれか一項に記載の方法。

【請求項 10】

前記列電圧 (V_{COL}) が列内で測定され、光子電荷 (Q_{LUM}) に変換される電荷量及び / 又は蓄えられている電荷量 (Q_{CAP}) との電荷バランスにおいて考慮されることを特徴とする、請求項 1 ~ 9 のいずれか一項に記載の方法。

50

【請求項 1 1】

プレチャージが、前記行アドレス指定時間 (t_{ROW}) の開始時のプレチャージ時間 (t_{PRE}) の持続時間中に行われることを特徴とする、請求項 1 ~ 1 0 のいずれか一項に記載の方法。

【請求項 1 2】

前記ディスプレイのいくつかの行及び / 又は列が同時に制御されることを特徴とする、請求項 1 ~ 1 1 のいずれか一項に記載の方法。

【請求項 1 3】

マトリクス形態で組み立てられた O L E D (2) であって、O L E D (2) を制御する、マトリクス形に組み立てられた O L E D (2) の列が、電流源 (3) 及び好ましくは、基準電圧 (V_{TH}) に接続するスイッチ (4、6) を有し、前記マトリクス形に組み立てられた O L E D (2) の行が、接地及び基準電位 (V_{COM}) に接続して、行アドレス指定時間 (t_{ROW}) の持続時間中に繰り返し順番にアドレス指定するスイッチ (5) を有する、マトリクス形態で組み立てられた O L E D (2) と、さらに、列とアドレス指定された行との交点に配置されたピクセルの明度 (L) に対して、前記行ターンオン時間 (t_{ROW}) 内のターンオン時間 (t_{INJ}) 及び列電流 (I_{INJ}) の振幅による影響を及ぼすように確立されたドライバとを有する受動マトリクス O L E D ディスプレイ (1) を制御するドライバであって、前記ドライバが、ポストルミネセンス時間 (t_Z) 中に前記列を電位のない状態に切り替え、前記 O L E D (2) において変換される電荷量 (Q_{LUM}) を特定する際に、前記アドレス指定前の O L E D (2) の静電容量 (C_P) に蓄えられていた電荷量 (Q_{CAP}) を考慮することにより、前記列電流 (I_{INJ}) の前記ターンオン時間 (t_{INJ}) 中に光に変換される電荷量 (Q_{LUM_INJ}) 及び前記 O L E D (2) の静電容量 (C_P) により供給され、前記ポストルミネセンス時間 (t_Z) 中に光に変換される電荷量 (Q_{LUM_Z}) に支配されて前記ピクセルの明度 (L) を制御するために備えられることを特徴とする、ドライバ。

10

20

【請求項 1 4】

マトリクス形態で組み立てられた O L E D (2) であって、O L E D (2) を制御する、マトリクス形に組み立てられた O L E D (2) の列が、電流源 (3) 及び好ましくは、基準電圧 (V_{TH}) に接続するスイッチ (4、6) を有し、前記マトリクス形に組み立てられた O L E D (2) の行は、接地及び基準電位 (V_{COM}) に接続して、行アドレス指定時間 (t_{ROW}) の持続時間中に繰り返し順番にアドレス指定するスイッチ (5) を有する、マトリクス形態で組み立てられた O L E D (2) と、さらに、列とアドレス指定された行との交点に配置されたピクセルの明度 (L) に対して、前記行ターンオン時間 (t_{ROW}) 内のターンオン時間 (t_{INJ}) 及び列電流 (I_{INJ}) の振幅による影響を及ぼすために備えられたドライバとを有する受動マトリクス O L E D ディスプレイであって、前記ドライバが、ポストルミネセンス時間 (t_Z) 中に前記列を電位のない状態に切り替え、前記 O L E D (2) において変換される電荷量 (Q_{LUM}) を特定する際に、前記アドレス指定前の前記 O L E D の静電容量に蓄えられていた電荷量 (Q_{CAP}) を考慮することにより、前記列電流 (I_{INJ}) のターンオン時間 (t_{INJ}) 中に変換される電荷量 (Q_{LUM_INJ}) 及びポストルミネセンス時間 (t_Z) 中に前記 O L E D (2) の前記静電容量 (C_P) により供給される電荷量 (Q_{LUM_Z}) に支配されて前記ピクセルの明度 (L) を制御するために備えられることを特徴とする、受動マトリクス O L E D ディスプレイ。

30

40

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、列は個々に、又は、数列又は全列が同時に、O L E D を駆動する電流源に接続され、もしくは電圧が供給され、行はそれぞれ接続され、行アドレス指定時間持続中に互いに連続してアドレス指定され、それにより、列とアクティブ化された行との交点にある O L E D に電流が供給され、発光する、請求項 1 の主旨に従ってマトリクス形態で組

50

み立てられたOLEDを有する受動マトリックスOLEDディスプレイを制御する方法及びユニットに関する。行をアドレス指定することにより、行は1つずつ、この列に組み込まれたOLEDに電流を供給するために印加された電圧で走査される。OLEDで変換された電荷は、列とアドレス指定された行との交点に配置されたピクセルを発光させ、この発光は、行アドレス指定時間内のターンオン時間及び列電流の振幅による影響を受ける。特に、列のすべてのOLEDの静電容量も、そのときにOLEDがアクティブ化されているか否かに関係なく、列電流により充電される。

【背景技術】

【0002】

ディスプレイ全体は、1つのディスプレイで組み立ててもよく、又は並列に、空間的に互いを補うように動作するいくつかのディスプレイで組み立ててもよい。本願の表記では、列及び/又は行の可能な水平配置及び垂直配置に関わりなく、電流により駆動される一続きは列と見なされ、続けてそれぞれアクティブ化されアドレス指定される一続きは行と見なされる。列及び行という用語は、上述した機能により定義される。典型的な用途では、列は、受動マトリックスOLEDディスプレイの陽極をなし、行は陰極をなす。

10

【0003】

OLEDの固有容量は、受動マトリックスディスプレイ内で互いに結合される。OLED(有機発光ダイオード)をオンオフ切り替えることにより、静電容量は各場合でそれぞれ充放電される。従って、制御用のこれら静電容量は、使用される駆動方式に対応して、受動マトリックスディスプレイ内で比較的大きな電力損失を生じさせる。電力損失は、行数に伴って二次式的に増大する。高品質用途では比較的高い電力損失が許容されないため、この問題により、高品質用途での受動マトリックスOLEDディスプレイの使用が躊躇われる。

20

【0004】

OLEDの静電容量が互いに結合するため、これが適切な駆動方式により回避されない限り、容量結合に起因する受動ピクセル、すなわち制御されないピクセルの不要な閃光が現れ得る。この場合の不要なアクティブ化は、「クロストーク」とも呼ばれる。

【0005】

この許容されないクロストークを回避するために、すべての行接続は、特許文献1又は特許文献2から既知のように従来 of 駆動方式で固定電位に接続、即ちそれぞれアドレス指定された能動ピクセルでは、接地に接続され、それぞれアドレス指定されない受動ピクセルではより高い電位に接続される。アクティブ化の都度、最初に列の大半が正電圧でプレチャージされる(プレチャージ)。次に、電流が、ピクセルの明度に従って、アドレス指定された行との列接続に供給される。意図される明度に達した場合、列接続(大半が接地に接続される)に低電圧が印加され、それにより、静電容量が放電され、各ピクセルのOLEDはクロストークを生じない。そのような受動マトリックスOLEDディスプレイは、特許文献3にも記載されている。

30

【0006】

アドレス指定の都度、すべてのOLEDの静電容量が充電され、行のアクティブ化後に再び放電されるため、制御に必要な電力の大部分は無駄になり、ディスプレイの効率は低減する。さらに、ドライバチップ及びディスプレイは、この電力損失により加熱され、それにより、合計電力損失が、それ以上は散逸できない程まで高くなり、ディスプレイがディスプレイ自体を加熱する恐れがある。これにより、温度上昇に伴って急激に低減するディスプレイの寿命も低減することになる。ディスプレイのすべてのピクセルが一度にアクティブ化されるフレーム期間中にアドレス指定される数は、行数に比例するため、この問題は、ディスプレイ内のアドレス指定される行の数に伴って次第に悪化する。

40

【0007】

この文脈の中では、行スイッチ又は列スイッチを開いた後のOLEDのポストルミネセンス(post luminescence)が記載される特許文献4から、OLEDの静電容量内に蓄えられたこの電荷が、インダクタンスとの回路接続により直列に再分散す

50

ることが既知である。

【先行技術文献】

【特許文献】

【0008】

【特許文献1】米国特許出願公開第2004/0233148A1号明細書

【特許文献2】米国特許出願公開第2002/0169675A1号明細書

【特許文献3】米国特許第6,351,255B1号明細書

【特許文献4】独国特許出願公開第10 2005 039 538 A1号明細書

【特許文献5】独国特許第10 2005 063 159号明細書

【特許文献6】独国特許第10 2005 063 153号明細書

10

【発明の概要】

【発明が解決しようとする課題】

【0009】

本発明の課題は、対応するディスプレイ自体等の受動マトリックスOLEDディスプレイを制御するエネルギー効率の高い可能性を生み出すことである。

【課題を解決するための手段】

【0010】

本発明によれば、この課題は、請求項1の特性により、列電流のターンオン時間中に生成される電荷量及びポストルミネセンス時間中にOLEDの静電容量から供給される電荷量に支配されるピクセルの発光を制御することにより解決される。この方法の利点は、列内のOLEDの充電された静電容量が、OLEDを介して発光することにより電力を解放し、このエネルギーを有用なエネルギーに変換することである。ポストルミネセンス時間中、列内への電流注入は意図されない。OLEDの静電容量の放電の大部分が光に変換されるため、静電容量の充電に必要なエネルギーはここで再取得される。本発明によれば、アドレス指定前にOLEDの静電容量に蓄えられていた電荷量は、OLEDにおいて変換される電荷量を特定する際に考慮される（Chihao Xuによる注釈：OLEDにおける変換とは発光を意味する）。

20

【0011】

これは、ポストルミネセンス時間中に列を電位のない状態に切り替えることにより達成され、これは例えば、列スイッチが開かれた状態を保つことを意味する。この状態では、静電容量に蓄えられた電荷は、ドライバチップ内の電流により電力損失として散逸させることができない。

30

【0012】

本発明によれば、ピクセルの明度が電荷量によって調整され、OLEDにおいて光子電荷に変換される場合が最も好都合である。これは特に、ターンオン時間及びポストルミネセンス時間の持続時間を調整することにより行うことができる。原理上、ターンオン時間及びポストルミネセンス時間の計算はドライバ内で行うことができ、ドライバ内で、受動マトリックスOLEDディスプレイを制御するプロセスが実施される。達成される明度の複雑性及び非線形性により、電荷量及び動画再生の高速制御速度に応じて、所望の輝度に支配されるターンオン時間の持続時間を単純にルックアップテーブルに記憶し、適切な補間により決定することができる。製造に起因する公差について、ルックアップテーブルに記憶されるデータについてのパラメータを提供することが特に有用である。

40

【0013】

列電流のターンオン時間中に生成され、光子電荷に変換される電荷量、ポストルミネセンス時間中に光子電荷に変換される電荷量、並びに異なるターンオン時間及びポストルミネセンス時間についてのこれらの電荷量の合計についての値をルックアップテーブルに具体的に記憶することができる。次に、これらの値を使用することにより、ターンオン時間及びポストルミネセンス時間を得ることができる。

【0014】

本発明により、続けて制御される行の明度に支配される行アドレス指定時間を変化させ

50

ることも可能である。このために、非常に明るい被制御ピクセルに続く被制御ピクセルが、低輝度しか示さない場合、好ましくは、アドレス指定時間の延長を意図することができる。この場合、延長された行アドレス指定時間を使用して、明るいピクセルを放電することができる。しかし、ディスプレイの合計制御時間は通常、延長されないため、ディスプレイの各ピクセルが一度に制御されるフレーム時間範囲内のアドレス指定時間の延長を省かなければならない。

【0015】

さらに、本発明によれば、アドレス指定される行の順序を変更することが意図され得る。これを使用して、以下に説明するように、例えば、続けて制御される行内のピクセルの明度の差を最低限に抑えて、行アドレス指定時間のばらつき又は強制放電を回避することができる。

10

【0016】

いくつかのOLEDの静電容量に蓄えられている電力が、次の行アドレス指定中に必要なエネルギーよりも高い場合、静電容量の外部放電が必要であり得る。この場合、本発明により、このOLEDの電圧に対応する、アドレス指定時間中のOLEDを通して発光されない閾値を超える電荷量分が、好ましくは、放電されることを意図することができる。この閾値電圧は、ディスプレイに固有に、且つ動作固有に選択することができ、それにより、アドレス指定される行の順序も、上述した強制放電を回避するように変更することができる。閾値電圧レベルを超える分の電荷の放電により、このポストルミネセンス時間が存在しない場合であっても、ディスプレイを制御する方法及びディスプレイ、ディスプレイを制御するように実施されるドライバに、より低い電力損失、ひいては上述した恩恵もたらされる。さらに、アドレス指定時間直後の静電容量の充電時間の短縮も達成され、それにより、制御時間中での個々のOLEDの発光により多くの時間が残されることになる。

20

【0017】

本発明によれば、OLEDの静電容量がこのOLEDの発光なしでプレチャージされる電圧に対応する閾値電圧は、受動マトリックスOLEDディスプレイが動作中に、例えば、定義された電流パルス印加し、電圧が閾値電圧まで降下するまで長い待ち時間をおくことにより、決定することができる。この閾値電圧は、例えば、マイクロプロセッサにおいて測定し、マイクロプロセッサに集積されたアナログ/デジタル変換器によりデジタル化することができる。

30

【0018】

本発明により、ピクセルの明度の特定及びOLEDで変換される電荷量の特定に利用される電荷量の誤差の蓄積を回避するために、一定であってもよく、又は特定の要件を満たす必要がある所定の時間期間後のOLEDの静電容量の電荷状態は、再び閾値電圧に設定することができる。あるいは、OLEDの静電容量の完全な放電ももちろん可能である。定義された状態へのこの放電により、ドライバ制御を再び、ディスプレイ内の実際の電荷状態に一致させることができる。

【0019】

特別な実施形態によれば、各行アドレス指定後、OLEDの静電容量を完全には放電することができないが、閾値電圧まで放電される。それにより、ルックアップテーブルに提供しなければならないパラメータ数を低減し、各アドレス指定前に、定義された電荷状態がディスプレイ内に存在することを達成することができる。しかし、異なるOLEDの静電容量の完全な放電が行われないため、電力損失は大幅に低減する。

40

【0020】

提供する電荷をより詳細に決定できるように、好ましくは、各制御の前、最中、又は後の列電圧を測定し、光子電荷に変換される電荷量及び/又は蓄えられている電荷量の電荷バランスをとる際に考慮することができる。これは特に、各アクティブ化前に列電圧が特定の電圧に設定されず、必要であれば、各アクティブ化前に過剰な電荷が放電される場合に有意義である。しかし、後者の場合、検査のために列電圧を測定する可能性が与えられ

50

る。

【0021】

ディスプレイ内の異なるピクセルのより素早い制御を達成するために、好ましくは増大した充電電流でのプレチャージを、行アドレス指定時間の始まりのプレチャージ時間中に行うことができる。このプレチャージは、より高いOLED電圧が達成されるまで寄生容量を供給する役割を果たし、OLEDはかなりの程度、寄生容量から光を生成する。

【0022】

ディスプレイを効率的に制御するには、特にいくつかの行を、必要であれば、いくつかの列も同時に制御することが妥当であり得る。

【0023】

さらに、本発明は、マトリクス形態に組み立てられたOLEDを有する受動マトリクスOLEDディスプレイを制御するドライバに関し、列は別個に、又は必要であればいくつかもしくはすべての列が同時に、OLEDを制御するスイッチを有する。このスイッチはそれぞれ、特に、基準電圧等の電流源に接続して、電圧を供給する機能を有する。行も、行アドレス時間中のアドレス指定を繰り返し順番に実行できるように、接地及び基準電位に接続するスイッチを有する。行アドレス指定時間内のターンオン時間及び列電流の振幅により、列とアドレス指定された行との交点に配置されたピクセルの明度に影響を及ぼすために、ドライバが設けられる。本発明によれば、ドライバはさらに、列電流のターンオン時間中に生成される電荷量及びポストルミネセンス時間中にOLEDの静電容量から供給される電荷量に支配されるピクセルの明度を制御するために設けられる。さらに、ドライバは、上述及び後述の方法を実行するため、又は方法の異なるステップを実行するためにも設けられる。

【0024】

最後に、本発明は、マトリクス形態で組み立てられたOLEDを有する受動マトリクスOLEDディスプレイにも関し、マトリクスの列は、制御のために、好ましくは、基準電圧等の電流源に接続するスイッチを有する。マトリクスの行は、行アドレス指定時間中に繰り返し順番にアドレス指定できるように、接地及び基準電位に接続するスイッチを有する。さらに、行アドレス指定時間内のターンオン時間及び列電流の振幅により、列とアドレス指定された行との交点に配置されたピクセルの明度に影響を及ぼすために、ディスプレイ内のドライバが設けられ、これによって列電流のターンオン時間中に生成される電荷量及びポストルミネセンス時間中にOLEDの静電容量から供給される電荷量に支配されるピクセルの明度が調整される。本発明によれば、受動マトリクスOLEDディスプレイに提案されるドライバ、提案される方法のそれぞれを適用することにより、明らかにディスプレイの電力損失が低減すると共に、ディスプレイの熱が低くなり、ディスプレイの耐久性が増大する。

【0025】

本発明のさらなる恩恵、特性、及び適用可能性も、実施形態例及び図の以下の説明から生じる。説明され、且つ/又は図示されるすべての特性は、特許請求の範囲又は後方参照での概要に関わりなく、個々に、又は他の構成で本発明の主旨を構成することができる。

【図面の簡単な説明】

【0026】

【図1】制御接続を有する受動マトリクスOLEDディスプレイの等価回路である。

【図2】OLEDの等価回路である。

【図3】ターンオン時間中のディスプレイの列である。

【図4】ポストルミネセンス時間中のディスプレイの列である。

【図5】行アドレス指定時間中のOLEDの列電流及び列電圧の遷移である。

【図6】行アドレス指定時間終了時のディスプレイの列である。

【図7】後続行のアドレス指定時のディスプレイの列である。

【図8】行アドレス指定時間後のOLEDの静電容量の放電である。

【図9】放電時の列電圧及び列電流の時間応答である。

10

20

30

40

50

【図10】行アドレス指定時間中のOLEDの列電流及び列電圧の時間応答である。

【図11】閾値電圧を決定する方法である。

【図12】異なる駆動方式での列電圧及びOLED電流の比較である。

【図13】図12による駆動方式でのパルス幅に依存するルミナンスの比較である。

【図14】プレチャージに関連しての列電圧及びOLED電流である。

【発明を実施するための形態】

【0027】

図1は、 m 個の列 $C_1 \sim C_m$ 及び n 個の行 $R_1 \sim R_n$ を有する受動マトリックスOLEDディスプレイ1を示す。ディスプレイ全体は、並列に動作する図1に示されるディスプレイ1をいくつか有してもよい。あるいは、ディスプレイは1つのみのディスプレイ1からなってもよい。

10

【0028】

列 C と行 R との交点には、それぞれ、列の定電流源として組み立てられる電流源3により供給可能なOLED2がある。このために、適切な列スイッチ4が接続される。各場合でアドレス指定される行（この図では R_i として示される）は、接地に接続される。しかし、アドレス指定されない行は、列スイッチ5を介して共通電位 V_{COM} に設定される。OLED漏れ電流による電力損失を最低限に抑えるために、本発明によれば、この電位はOLED順電圧に対応し得る。

【0029】

図2は、OLEDピクセルの単純なモデルを示す。矢印で示される注入電流 I_{INJ} が2つの電流パス、すなわち、電荷が蓄えられるOLEDの並列容量 C_p への容量電流 I_{CAP} （以下、単純に「静電容量」と呼ぶ）及びダイオード電流に比例して、ダイオード内で光子電流、すなわち光を生成する、実際のOLEDダイオードに繋がるダイオード電流 I_{OLED} に分割される。

20

【0030】

第1の近似では、生成される光 $Lum(t)$ はダイオード電流 I_{OLED} に比例する。光子でのこのピクセルの光子電流の積分は、OLEDにおいて変換される電荷 Q_{LUM} におおよそ対応する。従って、目に見える光は、十分に高いフレームレートで Q_{LUM} に比例する。

（数1）

$$Lum(t) \cdot dt = I_{OLED}(t) \cdot dt = Q_{LUM}$$

30

【0031】

負の光はないため、それぞれの光子電荷である光 $Lum(t)$ は常に正である。特定の期間（フレーム期間）内で、発光しているピクセルの光子電荷と比較して小さく、低光子電荷を有するこのピクセルがディスプレイ内で実現されない場合、光子電荷 $Lum(t)$ は「ゼロ」と考えられる。この場合、静電容量の電圧はOLEDの閾値電圧 V_{TH} と呼ばれ、それにより、この閾値電圧からのダイオード電流 I_{OLED} は、静電容量での電圧に相関する。

【0032】

通常、ドライバチップにより実行される制御は、全体電流のみ、すなわち注入電流 I_{INJ} のみを注入することが可能である。この電流は、容量電流 I_{CAP} とダイオード電流 I_{OLED} との和である。従って、注入される電荷は、静電容量に蓄えられている電荷と光子電荷との和である。

40

（数2）

$$I_{INJ} = I_{CAP} + I_{OLED}$$

【0033】

注入電流 I_{INJ} 及び容量電流 I_{CAP} は、常に正であるダイオード電流 I_{OLED} とは対照的に、正の場合もあり、負の場合もある。負の注入電流 I_{INJ} は、ディスプレイ内の列の電位（陽極）が低減されることを意味する。負の容量電流 I_{CAP} は、充電前のダイオードの静電容量が放電されることを意味する。従って、注入電流 I_{INJ} がオフに

50

切り替えられてもやはり、ダイオードの静電容量が放電されるため、ダイオード電流 I_{ED} は流れることができる。

【0034】

フレーム期間内の光子電荷 $L_{um}(t)$ に比例するピクセルの所望の明度 L を調整する本発明は、この効果を使用することができ、それにより、静電容量に蓄えられている電荷及び/又はエネルギーは光に変換される。

【0035】

上述したOLEDの等価回路図に基づいて、図1に示される回路は、各列Cが他の列から容量的に切断されることを意味する。同時に、ダイオード2のすべての静電容量 C_p は、この1つの列C内で効率的に短絡される。異なる列の容量的切断により、さらなる図では、各場合でのすべての列の代わりに、制御される1つの列が示される。

10

【0036】

図3に示される閉じられた列スイッチ4において、注入電流 I_{IN} はこの列Cに流入する。静的状態において、アドレス指定されないOLED2は、高い共通電圧 V_{COM} によりはるかに低い電圧を有するため、電流はアドレス指定されたOLED2を通して流れ、OLED2の特性により、アドレス指定されないOLED2はそれぞれ導通せず、又は、小さな規模でのみ導通するため、光を生成しない。従って、これらアドレス指定されないOLEDに注入された電圧は、OLED2が発光する限度を定義する閾値電圧 V_{TH} よりも低い。

【0037】

しかし、静的ではない遷移の場合、OLEDの静電容量 C_p は非常に重要である。OLEDを導通させ、発光状態にするには、OLEDの電圧を増大させる必要がある。これは、アドレス指定されないすべてのOLEDを含む列内のすべての静電容量 C_p の充電を意味する。それにより、電流は、図3に矢印で示されるように電流バス内を流れる。静電容量 C_p の充電では、特に、多数の行を有する大型のディスプレイ1において、所望の電力出力(光)を即座に生成せずに、かなり多量の充電エネルギーがそれぞれ必要である。短い光パルスであっても、列に組み込まれたダイオード(OLED2)の静電容量の充電に、時間及び注入電荷の大部分が必要とされる。電流は電圧源 V_{COM} にも流入するため、電荷は電圧源 V_{COM} にも、即ち、電圧源の出力静電容量から蓄えられる。

20

【0038】

OLED2の静電容量 C_p 及び電圧源 V_{COM} に流入したこの充電エネルギーはそれぞれ蓄えられる。電流が列Cに注入されない限り、通常の駆動方式では、列コネクタは固定電位(大半は接地)に接続される。これにより、静電容量が放電され、エネルギーはドライバチップのスイッチにおいて散逸し、それにより、熱が発生する。このプロセスは「放電」とも呼ばれる。

30

【0039】

アドレス指定後、スイッチ4、5上のすべての行及び列は定義された電位を有する。すなわち、すべての静電容量 C_p には定義された一定の電圧が印加される。ダイオード2のいずれも導通せず、光を発生しないように、この電圧は閾値電圧 V_{TH} よりも低いものでなければならない。しかし、次の行のアドレス指定では、静電容量 C_p を再充電しなければならない。

40

【0040】

上述したこの放電プロセスは、本発明では可能な限り回避しなければならない。このために、ダイオード2の静電容量 C_p に蓄えられている電荷が、ドライバチップ内のスイッチにより放電されず、図4に示されるように、OLED2によって放電されるように使用される。行アドレス指定時間 t_{ROW} 中、列スイッチ4はターンオン時間 t_{IN} 後に開かれ、列コネクタはそれぞれ開かれた状態であり「フロート」する。ここで、列スイッチ4のターンオン時間は、最新技術でのように所望の明度及び注入電流 I_{IN} の振幅のみならず、アドレス指定前のOLED2の静電容量 C_p の電荷状態によっても決まる。さらに、列スイッチ4のターンオン時間は、ポストルミネセンスのために、OLED2により

50

制御されるピクセルにダイオード2の静電容量 C_P を供給するために必要な時間に依存する。この時間はポストルミネセンス時間 t_Z と呼ばれる。

【0041】

上述したように、光子電荷 Q_{LUM} は以下の方程式により求められる。

【数3】

$$\int Lum(t) \cdot dt \propto \int I_{OLED}(t) \cdot dt = Q_{LUM}$$

式中、 t_{ROW} は行アドレス指定時間である。この光子電荷 Q_{LUM} （それぞれ所望のピクセル明度）に達するために注入すべき電荷 Q_{INJ} は、

10

(数4)

$$Q_{INJ} = Q_{CAP} + Q_{LUM} = Q_{CAP_i+1} - Q_{CAP_i} + Q_{LUM}$$

から得られ、式中、 Q_{CAP} は、行 $i+1$ と行 i との静電容量に蓄えられている電荷の差である。

【0042】

容量電荷は、

(数5)

$$Q_{CAP} = n \cdot C_P \cdot V_{COL}$$

により定義される。

20

【0043】

注入すべきこの電荷 Q_{INJ} は、ターンオン時間 t_{INJ} 中に注入電流 I_{INJ} により提供される。

(数6)

$$Q_{INJ} = I_{INJ} \cdot t_{INJ}$$

【0044】

電荷 Q_{INJ} は、通常、パルス幅変調が適用されるドライバ回路により注入される。

【0045】

行アドレス指定の開始時及び終了時に静電容量に蓄えられた電荷は、等しい電荷である必要はない。例えば、静電容量に蓄えられた電荷 Q_{CAP} が、アドレス指定の開始時よりもアドレス指定の終了時において低い場合、注入電荷よりも多数の光子を放出することができる。

30

(数7)

$$Q_{CAP} = Q_{CAP_i+1} - Q_{CAP_i}$$

【0046】

第1の近似において、静電容量に蓄えられる電荷は、列電圧及び個々の静電容量 C_P を有するダイオードの数に比例する。

【0047】

実際のダイオード電流 I_{OLED} の大きさは、列電圧 V_{COL} 及び静電容量に蓄えられる電荷 Q_{CAP} に相関し、静電容量の電圧も、計算の静的変数として使用することができる。

40

【0048】

パルス幅変調プロセスにおいて、定電流源3は一定の電流振幅で使用され、それにより、電流パルスの持続時間は、所望の明度に従って変更可能である。所望の明度は、最新技術では、列スイッチ4のターンオン時間が所望の明度に対応するように制御される。行上の明度は異なり、最大値に対応することは稀であるため、アドレス指定された行上のピクセルの大半は、電流が注入されないフェーズを有する。

【0049】

列電圧 V_{COL} の注入電流 I_{INJ} 及びダイオード2の発光を表すダイオード電流 I_{OLED} のそれぞれの注入電流の遷移挙動を図5に示す。 I_{OLED} は光に比例する。合計

50

行アドレス指定時間 t_{ROW} はターンオン時間 t_{INJ} 及びポストルミネセンス時間 t_Z に分けられる。

【0050】

第1のフェーズ t_{INJ} において、ドライバにより列側に電荷がそれぞれ注入される。この列のすべての静電容量 C_P がまず充電される。注入された電流 I_{INJ} は、ダイオードの静電容量 C_P 並びにダイオード自体内に流入して、発光効果を達成する。続けて、ダイオードの列電圧 V_{COL} は、ダイオード電流 I_{OLED} と一緒に増大する。そのうち、列電圧 V_{COL} は略一定になり、静電容量の充電後、静電容量 C_P が最大静止電圧に達した時、注入電流 I_{INJ} は主に、純粋なダイオード電流 I_{OLED} に対応する。

【0051】

第2のフェーズ t_Z では、列スイッチ4を開くことにより、電流源3はオフにされ、列コネクタは開いた状態を保つ。これは、第1のフェーズ t_{INJ} において充電されたダイオード2の静電容量 C_P が、ダイオード電流 I_{OLED} により、接続された列内でここで再び放電されるという効果を有する。ダイオード電流 I_{OLED} と同様に、列電圧 V_{COL} も低減する。外部電流は注入されないが、このフェーズにおいて光がいずれにせよ生成される。ここでは共通電圧源 V_{COM} から流れる電荷は、上述したように、第1のフェーズにおいて注入された。従って、第1のフェーズにおいて流れ、即座に光に変換されなかったが、蓄えられたまま残っている電荷を、第2のフェーズにおいて光に変換して、有効電力を増大させることができる。

【0052】

実際に制御されるピクセルの明度が小さい場合、列電圧 V_{COL} 及び光電流 I_{OLED} は、ダイオードにより静的状態に到達せず、図5に示される横ばい状態を示さない可能性がある。

【0053】

本発明により必要とされるドライバ回路(制御)は、行アドレス時間 t_{ROW} 中に注入すべき電荷 Q_{INJ} の量を決定し、電荷 Q_{INJ} の量は、ピクセルの所望の明度及びアドレス指定前後のダイオード2の静電容量 C_P の電荷状態に依存する。今述べたように、静電容量 C_P の電荷状態のそれぞれについて、列電圧 V_{COL} はアドレス指定の前後で等しい電圧である必要はない。それらの値も本発明により直接制御することができる。従って、続けて制御されるピクセルが暗い又は明るい場合、静電容量 C_P に残っている電荷は小さい又は大きい。

【0054】

しかし、上述したドライバの制御原理により、対応するアドレス指定された $OLED_2$ の静電容量 C_P は、アドレス指定の終了時には、静電容量 C_P の電圧がダイオードの閾値電圧 V_{TH} を超えるか、又は閾値電圧 V_{TH} と少なくとも同じレベルである程高く充電される。

【0055】

アドレス指定後、行のアドレス指定中に接地に接続されていた列スイッチ5も、図6に示されるように、共通電位 V_{COM} に接続される。これにより、アドレス指定されたダイオード2のみの静電容量 C_P が放電される。この電荷は、列内のその他のダイオード2の静電容量 C_P に等しく分けられ、これにより、列電圧 V_{COL} はわずかに増大する。

【0056】

ここで、行 R_{i+1} に関して図7に示されるように、次の行のスイッチ5を接地に接続することにより、次の行のアドレス指定が続けられる。ダイオード2を有するここでアドレス指定されるピクセルの静電容量 C_P は、上述したように充電され、その間、残りのダイオード2のすべての静電容量 C_P は放電する。列電圧 V_{COL} は、前の行のアドレス指定の終了時と同じレベルに低減する。

【0057】

図6及び図7に示されるような切り替え動作は、任意の時間順で行うことができる。上述した説明とは異なり、続けて接続された行の列スイッチ5も、前に制御された行の列ス

10

20

30

40

50

スイッチ 5 が閉じられる（すなわち、共通電位 V_{COM} に接続される）前に開く（すなわち、接地に接続する）ことができる。切り替えは同時に行ってもよい。

【0058】

次の行の列スイッチ 5 を開いた後、この O L E D 2 の電圧は、静電容量 C_p の充電により列の残りのダイオード 2 の静電容量 C_p から送られるため、ここでアドレス指定されるダイオードでの共通電圧 V_{COL} は、閾値電圧 V_{TH} よりも高いか、又はおおよそ同じであり、そのため、プレチャージは必要ない。ディスプレイ 1 内の行数に関係なく、電荷再分配による損失は低い。

【0059】

本発明では、制御方式の行アドレス指定の終了時での放電は、例外の場合のみ必要であるため、電力損失を最低限に保つことができる。

10

【0060】

従って、本発明によれば、ポストルミネセンスの時間を、実際のアドレス指定時間及び次に制御される行のピクセルの明度に依存させることが可能である。

【0061】

従来の方法では、行アドレス指定時間 t_{ROW} は一定であり、プレチャージ時間又は放電時間を差し引いて、フレーム期間によりアクティブ化されるべきすべての行のそれぞれに等しく分けられた。さらに、行アドレス指定時間が全行のうちの最大のものに等しく分けられる方法が既知である。これも F S L A（平坦化シングルラインアドレス指定（F l a t t e n e d S i n g l e l i n e A d d r e s s i n g））と呼ばれる。

20

【0062】

本発明の範囲内で、行アドレス指定時間 t_{ROW} は図 5 に対応して与えられる。

（数 8）

$$t_{ROW} = t_{INJ} + t_z$$

【0063】

t_z の最小時間は、

（数 9）

$$t_z \quad (2^B - 1 - L_{ij}) \text{ 又は}$$

（数 10）

$$t_z \quad (\text{Max}(L_{i1}, L_{i2}, \dots, L_{im}) - L_{ij})$$

30

に比例し、それにより、 L_{ij} は、行 i 及び列 j にあるピクセル ij の所望の明度である。行アドレス指定時間が一定の場合、ポストルミネセンス時間 t_z が、上述した両方程式のうちの最初の方程式から得られ、式中、 B はグレースケールのビット数（例えば、8）である。両方程式のうちの下段の方程式は、平坦化シングルラインアドレス指定（F S L A）の場合のポストルミネセンス時間 t_z を提示する。

【0064】

もちろん、常に一定であるか、又は要件に従って可変のより長い時間 t_z を選択することも可能である。ポストルミネセンス時間 t_z を増大させると、必然的に電流注入の持続時間が低減する（又はフレーム期間が長くなる）と共に、電流の振幅が増大するため、ポストルミネセンス時間 t_z の増大は、容量電荷の利用の範囲内で妥当な場合のみ行われる。そのような場合は、実際のピクセルの明度が非常に高く（例えば、最大）、その一方で続くピクセルの明度が非常に低い（極限の場合 = 0）場合に発生する。そのような場合での方法について後述する。

40

【0065】

以下に、本発明による方法の電荷バランスを提示する。

【0066】

列電流 I_{INJ} それぞれの注入中に現れる光子電荷は、注入電流 I_{INJ} のターンオン時間 t_{INJ} と並列容量 Q_{CAP} の電荷との関数であり、並列容量 Q_{CAP} の電荷は、行 I をアドレス指定する前の該当列の静電容量 C_p 内の電荷である。

（数 11）

50

$$Q_{LUM_INJ} = f_{INJ}(Q_{CAP_i}, I_{INJ}, t_{INJ})$$

【0067】

電流 I_{INJ} の注入後、以下の電荷は静電容量内に残る。

(数12)

$$Q_{CAP_iZ} = Q_{CAP_i} + I_{INJ} \cdot t_{INJ} - Q_{LUM_INJ}$$

【0068】

ポストルミネセンス時間 t_z に生じる積分明度は、

(数13)

$$Q_{LUM_Z} = f_z(Q_{CAP_iZ}, t_z)$$

により与えられ、それにより、アドレス指定されたピクセルから発せられる全体明度は、

10

(数14)

$$\begin{aligned} Q_{LUM} &= Q_{LUM_INJ} + Q_{LUM_Z} \\ &= f_{INJ}(Q_{CAP_i}, I_{INJ}, t_{INJ}) + f_z(Q_{CAP_iZ}, t_z) \\ &= f(Q_{CAP_i}, I_{INJ}, t_{INJ}, t_z) \end{aligned}$$

により与えられる。

【0069】

それにより、 Q_{LUM_INJ} はターンオン時間中に発せられる電荷であり、 Q_{LUM_Z} はポストルミネセンス時間中に発せられる電荷である。ポストルミネセンス時間中に発せられる電荷は、ポストルミネセンス時間 t_z の持続時間に伴って増大する。

20

【0070】

本発明によれば、ポストルミネセンス時間 t_z はまだ、アドレス時間延長 t だけ延ばすことができる。

(数15)

$$t_z = t_{LSB} \cdot \text{Max}(d_{i1}, d_{i2}, \dots, d_{im}) - t_{INJ} + t$$

【0071】

それにより、上記方程式中、最初の被加数は行アドレス時間 t_{ROW} に対応する。ポストルミネセンス時間 t_z の延長により、フレームの持続時間は一緒に増大されないため、フレーム内のアドレス指定時間延長 t を他のどこかで再び節減しなければならない。アドレス指定時間延長 t の持続時間は、以下の基準を適用することにより選択することができる。

30

(数16)

$$Q_{CAP_i+1} = Q_{CAP_iZ} - Q_{LUM_Z}$$

(数17)

$$Q_{CAP_i+1} \cdot L_{i+1}$$

【0072】

ポストルミネセンス時間 t_z が十分に長い場合、アドレス指定時間延長 t には「0」が選択される。ピクセルの明度が非常に高く、続けて制御されるピクセルの明度が非常に低い場合に、比較的長いアドレス指定時間延長 t が必要であり得る。それにより、アドレス指定時間延長 t は、以下の方程式がおおよそ満たされるように制限されるべきである。

40

(数18)

$$Q_{LUM_Z} = f_z(Q_{CAP_iZ}, t_z) \cdot (1/2) \cdot I_{INJ} \cdot t_z$$

【0073】

それにより、パラメータ $1/2$ は任意の数であり、 $0 \sim 1$ の任意の数で置換し得る。一定のアドレス指定時間延長 t が選択されない限り、上記方程式の中でより小さなアドレス指定時間延長 t が使用される。

【0074】

残留電荷はやはり、

(数19)

50

$$Q_{CAP_i+1} = Q_{CAP_iZ} - Q_{LUM_Z}$$

により求められ、

(数20)

$$Q_{CAP_i+1} \cdot L_{i+1}$$

において確立された条件に違反し得る。

【0075】

この場合、強制放電が必要である。

【0076】

このために、放電スイッチ6が閉じられ、列内のダイオード2の静電容量 C_p が放電される。しかし、それにより、列電位のそれぞれはゼロ、接地まで低減されず、最新技術のように、OLEDの閾値電圧 V_{TH} までしか低減されない。静電容量 C_p の放電を図8に示す。

10

【0077】

続く行アドレス指定中に静電容量 C_p の強制放電を実行することが有用である。極端な場合、続くピクセルの明度がゼロであるとき、行 R_{i+1} の行スイッチ5が接地に接続される次のアドレス指定での列接続は、閾値電圧 V_{TH} に放電される。その他の場合、以下の方程式：

(数21)

$$Q_{LUM_Z}(i+1) = f_Z(Q_{CAP_i+1}, t_{Z_i+1}) = L_{i+1}$$

が有効になるまで、行 $i+1$ のアドレス指定後、行 $i+1$ のポストルミネセンス時間 t_Z だけ待たなければならず、それにより、制御される列とアドレス指定される行 $i+1$ とにあるピクセルの所望の明度は、ポストルミネセンス時間中に発せられる光子電荷 Q_{LUM_Z} に対応する。行 $i+1$ のポストルミネセンス時間 t_Z において所望の明度 L に達した場合、列接続は閾値電圧 V_{TH} に低減される。

20

【0078】

そうして、静電容量に蓄えられていた電荷 Q_{CAP} がまず最大限に利用される。次に、強制放電が、次の行のアドレス指定中に行われるため、追加の時間は必要ない。列電圧の個々のダイオード電圧 V_{COL} 及びダイオード電流 I_{OLED} の時間応答を図9に示す。列電圧 V_{COL} の電荷状態を放電した後は、厳密に

(数22)

$$V_{COL} = V_{TH}$$

である。

30

【0079】

強制放電により望ましくない損失が発生し得るため、強制放電は可能な限り回避すべきである。従って、本発明により、アドレス指定される行の順序を、幾何学的配置に従ってではなく可変に選択することが提案される。強制放電は通常、前のピクセルが非常に明るく、続くピクセルが非常に暗い場合に必要であり、逆の順番で最初のピクセルが暗く、次のピクセルが明るい場合には必要ないため、アドレス指定されるピクセルの順序を、強制放電総数を最低限に抑えるようにアレンジすることができる。本発明によれば、メモリチップ内で特定の数の後続アドレス指定を考慮することができる。

40

【0080】

図5に説明されるように、ダイオード電流 I_{OLED} は一定ではないため、発せられる光も、注入電流 I_{INJ} の時間を決めるターンオン時間 t_{INJ} に線形比例せず、実際には、明度は、ポストルミネセンス時間 t_Z 中のポストルミネセンスの持続時間にも依存する。ポストルミネセンスフェーズは、行アドレス指定時間 t_{ROW} からターンオン時間 t_{INJ} を差し引いた時間と同じ長さである。行アドレス指定時間 t_{ROW} は、行上のすべてのピクセルで等しいが、ポストルミネセンス t_Z の持続時間は、ピクセル毎且つ列毎に異なる。従って、静電容量 C_p の状態は各列で異なる。さらに、電流注入 t_{INJ} の持続時間には、初期状態を考慮する必要がある。このために、ドライバがディスプレイ1を制御する3つの可能性がある。第1に、注入電荷 Q_{INJ} を通常、定電流振幅及び可変パル

50

ス幅により変更させることができる。次に、ポストルミネセンス時間 t_z が提供され、すべての静電容量 C_p の発光放電が高インピーダンス列ドライバにより行われる。次のステップは、OLEDの閾値電圧 V_{TH} への強制列放電である。

【0081】

これらすべての可能性において、適切なピクセルが所望の明度 L に達し、同時に、ダイオード2のすべての静電容量 C_p が、アドレス指定の終了時に放電により、ポストルミネセンスにより要求される次のピクセルの明度状態に、且つ/又はそれ未満に放電されることを保証することが重要である。

【0082】

発せられる光に等しい光子電荷 Q_{LUM} は、並列容量 Q_{CAP} の電荷状態、注入電流 I_{INJ} の振幅、電流注入及びポストルミネセンス時間 t_z の持続時間を決めるターンオン時間 t_{INJ} の関数である。

(数23)

$$Q_{LUM} = f(Q_{CAP_i}, I_{INJ}, t_{INJ}, t_z) = L_i$$

【0083】

アドレス指定後の残留電荷は、

$$Q_{CAP_i+1} = Q_{CAP_i} + Q_{INJ} - Q_{LUM}$$

である。

【0084】

本発明による受動マトリックスOLEDディスプレイ1の制御は、それに対応して電荷を設定し、それにより、ターンオン時間 t_{INJ} 及び行アドレス指定時間 t_{ROW} は制御変数であり、これら制御変数はドライバチップにおいて厳密、簡単、且つ高分解能で制御可能である。ポストルミネセンス時間 t_z は、行アドレス指定時間 t_{ROW} からターンオン時間 t_{INJ} を差し引くことから得られる。

【0085】

しかし、光子電荷の明度 L を決定する関数は線形ではなく、ダイオード静電容量 C_p 及びディスプレイのそれぞれに固有であるが、各ディスプレイで略一定のOLEDのDC特性にも依存する。従って、ディスプレイタイプ毎に、それぞれの多次元コースを有する固有の関数がある。従って、ターンオン時間 t_{INJ} 及びポストルミネセンス時間 t_z の計算は、計算の非線形性及び複雑性により、通常の処理能力のメモリチップでは重く達成することしかできない。

【0086】

しかし、この依存性は、ディスプレイ1のそれぞれのシミュレーションの測定により先に特定することができ、ドライバ内のルックアップテーブル、例えば、ドライバチップのメモリに記憶することができる。これにより、高容量であるにも拘わらず、所望の明度の線形変換が可能である。

【0087】

アドレス指定される次のピクセルの明度が高い場合、図10に示すように、電流注入前にポストルミネセンスフェーズ、すなわちポストルミネセンス時間 t_z を開始することが妥当である。また、この場合は、前のアドレス指定の残留電荷、ここではポストルミネセンスとしての「ポストルミネセンス」の問題である。利点は、次の行を明るいピクセルでアドレス指定する前に、ダイオードの静電容量 C_p が、アドレス指定時間 t_{ROW} の終了時に高く充電されることである。そのため、次のピクセルの光生成を素早く開始することができる。これに必要な時間は最低限に抑えられる。この場合、発せられる光は別の非線形関数である。

(数25)

$$Q_{LUM_z} = f_z(Q_{CAP_i}, t_z)$$

(数26)

$$Q_{CAP_iz} = Q_{CAP_i} - Q_{LUM_z}$$

(数27)

10

20

30

40

50

$$Q_{LUM_INJ} = f_{INJ}(Q_{CAP_iZ}, I_{INJ}, t_{INJ})$$

(数 28)

$$Q_{LUM} = Q_{LUM_Z} + Q_{LUM_INJ}$$

$$= g(Q_{CAP_i}, t_Z, I_{INJ}, t_{INJ}) = L_i$$

【0088】

また、この依存性はルックアップテーブルとして変換することができ、所与の電流振幅、所望の明度、及び並列容量の最後の電荷状態で、且つ選択されたポストルミネセンス時間の持続時間の状況で、電流注入 t_{INJ} の持続時間を得ることができる。上述した電荷変換は有効なままである。

【0089】

方法のさらなる実施形態では、ポストルミネセンス時間 t_Z を2つのフェーズに分けることができ、すなわち、まず放電が行われ、次に電流注入が続く、最後に別の第2の放電が続けられる。

【0090】

ルックアップテーブルは多くの入力変数を有するため、高いメモリ要件と一緒に必要になり得る。このメモリ要件は、少数のみのサンプルポイントが入力変数に選択され、中間値を補間により計算する場合、線形近似及びルックアップテーブルの軽量化により大幅に低減することができる。

【0091】

前の説明では、アドレス指定されないすべてのピクセルのダイオード電流 I_{OLED} は無視された。しかし、現実では、通常、 $OLED$ の品質に従う低い適切な電流が流れる。しかし、ディスプレイ1の行数が多い場合、以下に明らかなように、場合によっては、漏れ電流を電荷バランスの際に考慮する必要があり、それにより、漏れ電流 I_{LEAK} はアドレス指定されないダイオードを通る電流である。

(数 29)

$$Q_{INJ} = Q_{CAP_i+1} - Q_{CAP_i} + Q_{LUM} + (n-1) \cdot I_{Leck} \cdot t_{ROW}$$

【0092】

この電流は、共通電位 V_{COM} に支配され、正である場合もあり、負である場合もある。電流は、電圧、すなわち特に、共通電位 V_{COM} の大きさにも依存する。この電流は主に漏れ電流である。電荷再結合に基づく光子電流率 I_{OLED} は低い。

【0093】

従って、共通電位 V_{COM} は、おおよそ共通電圧 V_{COL} のような、すなわち、共通電圧の典型的な平均値のような大きさである。これにより、漏れ電流 I_{LEAK} は最低限に抑えられ、ゼロに近づくため、この場合、漏れ電流 I_{LEAK} は考慮されない。その他の場合、上記方程式の最後の項を電荷バランスに含めるべきである。また、漏れ電流は、一定の値として推定してもよく、又は共通電位 V_{COM} 及び/又は電流振幅 I_{INJ} を条件として、単純なルックアップテーブルを参照してもよい。

【0094】

閾値電圧 V_{TH} は影響を受けやすい値であり、同じタイプであってもディスプレイ毎に異なり得る。特に、閾値電圧 V_{TH} は、ディスプレイ1の実際の温度に依存する。従って、閾値電圧 V_{TH} の実際の値を定期的に決定することが妥当である。

【0095】

最初の値は、ディスプレイに電圧源を投入することにより決定することができる。これを図11に示す。このために、ピクセルがアドレス指定され、定義された電流パルスが注入される。合計電荷は、アドレス指定されたピクセルが短時間閃光するように大きなものである。電流パルス後、長い待ち時間が保たれ、その間、列の電圧 V_{COL} が閾値電圧 V_{TH} まで降下する。次に、例えば、ドライバチップに集積可能なアナログ/デジタル変換器により、電圧を決定することができる。この結果は閾値電圧 V_{TH} として固定され、電圧源放電の値が調整される。

10

20

30

40

50

【0096】

ディスプレイ1の温度は動作中に変化するため、閾値電圧 V_{TH} を連続して決定することが妥当であり得る。例えば、閾値電圧 V_{TH} をフレーム毎に1回決定することができる。さらに、人為的な待ち時間を行に追加し、強制放電を前に受けなかった列の列電圧 V_{COL} を測定することができる。原理上、閾値電圧 V_{TH} を現実化する頻度の調整、増減が可能である。同じように、現実化において別のピクセルを測定して、例えば、特定のピクセルの欠陥による系統的誤差を回避することができる。

【0097】

この発明の受動マトリックスOLEDディスプレイ1を制御する本発明による方法は、電荷 Q_{LUM} （光子電荷）の決定に基づく。そのうち、光子電荷 Q_{LUM} を決定するに当たり、誤差が蓄積し得る。すなわち、注入及び光の生成に関して測定される電荷と実際の電荷との不一致の度合いが増大し得る。不一致があまりに大きい場合、これはディスプレイ1の表示品質の低減に繋がり得る。1%未満の不一致は通常、認識されない。

10

【0098】

光子電荷 Q_{LUM} は連続して計算され送信されるため、これら誤差が蓄積されて、目に見えるようになる危険性がある。この場合、制御の通常通りのリセットが有用である。これは、各フレームの完了後、すなわち、ディスプレイ1の完全な制御サイクル後に、すべての列電圧 V_{COL} を閾値電圧 V_{TH} に調整することにより、フレーム毎に1回行い得る。より短い又はより長い時間間隔ももちろん可能である。

【0099】

ダイオード静電容量 C_p の程度又はDC特徴等の製造に起因するディスプレイの性質のばらつきは、さらなる誤差の原因である。その結果として生じる誤差は、ルックアップテーブルの係数により製造時の較正によりなくすか、又は最低限に抑えることができる。

20

【0100】

電荷容量のそれぞれの電荷状態 Q_{CAP} は電圧 V_{COL} に相関するため、列電圧 V_{COL} の測定も、電荷状態に関する価値ある情報を提供することができる。列電圧 V_{COL} のルックアップテーブルによる計算と測定との差は、OLEDの静電容量 C_p とDC特徴との差も暗黙的に示す。この理由は特に、製造に関するばらつきに見出すことができるが、動作温度にも見出すことができる。従って、列電圧 V_{COL} の測定値を計算に含めることができ、それにより、ディスプレイの制御がより正確になる。

30

【0101】

多くの入力変数を有するルックアップテーブルの実装にはコストがかかるため、本発明による方法において適用されるドライバ方式は、行アドレス指定後、列が閾値電圧 V_{TH} まで放電されるように簡易化することができる。電力損失の欠点がここで生じる。しかし、利点は、電荷状態が各場合で一定であり、新しい行をアドレス指定する前に定義されることである。本発明によれば、ポストルミネセンス時間 t_z でのポストルミネセンスは引き続き適用され、さらに、列電圧 V_{COL} は、ゼロではなく閾値電圧 V_{TH} までしか放電されない。従って、そのような方法はそれでもなお、最新技術と比較して消費電力の点で本質的に経済的である。

【0102】

一定の行アドレス時間を有する従来のシングルラインアドレス指定(SLA)も、依存性を引き続き低減させる。この場合、方程式：

40

(数30)

$$Q_{LUM} = f(Q_{CAP_i}, I_{INJ}, t_{INJ}, t_z) = L_i$$

は、所望のピクセル明度 L 及びディスプレイの全体明度に対応する電流振幅 I_{INJ} という2つのみの入力変数を有する。

【0103】

図12では、ピクセルが個々に、ポストルミネセンス時間内に高インピーダンス列状態を導入することによる最適化等、アクティブ時間終了時にピクセルの接地電位に切り替えられ(最新技術、事例a)、OLEDの閾値電圧 V_{TH} の放電電圧レベルに切り替えられ

50

る（事例 b）、従来の SLA ドライバ方式でのダイオード 2 での列電圧 V_{COL} 及びダイオード電流 I_{OLED} の遷移が分かる。ターンオン時間 t_{INJ} ひいては注入エネルギーに比例して、同じ注入電荷で積分はダイオード電流 I_{OLED} を介して増大し、ひいては生成される光も増大する。

【0104】

線形明度変換（ガンマ補正）を実現するために、一定の行アドレス指定時間及び一定の初期電荷という不変の条件のため、必要な注入時間 t_{INJ} の決定はかなり簡易化される。

【0105】

達成された光度の直接比較を図 13 に示し、図 13 では、得られた明度は、上記 3 つのドライバ方式の注入電流のターンオン時間（パルス幅）の関数として示される。

10

【0106】

別個の各明度値について、対応するターンオン時間 t_{INJ} が、線形明度生成を保證するように得られた。本発明によるドライバ方式は、2 ライン及びマルチラインアドレス指定用のさらなるルックアップテーブルが必要な特許文献 5 に記載の制御と非常に上手く組み合わせることができる。この場合、行アドレス時間 t_{ROW} は定数ではなく変数である。

【0107】

アドレス指定の開始時、注入電流 I_{INJ} は主に寄生容量内に流入し、従って光は生成されないため、最小明度にも十分な注入時間（ターンオン時間 t_{INJ} ）を与える必要がある。その結果、行アドレス指定時間 t_{ROW} が線形化により延長される。

20

【0108】

従って、可変アドレス指定時間は、電流振幅の低減を短くするが、しかしこれは、本方法の利点を打ち消す。従って、本発明によれば、行アドレス指定時間 t_{ROW} 内に、実際のターンオン時間（ t_{INJ} ）に先立ってプレチャージ時間 t_{PRE} （プレチャージフェーズ）を提供することが規定される。これを図 14 に示す。

【0109】

それにより、プレチャージ時間 t_{PRE} 中、OLED に、より大きな振幅を有する短い電流インパルスが供給され、それにより、OLED 2 の寄生容量 C_p はより迅速に充電され、より低い遅延で光を生成することができる。プレチャージ時間 t_{PRE} は、このフェーズ中に、最小の光のみが生成されるような長さである。このために、生成される光量が調整可能な最低明度を超えないことが保證される。

30

【0110】

電流制御されるプレチャージは、特に、（特許文献 6）に記載のように、マルチラインアドレス指定の範囲内で良好に実施することができる。その理由は、この場合、より高い陽極電流の安全化を任意の方法でしなければならないためである。もちろん、プレチャージも定義される電圧及び定義される持続時間により調整可能である。

【0111】

ピクセルが暗い場合、確実に、プレチャージフェーズ t_{PRE} 及び電流注入フェーズ t_{INJ} は適用すべきではない。プレチャージ時間 t_{PRE} 及びプレチャージ電流 I_{PRE} は、それにより生成される明度 L が最小明度値の 1.5 倍よりも小さくなるように選択することができる。プレチャージの恩恵は、必要な行アドレス指定時間 t_{ROW} が全体的に低くなり、行アドレス指定時間が可変で、電流振幅を大幅に低減可能なことである。

40

【0112】

要するに、受動マトリクス OLED ディスプレイのエネルギー効率は本質的に、本発明に記載のポストルミネセンス時間を導入することにより増大する。

【符号の説明】

【0113】

- 1 ディスプレイ
- 2 ダイオード、OLED

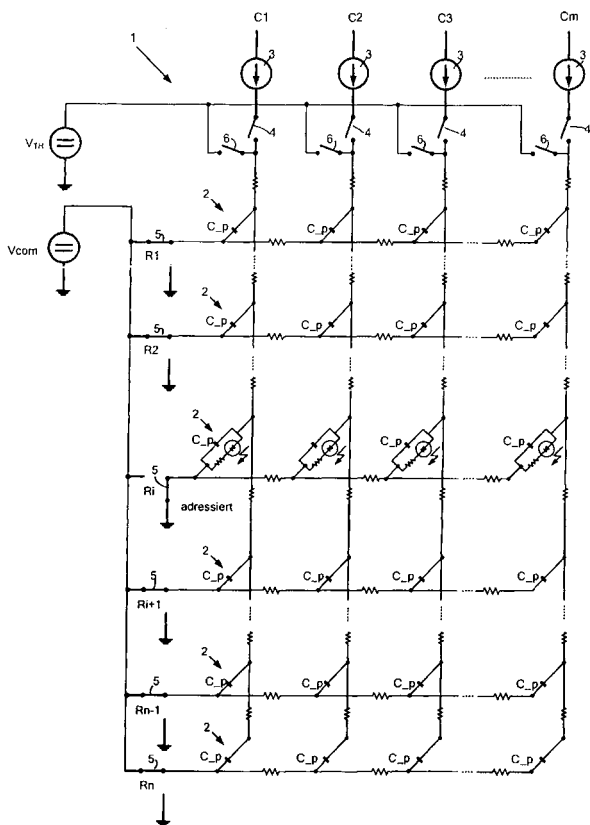
50

- 3 定電流源
- 4 列スイッチ
- 5 行スイッチ
- 6 放電スイッチ
- V_{COM} 共通電位
- V_{TH} 閾値電圧
- I_{INJ} 注入電流
- I_{CAP} 容量電流
- I_{OLED} ダイオード電流
- I_{PRE} プレチャージ電流
- C_{CAP} 並列容量
- Q_{LUM} 光子電荷
- Q_{INJ} 注入電荷
- $Lum(t)$ 光
- t_{INJ} ターンオン時間
- t_Z ポストルミネセンス時間
- t アドレス指定時間延長
- t_{ROW} 行アドレス指定時間
- t_{PRE} プレチャージ時間
- Q_{CAP} 静電容量に蓄えられた電荷
- C_P ダイオード静電容量
- V_{COL} 列電圧
- L 明度、光度
- I_{LEAK} 漏れ電流

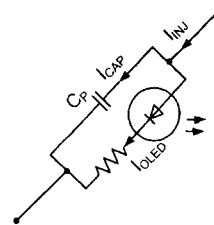
10

20

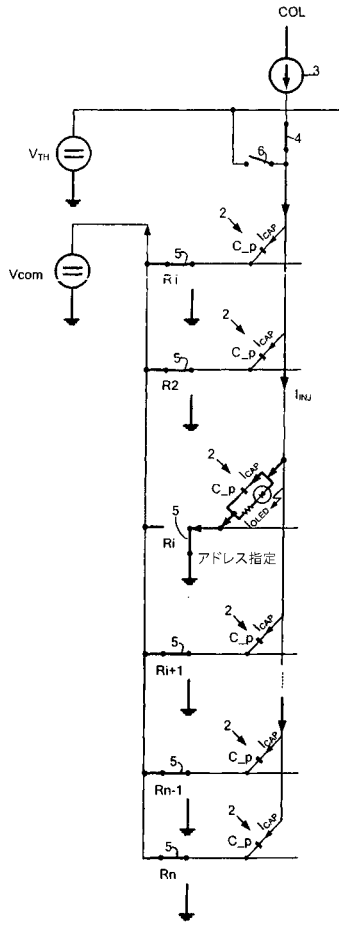
【図1】



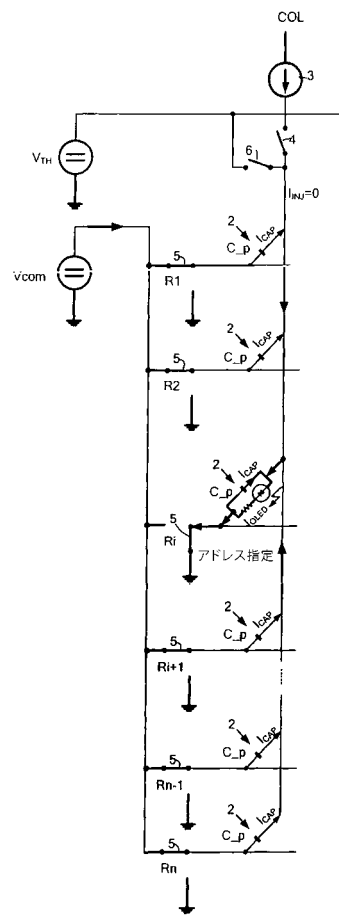
【図2】



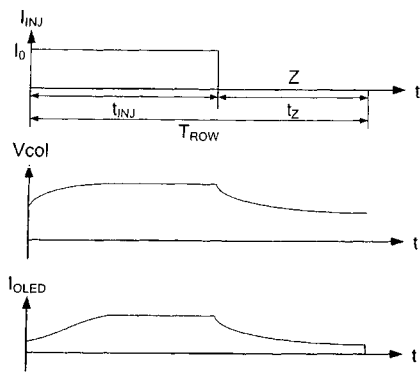
【 図 3 】



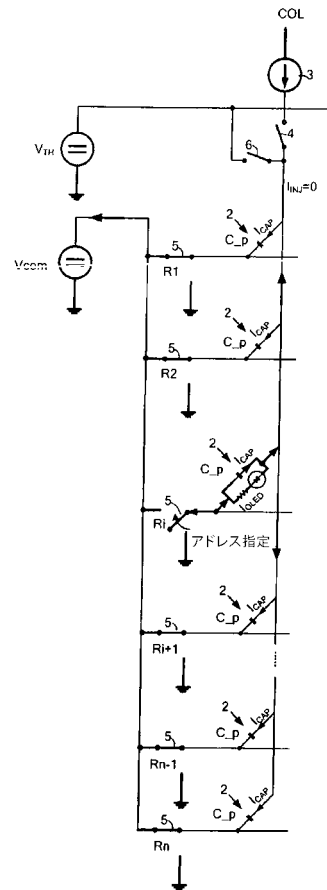
【 図 4 】



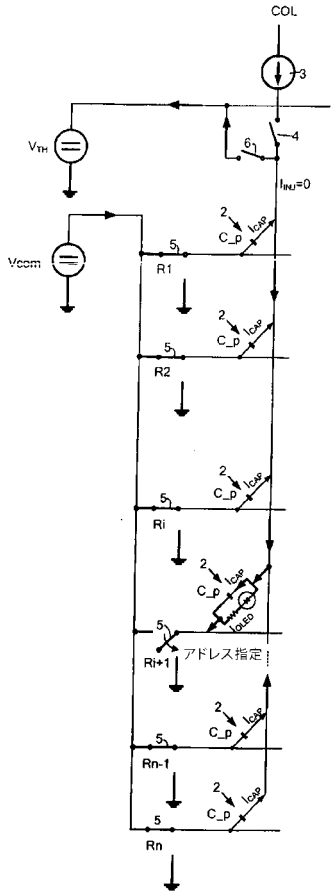
【 図 5 】



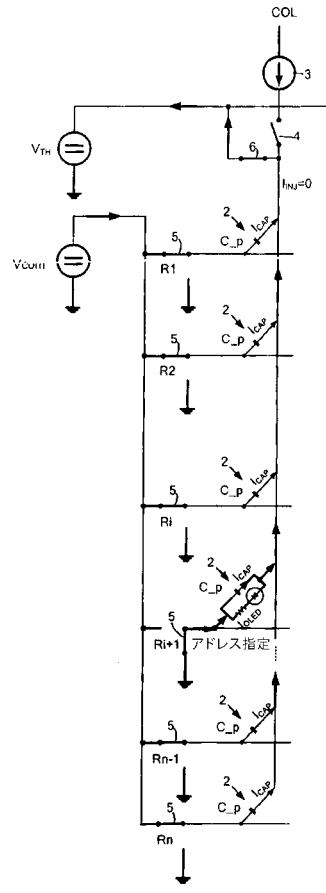
【 図 6 】



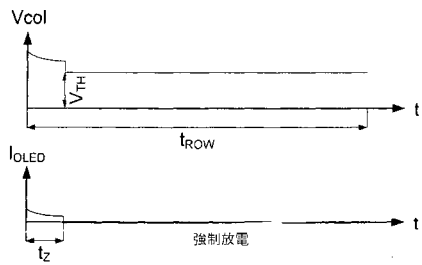
【 図 7 】



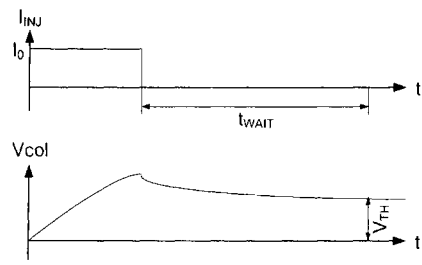
【 図 8 】



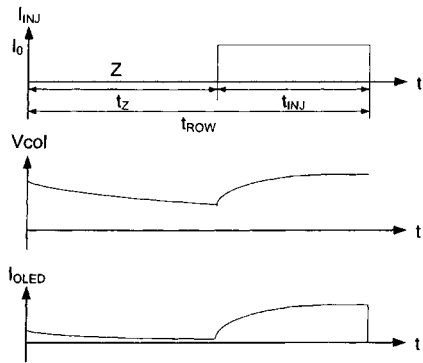
【 図 9 】



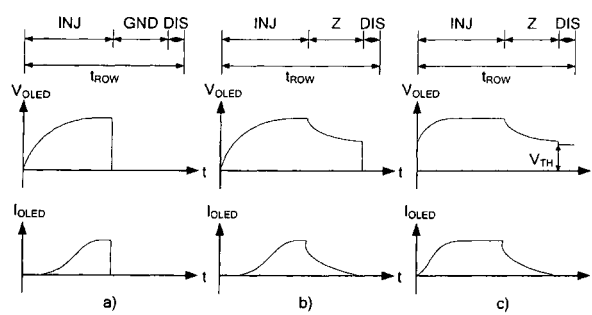
【 図 1 1 】



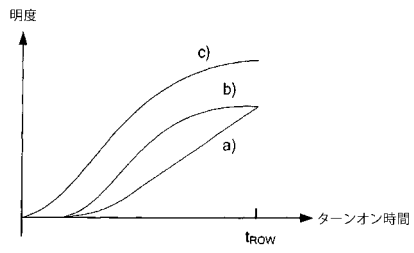
【 図 1 0 】



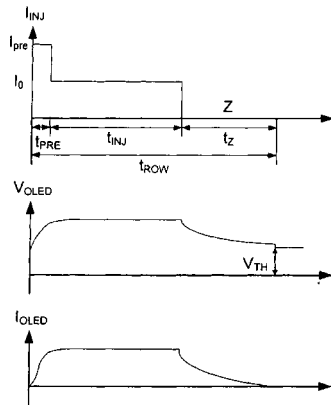
【 図 1 2 】



【 図 1 3 】



【 図 1 4 】



【 国際調査報告 】

INTERNATIONAL SEARCH REPORT

International application No
PCT/EP2009/003397

| A. CLASSIFICATION OF SUBJECT MATTER INV. G09G3/32 | | |
|---|--|--|
| According to International Patent Classification (IPC) or to both national classification and IPC | | |
| B. FIELDS SEARCHED | | |
| Minimum documentation searched (classification system followed by classification symbols) G09G | | |
| Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched | | |
| Electronic data base consulted during the International search (name of data base and, where practical, search terms used) EPO-Internal, WPI Data | | |
| C. DOCUMENTS CONSIDERED TO BE RELEVANT | | |
| Category* | Citation of document, with indication, where appropriate, of the relevant passages | Relevant to claim No. |
| X | US 2006/125733 A1 (DAGOIS JEAN-PAUL [FR]) 15 June 2006 (2006-06-15) paragraphs [0054] - [0101]; figures 1,2,4-7 | 1-3,6,8, 9,13,14 |
| X | US 2004/217926 A1 (KATO NAOKI [JP]) 4 November 2004 (2004-11-04) paragraphs [0078] - [0090]; figures 1c,1d,2 | 1,10,13, 14 |
| A | WO 2007/023251 A (CAMBRIDGE DISPLAY TECH [GB]; SMITH EUAN [GB]) 1 March 2007 (2007-03-01) pages 7,11,16 | 4,12 |
| <input type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex. | | |
| * Special categories of cited documents : *A* document defining the general state of the art which is not considered to be of particular relevance *E* earlier document but published on or after the international filing date *L* document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) *O* document referring to an oral disclosure, use, exhibition or other means *P* document published prior to the international filing date but later than the priority date claimed *T* later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention *X* document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone *Y* document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art. *&* document member of the same patent family | | |
| Date of the actual completion of the international search 21 August 2009. | | Date of mailing of the international search report 28/08/2009 |
| Name and mailing address of the ISA/ European Patent Office, P.B. 5818 Patentlaan 2 NL - 2200 HV Rijswijk Tel. (+31-70) 340-2040, Fax (+31-70) 340-3016 | | Authorized officer Gartlan, Michael |

INTERNATIONAL SEARCH REPORT

information on patent family members

International application No
PCT/EP2009/003397

| Patent document cited in search report | Publication date | Patent family member(s) | Publication date |
|--|------------------|-------------------------|------------------|
| US 2006125733 A1 | 15-06-2006 | AU 2003285353 A1 | 13-05-2004 |
| | | CN 1729500 A | 01-02-2006 |
| | | WO 2004038689 A2 | 06-05-2004 |
| | | EP 1556848 A2 | 27-07-2005 |
| | | FR 2846454 A1 | 30-04-2004 |
| | | JP 2006518859 T | 17-08-2006 |
| | | KR 20050073585 A | 14-07-2005 |
| | | MX PA05004147 A | 03-08-2005 |
| US 2004217926 A1 | 04-11-2004 | CN 1551077 A | 01-12-2004 |
| | | JP 3864145 B2 | 27-12-2006 |
| | | JP 2004245904 A | 02-09-2004 |
| WO 2007023251 A | 01-03-2007 | CN 101248480 A | 20-08-2008 |
| | | DE 112006002235 T5 | 12-06-2008 |
| | | GB 2429565 A | 28-02-2007 |
| | | GB 2443782 A | 14-05-2008 |
| | | JP 2009506354 T | 12-02-2009 |
| | | KR 20080041264 A | 09-05-2008 |
| | | US 2008246703 A1 | 09-10-2008 |

INTERNATIONALER RECHERCHENBERICHT

 Internationales Aktenzeichen
 PCT/EP2009/003397

| | | |
|---|--|---|
| A. KLASIFIZIERUNG DES ANMELDUNGSGEGENSTANDES INV. G09G3/32 | | |
| Nach der Internationalen Patentklassifikation (IPC) oder nach der nationalen Klassifikation und der IPC | | |
| B. RECHERCHIERTE GEBIETE | | |
| Recherchiertes Mindestprüfstoß (Klassifikationssystem und Klassifikationssymbole) G09G | | |
| Recherchierte, aber nicht zum Mindestprüfstoß gehörende Veröffentlichungen, soweit diese unter die recherchierten Gebiete fallen | | |
| Während der internationalen Recherche konsultierte elektronische Datenbank (Name der Datenbank und evtl. verwendete Suchbegriffe) EPO-Internal, WPI Data | | |
| C. ALS WESENTLICH ANGESEHENE UNTERLAGEN | | |
| Kategorie* | Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile | Betr. Anspruch Nr. |
| X | US 2006/125733 A1 (DAGOIS JEAN-PAUL [FR]) 15. Juni 2006 (2006-06-15) Absätze [0054] - [0101]; Abbildungen 1, 2, 4-7 | 1-3, 6, 8, 9, 13, 14 |
| X | US 2004/217926 A1 (KATO MAOKI [JP]) 4. November 2004 (2004-11-04) Absätze [0078] - [0090]; Abbildungen 1c, 1d, 2 | 1, 10, 13, 14 |
| A | WO 2007/023251 A (CAMBRIDGE DISPLAY TECH [GB]; SMITH EUAN [GB]) 1. März 2007 (2007-03-01) Seiten 7, 11, 16 | 4, 12 |
| <input type="checkbox"/> Weitere Veröffentlichungen sind der Fortsetzung von Feld C zu entnehmen <input checked="" type="checkbox"/> Siehe Anhang Patentfamilie | | |
| * Besondere Kategorien von angegebenen Veröffentlichungen : *A* Veröffentlichung, die den allgemeinen Stand der Technik definiert, aber nicht als besonders bedeutsam anzusehen ist *E* älteres Dokument, das jedoch erst am oder nach dem internationalen Anmeldedatum veröffentlicht worden ist *L* Veröffentlichung, die geeignet ist, einen Prioritätsanspruch zweifelhaft erscheinen zu lassen, oder durch die das Veröffentlichungsdatum einer anderen im Recherchenbericht genannten Veröffentlichung belegt werden soll oder die aus einem anderen besonderen Grund angegeben ist (wie ausgeführt) *O* Veröffentlichung, die sich auf eine mündliche Offenbarung, eine Benutzung, eine Ausstellung oder andere Maßnahmen bezieht *P* Veröffentlichung, die vor dem internationalen Anmeldedatum, aber nach dem beanspruchten Prioritätsdatum veröffentlicht worden ist *T* Spätere Veröffentlichung, die nach dem internationalen Anmeldedatum oder dem Prioritätsdatum veröffentlicht worden ist und mit der Anmeldung nicht kollidiert, sondern nur zum Verständnis des der Erfindung zugrundeliegenden Prinzips oder der ihr zugrundeliegenden Theorie angegeben ist *X* Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann allein aufgrund dieser Veröffentlichung nicht als neu oder auf erfinderscher Tätigkeit beruhend betrachtet werden *Y* Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann nicht als auf erfinderscher Tätigkeit beruhend betrachtet werden, wenn die Veröffentlichung mit einer oder mehreren anderen Veröffentlichungen dieser Kategorie in Verbindung gebracht wird und diese Verbindung für einen Fachmann naheliegend ist *Z* Veröffentlichung, die Mitglied derselben Patentfamilie ist | | |
| Datum des Abschlusses der internationalen Recherche | | Absenddatum des internationalen Recherchenberichts |
| 21. August 2009 | | 28/08/2009 |
| Name und Postanschrift der Internationalen Recherchenbehörde Europäisches Patentamt, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Fax: (+31-70) 340-3016 | | Bevollmächtigter Bediensteter Gartlan, Michael |

INTERNATIONALER RECHERCHENBERICHT

Angaben zu Veröffentlichungen, die zur selben Patentfamilie gehören

Internationales Aktenzeichen

PCT/EP2009/003397

| Im Recherchenbericht angeführtes Patentdokument | Datum der Veröffentlichung | Mitglied(er) der Patentfamilie | Datum der Veröffentlichung |
|--|-------------------------------|-----------------------------------|-------------------------------|
| US 2006125733 A1 | 15-06-2006 | AU 2003285353 A1 | 13-05-2004 |
| | | CN 1729500 A | 01-02-2006 |
| | | WO 2004038689 A2 | 06-05-2004 |
| | | EP 1556848 A2 | 27-07-2005 |
| | | FR 2846454 A1 | 30-04-2004 |
| | | JP 2006518859 T | 17-08-2006 |
| | | KR 20050073585 A | 14-07-2005 |
| | | MX PA05004147 A | 03-08-2005 |
| | | US 2004217926 A1 | 04-11-2004 |
| JP 3864145 B2 | 27-12-2006 | | |
| JP 2004245904 A | 02-09-2004 | | |
| WO 2007023251 A | 01-03-2007 | CN 101248480 A | 20-08-2008 |
| | | DE 112006002235 T5 | 12-06-2008 |
| | | GB 2429565 A | 28-02-2007 |
| | | GB 2443782 A | 14-05-2008 |
| | | JP 2009506354 T | 12-02-2009 |
| | | KR 20080041264 A | 09-05-2008 |
| | | US 2008246703 A1 | 09-10-2008 |

フロントページの続き

| (51) Int.Cl. | F I | テーマコード(参考) |
|--------------|---------------|------------|
| | G 0 9 G 3/20 | 6 2 3 C |
| | G 0 9 G 3/20 | 6 2 3 D |
| | G 0 9 G 3/20 | 6 4 1 A |
| | H 0 5 B 33/14 | A |
| | H 0 5 B 33/08 | |

(81) 指定国 AP(BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), EP(AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, SE, SI, SK, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW

(72) 発明者 カレンバウアー アンドレアス
ドイツ連邦共和国、ザールブリュッケン 6 6 1 1 7、ホーヘンツォレルンストラッセ 8 9

(72) 発明者 コドレア コスミン
ドイツ連邦共和国、メルツィヒ 6 6 6 6 3、アム セファースバッハ 2 3

Fターム(参考) 3K107 AA01 BB01 CC14 CC21 CC33 EE02 HH05
5C080 AA06 BB05 DD26 EE29 FF12 GG12 HH09 JJ03 JJ04 JJ05
5C380 AA01 AB05 BA01 BA10 BA31 BA42 BC04 BC09 BC14 CA13
CA29 CA53 CA54 CB04 CB29 CB34 CF13 CF49 DA02 DA07
DA35 GA18

【要約の続き】
することが提案される。
【選択図】なし

| | | | |
|----------------|--|---------|------------|
| 专利名称(译) | 用于控制无源矩阵OLED显示器的方法和驱动器 | | |
| 公开(公告)号 | JP2011523089A | 公开(公告)日 | 2011-08-04 |
| 申请号 | JP2011509880 | 申请日 | 2009-05-13 |
| [标]申请(专利权)人(译) | 点x动机 | | |
| 申请(专利权)人(译) | 点x - 动机接木蜂H. | | |
| [标]发明人 | シュチーハオ カレンバウアーアンドレアス コドレアコスミン | | |
| 发明人 | シュチーハオ カレンバウアー アンドレアス コドレア コスミン | | |
| IPC分类号 | G09G3/30 G09G3/20 H01L51/50 H05B33/08 | | |
| CPC分类号 | G09G3/3216 G09G3/2014 G09G2310/0205 G09G2310/0248 G09G2310/0251 G09G2310/061 G09G2320/041 G09G2330/023 G09G2330/045 G09G2360/16 | | |
| FI分类号 | G09G3/30.K G09G3/20.611.A G09G3/20.622.C G09G3/20.622.D G09G3/20.621.F G09G3/20.623.C G09G3/20.623.D G09G3/20.641.A H05B33/14.A H05B33/08 | | |
| F-TERM分类号 | 3K107/AA01 3K107/BB01 3K107/CC14 3K107/CC21 3K107/CC33 3K107/EE02 3K107/HH05 5C080 /AA06 5C080/BB05 5C080/DD26 5C080/EE29 5C080/FF12 5C080/GG12 5C080/HH09 5C080/JJ03 5C080/JJ04 5C080/JJ05 5C380/AA01 5C380/AB05 5C380/BA01 5C380/BA10 5C380/BA31 5C380 /BA42 5C380/BC04 5C380/BC09 5C380/BC14 5C380/CA13 5C380/CA29 5C380/CA53 5C380/CA54 5C380/CB04 5C380/CB29 5C380/CB34 5C380/CF13 5C380/CF49 5C380/DA02 5C380/DA07 5C380 /DA35 5C380/GA18 | | |
| 代理人(译) | 仁新报 | | |
| 优先权 | 102008024126 2008-05-19 DE | | |
| 外部链接 | Espacenet | | |

摘要(译)

描述了一种用于控制具有以矩阵形式组装的OLED (2) 的无源矩阵 OLED显示器 (1) 的方法和单元, 控制OLED (2) 的列连接到电流源 (3), 行是: 在行寻址时间 (t_行) 的持续时间内彼此串联。列和寻址行之间的翻转中放置的像素的亮度 (L) 由行地址时间 (t_行) 内的开启时间 (t_{INJ}) 和列电流 (I_{INJ}) 确定。受振幅的影响。为了实现节能控制, 请在发光后时间 (t_z) 中将色谱柱切换到无电势状态, 并确定在OLED (2) 中转换的电荷量 (Q_{LUM})。考虑到寻址之前存储在 OLED (2) 的电容中的电荷量 (Q_帽), 列电流 (I_{INJ}) 的开启时间 (t_{INJ}) 在将光转换为光 (Q_{LUM_INJ}) 以及由OLED (2) 的电容 (C_P) 提供的后发光时间 (t_z) 期间, 建议控制像素的亮度 (L), 使其受转换的电荷量 (Q_{LUM_Z}) 的影响。[选择图]无

