

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2007-520039

(P2007-520039A)

(43) 公表日 平成19年7月19日(2007.7.19)

(51) Int.Cl.		F I		テーマコード (参考)
<b>H05B 33/12</b>	<b>(2006.01)</b>	H05B 33/12	B	3K107
<b>H01L 51/50</b>	<b>(2006.01)</b>	H05B 33/14	A	

審査請求 有 予備審査請求 未請求 (全 17 頁)

(21) 出願番号	特願2006-550286 (P2006-550286)	(71) 出願人	597063048
(86) (22) 出願日	平成17年1月24日 (2005.1.24)		ケンブリッジ ディスプレイ テクノロジ
(85) 翻訳文提出日	平成18年9月28日 (2006.9.28)		ー リミテッド
(86) 国際出願番号	PCT/GB2005/000233		イギリス・ケンブリッジシャー・CB23
(87) 国際公開番号	W02005/074327		・6DW・キャンボーン・キャンボーン・
(87) 国際公開日	平成17年8月11日 (2005.8.11)		ビジネス・パーク・(番地なし)・ビルデ
(31) 優先権主張番号	0401999.8		イング・2020
(32) 優先日	平成16年1月30日 (2004.1.30)	(74) 代理人	230104019
(33) 優先権主張国	英国 (GB)		弁護士 大野 聖二
		(74) 代理人	100106840
			弁理士 森田 耕司
		(74) 代理人	100105991
			弁理士 田中 玲子
		(74) 代理人	100115679
			弁理士 山田 勇毅

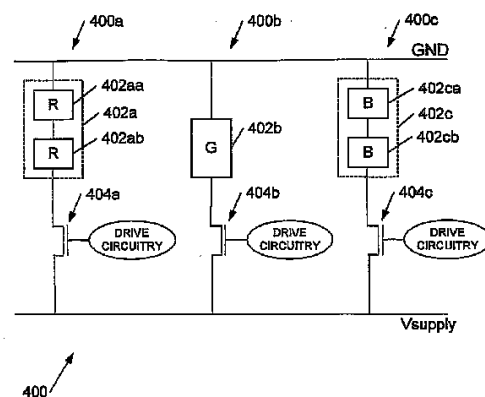
最終頁に続く

(54) 【発明の名称】 ディスプレイ装置

## (57) 【要約】

本発明は改良された有機発光ダイオード (OLED) 装置、特に効率が高まったカラーディスプレイ装置に関する。複数の画素を含むディスプレイ装置であって、各画素は少なくとも2つの異なるタイプのサブ画素を含み、第1のサブ画素のタイプは第1のタイプのOLED材料を含むOLED素子を含み、第2のサブ画素のタイプは第2のタイプのOLED材料を含むOLED素子を含み、ここで、前記第1及び第2のタイプのサブ画素は複数の連続接続されたOLED素子を含む有機発光ダイオード (OLED) ディスプレイ装置が記載される。異なるタイプのOLED材料がカラーアクティブマトリックス型OLEDディスプレイのようなディスプレイに使用される場合に連続接続されたサブ画素を採用することにより、サブ画素の駆動電位のバランスを容易にし、これによって、効率の改良されたディスプレイ装置の製造を可能にする。

【選択図】 図4



## 【特許請求の範囲】

## 【請求項 1】

複数の画素を含むディスプレイ装置であって、各画素は少なくとも 2 つの異なるタイプのサブ画素を含み、第 1 のサブ画素のタイプは第 1 のタイプの OLED 材料を含む OLED 素子を含み、第 2 のサブ画素のタイプは第 2 のタイプの OLED 材料を含む OLED 素子を含み、ここで、前記第 1 及び第 2 のタイプのサブ画素の少なくとも 1 つは複数の連続接続された OLED 素子を含む有機発光ダイオード (OLED) ディ스플레이装置。

## 【請求項 2】

前記画素は前記少なくとも 2 つのサブ画素に電力を供給するための共通の電力供給ラインを有する請求項 1 に記載の OLED ディ스플레이装置。

10

## 【請求項 3】

前記第 1 のタイプの OLED 材料を含む OLED 素子は前記第 2 のタイプの OLED 材料を含む OLED 素子より低い駆動電位を有し、ここで前記第 1 のタイプのサブ画素は連続接続された素子を含む請求項 2 に記載の OLED ディ스플레이装置。

## 【請求項 4】

前記複数の連続接続された素子はそれぞれ実質的に同じ発光面積を有する請求項 1 ないし 3 のいずれかに記載の OLED ディ스플레이装置。

## 【請求項 5】

前記第 1 及び第 2 のタイプの OLED 材料は異なるピーク発光波長を有する請求項 1 ないし 4 のいずれかに記載の OLED ディ스플레이装置。

20

## 【請求項 6】

前記画素は 3 つの異なるタイプを含み、第 3 のサブ画素のタイプを含む前記画素は第 3 のタイプの OLED 材料を含む OLED 素子を含む請求項 1 ないし 5 のいずれかに記載の OLED ディ스플레이装置。

## 【請求項 7】

前記サブ画素のタイプの少なくとも 2 つは複数の連続接続された OLED 素子を含む請求項 6 に記載の OLED ディ스플레이装置。

## 【請求項 8】

各サブ画素に関連する駆動トランジスターをさらに含む請求項 1 ないし 7 のいずれかに記載の OLED ディ스플레이装置。

30

## 【請求項 9】

前記第 1 及び第 2 のサブ画素のタイプの OLED 素子の連続接続された構造は、ディスプレイ装置が設計される供給又は駆動電位によって決まる請求項 1 又は 2 に記載の OLED ディ스플레이装置。

## 【請求項 10】

前記第 1 のタイプの OLED 材料は蛍光性材料を含む請求項 1 ないし 9 のいずれかに記載の OLED ディ스플레이装置。

## 【請求項 11】

前記第 2 のタイプの OLED 材料は燐光性 OLED 材料を含む請求項 10 に記載の OLED ディ스플레이装置。

40

## 【請求項 12】

前記第 1 のタイプの OLED 材料はポリマー材料を含む請求項 1 ないし 9 のいずれかに記載の OLED ディ스플레이装置。

## 【請求項 13】

前記第 2 のタイプの OLED 材料は dendritic OLED 材料又は低分子 OLED 材料を含む請求項 12 に記載の OLED ディ스플레이装置。

## 【請求項 14】

請求項 1 ないし 13 のいずれかに記載の OLED ディ스플레이装置を組み込むアクティブマトリックス型カラーディスプレイ。

## 【請求項 15】

50

複数の画素を有するカラーアクティブマトリクスOLEDディスプレイであって、各画素は、共通の供給ラインから電力を供給される関連のサブ画素駆動トランジスターを有する赤、緑及び青色のサブ画素を含み、前記赤、緑及び青色のサブ画素は2又は3以上の連続接続された有機発光ダイオードを含むカラーアクティブマトリクス型OLEDディスプレイ。

【請求項16】

発光された前記赤、緑及び青色サブ画素と共に前記関連のサブ画素駆動トランジスターを含む前記画素の電力要求が、前記サブ画素が連続接続されるOLEDsを含まない場合に実質的に同じ感知輝度を有するための電力要求より小さくなるように前記赤、緑及び青色画素の電力要求がバランスされている請求項15に記載のカラーアクティブマトリックス型OLEDディスプレイ。

10

【請求項17】

有機発光ダイオード(OLED)ディスプレイ装置の設計方法であって、前記ディスプレイ装置は、複数の画素を含み、各画素は少なくとも2つの異なるタイプのサブ画素を含み、第1のサブ画素タイプは第1のタイプのOLED材料を含むOLED素子を含み、第2のサブ画素のタイプは第2のタイプのOLED材料を含むOLED素子を含み、ここで、サブ画素の第1及び第2のタイプの少なくとも1つは複数の連続接続されたOLED素子を含み、前記設計方法は、前記サブ画素の前記OLED素子の駆動電圧に依存して連続接続されたOLED素子を含む前記第1及び第2タイプのサブ画素を選択することを含む有機発光ダイオード(OLED)ディスプレイ装置の設計方法。

20

【発明の詳細な説明】

【技術分野】

【0001】

本発明は改良された有機発光ダイオード(OLED)ディスプレイ装置、特に、効率が高まったカラーディスプレイ装置に関する。

【背景技術】

【0002】

有機発光ダイオードは、電子光学ディスプレイの特に優位な形を含む、これらは、明るく、カラフルで、迅速な切り替えができ、広い視角を提供し、種々の基板上に容易に安く形成することができる。有機LEDは、使用される材料に応じて、色の範囲において(又は、多数色ディスプレイにおいて)ポリマー又は低分子を使用して形成されることができる。ポリマーベースの有機OLEDの例は、WO90/13148、WO95/06400及びWO99/48160に記載されており、いわゆる低分子化合物ベースの例はUS4,539,507に記載されている。

30

【0003】

典型的な有機LEDの基本構造は、図1に示されている。ガラス又はプラスチック基板102が、その上に正孔輸送層106、電子発光層108及びカソード110が蒸着される透明アノード層、例えば、インジウム錫酸化物(ITO)を支持する。電子発光層108は、例えば、PPV(ポリ(p-フェニレネビニレン))及び正孔輸送層106を含み、これは、アノード層104と電子発光層108の正孔エネルギーレベルを適合させるのを助け、例えば、PEDOT:PSS(ポリスチレン-スルフォネート-添加ポリエチレン-ジオキシチオフエン)を含むことができる。カソード層110は、典型的には、カルシウムのような低仕事関数の金属を含み、アルミニウムのような追加の層を含むことができる。アノード及びカソードへの接続ワイヤ114及び116はそれぞれ電源118に接続される。同じ基本構造が低分子装置に適用される。

40

【0004】

図1に示される例においては、光120が透明アノード104及び基板102を通じて放射され、このような装置は「底面発光体」と呼ばれる。カソードを通じて放射する装置も、例えば、カソードが実質的に透明になるようにカソード110の厚さを約50~100nm以下に維持することによって形成される。

50

## 【 0 0 0 5 】

有機LEDは、単一又は多数色画素ディスプレイを形成するために画素マトリックス上に蒸着される。多数色ディスプレイは、赤、緑及び青色発光画素を使用して形成されることが出来る。このようなディスプレイにおいては、ディスプレイを形成するために、通常、個々の要素は画素を選択するために列（又はカラム）を活性化することによってアドレス化され、画素の列（又はカラム）は書き込まれる。このような配列においては、画素に記録されたデータが他の画素がアドレスされる間保持されるように各画素に関連する記憶素子を有することが望ましい。一般的に、これは駆動トランジスタのゲートに印加される電位を蓄積する蓄積容量によって達成される。このような装置はアクティブマトリックスディスプレイと呼ばれ、ポリマー及び低分子アクティブマトリックスディスプレイドライバの例はWO 99 / 4 2 9 8 3 及びEP 0 , 7 1 7 , 4 4 6 Aに開示される。

## 【 0 0 0 6 】

OLEDの輝度は装置を流れる電流によって決まり、これが生成する光子の数を決めるので、電圧制御駆動でなく電流制御駆動OLEDが提供されるのが通常である。電圧制御構造においては、輝度は、時間、温度及び年代と共にディスプレイの画面を横断して変化し、任意の電圧によって駆動されるとき画素がどのように明るくなるかは予測困難である。カラーディスプレイにおいては、カラー表現の正確さも影響される。

## 【 0 0 0 7 】

図2aは、参照電流回路シンク220を使用してOLED駆動トランジスタ212（この例においては、スイッチトランジスタ214を通じて流れる）のドレインソース電流を設定するためにOLED216を通して流れる電流が設定される電流制御画素駆動回路220を示す。回路は、このドレイン・ソース電流に必要とされる駆動トランジスタゲート電圧を蓄積容量218に記憶させる。このようにして、OLED216の輝度が調整可能な参照電流シンク220に流入する電流 $I_{ref}$ によって決められ、この電流は画素がアドレス化されるのに望まれるように設定される。1つの電流シンクは各カラムデータ線に供給される。例示される回路においては、全てのトランジスタはPMOS（NMOSTランジスタも使用されるが）であり、したがって電源接続はGNDに向かっており、 $V_{ss}$ は負である。

## 【 0 0 0 8 】

図2は、アクティブマトリックスディスプレイ202のディスプレイドライバを示す。図2bにおいては、アクティブマトリックスディスプレイ202のディスプレイドライバを示す。図2bにおいて、アクティブマトリックスディスプレイ202は、それぞれ列及びカラム線206、210（明確化のため、2つのみを表示）に接続される複数の列の電極204aと複数のカラム電極208a-eを有する。電力（ $V_{ss}$ ）及び接地電位接続がディスプレイの画素に電力を供給するために提供される。画素200が $V_{ss}$ 、接地、列及びカラム線に接続される。実用上は、複数の画素が通常供給され、しかしながら必須ではなく、長方形の配電網に配列され、列及びカラム電極204、208によってアドレス化される。アクティブマトリックス200は、図2aの回路のような従来のいずれかのアクティブマトリックス画素駆動回路を含む。

## 【 0 0 0 9 】

列及びカラム電極204、208は、ディスプレイ駆動ロジック246によって制御される列及びカラムドライバ230、234によって駆動される。例示されるように、各カラム電極は、調整可能な一定電流発電機240によって駆動され、ディスプレイ装置ロジック246（明確化のため、1つのみを表示）からのデータ出力236によって制御される。電圧制御ディスプレイにおいては、電流ドライバよりディスプレイ電圧が導入される。

## 【 0 0 1 0 】

アクティブマトリックス202は列電極804を使用して順番に選択され、各列においては、各画素の輝度は電流又は電圧を含む輝度データを有するカラム電極208を駆動することによって設定される。選択されないときにおいても列に注意を与える記憶要素、通

10

20

30

40

50

常は蓄積容量を含むアクティブマトリックス画素は、データがいったんディスプレイに書き込まれると、画素への電荷によってのみ更新される必要がある。ディスプレイへの電力は、電池 2 2 4 及び規則化された  $V_{ss}$  出力を提供する電力供給単位 2 2 2 によって供給される。

#### 【0011】

多くの種類の OLED 画素駆動回路、例えば、本発明の出願人の英国特許出願 GB 2, 3 8 1, 6 4 3 に記載される改良された画素駆動回路がある。しかしながら、下記の検討のため、これら駆動配列、及び電圧制御駆動回路に共通の問題を例示するため、図 3 a の単純化された回路モデルが使用される。

#### 【0012】

図 3 a を参照すると、これはアクティブマトリックス型カラー OLED の 1 つの画素 3 0 0 及びその関連の駆動回路を示す。これは、ディスプレイの各画素について再製される。画素は可視光線の赤、緑及び青色部をそれぞれ放射する 3 つのサブ画素 3 0 0 a、b、c を含む。各サブ画素は OLED 3 0 2 a、b、c と典型的には薄膜トランジスタである関連の駆動トランジスタ 3 0 4 a、b、c を含む。サブ画素のアドレス化のリマインダー機構及び駆動回路は示されていない。各サブ画素とその関連の駆動トランジスタは共通で電源（この場合、 $V_{ss}$ ）及び接地線に接続される。通常、全てのアクティブマトリックス型ディスプレイの画素において共通である。

#### 【0013】

図 3 b は、複数の画素 3 0 0 を含むアクティブマトリックス型カラーディスプレイ 3 1 0 のディスプレイ面からの視野を示し、図 3 c は単一画素 3 0 0 の詳細を示す図 3 b の拡大図を示す。この例において、サブ画素 3 0 0 a、b、c の赤、緑及び青色 OLED 3 0 2 a、b、c が 3 つの垂直なストライプとして形成されるが、他の位置の関係の設計も可能である。大まかに言って、断面においてはディスプレイは図 1 に示されるものに類似であるが、駆動回路が形成されるガラス基板に直接隣接する追加の半導体層を含む。

#### 【0014】

図 3 c においては、簡略化のため、駆動回路は省略されるが、実際には、各画素の面積の一部を占める。開口割合は、画素（又はサブ画素）の駆動（活性）領域を有効画素面積全体で除して定義される。したがって、カラーディスプレイにおいては、開口割合は、通常、各サブ画素の開口割合の総計が全体の開口割合として定義される。

#### 【0015】

図 3 a をもう一度参照すると、画素の効率、OLED 及びドライバーの組み合わせの効率は、OLED の固有の効率、通常、アンペア当たりのカンデラ ( $cd/A$ ) で測定され、OLED 駆動トランジスタにおける損失によって決められる。これらは、飽和状態で駆動され、駆動トランジスタを横切る電圧の落下を考慮するとき電力供給が OLED が最大の望まれる輝度において駆動するのに十分であるように、電力供給電位（上記例では、 $V_{ss}$ ）は選択される。しかしながら、従来のシリコンダイオードと同様な方法で、スイッチ切り替え電圧に達すると、OLED の駆動電位が装置を通過する電流で少しだけ変化し、ほぼ一定と見なされるように、電位のほんの少しの増加が装置を流れる電流の急速な増加を引き起こす（これが、図 3 a の画素 3 0 0 のようなアクティブマトリックスにおけるドライバーが通常制御される電流源又はシンクを提供する理由である）。

#### 【0016】

図 3 a の構成は便利であるが、赤、緑及び青色 LED 3 0 2 a、b、c が異なる駆動電位を有するとき問題が生じる。これは、全ての OLED が発光ポリマーから形成されるとき、青色の電位は特に赤色の電位よりかなり高くなる傾向にあるときに生じる。しかしながら、異なる色の OLED に異なる種類の材料が使用されるときこの問題は特に重大である。低分子 OLED は発光ポリマー（LED）系の装置より十分に高い電圧を要求する。特に、燐光発光低分子はポリマー OLED より十分に高い固有の効率を有する傾向にあるが、駆動電位も高いことを要求する。イリジウムフェニルピリジン燐光性錯体の例は、"Very high-efficiency green organic light-emitting devices based on electrophospho

10

20

30

40

50

rescence" M. A. Baldo, S. Lamansky, P. E. Burrows, M. E. Thompson, and S. R. Forrest Applied Physics Letters Vol 75 (1) pp. 4-6, July 5, 1999に記載される。

【 0 0 1 7 】

緑色発光燐光系OLEDは、例えば、55cd/Aの最高効率を示すことができる。青色LEP系蛍光OLEDは12cd/dA程度の効率しか有さない。これら効率の変化は発光の態様から一部生じる。すなわち、これは、1重項による主として蛍光であるか、または、効率の増加をもたらす3重項をも追加的に利用する主として燐光であるかによって生じる。

【 0 0 1 8 】

発光 dendrimer は、発光材料の追加の種類を含む。発光 dendrimer は、 dendron と呼ばれる分岐状の低分子鎖に囲まれた発光性の核を含む。特に有益な種類の燐光性 dendrimer は、WO02/066552に開示されている。

【 0 0 1 9 】

効率の高いOLEDを創作するには、樹枝状燐光性緑色発光体、ポリマー系青色発光体並びに樹枝状燐光又はポリマー系赤色発光体のような異なる種類の材料から形成されるOLEDsを結合できることが好ましい。しかしながら、樹枝状燐光性材料は蛍光系（ポリマー及び低分子）より効率が高いが、全体としてより高い電圧が要求されるディスプレイにおいて蛍光性材料と結合されるときには、これによって下記に述べるように駆動損失の増加がディスプレイ全体の効率を低下させる。例えば、緑色樹枝状燐光性発光体は約7ボルトの駆動電圧を要求し、例えば、飽和時において駆動トランジスターを横切って4ボルト降下を伴い、これが約11ボルトの最低供給電圧を決める。しかしながら、青色及び赤色LED系素子の駆動電圧は、例えば、それぞれ4ボルト及び3ボルトである。このように、この例においては、駆動電流の3倍の青色画素の電力損失、駆動電流の4倍の赤色画素の電力損失が生じる。

【 発明の開示 】

【 発明が解決しようとする課題 】

【 0 0 2 0 】

本発明は、サブ画素が異なる種類のOLED材料から形成されるカラーディスプレイ、例えば、異なる波長の光を放出し、異なる駆動電圧を要求し、これによってディスプレイの全体の効率を下げてしまうディスプレイに生じる上記の問題を軽減することを目的とするものである。

【 0 0 2 1 】

特開2000-089691号公報は電力消費を改良するためにOLEDsの連続接続について述べているが、ディスプレイにおいて実質的に異なる駆動で案圧を有する発光分子が使用される際に生じる問題について述べていない。特開2000-029404号公報も有機電子発光要素の連続接続について述べているが、上記問題に関する点ではなく構成要素内での短絡の影響（画素を暗くしてしまう）を現ずることについて述べている。

【 課題を解決するための手段 】

【 0 0 2 2 】

本発明の第1の態様によると、異なる種類の少なくとも2つのサブ画素をそれぞれ含む複数の画素、第1のサブ画素のタイプは第1のタイプのOLED材料を含むOLED素子を含み、第2のサブ画素のタイプは第2のタイプのOLED材料を含むOLED素子を含み、ここで、サブ画素の第1及び第2のタイプの少なくとも1つは複数の連続して接続されたOLED素子を含む有機発光ダイオード（OLED）ディスプレイ装置が提供される。

【 0 0 2 3 】

連続したサブ画素の2つのタイプの少なくとも1つのOLED素子を接続することによって、サブ画素のOLEDsの駆動電圧をバランスのとれたものにすることができ、全体として画素の駆動における損失を減らす。典型的にはディスプレイはマルチカラーディスプレイ装置であり、OLED材料の第1及び第2のタイプは、サブ画素が、例えば、赤及

び／又は緑及び／又は青色サブを含むような異なる波長の発光ピークを有する。どのサブ画素を連続して接続するかを選択は、サブ画素のO L E D sを形成する材料の駆動電圧によって決められる。このようにして、O L E D材料の第1のタイプがO L E D材料の第2のタイプより低い駆動電圧を有する場合、サブ画素の第1のタイプは連続して接続されたO L E D素子を含むことができる。各サブ画素への離れた駆動ラインが導入されるが、好ましくは画素は少なくとも2つのサブ画素へ電力を供給するための共通の電力供給ライン（及び好ましくは共通の接地ライン）を有する。すなわち、典型的には、ディスプレイの全ての画素について共通の電力ラインと接地ラインが供給される。典型的な設計において、各サブ画素は、例えば、サブ画素に電流駆動を提供し、サブ画素の1又は2以上のO L E D素子間に接続される関連する駆動トランジスタ及び／又は（共通の）画素電力供給ラインを有する。 10

#### 【0024】

好ましい実施態様において、画素は3つの異なるタイプ、すなわち、カラーディスプレイを提供するために好ましくは異なるピーク発光波長のサブ画素を含む。このようにして、ディスプレイはO L E D材料の第3のタイプを含む第3のサブ画素を含み、この場合、少なくとも2つのサブ画素は複数の連続接続されたO L E D素子を含む。好ましくは、どの1つのサブ画素の連続して接続された素子は他のものと実質的に同じ発光面積を有する。このようにして、任意のサブ画素発光面積は、連続接続された素子が導入されているか否かにかかわらず同じ光出力を有し、これによってディスプレイ装置のデザインを簡略化させることができる（いくつかの実施態様において、異なる面積の連続接続素子が導入され得るが）。しかしながら、サブ画素の2つ（又は3つ）のタイプの発光面積は異なり得る。例えば、緑／青色発光材料は赤色発光材料より短い寿命を有する傾向にあり、赤色発光面積を小さくし赤色画素を強力に駆動することによって赤色の輝度の同等量が達成し、より繊細な画質及び／又はサブ画素の寿命をバランスされるには、赤色サブ画素は緑又は青色サブ画素より小さくなる。 20

#### 【0025】

O L E D材料の第1のタイプは蛍光材料を含み、第2のタイプのO L E D材料は燐光性O L E D材料を含むことができる。他の態様では、第1のタイプのO L E D材料はポリマー材料を含み、第2のタイプのO L E D材料は dendritic 系又は低分子系材料を含むことができる。 30

#### 【0026】

本発明は、さらに、上記のO L E Dディスプレイ装置を組み込むアクティブマトリックス型のカラーディスプレイを提供する。

#### 【0027】

さらなる態様において、本発明は、各画素が共通の供給ラインから電力供給される赤、緑及び青色のサブ画素を含み、関連のサブ画素駆動トランジスタを有し、前記赤、緑及び青色サブ画素の少なくとも1つは1又は2以上の連続接続された有機発光ダイオード（O L E D s）を含む複数の画素を有するカラーアクティブマトリックス型O L E Dディスプレイを提供する。

#### 【0028】

好ましくは、前記赤、緑及び青色サブ画素の電力要求は、光が当てられる前記赤、緑及び青色サブ画素を有し前記関連のサブ画素駆動トランジスタを含む前記画素の電力要求が前記サブ画素が連続接続されたお L E Dを含まない実質的に同じ輝度を有する前記画素より低くなるようにバランスされる。 40

#### 【0029】

本発明は、各画素が少なくとも2つの異なるタイプのサブ画素を含み、第1のサブ画素のタイプは第1のタイプのO L E D材料を含むO L E D素子を含み、第2のサブ画素のタイプは第2のタイプのO L E D材料を含むO L E D素子を含み、第1及び第2のタイプのサブ画素の少なくとも1つは複数の連続接続されたO L E D素子を含む有機発光ダイオード（O L E D）ディスプレイ層を設計する方法を提供する。前記方法は、前記第1及び第 50

2のタイプのサブ画素が前記サブ画素の前記O L E D素子の駆動電圧に依存する連続接続されたO L E D素子を含むかどうかを選択する工程を含む。

【発明を実施するための最良の形態】

【0030】

本発明のこれら及び他の側面は、1つの例として、図面を参照しながらさらに説明する。

【0031】

図4を参照すると、これはカラーアクティブマトリックスO L E D装置の画素の回路モデル400を示す。この回路においては、赤色サブ画素402aは約3ボルトの駆動電圧を有する赤色発光燐光性デンドリマー系O L E D材料を採用し、緑色サブ画素402bは約7ボルトの駆動電圧を有する緑色発光燐光性デンドリマー系O L E D材料を採用し、青色サブ画素402cは約4ボルトの駆動電圧を有する緑色発光蛍光性ポリマー系O L E D材料を採用する。各サブ画素402a、b、cは各サブ画素の制御された電流駆動を提供するために、図3aを参照した上記の記載のように、それぞれ、関連する駆動トランジスタ404a、b、cを有する。サブ画素402aは赤色発光連続接続O L E D素子402aa、402ab、及び同様のものの組を含み、サブ画素402cは青色発光連続接続O L E D素子402ca、402cbの組を含む。素子402aa、402abの総発光面積及び素子402ca、402cbの総発光面積は、好ましくは、連続接続素子が採用されない場合に採用されるであろう発光面積に対応し、これは図3aとして示される(図3aの配列のための総発光出力が同じで有ると仮定)。

10

20

【0032】

それぞれの連続接続素子402aa、402ab、402ca、402cbは、完全発光のためにこれを横断する完全駆動電圧を要求し、したがって、n連続接続O L E D素子は $nV_{drive}$ 駆動電圧が要求され、ここで、 $V_{drive}$ は1つの素子の1つの駆動電圧である。しかしながら、任意の光出力に要求される電流は要因nによって減らされる。(これは、例えば、2つの連続接続素子を通る1つの電子は1ではなく2つの格子を生成することから理解される。)したがって、同じ光出力のために、連続接続素子によって導入される総電力は実質的に変わらない。

【0033】

2つのO L E D素子を単純に連続して接続することにより、電力の節約が可能となる。これは、約4ボルトの電圧降下をする薄膜トランジスタによって制御される3ボルトの駆動電圧を有する赤色発光素子の例を考慮することによって理解される。この場合、約57%の電力が駆動トランジスタに分配されるが、もし2つの赤色発光素子が総駆動電圧が4ボルトになるように連続して接続されると、総電力の40%のみが駆動トランジスタに分配され(それでも4ボルト降下する)、4連続接続素子においては(12ボルト駆動電圧)は電力の25%が駆動トランジスタに分配される。しかしながら、個々のサブ画素に要求される駆動電圧をバランスすることによってカラーディスプレイにおいてさらに節約が達成される。

30

【0034】

図5a及び図5bはそれぞれ図3a及び図4の回路モデルの電力損失を例示する。各図5a及び5bは、3つのバー500、510、520及び550、560、570を示し、これは、それぞれ、赤、緑及び青色サブ画素の電力分配を表す。簡潔化のため各サブ画素において同じ電流密度、Jを仮定するが、電流は上面と底面の電極間を流れるので、横の発光面積が例えば半分になるとき装置を通る電流も半分となる。図5a及び5bにおいては、サブ画素を通る電流はバーの幅によって表され、したがって、図3a/5aで表される構造に比較して、赤色及び青色サブ画素においては図4/5bの電流は半分になる。

40

【0035】

図5aにおいて、各サブ画素の電流はIであり、総供給電位は11ボルトであり、各サブ画素については4ボルトである。Iは、破線530(及び、同様に図5bにおける破線

50



580によって)示されるように、薄膜トランジスタ(VTF T)に分配される。図5aの緑色サブ画素5aにおいては、追加の消費電力はないが、赤色サブ画素においては追加の消費電力は4. Iあり、緑色サブ画素においては3. Iの追加の消費電力があり、全体で7. Iの追加の消費電力となる。これに対して、図5bにおいては、供給電位は12ボルトであり、青色サブ画素(バー570)においては追加の消費電力は0であり、緑色サブ画素においては1. Iの追加の消費電力があり、赤色サブ画素においては2. (1/2 I)の追加の消費電力があり、実質的に同じ光出力を得るのに全体で2. Iの追加の消費電力がある。図5aにおける電力配分12. Iに比較して、8. Iの電力配分がある。

#### 【0036】

下記に示される表1の他の例を検討しよう。これは、赤、緑及び青色サブ画素に等しく分割された、総開口比40%を有する(出力回転偏光板前)250 cd/m<sup>2</sup>に関連する。表1のOLED材料については、赤色サブ画素は駆動電圧3.6ボルトを有し、緑色サブ画素は4.2ボルトの駆動電圧、青色サブ画素は5.15ボルトの駆動電圧を有する。赤、緑及び青色のサブ画素の効率は、駆動電位におけるアンペア当たりのカンデラによって、表の第2列に与えられる(これは、駆動電位とともに非常に遅く変化する)。表の第3列は、画素について駆動電流密度Jd平米当たりのアンペアを示し、最下列は、サブ画素の透過輝度(任意の視角方向)を平米当たりのカンデラで示す。この例において、駆動トランジスタ準拠及び他の電力供給損失は+1ボルト頭上の電力供給を必要とし、青色サブ画素を効率的に駆動するのに最低6.15ボルトの供給電力損失となる。全ての画素がオンであるときのディスプレイによって導入される面積当たりの総電力は、供給電位に各画素についての電流密度をかけ、開口割合をかけることによって得られる。表1の例においては、単位面積当たりの総電力は、次の式で与えられる。

総電力 = (151 + 98.5 + 72.5) \* (5.15 + 1.0) \* (0.4 / 3)  
これは、約260 Wm<sup>2</sup>、又は典型的な14インチ対角線のディスプレイで16 Wとなる。

【表1】

色	赤	緑	青
駆動	3.6	4.2	5.15
cd/A	2.2	10.6	6.6
A/m <sup>2</sup>	151	98.5	72.5
cd/m <sup>2</sup>	328	1034	481

#### 【0037】

上の例において、もし、同じRGB材料を有し、連続した2つの素子が緑及び青色サブ画素に使用され、3つは赤色サブ画素に使用される(なぜなら、赤色材料の駆動電位は非常に低いので)ならば、下記の表2で定義される構造及びパラメーターが得られる。

【表2】

色	赤	緑	青
駆動	10.8	8.4	10.3
cd/A	6.5	21.0	13.3
A/m <sup>2</sup>	50	49	36
cd/m <sup>2</sup>	328	1034	481

#### 【0038】

+1.0ボルト頭上の同じ電圧を仮定すると、単位面積当たりの総電力は次の式で与えられる。

10

20

30

40

50

総電力 = ( 5 0 + 4 9 + 3 6 ) \* ( 1 0 . 8 + 1 . 0 ) \* ( 0 . 4 / 3 )

これは、約 2 1 2 W / m<sup>2</sup>であり、通常の 1 4 インチディスプレイでは約 1 3 Wであり、小さいが十分な電力節約を示している。

【 0 0 3 9 】

上記の電力節約だけでなく、減少した駆動電流はより小さいトランジスターが導入されることを可能にし、これによって、潜在的にディスプレイの開口割合を小さくする。小さい駆動電流は駆動トランジスターの損失を小さくすることができ、これによってこれら装置の寿命を延ばす。

【 0 0 4 0 】

図 6 は、図 4 の回路モデル 4 0 0 に対応する画素 6 0 0 の拡大図を示す。これからわかるように、画素は、単一の緑色発光素子 4 0 2 b に加え、赤色発光 O L E D s、4 0 2 a a、4 0 2 a b の隣接する一組、青色発光 O L E D s 4 0 2 c a、4 0 2 c b の隣接する一組を含む（簡潔化のため、駆動回路は省略）。

10

【 0 0 4 1 】

素子 4 0 2 a a 及び 4 0 2 a b は互いに隣接しているが、これらはその 1 つのアノードが他のカソードに接続されるように互いに接続される。これは、例えば、カソード金属を使用して装置内のパターン化された金属化層を形成することによって達成される。このようなカソード層は、カルシウムに対して第 1 のシャドウマスク、アルミニウムに対して第 2 のシャドウマスクを使用して真空蒸着によって蒸着される。カソードラインの相互の電氣的隔離は、カソード分離層、すなわち、カソードラインの間のパターン化されたフォトレジストのような材料の盛り上がったバンクを使用して改良される。バイアスは次の（カソード金属）金属化層の蒸着の前に有機 O L E D 材料を選択的に除去することによって、1 つの素子のアノードを他の素子のカソードに接続することによって形成される。これは、有機材料のレーザー除去、又は選択的蒸着、例えば、インクジェット系蒸着プロセスを使用してなされる。

20

【 0 0 4 2 】

当業者であれば、画素に配列された 1 又は 2 以上のサブ画素について連続接続されたサブ画素構造のマルチカラーディスプレイは、上面発光ディスプレイ（すなわち、カソードを通して発光するディスプレイ）及び底面発光ディスプレイ（すなわち、アノードを通して発光するディスプレイ）共に採用され得ることがわかる。

30

【 0 0 4 3 】

本発明の実施態様はアクティブマトリクス型を参照して記載してきたが、本発明の他の態様として、駆動回路がディスプレイの各（サブ）画素と併設されるのではなく隔離されているパッシブマトリクス型ディスプレイにも応用できる。

【 0 0 4 4 】

他の多くの変形がありうることは当業者にとって疑いなく、また、本発明は記載した実施例に限定されるものではなく、特許請求の範囲の精神と範囲に属する当業者に自明な改良を包含するものと理解されよう。

【図面の簡単な説明】

【 0 0 4 5 】

40

【図 1】基本的な O L E D の構造を示す。

【図 2 a】電流が制御される O L E D 駆動回路を示す。

【図 2 b】アクティブマトリクス型 O L E D ディスプレイ及びドライバーを示す。

【図 3 a】カラーアクティブマトリクス O L E D ディスプレイの画素の回路モデルを示す。

【図 3 b】カラー O L E D ディスプレイの正面図を示す。

【図 3 c】図 3 b のディスプレイの画素の拡大図を示す。

【図 4】本発明の実施態様によるカラーアクティブマトリクス O L E D ディスプレイの画素の回路モデルを示す。

【図 5 a】図 3 a の回路モデルの電力損失を示す。

50

【図 5 b】図 4 の回路モデルの電力損失を示す。

【図 6】図 4 の回路モデルによって形成された画素の発光面を示す。

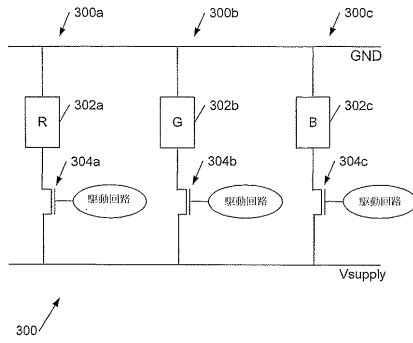
【符号の説明】

【 0 0 4 6 】

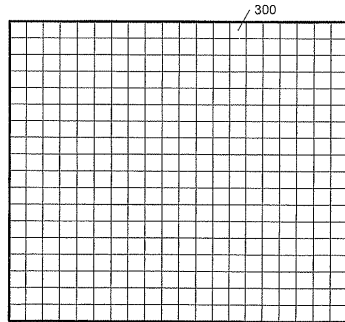
1 0 0	典型的な有機 L E D の基本構造	
1 0 2	ガラス又はプラスチック基板	
1 0 4	透明アノード層	
1 0 6	正孔輸送層	
1 0 8	電子発光層	
1 1 0	カソード層	10
1 1 4	接続配線	
1 1 6	接続配線	
1 1 8	電源	
2 0 0	電流シンク	
2 0 2	アクティブマトリクスディスプレイ	
2 0 4	カラム電極	
2 0 6	カラムライン	
2 0 8	カラム電極	
2 1 0	カラムライン	
2 1 2	O L E D ドライバートランジスター	20
2 1 4	スイッチングトランジスター	
2 1 6	O L E D	
2 1 8	容量	
2 2 0	電流シンク	
2 2 2	電力供給単位	
2 2 4	電池	
2 2 8	V s s 出力	
2 3 0	カラムドライバー	
2 3 4	カラムドライバー	
2 4 0	電流発電機	30
2 4 6	ディスプレイ駆動ロジック	
3 0 0	画素	
3 0 0 a	サブ画素	
3 0 0 b	サブ画素	
3 0 0 c	サブ画素	
3 0 2 a	赤色 O L E D	
3 0 2 b	緑色 O L E D	
3 0 2 c	青色 O L E D	
3 0 4 a	関連駆動トランジスター	
3 0 4 b	関連駆動トランジスター	40
3 0 4 c	関連駆動トランジスター	
3 1 0	アクティブマトリクス型カラーディスプレイ	
4 0 0	回路モデル	
4 0 2	サブ画素	
4 0 4	関連駆動トランジスター	
5 0 0	赤色サブ画素における電力配分を表すバー	
5 1 0	緑色サブ画素における電力配分を表すバー	
5 2 0	青色サブ画素における電力配分を表すバー	
5 3 0	薄膜トランジスターに配分される I	
5 5 0	赤色サブ画素における電力配分を表すバー	50



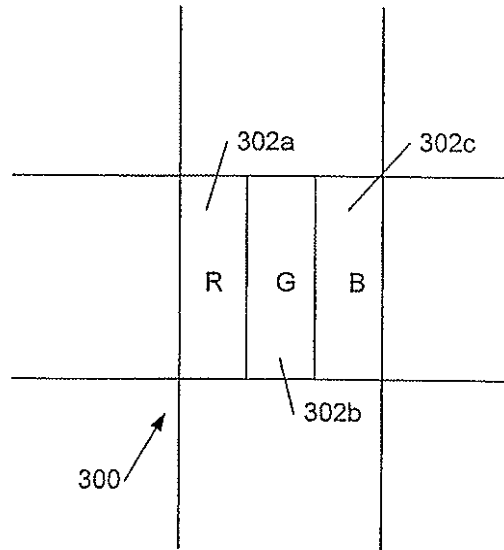
【図 3 a】



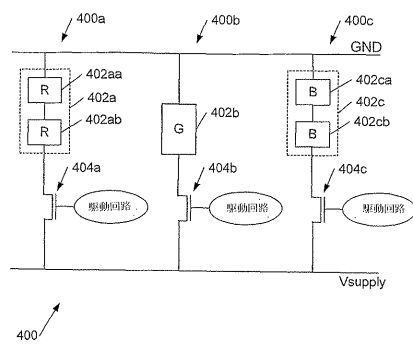
【図 3 b】



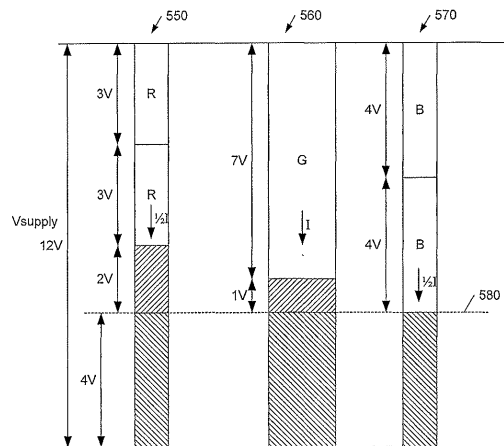
【図 3 c】



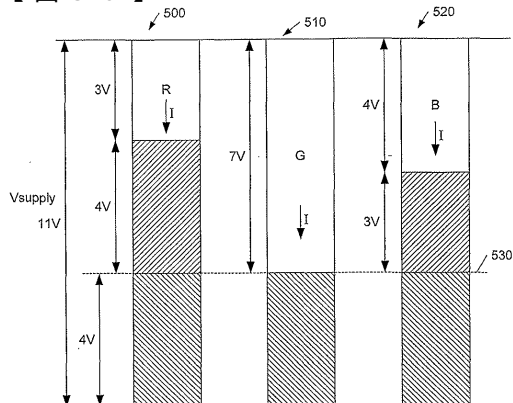
【図 4】



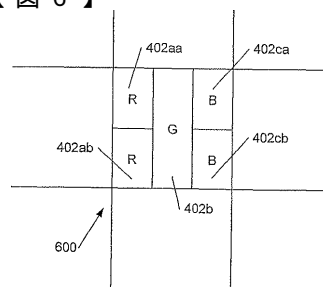
【図 5 b】



【図 5 a】



【図 6】



## 【国際調査報告】

INTERNATIONAL SEARCH REPORT		Intern. Application No. PC1/GB2005/000233															
<b>A. CLASSIFICATION OF SUBJECT MATTER</b> IPC 7 H05B33/08																	
According to International Patent Classification (IPC) or to both national classification and IPC																	
<b>B. FIELDS SEARCHED</b> Minimum documentation searched (classification system followed by classification symbols) IPC 7 H01L H05B																	
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched																	
Electronic data base consulted during the international search (name of data base and, where practical, search terms used) EPO-Internal, WPI Data, PAJ																	
<b>C. DOCUMENTS CONSIDERED TO BE RELEVANT</b> <table border="1"> <thead> <tr> <th>Category *</th> <th>Citation of document, with indication, where appropriate, of the relevant passages</th> <th>Relevant to claim No.</th> </tr> </thead> <tbody> <tr> <td>X</td> <td>EP 1 351 558 A (KIDO, JUNJI; INTERNATIONAL MANUFACTURING AND ENGINEERING SERVICES CO.,) 8 October 2003 (2003-10-08)</td> <td>1,3-7, 9-12,17</td> </tr> <tr> <td>Y</td> <td>paragraphs '0013!', '0014!', '0059! - '0065!', '0091!', '0100! - '0108!', '0110!', '0113! figures 2,8,13-15,39B,41</td> <td>13,16</td> </tr> <tr> <td>X</td> <td>PATENT ABSTRACTS OF JAPAN vol. 2000, no. 06, 22 September 2000 (2000-09-22) -&amp; JP 2000 089691 A (CASIO COMPUT CO LTD), 31 March 2000 (2000-03-31) cited in the application</td> <td>1,2,6-8, 14,15</td> </tr> <tr> <td>Y</td> <td>abstract; figures ----- -/-</td> <td>16</td> </tr> </tbody> </table>			Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.	X	EP 1 351 558 A (KIDO, JUNJI; INTERNATIONAL MANUFACTURING AND ENGINEERING SERVICES CO.,) 8 October 2003 (2003-10-08)	1,3-7, 9-12,17	Y	paragraphs '0013!', '0014!', '0059! - '0065!', '0091!', '0100! - '0108!', '0110!', '0113! figures 2,8,13-15,39B,41	13,16	X	PATENT ABSTRACTS OF JAPAN vol. 2000, no. 06, 22 September 2000 (2000-09-22) -& JP 2000 089691 A (CASIO COMPUT CO LTD), 31 March 2000 (2000-03-31) cited in the application	1,2,6-8, 14,15	Y	abstract; figures ----- -/-	16
Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.															
X	EP 1 351 558 A (KIDO, JUNJI; INTERNATIONAL MANUFACTURING AND ENGINEERING SERVICES CO.,) 8 October 2003 (2003-10-08)	1,3-7, 9-12,17															
Y	paragraphs '0013!', '0014!', '0059! - '0065!', '0091!', '0100! - '0108!', '0110!', '0113! figures 2,8,13-15,39B,41	13,16															
X	PATENT ABSTRACTS OF JAPAN vol. 2000, no. 06, 22 September 2000 (2000-09-22) -& JP 2000 089691 A (CASIO COMPUT CO LTD), 31 March 2000 (2000-03-31) cited in the application	1,2,6-8, 14,15															
Y	abstract; figures ----- -/-	16															
<input checked="" type="checkbox"/> Further documents are listed in the continuation of box C. <input checked="" type="checkbox"/> Patent family members are listed in annex.																	
* Special categories of cited documents : *A* document defining the general state of the art which is not considered to be of particular relevance *E* earlier document but published on or after the international filing date *L* document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) *O* document referring to an oral disclosure, use, exhibition or other means *P* document published prior to the international filing date but later than the priority date claimed *T* later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention *X* document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone *Y* document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art. *&* document member of the same patent family																	
Date of the actual completion of the international search 28 April 2005		Date of mailing of the international search report 12/05/2005															
Name and mailing address of the ISA European Patent Office, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Tx. 31 651 epo nl, Fax: (+31-70) 340-3016		Authorized officer Ledoux, S															

## INTERNATIONAL SEARCH REPORT

 International Application No.  
 PCT/GB2005/000233

C.(Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 6 107 734 A (TANAKA ET AL) 22 August 2000 (2000-08-22) column 5, line 17 - column 6, line 51 column 8, line 38 - column 9, line 10 figures 1-4	1,6,7
X	PATENT ABSTRACTS OF JAPAN vol. 2000, no. 04, 31 August 2000 (2000-08-31) -& JP 2000 029404 A (TOPPAN PRINTING CO LTD), 28 January 2000 (2000-01-28) cited in the application abstract; figures	1,6,7
Y	GB 2 381 643 A (* CAMBRIDGE DISPLAY TECHNOLOGY LIMITED) 7 May 2003 (2003-05-07) cited in the application	13
A	column 1, line 1 - column 5, line 12  figures 1-2a	3-5, 14-16

**INTERNATIONAL SEARCH REPORT**  
 Information on patent family members

 International Application No  
**PCT/GB2005/000233**

Patent document cited in search report		Publication date	Patent family member(s)	Publication date
EP 1351558	A	08-10-2003	JP 2003272860 A CN 1447629 A EP 1351558 A1 US 2003189401 A1	26-09-2003 08-10-2003 08-10-2003 09-10-2003
JP 2000089691	A	31-03-2000	NONE	
US 6107734	A	22-08-2000	JP 11329748 A	30-11-1999
JP 2000029404	A	28-01-2000	NONE	
GB 2381643	A	07-05-2003	EP 1442449 A2 WO 03038790 A2 JP 2005507511 T US 2005007320 A1	04-08-2004 08-05-2003 17-03-2005 13-01-2005



## フロントページの続き

(81)指定国 AP(BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), EP(AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW

(74)代理人 100114465

弁理士 北野 健

(72)発明者 スミス, ユアン, クリストファー

イギリス国 シービー3 0ティーエックス ケンブリッジシャイア ケンブリッジ, マディング  
リー ロード, マディングリー ライズ, グリーンウィッチ ハウス, ケンブリッジ ディスプレ  
イ テクノロジー リミテッド

Fターム(参考) 3K107 AA01 BB01 CC03 CC14 CC21 CC29 DD59 DD60 DD66 DD67  
EE03 EE07

专利名称(译)	显示设备		
公开(公告)号	<a href="#">JP2007520039A</a>	公开(公告)日	2007-07-19
申请号	JP2006550286	申请日	2005-01-24
[标]申请(专利权)人(译)	剑桥显示技术有限公司		
申请(专利权)人(译)	剑桥显示科技有限公司		
[标]发明人	スミスユアンクリストファー		
发明人	スミス,ユアン,クリストファー		
IPC分类号	H05B33/12 H01L51/50 G09G3/32 H01L27/32 H05B33/08		
CPC分类号	G09G3/3216 G09G3/3225 G09G2300/0452 G09G2330/021 H01L27/3204 H01L27/3216 H01L27/3218 H01L27/3244 H01L27/3276 H05B45/60 Y02B20/36		
FI分类号	H05B33/12.B H05B33/14.A		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC03 3K107/CC14 3K107/CC21 3K107/CC29 3K107/DD59 3K107/DD60 3K107/DD66 3K107/DD67 3K107/EE03 3K107/EE07		
代理人(译)	森田浩二 田中玲子 北野 健		
优先权	2004001999 2004-01-30 GB		
其他公开文献	JP2007520039A5 JP4986631B2		
外部链接	<a href="#">Espacenet</a>		

#### 摘要(译)

本发明涉及一种改进的有机发光二极管 ( OLED ) 器件，特别是一种效率提高的彩色显示器件。一种显示装置，包括多个像素，每个像素包括至少两个不同类型的子像素，所述第一子像素的类型包括的OLED器件，其包括第一类型的OLED的材料制成，所述第二子像素的类型包括OLED器件，其包括第二类型的OLED的材料制成，其中所述第一和第二类型的有机发光二极管的子像素包括具有多个连续连接的OLED器件的 ( OLED ) 描述了一种显示设备。当不同类型的OLED材料用于诸如彩色有源矩阵型OLED显示器的显示器时采用连续连接的子像素有助于平衡子像素的驱动潜力，允许制造改进的显示装置。点域4

