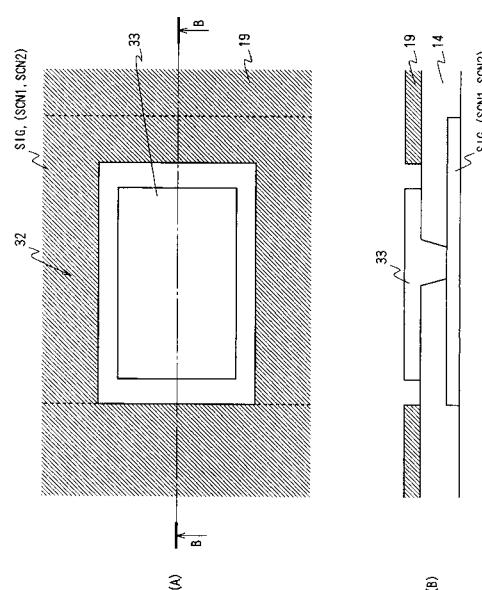




【特許請求の範囲】

【請求項 1】

電流駆動による発光素子と前記発光素子を駆動する画素回路とによる画素をマトリックス状に配置してなるディスプレイ装置において、

基板上の略長方形形状による領域にマトリックス状に前記画素回路が配置されると共に、前記画素回路の信号線及び又は走査線に接続されてなる駆動用の配線に前記画素回路の駆動用の信号を出力する駆動回路が配置され、

前記画素回路の上層に形成された中間配線層による電極を介して、前記中間配線層の上層に形成された前記発光素子の一端が対応する前記画素回路に接続され、

前記発光素子の他端が、前記発光素子上層に形成された電極パターンに接続され、 10

前記中間配線層に形成された引き出し用の配線パターンを介して、前記電極パターンが外部接続用の電極に接続され、

前記中間配線層は、

前記略長方形形状による領域を囲む形状により、前記駆動用の配線を覆うように前記引き出し用の配線パターンが形成され、

前記駆動用の配線のそれぞれに対応する部位に、前記引き出し用の配線パターンから絶縁されて、下層の前記駆動用の配線に測定用のプローブを接続可能なコンタクト部が形成された

ことを特徴とするディスプレイ装置。

【請求項 2】

前記コンタクト部が、

前記中間配線層に島状に形成されて、前記駆動用の配線にそれぞれ接続されたランドである

ことを特徴とする請求項 1 に記載のディスプレイ装置。

【請求項 3】

前記発光素子が、

前記中間配線層の上層に前記発光素子の材料層を積層して形成され、

前記発光素子の材料層が、

少なくとも前記ランドの部位を除いて堆積された

ことを特徴とする請求項 2 に記載のディスプレイ装置。

【請求項 4】

前記ランドの部位に、絶縁層が形成された後、前記発光素子の材料層が前記中間配線層の上層に堆積された

ことを特徴とする請求項 2 に記載のディスプレイ装置。

【請求項 5】

前記コンタクト部が、

前記中間配線層に島状に形成されて、前記駆動用の配線からも絶縁されたランドである

ことを特徴とする請求項 1 に記載のディスプレイ装置。

【請求項 6】

前記コンタクト部が、

前記中間配線層に形成された開口である

ことを特徴とする請求項 1 に記載のディスプレイ装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、ディスプレイ装置に関し、例えば有機 EL (Electro Luminescence) 素子によるディスプレイ装置に適用することができる。本発明は、発光素子の一端の電極に接続されてなる配線パターンを中間配線層の配線パターンを介して引き出すようにして、この中間配線層の信号線、走査線の配線に対応する部位に、周囲より絶縁して下層の信号線、 30

10

20

30

40

50

走査線の配線に測定用のプローブを接触可能なコンタクト部を形成することにより、自発光に係る画素によるディスプレイ装置について、走査線、信号線の容量を正確に測定することができる。

【背景技術】

【0002】

従来、有機EL素子においては、例えばUSP5, 684, 365、特開平8-234683号公報等にディスプレイ装置への応用が種々に提案されるようになされている。

【0003】

このようなディスプレイ装置1においては、図6に示すように、例えばガラスによる基板2上に、マトリックス状に画素を配置してなる画素部3が形成されると共に、垂直スキャナ（SCAN）の集積回路4A、4B、セクタ（SEL）の集積回路5がこの基板2上に実装されて形成される。ここで画素部3は、走査線SCN1、SCN2がライン単位で水平方向に延長するように設けられ、またこの走査線SCN1、SCN2と直交するように信号線SIGが各列毎に垂直方向に延長するように設けられる。このようにして形成されてなる画素部3に対して、ディスプレイ装置1は、垂直スキャナにより走査線SCN1、SCN2を駆動して順次ライン単位で画素部3の画素を駆動すると共に、この画素の駆動に対応するようにセクタにより信号線SIGを駆動して各画素の階調を設定するようになされている。

【0004】

このようなディスプレイ装置においては、各画素を構成する有機EL素子が電流駆動による自発光素子であることにより、画素部に電源を供給する電源の配線パターン等に大きな電流が流れる。これによりこの種のディスプレイ装置1においては、このような駆動電流に係る配線パターンを極力、低抵抗化することが求められる。

【0005】

図7は、この駆動電流に係る配線パターンを低抵抗化し得ると考えられるディスプレイ装置11の構成を示す分解斜視図である。このディスプレイ装置11においては、ガラス基板12上の画素部となる領域ARにアモルファスシリコンのTFTにより各画素の画素回路、この画素回路に係る走査線SCAN1、SCAN2、信号線SIG等が形成された後、垂直スキャナの集積回路4A、4B、セクタの集積回路5が実装される。ディスプレイ装置11は、続いて絶縁層による平坦化膜14、アノードレイヤーの配線層15が形成される。ディスプレイ装置11では、このアノードレイヤーの配線層15により有機EL素子を駆動する画素回路のトランジスタを有機EL素子のアノードに接続する電極16が形成される。ディスプレイ装置11は、続いて有機EL素子の材料層が蒸着により形成された後、有機EL素子のカソード電極の配線パターン17、ガラス基板18が積層される。

【0006】

しかしてこのようにして形成されるディスプレイ装置11において、カソード電極の配線パターン17にあっては、有機EL素子の光を透過して出射することが必要なことにより、透明電極により形成され、これにより低抵抗化が困難な欠点がある。これに対して平坦化膜14の下層側にあっては、アルミニウムによる配線材料を適用し得ることにより、カソード電極の配線パターン17に比して低抵抗化し得るものの限度がある。これに対してアノードレイヤーの配線層15は、平坦化膜14上に下層の配線パターンと絶縁されて設けられることにより、低抵抗化が比較的容易な特徴がある。

【0007】

これによりディスプレイ装置11では、アノードレイヤーの配線層15を利用して、カソード電極17の配線パターンと電源の配線パターンとが外部に引き出される。すなわちアノードレイヤーの配線層15は、画素部となる矩形の領域を囲むように、幅広の配線パターン19が形成され、破線により示すように、カソード電極の配線パターン17が画素部の周囲でこの幅広の配線パターン19に接続される。またこの配線パターン19がこのディスプレイ装置11の短辺側、対向する2辺よりそれぞれ飛び出すように形成されたカ

10

20

30

40

50

ソード用のパッド 20A～20Dに接続され、これらにより低抵抗であるアノードレイヤーの配線層 15 を介してカソード電極の配線パターン 17 が引き出される。

【0008】

またアノードレイヤーの配線層 15 は、このカソード電極の配線パターン 17 に係る配線パターン 19 の上下、このディスプレイ装置 11 の長辺に沿って、1組の幅広による配線パターン 21A、21B が形成され、この幅広の配線パターン 21A、21B がディスプレイ装置 11 の上下の長辺より飛び出すように形成された外部接続用の電極である電源用のパッド 22A 及び 22B、22C 及び 22D に接続される。ディスプレイ装置 11 は、この幅広の配線パターン 21A、21B に、平坦化膜 14 の下層に形成された電源の配線パターンが接続され、これにより電源の配線パターンについても、中間層であるアノードレイヤーの配線層 15 を有効に利用して、外部に引き出されるようになされている。なおガラス基板 12 には、垂直スキャナーの集積回路 4A、4B、セレクトアの集積回路 5 の駆動に係る信号入力用のパッド 24A～24D が設けられる。

10

【0009】

これらによりこのディスプレイ装置 11 において、各画素は、図 8 に示すように、ガラス基板 12 上に、画素回路が形成されてなる部位 32、平坦化膜 14、アノードレイヤーの配線層 15 の配線パターン 16、有機 EL 素子材料層 31、カソード電極の配線パターン 17、ガラス基板 18 の積層構造により形成されるようになされている。これに対して画素部以外の信号線 SIG、走査線 SCN1、SCN2 の部位においては、図 9 に示すように、ガラス基板 12 上に、信号線 SIG、走査線 SCN1、SCN2 による配線パターン、平坦化膜 14、アノードレイヤーの配線層 15 の配線パターン 19、21A、21B が積層される。また有機 EL 素子材料層 31、カソード電極の配線パターン 17 をガラス基板 12 の全面に形成する場合には、続いて有機 EL 素子材料層 31、カソード電極の配線パターン 17 が積層された後、ガラス基板 18 が積層されて形成されるようになされている。

20

【0010】

ところで同様のディスプレイ装置である液晶表示装置においては、ディスプレイ装置 11 と同様にアモルファスシリコンによる TFT により作成され、ガラス基板上に画素部を形成した時点で、いわゆるプローバーによる針立て測定が実行される。ここでプローバーによる針立て測定とは、測定対象に設けられた測定用のポイントにプローバーを押し付け、このプローバーを介して測定用のポイントの電圧等を測定する方法であり、TFT によるディスプレイ装置においては、動作特性、各配線パターンの容量等が測定されるようになされている。

30

【0011】

有機 EL 素子のディスプレイ装置においても、同様のプローバーによる針立て測定を実行することができれば、便利であると考えられる。すなわち製造工程においては、プローバーによる針立て測定を実行することにより、早期に不良品を発見することができ、これにより無駄な製品加工を防止することができる。また設計工程においては、走査線、信号線の容量の測定により、画素回路、垂直スキャナー、セレクトアの設計、改良等に有効に役立てることができる。

40

【0012】

しかしながら図 7 について上述した構成によるディスプレイ装置 11 においては、走査線 SCAN1、SCAN2、信号線 SIG の配線の上層に、アノードレイヤーの配線層 15 に係る配線パターン 19、21A、21B が設けられていることにより、結局、アノードレイヤーの配線層 15 を設ける前でしか、走査線 SCAN1、SCAN2、信号線 SIG に対してはプローバーによる針立て測定を実行することができない。

【0013】

これに対してアノードレイヤーの配線層 15 にあっては、殆どの部位を覆ってしまうことにより、走査線 SCAN1、SCAN2、信号線 SIG の容量を大きく増大させる。これにより図 7 のディスプレイ装置 11 において、アノードレイヤーの配線層 15 を設ける

50

前に、走査線SCAN1、SCAN2、信号線SIGに対してプローバーによる針立て測定を実行したのでは、正確に容量を測定できない問題がある。

【0014】

この問題を解決する1つの方法として、例えば設計工程においては、レーザービームの照射によりレイアウトの一部を切り取った後、プローバーによる針立て測定を実行する方法も考えられるが、図7に係るディスプレイ装置11においては、このようにしてレーザービームの照射によりレイアウトの一部を切り取ると、ガラス基板12上の配線パターン等がアノドレイヤーの配線層15との間で短絡することになり、結局、正確に容量を測定できない。

【特許文献1】USP5, 684, 365

10

【特許文献2】特開平8-234683号

【発明の開示】

【発明が解決しようとする課題】

【0015】

本発明は以上の点を考慮してなされたもので、自発光に係る画素によるディスプレイ装置について、走査線、信号線の容量を正確に測定することができるディスプレイ装置を提案しようとするものである。

【課題を解決するための手段】

【0016】

かかる課題を解決するため請求項1の発明においては、電流駆動による発光素子と発光素子を駆動する画素回路とによる画素をマトリックス状に配置してなるディスプレイ装置に適用して、基板上の略長方形形状による領域にマトリックス状に画素回路が配置されると共に、画素回路の信号線及び又は走査線に接続されてなる駆動用の配線に画素回路の駆動用の信号を出力する駆動回路が配置され、画素回路の上層に形成された中間配線層による電極を介して、中間配線層の上層に形成された発光素子の一端が対応する画素回路に接続され、発光素子の他端が、発光素子の上層に形成された電極パターンに接続され、中間配線層に形成された引き出し用の配線パターンを介して、電極パターンが外部接続用の電極に接続され中間配線層は、略長方形形状による領域を囲む形状により、駆動用の配線を覆うように引き出し用の配線パターンが形成され、駆動用の配線のそれぞれに対応する部位に、引き出し用の配線パターンから絶縁されて、下層の前記駆動用の配線に測定用のプ
ローブを接続可能なコンタクト部が形成されてなるようにする。

20

30

【0017】

請求項1の構成により、電流駆動による発光素子と発光素子を駆動する画素回路とによる画素をマトリックス状に配置してなるディスプレイ装置に適用して、基板上の略長方形形状による領域にマトリックス状に画素回路が配置されると共に、画素回路の信号線及び又は走査線に接続されてなる駆動用の配線に画素回路の駆動用の信号を出力する駆動回路が配置され、画素回路の上層に形成された中間配線層による電極を介して、中間配線層の上層に形成された発光素子の一端が対応する画素回路に接続され、発光素子の他端が、発光素子の上層に形成された電極パターンに接続され、中間配線層に形成された引き出し用の配線パターンを介して、電極パターンが外部接続用の電極に接続されてなるようにすれば、中間配線層を介して発光素子の他端を引き出し得ることにより、この種のディスプレイ装置に求められる配線パターンの低抵抗化を図ることができる。このとき中間配線層は、略長方形形状による領域を囲む形状により、駆動用の配線を覆うように引き出し用の配線パターンが形成され、駆動用の配線のそれぞれに対応する部位に、引き出し用の配線パターンから絶縁されて、下層の前記駆動用の配線に測定用のプローブを接続可能なコンタクト部が形成されてなるようにすれば、このように低抵抗化により中間配線層を介して発光素子の他端を引き出すようにしても、中間配線層を設けた状態でこのプローブを接続可能な部位を介して下層の駆動用の配線に係る容量を測定することができ、これにより自発光に係る画素によるディスプレイ装置について、走査線、信号線の容量を正確に測定することができる。

40

50

【発明の効果】

【0018】

本発明によれば、自発光に係る画素によるディスプレイ装置について、走査線、信号線の容量を正確に測定することができる。

【発明を実施するための最良の形態】

【0019】

以下、適宜図面を参照しながら本発明の実施例を詳述する。

【実施例1】

【0020】

(1) 実施例の構成

図2は、図7との対比により本発明の実施例1に係るディスプレイ装置を示す分解斜視図である。このディスプレイ装置31は、ガラス基板12上の矩形の領域ARに画素回路が形成されると共に、この画素回路による走査線SCAN1、SCAN2、信号線SIGに駆動用の信号を出力する垂直スキャナーの集積回路4A、4B、セレクトの集積回路5がこのガラス基板12に設けられ、これら集積回路4A、4B、5による駆動回路が走査線SCAN1、SCAN2、信号線SIGにそれぞれ接続されてなる駆動信号用の配線に接続される。さらにこの上層に、中間配線層であるアノードレイヤーの配線層15が形成された後、有機EL素子の材料層、カソード電極の配線パターン17、ガラス基板18が順次積層され、カソード電極の配線パターン17が中間配線層に設けられた引き出し用の配線パターン19を介して外部接続用の電極であるパッド20A～20Dに接続される。

10

20

【0021】

ディスプレイ装置31は、このようにして形成されてなる中間配線層による引き出し用の配線パターン19において、走査線SCAN1、SCAN2、信号線SIGにそれぞれ接続されてなる駆動信号用の配線に対応する部位に、周囲より絶縁されて、下層の駆動信号用の配線にプローブを接続可能な部位32（以下、コンタクト部と呼ぶ）がそれぞれ形成される。このディスプレイ装置31は、このコンタクト部32に係る構成を除いて、図7について上述したディスプレイ装置11と同一に形成されることにより、重複した説明は省略する。

【0022】

図1(A)は、このコンタクト部32を示す平面図であり、図1(B)は、この図1(A)をB-B線により切り取って示す断面図である。コンタクト部32は、走査線SCAN1、SCAN2、信号線SIGにそれぞれ接続されてなる駆動信号用の配線（図1においては、符号SCAN1、SCAN2、SIGにより示す）のそれぞれに設けられ、アノードレイヤーの配線層15において、各配線の上部に、矩形形状によるランド33が設けられ、このランド33が下層の対応する配線に接続されるようになされている。

30

【0023】

これによりこのディスプレイ装置31では、アノードレイヤーの配線層15を形成した後、このランド33にプローバーの先端を接触させることにより、プローバーによる針立て測定を実行して、各走査線SCAN1、SCAN2、信号線SIGの容量を正確に測定できるようになされている。

40

【0024】

ところでこのようにしてランド33を形成した場合、ランド33においては、対応する走査線SCAN1、SCAN2、信号線SIGと同電位に保持されることになる。これによりアノードレイヤーの配線層15の上層に、全面により有機EL素子の材料層を設け、さらにはカソード電極の配線パターン17を設けた場合、このランド33の上層で有機EL素子の材料層が発光する場合も考えられる。このためこのディスプレイ装置31では、少なくともランド33の上層側には、有機EL素子材料を設けないようになされ、これにより画素部以外の領域ではディスプレイ装置31が発光しないようになされている。

【0025】

(2) 実施例の動作

50

以上の構成において、このディスプレイ装置 31 では、周囲に形成されたパッド 20 A ~ 20 D、22 A ~ 22 D、24 A ~ 24 D が電源、駆動回路等に接続されて所望の画像が画素部で表示される。すなわちディスプレイ装置 31 では、これらパッド 20 A ~ 20 D、22 A ~ 22 D、24 A ~ 24 D のうち、長辺側の両端に設けられたパッド 22 A ~ 22 D が電源 Vcc 用に割り当てられ、また短辺側の両端に設けられたパッド 20 A ~ 20 D がカソード用に割り当てられ、残る信号線用のパッド 22 A ~ 22 D を介して各画素の階調が設定されて所望の画像が表示される。

【0026】

ディスプレイ装置 31 では、このようにして各画素を駆動するにつき、長辺側の両端に設けられたパッド 22 A ~ 22 D より供給される電源が、このパッド 22 A ~ 22 D よりアノードレイヤーの配線層 15 に形成された配線パターン 21 A、21 B に供給され、さらにこの配線パターン 21 A、21 B を介して下層の配線パターン層に供給され、この下層の配線パターンより画素部の各画素に供給される。 10

【0027】

またこのようにして各画素に電源を供給して、ディスプレイ装置 31 では、各画素に設けられた画素回路が、アノードレイヤーの配線層 15 に形成された電極 16 により上層の有機 EL 素子に接続され、この画素回路による有機 EL 素子の駆動電流がさらに上層のカソード電極の配線パターン 17 により画素部でまとめられる。ディスプレイ装置 31 では、このカソード電極の配線パターン 17 にまとめられた有機 EL 素子の駆動電流が、画素部を囲むようにアノードレイヤーの配線層 15 に形成された配線パターン 19 に導かれ、この配線パターン 19 に接続されてなる短辺側のカソード用のパッド 20 A ~ 20 D より流出する。 20

【0028】

これによりディスプレイ装置 31 では、多数の配線パターン層の中で最も抵抗値の低い中間配線層であるアノードレイヤーの配線層 15 を有効に利用して、有機 EL 素子の駆動電流の経路を低抵抗化し、消費電力を低減すると共に、配線パターンの抵抗による画質劣化を有効に回避するようになされている。

【0029】

またこのようにして中間配線層であるアノードレイヤーの配線層 15 を介してカソード電極の配線パターン、電源の配線パターンを引き出して、これらの配線パターンに係る抵抗値を小さくすることにより、ディスプレイ装置 31 では、このアノードレイヤーの配線層 15 が信号線 SIG、走査線 SCN1、SCN2、駆動回路 4A、4B、5 を覆うように形成され、信号線 SIG、走査線 SCN1、SCN2 においては、アノードレイヤーの配線層 15 により容量が著しく増大する。 30

【0030】

ディスプレイ装置 31 では、これによりアノードレイヤーの配線層 15 において、走査線 SCN1、SCN2、信号線 SIG を対応する駆動回路 4A、4B、5 に接続する配線に対応する部位に、周囲より絶縁されて、下層のこれら駆動信号に係る配線に測定用のプローバーを接続可能なコンタクト部 32 が形成される。これによりディスプレイ装置 31 では、このコンタクト部 32 により走査線 SCN1、SCN2、信号線 SIG の容量をアノードレイヤーの配線層 15 を形成した後に測定し得、これにより自発光に係る画素によるディスプレイ装置について、走査線、信号線の容量を正確に測定することができる。 40

【0031】

このディスプレイ装置 31 は、このような測定用のプローバーを接続可能なコンタクト部 32 が、それぞれ下層の配線に接続されたアノードレイヤーの配線層 15 によるランド 33 により形成され、これにより単にプローバーの先端を各ランド 33 に接触させるだけで、走査線、信号線の容量を正確に測定することができる。

【0032】

またこのようにしてランド 33 により測定用のプローバーを接続可能なコンタクト部 32 を形成して、少なくともこのランド 33 の部分には有機 EL 材料が堆積しないようにな 50

され、これにより画素部以外の領域における発光が有効に回避される。

【0033】

(3) 実施例の効果

以上の構成によれば、発光素子の一端の電極であるカソード電極に接続されてなる配線パターンを中間配線層の配線パターンを介して引き出すようにして、この中間配線層の信号線、走査線の配線に対応する部位に、周囲より絶縁して下層の信号線、走査線の配線に測定用のプローブを接触可能なコンタクト部32を形成することにより、自発光に係る画素によるディスプレイ装置について、走査線、信号線の容量を正確に測定することができる。

【0034】

またこのような測定用のプローブを接触可能なコンタクト部を、下層の配線に接続されたランドにより形成することにより、単にプローバーの先端を各ランドに接触させるだけで、走査線、信号線の容量を正確に測定することができる。

【0035】

またこのようにしてランドにより測定用のプローブを接続可能なコンタクト部を形成して、少なくともこのランドの部分には有機EL材料が堆積しないように形成することにより、画素部以外の領域における発光を有効に回避することができる。

【実施例2】

【0036】

図3は、図1との対比により本発明の実施例2に係るディスプレイ装置を部分的に示す平面図及び断面図である。この実施例においては、実施例1に係るディスプレイ装置31と同様に、中間配線層の信号線、走査線の配線に対応する部位に、周囲より絶縁して下層の信号線、走査線の配線に測定用のプローブを接触可能なコンタクト部42が形成される。このディスプレイ装置では、このコンタクト部42が、実施例1と同様に、下層の配線に接続されたランド43により形成され、これにより実施例1について上述したディスプレイ装置31と同様に、簡易かつ正確に、走査線、信号線の容量を測定することができるようになされている。なおこのディスプレイ装置においては、これらコンタクト部42に関する構成が異なる点を除いて、実施例1について上述したディスプレイ装置31と同一に作成される。

【0037】

このディスプレイ装置では、このような中間配線層に係るアノードレイヤーの配線層15を作成した後の平坦化膜の作成工程において、このランド43の部分にも絶縁層による平坦化膜44が形成され、上層の有機EL素子材料膜との間についても、この平坦化膜44によりこのコンタクト部42が絶縁されるようになされている。

【0038】

またこれに対応してディスプレイ装置では、アノードレイヤーの配線層15の上層側全面に、有機EL素子の材料層が形成され、これによりこの材料膜の作成工程を簡略化できるようになされている。

【0039】

この実施例においては、アノードレイヤーの配線層を作成した後の平坦化膜により上層の有機EL素子の材料層との間についてもコンタクト部42を絶縁することにより、簡易な工程により画素部以外の領域における発光を有効に回避して、実施例1と同様の効果を得ることができる。

【実施例3】

【0040】

図4は、図1との対比により本発明の実施例3に係るディスプレイ装置を部分的に示す平面図及び断面図である。この実施例においては、実施例2に係るディスプレイ装置と同様に、中間配線層の信号線、走査線の配線に対応する部位に、周囲より絶縁して下層の信号線、走査線の配線に測定用のプローブを接触可能なコンタクト部52が形成される。このディスプレイ装置においては、コンタクト部52に関する構成が異なる点を除いて、実

10

20

30

40

50

施例 2 について上述したディスプレイ装置と同一に作成される。

【0041】

このディスプレイ装置では、このコンタクト部 5 2 が、平坦化膜 1 4 により下層の配線より絶縁されたランド 5 3 により形成される。これによりこのディスプレイ装置では、このランド 5 3 を目標にしたレーザービームの照射により、平坦化膜 1 4 を部分的に除去した後、測定用のプローブをランド 5 3 又は下層の配線に接触させて走査線等の容量を測定するようになされている。

【0042】

この実施例のように、下層の配線と絶縁してランドを設けて測定用のプローブを接触可能なコンタクト部を形成するようにしても、実施例 1 との同様の効果を得ることができる。またこのように下層の配線と絶縁してランドを設けることにより、有機 EL 素子の材料層を全面に作成する場合であっても、このランドの部分における発光を有効に回避し得、これにより簡易な工程により実施例 1 との同様の効果を得ることができる。

【実施例 4】

【0043】

図 5 は、図 1 との対比により本発明の実施例 4 に係るディスプレイ装置を部分的に示す平面図及び断面図である。この実施例においては、実施例 1 に係るディスプレイ装置と同様に、中間配線層の信号線、走査線の配線に対応する部位に、周囲より絶縁して下層の信号線、走査線の配線に測定用のプローブを接触可能なコンタクト部 6 2 が形成される。このディスプレイ装置においては、コンタクト部 6 2 に関する構成が異なる点を除いて、実施例 3 について上述したディスプレイ装置と同一に作成される。

【0044】

このディスプレイ装置では、このコンタクト部 6 2 が、アノードレイヤーの配線層 1 5 に島状に形成された開口により形成され、これによりこの開口の部位では下層の平坦化膜 1 4 が露出するようになされている。このディスプレイ装置では、これによりこの開口を目標にしたレーザービームの照射により、平坦化膜 1 4 を部分的に除去した後、測定用のプローブを下層の配線に接触させて走査線等の容量を測定するようになされている。

【0045】

この実施例のように、下層の平坦化膜を露出させる開口により測定用のプローブを接触可能なコンタクト部を形成するようにしても、実施例 1 との同様の効果を得ることができる。またこのようにしてプローブを接触可能な部位を形成する場合にあっては、有機 EL 素子材料を全面に作成する場合であっても、この部位における発光を有効に回避し得、これにより簡易な工程により実施例 1 との同様の効果を得ることができる。

【実施例 5】

【0046】

なお上述の実施例においては、発光素子のアノードを中間配線層側にしてなるディスプレイ装置に本発明を適用する場合について述べたが、本発明はこれに限らず、発光素子のカソードを中間配線層側にしてなるディスプレイ装置にも広く適用することができる。

【0047】

また上述の実施例においては、電源の配線パターンを中間配線層の下層側にしてなるディスプレイ装置に本発明を適用する場合について述べたが、本発明はこれに限らず、電源側を最上層側にしてなるディスプレイ装置にも広く適用することができる。

【0048】

また上述の実施例においては、信号線及び走査線の双方について、容量を測定する場合について述べたが、本発明はこれに限らず、何れか一方についてのみ容量を測定する場合にも広く適用することができる。

【0049】

また上述の実施例においては、有機 EL 素子によるディスプレイ装置に本発明を適用する場合について述べたが、本発明はこれに限らず、電流駆動に係る自発光素子によるディスプレイ装置に広く適用することができる。

10

20

30

40

50

【産業上の利用可能性】

【0050】

本発明は、例えば有機EL素子によるディスプレイ装置に適用することができる。

【図面の簡単な説明】

【0051】

【図1】本発明の実施例1に係るディスプレイ装置を部分的に示す平面図及び断面図である。

【図2】本発明の実施例1に係るディスプレイ装置を示す分解斜視図である。

【図3】本発明の実施例2に係るディスプレイ装置を部分的に示す平面図及び断面図である。

【図4】本発明の実施例3に係るディスプレイ装置を部分的に示す平面図及び断面図である。

【図5】本発明の実施例4に係るディスプレイ装置を部分的に示す平面図及び断面図である。

【図6】従来のディスプレイ装置を示す平面図である。

【図7】配線パターンの抵抗値を小さくし得ると考えられるディスプレイ装置を示す分解斜視図である。

【図8】図7のディスプレイ装置における画素の部分の断面図である。

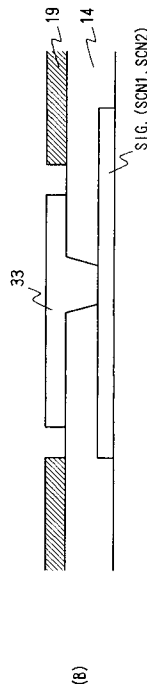
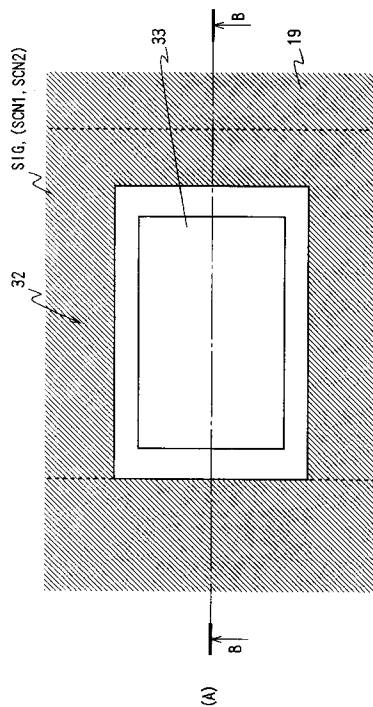
【図9】図7のディスプレイ装置の画素以外の部位における断面図である。

【符号の説明】

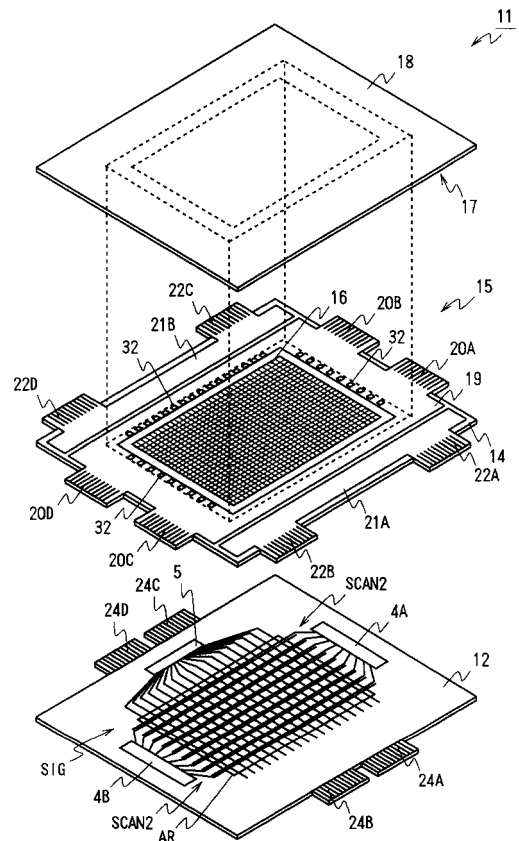
【0052】

1、11、31……ディスプレイ装置、2、12……ガラス基板、3……画素部、4A、4B、5……集積回路、14、44……平坦化膜、15……配線層、17、19、21A、21B……配線パターン、33、43、53……ランド

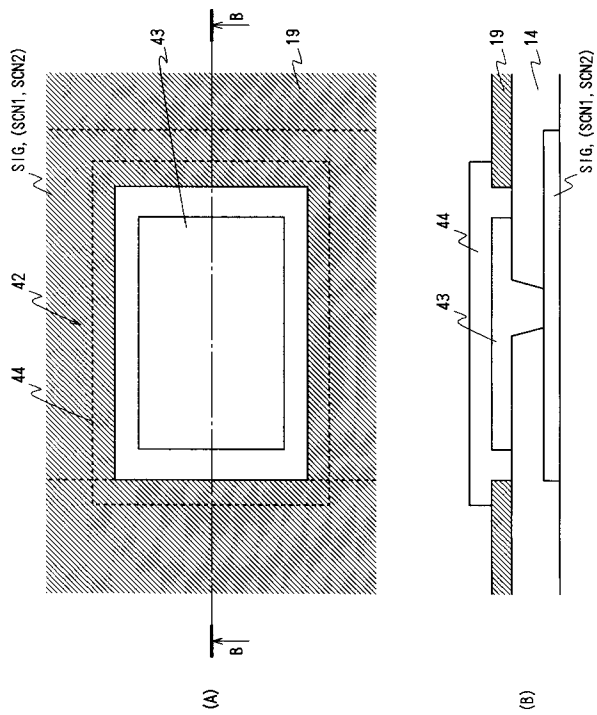
【図1】



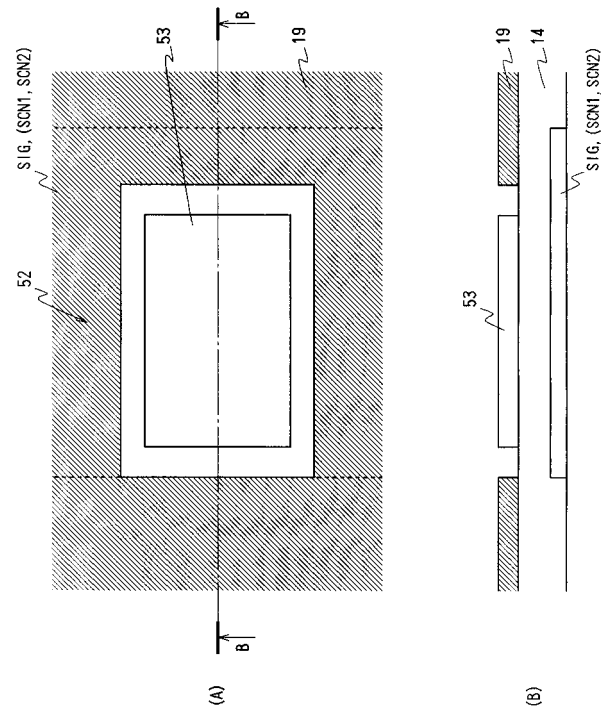
【図2】



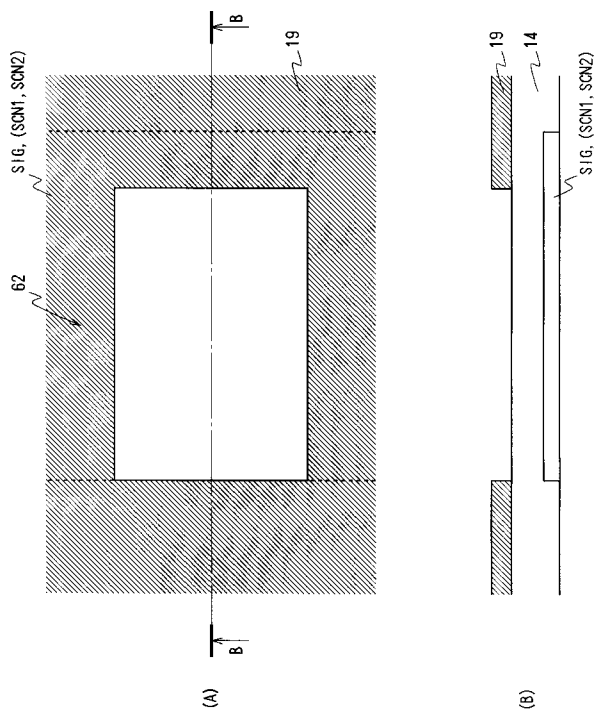
【図 3】



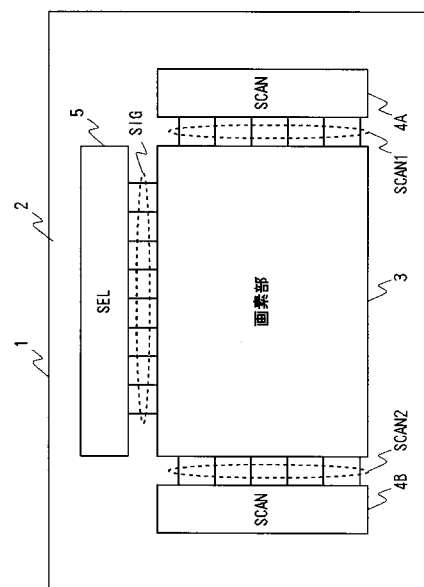
【図 4】



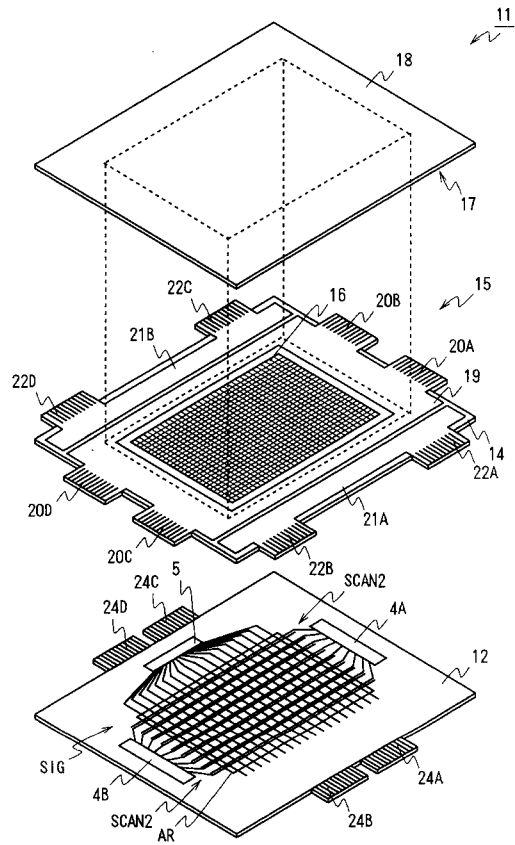
【図 5】



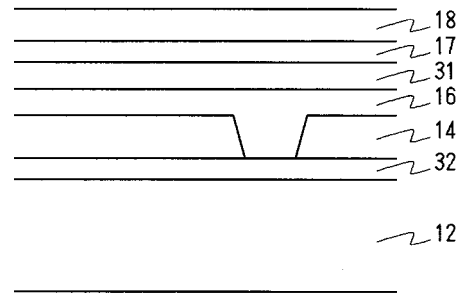
【図 6】



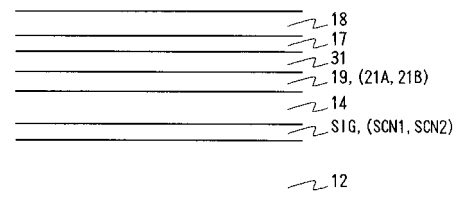
【図 7】



【図 8】



【図 9】



フロントページの続き

Fターム(参考) 5C094 AA42 AA43 AA48 BA03 BA23 BA27 CA19 DA13 DA15 DB01
DB02 EA03 EA04 EA05 EA10 EB02 FA01 FA02 FB12 FB15
GB10
5G435 AA17 BB05 CC09 EE37 EE41 HH12 HH14 KK05 KK10

专利名称(译)	显示设备		
公开(公告)号	JP2005189671A	公开(公告)日	2005-07-14
申请号	JP2003433395	申请日	2003-12-26
[标]申请(专利权)人(译)	索尼公司		
申请(专利权)人(译)	索尼公司		
[标]发明人	山下淳一 内野勝秀		
发明人	山下 淳一 内野 勝秀		
IPC分类号	H05B33/06 G09F9/00 G09F9/30 H01L27/32 H01L51/50 H05B33/14		
CPC分类号	H01L27/3297		
FI分类号	G09F9/30.330.Z G09F9/30.365.Z G09F9/00.352 H05B33/06 H05B33/14.A G09F9/30.330 G09F9/30.365 H01L27/32		
F-TERM分类号	3K007/AB18 3K007/BA06 3K007/BB07 3K007/CC05 3K007/DB03 3K007/FA02 5C094/AA42 5C094/AA43 5C094/AA48 5C094/BA03 5C094/BA23 5C094/BA27 5C094/CA19 5C094/DA13 5C094/DA15 5C094/DB01 5C094/DB02 5C094/EA03 5C094/EA04 5C094/EA05 5C094/EA10 5C094/EB02 5C094/FA01 5C094/FA02 5C094/FB12 5C094/FB15 5C094/GB10 5G435/AA17 5G435/BB05 5G435/CC09 5G435/EE37 5G435/EE41 5G435/HH12 5G435/HH14 5G435/KK05 5G435/KK10 3K107/AA01 3K107/BB01 3K107/CC45 3K107/DD38 3K107/EE03 3K107/GG56 3K107/HH00		
其他公开文献	JP4599840B2		
外部链接	Espacenet		

摘要(译)

显示装置技术领域本发明涉及一种显示装置，例如适用于使用有机EL元件的显示装置，从而能够在显示装置中使用与自身发光有关的像素来准确地测量扫描线和信号线的电容。要做。根据本发明，通过中间配线层的配线图案引出与发光元件的一端的电极连接的配线图案，该配线图案对应于中间配线层的信号线和扫描线的配线。在要绝缘的部分中形成有接触部分32，该接触部分32与周围环境绝缘并且能够使测量探针与下层信号线SIG以及扫描线SCAN1和SCAN2的布线接触。[选型图]图1

