

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5286873号

(P5286873)

(45) 発行日 平成25年9月11日 (2013.9.11)

(24) 登録日 平成25年6月14日 (2013.6.14)

(51) Int.Cl.

F I

H05B 33/12 (2006.01)

G09F 9/30 (2006.01)

H01L 27/32 (2006.01)

G09F 9/00 (2006.01)

H01L 51/50 (2006.01)

H05B 33/12 B

G09F 9/30 338

G09F 9/30 365Z

G09F 9/00 338

H05B 33/14 A

請求項の数 3 (全 15 頁) 最終頁に続く

(21) 出願番号 特願2008-83152 (P2008-83152)
 (22) 出願日 平成20年3月27日 (2008.3.27)
 (65) 公開番号 特開2009-238580 (P2009-238580A)
 (43) 公開日 平成21年10月15日 (2009.10.15)
 審査請求日 平成23年3月23日 (2011.3.23)

(73) 特許権者 000001443
 カシオ計算機株式会社
 東京都渋谷区本町 1 丁目 6 番 2 号
 (74) 代理人 110001254
 特許業務法人光陽国際特許事務所
 (74) 代理人 100090033
 弁理士 荒船 博司
 (74) 代理人 100093045
 弁理士 荒船 良男
 (72) 発明者 下田 悟
 東京都八王子市石川町 2 9 5 1 番地 5 カ
 シオ計算機株式会社 八王子技術センター
 内

審査官 素川 慎司

最終頁に続く

(54) 【発明の名称】 ELパネル及びELパネルの製造方法

(57) 【特許請求の範囲】

【請求項 1】

基板上に設けられた第一絶縁膜と、

前記第一絶縁膜に被覆された第1の導電膜により形成されたゲート電極及び前記第一絶縁膜を介して前記ゲート電極に相対して設けられている半導体膜を有する画素トランジスタと、

前記第一絶縁膜上に設けられた第一電極と、

前記第一電極と対向する第二電極と、

前記第一電極と前記第二電極との間に設けられた有機発光層と、

前記ゲート電極と同一の面の、前記ゲート電極と前記第一電極とが対向する該ゲート電極の一方の側と、前記ゲート電極の他方の側の、前記ゲート電極と離間して前記半導体膜と重ならない位置に、前記第1の導電膜により形成された一对の導光ストッパと、

を備え、

前記第一絶縁膜は、前記一对の導光ストッパの位置で、前記ゲート電極に対応する部分と該ゲート電極に対応しない部分とに分断され、

前記画素トランジスタは第2の導電膜により形成されたソース電極及びドレイン電極を有し、前記ソース電極と前記ドレイン電極の一方をなす前記第2の導電膜は前記第一電極に接続されるとともに前記第一絶縁膜が分断された領域で前記一对の導光ストッパの一方に接続され、前記ソース電極と前記ドレイン電極の他方をなす前記第2の導電膜は前記第一絶縁膜が分断された領域で前記一对の導光ストッパの他方に接続されていることを特徴

10

20

とする E L パネル。

【請求項 2】

前記画素トランジスタの前記電極を覆う遮光性の隔壁が、前記画素トランジスタと前記第二電極との間に設けられていることを特徴とする請求項 1 に記載の E L パネル。

【請求項 3】

基板上に設けられた第一絶縁膜と、前記第一絶縁膜に被覆されたゲート電極と前記第一絶縁膜を介して前記ゲート電極に相対して設けられている半導体膜とソース電極及びドレイン電極を有する画素トランジスタと、前記第一絶縁膜上に設けられ、前記画素トランジスタの前記第 1 電極に接続された第一電極と、前記第一電極と対向する第二電極と、前記第一電極と前記第二電極との間に設けられた有機発光層と、を備える E L パネルの製造方法であって、

10

前記基板上に、前記ゲート電極を第 1 の導電膜により形成するとともに、前記ゲート電極と同一の面の、前記ゲート電極と前記第一電極とが対向する該ゲート電極の一方の側と、前記ゲート電極の他方の側の、前記ゲート電極と離間して前記半導体膜と重ならない位置に、前記第 1 の導電膜により一对の導光ストッパを形成して、前記第一絶縁膜を、前記一对の導光ストッパの位置で、前記ゲート電極に対応する部分と該ゲート電極に対応しない部分とに分断し、

前記画素トランジスタの前記ソース電極と前記ドレイン電極とを第 2 の導電膜により形成し、前記ソース電極と前記ドレイン電極の一方をなす前記第 2 の導電膜を前記第一電極に接続するとともに前記第一絶縁膜が分断された領域で前記一对の導光ストッパの一方に接続し、前記ソース電極と前記ドレイン電極の他方をなす前記第 2 の導電膜を前記第一絶縁膜が分断された領域で前記一对の導光ストッパの他方に接続することを特徴とする E L パネルの製造方法。

20

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、E L パネル及び E L パネルの製造方法に関する。

【背景技術】

【0002】

有機エレクトロルミネッセンス素子（有機 E L（Electro Luminescence）素子）は、アノードとカソードとの間に有機化合物層が介在した積層構造を為しており、アノードとカソードの間に順バイアス電圧が印加されると、有機化合物層内で電子と正孔が再結合して有機化合物層が発光する。それぞれ赤、緑、青に発光する複数の有機 E L 素子をサブピクセルとして基板上にマトリクス状に配列し、画像表示を行う E L パネルが実現化されている。

30

【0003】

アクティブ駆動の場合、画素トランジスタを基板上に形成した後、画素トランジスタを覆う保護絶縁膜を形成し、保護絶縁膜の上に画素電極を形成した後に画素電極上に有機化合物層を形成する構造が知られている（例えば、特許文献 1 参照）。

【特許文献 1】特開 2007-234391 号公報

40

【発明の開示】

【発明が解決しようとする課題】

【0004】

ところで、図 17 に示すように、基板 10 上のゲート絶縁膜 11 に対して形成された画素トランジスタ 6 と透明画素電極 8 a とを覆う保護絶縁膜 12 を成膜して、その保護絶縁膜 12 に透明画素電極 8 a を露出させる開口を形成した後に、透明画素電極 8 a 上に有機化合物層（8 b、8 c）と対向電極 8 d とを積層してなる構造の有機 E L 素子 8 を備える E L パネルが知られている。

【0005】

しかし、ゲート絶縁膜 11 や保護絶縁膜 12 は光を透過させるため、この構造では、図

50

17に示すように、有機化合物層から放出されてゲート絶縁膜11や保護絶縁膜12などで導光された光や、基板10などで反射された光が画素トランジスタ6に到達することが考えられる。このような場合、図3に示す画素トランジスタ5および6にトランジスタ特性の光劣化や、非選択時における選択トランジスタ5の光リークにより補助容量7に書き込まれた書込み電圧の低下を引き起こすなどの不都合が生じてしまうことがある。

【0006】

本発明の課題は、有機EL素子から放射される光により画素トランジスタが劣化することや光リークによる書込み電圧の低下を防止することである。

【課題を解決するための手段】

【0007】

以上の課題を解決するため、請求項1に記載の発明は、ELパネルであって、
基板上に設けられた第一絶縁膜と、

前記第一絶縁膜に被覆された第1の導電膜により形成されたゲート電極及び前記第一絶縁膜を介して前記ゲート電極に相対して設けられている半導体膜を有する画素トランジスタと、

前記第一絶縁膜上に設けられた第一電極と、

前記第一電極と対向する第二電極と、

前記第一電極と前記第二電極との間に設けられた有機発光層と、

前記ゲート電極と同一の面の、前記ゲート電極と前記第一電極とが対向する該ゲート電極の一方の側と、前記ゲート電極の他方の側の、前記ゲート電極と離間して前記半導体膜と重ならない位置に、前記第1の導電膜により形成された一对の導光ストッパと、

を備え、

前記第一絶縁膜は、前記一对の導光ストッパの位置で、前記ゲート電極に対応する部分と該ゲート電極に対応しない部分とに分断され、

前記画素トランジスタは第2の導電膜により形成されたソース電極及びドレイン電極を有し、前記ソース電極と前記ドレイン電極の一方をなす前記第2の導電膜は前記第一電極に接続されるとともに前記第一絶縁膜が分断された領域で前記一对の導光ストッパの一方に接続され、前記ソース電極と前記ドレイン電極の他方をなす前記第2の導電膜は前記第一絶縁膜が分断された領域で前記一对の導光ストッパの他方に接続されていることを特徴とする。

【0010】

前記画素トランジスタの前記電極を覆う遮光性の隔壁が、前記画素トランジスタと前記第二電極との間に設けられていてもよい。

【0011】

そして、基板上に設けられた第一絶縁膜と、前記第一絶縁膜に被覆されたゲート電極と前記第一絶縁膜を介して前記ゲート電極に相対して設けられている半導体膜とソース電極及びドレイン電極を有する画素トランジスタと、前記第一絶縁膜上に設けられ、前記画素トランジスタの前記第1電極に接続された第一電極と、前記第一電極と対向する第二電極と、前記第一電極と前記第二電極との間に設けられた有機発光層と、を備えるELパネルの製造方法であって、

前記基板上に、前記ゲート電極を第1の導電膜により形成するとともに、前記ゲート電極と同一の面の、前記ゲート電極と前記第一電極とが対向する該ゲート電極の一方の側と、前記ゲート電極の他方の側の、前記ゲート電極と離間して前記半導体膜と重ならない位置に、前記第1の導電膜により一对の導光ストッパを形成して、前記第一絶縁膜を、前記一对の導光ストッパの位置で、前記ゲート電極に対応する部分と該ゲート電極に対応しない部分とに分断し、

前記画素トランジスタの前記ソース電極と前記ドレイン電極とを第2の導電膜により形成し、前記ソース電極と前記ドレイン電極の一方をなす前記第2の導電膜を前記第一電極に接続するとともに前記第一絶縁膜が分断された領域で前記一对の導光ストッパの一方に接続し、前記ソース電極と前記ドレイン電極の他方をなす前記第2の導電膜を前記第一絶

10

20

30

40

50

縁膜が分断された領域で前記一対の導光ストッパの他方に接続することを特徴とする。

【発明の効果】

【0013】

本発明によれば、有機EL素子から放射される光により画素トランジスタが劣化することや光リークによる書込み電圧の低下を防止することができる。

【発明を実施するための最良の形態】

【0014】

以下に、本発明を実施するための好ましい形態について図面を用いて説明する。但し、以下に述べる実施形態には、本発明を実施するために技術的に好ましい種々の限定が付されているが、発明の範囲を以下の実施形態及び図示例に限定するものではない。

10

【0015】

図1は、ELパネル1における複数の画素Pの配置構成を示す平面図であり、図2は、ELパネル1の概略構成を示す平面図である。

【0016】

図1、図2に示すように、ELパネル1には、R（赤）、G（緑）、B（青）をそれぞれ発光する複数の画素Pが所定のパターンでマトリクス状に配置されている。

このELパネル1には、複数の走査線2が行方向に沿って互いに略平行となるよう配列され、複数の信号線3が平面視して走査線2と略直交する列方向に沿って互いに略平行となるよう配列されている。また、隣り合う走査線2の間において電圧供給線4が走査線2に沿って設けられている。そして、これら各走査線2と隣接する二本の信号線3と各電圧供給線4とによって囲われる範囲が、画素Pに相当する。

20

また、ELパネル1には、走査線2、信号線3、電圧供給線4の上方に覆うように、格子状の隔壁であるバンク13が設けられている。このバンク13によって囲われてなる略長形状の複数の開口部13aが画素Pごとに形成されており、この開口部13a内に所定の発光層（後述する発光層8c）が設けられて、画素Pの発光領域となる。

【0017】

図3は、アクティブマトリクス駆動方式で動作するELパネル1の1画素に相当する回路を示した回路図である。

【0018】

図3に示すように、ELパネル1には、走査線2と、走査線2と交差する信号線3と、走査線2に沿う電圧供給線4とが設けられており、このELパネル1の1画素につき、画素トランジスタであるスイッチトランジスタ5と、画素トランジスタである駆動トランジスタ6と、キャパシタ7と、有機EL素子8とが設けられている。

30

【0019】

各画素Pにおいては、スイッチトランジスタ5のゲートが走査線2に接続され、スイッチトランジスタ5のドレインとソースのうちの一方が信号線3に接続され、スイッチトランジスタ5のドレインとソースのうちの他方がキャパシタ7の一方の電極及び駆動トランジスタ6のゲートに接続されている。駆動トランジスタ6のソースとドレインのうちの一方が電圧供給線4に接続され、駆動トランジスタ6のソースとドレインのうちの他方がキャパシタ7の他方の電極及び有機EL素子8のアノードに接続されている。なお、全ての画素Pの有機EL素子8はカソードを共通電極とし、カソードが一定電圧Vcomに保たれている（例えば、接地されている）。

40

【0020】

また、このELパネル1の周囲において走査線2が走査側ドライバに接続され、電圧供給線4が一定電圧源又はドライバに接続され、信号線3がデータ側ドライバに接続され、これらドライバによってELパネル1がアクティブマトリクス駆動方式で駆動される。電圧供給線4には、一定電圧源又はドライバによって所定の電力が供給される。

【0021】

次に、ELパネル1と、その画素Pの回路構造について、図4、図5を用いて説明する。ここで、図4は、ELパネル100の1画素に相当する平面図であり、図5は、図4の

50

V-V線に沿った面の矢視断面図である。なお、図4においては、電極及び配線を主に示す。

【0022】

図4に示すように、スイッチトランジスタ5及び駆動トランジスタ6は、信号線3に沿うように配列され、スイッチトランジスタ5の近傍にキャパシタ7が配置され、駆動トランジスタ6の近傍に有機EL素子8が配置されている。また、走査線2と電圧供給線4の間に、スイッチトランジスタ5、駆動トランジスタ6、キャパシタ7及び有機EL素子8が配置されている。

【0023】

図4、図5に示すように、光透過性を有し絶縁性のガラス基板などである基板10上にゲート絶縁膜11が成膜されている。

信号線3はゲート絶縁膜11と基板10との間に形成されている。なお、図示はしないが、走査線2及び電圧供給線4はゲート絶縁膜11と層間絶縁膜12との間に形成されている。

駆動トランジスタ6及びスイッチトランジスタ5は、逆スタガ構造の薄膜トランジスタであり、ゲート絶縁膜11に対して形成されている。

【0024】

駆動トランジスタ6は、ゲート電極6a、半導体膜6b、チャネル保護膜6d、不純物半導体膜6f、6g、ドレイン電極6h、ソース電極6i等を有するものである。

【0025】

ゲート電極6aは、基板10とゲート絶縁膜11の間に形成されている。このゲート電極6aは、例えば、Cr膜、Al膜、Cr/Al積層膜、AlTi合金膜又はAlTiNd合金膜からなる。また、ゲート電極6aの上に絶縁性のゲート絶縁膜11が成膜されており、そのゲート絶縁膜11によってゲート電極6aが被覆されている。なお、このゲート電極6aは、基板10上に設けられた一对の導光ストッパSに挟まれるようにその基板10上に設けられている。

ゲート絶縁膜11は、例えば、シリコン窒化物又はシリコン酸化物からなる。このゲート絶縁膜11上であってゲート電極6aに対応する位置に真性な半導体膜6bが形成されており、半導体膜6bがゲート絶縁膜11を挟んでゲート電極6aと相対している。

半導体膜6bは、例えば、アモルファスシリコンからなり、この半導体膜6bがチャネルとなる。また、半導体膜6bの中央部上には、絶縁性のチャネル保護膜6dが形成されている。このチャネル保護膜6dは、例えば、シリコン窒化物又はシリコン酸化物からなる。

また、半導体膜6bの一端部の上には、不純物半導体膜6fが一部チャネル保護膜6dに重なるようにして形成されており、半導体膜6bの他端部の上には、不純物半導体膜6gが一部チャネル保護膜6dに重なるようにして形成されている。そして、不純物半導体膜6f、6gは半導体膜6bの両端側に互いに離間して形成されている。なお、不純物半導体膜6f、6gはp型半導体であってもよいし、n型半導体であってもよい。

不純物半導体膜6fの上には、ドレイン電極6hが形成されている。不純物半導体膜6gの上には、ソース電極6iが形成されている。電極6h、6iは、例えば、Cr膜、Al膜、Cr/Al積層膜、AlTi合金膜又はAlTiNd合金膜からなる。

チャネル保護膜6d、ドレイン電極6h及びソース電極6iの上には、絶縁性の層間絶縁膜12が成膜され、チャネル保護膜6d、ドレイン電極6h及びソース電極6iを含む駆動トランジスタ6が、その層間絶縁膜12によって被覆されている。

【0026】

同様にスイッチトランジスタ5は、ゲート電極5a、半導体膜5b、チャネル保護膜5d、不純物半導体膜5f、5g、ドレイン電極5h、ソース電極5i等を有するものである。

なお、スイッチトランジスタ5の構成は、駆動トランジスタ6と同様であるので、詳述しない。

10

20

30

40

50

【0027】

キャパシタ7は、図4に示すように、基板10とゲート絶縁膜11との間に第一容量電極7aが形成され、ゲート絶縁膜11と層間絶縁膜12との間に第二容量電極7bが形成され、第一容量電極7aと第二容量電極7bがゲート絶縁膜11を挟んで相対している。

【0028】

なお、信号線3、キャパシタ7の第一容量電極7a、スイッチトランジスタ5のゲート電極5a及び駆動トランジスタ6のゲート電極6a、導光ストッパSは、基板10に一面に成膜された導電膜をフォトリソグラフィ法及びエッチング法等によって形状加工することで形成されたものである。

また、走査線2、電圧供給線4、キャパシタ7の第二容量電極7b、スイッチトランジスタ5の電極5h、5i及び駆動トランジスタ6の電極6h、6iは、ゲート絶縁膜11に一面に成膜された導電膜をフォトリソグラフィ法及びエッチング法等によって形状加工することで形成されたものである。

【0029】

第一絶縁膜としてのゲート絶縁膜11と、第二絶縁膜としての層間絶縁膜12は、例えば、それぞれシリコン窒化物又はシリコン酸化物からなる。

このゲート絶縁膜11にはコンタクトホール11a~11cが形成されており、コンタクトホール11a~11c内にコンタクトプラグ20a~20cがそれぞれ埋め込まれている。コンタクトプラグ20aによってスイッチトランジスタ5のゲート5aと走査線2が電氣的に導通し、コンタクトプラグ20bによってスイッチトランジスタ5の電極5hと信号線3が電氣的に導通し、コンタクトプラグ20cによってスイッチトランジスタ5の電極5iとキャパシタ7の電極7aが電氣的に導通するとともにスイッチトランジスタ5の電極5iと駆動トランジスタ6のゲート6aが電氣的に導通する。

なお、駆動トランジスタ6のゲート電極6aがキャパシタ7の第一容量電極7aに一体に連なっており、駆動トランジスタ6のドレイン電極6hが電圧供給線4に一体に連なっており、駆動トランジスタ6のソース電極6iがキャパシタ7の第二容量電極7bに一体に連なっている。

【0030】

有機EL素子8は、図4、図5に示すように、アノードとなる第一電極（以下、画素電極という）8aと、画素電極8aの上に形成された有機化合物膜である正孔注入層8bと、正孔注入層8bの上に形成された有機化合物膜である発光層8cと、発光層8cの上に形成された第二電極としての共通電極8dとを備えている。

【0031】

画素電極8aは、ゲート絶縁膜11を介して基板10上に設けられており、画素Pごとに独立して形成されている。この画素電極8aは透明電極であって、例えば、錫ドープ酸化インジウム（ITO）、亜鉛ドープ酸化インジウム、酸化インジウム（ In_2O_3 ）、酸化スズ（ SnO_2 ）、酸化亜鉛（ZnO）又はカドミウム-錫酸化物（CTO）からなる。なお、画素電極8aは一部、駆動トランジスタ6のソース電極6iに重なり、画素電極8aとソース電極6iが接触している。

【0032】

正孔注入層8bは、例えば、導電性高分子であるPEDOT（poly(ethylenedioxy)thiophene；ポリエチレンジオキシチオフェン）及びドーパントであるPSS（polystyrene sulfonate；ポリスチレンスルホン酸）からなる層であって、画素電極8aから発光層8cに向けて正孔を注入することで、発光層8cの発光に寄与する。

発光層8cは、例えば、ポリフルオレン系発光材料やポリフェニレンビニレン系発光材料からなり、共通電極8dから供給される電子と、正孔注入層8bから注入される正孔との再結合に伴い発光する層である。

この正孔注入層8bと発光層8cとで有機発光層を構成している。

【0033】

共通電極8dは、画素電極8aよりも仕事関数の低い材料で形成されており、例えば、

10

20

30

40

50

インジウム、マグネシウム、カルシウム、リチウム、バリウム、希土類金属の少なくとも一種を含む単体又は合金からなる単層膜または複層膜が形成され、さらにその上にアルミニウム等の良両導電性を示す金属が形成されている。

この共通電極 8 d は全ての画素 P に共通した電極であり、発光層 8 c などの有機化合物膜とともに後述するバンク 1 3 を被覆している。

【0034】

そして、図 5 に示すように、駆動トランジスタ 6 やスイッチトランジスタ 5 などを覆うゲート絶縁膜 1 1 と層間絶縁膜 1 2 は、駆動トランジスタ 6 やスイッチトランジスタ 5 などの画素トランジスタ部分に独立して設けられている。

具体的には、ゲート絶縁膜 1 1 は、導光ストッパ S によって分断されており、基板 1 0 上のゲート電極 6 a 部分に対応するゲート絶縁膜 1 1 と、ゲート電極 6 a 部分に対応しないゲート絶縁膜 1 1 とに分割されている。

そして、そのゲート電極 6 a に対応するゲート絶縁膜 1 1 部分に対して駆動トランジスタ 6 が設けられており、そのゲート絶縁膜 1 1 部分上の駆動トランジスタ 6 を被覆するように層間絶縁膜 1 2 が設けられている。更に、層間絶縁膜 1 2 とともに駆動トランジスタ 6 を覆うようにバンク 1 3 が設けられている。このバンク 1 3 には開口部 1 3 a が形成されており、バンク 1 3 は平面視略格子形状を呈するようになっている。

また、ゲート電極 6 a に対応しないゲート絶縁膜 1 1 部分の上には画素電極 8 a が設けられており、格子状のバンク 1 3 における開口部 1 3 a から画素電極 8 a が露出している。つまり、このバンク 1 3 によって画素電極 8 a の上の所定領域が画素 P ごとに仕切られており、複数の画素電極 8 a がバンク 1 3 により画素 P ごとに隔離されている。

この開口部 1 3 a 内において、有機発光層としての正孔注入層 8 b 及び発光層 8 c が、画素電極 8 a 上に積層されている。

【0035】

バンク 1 3 は、正孔注入層 8 b や発光層 8 c を湿式法により形成するに際して、正孔注入層 8 b や発光層 8 c を構成する有機材料が溶媒に溶解または分散された液状体が隣接する画素 P に滲み出ないようにする隔壁として機能する。

例えば、図 4、図 5 に示すように、層間絶縁膜 1 2 の上に設けられたバンク 1 3 には、バンク 1 3 における画素電極 8 a に対応する位置に開口部 1 3 a が形成されている。

そして、開口部 1 3 a 内に、正孔注入層 8 b を構成する有機材料が含有される液状体を塗布し、その液状体を乾燥させ成膜させた有機化合物膜が、有機発光層における正孔注入層 8 b となる。さらに、開口部 1 3 a 内の正孔注入層 8 b 上に、発光層 8 c を構成する有機材料が含有される液状体を塗布し、その液状体を乾燥させ成膜させた有機化合物膜が、有機発光層における発光層 8 c となる。

特に、このバンク 1 3 は、遮光性を有するように黒色に着色されるなどしており、有機発光層（発光層 8 c）が発光した光を導光してしまわないようになっている。つまり、有機発光層（発光層 8 c）が発光した光を、バンク 1 3 で覆った画素トランジスタ（駆動トランジスタ 6、スイッチトランジスタ 5）に到達させないようにしている。

なお、この発光層 8 c とバンク 1 3 を被覆するように共通電極 8 d が設けられている。

【0036】

そして、この EL パネル 1 においては、画素電極 8 a、基板 1 0 及びゲート絶縁膜 1 1 が透明であり、発光層 8 c から発した光が画素電極 8 a、ゲート絶縁膜 1 1 及び基板 1 0 を透過して出射する。そのため、基板 1 0 の裏面（下面）が表示面となる。

なお、基板 1 0 側ではなく、反対側が表示面となってもよい。この場合、共通電極 8 d を透明電極とし、発光層 8 c から発した光が共通電極 8 d を透過して出射する。

【0037】

この EL パネル 1 は、次のように駆動されて発光する。

全ての電圧供給線 4 に所定レベルの電圧が印加された状態で、走査側ドライバによって走査線 2 に順次電圧が印加されることで、これら走査線 2 が順次選択される。

各走査線 2 が選択されている時に、データ側ドライバによって階調に応じたレベルの電

10

20

30

40

50

圧が全ての信号線 3 に印加されると、その選択されている走査線 2 に対応するスイッチトランジスタ 5 がオンになっていることから、その階調に応じたレベルの電圧が駆動トランジスタ 6 のゲート電極 6 a に印加される。

この駆動トランジスタ 6 のゲート電極 6 a に印加された電圧レベルに応じて、駆動トランジスタ 6 におけるソース・ドレイン電流のレベルが定まり、その電圧レベルに応じたレベルのソース・ドレイン電流が電圧供給線 4 から駆動トランジスタ 6 に流れ、有機 EL 素子 8 がその電流レベルに応じた明るさで発光する。

その後、その走査線 2 の選択が解除されると、スイッチトランジスタ 5 がオフとなるので、駆動トランジスタ 6 のゲート電極 6 a の電荷が閉じ込められる。なお、その閉じ込められた電荷はキャパシタ 7 に蓄えられることとなる。

そして、キャパシタ 7 が、駆動トランジスタ 6 のゲート電極 6 a の電圧を保つことを補助することで、駆動トランジスタ 6 のゲート電極 6 a の電圧が先の選択時と同レベルに保たれ、発光が継続するようになっている。

【0038】

次に、EL パネル 1 の製造方法について、図 4 に示す平面図や、図 5 ～図 15 に示す断面図を用いて説明する。

なお、図 6 から図 15 および図 5 は、本実施形態に係る EL パネル 1 の製造過程の一例を示す工程断面図である。この工程断面図は、図 4 に示した V-V 線に沿った断面部分を示す説明図であり、これらの図を参照して製造方法の概略を説明する。

また、ここでは、図 4 の V-V 線に沿った断面部分によって駆動トランジスタ 6 の製造過程を例示し、同様の製造過程を経るスイッチトランジスタ 5 に関する図示は省略する。

【0039】

まず、気相成長法（スパッタリング法、CVD 法、PVD 法、蒸着法等）によって基板 10 の表面に、例えば、アルミニウムなどの導電膜を成膜し、フォトリソグラフィ法・エッチング法等によってその導電膜をパターンニングする。これにより図 6 などに示すように、基板 10 上に信号線 3、駆動トランジスタ 6 のゲート電極 6 a、導光ストッパ S や、スイッチトランジスタ 5 のゲート電極 5 a（図 4 参照）、キャパシタ 7 の第一容量電極 7 a（図 4 参照）を形成する。

【0040】

次いで、信号線 3、駆動トランジスタ 6 のゲート電極 6 a、導光ストッパ S 等を含む基板 10 の全域を被覆するように CVD 法等によって、例えば、図 7 などに示すように、シリコン窒化物などからなりゲート絶縁膜 11 となる絶縁体層、アモルファスシリコン等からなり半導体膜 6 b、5 b となる半導体層、シリコン窒化物などからなりチャンネル保護膜 6 d、5 d となる絶縁体層を順次積層する。

【0041】

次いで、最上層の絶縁体層をフォトリソグラフィ法・エッチング法等によってパターンニングし、図 8 などに示すように、チャンネル保護膜 6 d、5 d を形成する。

【0042】

次いで、チャンネル保護膜 6 d、5 d を含む半導体層上である基板 10 の全域を被覆するように CVD 法等によって、不純物をドーピングしたシリコン層を形成した後、例えば、その不純物シリコン層と半導体層を連続的にドライエッチングすることで、図 9 などに示すように、半導体膜 6 b、5 b や、不純物半導体膜 6 f、6 g、5 f、5 g を形成する。

【0043】

次いで、ゲート絶縁膜 11 となる絶縁体層上にスパッタリング法等によって、例えば、ITO などの透明電極材料からなる透明導電膜を成膜し、フォトリソグラフィ法・エッチング法等によってその透明導電膜をパターンニングする。これにより図 10 などに示すように、ゲート電極 6 a に対応しないゲート絶縁膜 11 部分となる絶縁体層上に有機 EL 素子 8 の画素電極 8 a を形成する。

【0044】

次いで、絶縁体層における導光ストッパ S 上をエッチングし、その導光ストッパ S を露

10

20

30

40

50

出させる開口11aを形成することで、図11などに示すように、基板10上のゲート電極6a、5a部分に対応するゲート絶縁膜11部分と、ゲート電極6a、5a部分に対応しないゲート絶縁膜11部分とに分割されているゲート絶縁膜11を形成する。

【0045】

次いで、不純物半導体膜6f、6g、5f、5gを含む基板10の全域を被覆するように、気相成長法等によって、例えば、アルミニウムなどの導電膜を成膜し、その導電膜上にパターニングされたマスクを用いてエッチングして、図12などに示すように、駆動トランジスタ6の電極6h、6i、スイッチトランジスタ5の電極5h、5i（図4参照）を形成する。

なお、駆動トランジスタ6の電極6h、6iなどとともに、走査線2や電圧供給線4、キャパシタ7の第二容量電極7bが形成されている（図4参照）。 10

【0046】

次いで、駆動トランジスタ6やスイッチトランジスタ5などを含む基板10の全域を被覆するようにCVD法等によって、シリコン窒化物などからなる絶縁体層を形成し、その絶縁体層をフォトリソグラフィ法・エッチング法等によってパターニングして、図13などに示すように、画素トランジスタである駆動トランジスタ6やスイッチトランジスタ5を被覆する層間絶縁膜12を形成する。

なお、層間絶縁膜12は、ゲート電極6a、5a部分に対応するゲート絶縁膜11の上方に位置する駆動トランジスタ6やスイッチトランジスタ5を覆うようになっている。

【0047】

次いで、層間絶縁膜12を含む基板10の全域を被覆するように、例えば、ポリイミド系やアクリル系の樹脂材料層を成膜し、フォトリソグラフィ法・エッチング法等によってその樹脂材料層をパターニングする。これにより図14などに示すように、画素電極8aが露出する開口部13aを有するバンク13を形成する。 20

そして、このバンク13が形成された基板10を純水で洗浄した後、O₂プラズマ処理またはUVオゾン処理を施すことで、画素電極8aの表面を親水化し、後述するノズルプリント方式により塗布する液状体が画素電極8aに馴染みやすくする。なお、バンク13の表面は撥水化処理を施すことが好ましい。

【0048】

次いで、バンク13の開口部13a内に、正孔注入層8bを構成する有機材料（例えば、PEDOT/PSS）が含有される液状体をノズルプリント方式で塗布し、その液状体を乾燥させ成膜させることで、図15などに示すように、有機発光層における正孔注入層8bを形成する。 30

更に、開口部13a内の正孔注入層8b上に、発光層8cを構成する有機材料（例えば、ポリフルオレン系発光材料）が含有される液状体をノズルプリント方式で塗布し、その液状体を乾燥させ成膜させることで、図15などに示すように、有機発光層における発光層8cを形成する。

【0049】

そして、有機発光層である発光層8c上を覆い、基板10の全域を被覆するようにスパッタリング法等によって、例えば、インジウムなどの導電膜を形成することで、図5に示すように、光反射性を有する共通電極8dを形成する。 40

こうしてELパネル1が製造される。

【0050】

このように、ELパネル1におけるゲート絶縁膜11は、導光ストッパSによって分断されており、基板10上のゲート電極6a、5a部分に対応するゲート絶縁膜11と、ゲート電極6a、5a部分に対応しないゲート絶縁膜11とに分割されている。また、層間絶縁膜12は、基板10上のゲート電極6a、5a部分に対応するゲート絶縁膜11部分に対して設けられている。

そして、ELパネル1は、基板10上のゲート電極6a、5aに対応するように形成されているゲート絶縁膜11の領域に画素トランジスタである駆動トランジスタ6やスイッ 50

チトランジスタ5を備えており、また、基板10上にゲート電極6a、5aがない部分に形成されているゲート絶縁膜11の領域に有機EL素子8を備えている。

【0051】

つまり、このELパネル1において、駆動トランジスタ6やスイッチトランジスタ5が設けられる領域と、有機EL素子8が設けられる領域とがそれぞれ独立するように、ゲート絶縁膜11と層間絶縁膜12は、ゲート電極6a、5aと画素電極8aとの間に相当する部分で基板10の面に沿った方向に分断されているので、有機EL素子8の発光した光が、ゲート絶縁膜11や層間絶縁膜12に導光されて駆動トランジスタ6やスイッチトランジスタ5に到達することはない。

従って、有機EL素子8の発光した光が、駆動トランジスタ6やスイッチトランジスタ5に作用してしまうことを低減することができ、その有機EL素子8から放射される光により駆動トランジスタ6やスイッチトランジスタ5が劣化することを防止することができる。

【0052】

更に、ELパネル1におけるバンク13は、遮光性を有しているため、有機EL素子8の発光した光を導光してしまったり、分断されているゲート絶縁膜11と層間絶縁膜12の間を光学的に接続してしまうことでその間を導光可能にしてしまったりすることがないので、有機EL素子8の発光した光が、駆動トランジスタ6やスイッチトランジスタ5により到達しにくくなり、有機EL素子8が発光した光による駆動トランジスタ6やスイッチトランジスタ5の劣化をより低減することができる。

【0053】

なお、以上の実施の形態においては、基板10上のゲート電極6a、5aに対応するように形成されているゲート絶縁膜11部分の上方に層間絶縁膜12を設けた場合を例に説明したが、本発明はこれに限定されるものではなく、例えば、図16に示すように、基板10の面に沿った方向に分断され、分割された層間絶縁膜12を設けるようにしてもよい。

【0054】

また、以上の実施の形態においては、正孔注入層8bと発光層8cとの2層よりなる有機発光層を例に説明したが、本発明はこれに限定されるものではなく、例えば、発光層1層のみからなる有機発光層や、正孔注入層の他に電子注入層などを有する3層以上の有機発光層を備える有機EL素子であってもよい。

【0055】

また、その他、具体的な細部構造等についても適宜に変更可能であることは勿論である。

【図面の簡単な説明】

【0056】

【図1】 ELパネルの画素の配置構成を示す平面図である。

【図2】 ELパネルの概略構成を示す平面図である。

【図3】 ELパネルの1画素に相当する回路を示した回路図である。

【図4】 ELパネルの1画素を示した平面図である。

【図5】 図4のV-V線に沿った面の矢視断面図である。

【図6】 ELパネルの製造過程における第一工程を示す断面図である。

【図7】 ELパネルの製造過程における第二工程を示す断面図である。

【図8】 ELパネルの製造過程における第三工程を示す断面図である。

【図9】 ELパネルの製造過程における第四工程を示す断面図である。

【図10】 ELパネルの製造過程における第五工程を示す断面図である。

【図11】 ELパネルの製造過程における第六工程を示す断面図である。

【図12】 ELパネルの製造過程における第七工程を示す断面図である。

【図13】 ELパネルの製造過程における第八工程を示す断面図である。

【図14】 ELパネルの製造過程における第九工程を示す断面図である。

【図 1 5】 E L パネルの製造過程における第十工程を示す断面図である。

【図 1 6】 E L パネルの変形例を示す断面図である。

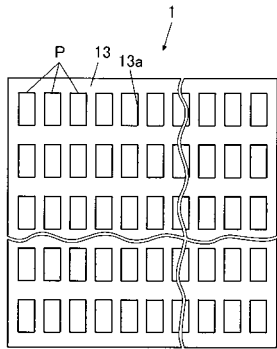
【図 1 7】 従来の E L パネルを示す断面図である。

【符号の説明】

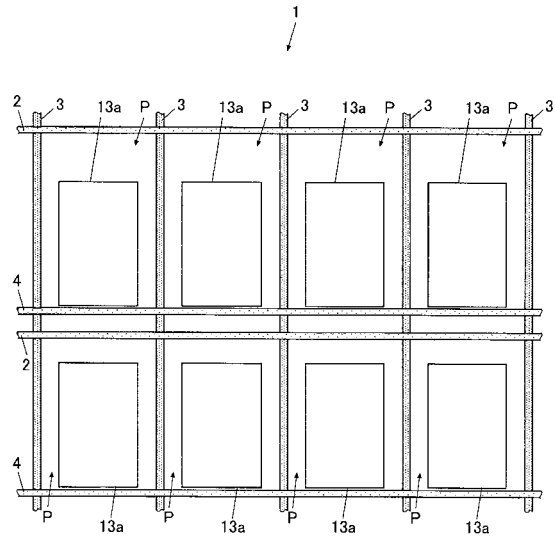
【 0 0 5 7 】

1	E L パネル	
5	スイッチトランジスタ（画素トランジスタ）	
5 a	ゲート電極	
6	駆動トランジスタ（画素トランジスタ）	
6 a	ゲート電極	10
7	キャパシタ	
7 a	第一容量電極	
7 b	第二容量電極	
8	有機 E L 素子	
8 a	画素電極（第一電極）	
8 b	正孔注入層（有機発光層）	
8 c	発光層（有機発光層）	
8 d	共通電極（第二電極）	
1 0	基板	
1 1	ゲート絶縁膜（第一絶縁膜）	20
1 1 a	開口	
1 2	層間絶縁膜（第二絶縁膜）	
1 3	バンク（隔壁）	
1 3 a	開口部	
P	画素	
S	導光ストッパ	

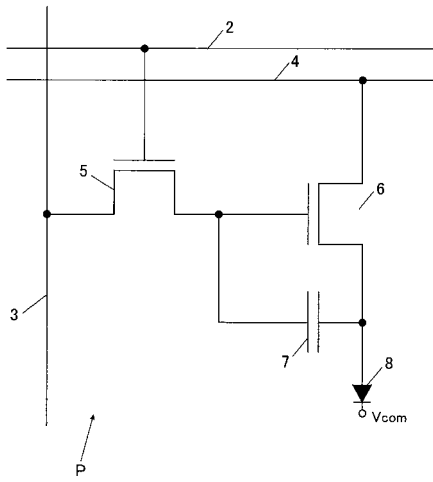
【図 1】



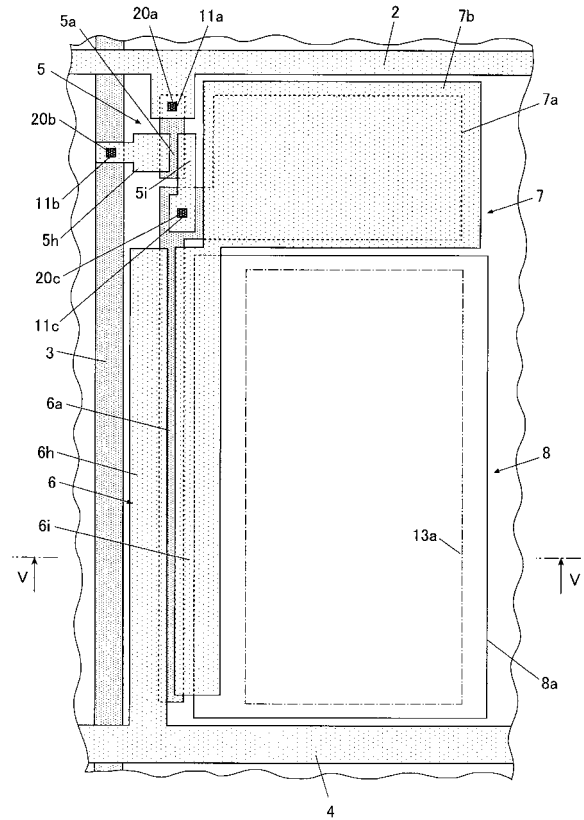
【図 2】



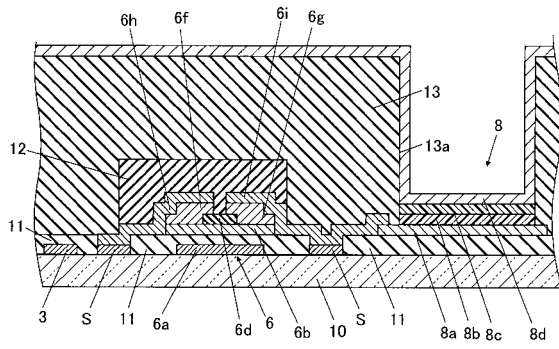
【図 3】



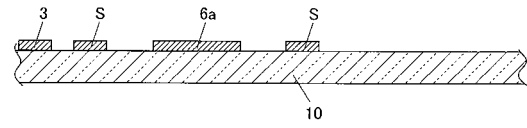
【図 4】



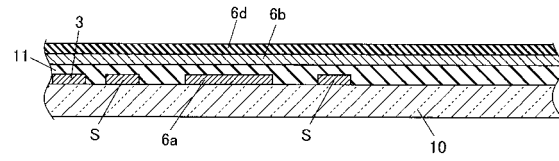
【図 5】



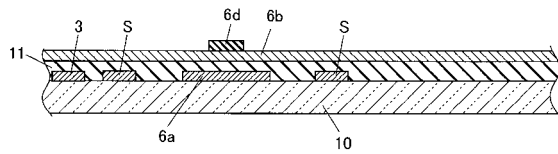
【図 6】



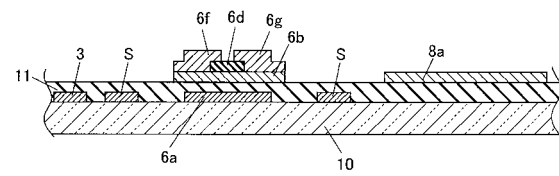
【図 7】



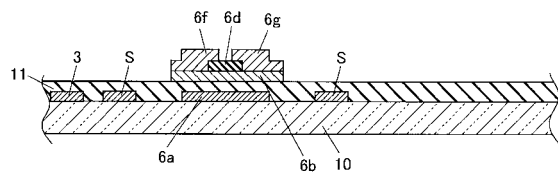
【図 8】



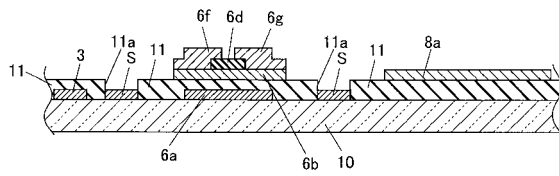
【図 10】



【図 9】



【図 11】



フロントページの続き

(51)Int.Cl. F I
H 0 5 B 33/10 (2006.01) H 0 5 B 33/10
H 0 5 B 33/22 (2006.01) H 0 5 B 33/22 Z

(56)参考文献 特開 2 0 0 5 - 2 1 5 6 4 9 (J P, A)
特開 2 0 0 5 - 1 0 7 2 9 4 (J P, A)
特開 2 0 0 4 - 0 7 0 2 8 9 (J P, A)
特開 2 0 0 2 - 1 3 2 1 8 6 (J P, A)

(58)調査した分野(Int.Cl., DB名)
H 0 5 B 3 3 / 1 2
G 0 9 F 9 / 0 0
G 0 9 F 9 / 3 0
H 0 1 L 2 7 / 3 2
H 0 1 L 5 1 / 5 0
H 0 5 B 3 3 / 1 0
H 0 5 B 3 3 / 2 2

专利名称(译)	EL面板和制造EL面板的方法		
公开(公告)号	JP5286873B2	公开(公告)日	2013-09-11
申请号	JP2008083152	申请日	2008-03-27
[标]申请(专利权)人(译)	卡西欧计算机株式会社		
申请(专利权)人(译)	卡西欧计算机有限公司		
当前申请(专利权)人(译)	卡西欧计算机有限公司		
[标]发明人	下田 悟		
发明人	下田 悟		
IPC分类号	H05B33/12 G09F9/30 H01L27/32 G09F9/00 H01L51/50 H05B33/10 H05B33/22		
FI分类号	H05B33/12.B G09F9/30.338 G09F9/30.365.Z G09F9/00.338 H05B33/14.A H05B33/10 H05B33/22.Z G09F9/30.365 H01L27/32		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC21 3K107/DD89 3K107/DD90 3K107/EE33 5C094/AA04 5C094/AA21 5C094/AA37 5C094/BA03 5C094/BA27 5C094/DA13 5C094/DA15 5C094/DB04 5C094/EA04 5C094/EA07 5C094/ED15 5C094/GB10 5G435/AA14 5G435/AA16 5G435/BB05 5G435/CC09 5G435/FF13 5G435/KK05		
其他公开文献	JP2009238580A5 JP2009238580A		
外部链接	Espacenet		

摘要(译)

要解决的问题：为了防止有机EL元件发出的光导致像素晶体管的劣化。
 ŽSOLUTION：在EL面板1的基板10上，通过在对应于栅电极6a和5a之间的部分的部分中沿着基板10的表面的方向划分栅极绝缘膜11和层间绝缘膜12，并且像素电极8a使得设置有驱动晶体管6和开关晶体管5的区域和设置有有机EL元件8的区域分别独立，防止有机EL元件8发射的光到达驱动晶体管通过导通到栅极绝缘膜11和层间绝缘膜12，开关晶体管5和开关晶体管5通过从其有机EL元件8发射的光防止驱动晶体管6和开关晶体管5的劣化和漏光。 Ž

【图4】

