

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3918642号  
(P3918642)

(45) 発行日 平成19年5月23日 (2007. 5. 23)

(24) 登録日 平成19年2月23日 (2007. 2. 23)

(51) Int. Cl.	F I
<b>G09G 3/30 (2006.01)</b>	G09G 3/30 H
<b>G09G 3/20 (2006.01)</b>	G09G 3/20 612F
<b>H01L 51/50 (2006.01)</b>	G09G 3/20 623B
	G09G 3/20 624B
	G09G 3/20 641D
請求項の数 6 (全 23 頁) 最終頁に続く	

(21) 出願番号	特願2002-166912 (P2002-166912)	(73) 特許権者	000001443
(22) 出願日	平成14年6月7日 (2002. 6. 7)		カシオ計算機株式会社
(65) 公開番号	特開2004-12858 (P2004-12858A)		東京都渋谷区本町 1 丁目 6 番 2 号
(43) 公開日	平成16年1月15日 (2004. 1. 15)	(74) 代理人	100090033
審査請求日	平成16年10月1日 (2004. 10. 1)		弁理士 荒船 博司
		(74) 代理人	100093045
			弁理士 荒船 良男
		(72) 発明者	守重 盛雄
			東京都八王子市石川町 2 9 5 1 番地 5 カ
			シオ計算機株式会社 八王子研究所内
		(72) 発明者	白崎 友之
			東京都八王子市石川町 2 9 5 1 番地 5 カ
			シオ計算機株式会社 八王子研究所内
		最終頁に続く	

(54) 【発明の名称】 表示装置及びその駆動方法

(57) 【特許請求の範囲】

## 【請求項 1】

表示領域内の複数の走査線と複数の信号線との交差部にそれぞれ配置され、流れる駆動電流のレベルに従った輝度で発光する発光素子と、選択期間に前記信号線を介して流れる指定電流に応じた前記駆動電流を非選択期間に前記発光素子に供給する画素回路と、を各々有する複数の画素と、

前記信号線毎に設けられたカレントミラー回路と、各々の前記カレントミラー回路に階調信号が供給されるように各々の前記カレントミラー回路を選択するシフトレジスタと、前記カレントミラー回路と前記信号線との間に介在し、前記階調信号の電流レベルを所定の電流減少率で減少させた指定電流を、選択期間に所定のタイミングで前記信号線から流すトランジスタと、を備え、前記表示領域以外の領域に配置された電流制御ドライバと、を備えることを特徴とする表示装置。

## 【請求項 2】

前記画素回路は、アクティブ素子であることを特徴とする請求項 1 記載の表示装置。

## 【請求項 3】

前記カレントミラー回路はコンデンサを備えることを特徴とする請求項 1 又は 2 記載の表示装置。

## 【請求項 4】

前記発光素子は有機 EL 素子であることを特徴とする請求項 1 ~ 請求項 3 のいずれかに記載の表示装置。

10

20

## 【請求項 5】

複数の信号線と、

表示領域に配置され、非選択期間に駆動電流が流れることにより表示する複数の発光素子と、

前記表示領域に配置されるとともに前記複数の信号線の一端及び前記発光素子にそれぞれ接続され、選択期間に前記複数の信号線を介して流れる指定電流によって、前記指定電流と等価の電流値の前記駆動電流を前記非選択期間に前記発光素子に供給する複数の画素回路と、

前記表示領域以外の領域に配置されるとともに前記複数の信号線他端にそれぞれ接続され、階調信号の電流レベルを所定の電流減少率で減少させた前記指定電流を前記選択期間に前記複数の信号線に流す複数のカレントミラー回路を有する電流制御ドライバと、  
を備えることを特徴とする表示装置。

10

## 【請求項 6】

複数の信号線と、

表示領域に配置され、駆動電流が流れることにより表示する複数の発光素子と、

前記表示領域に配置されるとともに前記複数の信号線の一端及び前記発光素子にそれぞれ接続され、前記複数の信号線に流れる指定電流と等価の電流値の前記駆動電流を前記発光素子に供給する複数の画素回路と、

前記表示領域以外の領域に配置されるとともに前記複数の信号線他端にそれぞれ接続され、階調信号の電流レベルを所定の電流減少率で減少させた前記指定電流を流すカレントミラー回路と、

20

を備え、

選択期間に、前記階調信号をカレントミラー回路に出力して前記指定電流を、前記複数の信号線を介して前記複数の画素回路に流し、

非選択期間に、前記複数の画素回路が前記複数の発光素子に前記駆動電流を前記発光素子に供給することを特徴とする表示装置の駆動方法。

## 【発明の詳細な説明】

## 【0001】

## 【発明の属する技術分野】

本発明は、駆動電流のレベルによって輝度が制御される表示素子、例えば発光素子を画素ごとに備えた表示装置及びその駆動方法に関する。

30

## 【0002】

## 【従来の技術】

一般的に、表示装置には、単純マトリクスのようなパッシブドライブ駆動方式のものと、画素毎にスイッチングトランジスタを設けたアクティブマトリクス駆動方式のものがある。アクティブマトリクス駆動方式の液晶ディスプレイでは、図8に示すように、コンデンサとしても機能する液晶を有する液晶素子501と、スイッチング素子として機能するトランジスタ502とが、画素ごとに設けられている。アクティブマトリクス駆動方式では、選択期間中に走査ドライバによって走査線503にパルス信号が入力されて走査線503が選択されているときに、輝度を表すレベルの電圧がデータドライバによって信号線504に印加されると、トランジスタ502を介して液晶素子501に電圧が印加される。選択期間後の非選択期間においても、液晶素子501がコンデンサとして機能するため、次の選択期間まで許容範囲内の電圧レベルが保持される。以上のように、選択期間において液晶素子501の光透過率が新たにリフレッシュされて、光が液晶素子501を透過することで電圧レベルに従った輝度になり、液晶ディスプレイの階調表現が行われる。

40

## 【0003】

一方、自発光素子である有機EL素子を用いた有機ELディスプレイは、液晶ディスプレイのようにバックライトを必要とせず、薄型化に最適であるとともに、液晶ディスプレイのような視野角の制限もないため、次世代の表示装置として実用化が大きく期待されている。

50

## 【 0 0 0 4 】

高輝度、高コントラスト、高精細といった観点から、有機 E L ディスプレイも、液晶ディスプレイと同様にアクティブマトリクス駆動方式のものが特に望まれている。有機 E L ディスプレイでは、パッシブ駆動方式では選択期間に流れる電流を増大しなければならないのに対してアクティブマトリクス駆動方式では非選択期間でも発光させるように、輝度を表す電圧レベルを保持しておくための素子を画素ごとに設けているため、単位時間あたりに流れる電流レベル（電流値）は小さくてよい。しかし、有機 E L 素子は、電圧が印加されると有機 E L 素子自体に電流が流れてしまい、コンデンサとしては極めて小さい容量しかないために、図 8 のような画素の回路において液晶素子 5 0 1 の代わりに有機 E L 素子を設けただけでは、非選択期間に有機 E L 素子が発光しない。

10

## 【 0 0 0 5 】

そこで、例えば図 9 に示すように、アクティブマトリクス駆動方式の有機 E L ディスプレイでは、有機 E L 素子 6 0 1 と、スイッチング素子として機能するトランジスタ 6 0 2 と、輝度を表す電圧レベルを保持しておくとともに電圧レベルに従ったレベルの駆動電流を有機 E L 素子 6 0 1 に流すトランジスタ 6 0 5 とが、画素ごとに設けられている。このディスプレイでは、選択期間中に走査ドライバによって走査線 6 0 3 にパルス信号が入力されて走査線 6 0 3 が選択されているときに、輝度を表すレベルの電圧がデータドライバによって信号線 6 0 4 に印加されると、トランジスタ 6 0 5 のゲート電極にそのレベルの電圧が印加されて、トランジスタ 6 0 5 のゲート電極に輝度データが書き込まれることになる。これにより、トランジスタ 6 0 5 がオン状態になり、ゲート電極の電圧レベルに応じたレベルの駆動電流が電源からトランジスタ 6 0 5 を介して有機 E L 素子 6 0 1 に流れて、有機 E L 素子 6 0 1 が電流レベルに応じた輝度で発光する。選択期間後の非選択期間では、トランジスタ 6 0 2 がオフ状態になっても、トランジスタ 6 0 5 の容量等によりトランジスタ 6 0 5 のゲート電極の電圧レベルが保持され続け、有機 E L 素子 6 0 1 が電圧レベルに従った輝度で発光する。以上のように、選択期間においてトランジスタ 6 0 5 のゲート電圧がリフレッシュされることによって有機 E L 素子 6 0 1 の輝度がリフレッシュされて、有機 E L ディスプレイの階調表現が行われる。

20

## 【 0 0 0 6 】

ところで、一般的にトランジスタは、周囲の温度にチャネル抵抗が依存したり、長時間の使用によりチャネル抵抗が変化したりするために、ゲート閾値電圧が経時変化したり、ゲート閾値電圧がばらついたりする。従って、トランジスタ 6 0 5 のゲート電極に印加する電圧のレベルを変化させることによって有機 E L 素子 6 0 1 に流れる電流のレベルを変化させること、換言すれば、トランジスタ 6 0 5 のゲート電極に印加する電圧のレベルを変化させることによって有機 E L 素子 6 0 1 の輝度を変化させることを行っても、トランジスタ 6 0 5 のゲート電圧レベルで有機 E L 素子 6 0 1 に流れる電流レベルを一義的に指定するには困難である。

30

## 【 0 0 0 7 】

そこで、輝度をトランジスタに印加される電圧のレベルで制御するのではなく、電流のレベルで制御する手法が研究されている。つまり、信号線にゲート電圧のレベルを指定する電圧指定方式ではなく、有機 E L 素子に流れる電流のレベルを直接信号線に指定する電流指定方式を有機 E L ディスプレイのアクティブマトリクス駆動方式に適用するというものである。

40

## 【 0 0 0 8 】

電流指定方式のディスプレイでは、単位時間あたりに流れる電流レベル（電流値）を小さくしなければならないため、アクティブマトリクス駆動方式の有機 E L ディスプレイに適用した場合、例えば、図 1 0 のように、有機 E L 素子に流れる電流のレベルをドライバからの出力電流に対して小さくするためのトランジスタを設けた有機 E L ディスプレイが提案されている。図 1 0 の有機 E L ディスプレイでは、有機 E L 素子 7 0 1 と、スイッチング素子として機能するトランジスタ 7 0 2 及びトランジスタ 7 0 7 と、指定電流レベルをゲートの電圧レベルに変換する機能のトランジスタ 7 0 6 と、トランジスタ 7 0 6 のゲート

50

ト電圧レベルを保持する機能のコンデンサ 708 と、変換された電圧レベルに従ったレベルの駆動電流を有機 EL 素子 701 に流す機能のトランジスタ 705 とが、画素ごとに設けられている。

#### 【0009】

このディスプレイでは、第一走査ドライバによってリセットパルス信号が第一走査線 708 に入力されて、トランジスタ 707 がオン状態になり、トランジスタ 706 及びトランジスタ 705 のゲート電圧が一旦リセットされる。そして、リセットパルス信号の終了前に第二走査ドライバによって選択パルス信号が第二走査線 703 に入力されている時に、輝度を表すレベルの指定電流がデータドライバによって信号線 704 に流れると、トランジスタ 707 及びトランジスタ 706 にも指定電流が流れる。ここで、トランジスタ 706 によって指定電流のレベルがゲート電圧のレベルに変換されて、変換されたゲート電圧レベルがコンデンサ 708 によって保持されるとともに、変換されたゲート電圧レベルがトランジスタ 705 によって駆動電流のレベルに変換される。これにより、有機 EL 素子 701 に駆動電流が流れる。なお、トランジスタ 705 のゲート電極とトランジスタ 706 のゲート電極とが互いに接続されて、カレントミラー回路を構成し、トランジスタ 705 とトランジスタ 706 によって指定電流のレベルと駆動電流のレベルが比例し、指定電流のレベルより小さいレベルの駆動電流が流れるようになっている。

#### 【0010】

##### 【発明が解決しようとする課題】

ところが、図 10 の有機 EL ディスプレイでは、トランジスタ 705 とトランジスタ 706 とからなるカレントミラー回路を画素ごとに設けなければならない、高精細な画素を提供するには不利であり、画素において発光しない部分に対する発光する部分の比率が低くなる。所謂開口率の高いディスプレイを提供するには不利である。

#### 【0011】

そこで、本発明が解決しようとする課題は、適正なレベルの指定電流を流すようにするとともに、高精細な表示装置及び表示装置の駆動方法を提供することである。

#### 【0012】

##### 【課題を解決するための手段】

以上の課題を解決するために、請求項 1 記載の発明は、例えば図 1、図 2、図 3、図 6 に示すように、

表示領域内の複数の走査線（例えば、選択走査線  $X_i$ 、電源走査線  $Z_i$ ）と複数の信号線（例えば、信号線  $Y_j$ ）との交差部にそれぞれ配置され、流れる駆動電流のレベルに従った輝度で発光する発光素子（例えば、有機 EL 素子  $E_{i,j}$ ）と、選択期間に前記信号線を介して流れる指定電流に応じた前記駆動電流を非選択期間に前記発光素子に供給する画素回路（例えば、画素回路  $D_{i,j}$ ）と、を各々有する複数の画素（例えば、画素  $P_{i,j}$ ）と、

前記信号線毎に設けられたカレントミラー回路と、各々の前記カレントミラー回路に階調信号が供給されるように各々の前記カレントミラー回路を選択するシフトレジスタと、前記カレントミラー回路と前記信号線との間に介在し、前記階調信号の電流レベルを所定の電流減少率で減少させた指定電流を、選択期間に所定のタイミングで前記信号線から流すトランジスタと、を備え、前記表示領域以外の領域に配置された電流制御ドライバ（例えば、電流変換部 107）と、

を備えることを特徴とする。

そして請求項 5 記載の発明は、

複数の信号線（例えば、信号線  $Y_j$ ）と、

表示領域に配置され、非選択期間に駆動電流が流れることにより表示する複数の発光素子（例えば、有機 EL 素子  $E_{i,j}$ ）と、

前記表示領域に配置されるとともに前記複数の信号線の一端及び前記発光素子にそれぞれ接続され、選択期間に前記複数の信号線を介して流れる指定電流によって、前記指定電流と等価の電流値の前記駆動電流を前記非選択期間に前記発光素子に供給する複数の画素

10

20

30

40

50

回路と、

前記表示領域以外の領域に配置されるとともに前記複数の信号線他端にそれぞれ接続され、階調信号の電流レベルを所定の電流減少率で減少させた前記指定電流を前記選択期間に前記複数の信号線に流す複数のカレントミラー回路を有する電流制御ドライバ（例えば、電流変換部 7、107）と、

を備えることを特徴とする。

【0013】

請求項 1 及び請求項 5 記載の発明では、電流制御ドライバが画素ごとに設けられているのではなく信号線に接続されているため、画素に設ける素子を必要最小限に抑えることができる。そのため、画素において発光しない部分に対する発光する部分の比率が高くなり、所謂開口率の高いディスプレイを提供することができる。

10

【0014】

また、請求項 2 に示すように画素回路がアクティブ素子である場合、単位時間当たりに発光素子に流れる電流のレベル（電流値）は小さくてよい。従来のパッシブ駆動方式レベルの階調信号を出力する手段では、アクティブ駆動方式の発光素子の駆動電流レベルの微小な電流値の電流を出力することは極めて困難だが、電流制御ドライバが所定の電流減少率で減少するので駆動電流を容易に制御することができる。このようなアクティブ駆動方式において、発光素子として例えば、極めて微小な電流で発光する必要がある有機 EL 素子を適用すると、有機 EL 素子に輝度階調させるためには、電流値を微小にし且つ階調差の電流値変位も微小にしなければならない。本発明によれば、アクティブ駆動方式の場合、画素数が増大するほど、選択期間に対してより非選択期間（発光期間）の割合が高くなるので、単位時間当たりに有機 EL 素子に流れる電流の電流値や輝度階調差の電流値変位を微小に制御でき、さらに上述のように表示領域における画素の発光面積割合が高くなるのが可能になるため、ますます有機 EL 素子の単位面積当たりの電流密度を低く抑えることができ有機 EL 層の発光寿命を伸ばすことが可能になり、高精細な画素の表示装置に特に有効である。

20

請求項 6 に記載の表示装置の駆動方法は、

複数の信号線と、

表示領域に配置され、駆動電流が流れることにより表示する複数の発光素子と、

前記表示領域に配置されるとともに前記複数の信号線の一端及び前記発光素子にそれぞれ接続され、前記複数の信号線に流れる指定電流と等価の電流値の前記駆動電流を前記発光素子に供給する複数の画素回路と、

30

前記表示領域以外の領域に配置されるとともに前記複数の信号線他端にそれぞれ接続され、階調信号の電流レベルを所定の電流減少率で減少させた前記指定電流を流すカレントミラー回路と、

を備え、

選択期間に、前記階調信号をカレントミラー回路に出力して前記指定電流を、前記複数の信号線を介して前記複数の画素回路に流し、

非選択期間に、前記複数の画素回路が前記複数の発光素子に前記駆動電流を前記発光素子に供給することを特徴とする。

40

【0015】

請求項 6 記載の発明では、画像データの階調信号の電流レベルよりも微小な指定電流が信号線に流れるため、階調信号の電流レベルが極端に大きい場合であっても、或いは階調信号のレベルが極端に小さい場合であっても、適正なレベルの指定電流を信号線に流すことができるので階調レベルのノイズ等のズレを抑えて良好に発光素子を階調制御できる。

【0016】

【発明の実施の形態】

以下に、図面を用いて本発明の具体的な態様について説明する。ただし、発明の範囲を図示例に限定するものではない。

【0017】

50

〔第一の実施の形態〕

図1は、本発明の適用された有機ELディスプレイを示した図面である。図1に示すように、有機ELディスプレイ1は、基本構成として、アクティブマトリクス駆動方式によりカラー表示を行う有機EL表示パネル2と、有機EL表示パネル2に画像データの階調に応じた電流レベルで表された階調信号をパラ出力するデータドライバ（階調信号出力手段）3とを備える。

【0018】

有機EL表示パネル2は、透明基板8と、画像が実質的に表示される表示領域である表示部4と、表示部4の周辺に設けられた選択走査ドライバ5、電源走査ドライバ6及び電流変換部7とを基本構成としており、これらの回路4～7が透明基板8上に形成されている。なお、電流制御ドライバは、電流変換部7と、データドライバ3とを有する。

10

【0019】

表示部4においては、 $(m \times n)$ 個の画素 $P_{1,1} \sim P_{m,n}$ がマトリクス状に透明基板8上に設けられており、縦方向に $m$ 個の画素 $P_{i,j}$ が配列され、横方向に $n$ 個の画素 $P_{i,j}$ が配列されている。ここで、 $m, n$ は1以上の整数であり、 $i$ は1以上 $m$ 以下の或る整数であり、 $j$ は1以上 $n$ 以下の或る整数であり、縦に $i$ 番目（つまり、 $i$ 行目）であって横に $j$ 番目（つまり、 $j$ 列目）である画素を画素 $P_{i,j}$ と記す。

【0020】

また、表示部4において、横方向に延在する $m$ 本の選択走査線 $X_1 \sim X_m$ が透明基板8上に設けられている。各選択走査線 $X_1 \sim X_m$ に対応するように各電源走査線 $Z_1 \sim Z_m$ が各選択走査線 $X_1 \sim X_m$ と交互に配列されるように、透明基板8上に設けられている。また、縦方向に延在する $n$ 本の信号線 $Y_1 \sim Y_n$ が透明基板8上に設けられており、これら選択走査線 $X_1 \sim X_m$ 、電源走査線 $Z_1 \sim Z_m$ 及び信号線 $Y_1 \sim Y_n$ は層間絶縁膜等によって互いに絶縁されている。選択走査線 $X_i$ 及び電源走査線 $Z_i$ には、横方向に配列された $n$ 個の画素 $P_{i,1} \sim P_{i,n}$ が接続されており、信号線 $Y_j$ には、縦方向に配列された $m$ 個の画素 $P_{1,j} \sim P_{m,j}$ が接続されており、選択走査線 $X_i$ 及び電源走査線 $Z_i$ と信号線 $Y_j$ との交差部に画素 $P_{i,j}$ が配されている。

20

【0021】

次に、図2及び図3を用いて各画素 $P_{i,j}$ について説明する。図2は画素 $P_{i,j}$ を示した平面図であり、図3は四つの隣接する画素 $P_{i,j}$ 、 $P_{i+1,j}$ 、 $P_{i,j+1}$ 、 $P_{i+1,j+1}$ の等価回路図である。

30

【0022】

画素 $P_{i,j}$ は、光を発する有機EL素子 $E_{i,j}$ と、有機EL素子 $E_{i,j}$ の周辺に設けられているとともに有機EL素子 $E_{i,j}$ を駆動するアクティブ素子からなる画素回路 $D_{i,j}$ と、から構成されている。画素回路 $D_{i,j}$ は、データドライバ3、選択走査ドライバ5及び電源走査ドライバ6から出力された信号に基づいて、有機EL素子 $E_{i,j}$ の電流をオン・オフしたり、一定の発光期間中に電流のレベルを保持することで有機EL素子 $E_{i,j}$ の発光輝度を一定に保ったりするものである。

【0023】

有機EL素子 $E_{i,j}$ は、透明基板8上にアノード電極51、有機EL層52、カソード電極（図示略）が順に積層した積層構造となっている。

40

【0024】

アノード電極51は画素 $P_{i,j}$ ごとにパターンニングされており、信号線 $Y_1 \sim Y_n$ と選択走査線 $X_1 \sim X_m$ に囲まれる各囲繞領域に形成されている。

【0025】

アノード電極51は、導電性を有しているとともに、可視光に対して透過性を有している。また、アノード電極51は、比較的仕事関数の高いものであり、有機EL層52へ正孔を効率よく注入するものが好ましい。例えば、アノード電極51としては、錫ドープ酸化インジウム（ITO）、亜鉛ドープ酸化インジウム（IZO）、酸化インジウム（ $In_2O_3$ ）、酸化スズ（ $SnO_2$ ）又は酸化亜鉛（ZnO）を主成分としたものがある。

50

## 【0026】

各々のアノード電極 51 上に有機 EL 層 52 が成膜されている。有機 EL 層 52 も画素  $P_{i,j}$  ごとにパターンニングされている。有機 EL 層 52 には、有機化合物である発光材料（蛍光体）が含有されているが、発光材料は高分子系材料であっても良いし、低分子系材料であっても良い。有機 EL 層 52 は、例えば、アノード電極 51 から順に正孔輸送層、狭義の発光層、電子輸送層となる三層構造であっても良いし、アノード電極 51 から順に正孔輸送層、狭義の発光層となる二層構造であっても良いし、狭義の発光層からなる一層構造であっても良いし、これらの層構造において適切な層間に電子或いは正孔の注入層が介在した積層構造であっても良いし、その他の層構造であっても良い。

## 【0027】

10

有機 EL 層 52 は、正孔及び電子を注入する機能、正孔及び電子を輸送する機能、正孔と電子の再結合により励起子を生成して、例えば赤色、緑色又は青色の何れかに発光する機能を有する広義の発光層である。つまり、画素  $P_{i,j}$  が赤である場合にはその画素  $P_{i,j}$  の有機 EL 層 52 は赤色に発光し、画素  $P_{i,j}$  が緑である場合にはその画素  $P_{i,j}$  の有機 EL 層 52 は緑色に発光し、画素  $P_{i,j}$  が青である場合にはその画素  $P_{i,j}$  の有機 EL 層 52 は青色に発光する。

## 【0028】

また、有機 EL 層 52 は、電子的に中立な有機化合物であることが望ましく、これにより正孔及び電子が有機 EL 層 52 でバランス良く注入及び輸送される。また、電子輸送性の物質が狭義の発光層に適宜混合されていても良いし、正孔輸送性の物質が狭義の発光層に適宜混合されても良いし、電子輸送性の物質及び正孔輸送性の物質が狭義の発光層に適宜混合されていても良い。

20

## 【0029】

有機 EL 層 52 上にカソード電極が形成されている。カソード電極は、全ての画素  $P_{1,1} \sim P_{m,n}$  に共通の層となる共通電極であっても良いし、画素  $P_{i,j}$  ごとにパターンニングされていても良い。いずれにしてもカソード電極は、選択走査線  $X_i$ 、信号線  $Y_j$ 、電源走査線  $Z_i$  と電気的に絶縁されている。カソード電極は、仕事関数の低い材料で形成されており、例えば、インジウム、マグネシウム、カルシウム、リチウム若しくはバリウム又はこれらの少なくとも一種を含む合金若しくは混合物等で形成されている。また、カソード電極は、以上の各種材料の層が積層された積層構造となっても良く、具体的には、低仕事関数の高純度のバリウム層、アルミニウム層が有機 EL 層 52 上に順に形成された積層構造、又はリチウム下層、アルミニウム上層の積層構造等が挙げられる。また、カソード電極は、可視光に対して遮光性を有するとともに可視光に対して高い反射性を有することで、鏡面として作用するのが望ましい。

30

## 【0030】

以上のように積層構造となる有機 EL 素子  $E_{i,j}$  では、アノード電極 51 とカソード電極との間に順バイアス電圧が印加されると、正孔がアノード電極 51 から有機 EL 層 52 へ注入され、電子がカソード電極から有機 EL 層 52 に注入される。そして、有機 EL 層 52 で正孔及び電子が輸送されて、有機 EL 層 52 にて正孔及び電子が再結合することによって励起子が生成され、励起子が有機 EL 層 52 内の蛍光体を励起して、有機 EL 層 52 内にて光が発する。

40

## 【0031】

ここで、有機 EL 素子  $E_{i,j}$  の発光輝度は、有機 EL 素子  $E_{i,j}$  に流れる電流のレベル（電流値）に依存する。有機 EL 素子  $E_{i,j}$  の発光期間中に有機 EL 素子  $E_{i,j}$  の発光輝度を一定に保ったり、データドライバ 3 から出力された階調信号の電流レベルに従った発光輝度にしったりするために、有機 EL 素子  $E_{i,j}$  の電流レベルを制御する画素回路  $D_{i,j}$  が画素  $P_{i,j}$  ごとに有機 EL 素子  $E_{i,j}$  の周囲に設けられている。

## 【0032】

各画素回路  $D_{i,j}$  は、三つのトランジスタ 21, 22, 23 と、コンデンサ 24 とを備える。トランジスタ 21, 22, 23 は、薄膜トランジスタ（TFT）である。

50

## 【0033】

トランジスタ21, 22, 23は、ゲート電極、ドレイン電極、ソース電極、半導体層、不純物半導体層、ゲート絶縁膜等から構成されたMOS型の電界効果トランジスタであり、特にアモルファスシリコンを半導体層としたa-Siトランジスタであるが、ポリシリコンを半導体層としたp-Siトランジスタであってもよい。また、トランジスタ21, 22, 23の構造は逆スタガ型であっても良いし、コプラナ型であっても良い。なお、ゲート電極、ドレイン電極、ソース電極、半導体層、不純物半導体層、ゲート絶縁膜等の組成はトランジスタ21, 22, 23についてそれぞれ同じであり、トランジスタ21, 22, 23は同一工程で同時に形成されるが、形状、大きさ、寸法、チャネル幅、チャネル長等はトランジスタ21, 22, 23の機能に応じてそれぞれ適宜設定されている。なお、以下では、トランジスタ21, 22, 23の何れもがNチャネル型の電界効果トランジスタであるとして説明する。

10

## 【0034】

i行目の画素回路 $D_{i,1} \sim D_{i,n}$ の各トランジスタ22のゲート電極22gはi行目の選択走査線 $X_i$ に接続されている。i行目の画素回路 $D_{i,1} \sim D_{i,n}$ の各トランジスタ22のドレイン電極22dは、i行目の電源走査線 $Z_i$ に接続されている。i行目の画素回路 $D_{i,1} \sim D_{i,n}$ の各トランジスタ23のドレイン電極23dは、i行目の電源走査線 $Z_i$ に接続されている。i行目の画素回路 $D_{i,1} \sim D_{i,n}$ の各トランジスタ21のゲート電極21gはi行目の選択走査線 $X_i$ に接続されている。j列目の画素回路 $D_{1,j} \sim D_{m,j}$ の各トランジスタ21のソース電極21sはj列目の信号線 $Y_j$ に接続されている。

20

## 【0035】

それぞれの画素 $P_{1,1} \sim P_{m,n}$ においては、トランジスタ22のソース電極22sは、コンタクトホール25を介してトランジスタ23のゲート電極23gに接続されているとともに、コンデンサ24の一方の電極に接続されている。トランジスタ23のソース電極23sは、コンデンサ24の他方の電極に接続されているとともにトランジスタ21のドレイン電極21dに接続されている。トランジスタ23のソース電極23s、コンデンサ24の他方の電極、トランジスタ21のドレイン電極21dは、有機EL素子 $E_{i,j}$ のアノード電極51に接続されている。有機EL素子 $E_{i,j}$ のカソード電極の電位は、基準電位 $V_s$ であり、本実施形態では、全有機EL素子 $E_{1,1} \sim E_{m,n}$ のカソード電極が接地されて基準電位 $V_{ss}$ が0[V]となっている。

30

## 【0036】

一方、図1に示すように、信号線 $Y_1 \sim Y_n$ は電流変換部7に接続されている。詳細には、電流変換部7は、カレントミラー回路 $M_1 \sim M_n$ で構成されており、信号線 $Y_1 \sim Y_n$ がカレントミラー回路 $M_1 \sim M_n$ のそれぞれ一端に接続されており、カレントミラー回路 $M_1 \sim M_n$ の他端はデータドライバ3に接続されている。つまり、j列目の信号線 $Y_j$ はカレントミラー回路 $M_j$ を介してデータドライバ3に接続されている。

## 【0037】

カレントミラー回路 $M_j$ は、コンデンサ30と、二つのMOS型のトランジスタ31, 32とから構成されている。以下では、トランジスタ31, 32がNチャネル型の電界効果トランジスタであるとして説明する。

40

## 【0038】

トランジスタ31のゲート電極及びトランジスタ32のゲート電極は、互いに接続されており、データドライバ3の出力端子 $T_j$ に接続されているとともにコンデンサ30の一方の電極に接続されている。トランジスタ31のドレイン電極は、データドライバ3の出力端子 $T_j$ に接続されているとともに、コンデンサ30の一方の電極に接続されている。

## 【0039】

トランジスタ32のドレイン電極は、信号線 $Y_j$ に接続されている。トランジスタ31のソース電極及びトランジスタ32のソース電極は、互いに接続されているとともに、コンデンサ30の他方の極に接続されている。更に、トランジスタ31のソース電極及びトランジスタ32のソース電極は、一定レベルである電位 $V_{cc}$ の低電源40に接続されている

50



。低電源 40 の電位  $V_{cc}$  としては、基準電位  $V_{ss}$  より低く、更に後述の選択電圧  $V_{SELECT}$  より低く、例えば、 $-20[V]$  である。

【0040】

また、トランジスタ 31 のチャンネル長はトランジスタ 32 のチャンネル長と同じであり、トランジスタ 31 のチャンネル幅はトランジスタ 32 のチャンネル幅より大きい。つまり、トランジスタ 32 のチャンネル抵抗は、トランジスタ 31 のチャンネル抵抗より大きく、例えば、トランジスタ 32 のチャンネル抵抗はトランジスタ 31 のチャンネル抵抗の 10 倍又は 20 倍等である。なお、トランジスタ 32 のチャンネル抵抗がトランジスタ 31 のチャンネル抵抗より大きければ、トランジスタ 31 とトランジスタ 32 のチャンネル長が同じでなくとも良い。

10

【0041】

データドライバ 3 は、外部からのクロック信号によってカレントミラー回路  $M_1 \sim M_n$  に画像データの階調に応じた電流レベルで表された階調信号を出力するものである。データドライバ 3 の出力端子  $T_j$  から階調信号が出力されることによって、トランジスタ 31 のドレイン電極及びゲート電極に電圧が印加されて、トランジスタ 31 のドレイン - ソース間に電流が流れる。このとき、トランジスタ 32 のドレイン - ソース間にも電流が流れる。ここで、トランジスタ 32 のチャンネル抵抗がトランジスタ 31 のチャンネル抵抗より大きい上、トランジスタ 32 のゲート電極とトランジスタ 31 のゲート電極の電圧レベルが同じであるため、トランジスタ 32 のドレイン - ソース間の電流レベルは、トランジスタ 31 のドレイン - ソース間の電流レベルより小さい。具体的には、トランジスタ 32 のドレイン - ソース間の電流レベルは、実質的に、トランジスタ 31 のチャンネル抵抗に対するトランジスタ 32 のチャンネル抵抗の比率にトランジスタ 31 のドレイン - ソース間の電流レベルを乗じた値となり、トランジスタ 32 のドレイン - ソース間の電流レベルは、トランジスタ 31 のドレイン - ソース間の電流レベルに比例し、且つ、トランジスタ 31 のドレイン - ソース間の電流レベルより低い。このためトランジスタ 32 に流れる微小電流を容易に階調制御することができる。以下、トランジスタ 31 のチャンネル抵抗に対するトランジスタ 32 のチャンネル抵抗の比率を、電流減少率と述べる。

20

【0042】

一方、選択走査線  $X_1 \sim X_m$  は選択走査ドライバ 5 に接続されており、電源走査線  $Z_1 \sim Z_m$  は電源走査ドライバ 6 に接続されている。

30

【0043】

選択走査ドライバ 5 はいわゆるシフトレジスタである。つまり、選択走査ドライバ 5 は、外部からのクロック信号に基づいて選択走査線  $X_1$  から選択走査線  $X_m$  への順（走査線  $X_m$  の次は走査線  $X_1$ ）に走査信号を順次出力することで、走査線  $X_1 \sim X_m$  を走査して順次選択するものである。

【0044】

詳細には図 5 に示すように、選択走査ドライバ 5 は、トランジスタ 21 及びトランジスタ 22 に対するハイレベルのオン電圧  $V_{on}$ （基準電位  $V_{ss}$  より十分高い。）又はローレベルのオフ電圧  $V_{off}$ （基準電位  $V_{ss}$  以下である。）の何れかのレベルの電圧を選択走査線  $X_1 \sim X_m$  に個別に印加することによって、オン電圧  $V_{on}$  を所定周期で各選択走査線  $X_i$  に印加する。

40

【0045】

即ち、選択走査線  $X_1 \sim X_m$  のうちの何れかの選択走査線  $X_i$  が選択される選択期間  $T_{SE}$  では、選択走査ドライバ 5 がオン電圧  $V_{on}$  のパルス信号を選択走査線  $X_i$  に出力することにより、選択走査線  $X_i$  に接続されたトランジスタ 21, 22（画素回路  $D_{i,1} \sim D_{i,n}$  全てのトランジスタ 21, 22 である。）がオン状態になる。トランジスタ 21 がオン状態になることによって信号線  $Y_j$  に流れる電流が画素回路  $D_{i,j}$  に流れ得るようになる。一方、選択期間  $T_{SE}$  以外の非選択期間  $T_{NSE}$  では、オフ電圧  $V_{off}$  を走査線  $X_i$  に印加することにより、トランジスタ 21, 22 がオフ状態になる。トランジスタ 21 がオフ状態になることで、信号線  $Y_j$  に流れる電流は画素回路  $D_{i,j}$  に流れ得ないようになる。ここで、 $T_{SE} +$

50

$T_{NSE} = T_{SC}$ で表される期間が一走査期間であり、選択走査線  $X_1 \sim X_m$  の各々の選択期間  $T_{SE}$  は互いに重ならないほうが望ましい。

【0046】

なお、選択走査線  $X_1 \sim X_m$  が選択されている各々の選択期間  $T_{SE}$  の時に、階調信号をデータドライバ3が全ての出力端子  $T_1 \sim T_n$  から出力するが、それぞれの出力端子  $T_1 \sim T_n$  から出力される階調信号のレベルは階調輝度に従った電流レベルで表されている。

【0047】

また、電源走査ドライバ6は、いわゆるシフトレジスタである。つまり、電源走査ドライバ6は、外部からのクロック信号に基づいて電源走査線  $Z_1$  から電源走査線  $Z_m$  への順（電源走査線  $Z_m$  の次は電源走査線  $Z_1$ ）に信号を順次出力することで、電源走査線  $Z_1 \sim Z_m$  を走査して順次選択するものである。

10

【0048】

詳細には図5に示すように、電源走査ドライバ6は、ローレベルの選択電圧  $V_{SELECT}$ （基準電位  $V_{SS}$  と等しい電位、又は基準電位  $V_{SS}$  未満である。また、低電源40の電位  $V_{CC}$  より高い。）を所定周期で各電源走査線  $Z_i$  に印加する。即ち、選択走査線  $X_1 \sim X_m$  のうちの何れかの選択走査線  $X_i$  が選択される選択期間  $T_{SE}$  では、電源走査ドライバ6がローレベルの選択電圧  $V_{SELECT}$  を電源走査線  $Z_i$  に印加する。一方、非選択期間  $T_{NSE}$  では、電源走査ドライバ6は、選択電圧  $V_{SELECT}$  より高いハイレベルの電源電圧  $V_{dd}$  を電源走査線  $Z_i$  に印加する。電源電圧  $V_{dd}$  は基準電位  $V_{SS}$  及び電位  $V_{CC}$  より高く、トランジスタ23がオン状態となっており、トランジスタ21がオフ状態となっていれば、電源走査線  $Z_i$  から有機EL素子  $E_{i,j}$  へと電流が流れる。

20

【0049】

電源電圧  $V_{dd}$  について説明する。図4は、Nチャネル型の電界効果トランジスタ23の電流 - 電圧特性を表したグラフである。図4において、横軸はドレイン - ソース間の電圧レベルであり、縦軸はドレイン - ソース間の電流レベルである。図中の線形領域（ソース - ドレイン間電圧レベル  $V_{DS} < \text{ドレイン飽和閾電圧レベル } V_{TH}$  : ドレイン飽和閾電圧レベル  $V_{TH}$  はゲート - ソース間電圧レベル  $V_{GS}$  に従っている。）では、ゲート - ソース間電圧レベル  $V_{GS}$  が一定であると、ソース - ドレイン間電圧レベル  $V_{DS}$  が大きくなるにつれてソース - ドレイン間電流レベル  $I_{DS}$  が大きくなる。更に、図中の飽和領域（ソース - ドレイン間電圧レベル  $V_{DS}$  ドレイン飽和閾電圧レベル  $V_{TH}$ ）、ゲート - ソース間電圧レベル  $V_{GS}$  が一定であると、ソース - ドレイン間電圧レベル  $V_{DS}$  が大きくなってもソース - ドレイン間電流レベル  $I_{DS}$  はほぼ一定となる。

30

【0050】

また、図4において、ゲート - ソース間電圧レベル  $V_{GS0} \sim V_{GS\text{MAX}}$  は、 $V_{GS0} = 0 < V_{GS1} < V_{GS2} < V_{GS3} < V_{GS4} < V_{GS\text{MAX}}$  の関係となっている。つまり、図4から明らかなように、ドレイン - ソース間電圧レベル  $V_{DS}$  が一定の場合、ゲート - ソース間電圧レベル  $V_{GS}$  が大きくなるにつれて、線形領域、飽和領域のいずれであってもドレイン - ソース間電流レベル  $I_{DS}$  が大きくなる。更に、ゲート - ソース間電圧値  $V_{GS}$  が大きくなるにつれて、ドレイン飽和閾電圧レベル  $V_{TH}$  が大きくなる。

【0051】

40

以上のことから、線形領域では、ソース - ドレイン間電圧レベル  $V_{DS}$  がわずかに変わるとソース - ドレイン間電流レベル  $I_{DS}$  が変わってしまうが、飽和領域では、ゲート - ソース間電圧レベル  $V_{GS}$  が定まれば、ドレイン - ソース間電流レベル  $I_{DS}$  が一義的に定まる。

【0052】

ここで、トランジスタ23がゲート - ソース間電圧レベル  $V_{GS\text{MAX}}$  であるときのドレイン - ソース間電流レベル  $I_{DS}$  は、最大輝度で発光する有機EL素子  $E_{i,j}$  のアノード電極51とカソード電極との間に流れる電流レベルに設定されている。

また、トランジスタ23のゲート - ソース間電圧レベル  $V_{GS}$  が最大レベル  $V_{GS\text{MAX}}$  であっても、トランジスタ23が飽和領域を維持するように、下記に示す条件式を満たしている。

50

$$V_{dd} - V_E - V_{ss} - V_{THMAX}$$

ここで、 $V_E$ は、有機EL素子 $E_{i,j}$ の発光寿命期間中に有機EL素子 $E_{i,j}$ の高抵抗化のために徐々に高くなる、最大輝度時の有機EL素子 $E_{i,j}$ に分圧される予想最大電圧レベルであり、 $V_{THMAX}$ は、 $V_{GSMAX}$ 時のトランジスタ23のソース・ドレイン間の飽和閾電圧レベルである。以上の条件式を満たすように電源電圧 $V_{dd}$ を定める。

#### 【0053】

次に、以上のように構成される有機ELディスプレイ1の表示動作とその駆動方法について説明する。

#### 【0054】

選択走査ドライバ5が、入力したクロック信号に基づいて、1行目の選択走査線 $X_1$ から  
m行目の選択走査線 $X_m$ へと順次ハイレベル（オン電圧 $V_{on}$ ）のパルス信号を出力する。  
同時に、電源走査ドライバ6が、入力したクロック信号に基づいて、1行目の電源走査線  
 $Z_1$ からm行目の電源走査線 $Z_m$ へと順次ローレベル（選択電圧 $V_{SELECT}$ ）のパルス信号を  
出力する。一方、各行の選択期間 $T_{SE}$ 中にデータドライバ3が、クロック信号に基づいて  
、全ての出力端子 $T_1 \sim T_n$ からそれぞれのカレントミラー回路 $M_1 \sim M_n$ に画像データの階  
調に応じた電流レベル（電流値）の階調信号を出力する。

#### 【0055】

ここで、図5に示すように、各行では、ハイレベルのオン信号が選択走査線 $X_i$ に出力さ  
れるタイミングは、ローレベルのチャージ信号が電源走査線 $Z_i$ に出力されるタイミング  
にほぼ揃っており、ハイレベルのオン信号とローレベルのチャージ信号の時間的長さはほ  
ぼ同じであり、選択期間 $T_{SE}$ （第1行目では時刻 $t_{1S}$ ～時刻 $t_{1E}$ の間）にこれらパルス信  
号が出力されている。つまり、選択走査ドライバ5から出力されるパルス信号がシフトし  
ていく周期は、電源走査ドライバ6から出力されるパルス信号がシフトしていく周期に同  
期している。なお、1行目からm行目までのうち、選択走査ドライバ5からハイレベルの  
オン信号が出力されている行が、所謂選択されている行であり、選択されている際にそ  
の行の各画素がリフレッシュされる。

#### 【0056】

以上のように選択走査ドライバ5及び電源走査ドライバ6が1行目からm行目へと線順次  
にパルス信号をシフトしていくことによって、1行目の画素 $P_{1,1} \sim P_{1,n}$ からm行目の画  
素 $P_{m,1} \sim P_{m,n}$ へとデータドライバ3の階調信号に基づいて順次リフレッシュされていく  
。このような線順次の走査が繰り返されることで、有機EL表示パネル2の表示部4で画  
像表示が為される。

#### 【0057】

ここで、一走査期間 $T_{SC}$ における選択されたi行目の画素 $P_{i,1} \sim P_{i,n}$ のリフレッシュ、  
選択されたi行目の画素 $P_{i,1} \sim P_{i,n}$ の階調表現について説明する。

#### 【0058】

i行目の選択期間 $T_{SE}$ では、選択走査ドライバ5からi行目の選択走査線 $X_i$ にハイレベ  
ルのオン信号が出力されることで、選択走査線 $X_i$ に接続された全ての画素回路 $D_{i,1} \sim D_{i,n}$   
のトランジスタ21及びトランジスタ22が選択期間 $T_{SE}$ の間オン状態となる。更に  
、i行目の選択期間 $T_{SE}$ では、電源走査ドライバ6からi行目の電源走査線 $Z_i$ にローレ  
ベルのチャージ信号が出力されることによって、基準電位 $V_{ss}$ と同じ又はそれより低い選  
択電圧 $V_{SELECT}$ が選択期間 $T_{SE}$ の間電源走査線 $Z_i$ に印加される。そして、トランジスタ  
22がオン状態となっているので、トランジスタ23のゲート電極23gにも電圧が印加  
され、トランジスタ23がオン状態となる。

#### 【0059】

一方、各行の選択期間 $T_{SE}$ 中にデータドライバ3の出力端子 $T_1 \sim T_n$ から階調信号が出力  
されるが、各出力端子 $T_1 \sim T_n$ からパラ出力される階調信号の電流レベルは、外部から入  
力された画像データに基づいて決定される。階調信号によってオン状態となったトランジ  
スタ31によって、カレントミラー回路 $M_1 \sim M_n$ では出力端子 $T_j$  トランジスタ31  
低電源40へと電流が流れるようになる。

10

20

30

40

50

## 【0060】

出力端子 $T_j$  トランジスタ31 低電源40へと流れる電流のレベルは階調信号のレベルに従っている。つまり、出力端子 $T_j$  トランジスタ31 低電源40の電流のレベルは階調信号のレベルと同じである。そして出力端子 $T_j$  トランジスタ31 低電源40へと流れる電流にしたがって電荷がコンデンサ30にチャージされる。この階調信号に応じてチャージされた電圧にしたがってトランジスタ32がソース - ドレイン間に電流（指定電流）を流そうとする。このときトランジスタ32が流そうとする電流のレベルは、トランジスタ31のチャネル抵抗とトランジスタ32のチャネル抵抗との比によって決定される。つまり、トランジスタ32が流そうとする電流のレベルは、電流減少率によって決定される。

10

## 【0061】

上記したように、 $i$ 行目の選択期間 $T_{SE}$ の間では、 $i$ 行目の全ての画素回路 $D_{i,1} \sim D_{i,n}$ のトランジスタ21, 22, 23がオン状態となっている上、電源走査線 $Z_i$ の電圧レベルが選択電圧 $V_{SELECT}$ となっているため、 $i$ 行目の全ての画素回路 $D_{i,1} \sim D_{i,n}$ では電源走査線 $Z_i$  トランジスタ23 トランジスタ21 信号線 $Y_1 \sim Y_n$  カレントミラー回路 $M_1 \sim M_n$ のトランジスタ32 低電源40へとシンク指定電流が流れるようになる。このとき、1列目から $n$ 列目の何れの列においても、カレントミラー回路 $M_j$ の機能によって、電源走査線 $Z_i$  トランジスタ23 トランジスタ21 信号線 $Y_1 \sim Y_n$  カレントミラー回路 $M_1 \sim M_n$ のトランジスタ32 低電源40の向きに流れるシンク指定電流のレベルは、出力端子 $T_j$  トランジスタ31 低電源40の向きに流れる電流のレベルにカレントミラー回路 $M_j$ の電流減少率を乗じたものである。例えば、各カレントミラー回路 $M_1 \sim M_n$ において、トランジスタ31のチャネル長及びトランジスタ32のチャネル長を同じに設定し、且つトランジスタ31のチャネル幅とトランジスタ32のチャネル幅との比を20:1とすると電流減少率は1/20となり、トランジスタ32のソース - ドレイン間に流れる電流のレベル、つまり、出力端子 $T_j$ から出力された階調信号の電流レベルに対してトランジスタ31のソース - ドレイン間に流れる電流のレベルは1/20になる。

20

## 【0062】

以上のように、カレントミラー回路 $M_j$ が信号線 $Y_j$ に接続されていることで、信号線 $Y_j$ のシンク指定電流のレベルは、トランジスタ31のドレイン - ソース間電流レベルに依存するとともに、トランジスタ31のドレイン - ソース間電流レベルより小さくすることができる。ここで画像データにしたがった輝度階調で有機EL素子 $E_{i,j}$ を発光するためには有機EL素子 $E_{i,j}$ に、階調による電流レベルの変位が小さく且つ微小の電流レベルの電流を供給しなければならない。本発明では、仮にデータドライバ3が有機EL素子 $E_{i,j}$ に直接そのような階調電流を供給することができなくても、トランジスタ31及びトランジスタ32の設計により予め所定の電流減少率に設定された電流変換部7をデータドライバ3と各信号線 $Y_1 \sim Y_n$ との間に介在させることによってデータドライバ3の出力端子 $T_1 \sim T_n$ から出力される電流レベルを微小な値で且つ微小な階調変位の電流レベルに変調することができる。したがってデータドライバ3とトランジスタ31との配線でリーク電流が生じることで、トランジスタ31のドレイン - ソース間電流レベルが本来出力すべき電流レベルに対して多少ズレていても、信号線 $Y_j$ のシンク指定電流レベルのズレは、電流減少率に則って小さく抑えられ、ひいては後述するように有機EL素子 $E_{i,j}$ の輝度階調のズレを抑えることができる。

30

40

## 【0063】

さて、上記したように、 $i$ 行目の選択期間 $T_{SE}$ の間では、 $i$ 行目の全ての画素回路 $D_{i,1} \sim D_{i,n}$ においては電源走査線 $Z_i$  トランジスタ23 トランジスタ21 信号線 $Y_1 \sim Y_n$  カレントミラー回路 $M_1 \sim M_n$ のトランジスタ32 低電源40へとシンク指定電流が流れて、これら画素回路 $D_{i,1} \sim D_{i,n}$ で流れるシンク指定電流のレベルは、出力端子 $T_1 \sim T_n$ から出力される電流レベルにカレントミラー回路 $M_1 \sim M_n$ の電流減少率を各々乗じたものであり、後述する発光期間 $T_{EM}$ に有機EL素子 $E_{i,1} \sim E_{i,n}$ に流れる電流のレベル

50

である。

【0064】

このとき、 $i$  行目の画素回路  $D_{i,1} \sim D_{i,n}$  のコンデンサ 24 の他端 (トランジスタ 23 のソース電極 23s に接続されている。) は、データドライバ 3 から出力された階調信号の電流レベルに応じた電位になり、かつ、トランジスタ 23 のゲート電位よりも低い電位になる。すなわち、各々の画素回路  $D_{i,1} \sim D_{i,n}$  では、トランジスタ 23 のゲート電極 23g とソース電極 23s との間の電圧レベルに従った大きさの電荷がコンデンサ 24 にチャージされ、コンデンサ 24 にチャージされた電荷の大きさは、トランジスタ 23 に流れる電流のレベルに従っている。つまり、階調信号の電流レベルに従ったレベルのシンク指定電流がトランジスタ 23 のソース - ドレイン間及び信号線  $Y_1 \sim Y_n$  に流れ、このシンク指定電流のレベルに従ったレベルの電圧がトランジスタ 23 のゲート電極 23g とソース電極 23s との間に印加され、トランジスタ 23 のゲート電極 23g とソース電極 23s との間の電圧のレベルに従った大きさの電荷がコンデンサ 24 にチャージされるから、コンデンサ 24 にチャージされた電荷の大きさは、階調信号の電流レベルに従っている。換言すれば、選択期間  $T_{SE}$  において各々の画素回路  $D_{i,1} \sim D_{i,n}$  では、トランジスタ 21 及びトランジスタ 22 が、信号線  $Y_1 \sim Y_n$  に流れるシンク指定電流をトランジスタ 23 に流すように機能し、トランジスタ 23 が、シンク指定電流レベルをゲート - ソース間電圧のレベルに変換するように機能し、コンデンサ 24 が、変換されたゲート - ソース間電圧のレベルを保持するように機能する。

10

【0065】

以上のように、選択期間  $T_{SE}$  の開始時刻  $t_{is}$  において、 $i$  行目の画素回路  $D_{i,1} \sim D_{i,n}$  のコンデンサ 24 にチャージされる電荷の大きさが前回の一走査期間  $T_{SC}$  からリフレッシュされるとともに、 $i$  行目の画素回路  $D_{i,1} \sim D_{i,n}$  のトランジスタ 23 の電流レベルも前回の一走査期間  $T_{SC}$  からリフレッシュされる。

20

【0066】

ここで、 $i$  行目の何れの画素回路  $D_{i,1} \sim D_{i,n}$  においても、トランジスタ 23 トランジスタ 21 信号線  $Y_j$  までの間の任意の点での電位は、経時変化するトランジスタ 21, 22, 23 の内部抵抗等によって変化してしまう。しかしながら、本実施形態では、トランジスタ 23 トランジスタ 21 信号線  $Y_j$  へと流れるシンク指定電流のレベルは、トランジスタ 21, 22, 23 の内部抵抗の変化に関わらず、出力端子  $T_j$  で出力される階調信号の電流レベルに従っているため、トランジスタ 21, 22, 23 の内部抵抗が経時変化しても、トランジスタ 23 トランジスタ 21 信号線  $Y_j$  へと流れるシンク指定電流のレベルは所望通りとなる。

30

【0067】

また、 $i$  行目の選択期間  $T_{SE}$  では、 $i$  行目の有機 EL 素子  $E_{i,1} \sim E_{i,n}$  のカソード電極は基準電位  $V_{ss}$  であり、電源走査線  $Z_i$  は基準電位  $V_{ss}$  と同じ又は基準電位  $V_{ss}$  より低い選択電圧  $V_{SELECT}$  であるため、 $i$  行目の有機 EL 素子  $E_{i,1} \sim E_{i,n}$  には 0 [V] 又は逆バイアス電圧が印加されるから、 $i$  行目の有機 EL 素子  $E_{i,1} \sim E_{i,n}$  には電流が流れず、有機 EL 素子  $E_{i,1} \sim E_{i,n}$  は発光することはない。

【0068】

続いて、 $i$  行目の選択期間  $T_{SE}$  の終了時刻  $t_{ie}$  (非選択期間  $T_{NSE}$  の開始時刻  $t_{ie}$ ) では、選択走査ドライバ 5 から選択走査線  $X_i$  に出力されるハイレベルのオン信号が終了し、電源走査ドライバ 6 から電源走査線  $Z_i$  に出力されるローレベルのチャージ信号が終了する。つまり、この終了時刻  $t_{ie}$  から次の選択期間  $T_{SE}$  の開始時刻  $t_{is}$  までの非選択期間  $T_{NSE}$  では、 $i$  行目の画素回路  $D_{i,1} \sim D_{i,n}$  のトランジスタ 21 のゲート電極 21g 及びトランジスタ 22 のゲート電極 22g に対してオフ電圧  $V_{off}$  レベルのオフ信号が選択走査ドライバ 5 によって印加されるとともに、電源電圧  $V_{dd}$  レベルの順バイアス信号が電源走査ドライバ 6 によって電源走査線  $Z_i$  に印加される。

40

【0069】

このため、 $i$  行目の非選択期間  $T_{NSE}$  では、 $i$  行目の画素回路  $D_{i,1} \sim D_{i,n}$  のトランジスタ

50

タ 2 1 がオフ状態になり、電源走査線  $Z_i$  から信号線  $Y_1 \sim Y_n$  へ流れるシンク指定電流を遮断する（但し、 $i$  行目の非選択期間  $T_{NSE}$  では、電源走査線  $Z_i$  を除く選択された電源走査線  $Z_1 \sim Z_m$  のいずれかから信号線  $Y_1 \sim Y_n$  へシンク指定電流が流れる）。更に、 $i$  行目の非選択期間  $T_{NSE}$  では、 $i$  行目の画素回路  $D_{i,1} \sim D_{i,n}$  に何れにおいても、トランジスタ 2 2 がオフ状態になっても、直前の選択期間  $T_{SE}$  においてコンデンサ 2 4 にチャージされた電荷がトランジスタ 2 2 によって閉じ込められ、トランジスタ 2 3 はコンデンサ 2 4 にチャージされた電荷に応じた駆動状態を維持し続ける。つまり、 $i$  行目の画素回路  $D_{i,1} \sim D_{i,n}$  の何れにおいても、非選択期間  $T_{NSE}$  と直前の選択期間  $T_{SE}$  とではトランジスタ 2 3 のゲート - ソース間電圧レベル  $V_{GS}$  が等しい。

【 0 0 7 0 】

10

そのため、 $i$  行目の非選択期間  $T_{NSE}$  でも、 $i$  行目の画素回路  $D_{i,1} \sim D_{i,n}$  のトランジスタ 2 3 は、直前の選択期間  $T_{SE}$  におけるシンク指定電流レベルと同レベルの電流を流し続ける。そして、 $i$  行目の非選択期間  $T_{NSE}$  では、 $i$  行目の有機 EL 素子  $E_{i,1} \sim E_{i,n}$  のカソード電極が基準電位  $V_{SS}$  である上、電源走査線  $Z_i$  が基準電位  $V_{SS}$  より高い電源電圧  $V_d$  であるため、 $i$  行目の有機 EL 素子  $E_{i,1} \sim E_{i,n}$  には順バイアス電圧が印加されるから、 $i$  行目の有機 EL 素子  $E_{i,1} \sim E_{i,n}$  に駆動電流がトランジスタ 2 3 の作用によって流れて、有機 EL 素子  $E_{i,1} \sim E_{i,n}$  は発光する。このように、 $i$  行目の画素  $P_{i,1} \sim P_{i,n}$  では、データドライバ 3 の出力端子  $T_1 \sim T_n$  から出力する階調信号並びに所定の電流減少率の電流変換部 7 に応じて選択期間  $T_{SE}$  中に信号線  $Y_1 \sim Y_n$  に流れるシンク指定電流と等しいレベルの駆動電流が非選択期間  $T_{NSE}$  中に有機 EL 素子  $E_{i,1} \sim E_{i,n}$  に流れることで画像

20

データにしたがった階調の発光輝度を制御、維持することができる。

【 0 0 7 1 】

つまり、 $i$  行目の非選択期間  $T_{SE}$  において  $i$  行目の何れの画素回路  $D_{i,1} \sim D_{i,n}$  でも、トランジスタ 2 1 が、信号線  $Y_j$  に流れるシンク指定電流をトランジスタ 2 3 に流れないように信号線  $Y_j$  とトランジスタ 2 3 との間を電氣的に切断するように機能し、コンデンサ 2 4 が、トランジスタ 2 2 が、コンデンサ 2 4 の電荷を閉じ込めることによって、選択期間  $T_{SE}$  において変換されたトランジスタ 2 3 のゲート - ソース間電圧のレベルを保持するように機能し、トランジスタ 2 3 が、保持されたゲート - ソース間電圧レベルに応じたレベルの駆動電流を有機 EL 素子  $E_{i,j}$  に流すように機能する。

【 0 0 7 2 】

30

ここで、有機 EL 素子  $E_{i,1} \sim E_{i,n}$  に流れる駆動電流のレベルは、画素回路  $D_{i,1} \sim D_{i,n}$  のトランジスタ 2 3 の各々に流れる電流のレベルと同じであり、従って、直前の選択期間  $T_{SE}$  における画素回路  $D_{i,1} \sim D_{i,n}$  のトランジスタ 2 3 の各々に流れるシンク指定電流のレベルと同じである。 $i$  行目の発光期間  $T_{EM}$ （非選択期間  $T_{NSE}$ ）の間中、このようなレベルの駆動電流が有機 EL 素子  $E_{i,1} \sim$  有機 EL 素子  $E_{i,n}$  に流れ、有機 EL 素子  $E_{i,1} \sim$  有機 EL 素子  $E_{i,n}$  それぞれの駆動電流レベルに従った輝度階調で発光する。上述したように、 $i$  行目の選択期間  $T_{SE}$  では、 $i$  行目の画素回路  $D_{i,1} \sim D_{i,m}$  のトランジスタ 2 3 の電流レベルは所望通りとなるから、有機 EL 素子  $E_{i,1} \sim$  有機 EL 素子  $E_{i,n}$  それぞれの駆動電流レベルも所望通りになり、有機 EL 素子  $E_{i,1} \sim$  有機 EL 素子  $E_{i,n}$  それぞれは所望の階調輝度で発光する。

40

【 0 0 7 3 】

以上のように、本実施の形態では、カレントミラー回路  $M_1 \sim M_n$  がそれぞれの信号線  $Y_1 \sim Y_n$  のデータドライバ 3 側に設けられているため、本実施の形態では画素毎にカレントミラー回路を設ける必要がない。従って、画素毎に設けるトランジスタの数を必要最小限に抑えることができ、画素の開口率の低下を抑えることができるとともに有機 EL 素子  $E_{1,1} \sim$  有機 EL 素子  $E_{m,n}$  の輝度階調に応じた微小電流を供給することができる。

【 0 0 7 4 】

また、カレントミラー回路  $M_1 \sim M_n$  によって階調信号の電流レベルに比例したレベルのシンク指定電流が信号線  $Y_1 \sim Y_n$  に流れるため、データドライバ 3 自体が微小なシンク電流を流させることができなくても、有機 EL 素子  $M_{1,1} \sim M_{m,n}$  の発光輝度に合った適正なレ

50

ベルの微小なシンク指定電流を信号線  $Y_j$  に流すことができる。

【0075】

更に、カレントミラー回路  $M_1 \sim M_n$  が設けられることによって、それぞれの信号線  $Y_1 \sim Y_n$  の電流レベルは、それぞれの出力端子  $T_1 \sim T_n$  の階調信号のレベル（つまり、トランジスタ 31 のドレイン - ソース間電流レベル）に比例するとともに、それぞれのトランジスタ 31 のドレイン - ソース間電流レベルより小さい。従って、データドライバ 3 等にリーク電流が生じることで何れかの出力端子  $T_1 \sim T_n$  のレベル（つまり、トランジスタ 31 のドレイン - ソース間電流レベル）が不意に低減しても、信号線  $Y_1 \sim Y_n$  の電流レベルが大幅に低くなることはない。つまり、電流リークによってデータドライバ 3 の出力が低下しても、信号線  $Y_1 \sim Y_n$  の電流レベルに大きく影響することはない、有機 EL 素子  $E_{1,1} \sim E_{m,n}$  の発光輝度が大きく低減することがない。

10

【0076】

〔第二の実施の形態〕

図 6 は、第一実施形態の有機 EL ディスプレイ 1 とは別の形態の有機 EL ディスプレイ 101 を示す図面である。図 6 に示すように、有機 EL ディスプレイ 101 は、基本構成として、アクティブマトリクス駆動方式によりカラー表示を行う有機 EL 表示パネル 102 と、シフトレジスタ 103 とを備える。

【0077】

有機 EL 表示パネル 102 は、透明基板 8 と、画像が実質的に表示される表示部 4 と、表示部 4 の周辺に設けられた選択走査ドライバ 5、電源走査ドライバ 6 及び電流変換部 107 とを基本構成としており、これらの回路 4 ~ 6、107 が透明基板 8 上に形成されている。表示部 4、選択走査ドライバ 5、電源走査ドライバ 6 及び透明基板 8 は、第一実施形態の有機 EL ディスプレイ 1 の場合と同様である。従って、第二実施形態の有機 EL 表示ディスプレイ 101 の場合でも、選択走査ドライバ 5 による電圧印加タイミング、電源走査ドライバ 6 による電圧印加タイミング、画素  $P_{1,1} \sim P_{m,n}$  のリフレッシュ、画素  $P_{1,1} \sim P_{m,n}$  の階調表現は第一実施形態の有機 EL ディスプレイ 1 の場合と同様である。

20

【0078】

但し、第一実施形態の有機 EL ディスプレイ 1 では、データドライバ 3 及び電流変換部 7 によって信号線  $Y_1 \sim Y_n$  にシンク指定電流が流れていたが、第二実施形態の有機 EL ディスプレイ 101 では、シフトレジスタ 103 及び電流変換部 07 によって信号線  $Y_1 \sim Y_n$  にシンク指定電流が流れ、シンク指定電流の印加の仕方が第一実施形態と第二実施形態とは異なる。

30

【0079】

電流変換部 107 では、第一実施形態の電流変換部 7 と同様に列ごとにカレントミラー回路  $M_1 \sim M_n$  が設けられており、加えて、第一トランジスタ  $L_1 \sim L_n$ 、第二トランジスタ  $S_1 \sim S_n$ 、及び第三トランジスタ  $W_1 \sim W_n$  が列ごとに設けられている。

【0080】

第一トランジスタ  $L_1 \sim L_n$ 、第二トランジスタ  $S_1 \sim S_n$ 、及び第三トランジスタ  $W_1 \sim W_n$  は、MOS 型の電界効果薄膜トランジスタであり、特にアモルファスシリコンを半導体層とした a-Si トランジスタであるが、ポリシリコンを半導体層とした p-Si トランジスタであってもよい。また、第一トランジスタ  $L_1 \sim L_n$ 、第二トランジスタ  $S_1 \sim S_n$ 、及び第三トランジスタ  $W_1 \sim W_n$  の構造は、逆スタガ型であっても良いし、コプラナ型であっても良い。なお、以下では、第一トランジスタ  $L_1 \sim L_n$ 、第二トランジスタ  $S_1 \sim S_n$ 、及び第三トランジスタ  $W_1 \sim W_n$  が N チャネル型の電界効果トランジスタであるとして説明する。

40

【0081】

各々の列について説明すると、カレントミラー回路  $M_j$  は、第一実施形態の場合と同様に、トランジスタ 31、32 と、コンデンサ 30 とから構成されている。これらの素子 30 ~ 31 の接続構成は第一実施形態の場合と基本的に同様であるが、異なる点としては、トランジスタ 31 のドレイン電極が第三トランジスタ  $W_j$  のソース電極に接続されてい

50

ることと、トランジスタ 31 及びトランジスタ 32 のゲート電極が第二トランジスタ  $S_j$  のソース電極に接続されていることと、トランジスタ 32 のドレイン電極が第一トランジスタ  $L_j$  のソース電極に接続されていることである。

【0082】

第一トランジスタ  $L_j$  のドレイン電極は、信号線  $Y_j$  に接続されている。第一トランジスタ  $L_j$  のゲート電極は共通して、同期信号入力端子 160 に接続されている。

【0083】

第二トランジスタ  $S_j$  のゲート電極と第三トランジスタ  $W_j$  のゲート電極は、互いに接続されているとともに、シフトレジスタ 103 の出力端子  $R_j$  に接続されている。第二トランジスタ  $S_j$  のドレイン電極と第三トランジスタ  $W_j$  のドレイン電極は、互いに接続されているとともに、共通の階調信号入力端子 170 に接続されている。

10

【0084】

シフトレジスタ 103 は、外部からのクロック信号に基づいて、パルス信号をシフトしていき、出力端子  $R_1$  から出力端子  $R_n$  の順（出力端子  $R_n$  の次は出力端子  $R_1$ ）にオンレベルのパルス信号を順次出力し、これにより、カレントミラー回路  $M_1 \sim M_n$  を順次選択するものである。シフトレジスタ 103 の一シフト周期は、選択走査ドライバ 5 や電源走査ドライバ 6 の一シフト周期よりも短く、選択走査ドライバ 5 や電源走査ドライバ 6 が  $i$  行目から  $(i + 1)$  行目にパルス信号をシフトする間に、シフトレジスタ 103 は一行分のパルス信号を出力端子  $R_1$  から出力端子  $R_n$  へ順にシフトしていき、 $n$  回のオンレベルのパルス信号を出力する。

20

【0085】

階調信号入力端子 170 には、外部から階調に応じた電流レベルの階調信号が入力される。階調信号により選択期間  $T_{SE}$  に有機 EL 素子  $E_{1,1} \sim E_{m,n}$  の輝度階調に応じた電流をトランジスタ 23 のソース - ドレイン間及び信号線  $Y_1 \sim Y_n$  に流させることにより非選択期間  $T_{NSE}$ （発光期間  $T_{EM}$ ）にトランジスタ 23 のソース - ドレイン間及び有機 EL 素子  $E_{1,1} \sim E_{m,n}$  に輝度階調に応じた電流を流れる。階調信号は、アナログ信号でもデジタル信号であってもよく、シフトレジスタ 103 の出力端子  $R_1 \sim R_n$  からのオンレベルのパルス信号が入力されるタイミングでそれぞれ第二トランジスタ  $S_1 \sim S_n$  のドレイン電極並びに第三トランジスタ  $W_1 \sim W_n$  のドレイン電極に入力される。階調信号の一行分の周期は、選択走査ドライバ 5 や電源走査ドライバ 6 の一シフト周期よりも短く、選択走査ドライバ 5 や電源走査ドライバ 6 が  $i$  行目から  $(i + 1)$  行目にパルス信号をシフトする間に、 $n$  回の階調信号が入力される。

30

【0086】

同期信号入力端子 160 には、外部から同期信号が入力される。同期信号の周期は、選択走査ドライバ 5 や電源走査ドライバ 6 の一シフト周期と同じであり、オンレベルの同期信号が入力されるタイミングは、選択走査ドライバ 5 や電源走査ドライバ 6 がオンレベルのパルス信号を出力している時である。従って、選択走査ドライバ 5 や電源走査ドライバ 6 が 1 行目から  $m$  行目までにシフトする間に、同期信号のオンレベル電圧が  $m$  回入力される。

【0087】

次に、以上のように構成される有機 EL ディスプレイ 101 の動作について説明する。第一実施形態の場合と同様に、図 5 に示すように、選択走査ドライバ 5 及び電源走査ドライバ 6 が 1 行目から  $m$  行目へと線順次にパルス信号をシフトしていく。

40

【0088】

一方、図 7 に示すように、 $(i - 1)$  行目の選択期間  $T_{SE}$  から  $i$  行目の選択期間  $T_{SE}$  の間に、シフトレジスタ 103 は、第二トランジスタ  $S_1 \sim S_n$  及び第三トランジスタ  $W_1 \sim W_n$  のオンレベルのパルス信号を出力端子  $R_1$  から出力端子  $R_n$  へとパルス信号をシフトする。シフトレジスタ 103 がパルス信号をシフトしている間、同期信号入力端子 160 のレベルはローレベルである。

【0089】

50



ここで、シフトレジスタ 103 が出力端子  $R_j$  にオンレベルのパルス信号を出力しているとき、 $i$  行  $j$  列目の階調輝度用を示したレベルの階調信号が入力される。この時、 $j$  列目の第二トランジスタ  $S_j$  及び第三トランジスタ  $W_j$  がオン状態となっているので、 $i$  行  $j$  列目の階調輝度用を示した電流レベルの階調信号がカレントミラー回路  $M_j$  に入力され、トランジスタ 31 及びトランジスタ 32 がオン状態となり、階調信号の電流レベルに従った大きさの電荷がコンデンサ 30 にチャージされる。つまり、第二トランジスタ  $S_j$  及び第三トランジスタ  $W_j$  は、 $j$  列目の選択時に階調信号をカレントミラー回路  $M_j$  に取り込むように機能する。

#### 【0090】

トランジスタ 31 がオン状態となることによって、カレントミラー回路  $M_j$  では階調信号入力端子 170 トランジスタ 31 低電源 40 へと電流が流れるようになる。階調信号入力端子 170 トランジスタ 31 低電源 40 へと流れる電流のレベルは階調信号の電流レベルに従っている。

10

#### 【0091】

この時、同期信号入力端子 160 のレベルがローレベルであるから、第一トランジスタ  $L_j$  がオフ状態であり、カレントミラー回路  $M_j$  と信号線  $Y_j$  とに流れるシンク指定電流が流れないようにになっている。

#### 【0092】

続いて、シフトレジスタ 103 が出力端子  $R_{j+1}$  にパルス信号を出力しているとき、 $i$  行 ( $j+1$ ) 列目の階調輝度用を示したレベルの階調信号が入力され、 $j$  列目の場合と同様に、階調信号のレベルに従った大きさの電荷が ( $j+1$ ) 列目のコンデンサ 30 にチャージされる。この時、 $j$  列目のトランジスタ  $S_j$ 、 $W_j$  がオフ状態になっても、 $j$  列目のコンデンサ 30 にチャージされた電荷がトランジスタ  $S_j$  によって閉じ込められるから、 $j$  列目のトランジスタ 31 及びトランジスタ 32 はオン状態を維持し続ける。つまり、トランジスタ  $S_j$  は、 $j$  列目の選択時に階調信号のレベルに従ったゲート電圧レベルを  $j$  列目の非選択時でも保持するように機能する。

20

#### 【0093】

以上のように、シフトレジスタ 103 がパルス信号をシフトしていくことによって、階調信号のレベルに従った大きさの電荷が 1 列目のコンデンサ 30 から  $n$  列目とコンデンサ 30 へと順次チャージされていく。

30

#### 【0094】

そして、 $n$  列目のコンデンサ 30 へのチャージが終了したら、シフトレジスタ 103 のシフトは一旦終了し、同期信号入力端子 160 のハイレベル（オンレベル）の同期信号が全ての列の第一トランジスタ  $L_1 \sim L_n$  に入力されて同時にオン状態になる。この時、全ての列のコンデンサ 30 に電荷がチャージされているから、トランジスタ 31、32 はオン状態である。そして、この時は  $i$  行目の選択期間であるから、 $i$  行目の全ての画素回路  $D_{i,1} \sim D_{i,n}$  では電源走査線  $Z_i$  トランジスタ 23 トランジスタ 21 信号線  $Y_j$  トランジスタ 32 低電源 40 へとシンク指定電流が流れるようになる。このとき、1 列目から  $n$  列目の何れの列においても、カレントミラー回路  $M_j$  の機能によって、電源走査線  $Z_i$  トランジスタ 23 トランジスタ 21 信号線  $Y_j$  トランジスタ 32 低電源 40 の向きに流れるシンク指定電流のレベルは、階調信号入力端子 170 トランジスタ 31 低電源 40 の向きに流れる先ほどの電流のレベルにカレントミラー回路  $M_j$  の電流減少率を乗じたものとなる。

40

#### 【0095】

続いて、選択走査ドライバ 5 及び電源走査ドライバ 6 のパルス信号が ( $i+1$ ) 行目にシフトし、 $i$  行目の非選択期間  $T_{SE}$  となって、第一実施形態の場合と同様に  $i$  行目の有機 EL 素子  $E_{i,1} \sim E_{i,n}$  の階調輝度がリフレッシュされる。

#### 【0096】

一方、同期信号入力端子 160 がローレベル（オフレベル）になり、同様にシフトレジスタ 103 が一列目から  $n$  列目へとパルス信号をシフトしていくことによって、( $i+1$ )

50

行目の有機EL素子  $E_{i+1,1} \sim E_{i+1,n}$  の階調輝度をリフレッシュするために、一列目から  $n$  列目のコンデンサ 30 に電荷が順次チャージされていく。

【0097】

第二の実施の形態でも、カレントミラー回路  $M_j$  が表示部 4 の外に設けられているから、画素毎に設けるトランジスタの数を必要最小限に抑えることができ、画素の開口率の低下を抑えることができる。また、カレントミラー回路  $M_j$  が設けられているため、階調信号入力端子 170 等において本来出力すべき電流レベルに対して多少ズレていても、信号線  $Y_j$  のシンク指定電流レベルのズレは、電流減少率に則って小さく抑えられ、ひいては有機EL素子  $E$  の輝度階調のズレを抑えることができる。

【0098】

なお、本発明は、上記各実施の形態に限定されることなく、本発明の趣旨を逸脱しない範囲において、種々の改良並びに設計の変更を行っても良い。

例えば、上記有機ELディスプレイ 1, 101 では、画素  $P_{i,j}$  から電流を引き抜くシンク電流のレベル（電流値）によって階調輝度を画素  $P_{i,j}$  に指定している。しかしながら、逆に信号線  $Y_j$  から画素  $P_{i,j}$  へ流れる電流のレベル（電流値）によって階調輝度を画素  $P_{i,j}$  に流れるようなアクティブマトリクス駆動方式の有機ELディスプレイの場合でも、それぞれの信号線にカレントミラー回路を設けて、カレントミラー回路によって、データドライバの階調信号のレベルに比例し且つ階調信号のレベルより低い電流を信号線に流すようにしても良い。この場合、画素  $P_{i,j}$  の回路は適宜変更しても良いが、走査線が選択されている時に信号線に流れる指定電流を画素回路に流すことで指定電流のレベルを電圧レベルに変換し、走査線が選択されていない時に信号線に流れる指定電流を遮断し、走査線が選択されていない時に変換された電圧レベルを保持するとともに、保持された電圧レベルに従ったレベルの駆動電流を有機EL素子に流す画素回路を、有機EL素子の周囲に設ける。

【0099】

また、上記各実施形態では、画素回路  $D_{i,j}$  は選択期間  $T_{SE}$  に指定電流を有機EL素子  $E_{i,j}$  に流していないが、選択期間  $T_{SE}$  でも指定電流を有機EL素子  $E_{i,j}$  に流すような画素回路でも良いが、この場合でも、非選択期間  $T_{NSE}$  で画素回路が有機EL素子  $E_{i,j}$  に流す駆動電流のレベルはその直前の選択期間  $T_{SE}$  の画素回路に流れる指定電流のレベルと同じである。また、画素回路が三つのトランジスタから構成されていなくても良く、上記各実施形態の画素回路  $D_{i,j}$  と同様に選択期間の指定電流と同レベルの駆動電流を非選択期間で有機EL素子  $E_{i,j}$  に流す機能を有していれば四つ以上のトランジスタから構成されていても良いが、トランジスタは少ない方が望ましい。

【0100】

なお上記各実施の形態では、カレントミラー回路のトランジスタ 31 のチャンネル長とトランジスタ 32 のチャンネル長とを等しくし、トランジスタ 31 のチャンネル幅をトランジスタ 32 のチャンネル幅より長くすることで電流減少率を設定したが、これに限らず、トランジスタ 31 のチャンネル幅とトランジスタ 32 のチャンネル幅とを等しくし、トランジスタ 31 のチャンネル長をトランジスタ 32 のチャンネル長より短くしても同様に電流減少率の設定を行うことができ、さらにトランジスタ 31 のチャンネル長をトランジスタ 32 のチャンネル長より短くし、トランジスタ 31 のチャンネル幅をトランジスタ 32 のチャンネル幅より長くしてもよい。

【0101】

また上記実施の形態では、有機EL素子  $E_{i,j}$  から照射される光を下方のアノード電極 51 側から出射したが、これに限らず、有機EL層 52 の下方に光反射性電極を設け、上方に光透過性電極を設けて上方側から光を出射してもよい。このとき光透過性電極は、カソード電極であってもアノード電極であってもよい。また上記第二の実施の形態において、 $j$  列目のカレントミラー回路  $M_j$  の第二トランジスタ  $S_j$  及び第三トランジスタ  $W_j$  を、ゲート電極がシフトレジスタ 103 の出力端子  $R_j$  に接続され、ドレイン電極が階調信号入力端子 170 に接続され、ソース電極がトランジスタ 31 のゲート電極、トランジスタ 3

10

20

30

40

50

2のゲート電極及びコンデンサ30の一方の電極に接続されている単一のトランジスタに置き換えてもよい。

【0102】

また、上記実施の形態では発光素子として有機EL素子を用いていたが、例えば、逆バイアス電圧が印加された場合には電流が流れないとともに順バイアス電圧が印加された場合には電流が流れるような発光素子であって、流れる電流の大きさに従った輝度で発光する発光素子であっても良い。発光素子として、例えばLED (Light Emitting Diode) 素子等でも良い。

【0103】

【発明の効果】

10

本発明では、電流制御ドライバが画素ごとに設けられているのではなく信号線に接続されているため、画素に設ける素子を必要最小限に抑えることができる。そのため、画素において発光しない部分に対する発光する部分の比率が高くなり、高精細で高開口率のディスプレイを提供することができる。

また、電流制御ドライバによって階調信号のレベルに比例したレベルの指定電流が信号線に流れるため、階調信号出力手段の階調信号のレベルの範囲が発光素子に流す駆動電流のレベルの範囲外であっても、適正なレベルの指定電流を信号線に流すことができる。

また、階調信号のレベルに比例し、且つ、階調信号のレベルより小さいレベルの指定電流が信号線に流れるから、漏れなどによって階調信号に生じるノイズが生じた場合でも、電流制御ドライバによってノイズを抑えることができ、大きな影響を与えない。

20

【図面の簡単な説明】

【図1】図1は、本発明が適用された有機ELディスプレイの具体的な態様を示したブロック図である。

【図2】図2は、図1の有機ELディスプレイの画素を示した平面図である。

【図3】図3は、図1の有機ELディスプレイの画素の等価回路を示した図面である。

【図4】図4は、Nチャネル型の電界効果トランジスタの電流 - 電圧特性を示した図面である。

【図5】図5は、図1の有機ELディスプレイにおける信号のレベルを示したタイミングチャートである。

【図6】図6は、別の有機ELディスプレイの具体的な態様を示したブロック図である。

30

【図7】図7は、図6の有機ELディスプレイにおける信号のレベルを示したタイミングチャートである。

【図8】図8は、従来の液晶ディスプレイの画素の等価回路を示した図面である。

【図9】図9は、従来の電圧指定型の有機ELディスプレイの画素の等価回路を示した図面である。

【図10】図10は、従来の電流指定型の有機ELディスプレイの画素の等価回路を示した図面である。

【符号の説明】

1, 101 有機ELディスプレイ (表示装置)

3 データドライバ (階調信号出力手段、電流制御ドライバ)

40

5 選択走査ドライバ

6 電源走査ドライバ

7 電流変換部 (電流制御ドライバ)

21, 22, 23 トランジスタ

24 コンデンサ

30 コンデンサ

31 トランジスタ

32 トランジスタ

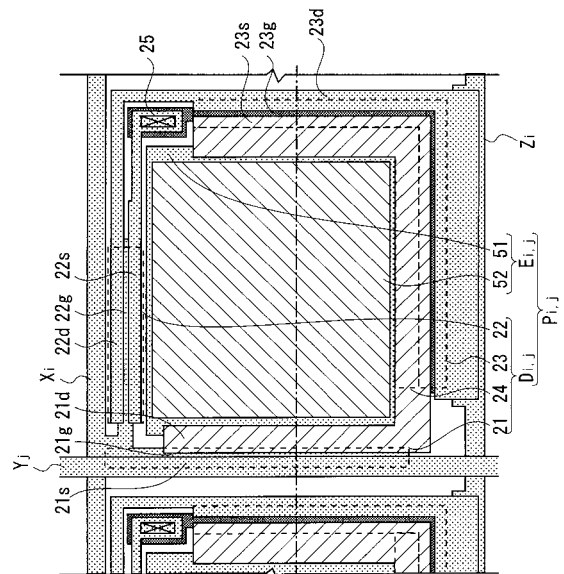
103 シフトレジスタ

$E_{1,1} \sim E_{m,n}$  有機EL素子 (発光素子)

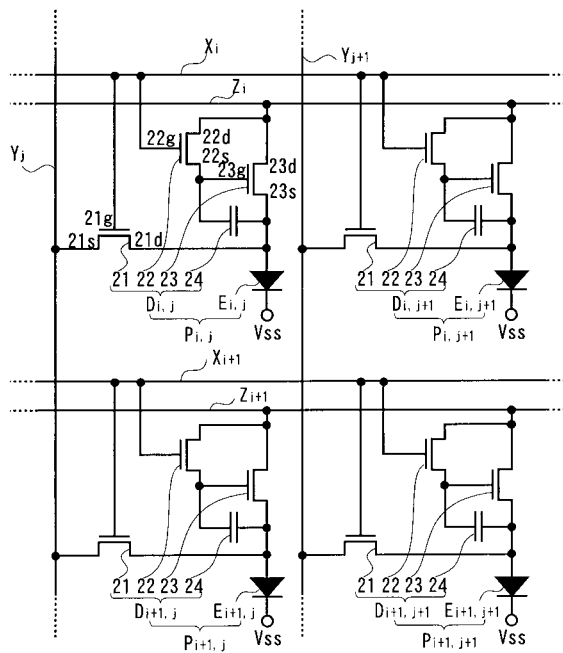
50

$M_1 \sim M_n$	カレントミラー回路
$Y_1 \sim Y_n$	信号線
$X_1 \sim X_n$	選択走査線（走査線）
$Z_1 \sim Z_n$	電源走査線（走査線）
$P_{1,1} \sim P_{m,n}$	画素
$D_{1,1} \sim D_{m,n}$	画素回路
$L_1 \sim L_n$	第一トランジスタ
$S_1 \sim S_n$	第二トランジスタ
$W_1 \sim W_n$	第三トランジスタ

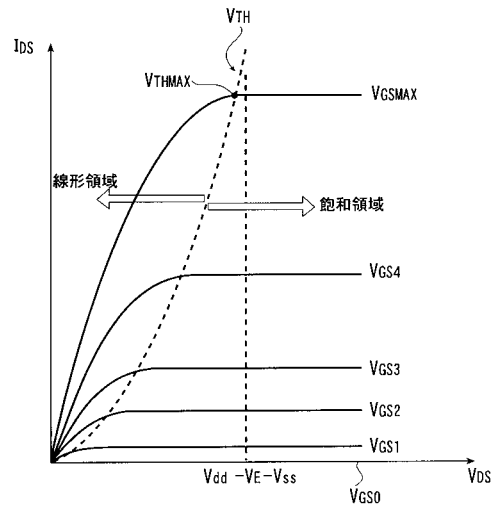
【 図 2 】



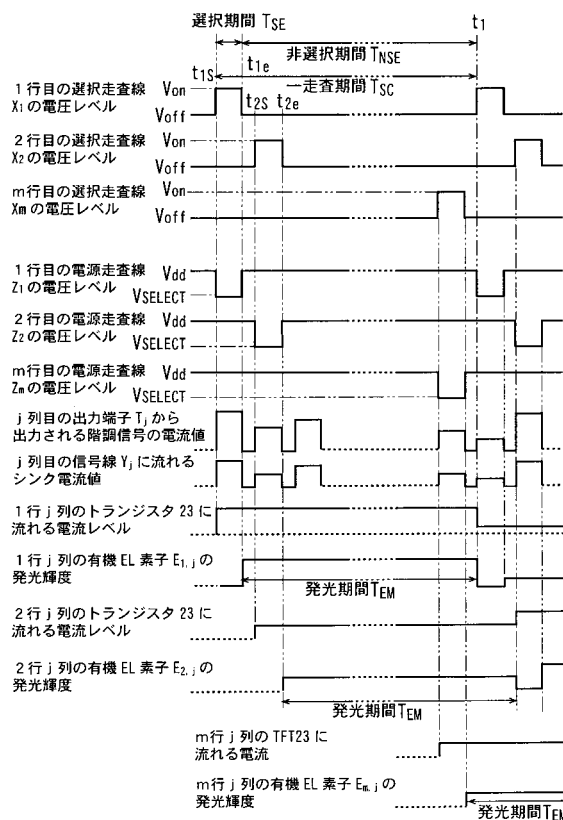
【図 3】



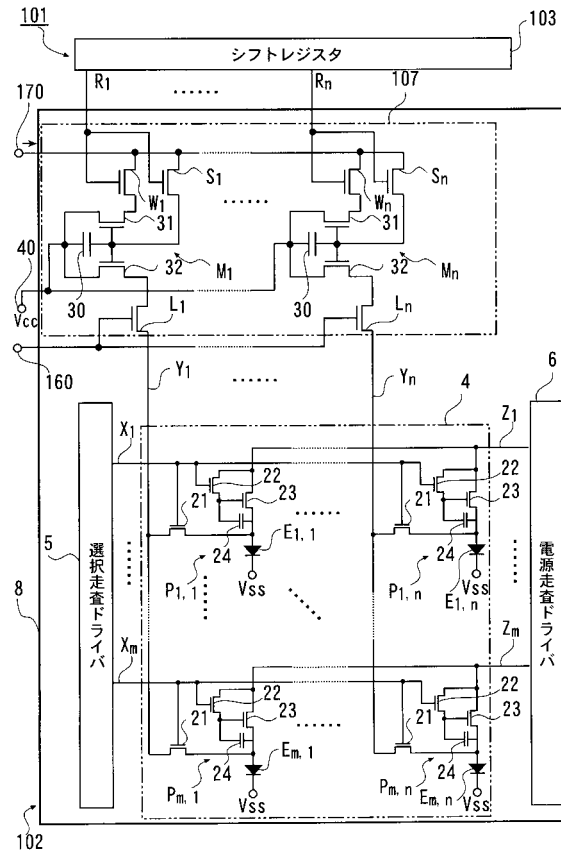
【図 4】



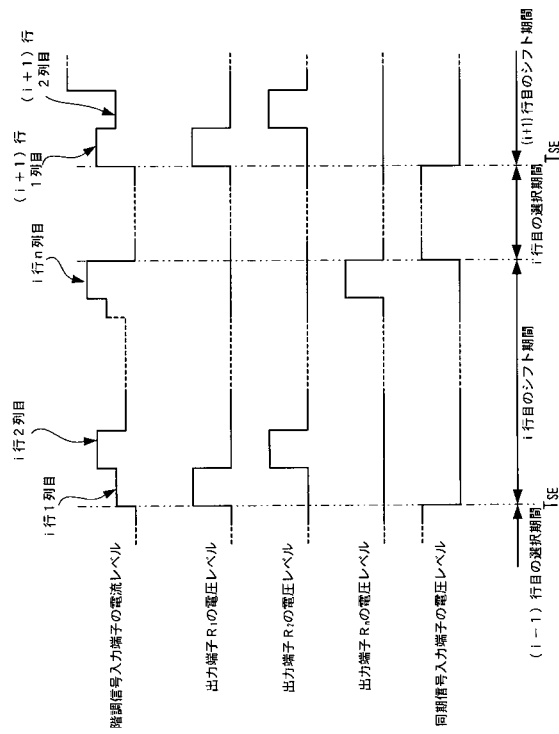
【図 5】



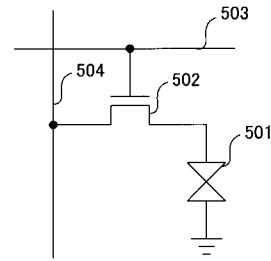
【図 6】



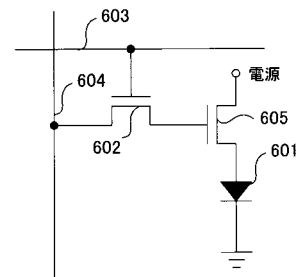
【図 7】



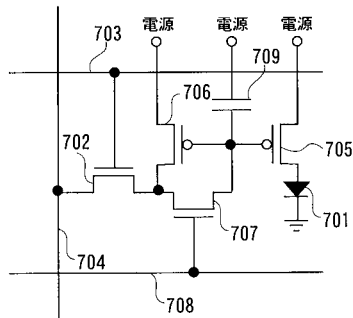
【図 8】



【図 9】



【図 10】



---

フロントページの続き

(51) Int.Cl. F I  
H 0 5 B 33/14 A

(72)発明者 山田 裕康  
東京都八王子市石川町2 9 5 1 番地5 カシオ計算機株式会社 八王子研究所内

審査官 西島 篤宏

(56)参考文献 特開平1 1 - 2 8 2 4 1 9 ( J P , A )  
特開2 0 0 3 - 3 0 8 0 4 3 ( J P , A )  
特開2 0 0 3 - 1 3 1 6 1 8 ( J P , A )  
特開2 0 0 1 - 0 4 2 8 2 1 ( J P , A )

(58)調査した分野(Int.Cl. , D B名)  
G09G 3/00- 3/38  
H01L 51/50

专利名称(译)	显示装置及其驱动方法		
公开(公告)号	<a href="#">JP3918642B2</a>	公开(公告)日	2007-05-23
申请号	JP2002166912	申请日	2002-06-07
[标]申请(专利权)人(译)	卡西欧计算机株式会社		
申请(专利权)人(译)	卡西欧计算机有限公司		
当前申请(专利权)人(译)	卡西欧计算机有限公司		
[标]发明人	守重盛雄 白寄友之 山田裕康		
发明人	守重 盛雄 白寄 友之 山田 裕康		
IPC分类号	G09G3/30 G09G3/20 H01L51/50 G09G3/32 H05B33/14		
CPC分类号	G09G3/325 G09G3/3275 G09G2300/0408 G09G2300/0417 G09G2300/0809 G09G2300/0842 G09G2300/0866 G09G2320/0295 G09G2320/043 H01L27/3244 H01L27/3297		
FI分类号	G09G3/30.H G09G3/20.612.F G09G3/20.623.B G09G3/20.624.B G09G3/20.641.D H05B33/14.A G09G3/20.623.R G09G3/3216 G09G3/3233 G09G3/3266 G09G3/3275 G09G3/3283		
F-TERM分类号	3K007/AB02 3K007/AB17 3K007/DB03 3K007/GA04 3K107/AA01 3K107/BB01 3K107/CC02 3K107/CC35 3K107/CC36 3K107/EE03 3K107/HH00 3K107/HH04 5C080/AA06 5C080/BB05 5C080/DD07 5C080/DD30 5C080/EE29 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05 5C080/JJ06 5C380/AA01 5C380/AA03 5C380/AB05 5C380/AB06 5C380/AB18 5C380/AB22 5C380/AB23 5C380/AB32 5C380/BA08 5C380/CA08 5C380/CA13 5C380/CA35 5C380/CB01 5C380/CB26 5C380/CC02 5C380/CC26 5C380/CC27 5C380/CC30 5C380/CC33 5C380/CC41 5C380/CC52 5C380/CC62 5C380/CD013 5C380/CD014 5C380/CD072 5C380/CF07 5C380/CF43 5C380/DA02 5C380/DA06 5C380/HA13		
其他公开文献	JP2004012858A		
外部链接	<a href="#">Espacenet</a>		

# 摘要(译)

要解决的问题：提供具有指定电流指定电流的高清显示设备。在有机EL显示器1中，像素 $P_{i,j}$ 以矩阵排列，像素 $P_{i,j}$ 包括有机EL元件 $E_{i,j}$ 和像素电路 $D_{i,j}$ 。在选择周期期间，根据像素电路 $D_{i,j}$ 在信号线 $Y_j$ 中流动的下沉指定电流电平的电平保持在晶体管23中，在该时段期间，将根据晶体管23的电压电平的电平的驱动电流提供有机EL元件 $E_{i,j}$ 。此外，电流镜电路 $M_j$ 提供与从数据驱动器3输入的灰度信号的电平成比例的电平的信号指定电流到信号线 $Y_j$ 。此外，接收器指定电流的电平低于电流镜电路 $M_j$ 的灰度信号的电平。点域1

【 图 1 】

