

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2013-101358

(P2013-101358A)

(43) 公開日 平成25年5月23日(2013.5.23)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/30 (2006.01)	G09G 3/30 J	3K107
G09G 3/20 (2006.01)	G09G 3/20 611H	5C080
H05B 33/08 (2006.01)	G09G 3/20 624B	5C380
H01L 51/50 (2006.01)	G09G 3/20 641D	
	G09G 3/20 642A	
審査請求 有 請求項の数 13 O L (全 19 頁) 最終頁に続く		

(21) 出願番号	特願2012-271150 (P2012-271150)	(71) 出願人	000002185
(22) 出願日	平成24年12月12日 (2012.12.12)		ソニー株式会社
(62) 分割の表示	特願2007-131006 (P2007-131006) の分割	(74) 代理人	100094363
原出願日	平成19年5月16日 (2007.5.16)		弁理士 山本 孝久
		(74) 代理人	100118290
			弁理士 吉井 正明
		(74) 代理人	100120640
			弁理士 森 幸一
		(72) 発明者	山下 淳一
			東京都港区港南1丁目7番1号 ソニー株 式会社内
		(72) 発明者	内野 勝秀
			東京都港区港南1丁目7番1号 ソニー株 式会社内
		最終頁に続く	

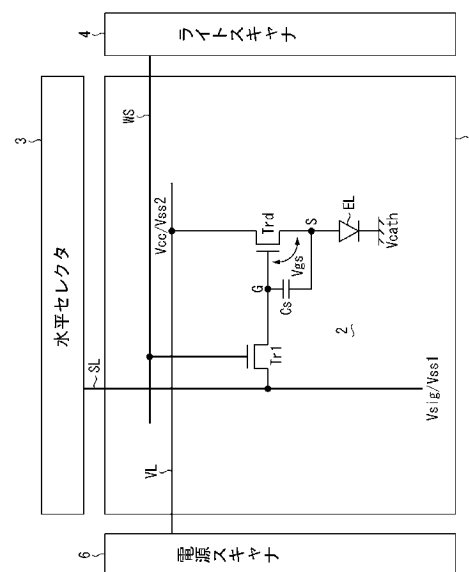
(54) 【発明の名称】 表示装置及びその駆動方法と電子機器

(57) 【要約】

【課題】表示装置の駆動方式を改善して、ドライブトランジスタのソース／ドレイン間に加わる過大な電圧を抑制する。

【解決手段】駆動部は、ライトスキャナ4と電源スキャナ6と信号セクタ3とを有し、所定のシーケンスに従って制御信号及び映像信号を供給し且つ給電線VLを高電位Vccと低電位Vss2で切り換えて各画素2を駆動し、ドライブトランジスタTrdの閾電圧のバラツキを補正する閾電圧補正動作、映像信号の信号電位Vsigを保持容量Csに書き込む書込動作及び書き込まれた信号電位に応じて発光素子ELを発光する発光動作を含む一連の動作を行う。電源スキャナ6は、給電線VLに印加する高電位Vccをレベルの異なる第1高電位と第2高電位で切り替える事により、画素2の一連の動作でドライブトランジスタTrdのソースSとドレインに加わる電圧が絶縁耐圧を越えない様にする。

【選択図】 図2



【特許請求の範囲】

【請求項 1】

画素アレイ部と駆動部とからなり、

前記画素アレイ部は、第 1 の電位とこれよりも低い第 2 の電位とが選択的に供給される給電線、行状の走査線、列状の信号線、及び、各走査線と各信号線とが交差する部分に配された行列状の画素を備え、

前記画素アレイ部の各画素は、少なくとも、サンプリングトランジスタ、ドライブトランジスタ、発光素子、及び、保持容量を備え、

前記サンプリングトランジスタは、前記信号線と前記保持容量との間に挿入され、その制御端に接続された前記走査線からの制御信号に応じて映像信号の書き込みを行うように構成され、

前記ドライブトランジスタは、前記発光素子と前記給電線との間に挿入され、その制御端に印加された電圧に応じて、前記発光素子への駆動電流を制御するように構成され、

前記保持容量は、前記ドライブトランジスタの制御端に接続され、その保持電圧に応じた電圧を前記ドライブトランジスタの制御端に印加するように構成され、

前記駆動部は、所定のシーケンスに従って前記制御信号及び前記映像信号を供給し且つ前記給電線の電位を切り換えて各画素を駆動し、以って、前記駆動電流の前記ドライブトランジスタの閾電圧に対する依存性を補正するための閾電圧補正動作と、前記映像信号の信号電位を前記保持容量に書き込む書込動作と、前記保持容量に書き込まれた信号電位に応じて前記発光素子を発光させる発光動作とを含む一連の動作を行うように構成され、

前記駆動部は、前記給電線に第 2 の電位を供給した状態で、前記閾電圧補正動作及び前記書込動作を行い、

前記書込動作の終了時において前記サンプリングトランジスタをオフしてから、前記給電線から前記ドライブトランジスタを介した電流によって前記ドライブトランジスタの前記発光素子側のソース／ドレインの電位が上昇する所定期間後に、前記給電線に第 1 の電位を供給するように構成されている表示装置。

【請求項 2】

前記駆動部は、前記発光期間の終了後の消光期間において、前記給電線に、第 1 の電位及び第 2 の電位のいずれよりも低い低電位を供給するように構成されている請求項 1 に記載の表示装置。

【請求項 3】

第 1 の電位と低電位の電位差は 1.5 V 以上に設定され、

画素の一連の動作で、前記ドライブトランジスタのソースとドレインに加わる電圧が 1.2 V を超えないように第 2 の電位が設定されている請求項 2 に記載の表示装置。

【請求項 4】

画素の一連の動作で、前記ドライブトランジスタのソースとドレインに加わる電圧が絶縁耐圧を超えないように構成されている請求項 1 乃至請求項 3 のいずれか 1 項に記載の表示装置。

【請求項 5】

前記駆動部は、画素の全ての動作で前記ドライブトランジスタのソースとドレイン間に加わる電圧が飽和動作領域に入るように、第 1 の電位、第 2 の電位、及び、低電位のレベルを設定するように構成されている請求項 2 乃至請求項 4 のいずれか 1 項に記載の表示装置。

【請求項 6】

前記駆動部は、前記給電線の電位を制御する電源スキャナを含み、

前記電源スキャナは、シフトレジスタとその各段に接続された出力バッファとを備え、

前記シフトレジスタは、順次各段毎に切り換え信号を生成し、

前記出力バッファは、電源ラインと接地ラインとの間に配され、前記切り換え信号に応じて電源ライン側の第 1 の電位又第 2 の電位と接地ライン側の低電位を切り換えて、対応する給電線に印加するように構成されている請求項 2 乃至請求項 5 のいずれか 1 項に記載

10

20

30

40

50

の表示装置。

【請求項 7】

前記出力バッファは、電源ライン側に第 1 の電位と第 2 の電位が切り換わりながら供給される一方、これと対応して接地ライン側に第 1 低電位とこれよりも低い第 2 低電位が切り換わりながら供給されており、

電源ラインと接地ラインとの間に配された前記出力バッファを構成するトランジスタのソースとドレイン間に加わる電圧が絶縁耐圧を超えないように構成されている請求項 6 に記載の表示装置。

【請求項 8】

前記出力バッファは、電源ライン側で第 1 の電位から第 2 の電位に切り換った後、接地ライン側で第 1 低電位から第 2 低電位に切り換え、接地ライン側で第 2 低電位から第 1 低電位に戻った後、電源ライン側で第 2 の電位から第 1 の電位に戻すように構成されている請求項 7 に記載の表示装置。

【請求項 9】

第 1 の電位とこれよりも低い第 2 の電位とが選択的に供給される給電線、行状の走査線、列状の信号線、及び、各走査線と各信号線とが交差する部分に配された行列状の画素を備える画素アレイ部を有し、

前記画素アレイ部の各画素は、少なくとも、サンプリングトランジスタ、ドライブトランジスタ、発光素子、及び、保持容量を備え、

前記サンプリングトランジスタは、前記信号線と前記保持容量との間に挿入され、その制御端に接続された前記走査線からの制御信号に応じて映像信号の書き込みを行うように構成され、

前記ドライブトランジスタは、前記発光素子と前記給電線との間に挿入され、その制御端に印加された電圧に応じて、前記発光素子への駆動電流を制御するように構成され、

前記保持容量は、前記ドライブトランジスタの制御端に接続され、その保持電圧に応じた電圧を前記ドライブトランジスタの制御端に印加するように構成された表示装置の駆動方法であって、

前記ドライブトランジスタの閾電圧に応じた電圧を前記保持容量に設定する閾電圧補正工程と、

前記映像信号の信号電位を前記保持容量に書き込む書込工程と、

前記書込工程の終了時において前記サンプリングトランジスタをオフしてから、前記給電線から前記ドライブトランジスタを介した電流によって、前記発光素子の等価容量を充電し、以って、前記ドライブトランジスタの前記発光素子側のソース／ドレインの電位を上昇させる電位上昇工程と、

前記保持容量に書き込まれた信号電位に応じて前記発光素子を発光させる発光工程とを有し、

前記閾電圧補正工程及び前記書込工程は、前記給電線に第 2 の電位が供給された状態で実行され、

前記電位上昇工程の処理が開始してから所定期間後に、前記給電線に第 1 の電位を供給する表示装置の駆動方法。

【請求項 10】

前記発光期間の終了後の消光期間において、前記給電線に、第 1 の電位及び第 2 の電位のいずれよりも低い低電位を供給する請求項 9 に記載の表示装置の駆動方法。

【請求項 11】

第 1 の電位と低電位の電位差は 1.5 V 以上に設定され、

画素の一連の動作で、前記ドライブトランジスタのソースとドレインに加わる電圧が 1.2 V を超えないように第 2 の電位が設定されている請求項 10 に記載の表示装置の駆動方法。

【請求項 12】

画素の一連の動作で、前記ドライブトランジスタのソースとドレインに加わる電圧が絶

10

20

30

40

50

縁耐圧を越えないように駆動する請求項 9 乃至請求項 11 のいずれか 1 項に記載の表示装置の駆動方法。

【請求項 13】

画素の全ての動作で前記ドライブトランジスタのソースとドレイン間に加わる電圧が飽和動作領域に入るように、第 1 の電位、第 2 の電位、及び、低電位のレベルを設定する請求項 10 乃至請求項 12 のいずれか 1 項に記載の表示装置の駆動方法。

は、

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、画素毎に配した発光素子を電流駆動して画像を表示する表示装置及びその駆動方法に関する。またかかる表示装置を用いた電子機器に関する。詳しくは、各画素回路内に設けた絶縁ゲート型電界効果トランジスタによって有機 EL などの発光素子に通電する電流量を制御する、いわゆるアクティブマトリクス型の表示装置の駆動方式に関する。

【背景技術】

【0002】

発光素子として有機 EL デバイスを用いた平面自発光型の表示装置の開発が近年盛んになっている。有機 EL デバイスは有機薄膜に電界をかけると発光する現象を利用したデバイスである。有機 EL デバイスは印加電圧が 10 V 以下で駆動するため低消費電力である。また有機 EL デバイスは自ら光を発する自発光素子であるため、照明部材を必要とせず軽量化及び薄型化が容易である。さらに有機 EL デバイスの応答速度は数 μ s 程度と非常に高速であるので、動画表示時の残像が発生しない。

【0003】

有機 EL デバイスを画素に用いた平面自発光型の表示装置の中でも、とりわけ駆動素子として薄膜トランジスタを各画素に集積形成したアクティブマトリクス型の表示装置の開発が盛んである。アクティブマトリクス型平面自発光表示装置は、例えば以下の特許文献 1 ないし 5 に記載されている。

【先行技術文献】

【特許文献】

【0004】

【特許文献 1】特開 2003-255856

【特許文献 2】特開 2003-271095

【特許文献 3】特開 2004-133240

【特許文献 4】特開 2004-029791

【特許文献 5】特開 2004-093682

【発明の概要】

【発明が解決しようとする課題】

【0005】

しかしながら、従来のアクティブマトリクス型平面自発光表示装置は、プロセス変動により発光素子を駆動するトランジスタ（ドライブトランジスタ）の閾電圧や移動度がばらついてしまう。また有機 EL デバイスの電流／電圧特性も経時的に変化する。このようなドライブトランジスタの特性ばらつきや有機 EL デバイスの特性変動は発光輝度に影響を与えてしまう。表示装置の画面全体にわたって発光輝度を均一に制御するため、各画素回路内で上述したドライブトランジスタや有機 EL デバイスの特性変動を補正する必要がある。従来からかかる補正機能を画素毎に備えた表示装置が提案されている。

【0006】

ドライブトランジスタの閾電圧補正動作や移動度補正動作を安定的に行うため、各画素に形成された容量素子はあるべく容量値を大きくすることが好ましい。容量素子はドライブトランジスタなどと同様に薄膜素子で形成されており、容量素子の誘電体膜はドライブトランジスタのゲート絶縁膜と同層になっている。容量素子の大容量化を図るためには、

10

20

30

40

50

誘電体膜を薄くする必要がある、必然的にゲート絶縁膜も薄くなる。このためドライブトランジスタのドレインとソース間の絶縁耐圧が低下する傾向になる。

【0007】

一方、各画素回路で移動度補正動作や閾電圧補正動作を実行するためには、所定のシーケンスに従って各画素に供給する電源電圧を高低2レベルで切り換える必要がある。電源電圧のレベルを切り換える過程で、ドライブトランジスタのソース／ドレイン間に大きな電位差が生じ、場合によりドライブトランジスタの絶縁耐圧を超えてしまう恐れがある。この様な点から、従来はドライブトランジスタの絶縁耐圧をある程度確保する必要があり、容量素子の大容量化の妨げとなっていた。

【課題を解決するための手段】

【0008】

上述した従来の技術の課題に鑑み、本発明は表示装置の駆動方式を改善して、ドライブトランジスタのソース／ドレイン間に加わる電圧を抑制し、以って容量素子の大容量化を可能にすることを目的とする。かかる目的を達成するために以下の手段を講じた。即ち本発明にかかる表示装置は、画素アレイ部と駆動部とからなり、前記画素アレイ部は、給電線と、行状の走査線と、列状の信号線と、各走査線と各信号線とが交差する部分に配された行列状の画素とを備え、各画素は、少なくともサンプリングトランジスタと、ドライブトランジスタと、発光素子と、保持容量とを備え、前記サンプリングトランジスタは、その制御端が該走査線に接続し、その一対の電流端が該信号線と該ドライブトランジスタの制御端との間に接続し、前記ドライブトランジスタは、ソース及びドレインとなる一対の電流端の一方が該発光素子に接続し、他方が給電線に接続し、前記保持容量は該ドライブトランジスタの制御端と該ドライブトランジスタの一対の電流端の片方との間に接続しており、前記駆動部は、各走査線に順次制御信号を供給するライトスキャナと、各給電線を順次高電位と低電位との間で切り換える電源スキャナと、信号電位と基準電位とが交互に切り換る映像信号を各信号線に供給する信号セレクトとを有し、所定のシーケンスに従って制御信号及び映像信号を供給し且つ給電線を高電位と低電位で切り換えて各画素を駆動し、以って該ドライブトランジスタの閾電圧のバラツキを補正する閾電圧補正動作、該信号電位を保持容量に書き込む書き込み動作及び書き込まれた信号電位に応じて該発光素子を発光する発光動作を含む一連の動作を行う表示装置であって、前記電源スキャナは、該給電線に印加する高電位を該シーケンスに応じてレベルの異なる第1高電位と第2高電位で切り替える事により、画素の一連の動作で該ドライブトランジスタのソースとドレインに加わる電圧が絶縁耐圧を越えない様にすることを特徴とする。

【0009】

好ましくは、前記電源スキャナは、画素が発光動作を行う時給電線を第1高電位とし、画素が閾電圧補正動作を行う時給電線を第1高電位より低い第2高電位とする。又前記電源スキャナは、画素の全ての動作で該ドライブトランジスタのソースとドレイン間に加わる電圧が飽和動作領域に入るように第1高電位及び第2高電位と低電位のレベルを設定する。又前記電源スキャナは、シフトレジスタとその各段に接続された出力バッファとを備え、前記シフトレジスタは、順次各段毎に切り換信号を生成し、前記出力バッファは、電源ラインと接地ラインとの間に配され該切り換信号に応じて電源ライン側の第1又は第2高電位と接地ライン側の低電位を切り換えて対応する給電線に印加する。この場合、前記出力バッファは、電源ライン側に第1高電位と第2高電位が切り換わりながら供給される一方、これと対応して接地ライン側に第1低電位とこれより低い第2低電位が切り換わりながら供給されており、該電源ラインと該接地ラインとの間に配された該出力バッファを構成するトランジスタのソースとドレイン間に加わる電圧が絶縁耐圧を越えない様にする。又前記出力バッファは、電源ライン側で第1高電位から第2高電位に切り換った後、接地ライン側で第1低電位から第2低電位に切り換え、接地ライン側で第2低電位から第1低電位に戻った後、電源ライン側で第2高電位から第1高電位に戻る。

【発明の効果】

【0010】

本発明によれば、給電線に印加する高電位を所定のシーケンスに従ってレベルの異なる第1高電位と第2高電位で切り換えている。これにより画素の一連の動作でドライブトランジスタのソースとドレインに過大な電圧が加わらないようにしている。これにより、ドライブトランジスタのソース／ドレイン間の絶縁耐圧を従来より下げることができる。換言すると、ドライブトランジスタのゲート絶縁膜を薄膜化できるので、これに合わせて保持容量の誘電体膜も薄くなるため、その大容量化が可能になる。

【図面の簡単な説明】

【0011】

【図1】本発明にかかる表示装置の全体構成を示すブロック図である。

【図2】図1に示した表示装置に組み込まれる画素の一例を示す回路図である。

10

【図3】図1及び図2に示した表示装置の動作説明に供する参考タイミングチャートである。

【図4】図1及び図2に示した表示装置の実施形態の動作説明に供するタイミングチャートである。

【図5】図1及び図2に示した表示装置の動作説明に供する回路図である。

【図6】同じく動作説明に供する回路図である。

【図7】同じく動作説明に供する回路図である。

【図8】同じく動作説明に供する回路図である。

【図9】図1及び図2に示した表示装置に含まれる電源スキナの構成を示す部分図である。

20

【図10】同じく電源スキナの別の例を示す部分図である。

【図11】図9に示した電源スキナの動作説明に供するタイミングチャートである。

【図12】図10に示した電源スキナの動作説明に供するタイミングチャートである。

【図13】図10に示した電源スキナの動作説明に供する別のタイミングチャートである。

【図14】本発明にかかる表示装置のデバイス構成を示す断面図である。

【図15】本発明にかかる表示装置のモジュール構成を示す平面図である。

【図16】本発明にかかる表示装置を備えたテレビジョンセットを示す斜視図である。

【図17】本発明にかかる表示装置を備えたデジタルスチルカメラを示す斜視図である。

30

【図18】本発明にかかる表示装置を備えたノート型パーソナルコンピュータを示す斜視図である。

【図19】本発明にかかる表示装置を備えた携帯端末装置を示す模式図である。

【図20】本発明にかかる表示装置を備えたビデオカメラを示す斜視図である。

【発明を実施するための形態】

【0012】

以下図面を参照して本発明の実施の形態を詳細に説明する。図1は本発明にかかる表示装置の全体構成を示すブロック図である。図示するように、本表示装置は、画素アレイ部1とこれを駆動する駆動部とからなる。画素アレイ部1は、行状の走査線WSと、列状の信号線（信号ライン）SLと、両者が交差する部分に配された行列状の画素2と、各画素2の各行に対応して配された給電線（電源ライン）VLとを備えている。なお本例は、各画素2にRGB三原色のいずれかが割り当てられており、カラー表示が可能である。但しこれに限られるものではなく、単色表示のデバイスも含む。駆動部は、各走査線WSに順次制御信号を供給して画素2を行単位で線順次走査するライトスキナ4と、この線順次走査に合わせて各給電線VLに第1電位と第2電位で切り換える電源電圧を供給する電源スキナ6と、この線順次走査に合わせて列状の信号線SLに駆動信号となる信号電位と基準電位を供給する信号セクタ（水平セクタ）3とを備えている。

40

【0013】

図2は、図1に示した表示装置に含まれる画素2の具体的な構成及び結線関係を示す回路図である。図示するように、この画素2は有機ELデバイスなどで代表される発光素子ELと、サンプリングトランジスタTr1と、ドライブトランジスタTrdと、保持容量

50

Csとを含む。サンプリングトランジスタTr1は、その制御端（ゲート）が対応する走査線WSに接続し、一对の電流端（ソース及びドレイン）の片方が対応する信号線SLに接続し、他方がドライブトランジスタTrdの制御端（ゲートG）に接続する。ドライブトランジスタTrdは、一对の電流端（ソースS及びドレイン）の一方が発光素子ELに接続し、他方が対応する給電線VLに接続している。本例では、ドライブトランジスタTrdがNチャネル型であり、そのドレインが給電線VLに接続する一方、ソースSが出力ノードとして発光素子ELのアノードに接続している。発光素子ELのカソードは所定のカソード電位Vcathに接続している。保持容量CsはドライブトランジスタTrdの片方の電流端であるソースSと制御端であるゲートGの間に接続している。

【0014】

かかる構成において、サンプリングトランジスタTr1は走査線WSから供給された制御信号に応じて導通し、信号線SLから供給された信号電位をサンプリングして保持容量Csに保持する。ドライブトランジスタTrdは、第1電位（高電位Vcc）にある給電線VLから電流の供給を受け保持容量Csに保持された信号電位に応じて駆動電流を発光素子ELに流す。ライトスキャナ4は、信号線SLが信号電位にある時間帯にサンプリングトランジスタTr1を導通状態にするため、所定のパルス幅の制御信号を制御線WSに出力し、以って保持容量Csに信号電位を保持すると同時にドライブトランジスタTrdの移動度 μ に対する補正を信号電位に加える。この後ドライブトランジスタTrdは保持容量Csに書き込まれた信号電位Vsigに応じた駆動電流を発光素子ELに供給し、発光動作に入る。

【0015】

本画素回路2は、上述した移動度補正機能に加え閾電圧補正機能も備えている。即ち電源スキャナ6は、サンプリングトランジスタTr1が信号電位Vsigをサンプリングする前に、第1タイミングで給電線VLを第1電位（高電位Vcc）から第2電位（低電位Vss2）に切り換える。またライトスキャナ4は同じくサンプリングトランジスタTr1が信号電位Vsigをサンプリングする前に、第2タイミングでサンプリングトランジスタTr1を導通させて信号線SLから基準電位Vss1をドライブトランジスタTrdのゲートGに印加すると共にドライブトランジスタTrdのソースSを第2電位（Vss2）にセットする。電源スキャナ6は第2タイミングの後の第3タイミングで給電線VLを第2電位Vss2から第1電位Vccに切り換えて、ドライブトランジスタTrdの閾電圧Vthに相当する電圧を保持容量Csに保持する。かかる閾電圧補正機能により、本表示装置は画素毎にばらつくドライブトランジスタTrdの閾電圧Vthの影響をキャンセルすることができる。

【0016】

本画素回路2は、さらにブートストラップ機能も備えている。即ちライトスキャナ4は保持容量Csに信号電位Vsigが保持された段階で走査線WSに対する制御信号の印加を解除し、サンプリングトランジスタTr1を非導通状態にしてドライブトランジスタTrdのゲートGを信号線SLから電氣的に切り離し、以ってドライブトランジスタTrdのソースSの電位変動にゲートGの電位が連動し、ゲートGとソースS間の電圧Vgsを一定に維持することができる。

【0017】

本発明の特徴事項として、電源スキャナ6は、給電線VLに印加する高電位Vccを所定のシーケンスに応じてレベルの異なる第1高電位と第2高電位で切り換えることにより、画素2の一連の動作でドライブトランジスタTrdのソースSとドレインDの間に加わる電圧が絶縁耐圧を超えないようにしている。図2に示した実施形態では、第1高電位がVccに相当し、第2高電位はこれより低いレベルとなっている。本明細書ではこの第2高電位をVcc2で表す。具体的な動作では、電源スキャナ6は、画素2が発光動作を行うとき給電線VLを第1高電位Vccとし、画素2が閾電圧補正動作を行うとき給電線VLを第1高電位Vccよりも低い第2高電位Vcc2としている。電源スキャナ6は、画素2の閾電圧補正動作、移動度補正動作、信号電位書込動作及び発光動作を含む全ての動

10

20

30

40

50

作で、ドライブトランジスタ T_{rd} のソース S とドレイン D の間に加わる電圧が飽和動作領域に入るように、第 1 高電位 V_{cc} 及び第 2 高電位 V_{cc2} と低電位 V_{ss2} のレベルを設定している。

【0018】

図 3 は、図 2 に示した画素回路 2 の動作説明に供するタイミングチャートである。但しこのタイミングチャートは参考例であり、電源スキャナ 6 が給電線 V_L に供給する電位は 3 レベルでなく高電位 V_{cc} と低電位 V_{ss2} の 2 レベルとなっている。このタイミングチャートは、時間軸を共通にして、走査線 W_S の電位変化、給電線 V_L の電位変化及び信号線 S_L の電位変化を表している。またこれらの電位変化と並行に、ドライブトランジスタ T_{rd} のゲート G 及びソース S の電位変化も表してある。図 3 のタイミングチャートに示すように、画素は前のフィールドの発光期間から当該フィールドの非発光期間に入り、そのあと当該フィールドの発光期間となる。この非発光期間で準備動作、閾電圧補正動作、信号書込動作、移動度補正動作などを行う。

10

【0019】

前フィールドの発光期間では、給電線 V_L が高電位 V_{cc} にあり、ドライブトランジスタ T_{rd} が駆動電流 I_{ds} を発光素子 E_L に供給している。駆動電流 I_{ds} は高電位 V_{cc} にある給電線 V_L からドライブトランジスタ T_{rd} を介して発光素子 E_L を通り、カソードラインに流れ込んでいる。

【0020】

続いて当該フィールドの非発光期間に入るとまずタイミング T_1 で給電線 V_L を高電位 V_{cc} から低電位 V_{ss2} に切り換える。これにより給電線 V_L は V_{ss2} まで放電され、さらにドライブトランジスタ T_{rd} のソース S の電位は V_{ss2} まで下降する。これにより発光素子 E_L のアノード電位（即ちドライブトランジスタ T_{rd} のソース電位）は逆バイアス状態となるため、駆動電流が流れなくなり消灯する。またドライブトランジスタのソース S の電位降下に連動してゲート G の電位も降下する。

20

【0021】

続いてタイミング T_2 になると、走査線 W_S を低レベルから高レベルに切り換えることで、サンプリングトランジスタ T_{r1} が導通状態になる。この時信号線 S_L は基準電位 V_{ss1} にある。よってドライブトランジスタ T_{rd} のゲート G の電位は導通したサンプリングトランジスタ T_{r1} を通じて信号線 S_L の基準電位 V_{ss1} となる。この時ドライブトランジスタ T_{rd} のソース S の電位は V_{ss1} よりも十分低い電位 V_{ss2} にある。この様にしてドライブトランジスタ T_{rd} のゲート G とソース S との間の電圧 V_{gs} がドライブトランジスタ T_{rd} の閾電圧 V_{th} より大きくなるように、初期化される。タイミング T_1 からタイミング T_3 までの期間 $T_1 - T_3$ はドライブトランジスタ T_{rd} のゲート G / ソース S 間電圧 V_{gs} を予め V_{th} 以上に設定する準備期間である。

30

【0022】

この後タイミング T_3 になると、給電線 V_L が低電位 V_{ss2} から高電位 V_{cc} に遷移し、ドライブトランジスタ T_{rd} のソース S の電位が上昇を開始する。やがてドライブトランジスタ T_{rd} のゲート G / ソース S 間電圧 V_{gs} が閾電圧 V_{th} となった所で電流がカットオフする。この様にしてドライブトランジスタ T_{rd} の閾電圧 V_{th} に相当する電圧が保持容量 C_s に書き込まれる。これが閾電圧補正動作である。この時電流がもっぱら保持容量 C_s 側に流れ、発光素子 E_L には流れないようにするため、発光素子 E_L がカットオフとなるようにカソード電位 V_{cath} を設定しておく。

40

【0023】

タイミング T_4 では走査線 W_S がハイレベルからローレベルに戻る。換言すると、走査線 W_S に印加された第一のパルスが解除され、サンプリングトランジスタはオフ状態になる。以上の説明から明らかなように、第一パルスは閾電圧補正動作を行うために、サンプリングトランジスタ T_{r1} のゲートに印加される。

【0024】

この後信号線 S_L が基準電位 V_{ss1} から信号電位 V_{sig} に切り換る。続いてタイミ

50

ングT5で走査線WSが再びローレベルからハイレベルに立上る。換言すると第二のパルスがサンプリグトランジスタTr1のゲートに印加される。これによりサンプリグトランジスタTr1は再びオンし、信号線SLから信号電位Vsigをサンプリグする。よってドライブトランジスタTrdのゲートGの電位は信号電位Vsigになる。ここで発光素子ELは始めカットオフ状態（ハイインピーダンス状態）にあるためドライブトランジスタTrdのドレインとソースの間に流れる電流は専ら保持容量Csと発光素子ELの等価容量に流れ込み充電を開始する。この後サンプリグトランジスタTr1がオフするタイミングT6までに、ドライブトランジスタTrdのソースSの電位はΔVだけ上昇する。この様にして映像信号の信号電位VsigがVthに足し込まれる形で保持容量Csに書き込まれる共に、移動度補正用の電圧ΔVが保持容量Csに保持された電圧から差し引かれる。よってタイミングT5からタイミングT6まで期間T5 - T6が信号書込期間&移動度補正期間となる。換言すると、走査線WSに第二パルスが印加されると、信号書込動作及び移動度補正動作が行われる。信号書込期間&移動度補正期間T5 - T6は、第二パルスのパルス幅に等しい。即ち第二パルスのパルス幅が移動度補正期間を規定している。

10

【0025】

この様に信号書込期間T5 - T6では信号電にVsigの書込みと補正量ΔVの調整が同時に行われる。Vsigが高いほどドライブトランジスタTrdが供給する電流Idsは大きくなり、ΔVの絶対値も大きくなる。従って発光輝度レベルに応じた移動度補正が行われる。Vsigを一定とした場合、ドライブトランジスタTrdの移動度μが大きいほどΔVの絶対値が大きくなる。換言すると移動度μが大きいほど保持容量Csに対する負帰還量ΔVが大きくなるので、画素毎の移動度μのばらつきを取り除くことができる。

20

【0026】

最後にタイミングT6になると、前述したように走査線WSが低レベル側に遷移し、サンプリグトランジスタTr1はオフ状態となる。これによりドライブトランジスタTrdのゲートGは信号線SLから切り離される。同時にドレイン電流Idsが発光素子ELを流れ始める。これにより発光素子ELのアノード電位は駆動電流Idsに応じて上昇する。発光素子ELのアノード電位の上昇は、即ちドライブトランジスタTrdのソースSの電位上昇に他ならない。ドライブトランジスタTrdのソースSの電位が上昇すると、保持容量Csのブートストラップ動作によりドライブトランジスタTrdのゲートGの電位も連動して上昇する。ゲート電位の上昇量はソース電位の上昇量に等しくなる。ゆえに発光期間中ドライブトランジスタTrdのゲートG/ソースS間電圧Vgsは一定に保持される。このVgsの値は信号電位Vsigに閾電圧Vth及び移動量μの補正をかけたものとなっている。ドライブトランジスタTrdは、飽和領域で動作する。即ちドライブトランジスタTrdは、ゲートG/ソースS間電圧Vgsに応じた駆動電流Idsを供給する。このVgsの値は信号電位Vsigに閾電圧Vth及び移動量μの補正をかけたものとなっている。

30

【0027】

図3に示した参考例では、ライトスキャナ4は1H内で2回制御信号のパルスを出力している。画素2は1回目のパルスに応答して閾電圧補正を行い、2回目のパルスに応じて信号電位書込動作と移動度補正動作を同時に行っている。一方電源スキャナ6が給電線DSに供給する電源電圧は高電位Vccと低電位Vss2の二値を用い、閾電圧補正動作を開始するときにはタイミングチャートに示すようにドライブトランジスタTrdのソースSは低電位Vss2となり、ドレインは高電位Vccになる。動作の関係上、高電位Vccと低電位Vss2の電位差は15V以上に達する。

40

【0028】

一方、パネルの高精細化が進むにつれ、1画素当たりの面積は小さくなり、これに応じて1画素当たりの保持容量Csの容量値が小さくなる。保持容量Csの容量値が小さくなると、これに比例して移動度補正時間が短くなるので、移動度補正時間のばらつきに対するマージンが低下し、画面上に走査線に沿った筋などが発生してしまう。

50

【0029】

この対策として、保持容量の誘電体膜を薄くして、その大容量化を図ることが考えられる。一般に画素回路を構成する保持容量やトランジスタは薄膜プロセスを用いて同時に形成される。保持容量Csの誘電体膜とトランジスタのゲート絶縁膜は同層となっている。保持容量Csの大容量化のため誘電体膜を薄くしようとする、必然的にドライブトランジスタのゲート絶縁膜も薄くしなければならず、ドライブトランジスタの耐圧が低下してしまう。特にドライブトランジスタTrdのソース／ドレイン間耐圧は12V程度に低下してしまう。図1及び図2に示した表示装置は2個のトランジスタで複雑な補正動作を行うため、画素に供給する電源電圧を高電位と低電位で交互に切り換えており、ドライブトランジスタのソース／ドレイン間には最悪15V以上の電圧が印加されてしまう。従って保持容量を大容量化すると、ドライブトランジスタTrdのソース／ドレイン間耐圧の許容値を超えて、電圧が印加される危険性があり、このままではドライブトランジスタTrdのゲート絶縁膜薄膜化ひいては保持容量Csの大容量化が難しい。

10

【0030】

図4は、同じく図1及び図2に示した表示装置の動作説明に供するタイミングチャートである。このタイミングチャートは本発明の実施形態を表しており、理解を容易にするため図3に示した参考例のタイミングチャートと同様の表記を採用している。図示するように、本実施形態では給電線VLに印加する電圧を参考例の2値(Vcc, Vss2)から3値(Vcc, Vcc2, Vss2)へと変更している。ここで新たに追加した電位Vcc2は、参考例で用いた高電位Vccと低電位Vss2の中間電位である。新たに追加した中間電位Vcc2が給電線VLに印加されている期間で、閾電圧補正動作、信号電位書込動作及び移動度補正動作を行い、その後サンプリングトランジスタTr1がオフして発光期間になった後給電線VLを高電位Vccまで引き上げる。これによりドライブトランジスタTrdのソース／ドレイン間に印加される耐圧を12V以下とし、ゲート絶縁膜の薄膜化を可能にする。

20

【0031】

図4のタイミングチャートに示すように、各画素はタイミングT1から非発光期間に入り、タイミングT6の後発光期間に切り換る。この非発光期間T1 - T6の中で、前半は給電線VLが低電位Vss2にある。後半の閾電圧補正期間T3 - T4や信号電位書込み期間T5 - T6に入ると、給電線VLは中間電位Vcc2まで上がる。その後発光期間に入ると給電線VLは高電位Vccまでさらに上がる。この給電線VLの電位は、ドライブトランジスタTrdのドレインD側に印加される。

30

【0032】

一方ドライブトランジスタTrdのソース電位に着目すると、非発光期間T1 - T3で最も低くなる。このとき給電線VLも低電位Vss2にあるため、絶縁耐圧を超える恐れはない。続いて補正期間T3 - T6になると、ソース電位は若干上昇するがドレイン側が高電位に切り換る。このとき中間電位Vcc2ではなく参考例のように高電位Vccとすると、ドライブトランジスタの耐圧を超える恐れがある。そこで本発明では給電線VLの電位を中間電位Vcc2としている。その後発光期間に入ると給電線VLは高電位Vccになるが、このときにはブートストラップ動作でドライブトランジスタのソース電位も大きく上昇している。従ってドライブトランジスタTrdのドレイン／ソース間電圧が絶縁耐圧を超える恐れが無い。

40

【0033】

以上の説明から明らかなように、ドライブトランジスタTrdのソース／ドレイン間電圧が絶縁耐圧を超える危険性が最も高い期間は、閾電圧補正期間や移動度補正期間である。そこでこれらの補正動作を行う期間は、給電線VLを中間電位Vcc2で抑えることにより、過大な電圧が絶縁耐圧を超えてドライブトランジスタのソース／ドレイン間に印加されることを防いでいる。換言するとドライブトランジスタTrdの絶縁耐圧を参考例に比べて低くすることができ、その分ゲート絶縁膜の薄膜化ひいては保持容量の大容量化を達成することができる。

50

【0034】

引き続き図5～図8を参照して、本発明にかかる表示装置の動作を詳細に説明する。図5は、準備期間 $T_2 - T_3$ における画素の電位状態を示している。この準備期間では信号線 SL を基準電位 V_{ss1} にしておき、サンプリングトランジスタ Tr_1 をオンする。これによりドライブトランジスタ Tr_d のゲート G に基準電位 V_{ss1} が書き込まれる。一方給電線は低電位 V_{ss2} にあり、これは V_{ss1} に対して V_{th} 分よりさらに低い値であるので、ドライブトランジスタ Tr_d はオン状態にあり、そのソース電位も V_{ss2} となる。この様にして準備期間 $T_2 - T_3$ では、ドライブトランジスタ Tr_d のゲート G 及びソース S がそれぞれ V_{ss1} 及び V_{ss2} に初期化される。その際、ドライブトランジスタ Tr_d のドレイン及びソースは共に V_{ss2} であり、電位差は $0V$ である。

10

【0035】

図6は閾電圧補正期間 $T_3 - T_4$ における画素の電位状態を表している。この閾電圧補正期間になると、電源電圧を V_{cc2} まで上げ閾電圧補正動作を実行する。ドライブトランジスタ Tr_d には V_{gs} に比例してドレイン電流 I_{ds} が流れ、ドライブトランジスタ Tr_d がカットオフするまでソース電位は上昇する。ここで参考例では高電位 V_{cc} と低電位 V_{ss2} の電位差が $15V$ 以上であったが、本実施形態では V_{cc2} と V_{ss2} の電位差は $12V$ 以下となるように設定する。ここでドライブトランジスタ Tr_d のゲート電位である V_{ss1} は前述したように $V_{ss2} + V_{th}$ より多少大きい程度であるので、ドライブトランジスタ Tr_d は V_{cc2} に対して飽和領域で動作している。

20

【0036】

図7は移動度補正期間 $T_5 - T_6$ における画素の電位状態を表している。前述した閾電圧補正動作が終わると一旦サンプリングトランジスタ Tr_1 をオフし、信号線 SL を信号電位 V_{sig} に書き換えた後、再びサンプリングトランジスタ Tr_1 をオンする。これによりドライブトランジスタ Tr_d のゲート G に対して信号電位 V_{sig} を書込みつつ、ドレイン電流 I_{ds} を保持容量 C_s に負帰還することで移動度補正動作を行っている。このとき電源電圧は中間の V_{cc2} のままである。一般的に信号セクタの電圧設定の関係で、 V_{sig} の電位は $V_{ss1} + 5V$ 程度に設定している。上記により $V_{cc2} = V_{ss2} + 12 = V_{ss1} - V_{th} + 12$ $V_{ss1} + 10$ となり（ただし V_{th} は $2V$ とする）、 $V_{cc2} > V_{sig}$ であるので、この移動度補正動作中ドライブトランジスタ Tr_d は常に飽和領域で動作している。移動度補正動作を正確に行うためには、ドライブトランジスタ Tr_d は飽和領域で動作する必要がある、本発明では正確な動作がなされている。

30

【0037】

図8は発光期間における画素の電位状態を表している。サンプリングトランジスタ Tr_1 をオフして移動度補正動作を終了した後、画素の電源電圧を V_{cc} に上昇させる。サンプリングトランジスタ Tr_1 をオフすると、ドライブトランジスタ Tr_d のゲート G のインピーダンスは高くなるので、発光素子 EL のアノード電位（即ちドライブトランジスタ Tr_d のソース電位）はドレイン電流 I_{ds} に依存して上昇し、これに合わせてゲート G の電位もブートストラップする。ここで白表示の場合では、ソース電位が $5V$ 以上上昇してしまう。そのため電源電圧が中間の V_{cc2} のままであると、 V_g （ゲート電位） $> V_{cc2} + V_{th}$ となってしまう、ドライブトランジスタ Tr_d が線形駆動になってしまう恐れがある。線形駆動では画質ユニフォーミティが低下してしまう。そこで本発明では発光期間において電源電圧 V_{cc} が、 $V_g < V_{cc} + V_{th}$ を満たすように設定している。これにより発光期間中ドライブトランジスタ Tr_d は飽和領域で動作し、高いユニフォーミティを得ることができる。但しこの高電位 V_{cc} はドライブトランジスタ Tr_d のソース／ドレイン間電圧が $12V$ 以内となるような設定にする。

40

【0038】

以上により本発明では全ての動作においてドライブトランジスタ Tr_d のソース／ドレイン間電圧を許容耐圧の $12V$ 以下に抑えることができ、ゲート絶縁膜薄膜化などのプロセスが適用できるようになり、更なる高精細化が可能になる。

【0039】

50

図9は、図1及び図2に示した表示装置に含まれる電源スキヤナの構成を示す部分回路図である。電源スキヤナはシフトレジスタとその各段に接続した出力バッファとで構成されている。シフトレジスタは線順次走査に同期して各段ごとに順次パルスを出力する。出力バッファはシフトレジスタの各段ごとに配されている。図9は一段分の出力バッファを示している。この出力バッファは電源電圧ラインとGND電圧ラインとの間に配されたインバータからなる。このインバータは一对のPチャネルトランジスタ T_{rP} 及びNチャネルトランジスタ T_{rN} からなり、入力側がシフトレジスタの各段に対応し、出力側は対応する給電線に接続している。

【0040】

電源電圧ラインには外部のパルス電源から V_{cc} と V_{cc2} の2レベルに変化する電源パルスが供給される。GND接地ラインは V_{ss2} に固定されている。インバータは入力信号がローレベルのときPチャネルトランジスタ T_{rP} が導通し、電源電圧ラインに供給された V_{cc} または V_{cc2} の電位を出力する。一方入力信号がハイレベルになるとNチャネルトランジスタ T_{rN} が導通し低電位 V_{ss2} を出力側の給電線に供給する。この様にして入力信号のローレベルとハイレベルの切り換えタイミングに応じて、出力側に所定のシーケンスで第1高電位 V_{cc} 、第2高電位 V_{cc2} 、低電位 V_{ss2} が供給される。

【0041】

図10は、図9に示した出力バッファの変形例を表している。理解を容易にするため対応する部分には対応する参照番号を付してある。異なる点は出力バッファを構成するインバータのGND電圧ライン（接地ライン）に、第1低電位 V_{ss3} とこれより低い第2低電位 V_{ss2} が切り換りながら外部のパルス電源から供給されている。この様に電源電圧ライン側の高電位を V_{cc} と V_{cc2} で切り換えると同時に、GND電圧ライン側の低電位も V_{ss3} と V_{ss2} で切り換えることにより、出力バッファを構成するトランジスタ T_{rP} 、 T_{rN} のソースとドレイン間に加わる電圧が絶縁耐圧を超えないようにしている。この様にすることで、画素アレイ部側のトランジスタと周辺駆動部に含まれる電源スキヤナのトランジスタを、同一の薄膜プロセスで集積形成することができる。

【0042】

図11は図9に示した出力バッファの動作説明に示すタイミングチャートである。前述したように電源電圧は所定のシーケンスに従って V_{cc2} と V_{cc} の間で切り換る。出力バッファを構成するインバータは入力パルスに応じて動作し、電源電圧側の V_{cc} または V_{cc2} と接地ライン側の V_{ss2} を適宜選択し、出力パルスとして対応する給電線に供給する。図示するように、電源電圧パルスと入力パルスは所定の関係で位相調整されており、その結果出力パルスは非発光期間で低電位 V_{ss2} となり、閾電圧補正期間や信号書込み期間では中間の V_{cc2} となり、発光期間では高電位 V_{cc} に順次切り換っていく。

【0043】

図12は、図10に示した出力バッファの動作説明に供するタイミングチャートである。理解を容易にするため、図11に示したタイミングチャートと同様の表記を採用している。前述したように、電源電圧は V_{cc2} と V_{cc} との間で切り換る。これに合わせてGND電圧（接地電圧）は V_{ss2} と V_{ss3} との間で切り換る。具体的には、電源ライン側で第1高電位 V_{cc2} から第2高電位 V_{cc} に切り換った後、接地ライン側で第1低電位 V_{ss3} から第2低電位 V_{ss2} に切り換え、接地ライン側で第2低電位 V_{ss2} から第1低電位 V_{ss3} に戻った後、電源ライン側で第2高電位 V_{cc2} から第1高電位 V_{cc} に戻している。かかる電位設定により、インバータを構成するPチャネルトランジスタやNチャネルトランジスタのソースとドレイン間に過剰な電圧が加わらないようにしている。

【0044】

図13は、図10に示した出力バッファの動作説明に供するタイミングチャートである。理解を容易にするため、図12に示したタイミングチャートと同様の表記を採用している。異なる点は、入力パルスの立ち上りタイミングが図12の実施例に比べて前方にシフトしていることである。この設定でも、インバータを構成するPチャネルトランジスタや

Nチャネルトランジスタのソースとドレイン間に過剰な電圧が加わらないようにできる。

【0045】

本発明にかかる表示装置は、図14に示すような薄膜デバイス構成を有する。本図は、絶縁性の基板に形成された画素の模式的な断面構造を表している。図示するように、画素は、複数の薄膜トランジスタを含むトランジスター部（図では1個のTFTを例示）、保持容量などの容量部及び有機EL素子などの発光部とを含む。基板の上にTFTプロセスでトランジスター部や容量部が形成され、その上に有機EL素子などの発光部が積層されている。その上に接着剤を介して透明な対向基板を貼り付けてフラットパネルとしている。

【0046】

本発明にかかる表示装置は、図15に示すようにフラット型のモジュール形状のものを含む。例えば絶縁性の基板上に、有機EL素子、薄膜トランジスタ、薄膜容量等からなる画素をマトリックス状に集積形成した画素アレイ部を設ける、この画素アレイ部（画素マトリックス部）を囲むように接着剤を配し、ガラス等の対向基板を貼り付けて表示モジュールとする。この透明な対向基板には必要に応じて、カラーフィルタ、保護膜、遮光膜等を設けてもよい。表示モジュールには、外部から画素アレイ部への信号等を入出力するためのコネクタとして例えばFPC（フレキシブルプリントサーキット）を設けてもよい。

【0047】

以上説明した本発明における表示装置は、フラットパネル形状を有し、様々な電子機器、例えば、デジタルカメラ、ノート型パーソナルコンピュータ、携帯電話、ビデオカメラなど、電子機器に入力された、若しくは、電子機器内で生成した駆動信号を画像若しくは映像として表示するあらゆる分野の電子機器のディスプレイに適用することが可能である。以下この様な表示装置が適用された電子機器の例を示す。

【0048】

図16は本発明が適用されたテレビであり、フロントパネル12、フィルターガラス13等から構成される映像表示画面11を含み、本発明の表示装置をその映像表示画面11に用いることにより作製される。

【0049】

図17は本発明が適用されたデジタルカメラであり、上が正面図で下が背面図である。このデジタルカメラは、撮像レンズ、フラッシュ用の発光部15、表示部16、コントロールスイッチ、メニュースイッチ、シャッター19等を含み、本発明の表示装置をその表示部16に用いることにより作製される。

【0050】

図18は本発明が適用されたノート型パーソナルコンピュータであり、本体20には文字等を入力するとき操作されるキーボード21を含み、本体カバーには画像を表示する表示部22を含み、本発明の表示装置をその表示部22に用いることにより作製される。

【0051】

図19は本発明が適用された携帯端末装置であり、左が開いた状態を表し、右が閉じた状態を表している。この携帯端末装置は、上側筐体23、下側筐体24、連結部（ここではヒンジ部）25、ディスプレイ26、サブディスプレイ27、ピクチャーライト28、カメラ29等を含み、本発明の表示装置をそのディスプレイ26やサブディスプレイ27に用いることにより作製される。

【0052】

図20は本発明が適用されたビデオカメラであり、本体部30、前方を向いた側面に被写体撮影用のレンズ34、撮影時のスタート／ストップスイッチ35、モニター36等を含み、本発明の表示装置をそのモニター36に用いることにより作製される。

【符号の説明】

【0053】

1・・・画素アレイ部、2・・・画素、3・・・水平セレクト、4・・・ライトスキャナ、6・・・電源スキャナ、Tr1・・・サンプリングトランジスタ、Trd・・・ドラ

10

20

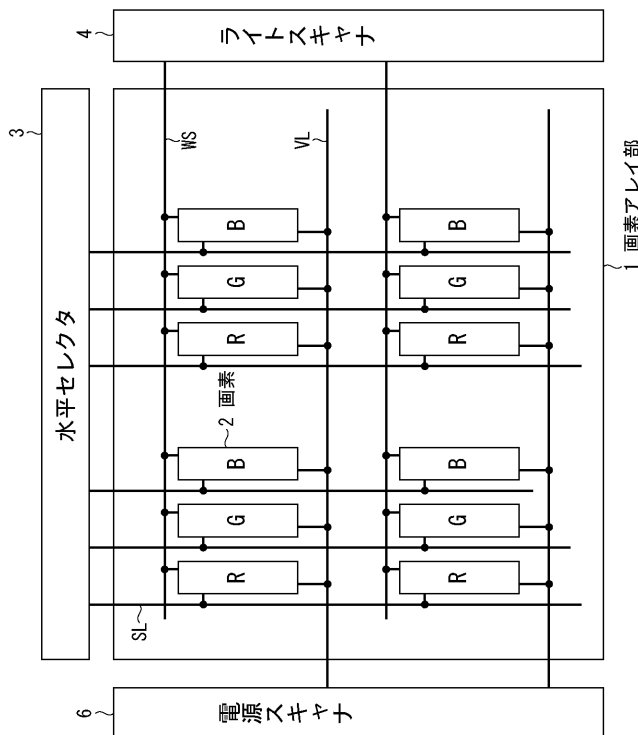
30

40

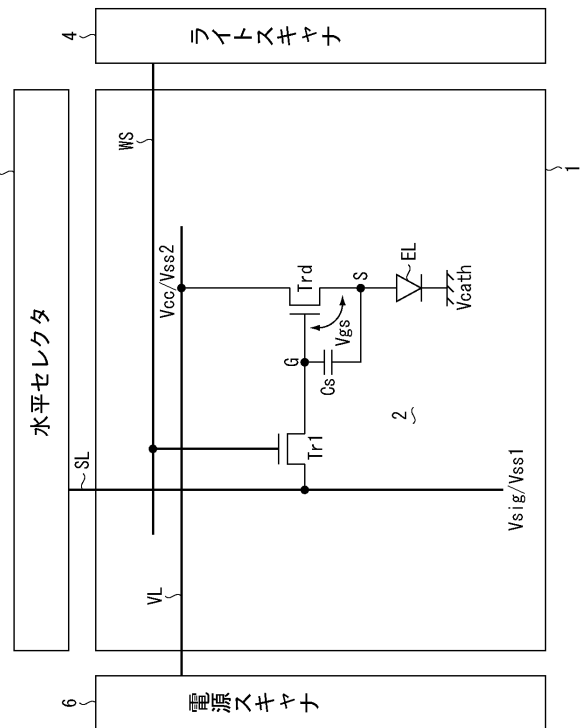
50

イブトランジスタ、 C_s ・・・保持容量、 E_L ・・・発光素子、 W_S ・・・走査線、 V_L ・・・給電線、 S_L ・・・信号線

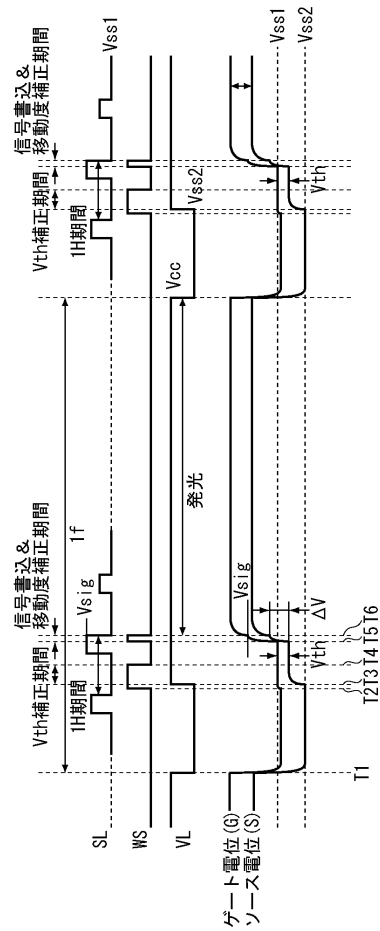
【図 1】



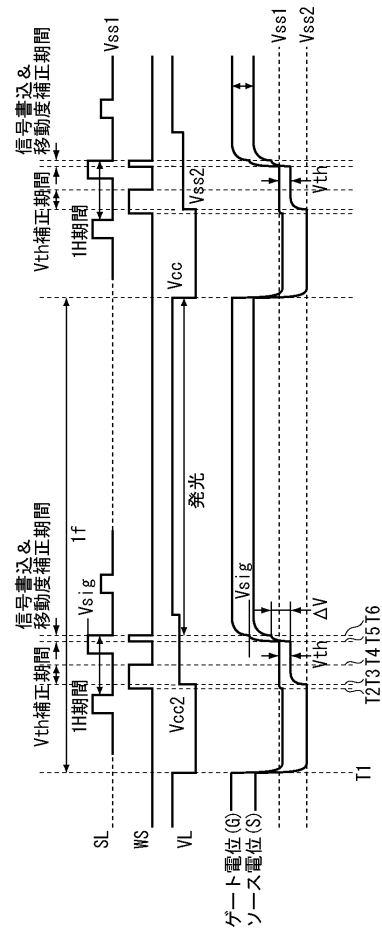
【図 2】



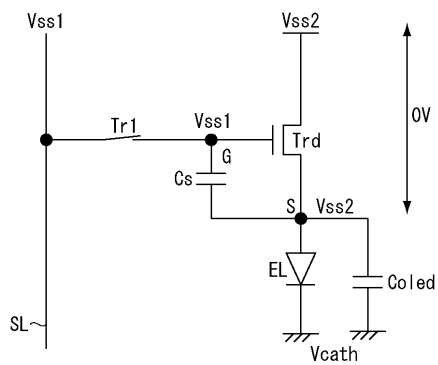
【 図 3 】



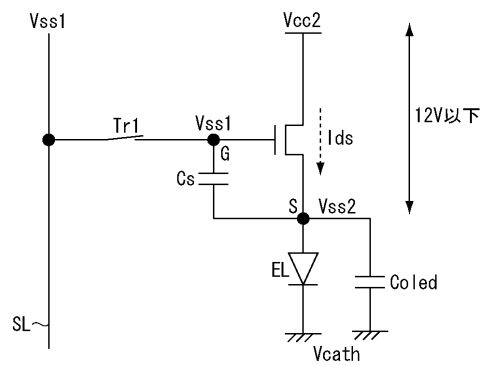
【図 4】



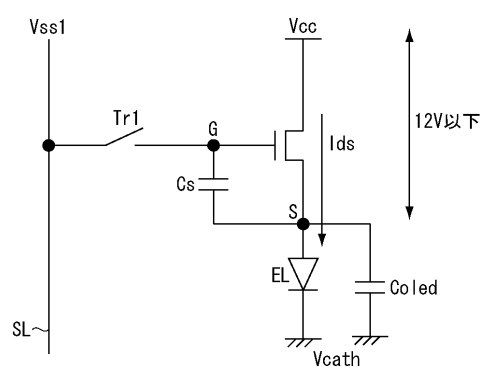
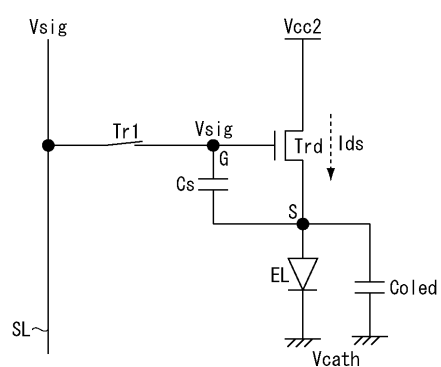
【図 5】



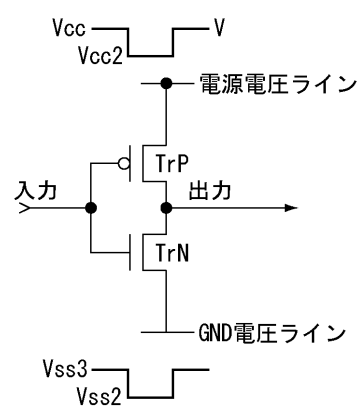
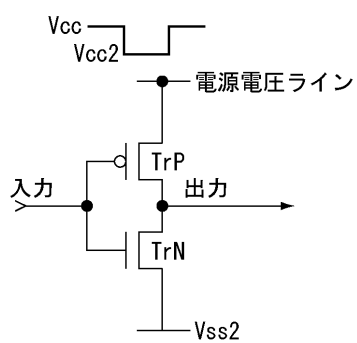
【図 6】



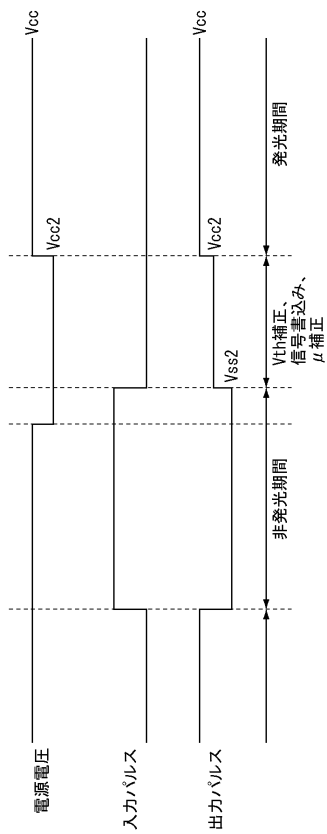
【图 8】



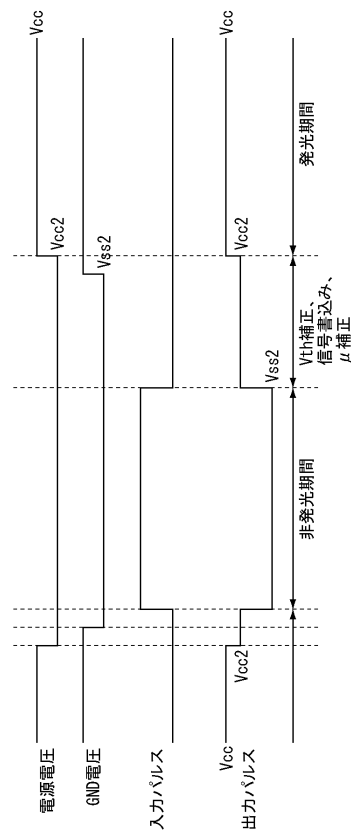
【図 10】



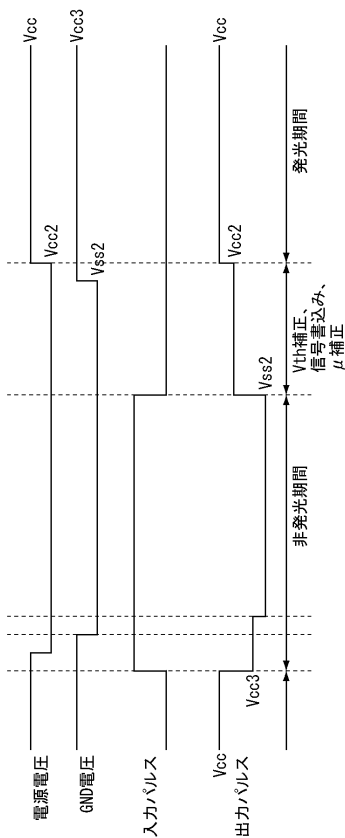
【図 1 1】



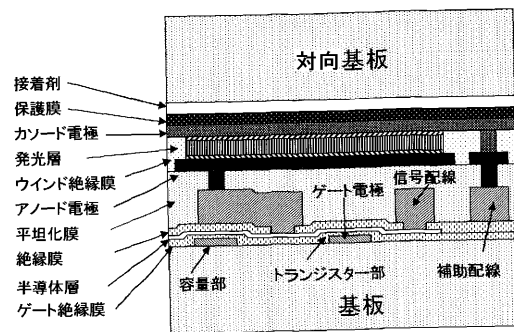
【図 1 2】



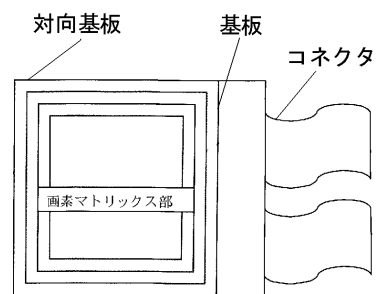
【図 1 3】



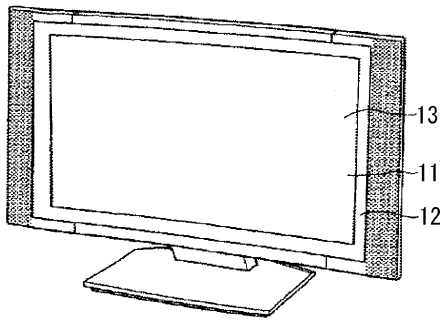
【図 1 4】



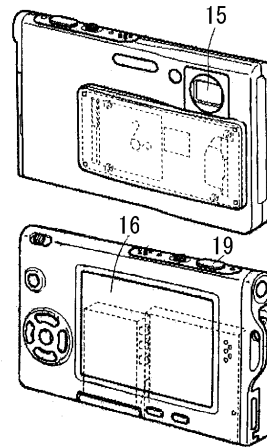
【図 1 5】



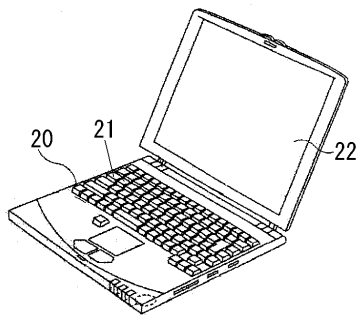
【図 16】



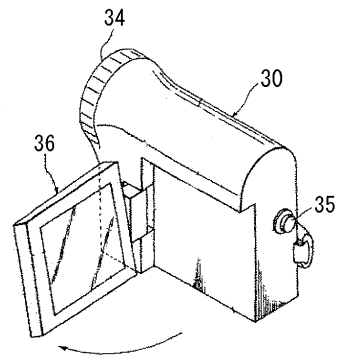
【図 17】



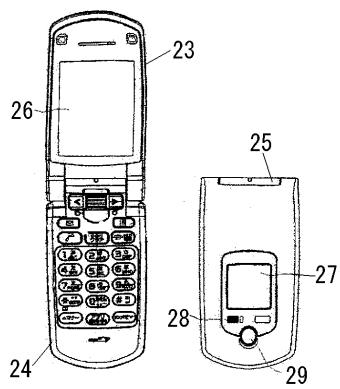
【図 18】



【図 20】



【図 19】



フロントページの続き

(51)Int.Cl. F I テーマコード (参考)
H 0 5 B 33/08
H 0 5 B 33/14 A

F ターム(参考) 3K107 AA01 BB01 CC21 CC31 EE04 HH04
5C080 AA06 BB05 CC03 DD05 EE29 EE30 FF08 FF11 FF12 HH09
JJ02 JJ03 JJ04 JJ06
5C380 AA01 AB06 AB11 AB31 AB34 AC07 AC08 AC09 AC11 BA05
BA38 BA39 BB02 CA08 CA12 CA53 CB01 CB14 CB20 CB26
CC03 CC04 CC06 CC07 CC27 CC30 CC33 CC41 CC61 CC62
CD012 CD022 CF07 CF22 CF23 DA02 DA06 DA47

专利名称(译)	显示装置及其驱动方法和电子设备		
公开(公告)号	JP2013101358A	公开(公告)日	2013-05-23
申请号	JP2012271150	申请日	2012-12-12
[标]申请(专利权)人(译)	索尼公司		
申请(专利权)人(译)	索尼公司		
[标]发明人	山下淳一 内野勝秀		
发明人	山下 淳一 内野 勝秀		
IPC分类号	G09G3/30 G09G3/20 H05B33/08 H01L51/50		
FI分类号	G09G3/30.J G09G3/20.611.H G09G3/20.624.B G09G3/20.641.D G09G3/20.642.A H05B33/08 H05B33/14.A G09G3/3233 G09G3/3266 G09G3/3275 G09G3/3291		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC21 3K107/CC31 3K107/EE04 3K107/HH04 5C080/AA06 5C080/BB05 5C080/CC03 5C080/DD05 5C080/EE29 5C080/EE30 5C080/FF08 5C080/FF11 5C080/FF12 5C080/HH09 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ06 5C380/AA01 5C380/AB06 5C380/AB11 5C380/AB31 5C380/AB34 5C380/AC07 5C380/AC08 5C380/AC09 5C380/AC11 5C380/BA05 5C380/BA38 5C380/BA39 5C380/BB02 5C380/CA08 5C380/CA12 5C380/CA53 5C380/CB01 5C380/CB14 5C380/CB20 5C380/CB26 5C380/CC03 5C380/CC04 5C380/CC06 5C380/CC07 5C380/CC27 5C380/CC30 5C380/CC33 5C380/CC41 5C380/CC61 5C380/CC62 5C380/CD012 5C380/CD022 5C380/CF07 5C380/CF22 5C380/CF23 5C380/DA02 5C380/DA06 5C380/DA47		
代理人(译)	山本隆久 吉井正明 森浩一		
其他公开文献	JP5879585B2		
外部链接	Espacenet		

摘要(译)

要解决的问题：改进显示装置的驱动方法并抑制施加在驱动晶体管的源极和漏极之间的过电压。解决方案：驱动部分包括：写入扫描器4;电源扫描器6;驱动部分根据预定顺序提供控制信号和视频信号，并在高电位Vcc和低电位Vss2之间切换电源线VL以驱动各个像素2，并执行一系列操作，包括信号选择器3。：校正驱动晶体管Trd的阈值电压的变化的阈值电压校正操作;将视频信号的信号电位Vsig写入保持电容Cs的写入操作;以及使发光EL根据写入的信号电位发光的发光操作。电源扫描器6将要施加到电源线VL的高电位Vcc切换到彼此电平不同的第一高电位和第二高电位，使得施加到电源S和漏极的电压。在像素2的一系列操作中，驱动晶体管Trd不应超过击穿电压。

