

【特許請求の範囲】

【請求項 1】

- (1) 走査回路に接続され、第 1 の方向に延びる走査線、
- (2) 信号出力回路に接続され、第 2 の方向に延びるデータ線、
- (3) 電流駆動型の発光部、及び、駆動回路を備えている表示素子、並びに、
- (4) 電源部に接続され、第 1 の方向に延びる給電線、

を備えており、
表示素子を構成する駆動回路は、書込みトランジスタ、駆動トランジスタ、及び、容量部から構成されており、

駆動トランジスタにおいては、

10

- (A-1) 一方のソース/ドレイン領域は、給電線に接続されており、
- (A-2) 他方のソース/ドレイン領域は、発光部の一端に接続され、且つ、容量部の一方の電極に接続されており、第 2 ノードを構成し、
- (A-3) ゲート電極は、書込みトランジスタの他方のソース/ドレイン領域に接続され、且つ、容量部の他方の電極に接続されており、第 1 ノードを構成し、

書込みトランジスタにおいては、

- (B-1) 一方のソース/ドレイン領域は、データ線に接続されており、
- (B-2) ゲート電極は、走査線に接続されており、

更に、

20

- (5) 第 2 の方向に延びる、電流検出線、及び、

- (6) 第 2 ノードと電流検出線との間に配されたスイッチング手段、

を備えている表示装置の駆動方法であって、

発光部の他端と電流検出線との間の電位差が発光部の閾値電圧を超えないように電流検出線の電位を保った状態で、スイッチング手段をオン状態とし、駆動トランジスタを介して流れる電流を電流検出線に流して検出する電流検出工程を備えている表示装置の駆動方法。

【請求項 2】

(a) 第 1 ノードと第 2 ノードとの間の電位差が駆動トランジスタの閾値電圧を超え、且つ、第 2 ノードと発光部の他端との間の電位差が発光部の閾値電圧を超えないように、第 1 ノードの電位及び第 2 ノードの電位を初期化する前処理を行い、次いで、

30

(b) 第 1 ノードの電位を保った状態で、第 1 ノードの電位から駆動トランジスタの閾値電圧を減じた電位に向かって第 2 ノードの電位を変化させる閾値電圧キャンセル処理を行い、その後、

(c) 基準電圧を第 1 ノードに印加する、
工程を行い、

次いで、前記電流検出工程を行う請求項 1 に記載の表示装置の駆動方法。

【請求項 3】

前記工程 (c) に替えて、

(c-1) 走査線からの走査信号によりオン状態とされた書込みトランジスタを介して、データ線から映像信号を第 1 ノードに印加する書込み処理を行い、次いで、

40

(c-2) 走査線からの走査信号により書込みトランジスタをオフ状態とすることにより第 1 ノードを浮遊状態とし、給電線から駆動電圧が駆動トランジスタの一方のソース/ドレイン領域に印加されている状態で、駆動トランジスタを介して第 1 ノードと第 2 ノードとの間の電位差の値に応じた電流を発光部に流す、

工程を行う請求項 2 に記載の表示装置の駆動方法。

【請求項 4】

前記工程 (c-2) に引き続き、

(c-3) 第 1 ノードと第 2 ノードとの間の電位差が一定値となるように、第 1 ノードの電位及び第 2 ノードの電位を設定する、

工程を行う請求項 3 に記載の表示装置の駆動方法。

50

【請求項 5】

前記電流検出工程により検出した電流の値に基づいて、データ線に印加する映像信号の値を制御する工程を備えている請求項 1 乃至請求項 4 のいずれか 1 項に記載の表示装置の駆動方法。

【請求項 6】

- (1) 走査回路に接続され、第 1 の方向に延びる走査線、
- (2) 信号出力回路に接続され、第 2 の方向に延びるデータ線、
- (3) 電流駆動型の発光部、及び、駆動回路を備えている表示素子、並びに、
- (4) 電源部に接続され、第 1 の方向に延びる給電線、

10

を備えており、
表示素子を構成する駆動回路は、書込みトランジスタ、駆動トランジスタ、及び、容量部から構成されており、

駆動トランジスタにおいては、

- (A-1) 一方のソース/ドレイン領域は、給電線に接続されており、
- (A-2) 他方のソース/ドレイン領域は、発光部の一端に接続され、且つ、容量部の一方の電極に接続されており、第 2 ノードを構成し、
- (A-3) ゲート電極は、書込みトランジスタの他方のソース/ドレイン領域に接続され、且つ、容量部の他方の電極に接続されており、第 1 ノードを構成し、

書込みトランジスタにおいては、

- (B-1) 一方のソース/ドレイン領域は、データ線に接続されており、
- (B-2) ゲート電極は、走査線に接続されており、

20

更に、

- (5) 第 2 の方向に延びる、電流検出線、及び、
- (6) 第 2 ノードと電流検出線との間に配されたスイッチング手段、

を備えている表示装置。

【請求項 7】

電流検出線には、オン状態とされたスイッチング手段を介して電流検出線と第 2 ノードとが電氣的に接続されたとき、発光部に備えられたアノード電極とカソード電極との間の電位差が発光部の閾値電圧を超えない条件を満たす電圧が印加される請求項 6 に記載の表示装置。

30

【請求項 8】

表示装置は、更に、

- (7) 電流検出線に流れる電流の値に応じて信号を出力する電流検出部、及び、
- (8) 信号出力回路が供給する映像信号の値を制御するための信号制御部、

を備えており、

信号制御部は、電流検出部からの信号に応じて制御される請求項 6 又は請求項 7 に記載の表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

40

本発明は、表示素子の駆動方法、及び、表示装置の駆動方法に関する。

【背景技術】

【0002】

電流駆動型の発光部を備えた表示素子、及び、係る表示素子を備えた表示装置が周知である。例えば、有機材料のエレクトロルミネッセンス (Electroluminescence: 以下、EL と略称する場合がある) を利用した有機エレクトロルミネッセンス発光部を備えた表示素子 (以下、単に、有機 EL 表示素子と略称する場合がある) は、低電圧直流駆動による高輝度発光が可能な表示素子として注目されている。

【0003】

液晶表示装置と同様に、例えば、有機 EL 表示素子を備えた表示装置 (以下、単に、有

50

機 E L 表示装置と略称する場合がある)においても、駆動方式として、単純マトリクス方式、及び、アクティブマトリクス方式が周知である。アクティブマトリクス方式は、構造が複雑になるといった欠点はあるが、画像の輝度を高いものとする事ができる等の利点を有する。アクティブマトリクス方式により駆動される有機 E L 表示素子にあっては、発光層を含む有機層等から構成された発光部に加えて、発光部を駆動するための駆動回路を備えている。

【 0 0 0 4 】

有機エレクトロルミネッセンス発光部(以下、単に、発光部と略称する場合がある)を駆動するための回路として、2つのトランジスタと1つの容量部から構成された駆動回路(2 Tr / 1 C 駆動回路と呼ぶ)が、例えば、特開 2 0 0 7 - 3 1 0 3 1 1 号公報(特許文献 1)から周知である。この 2 Tr / 1 C 駆動回路は、図 2 に示すように、書込みトランジスタ $T R_W$ 、駆動トランジスタ $T R_D$ の 2 つのトランジスタから構成され、更には、1 つの容量部 C_1 から構成されている。ここで、駆動トランジスタ $T R_D$ の他方のソース/ドレイン領域は第 2 ノード $N D_2$ を構成し、駆動トランジスタ $T R_D$ のゲート電極は第 1 ノード $N D_1$ を構成する。

10

【 0 0 0 5 】

発光部 E L P のカソード電極は、第 2 の給電線 P S 2 に接続されている。第 2 の給電線 P S 2 には、電圧 V_{Cat} (例えば、0 ボルト) が印加されている。

【 0 0 0 6 】

そして、図 7 にタイミングチャートを示すように、[期間 - T P (2) $_{1A}$] において、閾値電圧キャンセル処理を行うための前処理が実行される。即ち、走査線 S C L からの走査信号によりオン状態とされた書込みトランジスタ $T R_W$ を介して、データ線 D T L から第 1 ノード初期化電圧 V_{ofs} (例えば、0 ボルト) を第 1 ノード $N D_1$ に印加する。これにより、第 1 ノード $N D_1$ の電位は、 V_{ofs} となる。また、給電線 P S 1 及び駆動トランジスタ $T R_D$ を介して、電源部 1 0 0 から第 2 ノード初期化電圧 V_{CC-L} (例えば、- 1 0 ボルト) を第 2 ノード $N D_2$ に印加する。これにより、第 2 ノード $N D_2$ の電位は、 V_{CC-L} となる。駆動トランジスタ $T R_D$ の閾値電圧を電圧 V_{th} (例えば、3 ボルト) と表す。駆動トランジスタ $T R_D$ のゲート電極と他方のソース/ドレイン領域(以下、便宜上、ソース領域と呼ぶ場合がある)との間の電位差は V_{th} 以上であり、駆動トランジスタ $T R_D$ はオン状態である。

20

30

【 0 0 0 7 】

次いで、[期間 - T P (2) $_{1B}$] ~ [期間 - T P (2) $_5$] に互って、閾値電圧キャンセル処理を行う。具体的には、[期間 - T P (2) $_{1B}$] において第 1 回目の閾値電圧キャンセル処理を行う。[期間 - T P (2) $_3$] において第 2 回目の閾値電圧キャンセル処理を行い、[期間 - T P (2) $_5$] において第 3 回目の閾値電圧キャンセル処理を行う。

【 0 0 0 8 】

[期間 - T P (2) $_{1B}$] において、書込みトランジスタ $T R_W$ のオン状態を維持したまま、電源部 1 0 0 の電圧を第 2 ノード初期化電圧 V_{CC-L} から駆動電圧 V_{CC-H} (例えば、2 0 ボルト) に切り替える。その結果、第 1 ノード $N D_1$ の電位から駆動トランジスタ $T R_D$ の閾値電圧 V_{th} を減じた電位に向かって、第 2 ノード $N D_2$ の電位は変化する。即ち、第 2 ノード $N D_2$ の電位は上昇する。

40

【 0 0 0 9 】

この [期間 - T P (2) $_{1B}$] が充分長ければ、駆動トランジスタ $T R_D$ のゲート電極と他方のソース/ドレイン領域との間の電位差が V_{th} に達し、駆動トランジスタ $T R_D$ はオフ状態となる。即ち、第 2 ノード $N D_2$ の電位が $(V_{ofs} - V_{th})$ に近づき、最終的に $(V_{ofs} - V_{th})$ となる。しかしながら、図 7 に示す例では、[期間 - T P (2) $_{1B}$] の長さは、第 2 ノード $N D_2$ の電位を充分変化させるには足りない長さであり、[期間 - T P (2) $_{1B}$] の終期において、第 2 ノード $N D_2$ の電位は、 $V_{CC-L} < V_1 < (V_{ofs} - V_{th})$ という関係を満たす或る電位 V_1 に達する。

【 0 0 1 0 】

50

[期間 - TP(2)₂]の始期において、データ線DTLの電圧が第1ノード初期化電圧 V_{ofs} から映像信号 V_{sig_m-2} に切り替わる。第1ノードND₁に映像信号 V_{sig_m-2} が印加されないように、この[期間 - TP(2)₂]の始期において、走査線SCLからの信号により書込みトランジスタTR_wをオフ状態とする。その結果、第1ノードND₁は浮遊状態となる。

【0011】

電源部100から給電線PS1を介して駆動トランジスタTR_Dの一方のソース/ドレイン領域に駆動電圧 V_{CC-H} が印加されているので、第2ノードND₂の電位は、電位 V_1 から或る電位 V_2 に上昇する。一方、駆動トランジスタTR_Dのゲート電極は浮遊状態であり、容量部C₁が存在するが故に、ブートストラップ動作が駆動トランジスタTR_Dのゲート電極に生ずる。従って、第1ノードND₁の電位は、第2ノードND₂の電位変化に倣って上昇する。

10

【0012】

[期間 - TP(2)₃]の始期において、データ線DTLの電圧が映像信号 V_{sig_m-2} から第1ノード初期化電圧 V_{ofs} に切り替わる。この[期間 - TP(2)₃]の始期において、走査線SCLからの信号により書込みトランジスタTR_wをオン状態とする。その結果、第1ノードND₁の電位は V_{ofs} となる。また、電源部100から給電線PS1を介して駆動トランジスタTR_Dの一方のソース/ドレイン領域に駆動電圧 V_{CC-H} が印加されている。その結果、第1ノードND₁の電位から駆動トランジスタTR_Dの閾値電圧 V_{th} を減じた電位に向かって、第2ノードND₂の電位は変化する。即ち、第2ノードND₂の電位は、電位 V_2 から或る電位 V_3 に上昇する。

20

【0013】

[期間 - TP(2)₄]の始期において、データ線DTLの電圧が第1ノード初期化電圧 V_{ofs} から映像信号 V_{sig_m-1} に切り替わる。第1ノードND₁に映像信号 V_{sig_m-1} が印加されないように、この[期間 - TP(2)₄]の始期において、走査線SCLからの信号により書込みトランジスタTR_wをオフ状態とする。その結果、第1ノードND₁は浮遊状態となる。

【0014】

給電線PS1を介して電源部100から駆動トランジスタTR_Dの一方のソース/ドレイン領域に駆動電圧 V_{CC-H} が印加されているので、第2ノードND₂の電位は、電位 V_3 から或る電位 V_4 に上昇する。一方、駆動トランジスタTR_Dのゲート電極は浮遊状態であり、容量部C₁が存在するが故に、ブートストラップ動作が駆動トランジスタTR_Dのゲート電極に生ずる。従って、第1ノードND₁の電位は、第2ノードND₂の電位変化に倣って上昇する。

30

【0015】

[期間 - TP(2)₅]における動作の前提として、[期間 - TP(2)₅]の始期において、第2ノードND₂の電位 V_4 が($V_{ofs} - V_{th}$)よりも低いことが必要となる。[期間 - TP(2)_{1B}]の始期から[期間 - TP(2)₅]の始期までの長さは、 $V_4 < (V_{ofs-L} - V_{th})$ の条件を満たすように決定されている。

【0016】

[期間 - TP(2)₅]の動作は、基本的には[期間 - TP(2)₃]で説明したと同様である。この[期間 - TP(2)₅]の始期において、データ線DTLの電圧が映像信号 V_{sig_m-1} から第1ノード初期化電圧 V_{ofs} に切り替わる。この[期間 - TP(2)₅]の始期において、走査線SCLからの信号により書込みトランジスタTR_wをオン状態とする。

40

【0017】

第1ノードND₁は、書込みトランジスタTR_wを介してデータ線DTLから第1ノード初期化電圧 V_{ofs} を印加した状態となる。また、給電線PS1を介して電源部100から駆動トランジスタTR_Dの一方のソース/ドレイン領域に駆動電圧 V_{CC-H} が印加されている。[期間 - TP(2)₃]において説明したと同様に、第2ノードND₂の電位は、第1

50

ノードND₁の電位から駆動トランジスタTR_Dの閾値電圧V_{th}を減じた電位に向かって変化する。そして、駆動トランジスタTR_Dのゲート電極と他方のソース/ドレイン領域との間の電位差がV_{th}に達すると、駆動トランジスタTR_Dがオフ状態となる。この状態にあつては、第2ノードND₂の電位は、概ね(V_{ofs} - V_{th})である。

【0018】

その後、[期間 - TP(2)_{6A}]において、書込みトランジスタTR_Wをオフ状態とする。そして、データ線DTLの電圧を映像信号に相当する電圧[発光部ELPにおける輝度を制御するための映像信号(駆動信号、輝度信号)V_{sig_m}]とする。

【0019】

次いで、[期間 - TP(2)_{6B}]において、書込み処理を行う。具体的には、走査線SCLをハイレベルとすることによって書込みトランジスタTR_Wをオン状態とする。その結果、第1ノードND₁の電位は、映像信号V_{sig_m}へと上昇する。

10

【0020】

上述した動作にあつては、駆動トランジスタTR_Dの一方のソース/ドレイン領域に駆動電圧V_{CC-H}が印加された状態で、駆動トランジスタTR_Dのゲート電極に映像信号V_{sig_m}が印加される。このため、図7に示すように、[期間 - TP(2)_{6B}]において第2ノードND₂の電位が上昇する。この電位の上昇量V(電位補正值)については後述する。駆動トランジスタTR_Dのゲート電極(第1ノードND₁)の電位をV_gとし、他方のソース/ドレイン領域(第2ノードND₂)の電位をV_sとしたとき、上述した第2ノードND₂の電位の上昇量Vを考慮しなければ、V_gの値、V_sの値は以下のとおりとなる。第1ノードND₁と第2ノードND₂の電位差、即ち、駆動トランジスタTR_Dのゲート電極と、ソース領域として働く他方のソース/ドレイン領域との間の電位差V_{gs}は、以下の式(A)で表すことができる。

20

【0021】

$$\begin{aligned} V_g &= V_{sig_m} \\ V_s &= V_{ofs} - V_{th} \\ V_{gs} &= V_{sig_m} - (V_{ofs} - V_{th}) \quad (A) \end{aligned}$$

【0022】

即ち、駆動トランジスタTR_Dに対する書込み処理において得られたV_{gs}は、発光部ELPにおける輝度を制御するための映像信号V_{sig_m}、駆動トランジスタTR_Dの閾値電圧V_{th}、及び、駆動トランジスタTR_Dのゲート電極の電位を初期化するための電圧V_{ofs}のみに依存している。そして、発光部ELPの閾値電圧V_{th-EL}とは無関係である。

30

【0023】

次いで、移動度補正処理について簡単に説明する。上述した動作にあつては、書込み処理において、駆動トランジスタTR_Dの特性(例えば、移動度μの大小等)に応じて駆動トランジスタTR_Dの他方のソース/ドレイン領域の電位(即ち、第2ノードND₂の電位)を変化させる移動度補正処理が併せて行われる。

【0024】

上述したように、駆動トランジスタTR_Dの一方のソース/ドレイン領域に駆動電圧V_{CC-H}が印加された状態で、駆動トランジスタTR_Dのゲート電極に映像信号V_{sig_m}が印加される。ここで、図7に示すように、[期間 - TP(2)_{6B}]において第2ノードND₂の電位が上昇する。その結果、駆動トランジスタTR_Dの移動度μの値が大きい場合、駆動トランジスタTR_Dのソース領域における電位の上昇量V(電位補正值)は大きくなり、駆動トランジスタTR_Dの移動度μの値が小さい場合、駆動トランジスタTR_Dのソース領域における電位の上昇量V(電位補正值)は小さくなる。駆動トランジスタTR_Dのゲート電極とソース領域との間の電位差V_{gs}は、式(A)から以下の式(B)のように変形される。

40

【0025】

$$V_{gs} = V_{sig_m} - (V_{ofs} - V_{th}) - V \quad (B)$$

【0026】

50

以上の操作によって、閾値電圧キャンセル処理、書込み処理、移動度補正処理が完了する。そして、その後の〔期間 - TP(2)_{6C}〕の始期において、走査線 SCL からの走査信号により書込みトランジスタ TR_Wをオフ状態とすることにより第1ノード ND₁を浮遊状態とする。駆動トランジスタ TR_Dの一方のソース/ドレイン領域(以下、便宜上、ドレイン領域と呼ぶ場合がある)には、駆動電圧 V_{CC-H}が印加された状態にある。以上の結果として、第2ノード ND₂の電位が上昇し、所謂ブートストラップ回路におけると同様の現象が駆動トランジスタ TR_Dのゲート電極に生じ、第1ノード ND₁の電位も上昇する。駆動トランジスタ TR_Dのゲート電極とソース領域との間の電位差 V_{gs}は、式(B)の値を保持する。また、発光部 ELP を流れる電流は、駆動トランジスタ TR_Dのドレイン領域からソース領域へと流れるドレイン電流 I_{ds}である。駆動トランジスタ TR_Dが飽和領域において理想的に動作するとすれば、ドレイン電流 I_{ds}は、以下の式(C)で表すことができる。発光部 ELP はドレイン電流 I_{ds}の値に応じた輝度で発光する。尚、係数 k については後述する。

【0027】

$$I_{ds} = k \cdot \mu \cdot (V_{gs} - V_{th})^2 \\ = k \cdot \mu \cdot (V_{sig_m} - V_{ofs} - V)^2 \quad (C)$$

【0028】

上述の式(C)より、ドレイン電流 I_{ds}は移動度 μ に比例する。一方、移動度 μ の大きな駆動トランジスタ TR_Dほど、電位補正值 V が大きくなり、式(C)における (V_{sig_m} - V_{ofs} - V)²の値が小さくなる。これにより、駆動トランジスタの移動度 μ のばらつきに起因するドレイン電流 I_{ds}のばらつきを補正することができる。

【0029】

以上に概要を説明した 2Tr/1C 駆動回路の動作についても、後に詳しく説明する。

【先行技術文献】

【特許文献】

【0030】

【特許文献1】特開2007-310311号公報

【発明の概要】

【発明が解決しようとする課題】

【0031】

上述した動作によれば、閾値電圧キャンセル処理や移動度補正処理により、駆動トランジスタの特性ばらつきに起因する輝度のばらつきを補正することができる。しかしながら、例えば、書込みトランジスタの閾値特性が経時変化すると、書込み処理を行う時間が変化し、移動度補正による電位補正值 V が変化する。これにより、駆動トランジスタのドレイン電流に変化が生ずる。このように、種々の要因により、発光部に流れる電流の値は経時変化し、結果として発光部の輝度も経時変化する。上述した電流の経時変化を正確に把握するためには、閾値電圧キャンセル処理や移動度補正処理の動作を妨げることなく電流を検出することが必要となる。

【0032】

従って、本発明の目的は、閾値電圧キャンセル処理や移動度補正処理の動作を妨げることなく発光部に流れる電流を検出することができる表示装置や係る表示装置の駆動方法を提供することにある。

【課題を解決するための手段】

【0033】

上記の目的を達成するための本発明に係る表示装置、及び、上記の目的を達成するための本発明に係る表示装置の駆動方法に用いられる表示装置は、

- (1) 走査回路に接続され、第1の方向に延びる走査線、
- (2) 信号出力回路に接続され、第2の方向に延びるデータ線、
- (3) 電流駆動型の発光部、及び、駆動回路を備えている表示素子、並びに、
- (4) 電源部に接続され、第1の方向に延びる給電線、

10

20

30

40

50

を備えており、

表示素子を構成する駆動回路は、書込みトランジスタ、駆動トランジスタ、及び、容量部から構成されており、

駆動トランジスタにおいては、

(A - 1) 一方のソース/ドレイン領域は、給電線に接続されており、

(A - 2) 他方のソース/ドレイン領域は、発光部の一端に接続され、且つ、容量部の一方の電極に接続されており、第2ノードを構成し、

(A - 3) ゲート電極は、書込みトランジスタの他方のソース/ドレイン領域に接続され、且つ、容量部の他方の電極に接続されており、第1ノードを構成し、

書込みトランジスタにおいては、

(B - 1) 一方のソース/ドレイン領域は、データ線に接続されており、

(B - 2) ゲート電極は、走査線に接続されており、

更に、

(5) 第2の方向に延びる、電流検出線、及び、

(6) 第2ノードと電流検出線との間に配されたスイッチング手段、

を備えている表示装置である。

【0034】

そして、本発明に係る表示装置の駆動方法は、

発光部の他端と電流検出線との間の電位差が発光部の閾値電圧を超えないように電流検出線の電位を保った状態で、スイッチング手段をオン状態とし、駆動トランジスタを介して流れる電流を電流検出線に流して検出する電流検出工程を備えている。

【発明の効果】

【0035】

本発明の表示装置の駆動方法にあつては、駆動トランジスタを介して発光部に流れる電流を、発光部に流すことなく電流検出線に流して検出することができ、閾値電圧キャンセル処理や移動度補正処理の動作を妨げることなく電流の検出をすることができる。また、電流検出工程により検出した電流の値に基づいて、データ線に印加する映像信号の値を制御する工程を備えている構成とすることもできる。本発明の表示装置の駆動方法が用いられる表示装置にあつては、良好な画像表示特性を維持することが可能となる。

【図面の簡単な説明】

【0036】

【図1】図1は、実施例1に係る表示装置の概念図である。

【図2】図2は、駆動回路を含む表示素子の等価回路図である。

【図3】図3は、表示装置の一部分の模式的な一部断面図である。

【図4】図4は、実施例1に係る表示素子の駆動のタイミングチャートの模式図である。

【図5】図5は、実施例1に係る検出電流のタイミングチャートの模式図である。

【図6】図6は、参考例に係る表示装置の概念図である。

【図7】図7は、参考例に係る表示素子の駆動のタイミングチャートの模式図である。

【図8】図8の(A)乃至(F)は、表示素子の駆動回路を構成する各トランジスタのオン/オフ状態等を模式的に示す図である。

【図9】図9の(A)乃至(F)は、図8の(F)に引き続き、表示素子の駆動回路を構成する各トランジスタのオン/オフ状態等を模式的に示す図である。

【図10】図10の(A)乃至(C)は、電流検出の工程を説明するための、表示素子の駆動回路を構成する各トランジスタ、及び、スイッチング手段のオン/オフ状態等を模式的に示す図である。

【図11】図11の(A)乃至(C)は、図10の(C)に引き続き、電流検出の工程を説明するための、表示素子の駆動回路を構成する各トランジスタ、及び、スイッチング手段のオン/オフ状態等を模式的に示す図である。

【図12】図12は、図11の(C)に引き続き、電流検出の工程を説明するための、表示素子の駆動回路を構成する各トランジスタ、及び、スイッチング手段のオン/オフ状態

10

20

30

40

50

等を模式的に示す図である。

【図 1 3】図 1 3 は、実施例 2 に係る表示素子の駆動のタイミングチャートの模式図である。

【図 1 4】図 1 4 の (A) 乃至 (C) は、電流検出の工程を説明するための、表示素子の駆動回路を構成する各トランジスタ、及び、スイッチング手段のオン/オフ状態等を模式的に示す図である。

【図 1 5】図 1 5 は、実施例 3 に係る表示素子の駆動のタイミングチャートの模式図である。

【図 1 6】図 1 6 の (A) 乃至 (C) は、電流検出の工程を説明するための、表示素子の駆動回路を構成する各トランジスタ、及び、スイッチング手段のオン/オフ状態等を模式的に示す図である。

【図 1 7】図 1 7 は、駆動回路を含む表示素子の等価回路図である。

【図 1 8】図 1 8 は、駆動回路を含む表示素子の等価回路図である。

【図 1 9】図 1 9 は、駆動回路を含む表示素子の等価回路図である。

【発明を実施するための形態】

【0037】

以下、図面を参照して、実施例に基づき本発明を説明するが、本発明は実施例に限定されるものではなく、実施例における種々の数値や材料は例示である。尚、説明は、以下の順序で行う。

1. 本発明に係る表示装置及び表示装置の駆動方法についてのより詳しい説明
2. 各実施例において用いられる表示装置の概要の説明
3. 実施例 1
4. 実施例 2
5. 実施例 3

【0038】

本発明に係る表示装置及び表示装置の駆動方法についてのより詳しい説明

本発明に係る表示装置の駆動方法にあつては、

(a) 第 1 ノードと第 2 ノードとの間の電位差が駆動トランジスタの閾値電圧を超え、且つ、第 2 ノードと発光部の他端との間の電位差が発光部の閾値電圧を超えないように、第 1 ノードの電位及び第 2 ノードの電位を初期化する前処理を行い、次いで、

(b) 第 1 ノードの電位を保った状態で、第 1 ノードの電位から駆動トランジスタの閾値電圧を減じた電位に向かって第 2 ノードの電位を変化させる閾値電圧キャンセル処理を行い、その後、

(c) 基準電圧を第 1 ノードに印加する、
工程を行い、

次いで、前記電流検出工程を行う構成とすることができる。

【0039】

この場合において、前記工程 (c) に替えて、

(c - 1) 走査線からの走査信号によりオン状態とされた書込みトランジスタを介して、データ線から映像信号を第 1 ノードに印加する書込み処理を行い、次いで、

(c - 2) 走査線からの走査信号により書込みトランジスタをオフ状態とすることにより第 1 ノードを浮遊状態とし、給電線から駆動電圧が駆動トランジスタの一方のソース/ドレイン領域に印加されている状態で、駆動トランジスタを介して第 1 ノードと第 2 ノードとの間の電位差の値に応じた電流を発光部に流す、
工程を行う構成とすることができる。

【0040】

更には、前記工程 (c - 2) に引き続き、

(c - 3) 第 1 ノードと第 2 ノードとの間の電位差が一定値となるように、第 1 ノードの電位及び第 2 ノードの電位を設定する、
工程を行う構成とすることができる。

【0041】

上述した各種の好ましい構成を含む本発明に係る表示装置の駆動方法にあっては、前記電流検出工程により検出した電流の値に基づいて、データ線に印加する映像信号の値を制御する工程を備えている構成とすることができる。

【0042】

本発明の表示装置にあっては、

電流検出線には、オン状態とされたスイッチング手段を介して電流検出線と第2ノードとが電氣的に接続されたとき、発光部に備えられたアノード電極とカソード電極との間の電位差が発光部の閾値電圧を超えない条件を満たす電圧が印加される構成とすることができる。

10

【0043】

上述した好ましい構成を含む本発明の表示装置にあっては、更に、

(7) 電流検出線に流れる電流の値に応じて信号を出力する電流検出部、及び、

(8) 信号出力回路が供給する映像信号の値を制御するための信号制御部、

を備えており、

信号制御部は、電流検出部からの信号に応じて制御される構成とすることができる。

【0044】

以上に説明した各種の好ましい構成を含む本発明に係る表示装置、及び、本発明に係る表示装置の駆動方法(以下、これらを総称して、単に、本発明と呼ぶ場合がある)にあっては、発光素子を構成する発光部として、電流を流すことにより発光する電流駆動型の発光部を広く用いることができる。発光部として、有機エレクトロルミネッセンス発光部、無機エレクトロルミネッセンス発光部、LED発光部、半導体レーザ発光部等を挙げることができる。これらの発光部は、周知の材料や方法を用いて構成することができる。カラー表示の平面表示装置を構成する観点からは、中でも、発光部は有機エレクトロルミネッセンス発光部から成る構成が好ましい。有機エレクトロルミネッセンス発光部は、所謂上面発光型であってもよいし、下面発光型であってもよい。

20

【0045】

本明細書における各種の式に示す条件は、式が数学的に厳密に成立する場合の他、式が実質的に成立する場合にも満たされる。換言すれば、式の成立に関し、表示素子や表示装置の設計上あるいは製造上生ずる種々のばらつきは許容される。

30

【0046】

本発明にあっては、閾値電圧キャンセル処理によって、第2ノードの電位が第1ノードの電位から駆動トランジスタの閾値電圧を減じた電位に達すると、駆動トランジスタはオフ状態となる。一方、第2ノードの電位が第1ノードの電位から駆動トランジスタの閾値電圧を減じた電位に至らない場合には、第1ノードと第2ノードとの間の電位差が駆動トランジスタの閾値電圧より大きく、駆動トランジスタはオフ状態とはならない。本発明の駆動方法にあっては、閾値電圧キャンセル処理の結果として、必ずしも駆動トランジスタがオフ状態となることを要しない。

【0047】

工程(c-1)、即ち、書込み処理は、閾値電圧キャンセル処理が終了した後直ちに行う構成であってもよいし、間をおいて行う構成であってもよい。また、書込み処理は、駆動トランジスタの一方のソース/ドレイン領域に駆動電圧が印加された状態で行う構成とすることが好ましいが、駆動トランジスタの一方のソース/ドレイン領域に駆動電圧が印加されていない状態で行う構成であってもよい。前者の構成にあっては、書込み処理において、駆動トランジスタの特性に応じて駆動トランジスタの他方のソース/ドレイン領域の電位を変化させる移動度補正処理が併せて行われる。尚、工程(c)においても、駆動トランジスタの一方のソース/ドレイン領域に駆動電圧が印加された状態で行う構成とすることが好ましいが、駆動トランジスタの一方のソース/ドレイン領域に駆動電圧が印加されていない状態で行う構成であってもよい。

40

【0048】

50

表示装置は、所謂モノクロ表示の構成であってもよいし、カラー表示の構成であってもよい。例えば、1つの画素は複数の副画素から成る構成、具体的には、1つの画素は、赤色発光副画素、緑色発光副画素、青色発光副画素の3つの副画素から構成されている、カラー表示の構成とすることができる。更には、これらの3種の副画素に更に1種類あるいは複数種類の副画素を加えた1組（例えば、輝度向上のために白色光を発光する副画素を加えた1組、色再現範囲を拡大するために補色を発光する副画素を加えた1組、色再現範囲を拡大するためにイエローを発光する副画素を加えた1組、色再現範囲を拡大するためにイエロー及びシアンを発光する副画素を加えた1組）から構成することもできる。

【0049】

表示装置の画素（ピクセル）の値として、VGA（640，480）、S-VGA（800，600）、XGA（1024，768）、APRC（1152，900）、S-XGA（1280，1024）、U-XGA（1600，1200）、HD-TV（1920，1080）、Q-XGA（2048，1536）の他、（1920，1035）、（720，480）、（1280，960）等、画像表示用解像度の幾つかを例示することができるが、これらの値に限定するものではない。

10

【0050】

表示素子及び表示装置にあつては、走査線、データ線、給電線、電流検出線等の各種の配線、発光部の構成や構造は、周知の構成や構造とすることができる。例えば、発光部を有機エレクトロルミネッセンス発光部から構成する場合には、アノード電極、正孔輸送層、発光層、電子輸送層、カソード電極等から構成することができる。後述する電源部、走査回路、信号出力回路、カソード電圧制御回路等の各種の回路は、周知の回路素子等を用いて構成することができる。

20

【0051】

電流検出部は、例えば、検出した電流を直流抵抗に流しその両端に発生する電圧を測定する回路から構成することができる。更には、このようにして得た値と、基準値（例えば、初期状態における値）との比較をする回路等が、適宜組み合わせて構成されていてもよい。基準値は、表示装置を用いて実測する等して予め求めておき、記憶手段等に記憶させておけばよい。電流検出部の構成は、特に限定するものではない。電流検出部も、周知の回路素子等を用いて構成することができる。

【0052】

信号制御部は、電流検出部からの信号に応じて、データ線に印加する映像信号の値を増加/減少する回路から構成することができる。例えば、信号出力回路を構成する増幅器の利得を制御する回路から構成されていてもよいし、D/A変換前のデジタル数値の乗算回路等から構成されていてもよい。信号制御部の構成は、特に限定するものではない。信号制御部も、周知の回路素子等を用いて構成することができる。

30

【0053】

電流検出工程により検出した電流の値に基づいて、データ線に印加する映像信号の値を制御する工程は、例えば、表示装置の電源投入時において行う構成とすることができる。あるいは又、表示装置の使用時間を積算しておき、所定の積算時間に達する毎に行う構成とすることもできる。どのような頻度で行うかは、表示装置の設計に応じて適宜設定すればよい。

40

【0054】

駆動回路を構成するトランジスタとして、nチャネル型の薄膜トランジスタ（TFET）を挙げることができる。駆動回路を構成するトランジスタは、エンハンスメント型であってもよいし、デプレッション型であってもよい。nチャネル型のトランジスタにあつてはLDD構造（Lightly Doped Drain構造）が形成されていてもよい。場合によっては、LDD構造は非対称に形成されていてもよい。例えば、駆動トランジスタに大きな電流が流れるのは表示素子の発光時であるので、発光時においてドレイン領域側となる一方のソース/ドレイン領域側にのみLDD構造を形成した構成とすることもできる。尚、pチャネル型の薄膜トランジスタを用いてもよい。

50

【 0 0 5 5 】

駆動回路を構成する容量部は、一方の電極、他方の電極、及び、これらの電極に挟まれた誘電体層（絶縁層）から構成することができる。駆動回路を構成する上述したトランジスタ及び容量部は、或る平面内に形成され（例えば、支持体上に形成され）、発光部は、例えば、層間絶縁層を介して、駆動回路を構成するトランジスタ及び容量部の上方に形成されている。また、駆動トランジスタの他方のソース/ドレイン領域は、発光部に備えられたアノード電極に、例えば、コンタクトホールを介して接続されている。尚、半導体基板等にトランジスタを形成した構成であってもよい。

【 0 0 5 6 】

以下、図面を参照して、実施例に基づき本発明を説明するが、それに先立ち、各実施例において用いられる表示素子及び表示装置の概要を説明する。

10

【 0 0 5 7 】

各実施例において用いられる表示素子及び表示装置の概要

各実施例での使用に適した表示装置は、複数の画素を備えた表示装置である。1つの画素は複数の副画素（各実施例にあっては、3つの副画素である赤色発光副画素、緑色発光副画素、青色発光副画素）から構成されている。電流駆動型の発光部は有機エレクトロルミネッセンス発光部から成る。各副画素は、駆動回路11と、この駆動回路11に接続された発光部（発光部ELP）とが積層された構造を有する表示素子10から構成されている。

【 0 0 5 8 】

実施例1乃至実施例3において用いられる表示装置の概念図を図1に示す。図2には、表示装置を構成する表示素子10の等価回路図を示す。表示素子10を構成する駆動回路11は、2トランジスタ/1容量部から基本的に構成された駆動回路（2Tr/1C駆動回路と呼ぶ場合がある）である。尚、便宜のため、図1にあっては、図2に示すスイッチング手段 SW_S の表示を省略した。

20

【 0 0 5 9 】

図1に示すように、実施例1において用いられる表示装置は、

- (1) 走査回路101に接続され、第1の方向に延びる走査線SCL、
- (2) 信号出力回路102に接続され、第2の方向に延びるデータ線DTL、
- (3) 電流駆動型の発光部ELP、及び、駆動回路11を備えている表示素子10、並びに、

30

(4) 電源部100に接続され、第1の方向に延びる給電線PS1、を備えている。図1及び後述する図6においては、 3×3 個の表示素子10を図示しているが、これは、あくまでも例示に過ぎない。尚、便宜のため、図1及び図6においては、図2等に示す第2の給電線PS2の図示を省略した。第2の給電線PS2は、共通の給電線として構成されている。

【 0 0 6 0 】

発光部ELPは、例えば、アノード電極、正孔輸送層、発光層、電子輸送層、カソード電極等から成る周知の構成や構造を有する。走査回路101、信号出力回路102、走査線SCL、データ線DTL、電源部100の構成や構造は、周知の構成や構造とすることができる。後述する電流検出制御回路103、電流検出線SENの構成や構造も、周知の構成や構造とすることができる。

40

【 0 0 6 1 】

駆動回路11の最小構成要素を説明する。駆動回路11は、少なくとも、駆動トランジスタ TR_D 、書込みトランジスタ TR_W 、及び、容量部 C_1 から構成されている。駆動トランジスタ TR_D は、ソース/ドレイン領域、チャンネル形成領域、及び、ゲート電極を備えた、 n チャンネル型のTFTから成る。また、書込みトランジスタ TR_W も、ソース/ドレイン領域、チャンネル形成領域、及び、ゲート電極を備えた、 n チャンネル型のTFTから成る。尚、書込みトランジスタ TR_W が p チャンネル型のTFTから成る構成であってもよい。

50

【0062】

ここで、駆動トランジスタ $T R_D$ においては、

(A-1) 一方のソース/ドレイン領域は、給電線 $P S_1$ に接続されており、

(A-2) 他方のソース/ドレイン領域は、発光部 $E L P$ の一端(実施例においては、アノード電極)に接続され、且つ、容量部 C_1 の一方の電極に接続されており、第2ノード $N D_2$ を構成し、

(A-3) ゲート電極は、書込みトランジスタ $T R_W$ の他方のソース/ドレイン領域に接続され、且つ、容量部 C_1 の他方の電極に接続されており、第1ノード $N D_1$ を構成する。

【0063】

10

より具体的には、図1に示す表示装置において、第 m 行(但し、 $m = 1, 2, \dots, M$)、第 n 列目(但し、 $n = 1, 2, \dots, N$)の表示素子10にあっては、駆動トランジスタ $T R_D$ の一方のソース/ドレイン領域は、第 m 番目の給電線 $P S_{1m}$ に接続されている。

【0064】

また、書込みトランジスタ $T R_W$ においては、

(B-1) 一方のソース/ドレイン領域は、データ線 $D T L$ に接続されており、

(B-2) ゲート電極は、走査線 $S C L$ に接続されている。

【0065】

20

より具体的には、図1に示す表示装置において、第 m 行、第 n 列目の表示素子10にあっては、書込みトランジスタ $T R_W$ の一方のソース/ドレイン領域は、第 n 番目のデータ線 $D T L_n$ に接続されている。書込みトランジスタ $T R_W$ のゲート電極は、第 m 番目の走査線 $S C L_m$ に接続されている。

【0066】

発光部 $E L P$ の他端(実施例においてはカソード電極)は、第2の給電線 $P S_2$ に接続されている。第2の給電線 $P S_2$ には、後述する電圧 V_{Ca1} (例えば、0ボルト)が印加されている。

【0067】

表示装置は、更に、

(5) 第2の方向に伸びる、電流検出線 $S E N$ 、及び、

30

(6) 第2ノード $N D_2$ と電流検出線 $S E N$ との間に配されたスイッチング手段 $S W_S$ 、を備えている。実施例にあっては、スイッチング手段 $S W_S$ は n チャンネル型の $T F T$ から構成されているが、これに限るものではない。

【0068】

第 m 行、第 n 列目の表示素子10にあっては、第2ノード $N D_2$ と第 n 番目の電流検出線 $S E N_n$ とがスイッチング手段 $S W_S$ を介して接続されている。電流検出線 $S E N$ は電流検出部104に接続されている。電流検出線 $S E N$ には、オン状態とされたスイッチング手段 $S W_S$ を介して電流検出線 $S E N$ と第2ノード $N D_2$ とが電氣的に接続されたとき、発光部 $E L P$ に備えられたアノード電極とカソード電極との間の電位差が発光部 $E L P$ の閾値電圧 V_{th-EL} を超えない条件を満たす電圧 V_{SEN} が印加される。電圧 V_{SEN} については後述する。

40

【0069】

表示装置は、電流検出制御回路103に接続され、第1の方向に伸びる制御線 $C T L$ を備えている。第 m 行、第 n 列目の表示素子10にあっては、スイッチング手段 $S W_S$ のゲート電極は、第 m 番目の制御線 $C T L_m$ に接続されている。制御線 $C T L_m$ からの信号に基づいて、スイッチング手段 $S W_S$ のオン/オフ動作が制御される。

【0070】

表示装置は、更に、

(7) 電流検出線 $S E N$ に流れる電流の値に応じて信号を出力する電流検出部104、及び、

50

(8) 信号出力回路102が供給する映像信号 V_{Sig} の値を制御するための信号制御部105、

を備えており、信号制御部105は、電流検出部104からの信号に応じて制御される。

【0071】

図3に表示装置の一部分の模式的な一部断面図を示す。駆動回路11を構成するトランジスタ TR_D 、 TR_W 及び容量部 C_1 は支持体20上に形成されている。スイッチング手段 SW_S も同様である。発光部 ELP は、例えば、層間絶縁層40を介して、駆動回路11を構成するトランジスタ TR_D 、 TR_W 及び容量部 C_1 の上方に形成されている。また、駆動トランジスタ TR_D の他方のソース/ドレイン領域は、発光部 ELP に備えられたアノード電極に、コンタクトホールを介して接続されている。尚、図3においては、駆動トランジスタ TR_D のみを図示する。その他のトランジスタは隠れて見えない。

10

【0072】

より具体的には、駆動トランジスタ TR_D は、ゲート電極31、ゲート絶縁層32、半導体層33に設けられたソース/ドレイン領域35、35、及び、ソース/ドレイン領域35、35の間の半導体層33の部分が該当するチャンネル形成領域34から構成されている。一方、容量部 C_1 は、他方の電極36、ゲート絶縁層32の延在部から構成された誘電体層、及び、一方の電極37(第2ノード ND_2 に相当する)から成る。ゲート電極31、ゲート絶縁層32の一部、及び、容量部 C_1 を構成する他方の電極36は、支持体20上に形成されている。駆動トランジスタ TR_D の一方のソース/ドレイン領域35は配線38に接続され、他方のソース/ドレイン領域35は一方の電極37に接続されている。駆動トランジスタ TR_D 及び容量部 C_1 等は、層間絶縁層40で覆われており、層間絶縁層40上に、アノード電極51、正孔輸送層、発光層、電子輸送層、及び、カソード電極53から成る発光部 ELP が設けられている。尚、図面においては、正孔輸送層、発光層、及び、電子輸送層を1層52で表した。発光部 ELP が設けられていない層間絶縁層40の部分の上には、第2層間絶縁層54が設けられ、第2層間絶縁層54及びカソード電極53上には透明な基板21が配置されており、発光層にて発光した光は、基板21を通過して、外部に出射される。尚、一方の電極37(第2ノード ND_2)とアノード電極51とは、層間絶縁層40に設けられたコンタクトホールによって接続されている。また、カソード電極53は、第2層間絶縁層54、層間絶縁層40に設けられたコンタクトホール56、55を介して、ゲート絶縁層32の延在部上に設けられた配線39に接続されている。

20

30

【0073】

図3等に示す表示装置の製造方法を説明する。先ず、支持体20上に、走査線 SC_L 等の各種配線、容量部 C_1 を構成する電極、半導体層から成るトランジスタ、層間絶縁層、コンタクトホール等を、周知の方法により適宜形成する。次いで、周知の方法により成膜及びパターニングを行い、マトリクス状に配列された発光部 ELP を形成する。そして、上記工程を経た支持体20と基板21を対向させ周囲を封止した後、外部の回路との結線を行い、表示装置を得ることができる。

【0074】

各実施例における表示装置は、複数の表示素子10(例えば、 $N \times M = 1920 \times 480$)を備えている、カラー表示の表示装置である。各表示素子10は副画素を構成すると共に、複数の副画素から成る群によって1画素を構成し、第1の方向、及び、第1の方向とは異なる第2の方向に、2次元マトリクス状に画素が配列されている。1画素は、走査線 SC_L の伸びる方向に並んだ、赤色を発光する赤色発光副画素、緑色を発光する緑色発光副画素、及び、青色を発光する青色発光副画素の3種類の副画素から構成されている。

40

【0075】

表示装置は、 $(N/3) \times M$ 個の2次元マトリクス状に配列された画素から構成されている。各画素を構成する表示素子10は線順次走査され、表示フレームレートを FR (回/秒)とする。即ち、第 m 行目に配列された $(N/3)$ 個の画素(N 個の副画素)のそれぞれを構成する表示素子10が同時に駆動される。換言すれば、1つの行を構成する各表

50

示素子10にあっては、その発光/非発光のタイミングは、それらが属する行単位で制御される。尚、1つの行を構成する各画素について映像信号を書き込む処理は、全ての画素について同時に映像信号を書き込む処理(以下、単に、同時書き込み処理と呼ぶ場合がある)であってもよいし、各画素毎に順次映像信号を書き込む処理(以下、単に、順次書き込み処理と呼ぶ場合がある)であってもよい。いずれの書き込み処理とするかは、表示装置の構成に応じて適宜選択すればよい。

【0076】

上述したように、第1行目乃至第M行目の表示素子10は線順次走査される。説明の便宜上、各行の表示素子10を走査するために割り当てられた期間を水平走査期間と表す。後述する各実施例において、各水平走査期間には、信号出力回路102から第1ノード初期化電圧をデータ線DTLに印加する期間(以下、初期化期間と呼ぶ)、次いで、信号出力回路102から映像信号(後述する V_{sig})をデータ線DTLに印加する期間(以下、映像信号期間)とが存在する。

10

【0077】

ここで、原則として、第m行、第n列目に位置する表示素子10に関する駆動、動作を説明するが、係る表示素子10を、以下、第(n, m)番目の表示素子10あるいは第(n, m)番目の副画素と呼ぶ。そして、第m行目に配列された各表示素子10の水平走査期間(第m番目の水平走査期間)が終了するまでに、各種の処理(後述する閾値電圧キャンセル処理、書き込み処理、移動度補正処理)が行われる。尚、書き込み処理や移動度補正処理は、第m番目の水平走査期間内に行われる。一方、閾値電圧キャンセル処理やこれに伴う前処理は、第m番目の水平走査期間より先行して行うことができる。

20

【0078】

そして、上述した各種の処理が全て終了した後、第m行目に配列された各表示素子10を構成する発光部ELPを発光させる。尚、上述した各種の処理が全て終了した後、直ちに発光部ELPを発光させてもよいし、所定の期間(例えば、所定の行数分の水平走査期間)が経過した後に発光部ELPを発光させてもよい。この所定の期間は、表示装置の仕様や駆動回路の構成等に応じて、適宜設定することができる。尚、以下の説明においては、説明の便宜のため、各種の処理終了後、直ちに発光部ELPを発光させるものとする。そして、第m行目に配列された各表示素子10を構成する発光部ELPの発光状態は、第(m+m')行目に配列された各表示素子10の水平走査期間の開始直前まで継続される。ここで、「m'」は、表示装置の設計仕様によって決定される。即ち、或る表示フレームの第m行目に配列された各表示素子10を構成する発光部ELPの発光は、第(m+m'-1)番目の水平走査期間まで継続される。一方、第(m+m')番目の水平走査期間の始期から、次の表示フレームにおける第m番目の水平走査期間内において書き込み処理や移動度補正処理が完了するまで、第m行目に配列された各表示素子10を構成する発光部ELPは、原則として非発光状態を維持する。上述した非発光状態の期間(以下、単に、非発光期間と呼ぶ場合がある)を設けることにより、アクティブマトリクス駆動に伴う残像ボケが低減され、動画品位をより優れたものとすることができる。但し、各副画素(表示素子10)の発光状態/非発光状態は、以上に説明した状態に限定するものではない。また、水平走査期間の時間長は、 $(1/FR) \times (1/M)$ 秒未満の時間長である。(m+m')の値がMを超える場合、超えた分の水平走査期間は、次の表示フレームにおいて処理される。

30

40

【0079】

1つのトランジスタの有する2つのソース/ドレイン領域において、「一方のソース/ドレイン領域」という用語を、電源側に接続されたソース/ドレイン領域といった意味において使用する場合がある。また、トランジスタがオン状態にあるとは、ソース/ドレイン領域間にチャンネルが形成されている状態を意味する。係るトランジスタの一方のソース/ドレイン領域から他方のソース/ドレイン領域に電流が流れているか否かは問わない。一方、トランジスタがオフ状態にあるとは、ソース/ドレイン領域間にチャンネルが形成されていない状態を意味する。また、或るトランジスタのソース/ドレイン領域が他のトラ

50

ンジスタのソース/ドレイン領域に接続されているとは、或るトランジスタのソース/ドレイン領域と他のトランジスタのソース/ドレイン領域とが同じ領域を占めている形態を包含する。更には、ソース/ドレイン領域は、不純物を含有したポリシリコンやアモルファスシリコン等の導電性物質から構成することができるだけでなく、金属、合金、導電性粒子、これらの積層構造、有機材料（導電性高分子）から成る層から構成することができる。また、以下の説明で用いるタイミングチャートにおいて、各期間を示す横軸の長さ（時間長）は模式的なものであり、各期間の時間長の割合を示すものではない。縦軸においても同様である。また、タイミングチャートにおける波形の形状も模式的なものである。

【0080】

以下、実施例に基づき、本発明を説明する。

10

【実施例1】

【0081】

実施例1は、本発明の表示装置、及び、本発明の表示装置の駆動方法に関する。

【0082】

図2に示すように、表示素子10を構成する駆動回路11は、書込みトランジスタ T_{R_W} 、駆動トランジスタ T_{R_D} の2つのトランジスタから構成され、更には、1つの容量部 C_1 から構成されている（ $2T_r/1C$ 駆動回路）。以下、第 (n, m) 番目の表示素子10の構成について説明する。

【0083】

[駆動トランジスタ T_{R_D}]

20

駆動トランジスタ T_{R_D} の一方のソース/ドレイン領域は、第 m 番目の給電線 $PS1_m$ に接続されている。駆動トランジスタ T_{R_D} の一方のソース/ドレイン領域には、第 m 番目の給電線 $PS1_m$ から、電源部100の動作に基づいて所定の電圧が印加される。具体的には、電源部100からは、後述する駆動電圧 V_{CC-H} 及び電圧 V_{CC-L} が供給される。一方、駆動トランジスタ T_{R_D} の他方のソース/ドレイン領域は、

[1]発光部 ELP のアノード電極、及び、

[2]容量部 C_1 の一方の電極、

に接続されており、第2ノード ND_2 を構成する。また、駆動トランジスタ T_{R_D} のゲート電極は、

[1]書込みトランジスタ T_{R_W} の他方のソース/ドレイン領域、及び、

30

[2]容量部 C_1 の他方の電極、

に接続されており、第1ノード ND_1 を構成する。

【0084】

ここで、駆動トランジスタ T_{R_D} は、表示素子10の発光状態においては、以下の式(1)に従ってドレイン電流 I_{ds} を流すように駆動される。表示素子10の発光状態においては、駆動トランジスタ T_{R_D} の一方のソース/ドレイン領域はドレイン領域として働き、他方のソース/ドレイン領域はソース領域として働く。説明の便宜のため、以下の説明において、駆動トランジスタ T_{R_D} の一方のソース/ドレイン領域を単にドレイン領域と呼び、他方のソース/ドレイン領域を単にソース領域と呼ぶ場合がある。尚、

40

μ : 実効的な移動度

L : チャネル長

W : チャネル幅

V_{gs} : ゲート電極とソース領域との間の電位差

V_{th} : 閾値電圧

C_{ox} : (ゲート絶縁層の比誘電率) × (真空の誘電率) / (ゲート絶縁層の厚さ)

$k = (1/2) \cdot (W/L) \cdot C_{ox}$

とする。

【0085】

$I_{ds} = k \cdot \mu \cdot (V_{gs} - V_{th})^2 \quad (1)$

【0086】

50

このドレイン電流 I_{ds} が表示素子 10 の発光部 ELP を流れることで、表示素子 10 の発光部 ELP が発光する。更には、このドレイン電流 I_{ds} の値の大小によって、表示素子 10 の発光部 ELP における発光状態（輝度）が制御される。

【0087】

[書込みトランジスタ TR_W]

書込みトランジスタ TR_W の他方のソース/ドレイン領域は、上述のとおり、駆動トランジスタ TR_D のゲート電極に接続されている。一方、書込みトランジスタ TR_W の一方のソース/ドレイン領域は、第 n 番目のデータ線 DTL_n に接続されている。書込みトランジスタ TR_W の一方のソース/ドレイン領域には、第 n 番目のデータ線 DTL_n から、信号出力回路 102 の動作に基づいて所定の電圧が印加される。具体的には、信号出力回路 102 から、発光部 ELP における輝度を制御するための映像信号（駆動信号、輝度信号） V_{sig} や、後述する第 1 ノード初期化電圧 V_{ofs} が供給される。書込みトランジスタ TR_W のオン/オフ動作は、書込みトランジスタ TR_W のゲート電極に接続された第 m 番目の走査線 $SC L_m$ からの走査信号、具体的には、走査回路 101 からの走査信号によって制御される。

10

【0088】

[発光部 ELP]

発光部 ELP のアノード電極は、上述のとおり、駆動トランジスタ TR_D のソース領域に接続されている。一方、発光部 ELP のカソード電極は、第 2 の給電線 PS_2 に接続されている。発光部 ELP の寄生容量を符号 C_{EL} で表す。また、発光部 ELP の発光に必要とされる閾値電圧を V_{th-EL} とする。即ち、発光部 ELP のアノード電極とカソード電極との間に V_{th-EL} 以上の電圧が印加されると、発光部 ELP は発光する。

20

【0089】

次いで、実施例 1 の表示装置及びその駆動方法について説明する。

【0090】

以下の説明において、電圧あるいは電位の値を以下のとおりとするが、これは、あくまでも説明のための値であり、これらの値に限定されるものではない。

【0091】

V_{sig} : 発光部 ELP における輝度を制御するための映像信号

・・・ 1 ボルト（黒表示）～ 8 ボルト（白表示）

（但し、例えば初期時の値であり、8 ボルト以上の値を取り得る）

30

V_{CC-H} : 発光部 ELP に電流を流すための駆動電圧

・・・ 20 ボルト

V_{CC-L} : 第 2 ノード初期化電圧

・・・ - 10 ボルト

V_{ofs} : 駆動トランジスタ TR_D のゲート電極の電位（第 1 ノード ND_1 の電位）を初期化するための第 1 ノード初期化電圧

・・・ 0 ボルト

V_{th} : 駆動トランジスタ TR_D の閾値電圧

・・・ 3 ボルト

40

V_{Cat} : 発光部 ELP のカソード電極に印加される電圧

・・・ 0 ボルト

V_{SEN} : 電流検出線の電位

・・・ - 15 ボルト

V_{th-EL} : 発光部 ELP の閾値電圧

・・・ 3 ボルト

【0092】

実施例 1 における表示素子及び表示装置の駆動方法（以下、単に、駆動方法と略称する）は、

（a）第 1 ノード ND_1 と第 2 ノード ND_2 との間の電位差が駆動トランジスタ TR_D の

50

閾値電圧 V_{th} を超え、且つ、第 2 ノード ND_2 と発光部 ELP の他端との間の電位差が発光部 ELP の閾値電圧 V_{th-EL} を超えないように、第 1 ノード ND_1 の電位及び第 2 ノード ND_2 の電位を初期化する前処理を行い、次いで、

(b) 第 1 ノード ND_1 の電位を保った状態で、第 1 ノード ND_1 の電位から駆動トランジスタ TR_D の閾値電圧 V_{th} を減じた電位に向かって第 2 ノード ND_2 の電位を変化させる閾値電圧キャンセル処理を行う、

工程を備えている。後述する他の実施例においても同様である。尚、各実施例においては、閾値電圧キャンセル処理を複数の走査期間に互り複数回行うとして説明するが、これに限るものではない。

【0093】

実施例 1 にあっては、工程 (a) 及び工程 (b) を行い、その後、

(c) 基準電圧を第 1 ノード ND_1 に印加する、

工程を行い、次いで、前記電流検出工程を行う。尚、実施例 1 にあっては、給電線 PS_1 を介して駆動電圧 V_{CC-H} を駆動トランジスタ TR_D の一方のソース/ドレイン領域に印加している状態で、工程 (c) を行う。

【0094】

尚、後述する実施例 2 にあっては、前記工程 (c) に替えて、後述する工程 (c-1) 及び工程 (c-2) を行う。また、後述する実施例 3 にあっては、前記工程 (c-2) に引き続き、後述する工程 (c-3) を行う。これらの各工程については後述する。

【0095】

先ず、発明の理解を助けるために、電流検出線 SEN_n 、スイッチング手段 SW_S 、制御線 CTL_m 、電流検出制御回路 103、電流検出部 104、及び、信号制御部 105 を省略した参考例に係る表示装置を用いた駆動方法を、参考例の駆動方法として説明する。実施例 1 に係る表示素子 10 の駆動のタイミングチャートを模式的に図 4 に示し、実施例 1 に係る検出電流のタイミングチャートを図 5 に示す。参考例に係る表示装置の概念図を図 6 に示し、参考例に係る表示素子 10 の駆動のタイミングチャートを模式的に図 7 に示す。そして、参考例の動作における、表示素子 10 の各トランジスタのオン/オフ状態等を模式的に図 8 の (A) 乃至 (F)、及び、図 9 の (A) 乃至 (F) に示す。

【0096】

図 7、図 8 の (A) 乃至 (F)、及び、図 9 の (A) 乃至 (F) を参照して、参考例の駆動方法を説明する。

【0097】

[期間 - $TP(2)_{-1}$] (図 7、図 8 の (A) 参照)

この [期間 - $TP(2)_{-1}$] は、例えば、前の表示フレームにおける動作であり、前回の各種の処理完了後に第 (n, m) 番目の表示素子 10 が発光状態にある期間である。即ち、第 (n, m) 番目の副画素を構成する表示素子 10 における発光部 ELP には、後述する式 (5') に基づくドレイン電流 I'_{ds} が流れており、第 (n, m) 番目の副画素を構成する表示素子 10 の輝度は、係るドレイン電流 I'_{ds} に対応した値である。ここで、書込みトランジスタ TR_W はオフ状態であり、駆動トランジスタ TR_D はオン状態である。第 (n, m) 番目の表示素子 10 の発光状態は、第 (m + m') 行目に配列された表示素子 10 の水平走査期間の開始直前まで継続される。

【0098】

尚、各水平走査期間に対応して、データ線 DTL_n には、第 1 ノード初期化電圧 V_{ofs} と映像信号 V_{sig} が印加される。しかしながら、書込みトランジスタ TR_W はオフ状態であるので、[期間 - $TP(2)_{-1}$] においてデータ線 DTL_n の電位 (電圧) が変化しても、第 1 ノード ND_1 と第 2 ノード ND_2 の電位は変化しない (実際には、寄生容量等の静電結合による電位変化が生じ得るが、通常、これらは無視することができる)。後述する [期間 - $TP(2)_0$] においても同様である。

【0099】

図 7 に示す [期間 - $TP(2)_0$] ~ [期間 - $TP(2)_{6A}$] は、前回の各種の処理完

10

20

30

40

50

了後の発光状態が終了した後から、次の書込み処理が行われる直前までの動作期間である。そして、[期間 - TP(2)₀] ~ [期間 - TP(2)_{6B}]において、第(n, m)番目の表示素子10は原則として非発光状態にある。図7に示すように、[期間 - TP(2)₅]及び[期間 - TP(2)_{6A}]の他、[期間 - TP(2)_{6B}]及び[期間 - TP(2)_{6C}]は第m番目の水平走査期間H_mに包含される。

【0100】

参考例及び後述する各実施例においては、上述した工程(b)、即ち、閾値電圧キャンセル処理を複数の走査期間、より具体的には、第(m-2)番目の水平走査期間H_{m-2}乃至第m番目の水平走査期間H_mに互って行うとして説明するが、これに限るものではない。

10

【0101】

説明の便宜のため、[期間 - TP(2)_{1A}]の始期は、第(m-2)番目の水平走査期間H_{m-2}における初期化期間(図7において、データ線DTL_nの電位がV_{ofs}である期間であり、他の水平走査期間においても同様)の始期に一致するとする。同様に、[期間 - TP(2)_{1B}]の終期は、水平走査期間H_{m-2}における初期化期間の終期に一致するとする。また、[期間 - TP(2)₂]の始期は、水平走査期間H_{m-2}における映像信号期間(図7において、データ線DTL_nの電位が映像信号V_{sig}である期間であり、他の水平走査期間においても同様)の始期に一致するとする。

【0102】

以下、[期間 - TP(2)₀] ~ [期間 - TP(2)₇]の各期間について説明する。尚、[期間 - TP(2)_{1B}]の始期や、[期間 - TP(2)_{6A}] ~ [期間 - TP(2)_{6C}]の各期間の長さは、表示素子や表示装置の設計に応じて適宜設定すればよい。

20

【0103】

[期間 - TP(2)₀] (図7、図8の(B)参照)

この[期間 - TP(2)₀]は、例えば、前の表示フレームから現表示フレームにおける動作である。即ち、この[期間 - TP(2)₀]は、前の表示フレームにおける第(m+m')番目の水平走査期間H_{m+m'}の始期から、現表示フレームにおける第(m-3)番目の水平走査期間までの期間である。そして、この[期間 - TP(2)₀]において、第(n, m)番目の表示素子10は、原則として非発光状態にある。[期間 - TP(2)₀]の始期において、電源部100から給電線PS1_mに供給される電圧が駆動電圧V_{CC-H}から第2ノード初期化電圧V_{CC-L}に切り替えられる。その結果、第2ノードND₂の電位はV_{CC-L}まで低下し、発光部ELPのアノード電極とカソード電極との間に逆方向電圧が印加され、発光部ELPは非発光状態となる。また、第2ノードND₂の電位低下に倣うように、浮遊状態の第1ノードND₁(駆動トランジスタTR_Dのゲート電極)の電位も低下する。

30

【0104】

[期間 - TP(2)_{1A}] (図7、図8の(C)参照)

そして、現表示フレームにおける第(m-2)番目の水平走査期間H_{m-2}が開始する。この[期間 - TP(2)_{1A}]において、上記の工程(a)、即ち、前処理を行う。

【0105】

上述したように、各水平走査期間において、信号出力回路102からデータ線DTL_nに、第1ノード初期化電圧V_{ofs}を印加し、次いで、第1ノード初期化電圧V_{ofs}に替えて映像信号V_{sig}を印加する。より具体的には、現表示フレームにおける第(m-2)番目の水平走査期間H_{m-2}に対応して、データ線DTL_nには、第1ノード初期化電圧V_{ofs}が印加され、次いで、第1ノード初期化電圧V_{ofs}に替えて第(n, m-2)番目の副画素に対応する映像信号(便宜のため、V_{sig_{m-2}}と表す。他の映像信号においても同様である。)が印加される。他の水平走査期間においても同様である。図7においては記載を省略したが、水平走査期間H_{m-2}, H_{m-1}, H_m, H_{m+1}, H_{m+m'-1}, H_{m+m'}, H_{m+m'+1}以外の各水平走査期間においても、データ線DTL_nには第1ノード初期化電圧V_{ofs}と映像信号V_{sig}とが印加される。

40

50

【 0 1 0 6 】

具体的には、[期間 - TP (2)_{1A}] の開始時、走査線 SCL_m をハイレベルとすることによって、書込みトランジスタ TR_w をオン状態とする。信号出力回路 102 からデータ線 DTL_n に印加される電圧は V_{ofs} である。(初期化期間)。その結果、第1ノード ND₁ の電位は、V_{ofs} (0ボルト) となる。電源部 100 の動作に基づき、給電線 PS_{1m} から第2ノード初期化電圧 V_{CC-L} を第2ノード ND₂ に印加しているの、第2ノード ND₂ の電位は V_{CC-L} (- 10ボルト) を保持する。

【 0 1 0 7 】

第1ノード ND₁ と第2ノード ND₂ との間の電位差は10ボルトであり、駆動トランジスタ TR_D の閾値電圧 V_{th} は3ボルトであるので、駆動トランジスタ TR_D はオン状態である。尚、第2ノード ND₂ と発光部 ELP に備えられたカソード電極との間の電位差は - 10ボルトであり、発光部 ELP の閾値電圧 V_{th-EL} を超えない。これにより、第1ノード ND₁ の電位及び第2ノード ND₂ の電位を初期化する前処理が完了する。

10

【 0 1 0 8 】

前処理を行うにあたり、データ線 DTL_n に印加される電圧が第1ノード初期化電圧 V_{ofs} に切り替わるのを待って書込みトランジスタ TR_w をオン状態とする構成とすることができる。あるいは又、前処理が行われる水平走査期間の始期よりも先行して走査線からの信号により書込みトランジスタ TR_w をオン状態とする構成とすることもできる。後者の構成によれば、データ線 DTL_n に第1ノード初期化電圧 V_{ofs} が印加されると直ちに第1ノード ND₁ の電位が初期化される。データ線 DTL_n に印加される電圧が第1ノード初期化電圧 V_{ofs} に切り替わるのを待って書込みトランジスタ TR_w をオン状態とする前者の構成にあっては、切り替えを待つ時間も含めて前処理に時間を配分しなければならない。一方、後者の構成においては、切り替えを待つ時間が不要であり、前処理をより短い時間で行うことができる。

20

【 0 1 0 9 】

次いで、[期間 - TP (2)_{1B}] ~ [期間 - TP (2)₅] に互って、上記の工程 (b)、即ち閾値電圧キャンセル処理を行う。具体的には、[期間 - TP (2)_{1B}] において第1回目の閾値電圧キャンセル処理を行い、[期間 - TP (2)₃] において第2回目の閾値電圧キャンセル処理を行い、[期間 - TP (2)₅] において第3回目の閾値電圧キャンセル処理を行う。

30

【 0 1 1 0 】

[期間 - TP (2)_{1B}] (図7、図8の (D) 参照)

即ち、書込みトランジスタ TR_w のオン状態を維持したまま、電源部 100 から給電線 PS_{1m} に供給される電圧を、電圧 V_{CC-L} から駆動電圧 V_{CC-H} に切り替える。その結果、第1ノード ND₁ の電位は変化しないが (V_{ofs} = 0ボルトを維持)、第1ノード ND₁ の電位から駆動トランジスタ TR_D の閾値電圧 V_{th} を減じた電位に向かって、第2ノード ND₂ の電位は変化する。即ち、第2ノード ND₂ の電位が上昇する。

【 0 1 1 1 】

この [期間 - TP (2)_{1B}] が充分長ければ、駆動トランジスタ TR_D のゲート電極と他方のソース/ドレイン領域との間の電位差が V_{th} に達し、駆動トランジスタ TR_D はオフ状態となる。即ち、第2ノード ND₂ の電位が (V_{ofs} - V_{th}) に近づき、最終的に (V_{ofs} - V_{th}) となる。しかしながら、図7に示す例では、[期間 - TP (2)_{1B}] の長さは、第2ノード ND₂ の電位を充分変化させるには足りない長さであり、[期間 - TP (2)_{1B}] の終期において、第2ノード ND₂ の電位は、V_{CC-L} < V₁ < (V_{ofs} - V_{th}) という関係を満たす或る電位 V₁ に達する。

40

【 0 1 1 2 】

[期間 - TP (2)₂] (図7、図8の (E) 参照)

[期間 - TP (2)₂] の始期において、データ線 DTL_n の電圧が第1ノード初期化電圧 V_{ofs} から映像信号 V_{sig-m-2} に切り替わる。第1ノード ND₁ に映像信号 V_{sig-m-2} が印加されないように、この [期間 - TP (2)₂] の始期において、走査線 SCL_m からの信

50

号により書込みトランジスタ TR_W をオフ状態とする。その結果、第 1 ノード ND_1 は浮遊状態となる。

【0113】

電源部 100 から駆動トランジスタ TR_D の一方のソース/ドレイン領域に駆動電圧 V_{CC-H} が印加されているので、第 2 ノード ND_2 の電位は、電位 V_1 から或る電位 V_2 に上昇する。一方、駆動トランジスタ TR_D のゲート電極は浮遊状態であり、容量部 C_1 が存在するが故に、ブートストラップ動作が駆動トランジスタ TR_D のゲート電極に生ずる。従って、第 1 ノード ND_1 の電位は、第 2 ノード ND_2 の電位変化に倣って上昇する。

【0114】

[期間 - $TP(2)_3$] (図 7、図 8 の (F) 参照)

[期間 - $TP(2)_3$] の始期において、データ線 DTL_n の電圧が映像信号 $V_{sig_{m-2}}$ から第 1 ノード初期化電圧 V_{ofs} に切り替わる。この [期間 - $TP(2)_3$] の始期において、走査線 SCl_m からの信号により書込みトランジスタ TR_W をオン状態とする。その結果、第 1 ノード ND_1 の電位は V_{ofs} となる。電源部 100 から駆動トランジスタ TR_D の一方のソース/ドレイン領域に駆動電圧 V_{CC-H} が印加されている。その結果、第 1 ノード ND_1 の電位から駆動トランジスタ TR_D の閾値電圧 V_{th} を減じた電位に向かって、第 2 ノード ND_2 の電位は変化する。即ち、第 2 ノード ND_2 の電位は、電位 V_2 から或る電位 V_3 に上昇する。

【0115】

[期間 - $TP(2)_4$] (図 7、図 9 の (A) 参照)

[期間 - $TP(2)_4$] の始期において、データ線 DTL_n の電圧が第 1 ノード初期化電圧 V_{ofs} から映像信号 $V_{sig_{m-1}}$ に切り替わる。第 1 ノード ND_1 に映像信号 $V_{sig_{m-1}}$ が印加されないように、この [期間 - $TP(2)_4$] の始期において、走査線 SCl_m からの信号により書込みトランジスタ TR_W をオフ状態とする。その結果、第 1 ノード ND_1 は浮遊状態となる。

【0116】

電源部 100 から駆動トランジスタ TR_D の一方のソース/ドレイン領域に駆動電圧 V_{CC-H} が印加されているので、第 2 ノード ND_2 の電位は、電位 V_3 から或る電位 V_4 に上昇する。一方、駆動トランジスタ TR_D のゲート電極は浮遊状態であり、容量部 C_1 が存在するが故に、ブートストラップ動作が駆動トランジスタ TR_D のゲート電極に生ずる。従って、第 1 ノード ND_1 の電位は、第 2 ノード ND_2 の電位変化に倣って上昇する。

【0117】

[期間 - $TP(2)_5$] における動作の前提として、[期間 - $TP(2)_5$] の始期において、第 2 ノード ND_2 の電位 V_4 が $(V_{ofs} - V_{th})$ よりも低いことが必要となる。[期間 - $TP(2)_{1B}$] の始期から [期間 - $TP(2)_5$] の始期までの長さは、 $V_4 < (V_{ofs-L} - V_{th})$ の条件を満たすように決定されている。

【0118】

[期間 - $TP(2)_5$] (図 7、図 9 の (B) 参照)

この [期間 - $TP(2)_5$] の動作は、基本的には [期間 - $TP(2)_3$] で説明したと同様である。この [期間 - $TP(2)_5$] の始期において、データ線 DTL_n の電圧が映像信号 $V_{sig_{m-1}}$ から第 1 ノード初期化電圧 V_{ofs} に切り替わる。この [期間 - $TP(2)_5$] の始期において、走査線 SCl_m からの信号により書込みトランジスタ TR_W をオン状態とする。

【0119】

第 1 ノード ND_1 は、書込みトランジスタ TR_W を介してデータ線 DTL_n から第 1 ノード初期化電圧 V_{ofs} を印加した状態となる。また、電源部 100 から駆動トランジスタ TR_D の一方のソース/ドレイン領域に駆動電圧 V_{CC-H} が印加されているので、[期間 - $TP(2)_3$] において説明したと同様に、第 2 ノード ND_2 の電位は、第 1 ノード ND_1 の電位から駆動トランジスタ TR_D の閾値電圧 V_{th} を減じた電位に向かって変化する。そして、駆動トランジスタ TR_D のゲート電極と他方のソース/ドレイン領域との間の電位差

10

20

30

40

50

が V_{th} に達すると、駆動トランジスタ TR_D がオフ状態となる。この状態にあっては、第2ノード ND_2 の電位は、概ね $(V_{ofs} - V_{th})$ である。ここで、以下の式 (2) が保証されていれば、言い換えれば、式 (2) を満足するように電位を選択、決定しておけば、発光部 ELP が発光することはない。

【0120】

$$(V_{ofs} - V_{th}) < (V_{th-EL} + V_{Cat}) \quad (2)$$

【0121】

この [期間 - $TP(2)_5$] にあっては、第2ノード ND_2 の電位は、最終的に、 $(V_{ofs} - V_{th})$ となる。即ち、駆動トランジスタ TR_D の閾値電圧 V_{th} 、及び、駆動トランジスタ TR_D のゲート電極の電位を初期化するための電圧 V_{ofs} のみに依存して、第2ノード ND_2 の電位は決定される。そして、発光部 ELP の閾値電圧 V_{th-EL} とは無関係である。

10

【0122】

[期間 - $TP(2)_{6A}$] (図7、図9の(C)参照)

この [期間 - $TP(2)_{6A}$] の始期において、走査線 SC_{Lm} からの走査信号により書込みトランジスタ TR_W をオフ状態とする。また、データ線 DTL_n に印加される電圧が、第1ノード初期化電圧 V_{ofs} から映像信号 V_{sig_m} に切り替わる (映像信号期間)。閾値電圧キャンセル処理において駆動トランジスタ TR_D がオフ状態に達しているとするれば、実質上、第1ノード ND_1 と第2ノード ND_2 の電位は変化しない。尚、[期間 - $TP(2)_5$] で行う閾値電圧キャンセル処理において駆動トランジスタ TR_D がオフ状態に達していない場合には、[期間 - $TP(2)_{6A}$] においてブートストラップ動作が生じ、第1ノード ND_1 と第2ノード ND_2 の電位は多少上昇する。

20

【0123】

[期間 - $TP(2)_{6B}$] (図7、図9の(D)参照)

この期間内に、書込み処理を行う。走査線 SC_{Lm} からの走査信号により書込みトランジスタ TR_W をオン状態とする。そして、書込みトランジスタ TR_W を介して、データ線 DTL_n から映像信号 V_{sig_m} を第1ノード ND_1 に印加する。その結果、第1ノード ND_1 の電位は V_{sig_m} へと上昇する。駆動トランジスタ TR_D はオン状態である。尚、場合によっては、[期間 - $TP(2)_{6A}$] において書込みトランジスタ TR_W のオン状態を保った構成とすることもできる。この構成にあっては、[期間 - $TP(2)_{6A}$] においてデータ線 DTL_n の電圧が第1ノード初期化電圧 V_{ofs} から映像信号 V_{sig_m} に切り替わると直ちに書込み処理が開始される。後述する実施例においても同様である。

30

【0124】

ここで、容量部 C_1 の値を値 c_1 とし、発光部 ELP の容量 C_{EL} の値を値 c_{EL} とする。そして、駆動トランジスタ TR_D のゲート電極と他方のソース/ドレイン領域との間の寄生容量の値を c_{gs} とする。第1ノード ND_1 と第2ノード ND_2 との間の容量値を符号 c_A で表せば、 $c_A = c_1 + c_{gs}$ である。また、第2ノード ND_2 と第2の給電線 PS_2 との間の容量値を符号 c_B と表せば、 $c_B = c_{EL}$ である。尚、発光部 ELP の両端に、追加の容量部が並列に接続されている構成であってもよいが、その場合には、 c_B には更に追加の容量部の容量値が加算される。

【0125】

駆動トランジスタ TR_D のゲート電極の電位が V_{ofs} から $V_{sig_m} (> V_{ofs})$ に変化したとき、第1ノード ND_1 と第2ノード ND_2 との間の電位は変化する。即ち、駆動トランジスタ TR_D のゲート電極の電位 (= 第1ノード ND_1 の電位) の変化分 $(V_{sig_m} - V_{ofs})$ に基づく電荷が、第1ノード ND_1 と第2ノード ND_2 との間の容量値と、第2ノード ND_2 と第2の給電線 PS_2 との間の容量値に応じて、振り分けられる。然るに、値 $c_b (= c_{EL})$ が、値 $c_A (= c_1 + c_{gs})$ と比較して十分に大きな値であれば、第2ノード ND_2 の電位の変化は小さい。そして、一般に、発光部 ELP の容量 C_{EL} の値 c_{EL} は、容量部 C_1 の値 c_1 及び駆動トランジスタ TR_D の寄生容量の値 c_{gs} よりも大きい。便宜のため、以下、第1ノード ND_1 の電位変化により生ずる第2ノード ND_2 の電位変化は考慮せずに説明を行う。尚、図7に示した駆動のタイミングチャートにおいては、第1ノード ND_1 の電

40

50

位変化により生ずる第2ノードND₂の電位変化を考慮せずに示した。図4においても同様である。また、後程参照する図13、図15においても同様である。

【0126】

上述した書込み処理にあつては、駆動トランジスタTR_Dの一方のソース/ドレイン領域には電源部100から駆動電圧V_{CC-H}が印加された状態で、駆動トランジスタTR_Dのゲート電極に映像信号V_{sig_m}が印加される。このため、図7に示すように、[期間-TP(2)_{6B}]において第2ノードND₂の電位が上昇する。この電位の上昇量(図7に示すV)については後述する。駆動トランジスタTR_Dのゲート電極(第1ノードND₁)の電位をV_g、駆動トランジスタTR_Dの他方のソース/ドレイン領域(第2ノードND₂)の電位をV_sとしたとき、上述した第2ノードND₂の電位の上昇を考慮しなければ、V_gの値、V_sの値は以下のとおりとなる。第1ノードND₁と第2ノードND₂の電位差、即ち、駆動トランジスタTR_Dのゲート電極とソース領域として働く他方のソース/ドレイン領域との間の電位差V_{gs}は、以下の式(3)で表すことができる。

10

【0127】

$$\begin{aligned} V_g &= V_{sig_m} \\ V_s &= V_{ofs} - V_{th} \\ V_{gs} &= V_{sig_m} - (V_{ofs} - V_{th}) \quad (3) \end{aligned}$$

【0128】

即ち、駆動トランジスタTR_Dに対する書込み処理において得られたV_{gs}は、発光部ELPにおける輝度を制御するための映像信号V_{sig_m}、駆動トランジスタTR_Dの閾値電圧V_{th}、及び、駆動トランジスタTR_Dのゲート電極の電位を初期化するための電圧V_{ofs}のみに依存している。そして、発光部ELPの閾値電圧V_{th-EL}とは無関係である。

20

【0129】

次いで、上述した[期間-TP(2)_{6B}]における第2ノードND₂の電位の上昇について説明する。上述した参考例の駆動方法にあつては、書込み処理において、駆動トランジスタTR_Dの特性(例えば、移動度μの大小等)に応じて駆動トランジスタTR_Dの他方のソース/ドレイン領域の電位(即ち、第2ノードND₂の電位)を上昇させる移動度補正処理が併せて行われる。

【0130】

駆動トランジスタTR_Dをポリシリコン薄膜トランジスタ等から作製した場合、トランジスタ間で移動度μにばらつきが生ずることは避け難い。従つて、移動度μに差異がある複数の駆動トランジスタTR_Dのゲート電極に同じ値の映像信号V_{sig}を印加したとしても、移動度μの大きい駆動トランジスタTR_Dを流れるドレイン電流I_{ds}と、移動度μの小さい駆動トランジスタTR_Dを流れるドレイン電流I_{ds}との間に、差異が生じてしまう。そして、このような差異が生ずると、表示装置の画面の均一性(ユニフォームティ)が損なわれてしまう。

30

【0131】

上述した駆動方法にあつては、駆動トランジスタTR_Dの一方のソース/ドレイン領域には電源部100から駆動電圧V_{CC-H}が印加された状態で、駆動トランジスタTR_Dのゲート電極に映像信号V_{sig_m}が印加される。このため、図7に示すように、[期間-TP(2)_{6B}]において第2ノードND₂の電位が上昇する。駆動トランジスタTR_Dの移動度μの値が大きい場合、駆動トランジスタTR_Dの他方のソース/ドレイン領域における電位(即ち、第2ノードND₂の電位)の上昇量V(電位補正值)は大きくなる。逆に、駆動トランジスタTR_Dの移動度μの値が小さい場合、駆動トランジスタTR_Dの他方のソース/ドレイン領域における電位の上昇量V(電位補正值)は小さくなる。ここで、駆動トランジスタTR_Dのゲート電極とソース領域として働く他方のソース/ドレイン領域との間の電位差V_{gs}は、式(3)から以下の式(4)のように変形される。

40

【0132】

$$V_{gs} = V_{sig_m} - (V_{ofs} - V_{th}) - V \quad (4)$$

【0133】

50

尚、書込み処理を実行するための所定の時間（図7においては、[期間 - TP(2)_{6B}]の全時間（ t_0 ）は、表示素子や表示装置の設計に応じて決定すればよい。また、このときの駆動トランジスタTR_Dの他方のソース/ドレイン領域における電位（ $V_{ofs} - V_{th} + V$ ）が以下の式（2'）を満足するように、[期間 - TP(2)_{6B}]の全時間 t_0 は決定されているとする。[期間 - TP(2)_{6B}]において、発光部ELPが発光することはない。この移動度補正処理によって、係数 k （ $(1/2) \cdot (W/L) \cdot C_{ox}$ ）のばらつきの補正も同時に行われる。

【0134】

$$(V_{ofs} - V_{th} + V) < (V_{th-EL} + V_{Cat}) \quad (2')$$

【0135】

[期間 - TP(2)_{6C}] ~ [期間 - TP(2)₇]（図7、及び、図9の（E）及び（F）参照）

駆動トランジスタTR_Dの一方のソース/ドレイン領域に電源部100から駆動電圧 $V_{C_{c,H}}$ が印加された状態を維持した状態で、走査回路101の動作に基づき走査線SC_{L_m}をローレベルとし、書込みトランジスタTR_Wをオフ状態とし、第1ノードND₁、即ち、駆動トランジスタTR_Dのゲート電極を浮遊状態とする。従って、以上の結果として、第2ノードND₂の電位は上昇する。

【0136】

ここで、上述したとおり、駆動トランジスタTR_Dのゲート電極は浮遊状態にあり、しかも、容量部 C_1 が存在するが故に、所謂ブートストラップ回路におけると同様の現象が駆動トランジスタTR_Dのゲート電極に生じ、第1ノードND₁の電位も上昇する。その結果、駆動トランジスタTR_Dのゲート電極とソース領域として働く他方のソース/ドレイン領域との間の電位差 V_{gs} は、式（4）の値を保持する。

【0137】

また、第2ノードND₂の電位が上昇し、 $(V_{th-EL} + V_{Cat})$ を超えるので、発光部ELPは発光を開始する（図9の（F）参照）。このとき、発光部ELPを流れる電流は、駆動トランジスタTR_Dのドレイン領域からソース領域へと流れるドレイン電流 I_{ds} であるので、式（1）で表すことができる。ここで、式（1）と式（4）から、式（1）は、以下の式（5）のように変形することができる。

【0138】

$$I_{ds} = k \cdot \mu \cdot (V_{sig_m} - V_{ofs} - V)^2 \quad (5)$$

【0139】

従って、発光部ELPを流れる電流 I_{ds} は、例えば、 V_{ofs} を0ボルトに設定したとした場合、発光部ELPにおける輝度を制御するための映像信号 V_{sig_m} の値から、駆動トランジスタTR_Dの移動度 μ に起因した電位補正值 V の値を減じた値の2乗に比例する。言い換えれば、発光部ELPを流れる電流 I_{ds} は、発光部ELPの閾値電圧 V_{th-EL} 、及び、駆動トランジスタTR_Dの閾値電圧 V_{th} には依存しない。即ち、発光部ELPの発光量（輝度）は、発光部ELPの閾値電圧 V_{th-EL} の影響、及び、駆動トランジスタTR_Dの閾値電圧 V_{th} の影響を受けない。そして、第（ n, m ）番目の表示素子10の輝度は、係る電流 I_{ds} に対応した値である。

【0140】

しかも、移動度 μ の大きな駆動トランジスタTR_Dほど電位補正值 V が大きくなるので、式（4）の左辺の V_{gs} の値が小さくなる。従って、式（5）において、移動度 μ の値が大きくと、 $(V_{sig_m} - V_{ofs} - V)^2$ の値が小さくなる結果、駆動トランジスタTR_Dの移動度 μ のばらつき（更には、 k のばらつき）に起因するドレイン電流 I_{ds} のばらつきを補正することができる。これにより、移動度 μ のばらつき（更には、 k のばらつき）に起因する発光部ELPの輝度のばらつきを補正することができる。

【0141】

そして、発光部ELPの発光状態を第（ $m + m' - 1$ ）番目の水平走査期間まで継続する。この第（ $m + m' - 1$ ）番目の水平走査期間の終期は、[期間 - TP(2)₁]の終

10

20

30

40

50

期に相当する。ここで、「 m' 」は、 $1 < m' < M$ の関係を満たし、表示装置において所定の値である。換言すれば、発光部 ELP は、[期間 - TP(2)₅]の始期から第($m + m'$)番目の水平走査期間 $H_{m+m'}$ の直前まで駆動され、この期間が発光期間となる。

【0142】

参考例に係る駆動方法の動作について説明した。次に、実施例1の駆動方法について説明する。図10の(A)乃至(C)、図11の(A)乃至(C)、及び、図12は、電流検出の工程を説明するための、表示素子10の駆動回路11を構成する各トランジスタ、及び、スイッチング手段 SW_S のオン/オフ状態等を模式的に示す図である。

【0143】

実施例1の駆動方法は、例えば、電源投入時等における表示装置の自己診断として行うのに適した駆動方法である。発光部 ELP の他端と電流検出線 SEN_n との間の電位差が発光部 ELP の閾値電圧を超えないように電流検出線 SEN_n の電位を保った状態で、スイッチング手段 SW_S をオン状態とし、駆動トランジスタ TR_D を介して流れる電流を電流検出線 SEN_n に流して検出する。

10

【0144】

尚、実施例1の駆動方法にあっては、映像信号 V_{sig} の値を一定として表示装置を駆動する。例えば、映像信号 V_{sig} を常に8ボルトであるとしてデータ線に印加する。

【0145】

[期間 - TP(2)₀] (図4)

この期間は、例えば、電源投入直後の期間である。説明の便宜のため、図6を参照して説明した参考例の[期間 - TP(2)₀]における状態と同様であるとする。尚、スイッチング手段 SW_S は、後述する[期間 - TP(2)_{7B}]を除き、オフ状態である。

20

【0146】

[期間 - TP(2)_{1A}] ~ [期間 - TP(2)₄] (図4)

この期間の動作は、図6を参照して説明した参考例の[期間 - TP(2)_{1A}] ~ [期間 - TP(2)₄]における動作と同様であるので、説明を省略する。

【0147】

[期間 - TP(2)₅] (図4、図10の(A))

この期間の動作は、図6を参照して説明した参考例の[期間 - TP(2)₅] ~ における動作と同様である。駆動トランジスタ TR_D のゲート電極と他方のソース/ドレイン領域との間の電位差が V_{th} に達すると、駆動トランジスタ TR_D がオフ状態となる。この状態にあっては、第2ノード ND_2 の電位は、概ね $(V_{ofs} - V_{th})$ である。

30

【0148】

[期間 - TP(2)_{6A}] (図4、図10の(B))

その後、[期間 - TP(2)_{6A}]において、書込みトランジスタ TR_W をオフ状態とする。そして、データ線 DTL_n の電圧を映像信号 V_{sig_m} (8ボルト)とする。[期間 - TP(2)₅]の終期において駆動トランジスタ TR_D がオフ状態であれば、第1ノード ND_1 及び第2ノード ND_2 の電位は変化しない。

【0149】

[期間 - TP(2)_{6B}] (図4、図10の(C))

参考例において説明したと同様に、[期間 - TP(2)_{1A}]において、上記の工程(a)、即ち前処理が終了し、[期間 - TP(2)_{1B}] ~ [期間 - TP(2)₅]に互って、工程(b)、即ち閾値電圧キャンセル処理が終了する。

40

【0150】

そして、この[期間 - TP(2)_{6B}]において、

(c) 基準電圧としての映像信号 V_{sig_m} (8ボルト)を第1ノード ND_1 に印加する、工程を行う。尚、実施例1にあっては、給電線 PS_{1m} を介して駆動電圧 V_{CC-H} を駆動トランジスタ TR_D の一方のソース/ドレイン領域に印加している状態で、工程(c)を行う。

【0151】

50

この期間の動作は、映像信号 V_{sig} が一定である点を除く他、図 6 を参照して説明した参考例の [期間 - $TP(2)_{6B}$] における動作と同様であるので、説明を省略する。駆動トランジスタ TR_D のゲート電極と他方のソース/ドレイン領域との間の電位差 V_{gs} は、上述した式 (4) で与えられる。

【 0 1 5 2 】

[期間 - $TP(2)_{6C}$] (図 4、図 1 1 の (A))

この期間の動作は、図 6 を参照して説明した参考例の [期間 - $TP(2)_{6C}$] における動作と同様である。駆動トランジスタ TR_D の一方のソース/ドレイン領域に電源部 1 0 0 から駆動電圧 V_{CC-H} が印加された状態を維持した状態で、走査回路 1 0 1 の動作に基づき走査線 $SC L_m$ をローレベルとし、書込みトランジスタ TR_W をオフ状態とし、第 1 ノード ND_1 、即ち、駆動トランジスタ TR_D のゲート電極を浮遊状態とする。第 1 ノード ND_1 と第 2 ノード ND_2 の電位は上昇する。

10

【 0 1 5 3 】

尚、[期間 - $TP(2)_{6C}$] は、水平走査期間の数分の一といった短い期間である。従って、この期間における第 2 ノード ND_2 の電位の上昇はそれ程大きくない。第 2 ノード ND_2 の電位が $(V_{th-EL} + V_{cat})$ を超えなければ、発光部 ELP は発光しない。

【 0 1 5 4 】

[期間 - $TP(2)_{7A}$] (図 4、図 1 1 の (B))

この期間の始期は、第 $(m+1)$ 番目の水平走査期間 H_{m+1} の始期に対応する。この期間の始期において、電源部 1 0 0 から給電線 $PS 1_m$ に供給される電圧を、駆動電圧 V_{CC-H} から第 2 ノード初期化電圧 V_{CC-L} に切り替える。その結果、第 2 ノード ND_2 の電位は V_{CC-L} まで低下し、発光部 ELP のアノード電極とカソード電極との間に逆方向電圧が印加される。第 2 ノード ND_2 の電位低下に倣うように、浮遊状態の第 1 ノード ND_1 (駆動トランジスタ TR_D のゲート電極) の電位も低下する。

20

【 0 1 5 5 】

[期間 - $TP(2)_{7B}$] (図 4、図 1 1 の (C))

この期間は、第 $(m+2)$ 番目の水平走査期間 H_{m+2} における映像信号期間に対応する。この期間の始期において、スイッチング手段 SW_S をオン状態とし、第 2 ノード ND_2 と、電流検出線 SEN_n とを電氣的に接続する。

30

【 0 1 5 6 】

その結果、第 2 ノード ND_2 の電位は V_{SEN} (- 1 5 ボルト) となる。駆動トランジスタの一方のソース/ドレイン領域には電圧 V_{CC-L} (- 1 0 ボルト) が印加されている。駆動トランジスタ TR_D のゲート電極と他方のソース/ドレイン領域との間の電位差 V_{gs} は、上述した式 (4) で与えられる値を維持しているため、駆動トランジスタ TR_D には、上述した式 (5) で与えられるドレイン電流 I_{ds} が流れる。

【 0 1 5 7 】

そして、発光部 ELP のアノード電極とカソード電極の間の電位差は、発光部 ELP の閾値電圧 V_{th-EL} を超えない。従って、駆動トランジスタ TR_D を介して流れる電流 I_{ds} を電流検出線 SEN_n に流して検出することができる。

40

【 0 1 5 8 】

[期間 - $TP(2)_{7C}$] (図 4、図 1 2)

この期間は、第 $(m+3)$ 番目の水平走査期間 H_{m+3} 以降の期間に対応する。この期間の始期において、スイッチング手段 SW_S をオフ状態とする。給電線 $PS 1_m$ には第 2 ノード初期化電圧 V_{CC-L} が供給されているため、第 2 ノード ND_2 の電位は V_{CC-L} に復帰する。第 2 ノード ND_2 の電位変化に倣うように、浮遊状態の第 1 ノード ND_1 (駆動トランジスタ TR_D のゲート電極) の電位も復帰する。

【 0 1 5 9 】

上述した動作を線順次で行うことにより、図 5 に示すように、各水平走査期間毎に、表示素子 1 0 を構成する駆動トランジスタ TR_D に流れるドレイン電流が、電流検出線 SEN_n に流れる。実施例 1 にあつては、映像信号 V_{sig} を一定の値とし、閾値電圧キャンセル

50

処理と移動度補正処理を行った条件でのドレイン電流を検出することができる。

【0160】

そして、電流検出部104は、電流検出線 $SE N_n$ に流れる電流に応じて信号を出力し、その信号を信号制御部105に送る。信号制御部105は、電流検出部104からの信号に応じて映像信号の大きさを調整する制御を行う。

【0161】

電流検出部104は、各表示素子10の駆動トランジスタ TR_D に流れるドレイン電流の基準値が格納された、図示せぬ記憶手段を備えている。この基準値は、例えば、映像信号を一定値（実施例1では8ボルト）としたときの、表示装置の出荷検査時におけるドレイン電流値である。電流検出部104は、電流検出線 $SE N_n$ に流れる電流値と、上記の基準値とを対比し、基準値に対する相対的な変化の程度を値とする信号を出力する。

10

【0162】

信号制御部105は、D/A変換前のデジタル数値である映像信号に対する乗算回路から構成されている。信号制御部105は、各表示素子10に対応した乗算のパラメータが格納された図示せぬ記憶手段を備えている。信号制御部105は、電流検出部104からの信号に基づき、該当する表示素子10に対応する乗算のパラメータを修正する。具体的には、或る表示素子10においてドレイン電流が減少している場合には、その表示素子10においてドレイン電流の減少分を補填できるように、乗算のパラメータを大きくすればよい。上述した動作を全ての表示素子10について行うことにより、良好な画像表示特性を維持することができる。尚、上述した操作を施した後は、映像信号 V_{Sig} は8ボルトを

20

【0163】

上述したように、実施例1の駆動方法は、例えば電源投入時の表示装置の自己診断として行うことができる。全ての表示素子10について上述した乗算のパラメータが設定された後は、スイッチング手段 SW_S をオフ状態に保った状態で、参考例において説明したと同様の動作を行って映像を表示すればよい。

【実施例2】

【0164】

実施例2も、本発明の表示装置、及び、本発明の表示装置の駆動方法に関する。実施例2にあっては、表示装置に画像を表示している状態で、駆動トランジスタに流れるドレイン電流を検出することができる。

30

【0165】

実施例2において用いられる表示装置の構成は、実施例1において説明した表示装置の構成と基本的に同様であり、各種の電圧あるいは電位の値も、実施例1において説明した値と同様である。これらについての説明は省略する。実施例2における表示装置の駆動方法における動作のタイミングチャートを図13に示す。図14の(A)乃至(C)は、電流検出の工程を説明するための、表示素子10の駆動回路11を構成する各トランジスタ、及び、スイッチング手段 SW_S のオン/オフ状態等を模式的に示す図である。

【0166】

実施例1にあっては、図4に示す[期間- $TP(2)_{6B}$]において、データ線 DTL_n から基準電圧としての映像信号 V_{Sig_m} (8ボルト)を第1ノード ND_1 に印加して、工程(c)を行った。これに対し、実施例2にあっては、前記工程(c)に替えて、

40

(c-1) 走査線 $SC L_m$ からの走査信号によりオン状態とされた書込みトランジスタ TR_W を介して、データ線 DTL_n から映像信号 V_{Sig} を第1ノード ND_1 に印加する書込み処理を行い、次いで、

(c-2) 走査線 $SC L_m$ からの走査信号により書込みトランジスタ TR_W をオフ状態とすることにより第1ノード ND_1 を浮遊状態とし、給電線 $PS 1_m$ から駆動電圧 V_{CC-H} が駆動トランジスタ TR_D の一方のソース/ドレイン領域に印加されている状態で、駆動トランジスタ TR_D を介して第1ノード ND_1 と第2ノード ND_2 との間の電位差の値に応じた電流を発光部 ELP に流す、

50

工程を行う。尚、実施例 2 にあっては、給電線 $PS1_m$ を介して駆動電圧 V_{CC-H} を駆動トランジスタ TR_D の一方のソース/ドレイン領域に印加している状態で、工程 (c-1) を行う。

【0167】

実施例 2 の動作は、実質的には、実施例 1 において図 7 を参照して説明した参考例の駆動方法と同様の動作を行い、データ線に映像信号 $V_{Sig_{m+m}}$ が印加される期間にスイッチング手段 SW_S をオン状態として電流を検出するといった動作である。スイッチング手段 SW_S は、後述する [期間 - $TP(2)_{0B}$] を除き、オフ状態である。

【0168】

[期間 - $TP(2)_{0C}$] ~ [期間 - $TP(2)_7$] (図 13)

これらの期間の動作は、実施例 1 において図 7 を参照して説明した参考例の駆動方法と実質的に同様の動作の動作であるので、説明を省略する。[期間 - $TP(2)_7$] 以降において、電流検出工程が行われる。説明の都合上、前の表示フレームにおける [期間 - $TP(2)_{0C}$] ~ [期間 - $TP(2)_{6C}$] の動作が終了し、前の表示フレームにおける [期間 - $TP(2)_7$] が、図 13 に示す [期間 - $TP(2)_{.1}$] として表れているとして、前の表示フレームにおける電流検出工程を説明する。後述する実施例 3 においても同様である。

10

【0169】

[期間 - $TP(2)_{.1}$] (図 13、図 14 (A))

第 (n, m) 番目の副画素を構成する表示素子 10 における発光部 ELP には、上述した式 (5') に基づくドレイン電流 I'_{ds} が流れており、第 (n, m) 番目の副画素を構成する表示素子 10 の輝度は、係るドレイン電流 I'_{ds} に対応した値である。

20

【0170】

[期間 - $TP(2)_{0A}$] (図 13、図 14 (B))

この期間の動作は、実施例 1 において図 7 を参照して説明した参考例の [期間 - $TP(2)_0$] の動作と同様である。電源部 100 から給電線 $PS1_m$ に供給される電圧が駆動電圧 V_{CC-H} から第 2 ノード初期化電圧 V_{CC-L} に切り替えられる。その結果、第 2 ノード ND_2 の電位は V_{CC-L} まで低下し、発光部 ELP のアノード電極とカソード電極との間に逆方向電圧が印加され、発光部 ELP は非発光状態となる。また、第 2 ノード ND_2 の電位低下に倣うように、浮遊状態の第 1 ノード ND_1 (駆動トランジスタ TR_D のゲート電極) の電位も低下する。

30

【0171】

[期間 - $TP(2)_{0B}$] (図 13、図 14 (C))

この期間において、スイッチング手段 SW_S をオン状態とする。その結果、第 2 ノード ND_2 の電位は $V_{SEN}(-15$ ボルト) となる。駆動トランジスタの一方のソース/ドレイン領域には電圧 $V_{CC-L}(-10$ ボルト) が印加されている。駆動トランジスタ TR_D のゲート電極と他方のソース/ドレイン領域との間の電位差 V_{gs} は、容量部で維持されているので、駆動トランジスタ TR_D には、上述した式 (5') で与えられるドレイン電流 I'_{ds} が流れる。

40

【0172】

発光部 ELP のアノード電極とカソード電極の間の電位差は、発光部 ELP の閾値電圧 V_{th-EL} を超えない。従って、駆動トランジスタ TR_D を介して流れる電流 I_{ds}' を電流検出線 SEN_n に流して検出することができる。このように、実施例 2 にあっては、発光部 ELP に流れていたドレイン電流と同じ値の電流を検出することができるといった利点を有する。

【0173】

電流検出部 104 の動作は、基本的には、実施例 1 において説明したと同様であるので、説明を省略する。但し、実施例 2 においては、検出される電流が映像信号 V_{Sig} の値に応じて変化する。従って、映像信号 V_{Sig} の値に応じて複数の種類の基準値を用意しておく必要がある。また、電流値と基準値とを対比するに際して、映像信号 V_{Sig} の値に応じ

50

た基準値を選択して比較する必要がある、電流検出部 104 が映像信号 V_{sig} の値も参照して動作する必要が生ずる。

【実施例 3】

【0174】

実施例 3 も、本発明の表示装置、及び、本発明の表示装置の駆動方法に関する。実施例 3 は、実施例 2 の変形である。

【0175】

実施例 3 において用いられる表示装置の構成は、実施例 1 において説明した表示装置の構成と基本的に同様であり、各種の電圧あるいは電位の値も、実施例 1 において説明した値と同様である。これらについての説明は省略する。実施例 3 における表示装置の駆動方法における動作のタイミングチャートを図 15 に示す。図 16 の (A) 乃至 (C) は、電流検出の工程を説明するための、表示素子 10 の駆動回路 11 を構成する各トランジスタ、及び、スイッチング手段 SW_S のオン/オフ状態等を模式的に示す図である。

10

【0176】

実施例 3 においては、実施例 2 において説明した前記工程 (c-2) に引き続き、
(c-3) 第 1 ノード ND_1 と第 2 ノード ND_2 との間の電位差が一定値となるように、第 1 ノード ND_1 の電位及び第 2 ノード ND_2 の電位を設定する、
工程を行う点が相違する。実施例 3 においては、走査線 $SC L_m$ からの走査信号によりオン状態とされた書込みトランジスタ TR_W を介して、データ線 $D T L$ から電圧 V_{ofs} を第 1 ノード ND_1 に印加し、給電線 $PS 1_m$ から、駆動トランジスタ TR_D を介して、電圧 V_{CC-L} を第 2 ノード ND_2 に印加し、第 1 ノード ND_1 の電位及び第 2 ノード ND_2 の電位を設定する。

20

【0177】

実施例 2 においては、実際に画像を表示している状態において発光部 $E L P$ に流れているドレイン電流と同じ値の電流を検出する。従って、電流値と基準値とを対比するに際して、映像信号の値に応じて複数の種類の基準値を用意する必要がある。実施例 3 においては、第 1 ノード ND_1 と第 2 ノード ND_2 との間の電位差を一定値としてから電流検出工程を行うので、映像信号の値に応じて複数の種類の基準値を用意する必要が生じない。以下、実施例 3 の動作について説明する。

【0178】

[期間 - $TP(2)_{-1}$] (図 15)

この期間の動作は、実施例 3 における [期間 - $TP(2)_{-1}$] と同様であるので、説明を省略する。

30

【0179】

[期間 - $TP(2)_{0A}$] (図 15、A 16 の (A))

この期間の動作は、実施例 3 における [期間 - $TP(2)_{0A}$] の動作と実質的に同様である。但し、この期間の終期が第 $(m+m')$ 番目の水平走査期間 $H_{m+m'}$ の終期である点が、実施例 2 と相違する。第 2 ノード ND_2 の電位は V_{CC-L} まで低下し、発光部 $E L P$ のアノード電極とカソード電極との間に逆方向電圧が印加され、発光部 $E L P$ は非発光状態となる。また、第 2 ノード ND_2 の電位低下に倣うように、浮遊状態の第 1 ノード ND_1 (駆動トランジスタ TR_D のゲート電極) の電位も低下する。

40

【0180】

[期間 - $TP(2)_{0B}$] (図 15、A 16 の (B))

この期間において、上述した工程 (c-3) を行う。この期間は、第 $(m+m'+1)$ 番目の水平走査期間 $H_{m+m'+1}$ における初期化期間であり、データ線 $D T L_n$ の電圧が第 1 ノード初期化電圧 V_{ofs} である。走査線 $SC L_m$ からの走査信号に基づいて、書込みトランジスタ TR_W をオン状態とする。そして、第 1 ノード初期化電圧 V_{ofs} を基準電圧として第 1 ノード ND_1 に印加する。

【0181】

これにより、第 1 ノード ND_1 の電位は V_{ofs} となる。一方、第 2 ノード ND_2 の電位は

50

V_{CC-L} である。従って、容量部 C_1 には、 $(V_{Ofs} - V_{CC-L})$ といった電圧が保持される。

【0182】

[期間 - $TP(2)_{OC}$] (図15、図15(C))

この期間において、電流検出工程を行う。この期間は、第 $(m + m' + 1)$ 番目の水平走査期間 $H_{m+m'+1}$ における映像信号期間である。この期間において、スイッチング手段 SW_S をオン状態とする。その結果、第2ノード ND_2 の電位は $V_{SEN}(-1.5$ ボルト) となる。駆動トランジスタの一方のソース/ドレイン領域には電圧 $V_{CC-L}(-1.0$ ボルト) が印加されている。

【0183】

駆動トランジスタ TR_D のゲート電極と他方のソース/ドレイン領域との間の電位差 V_{gs} は、 $(V_{Ofs} - V_{CC-L})$ である。駆動トランジスタ TR_D には、以下の式(6)で与えられるドレイン電流 I_{ds} が流れる。

【0184】

$$I_{ds} = k \cdot \mu \cdot (V_{Ofs} - V_{CC-L} - V_{th})^2 \quad (6)$$

【0185】

発光部 ELP のアノード電極とカソード電極の間の電位差は、発光部 ELP の閾値電圧 V_{th-EL} を超えない。従って、駆動トランジスタ TR_D を介して流れる電流 I_{ds} を電流検出線 SEN_n に流して検出することができる。このように、実施例2と異なり、実施例3にあっては、検出されるドレイン電流は映像信号 V_{sig} の値には影響されない。

【0186】

電流検出部104の動作は、基本的には、実施例1において説明したと同様であるので、説明を省略する。実施例2とは異なり、検出される電流が映像信号の値により左右されない。従って、実施例2のように、映像信号の値に応じて複数の種類の基準値を用意する必要が生じないといった利点を備えている。

【0187】

以上、好ましい実施例に基づき本発明を説明したが、本発明はこの実施例に限定されるものではない。実施例において説明した表示装置や表示素子の構成や構造、表示装置の駆動方法の工程は例示であり、適宜変更することができる。

【0188】

実施例においては、駆動トランジスタが n チャネル型であるとして説明した。駆動トランジスタを p チャネル型トランジスタとする場合には、発光部のアノード電極とカソード電極とを入れ替えた結線をすればよい。尚、ドレイン電流の流れる向きが変わるため、表示素子や電流検出線に印加する電圧の値は、適宜変更する必要がある。

【0189】

表示素子を構成する駆動回路は、例えば、図17に示すように、表示素子10を構成する駆動回路11が、第2ノード ND_2 に接続されたトランジスタ(第1トランジスタ TR_1) を備えている構成であってもよい。第1トランジスタ TR_1 においては、一方のソース/ドレイン領域は、第2ノード初期化電圧 V_{SS} が印加され、他方のソース/ドレイン領域は、第2ノード ND_2 に接続されている。第1トランジスタ制御線 AZ_1 を介して第1トランジスタ制御回路104からの信号が第1トランジスタ TR_1 のゲート電極に印加され、第1トランジスタ TR_1 のオン/オフ状態を制御する。これにより、第2ノード ND_2 の電位を設定することができる。尚、図17、並びに、後述する図18及び図19にあっては、制御線 CTL や電流検出制御回路103等の図示を省略した。

【0190】

あるいは又、図18に示すように、表示素子10を構成する駆動回路11が、第1ノード ND_1 に接続されたトランジスタ(第2トランジスタ TR_2) を備えている構成であってもよい。第2トランジスタ TR_2 においては、一方のソース/ドレイン領域は、第1ノード初期化電圧 V_{Ofs} が印加され、他方のソース/ドレイン領域は、第1ノード ND_1 に接続されている。第2トランジスタ制御線 AZ_2 を介して第2トランジスタ制御回路105からの信号が第2トランジスタ TR_2 のゲート電極に印加され、第2トランジスタ TR_2 のオ

10

20

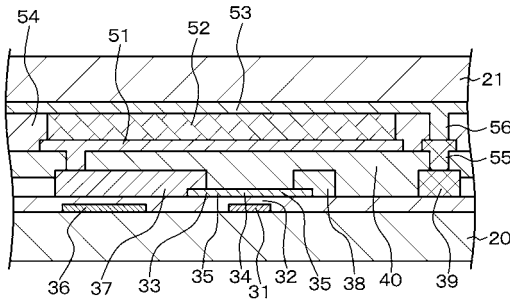
30

40

50

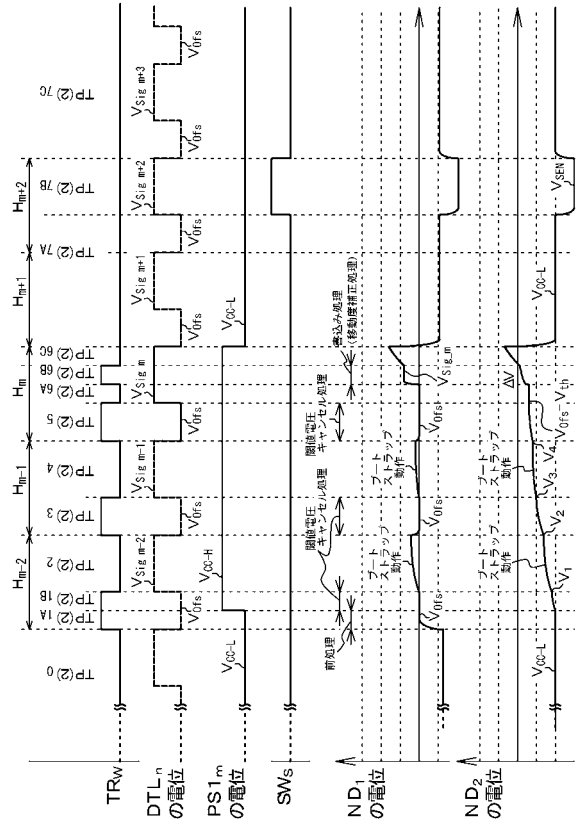
【図3】

【図3】 [実施例1]



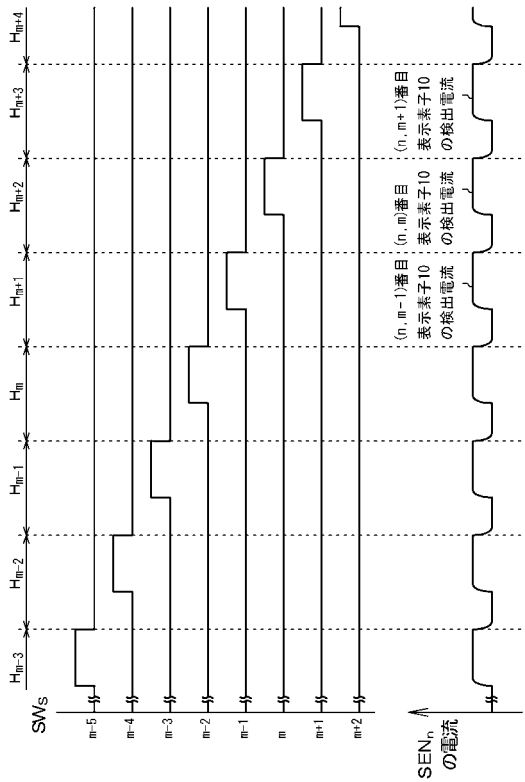
【図4】

【図4】 [実施例1]



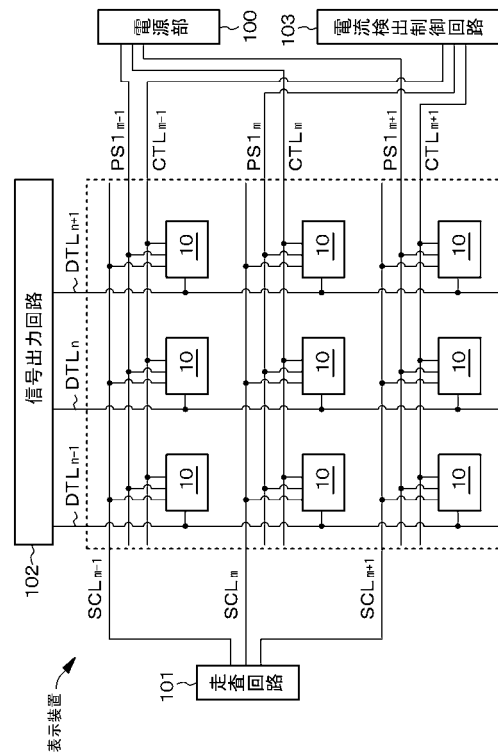
【図5】

【図5】 [実施例1]



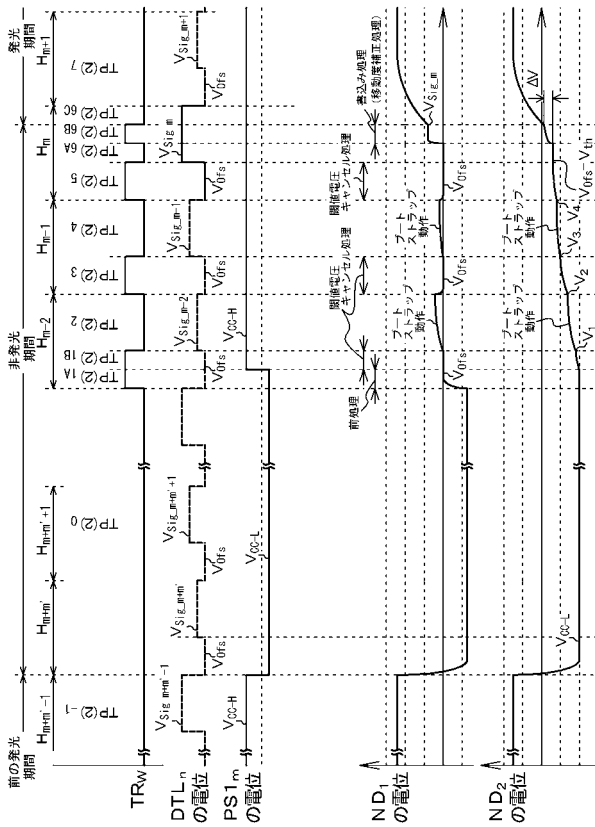
【図6】

【図6】 [実施例1 (参考例)]



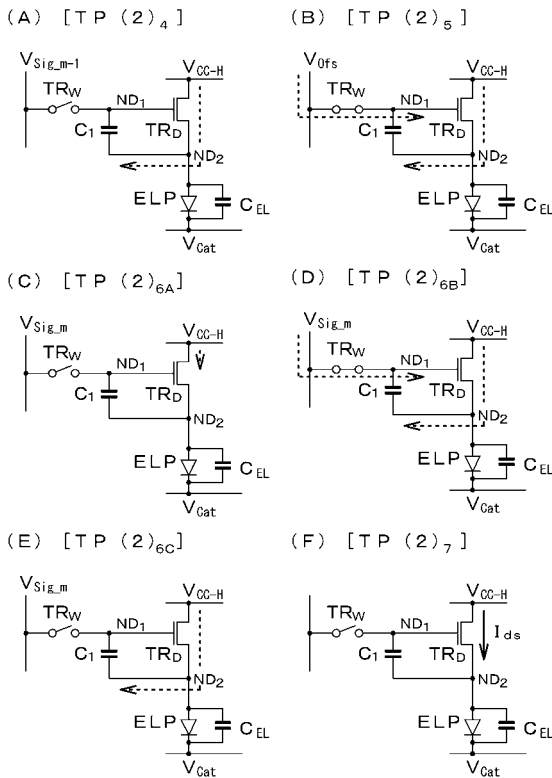
【 図 7 】

【 図 7 】 [実施例 1 (参考例)]



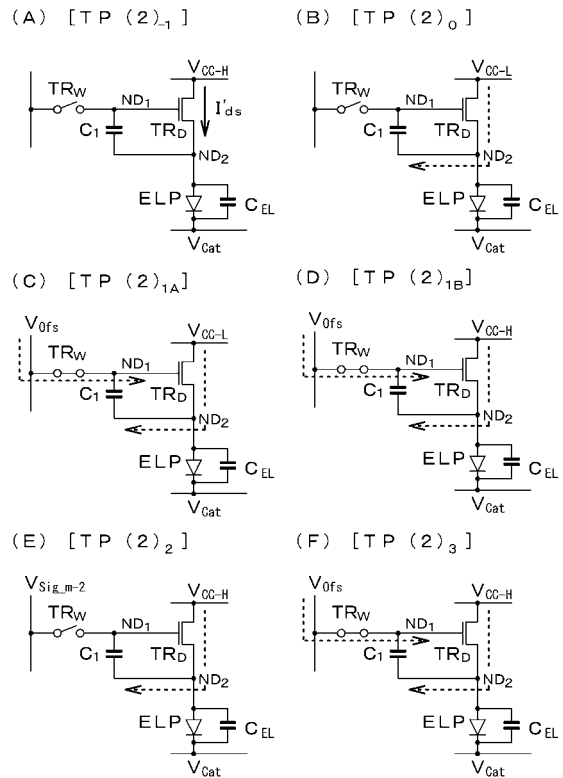
【 図 9 】

【 図 9 】 [実施例 1 (参考例)]



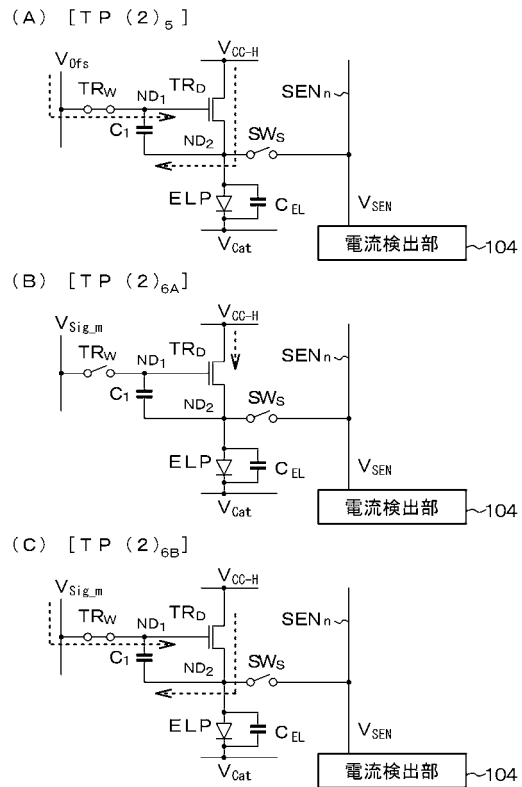
【 図 8 】

【 図 8 】 [実施例 1 (参考例)]



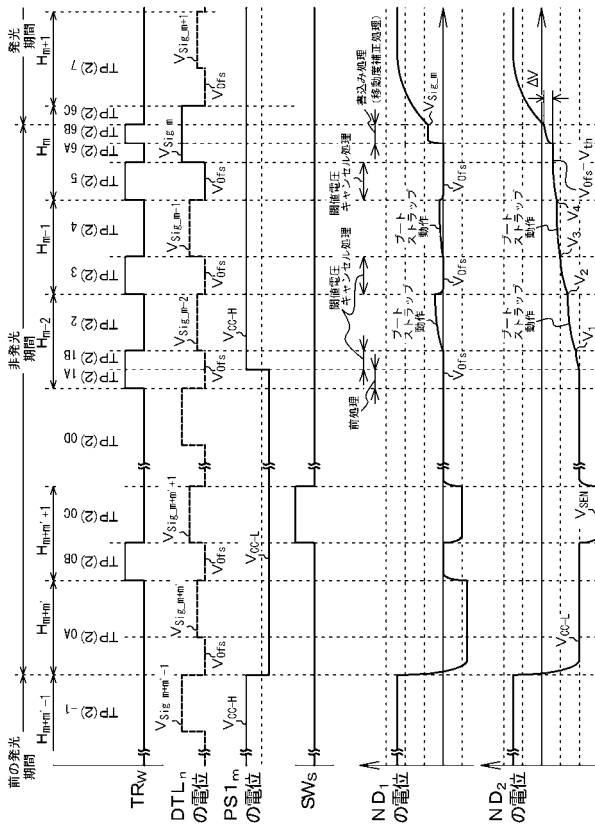
【 図 10 】

【 図 10 】 [実施例 1]



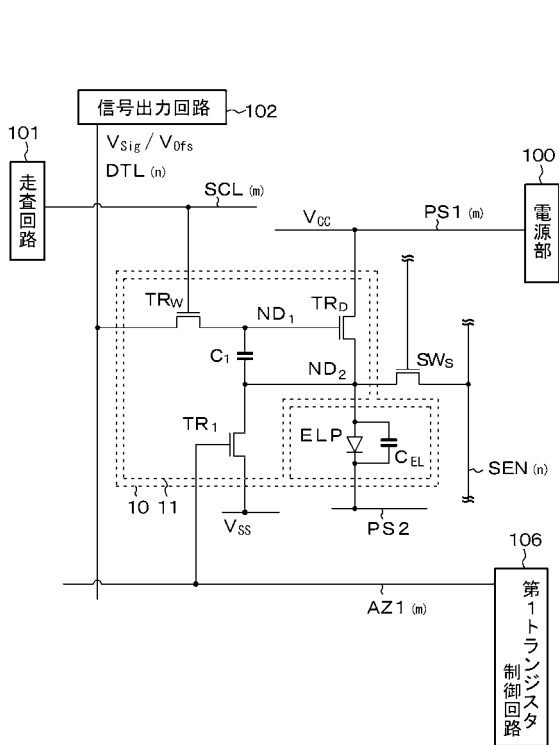
【図 15】

【図 15】 [実施例 3]



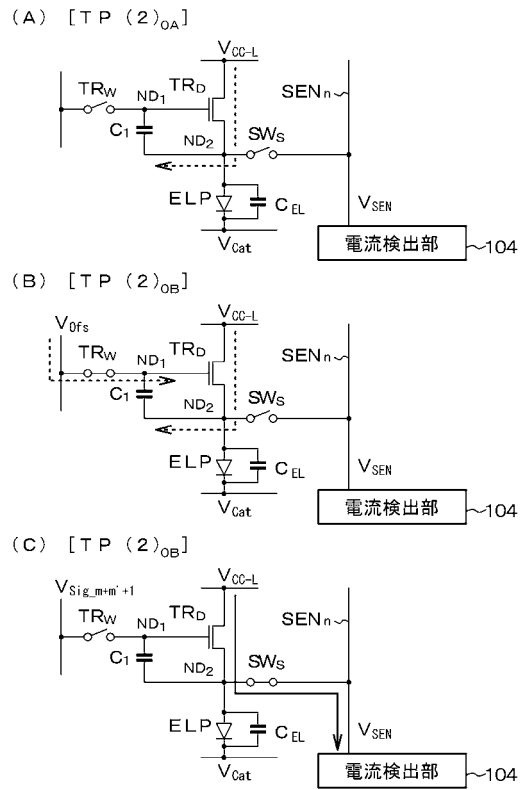
【図 17】

【図 17】



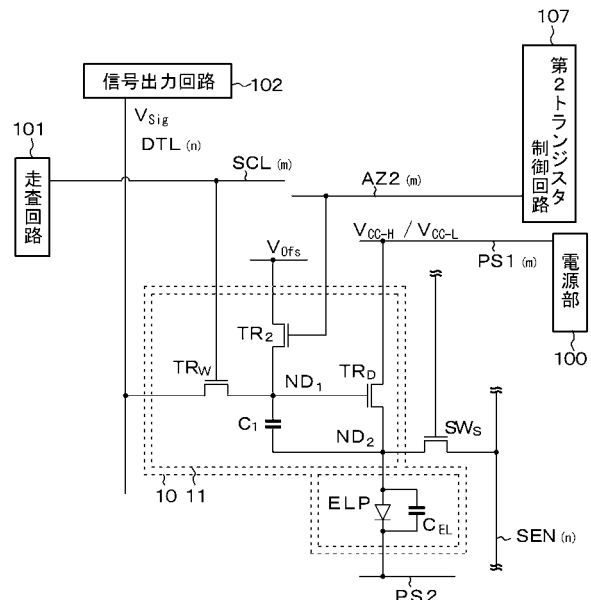
【図 16】

【図 16】 [実施例 3]



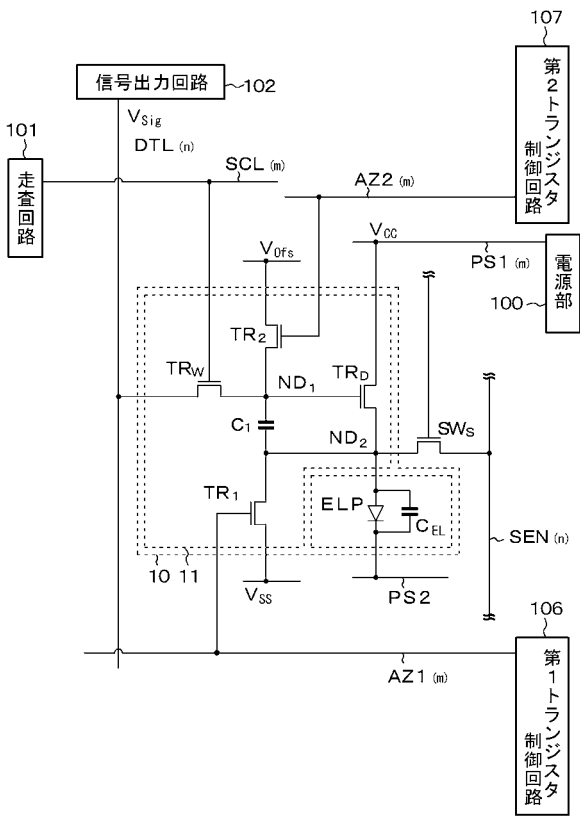
【図 18】

【図 18】



【図 19】

【図 19】



フロントページの続き

(51)Int.Cl.

F I

テーマコード(参考)

G 0 9 G	3/20	6 4 2 C
G 0 9 G	3/20	6 7 0 J
G 0 9 G	3/20	6 4 2 P
H 0 5 B	33/14	A
H 0 5 B	33/08	

Fターム(参考) 3K107 AA01 BB01 CC21 CC31 EE03 HH04

5C080 AA06 BB05 DD05 DD29 EE29 FF11 JJ02 JJ03 JJ04 JJ06

