

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2009-506354

(P2009-506354A)

(43) 公表日 平成21年2月12日(2009.2.12)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/30 (2006.01)	G09G 3/30 J	3K107
G09G 3/20 (2006.01)	G09G 3/20 611A	5C080
H01L 51/50 (2006.01)	G09G 3/20 670J	
	G09G 3/20 642J	
	G09G 3/20 623B	
審査請求 未請求 予備審査請求 未請求 (全 31 頁) 最終頁に続く		

(21) 出願番号 特願2008-527497 (P2008-527497)
 (86) (22) 出願日 平成18年8月9日 (2006.8.9)
 (85) 翻訳文提出日 平成20年4月21日 (2008.4.21)
 (86) 国際出願番号 PCT/GB2006/002961
 (87) 国際公開番号 W02007/023251
 (87) 国際公開日 平成19年3月1日 (2007.3.1)
 (31) 優先権主張番号 0517215.0
 (32) 優先日 平成17年8月23日 (2005.8.23)
 (33) 優先権主張国 英国 (GB)

(71) 出願人 597063048
 ケンブリッジ ディスプレイ テクノロジ
 ー リミテッド
 イギリス・ケンブリッジシャー・CB2 3
 ・6DW・キャンボーン・キャンボーン・
 ビジネス・パーク・(番地なし)・ビルデ
 イング・2020
 (74) 代理人 230104019
 弁護士 大野 聖二
 (74) 代理人 100106840
 弁理士 森田 耕司
 (74) 代理人 100105991
 弁理士 田中 玲子
 (74) 代理人 100115679
 弁理士 山田 勇毅

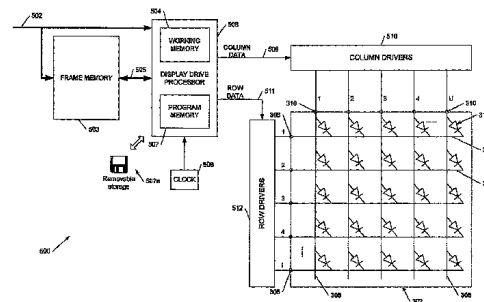
最終頁に続く

(54) 【発明の名称】 パッシブマトリックスマルチカラー電子発光ディスプレイの駆動方法および装置

(57) 【要約】

本発明は、パッシブマトリックスマルチカラー電子発光ディスプレイを駆動する方法であって、前記ディスプレイは、行と列に配列された複数の画素を含み、各前記画素は、それぞれ異なる第1および第2色を有する第1および第2画素を含み、前記方法は、前記画素のグループを順にディスプレイに駆動してマルチカラー画像フレームを表示する工程を含み、前記画素のグループの駆動は、それぞれ異なる第1および第2色を有する第1および第2画素の駆動を含み、前記駆動はさらに、前記サブグループのサブ画素の最大駆動レベルに応じて画素の前記グループを、継続期間駆動することを含むことを特徴とする方法を提供する。

【選択図】 図5 a



【特許請求の範囲】**【請求項 1】**

パッシブマトリックスマルチカラー電子発光ディスプレイを駆動する方法であって、前記ディスプレイは、行と列に配列された複数の画素を含み、各前記画素は、それぞれ異なる第 1 および第 2 色を有する第 1 および第 2 画素を含み、前記方法は、前記画素のグループを順にディスプレイに駆動してマルチカラー画像フレームを表示する工程を含み、前記画素のグループの駆動は、それぞれ異なる第 1 および第 2 色を有する第 1 および第 2 画素の駆動を含み、前記駆動はさらに、前記サブグループのサブ画素の最大駆動レベルに応じて画素の前記グループを、継続期間駆動することを含むことを特徴とする方法。

【請求項 2】

前記画素のグループを駆動して画素フレームを表示する工程は、1 フレーム期間の駆動を含み、前記フレーム期間は、画素の各グループのための前記サブ画素の最大駆動レベルに比例して前記画素の各グループを駆動する期間に分割され、前記駆動は、前記フレーム期間の分割に応じて前記画素のグループを駆動することを含むことを特徴とする請求項 1 に記載の方法。

【請求項 3】

前記色は青を含み、前記継続期間は、画素のグループの青色サブ画素のサブグループの最大駆動レベルに依存する請求項 1 または 2 に記載の方法。

【請求項 4】

前記色は赤を含み、前記継続期間は、画素のグループの赤色サブ画素のサブグループの最大駆動レベルに依存する請求項 1 または 2 に記載の方法。

【請求項 5】

前記継続時間は、前記第 1 サブグループの第 1 サブ画素の最大駆動レベルと前記第 2 サブグループの第 2 サブ画素の最大駆動レベルの重み結合に依存する請求項 1 に記載の方法。

【請求項 6】

前記画素のグループを駆動して画素フレームを表示する工程は 1 フレーム期間にわたる駆動を含み、前記フレーム期間は、前記画素の各グループのための前記重み結合に比例して前記画素の各グループを駆動する期間に分割され、前記駆動は、前記フレーム期間の分割に応じて前記画素のグループを駆動することを含むことを特徴とする請求項 1 に記載の方法。

【請求項 7】

前記駆動は、前記サブグループを駆動する前記継続時間に対応した前記サブ画素のサブグループに駆動を適合させることを含む請求項 1 ないし 6 のいずれかに記載の方法。

【請求項 8】

画素の前記グループは、前記ディスプレイの前記行または列を含み、前記駆動は、前記ディスプレイの行ごとまたは列ごとの駆動を含む請求項 1 ないし 7 のいずれかに記載の方法。

【請求項 9】

画素の前記グループは、前記ディスプレイの複数の行および複数の列における画素を含む前記ディスプレイのサブフレームを含み、前記駆動は連続的に複数の前記サブフレームで前記ディスプレイを駆動する駆動することを含む請求項 1 ないし 7 のいずれかに記載の方法。

【請求項 10】

前記ディスプレイは有機発光ダイオードディスプレイを含む請求項 1 ないし 9 のいずれかに記載の方法。

【請求項 11】

請求項 1 ないし 10 のいずれかに記載の方法を実行するプロセッサ制御コードを有するキャリアー。

【請求項 12】

パッシブマトリックスマルチカラー電子発光ディスプレイのためのドライバーであって、

10

20

30

40

50

前記ディスプレイは行および列に配列された複数の画素を含み、前記各画素はそれぞれ異なる第 1 および第 2 色を有する第 1 および第 2 画素を含み、前記ドライバーは、前記画素のグループを順番にマルチカラー画像フレームを表示するように駆動させるための手段、それぞれ前記第 1 および第 2 カラーのサブ画素の第 1 および第 2 グループの駆動を含む画素のグループの駆動、および前記サブグループのサブ画素の最大駆動レベルに応じた継続時間画素の前記グループを駆動するための手段を含むことを特徴とするドライバー。

【請求項 13】

パッシブマトリックスマルチカラー電子発光ディスプレイのドライバーであって、前記ディスプレイは行と列に配列された複数の画素を含み、各前記画素はそれぞれ異なる第 1 および第 2 色を有する少なくとも第 1 および第 2 サブ画素を含み、前記ドライバーは、

10

ディスプレイの画像データを受け取るためのデータ入力、

前記データ入力に結合されて前記ディスプレイを駆動するためのディスプレイ駆動出力を有するディスプレイ駆動システムであって、マルチカラー画像フレームを表示するために前記画素のグループを順に駆動するためのディスプレイ駆動信号を出力するように設計されており、画素のグループの前記駆動はそれぞれ前記第 1 および第 2 色の第 1 および第 2 サブ画素の駆動を含むディスプレイ駆動システム、および

前記ディスプレイ駆動システムに結合された駆動時間消費システムであって、前記サブグループのサブ画素の最大駆動レベルに応じた継続時間に画素の前記グループを駆動する前記ディスプレイ駆動システムを制御するように設計された駆動時間消費システムを含むことを特徴とするドライバー。

20

【請求項 14】

列と行に配列された複数の画素を有する電子発光ディスプレイの駆動方法であって、前記方法は、表示画像を生成する行および列信号の連続した組によるディスプレイの駆動を含み、信号のそれぞれの組は、ディスプレイの複数の列および行の画素が同時に駆動される表示された画素のサブフレームを規定し、前記サブフレームは前記表示された画像を生成するために結合し、前記方法は、前記サブフレームの画素の最大駆動レベルに応じた継続時間でサブフレームのための前記一組の信号による前記ディスプレイを駆動することをさらに含むことを特徴とする駆動方法。

【請求項 15】

前記請求項 14 に記載の方法を実行するためのプロセッサ制御コードを有するキャリアー。

30

【請求項 16】

行と列に配列された複数の画素を含む電子発光ディスプレイのドライバーであって、前記ドライバーは、

ディスプレイの画像データを受信するデータ入力、

前記データ入力に結合され前記ディスプレイを駆動するためのディスプレイ駆動出力を有するディスプレイ駆動システムであって、表示された画像フレームを形成するために列および行の信号の連続的な組によってディスプレイを駆動するディスプレイ駆動信号を出力するように設計されており、信号のそれぞれの組は、ディスプレイの複数の列および行の画素が同時に駆動される表示された画素のサブフレームを規定し、前記サブフレームは前記表示された画像を生成するために結合されるディスプレイ駆動システム、および

40

前記ディスプレイ駆動システムに結合される駆動時間消費システムであって、前記サブフレームに画素の最大駆動レベルに応じた継続時間でサブフレームのために前記一組の信号で前記ディスプレイ駆動システムを制御して前記ディスプレイを駆動する駆動時間消費システムを含むドライバー。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、電子発光ディスプレイ、特に、有機発光ダイオード（OLED）ディスプレイの駆動のための装置、方法およびコンピュータプログラムに関するものである。

50

【背景技術】

【0002】

有機金属LEDを含む有機発光ダイオードは、ポリマー、低分子化合物および dendrimer を含む材料を使用して、採用される材料に応じた色の範囲で製造することができる。ポリマー系有機LEDの例は、WO90/13148、WO95/06400 および WO99/48160 に記載されており、dendrimer 系材料の例は、WO99/21935 および WO02/067343 に記載されており、およびいわゆる低分子系装置の例は US4,539,507 に記載されている。典型的なOLED装置は、有機材料の2層を有し、そのうち1層は、発光ポリマー（LEP）、オリゴマーまたは発光低分子量材料のような発光材料であり、他の1層はポリチオフェン誘導体またはポリアニリン誘導体のような正孔輸送材料である。

10

【0003】

有機LEDは、単色または多色画素ディスプレイを形成するために画素のマトリックス内の基板上に蒸着される。マルチカラーディスプレイは、赤、緑および青色発光サブ画素のグループを使用して作成される。いわゆるアクティブマトリックスディスプレイは、各画素に接続されるメモリ素子、通常は蓄積容量およびトランジスタを有し、パッシブマトリックスディスプレイはそのようなメモリを有せず、代わりに固定像の印象を与えるために繰り返しスキャンされる。他のパッシブディスプレイは、複数のセグメントが共通電極をシェアするセグメント化されたディスプレイを含み、1つのセグメントはたの電極に対して電圧を印加することによって発光する。単一セグメントディスプレイはスキャンする必要はないが、複数のセグメント領域を含むディスプレイにおいては、電極は複合化され（数を減らす）、次いでスキャンされる。

20

【0004】

図1は、OLED装置100の一例の垂直断面図を示す。アクティブマトリックスディスプレイにおいては、画素の一部は関連する駆動回路（図1aに示されない）によって占領される。装置の構造は、例示のために簡略化されている。

【0005】

OLED100は、基板102、通常0.7mmまたは1.1mmのガラス、任意に、透明プラスチックまたは他の実質的な透明な材料を有する。アノード層104は基板上に蒸着され、通常、約150nmの厚さのITO（インジウム錫酸化物）、その一部上に供給される金属接続層を含む。通常、接続層は約500nmのアルミニウム、またはクロム層の間に挟まれたアルミニウム層を有し、これはしばしばアノード金属と呼ばれる。ITOで被覆されたガラス基板および接続金属はCorning, USAより入手可能である。ITO上の接続金属は抵抗が減少した通路を提供するのを助け、そこではアノード接続、特に、装置への外部接続は透明である必要はない。接続金属は、必要とされない場所、特に、そうでなければディスプレイを覆う場所では、フォトグラフィーおよびこれに続くエッチングによってITOから除去される。

30

【0006】

実質的に透明な正孔輸送層106は、アノード層の上に蒸着され、続いて、電子発光層108およびカソード110が蒸着される。電子発光層108は、例えば、PPV（ポリ（p-フェニレンビニレン））を含むことができ、およびアノード層104と電子発光層108の正孔エネルギーレベルの適合を助ける正孔輸送層106は、導電性透明ポリマー、例えば、AG of Germany から入手可能なPEDOT: PSS（ポリスチレン-スルホネート-ドーブポリエチレン-ジオキシチオフェン）を含むことができる。典型的なポリマー系装置においては、正孔輸送層106は約200nmのPEDOTを含むことができ、発光ポリマー層108は通常約70nmの厚さである。これらの有機層はスピコート（その後不要な部分はプラズマエッチングまたはレーザー研磨によって除去する）またはインクジェット印刷によって蒸着される。この後者の場合、バンク112は、有機層が中に蒸着されるウェルを規定するために、例えば、フォトレジストを使用して基板上に蒸着される。

40

50

【0007】

カソード層110は、通常、厚いアルミニウムのキャップ層で覆われたバリウム（例えば、物理蒸着で蒸着される）のような低仕事関数の金属から構成される。電子エネルギーレベルの適合の改良のために、弗化バリウムのような任意の追加の層が電子発光層に直接隣接して供給される。カソード線の相互の電氣的な隔離は、カソード分離器を使用して達成または増強される（図1aに示されない）。

【0008】

同じ基本構造が低分子およびデンドリマー装置に適用される。通常、多くのディスプレイが単一基板上に形成され、製造プロセスの最後には、基板は切断され、分離されたディスプレイには、酸化および湿気の浸入を防ぐためにカプセル缶が付着される。

10

【0009】

OLEDを照明するために、図1aの電池118で表される電力がアノードとカソードの間に適用される。図1aで示される例においては、光が透明アノード104および基板102を通過し、カソードは一般的に反射性であるこのような装置は「底面発光体」と呼ばれる。カソードを通過して放射する装置（上面発光体）の製造することができ、カソードが実質的に透明になるようにカソード層110の厚さは約50～100nm未満に維持される。

【0010】

上記の記載は、本発明の応用例の理解を容易にするために、単に、OLEDの1つのタイプの例示に過ぎない。Novaled GmbHにより製造されるようなカソードが底面にある逆さの装置を含めて各種のOLEDがある。さらに、本発明の応用例は、ディスプレイ、OLEDまたはその他に限定されない。

20

【0011】

有機OLEDは、単色または多色画素ディスプレイを形成するために、画素のマトリックス中の基板に蒸着される。マルチカラーディスプレイは、赤、緑および青色発光画素のグループを使用して形成される。このような装置において、個々の素子は画素を選択するために行（または列）を作動することによってアドレスされ、画素の行（または列）が書き込まれ、表示を生成する。いわゆるアクティブマトリックスディスプレイは、各画素と連結されるメモリ素子、通常は蓄積容量とトランジスタを含み、パッシブマトリックスディスプレイはこのようなメモリ素子を有さず、その代わり、固定画像の印象を与えるために、TV画像にいくぶん似て、繰返しスキャンされる。

30

【0012】

図1bを参照すると、同じ番号は同じ構成要素を表し、これはパッシブマトリックスOLEDディスプレイ装置150を貫通した簡略断面図を示す。示されるように、正孔輸送106および電子発光108層が、アノード金属およびカソード層110でそれぞれ規定される相互に直角なアノード線およびカソード線の交差部において複数の画素152に再分割される。図において、カソード層110において定義される導電線154は頁を突き抜け、カソード線に対して直角に走る複数のアノード線の1つの断面図が示されている。カソードおよびアノード線の交差部における電子発光画素152は関連する線の間に電圧を印加することによりアドレスされる。アノード金属層104はディスプレイ150に対して外部接続部を提供し、OLEDに対する（アノード金属リード上にカソード層パターンを走らせることによって）アノードおよびカソード接続として使用される。上記のOLED材料、特に、発光ポリマーおよびカソードは、酸化および湿気に対して敏感であり、したがって、装置は金属缶にカプセル化され、UV硬化エポキシ接着剤113によってアノード金属層104に付着され、接着剤中のビーズが金属缶との接触および短絡を防止する。

40

【0013】

次に、図2を参照すると、これは、概念的に、図1bで示されるタイプのパッシブマトリックスOLEDディスプレイ150の駆動配列を示す。一定の電流生成器200が供給され、それぞれ供給線202および複数のカラム線204の1つに接続されるが、そのう

50

ちの１つだけが明確化のために示されている。複数の列線 206（そのうち１つだけが示される）もまた供給され、これらはそれぞれ選択的にスイッチ接続 210 によってグラウンド線 208 に接続されている。示されるように正の供給電圧が線 102 に供給され、列の線 204 はアノード接続 158 を有し、行の線 206 はカソード接続 154 を有する。ただし、電力供給線 202 がグラウンド線に関して負である場合は接続が逆になる。

【0014】

図示されるように、ディスプレイの画素 212 は適用される電力を有し、したがって照明される。行のための画像接続の生成は、完全な行がアドレスされるまで各列の線がそれぞれ順に作動されて、次いで次の行が選択され、このプロセスが繰り返される。しかしながら、好ましくは、個々の画素をより長く留め、これによって全体の駆動レベルを減らすために、列が選択され、全ての書き込まれた列は並行であり、すなわち、列の各画素を望まれる輝度で照明するために各列の線に同時に電流が駆動される。列の各画素は、次の列が選択される前に順にアドレスされるが、特に、列の容量の効果のため、これは好ましくない。

10

【0015】

当業者は、パッシブマトリックス OLED ディスプレイにおいて、どの電極を行電極と標識し、どの電極を列電極と標識するかは任意であり、本明細書において、「行」および「列」は相互に取り替えて使用することができる。

【0016】

装置を貫通して流れる電流は生成する光子の数を決め、OLED の輝度はこれによって決まるので、電圧制御駆動でなく電流制御駆動が提供されることが通常である。電圧制御の設定においては、時間、温度および寿命と共にディスプレイの面積にわたって変わり、任意の電圧によって駆動されるとき画素がどの程度の輝度を生じるかを予測することは困難である。カラーディスプレイにおいては、色表現の正確さも影響を受ける。

20

【0017】

画素の輝度を変える従来の方法は、Pulse Width Modulation (PWM) を使用して画素をオンタイムで変える方法である。従来の PWM スキームにおいては、画素は完全にオンか完全にオフかどうかであるが、画素の明瞭な輝度は観察者の目の中の総合なので変化する。他の方法は画素駆動電流を変えることである。

【0018】

図 3 は、従来技術のパッシブマトリックス OLED ディスプレイのための一般的な駆動回路の概略図 300 を示す。OLED ディスプレイは、破線 302 で示されており、列電極接続 306 を有する対応する列の線 304 および複数の列電極接続 310 を有する複数の列の線 308 を含む。OLED は各対の列および行の線間に接続され、図示された配列においては、列の線に接続されたアノードを有する。y - ドライバー 314 は一定に電流で列の線 308 を駆動し、x - ドライバー 316 は列の線を選択的にグラウンドに接続して、列の線 304 を駆動する。y - ドライバーと x - ドライバーは通常、プロセッサ 318 のコントロール下にある。電力供給 320 は電力を回路、特に y - ドライバー 314 に供給する。

30

【0019】

OLED のいくつかの例は、US 6,014,119、US 6,201,520、US 6,332,661、EP 1,079,361 A および EP 1,091,339 A に記載されており、MWP を搭載した OLED ディスプレイ駆動包括回路は、Clare, Inc., Beverly, MA, USA から市販されている。改良された OLED ディスプレイのドライバーのいくつかの例は出願人の共同出願 WO 03/079322 および WO 03/091983 に記載されている。特に、本明細書において引用例として組み込まれる WO 03/079322 は改良されたコンプライアンスを有するデジタル制御プログラム電流生成機について記載している。

40

【特許文献 1】米国特許第 6,014,119 号明細書

【特許文献 2】国際公開 03/079322 号パンフレット

50

【発明の開示】

【発明が解決しようとする課題】

【0020】

OLEDディスプレイの寿命および/または電力消費を改良する一般的な必要性がある。特に、マルチカラーOLEDディスプレイにおいては、一般的にディスプレイのサブ画素に使用される赤、緑および青色発光材料は、異なる効率および異なる速度の寿命を有し、通常、青色サブ画素は赤および緑色サブ画素より早く寿命に達する。したがって、これらの問題を緩和させるためのOLEDを駆動するために改良された技術が必要とされる。

【課題を解決するための手段】

【0021】

したがって、本発明の第1の側面によれば、パッシブマトリックスマルチカラー電子発光ディスプレイを駆動する方法が提供され、このディスプレイは、行と列に配列された複数の画素を含み、各前記画素は、それぞれ異なる第1および第2色を有する第1および第2画素を含み、前記方法は、前記画素のグループを順にディスプレイに駆動してマルチカラー画像フレームを駆動し、前記画素のグループの駆動は、それぞれ異なる第1および第2色を有する第1および第2画素の駆動を含み、前記駆動はさらに、前記サブグループのサブ画素の最大駆動レベルに応じて画素の前記グループを継続して駆動することを含む。

【0022】

画素のグループは、従来のライン・スキャンパッシブマトリックスOLEDディスプレイにおけるディスプレイの列または行に対応する画素のラインを含むことができ、その画素のグループは、本明細書に引用例として組み込まれる出願人のUK特許出願、例えば、No. 0501211.7 (優先日2004年9月30日) およびNo. 0428191.1 (出願日2004年12月23日) マルチ・ラインまたは「トータルマトリックス」アドレッシング (MLAまたはTLA) スキームに基づいて駆動されるディスプレイにおける可変ディスプレイの継続時間を有する一時のサブフレームを含む。

【0023】

いくつかの好ましい実施態様において、継続時間は単一カラーサブ画素のサブ画素の最大駆動レベル、例えば、画素の各グループの青色サブ画素のサブグループの最大駆動レベルに依存する。したがって、画像フレームを表示するために画素のグループの駆動は、好ましくは、例えば、ラインスキャン間隔の一組またはサブフレームディスプレイ間隔の一組を含むフレーム期間中の駆動を含む。次いで、フレーム期間は、画素の各グループのための選択されたサブ画素 (例えば、青グループ) の最大駆動レベルに比例した各ラインまたは一時的なサブフレームのような画素の各グループを駆動する期間に分割される。駆動は、これらフレーム期間の分割に応じて画素のグループを駆動することを含む。

【0024】

このような実施態様は、最も敏感な画素要素、通常、青色サブ画素の消耗速度を減らし、これによってディスプレイ全体の寿命を延ばすのに役立つ。大まかに言えば、任意の画素 (ラインまたはサブフレーム) が特定の色、例えば青のための減少したピークの明るさを有する場合、画素のこのグループは相対的に短い時間駆動され、高い明るさピークを有する画素のグループはより長く駆動される。このようにして、人間の観察者にとっては、青色の明るさのレベルは実質的に望まれるものであるが、フレーム期間内において、画素のグループが駆動される期間を調整または平均化することによって、より長い期間にはより低い明るさピークを使用して、これは達成されてきた。

【0025】

上記の技術は、青色サブ画素の寿命を増大させるのに特に有益である。しかしながら、この方法の実施態様は他の目的のために適用されることができ、例えば、赤色サブ画素はより高い明るさで効率が減少する傾向にあり、したがって、同様の技術を適用して (明るさのピークに対応して画素のグループのオンタイムを計る)、ディスプレイの全体の電力消費を減少できる。

【0026】

他の関係する実施態様においては、画素のグループが駆動される継続時間は、複数のサブ画素の最大駆動レベルの重量組み合わせ、例えば、赤色サブ画素のサブグループの最大駆動レベル / または緑色サブ画素のサブ画素の最大駆動レベルおよび / または青色サブ画素のサブグループの最大駆動レベルの重量組み合わせに依存する。したがって、上記と同様の方法において、フレーム期間は重量組合せおよびこれにしたがって駆動される画素にグループに比例して分割される。

【0027】

上記の実施態様において、サブ画素の1または2以上のサブグループの駆動は、サブグループの駆動のための決められた継続時間に応答するように調整される。これは、赤および / または緑および / または青色電流または電圧参照のようなサブ画素の1組に共通の参照電流源のような参照レベルを調整することによって便利に調整される。したがって、例えば、サブ画素のサブグループの参照レベルはサブグループを含む画素のグループの駆動時間の増加（画素の各グループの等しい駆動時間によって定義される基準と比較しての減少 / 増加）に比例して減少することができる。したがって、好ましくは、3色の各駆動、より特定的には、参照レベルは、画素グループの駆動時間の調整のための補償をするグループ（ラインまたはサブフレーム）ごとに調整される。

【0028】

上記の方法の好ましい実施態様において、マルチカラー電子発光ディスプレイはOLEDディスプレイを含む。

【0029】

本発明は、上記の方法およびディスプレイドライバを実施するプロセッサコントロールコードを有するキャリア媒体を提供する。このコードは、従来のプログラムコード、例えば、Cのような従来のプログラム言語（解釈または従う）またはアセンブリコード、ASIC (Application Specific Integrated Circuit) またはFPGA (Field Programming Gate Array) の開始または制御のためのコード、またはVerilog (商標) またはVHDL (Very high speed integrated circuit Hardware Description Language) のようなハードウェア記述言語のためのコードを含む。キャリア媒体は、ディスクまたはプログラムメモリー（例えば、Flash RAMまたはROMのようなファームウェア）または、光学または電気信号キャリアのようなデータキャリアを含む。

【0030】

本発明は、さらに上記のディスプレイ駆動方法の実施態様を実施するために方法を含む。

【0031】

したがって、関連の側面において、本発明はパッシブマトリックスマルチカラー電子発光ディスプレイのためのドライバを提供し、このディスプレイは行および列に配列された複数の画素を含み、各画素はそれぞれ異なる第1および第2色を有する第1および第2画素を含み、前記ドライバは、前記画素のグループを順番にマルチカラー画像フレームを表示するように駆動させるための手段、それぞれ前記第1および第2カラーのサブ画素の第1および第2グループの駆動を含む画素のグループの駆動、および前記サブグループのサブ画素の最大駆動レベルに応じた継続時間画素の前記グループを駆動するための手段を含む。

【0032】

さらに関連した側面において、本発明は、パッシブマトリックスマルチカラー電子発光ディスプレイのドライバを提供し、このディスプレイは行と列に配列された複数の画素を含み、各前記画素はそれぞれ異なる第1および第2色を有する少なくとも第1および第2サブ画素を含み、前記ドライバは、ディスプレイの画像データを受け取るためのデータ入力、前記データ入力に結合されて前記ディスプレイを駆動するためのディスプレイ駆動出力を有するディスプレイ駆動システムであって、マルチカラー画像フレームを表示す

るために前記画素のグループを順に駆動するためのディスプレイ駆動信号を出力するように設計されており、画素のグループの前記駆動はそれぞれ前記第1および第2色の第1および第2サブ画素の駆動を含むディスプレイ駆動システム、および前記ディスプレイ駆動システムに結合された駆動時間消費システムであって、前記サブグループのサブ画素の最大駆動レベルに応じた継続時間に画素の前記グループを駆動する前記ディスプレイ駆動システムを制御するように設計された駆動時間消費システムを含む。

【0033】

他の側面において、本発明は列と行に配列された複数の画素を有する電子発光ディスプレイの駆動方法を提供し、前記方法は、表示画像を生成する行および列信号の連続した組によるディスプレイの駆動を含み、信号のそれぞれの組は、ディスプレイの複数の列および行の画素が同時に駆動される表示された画素のサブフレームを規定し、前記サブフレームは前記表示された画像を生成するために結合し、前記方法は、前記サブフレームの画素の最大駆動レベルに応じた継続時間でサブフレームのための前記一組の信号による前記ディスプレイを駆動することをさらに含む。

【0034】

実施態様において、1つのサブフレームはマルチカラーOLEDディスプレイの色ごとに導入される。

【0035】

関連する側面において、本発明は、列および行に配列された複数の画素を有する電子発光ディスプレイを駆動するためのドライバーを提供する。このドライバーは、ディスプレイの画像データを受信するデータ入力、前記データ入力に結合され前記ディスプレイを駆動するためのディスプレイ駆動出力を有するディスプレイ駆動システムであって、表示された画像フレームを形成するために列および行の信号の連続的な組によってディスプレイを駆動するディスプレイ駆動信号を出力するように設計されており、信号のそれぞれの組は、ディスプレイの複数の列および行の画素が同時に駆動される表示された画素のサブフレームを規定し、前記サブフレームは前記表示された画像を生成するために結合し、および前記ディスプレイ駆動システムに結合される駆動時間消費システムであって、前記サブフレームに画素の最大駆動レベルに応じた継続時間でサブフレームのために前記一組の信号で前記ディスプレイ駆動システムを制御して前記ディスプレイを駆動する駆動時間消費システムを含む。

【0036】

本発明のこれらおよび他の側面は、図面を参照して例示の目的としてさらに説明される。

【0037】

マルチラインアドレス (MLA) 法

マルチラインアドレス (MLA) 法の概要を説明することは本発明の理解に役立つ。

【0038】

大まかに言って、MLA法は、列の電極が駆動されるに応じて2または3以上の列電極を同時に駆動する、またはより一般的には、単一ラインのスキャン期間ではなく複数のラインのスキャン期間において必要とされる各行 (ライン) の発光プロフィールが形成されるように行および列を同時に駆動するものである。したがって、各ラインのスキャン期間の間の画素駆動は減少し、これによってディスプレイの寿命を延ばし、および/または駆動電圧の減少および容量損失の減少により電力消費を減らす。これは、OLEDの寿命は画素駆動 (発光) を通常電力1および2まで減らす、観察者に同じ明るさを提供するのに画素が駆動されなければならない時間の長さは画素駆動の減少に伴い実質的に直線的に増加するためである。MLAによって提供される利点の程度は、共に駆動されるラインのグループ間の相互関係に部分的に依存する。出願人は、総マトリックス法として全ての列が共に駆動される方法に言及する。

【0039】

図4aは、1つの時点で1つの列が駆動される従来の駆動スキームのG行、F列および

10

20

30

40

50

画像 X マトリックスを示す。図 4 b は、マルチラインアドレススキームの行、列および画像マトリックスを示す。図 4 c および 4 d は、表示された画像の典型的な画素、前記画素の輝度、またはフレーム期間中同じ前記画素の駆動において、マルチアドレスによって達成される画素駆動のピークの減少を示している。

【0040】

一般的に、列および行の駆動信号は、対応する電極によって駆動される OLED 画素（またはサブ画素）の望まれる輝度は駆動信号によって決められる輝度の実質的な直線的総計によって得られる、我々は、決められた列駆動信号に基づく 2 またはそれ以上の行間の列電流駆動信号を分割する制御可能な電流分割機について以前記載した（2004 年 9 月 30 日出願の英国特許出願第 0421711.3 号）。

10

【0041】

ディスプレイの信号映像データを決めることはマトリックスとして考えられ、1 つは行駆動信号を決め、他は列駆動信号を決める 2 つの要因のマトリックスの結果にファクトライズされる。ディスプレイはこれらのマトリックスによって決められる連続的な行と列の信号の組によって駆動されて、表示された画像を形成し、信号の組はそれぞれ最初のファクトライズマトリックスと同じ大きさの表示された画像のサブフレームを規定する。ラインスキャン期間（サブフレーム）の総数は、多数のサブフレーム中の輝度を平均化するだけで利点が得られるので、従来のライン・パイ・ラインスキャンに比較して必ずしも減らす必要はない。

【0042】

20

好ましくは、非 - ネガティブマトリックスファクトリゼーション（NMF）が導入され、画像マトリックス X（非 - ネガティブ）は、X が F および G の結果にほぼ等しくなり、F および G はその要素が全て 0 以上になるように F および G のマトリックスの対にファクトライズされる。典型的な NMF アルゴリズムは、反復的に F および G をアップデートして、X および F G 間の四角 Euclidean 距離のようなコスト関数を最小化することを意図して概算を改良する。非 - ネガティブマトリックスファクトリゼーションは、このようなディスプレイは「ネガティブ」発光を生成するように駆動されることはできないので、電子発光ディスプレイの駆動には有利である。

【0043】

30

NMF ファクトリゼーション手法は、図 4 e に図式的に示されている。マトリックス F および G は画像データの直線的概算のための基礎を規定するものとして見なされ、画像は一般的に純粋にランダムなデータよりいくつかの固有の相互関連性のある構造を含むので、多くの場合、相対的に少ない数のベクトルによって良好な表現が達成される。カラーディスプレイのカラーサブ画素は 3 つの分離された画像プレーンまたは単一プレーンとしての集合として扱われる。表示された画像の輝度領域が単一方向に、ディスプレイの上から下に一般的に照明されるように要因マトリックス中のデータを分類することによってフリッカーを減らすことができる。

【0044】

40

図 4 f は、NMF を使用して画像を表示するための例示の手法のフローチャートを示す、この手法は、最初にフレーム画像マトリックス X を読み取り（工程 S400）、次いで NMF を使用してこの画像マトリックスを要因マトリックス F および G にファクトライズする（工程 S402）。次いで、この手法は、工程 404 において A サブフレームでディスプレイを駆動する。工程 406 はサブ - フレーム駆動手法を示す。

【0045】

サブ - フレーム手法は G - 列 a を設定する。R は行ベクトル R を形成する。これは、図 5 b の列駆動配線によって、自動的に単一にノーマライズされ、したがって、スケール要因 x, R x R は要素の合計が単一になるように R のノーマライズによって導かれる。同様に、F において、行 a C は列ベクトル C を形成する。これは最大要素値が 1 となるように決められ、スケール要因 y, C y C を与える。フレームスケール要因 $F = A / I$ が決められ、参照電流は、 $I_{ref} = I_0 \cdot f / x y$ によって設定される。この式で、I

50

0 は、従来の 1 時点スキャンラインシステムにおける最大輝度に必要とされる電流であり、x および y 要因は、駆動配線（省略される他の駆動配線と共に）によって導入されるスケール効果を補償する。

【 0 0 4 6 】

これに続いて、工程 S 4 0 8 において、図 5 b に示されるディスプレイドライバは総フレーム期間の 1 / A の間ディスプレイの C 列およびディスプレイの R 行を駆動する。これは各サブフレーム期間繰り返され、次いで、次のフレームのためのサブフレームが出力される。

【 0 0 4 7 】

図 4 g を参照すると、例の N M F 手法は G および F のプロダクトが X の平均値に等しくなるように F および G を初期化することによって開始する（工程 S 4 1 0）。 $X_{average}$ は次のとおりである。

【 数 1 】

$$G = 1_{IA} \quad F = (X_{average}/A) \cdot 1_{AU} \quad (1)$$

【 0 0 4 8 】

関連した画像の連続性のために、F および G の既知の値が使用される。小さく書かれた字は行および列の数をそれぞれ示す。低いケースの字は単一に選択された行または列（例えば、A 列の 1 つ）を示す。1 は、単一マトリックスである。

【 0 0 4 9 】

好ましくは、工程 S 4 1 0 の前のプレ - プロセス工程（図示しない）として、空白の行および列がフィルター化される。

【 0 0 5 0 】

この手法の全体的な目的は、F および G の値を次のように決めることである。

【 数 2 】

$$G_{IA} F_{AU} = X_{IU} \quad (2)$$

【 0 0 5 1 】

我々が記載する手法は、一時点における G の単一行（a）および F の単一行（a）を駆動し、全ての列 - 行対、a = 1 から a = A まで（S 4 1 2）を通して工程する。したがって、この手法、G の列および F の行において、選択された列 - 行対のために最初に余剰の R^a_{IU} を計算する。この余剰は、目標値 X_{IU} と選択された列 / 行を除いた G および F の全ての他の行および列の結合した貢献の総計の差を有する。

【 数 3 】

$$R^a_{IU} = X_{IU} - \sum_{n=1, n \neq a}^A G_{In} F_{nU} \quad (3)$$

【 0 0 5 2 】

G および F の選択された列 - 行対 a のそれぞれにおいて、4 h においてダイアグラムとして図示したように、この目的は選択された列 - 行の対の貢献を余剰の R^a_{IU} に等しくすることである。数式で示すと、この目的は次のとおりである。

【 数 4 】

$$G_{Ia} F_{aU} = R^a_{IU} \quad (4)$$

【 0 0 5 3 】

上記式において、 R^a_{IU} は、m u x レート A を有する I x U 画像サブフレームを定義

10

20

30

40

50

する（Aサブフレームは完全なI×U表示画像に貢献する）。

【0054】

等式（4）はGの選択された列aのI要素 G_{ia} のそれぞれ、およびFの選択された行aのU要素 F_{au} のそれぞれのために解かれる（工程S416）。解はコスト関数に依存する。例えば、式（4）において最小二乗法（Euclideanコスト関数）を行うと、左辺に $F_{au}F_{au}^T$ （これは、両辺をこれによって割る場合にマトリックス変換を必要としないスカラー値である。）を乗じ、右辺に F_{au}^T を乗じ、 G_{ja} が直接計算される。

【0055】

Euclideanコスト関数の解は次のとおりである。

10

【数5】

$$G_{ia} = \frac{\sum_{u=1}^U R_{iu} F_{au}}{\sum_{u=1}^U F_{au}^2}, \quad F_{au} = \frac{\sum_{i=1}^I G_{ia} R_{iu}}{\sum_{i=1}^I G_{ia}^2} \quad (5)$$

【0056】

20

非・ネガティブ制限を提供するために、工程S418において、0未満である G_{ia} および F_{au} は0（または小さい値）に設定される（要素 R_{ia} は負であってよい）。

【0057】

好ましくは（しかし、必須ではない）、0（または無限大）で割ることを防ぐため、 G_{ia} および F_{au} の値は上限および/または下限が、例えば、0.01または0.001および10または100に制限され、これらは目的に応じて変化される（工程S420）。

【0058】

任意に、しかし好ましくは、次いでこの手法は、例えば、既定の繰返し数、繰り返される（工程S422）。

30

【0059】

さらに詳細には、2004年12月23日に出願されたUK特許出願第0428191.1を参照されたい。

【0060】

色寿命がバランスされた変化し得るスキャン時間駆動

1つの変化し得るスキャン時間駆動手法においては、ラインまたはサブ・フレームスキャン時間は色に関係なくサブ画素の発光ピークに比例する。これは最悪の場合の駆動レベルのピークを減らし、これによってディスプレイの寿命を延ばす。しかしながら、この手法の発展において、ラインまたはサブ・フレームスキャン時間は最も（劣化）敏感な色画素要素の発光によって決められるか比例し、この目的は、最悪の場合のサブ・画素の劣化を最小にすることである。実施態様において、ラインまたはサブ・フレームスキャン時間が次の式で決められるように、各サブ・画素のために異なる色の重要性因子が導入される。

40

【数6】

$$x \cdot \max \{R\} + y \cdot \max \{G\} + z \cdot \max \{B\}$$

それぞれのサブ画素駆動レベルR、G、Bの重要性因子x、y、zは、サブ・画素の色および/またはサブ画素の色の効率によって経験される寿命（劣化）によって決められる。

50

【 0 0 6 1 】

あるいは、他の重要性結合である次式が導入され得る。

【 数 7 】

$$\max \{xR + yG + zB\}$$

【 0 0 6 2 】

実施態様において、もし全ての色が等しく敏感であるならば、色重要性因子は同じであり、互いに効果的に相殺する。しかしながら、非常に敏感な青色については、例えば、青色サブ画素の重要性因子が支配し、ラインまたはサブ・フレーム時間は青色サブ画素発光によって大きく影響する。青、赤および緑色材料の特別な組合せについては、最適な増加要因（これは、例えば、通常の実験によって決められる）は劣化を最小化する目的で駆動コントローラーに事前にプログラムされる。各色の参照電流は、ラインまたはサブ・フレームの駆動電流のピークが全てのラインまたはサブフレーム（任意の色において）で同じになるように駆動を決めるためにラインごとまたはサブフレームごとに変えられる。したがって、この手法の好ましい実施例は、独立した電流駆動参照値が赤、緑および青色サブ画素に提供されるシステムで実施される。

10

【 0 0 6 3 】

1つの実施態様において、ラインまたはサブフレーム時間は、次のように、1つのラインまたはサブ・フレームの間に存在する青色発光のピークに比例して決められる。

20

【 数 8 】

$$t_{line.or.subframe} = \frac{lum_{max,blue}}{\sum_{lines.or.subframes} lum_{max,blue}} \cdot (total.time.for.lines.or.subframes)$$

あるいは、この等式は、発光ピークに画素の色に依存する重要性因子を乗じた値に比例してラインまたはサブ・フレーム時間を決めるように変形することができる。

【 0 0 6 4 】

30

下記の表 1 は、一連の仮想のフレームの各色（赤、緑、青）の発光ピークを表す数字の例を示している。

【 表 1 】

R	G	B
0.2	0.5	1.0
0.4	1.0	0.5
1.0	0.9	0.9

【 0 0 6 5 】

40

等しい時間において各サブ・フレームのスキャンニングは総（フレーム）時間の 1 / 3 に割り当てられ、青色の寿命（劣化）は下式に比例する。

【 数 9 】

$$1.0^2 \cdot 1/3 + 0.5^2 \cdot 1/3 + 0.9^2 \cdot 1/3 = 0.686$$

【 0 0 6 6 】

しかしながら、色重視スキャンニングにおいては、例えば、高い重要性のために青色発光が支配する場合、3つのサブ・フレームのサブ・フレーム時間は下記の表 2 に示される。

【表 2】

R	G	B	t
0.2	0.5	1.0	1.0/2.4
0.4	1.0	0.5	0.5/2.4
1.0	0.9	0.9	0.9/2.4

【0067】

この場合、青色寿命（劣化）は下式に比例する。

【数 10】

$$((1.0+0.5+0.9)/3.0)^2 = 0.64$$

【0068】

したがって、この例において、青色サブ画素の寿命（劣化）は約 7 % 減少する。

【0069】

図 5 a は、本発明の実施例を実行するために適切なパッシブマトリックス OLED ドライバー 500 の実施例の概略図を示す。

【0070】

図 5 a において、図 3 を参照した例に似たパッシブマトリックス OLED ディスプレイ行ドライバー回路 512 によって駆動される列電極 306 および列ドライバー 510 によって駆動される列電極 310 を有する。行および列ドライバーの詳細は図 5 b に示されている。列ドライバー 510 は、電流駆動を 1 または 2 以上の電極に設定し、赤 / 緑 / 青参照電流を制御するための列データ入力 509 を有する。同様に、行ドライバー 512 は電流駆動を列に設定するため、MLA 実施例においては、電流駆動比を 2 または 3 以上の行に設定する行データ入力 511 を有する。好ましくは、入力 509 および 511 はインターフェースの容易化のためデジタル入力であり、好ましくは、列データ入力 509 はディスプレイ 302 の全ての U 列の電流駆動を設定する。

【0071】

ディスプレイのデータは直列または並列のデータおよびコントロールバス 502 に提供される。バス 502 はディスプレイの各画素のための発光データ、またはカラーディスプレイにおいては各サブ画素のための発光情報（これは、分離された RGB 色信号としてまたは発光およびクロミナンス信号または他の方法において）を蓄積するフレーム蓄積メモリ 503 に入力を供給する。フレームメモリ 503 に蓄積されたデータはディスプレイの各画素（またはサブ画素）の望まれる輝度を決定し、この情報はディスプレイ駆動プロセッサ 506 によって第 2 に読み取りバス 502 の手段により読みとられる。

【0072】

ディスプレイ駆動プロセッサ 506 は、ハードウェア中に、または、例えば、デジタル信号プロセッシングコアまたは使用してソフトウェア中に、または、例えば、マトリックスの操作を速めるための専用のハードウェアを導入したソフトとハードの組合せ中に完全に提供される。しかしながら、一般的に、ディスプレイ駆動プロセッサ 506 は、クロック 508 のコントロール下およびワーキングメモリ 504 と結合して作動しながら、蓄積されたプログラムコードまたはプログラムメモリ 507 に蓄積されたマイクロコードの手段によって少なくとも部分的に実行される。例えば、ディスプレイ駆動プロセッサは、従来のプログラム言語で書き込まれた標準のデジタル信号プロセッサおよびコードを使用して実行される。プログラムメモリ 507 のコードはディスプレイのラインごとのレーザースキャンまたはマルチラインアドレス法によって、どちらの場合も上述したように調整可能なラインまたはサブフレーム期間実行するように設計されており、データキャリアまたはリムーバブル蓄積 507 a 供給される。

【0073】

図 5 b は、例えば、赤 / 緑 / 青色参照電流が、ラインまたはサブ - フレーム「スキャン

10

20

30

40

50

」時間に比例して変化する変動参照電流を有する駆動ディスプレイ 302 に適した列および行ドライバーを示す。例示されたドライバーも、MLAスキームの因数化画像マトリックスを有数するディスプレイ 302 の駆動に適している。

【0074】

列ドライバ 510 は、共に集合されており、それぞれの列電極に電流を流すための可変参照電流 I_{ref} が供給される一組の実質的に一定の電流源 1002 を有する。この参照電流は、図 4 e のマトリックス F の行 a のような因子マトリックスの行から導かれる各列のための異なる値によって調整されるパルス幅である。

【0075】

行ドライバー 512 は、プログラム可能な電流ミラー 1012、好ましくはディスプレイの各行、または同時に駆動される行のブロックの各行のための 1 つの出力を有する。行駆動信号は、図 4 e のマトリックス G の列 a のような因子マトリックスの列から導かれる。さらに詳細な適切なドライバーは、出願人の共同出願 UK 特許出願 No. 0421711.3 (2004 年 9 月 30 日出願) に見出すことができる。他の配列において、OLED 画素、特に PWM に対する駆動を変える手段は追加的にまたは代替的に導入される。

【0076】

多くの効果的な代替があり得ることは当業者に疑いない。例えば、ディスプレイ駆動ロジック 506 は、専用のロジックにおいてよりソフトウェアの制御のもとにマイクロプロセッサを使用して実行されるか、またはプロセッサと専用ロジックの組合せが導入される。マイクロプロセッサが導入される場合、フレームメモリ 504 は、他の装置に対するディスプレイに単純にインターフェースするように 2 重ポートであることが好ましいが、バス 502 および 505 は共有されるアドレス/データ/制御バスに結合される。

【0077】

本発明は記載される実施例に限定されるものではなく、特許請求の範囲の精神および範囲内にある当業者に明らかな改良も包含するものと理解される。

【図面の簡単な説明】

【0078】

【図 1 a】OLED 装置の断面図を示す。

【図 1 b】パッシブマトリックス OLED 装置の簡略断面図を示す。

【図 2】パッシブマトリックス OLED ディスプレイの駆動配列を概念的に示す。

【図 3】公知のパッシブマトリックス OLED ディスプレイドライバーのブロック図を示す。

【図 4 a】従来の駆動装置における行、列およびマトリックスを示す。

【図 4 b】マルチアドレス駆動スキームにおける行、列およびマトリックスを示す。

【図 4 c】従来の駆動装置における対応する輝度曲線を示す。

【図 4 d】マルチアドレス駆動スキームにおける輝度曲線を示す。

【図 4 e】画素マトリックスの NMF 因子化の概略図を示す。

【図 4 f】画素マトリックス因子化を使用したディスプレイの駆動方法のフローチャートを示す。

【図 4 g】NMF 手法のフローチャートを示す。

【図 4 h】図 4 e の G および F マトリックスの選択された行および列の掛け算を示す。

【図 5 a】本発明の 1 つの側面を実施するディスプレイドライバーを示す。

【図 5 b】図 4 e のマトリックスを使用するディスプレイを駆動するための行および列駆動の配置例を示す。

【符号の説明】

【0079】

100 OLED 装置

102 基板

104 アノード

106 正孔輸送層

10

20

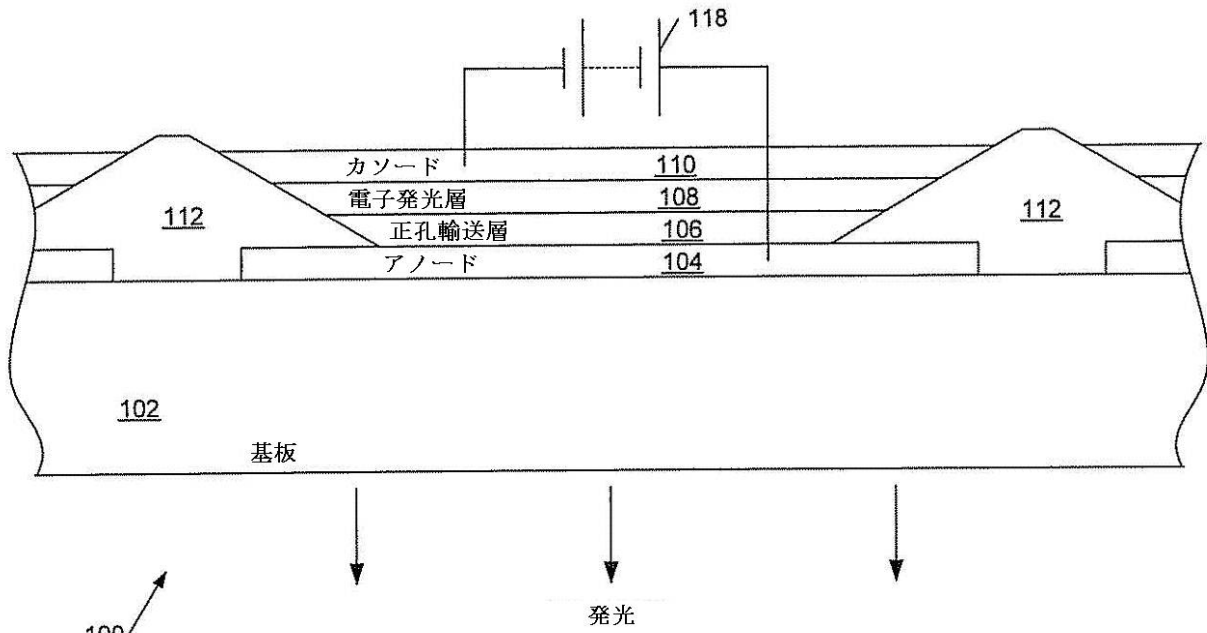
30

40

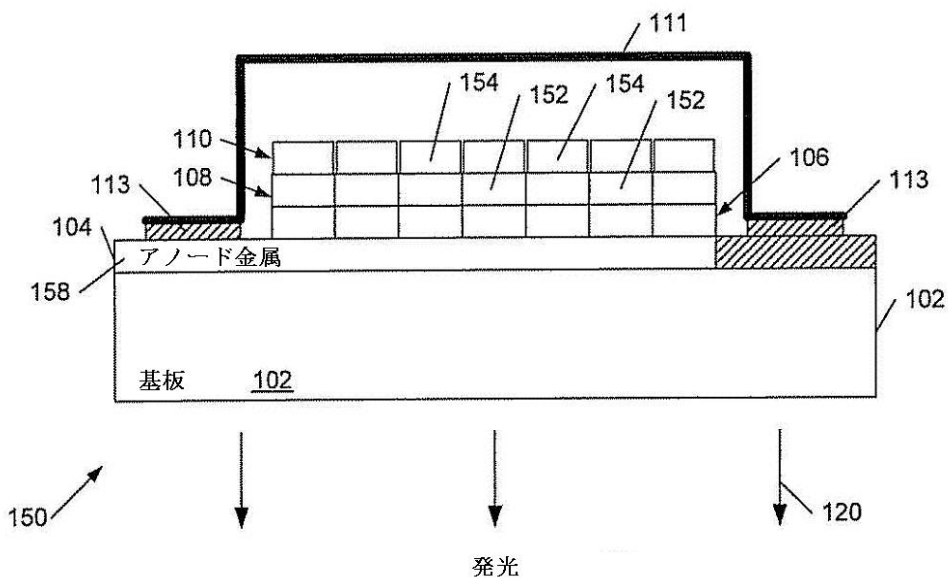
50

1 0 8	電子発光層	
1 1 0	カソード	
1 1 1	金属缶	
1 1 2	バンク	
1 1 3	接着剤	
1 1 8	電池	
1 5 0	O L E Dディスプレイ	
1 5 2	電子発光画素	
1 5 4	カソード接続	
1 5 8	アノード線	10
2 0 0	電流生成器	
2 0 2	供給線	
2 0 4	列線	
2 0 6	行線	
2 0 8	グラウンド線	
2 1 0	スイッチ接続	
3 0 2	O L E Dディスプレイ	
3 0 4	行の線	
3 0 6	行電極	
3 0 8	列の線	20
3 1 0	列電極接続	
3 1 4	y - ドライバー	
3 1 6	x - ドライバー	
3 1 8	プロセッサ	
3 2 0	電力源	
5 0 2	コントロールバス	
5 0 3	フレームメモリ	
5 0 4	ワーキングメモリ	
5 0 6	ディスプレイ駆動プロセッサ	
5 0 7	プログラムメモリ	30
5 0 8	クロック	
5 0 9	列データ入力	
5 1 0	列ドライバー	
5 1 2	行ドライバー	
1 0 0 2	電流源	
1 0 1 2	電流ミラー	

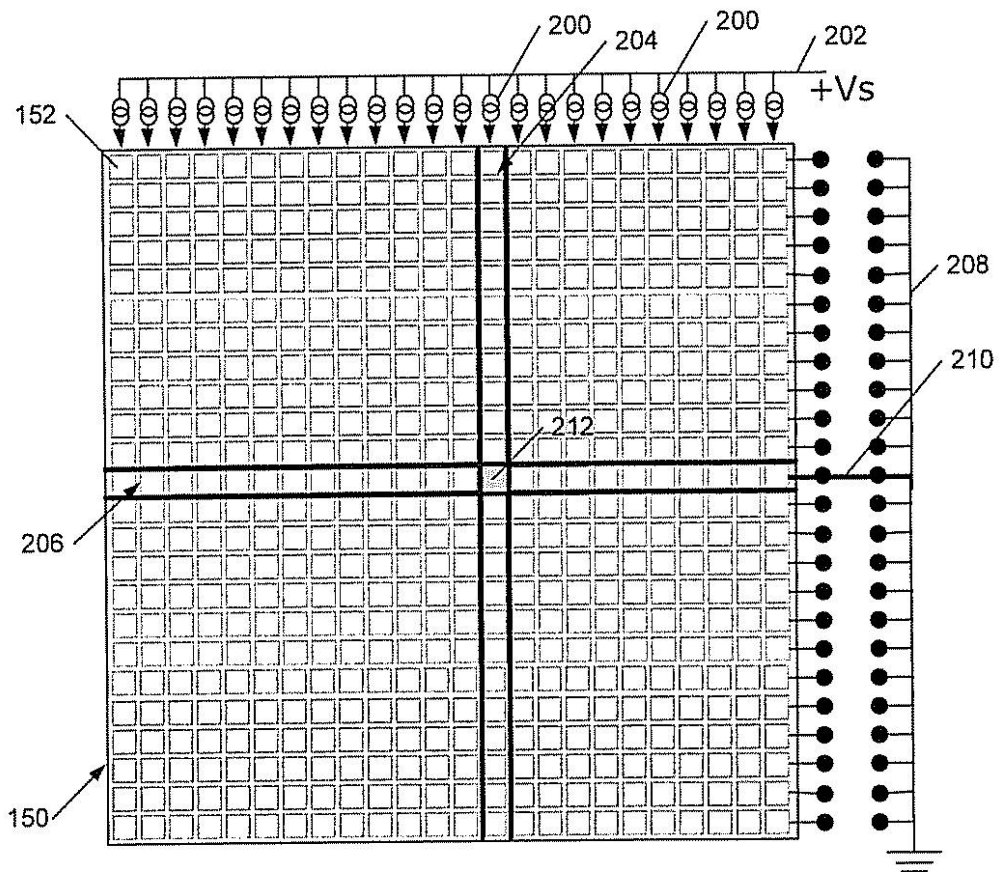
【図 1 a】



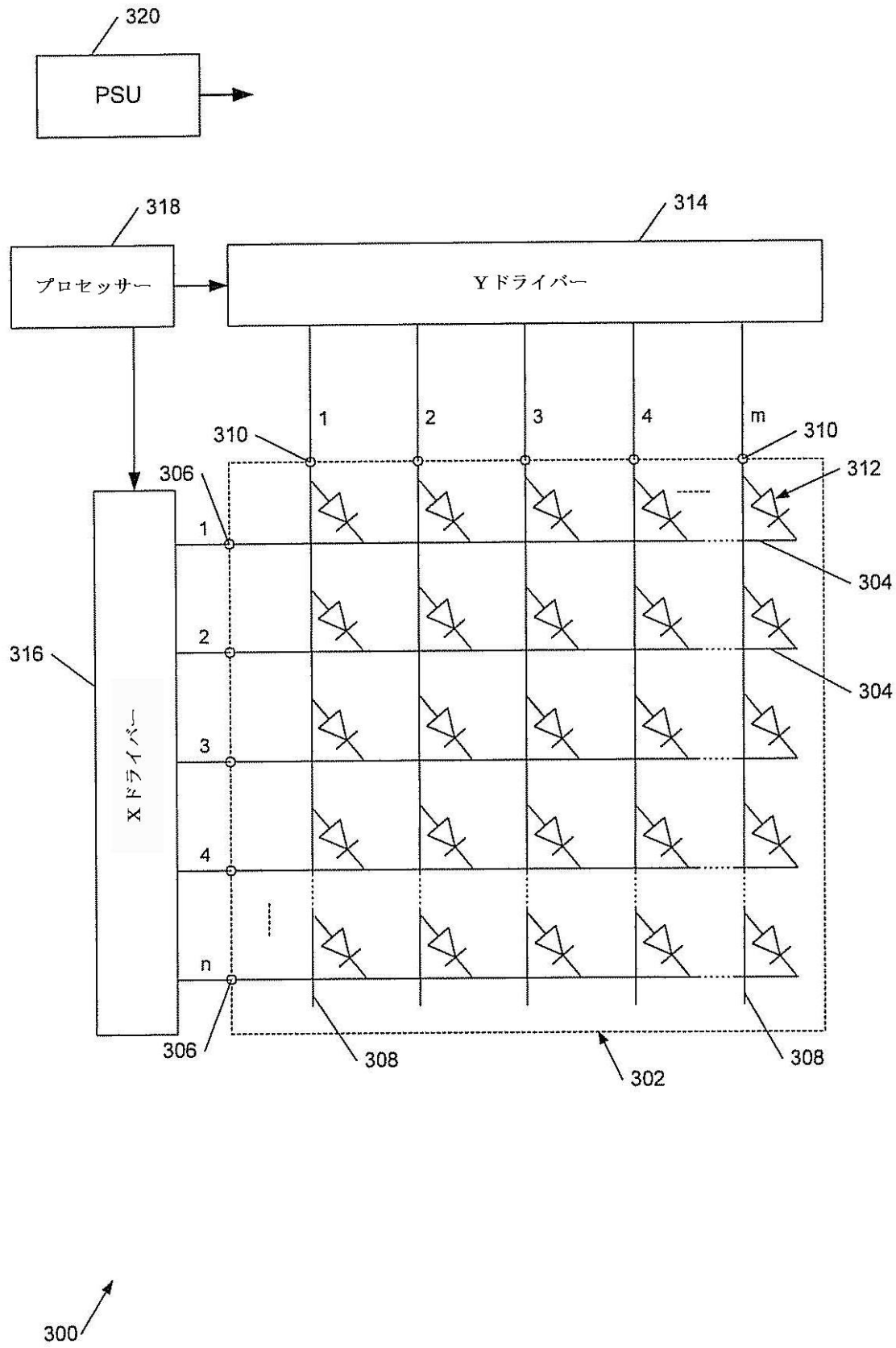
【図 1 b】



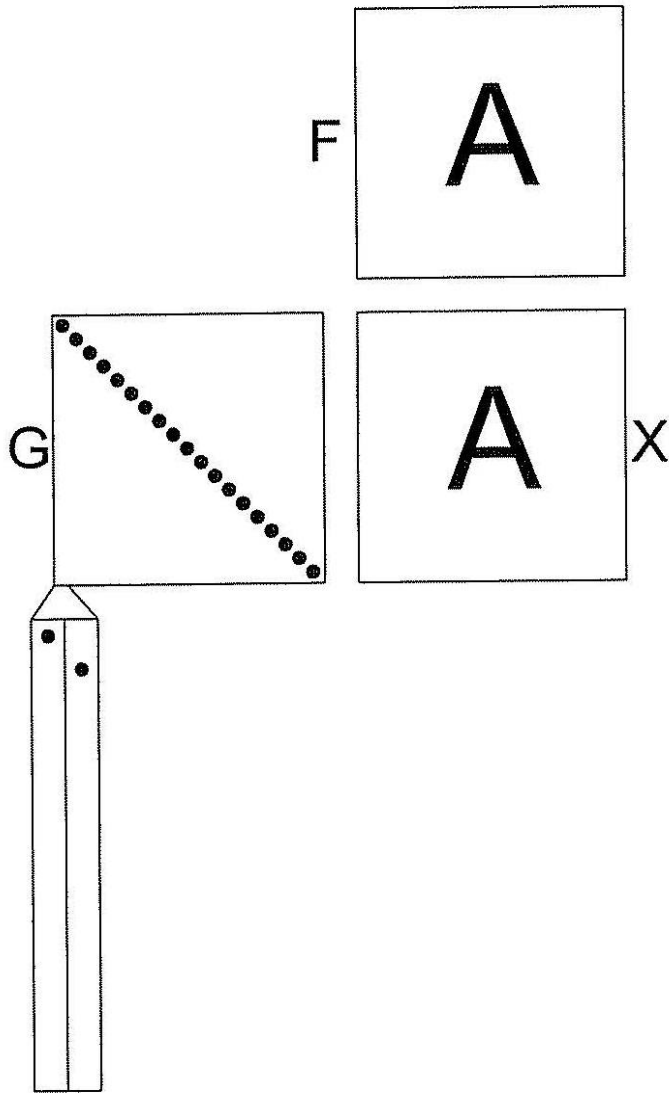
【図 2】



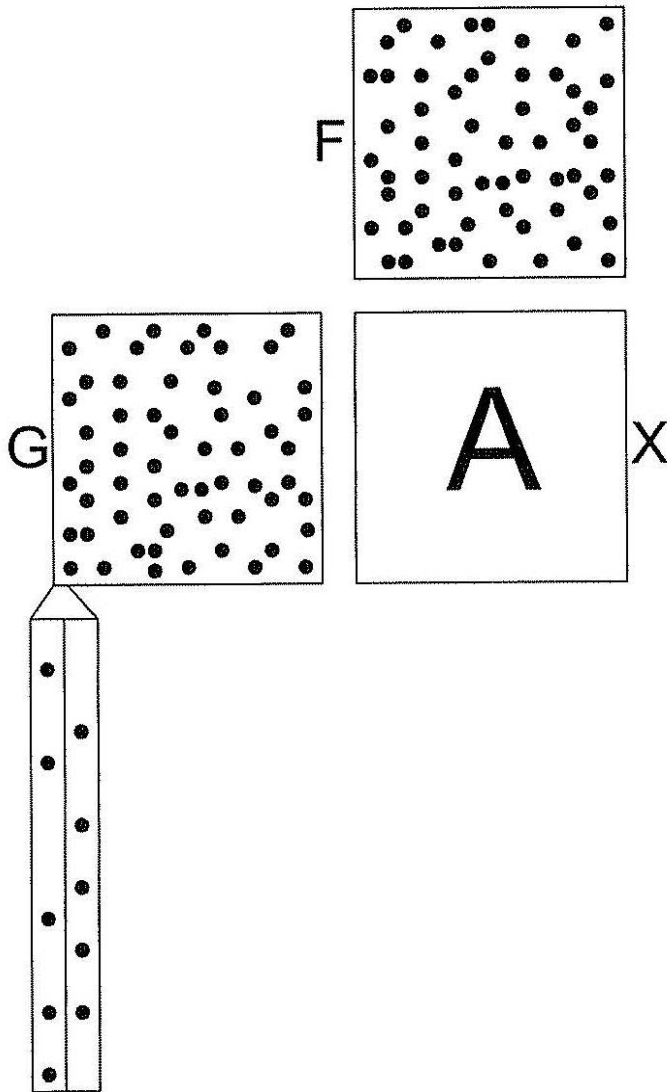
【図 3】



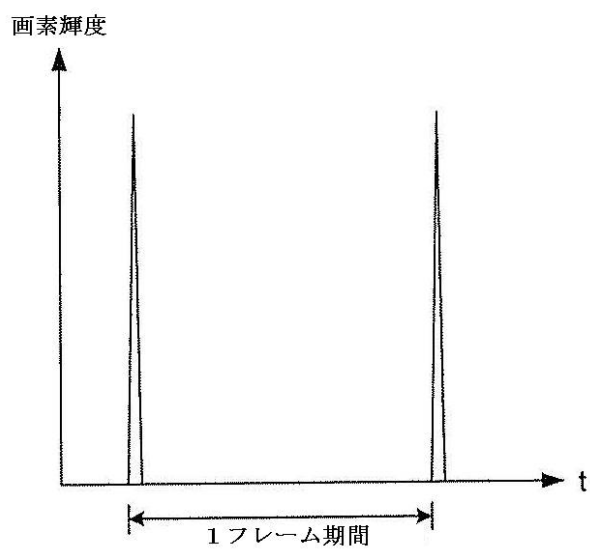
【図 4 a】



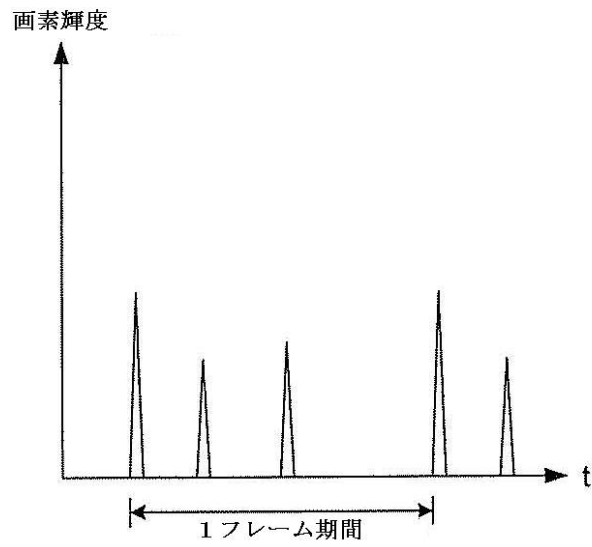
【図 4 b】



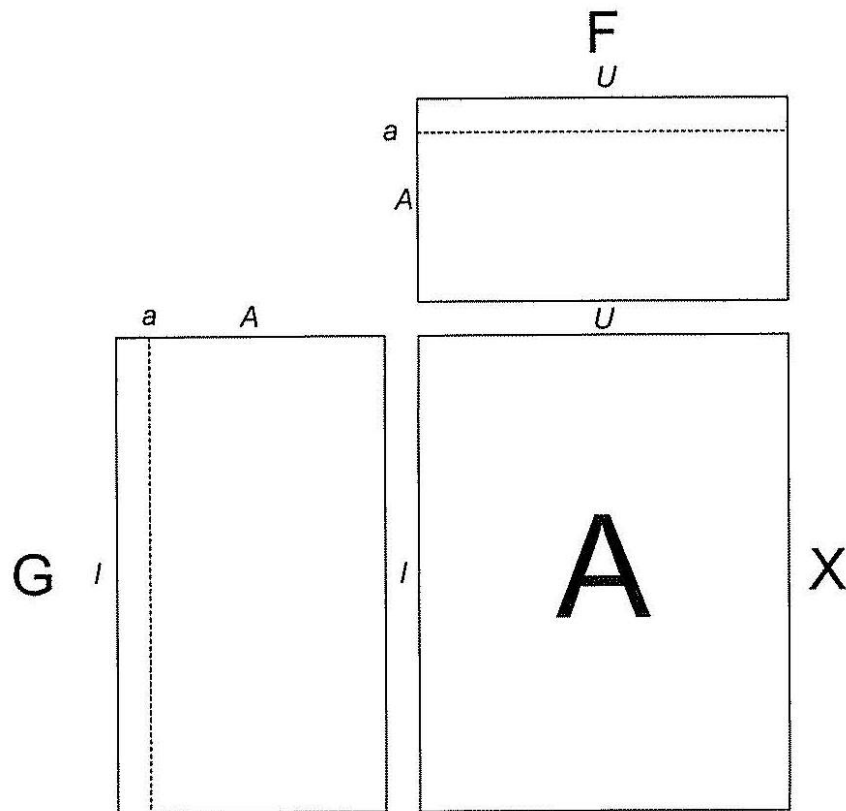
【図 4 c】



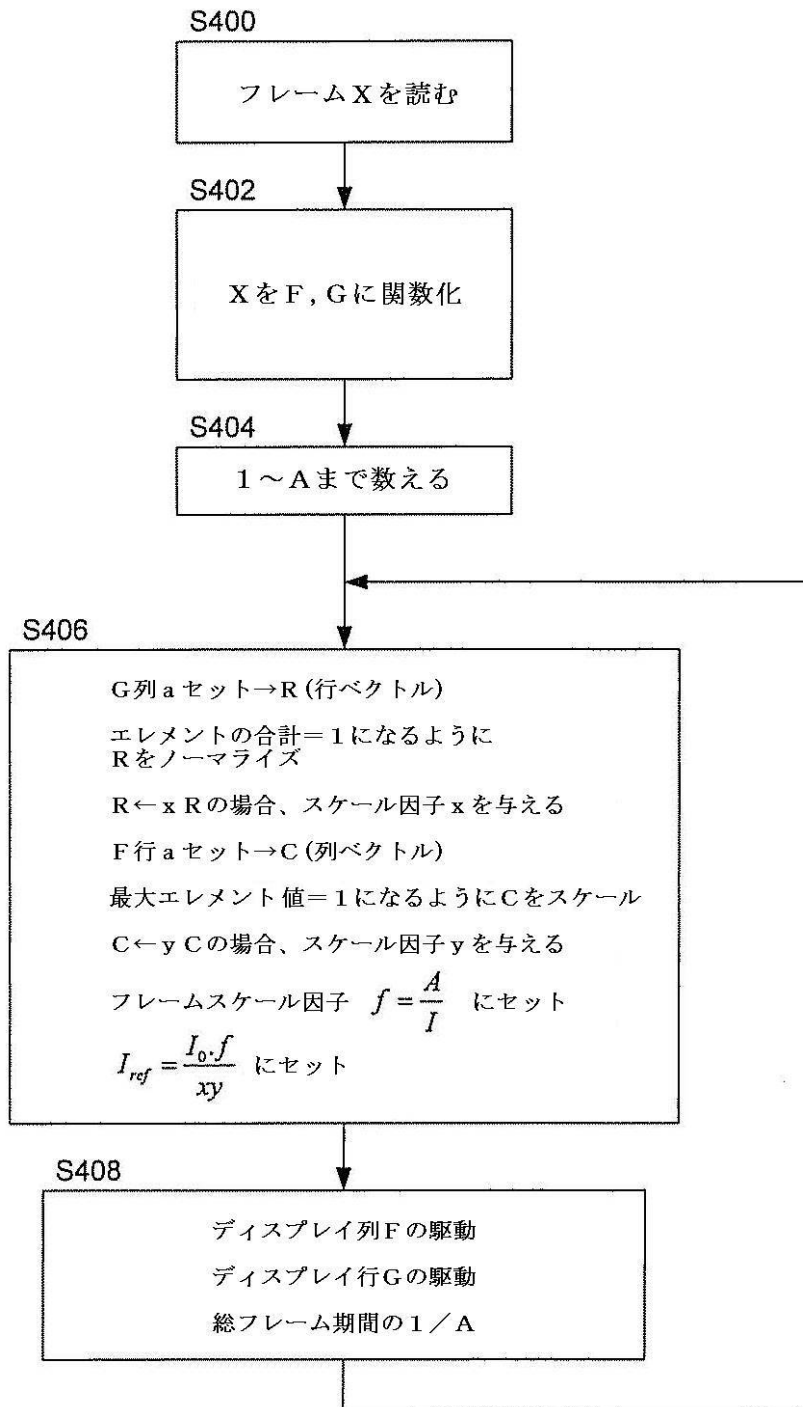
【図 4 d】



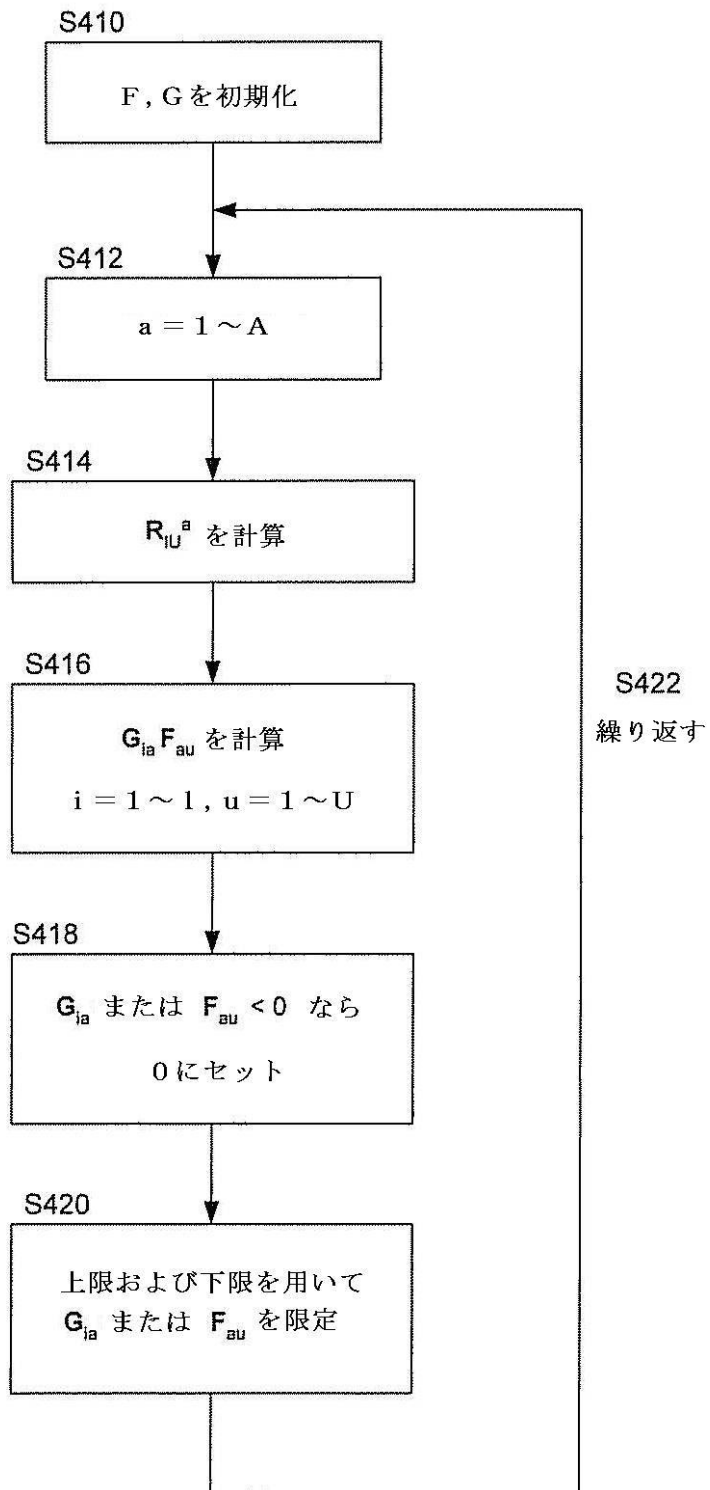
【図 4 e】



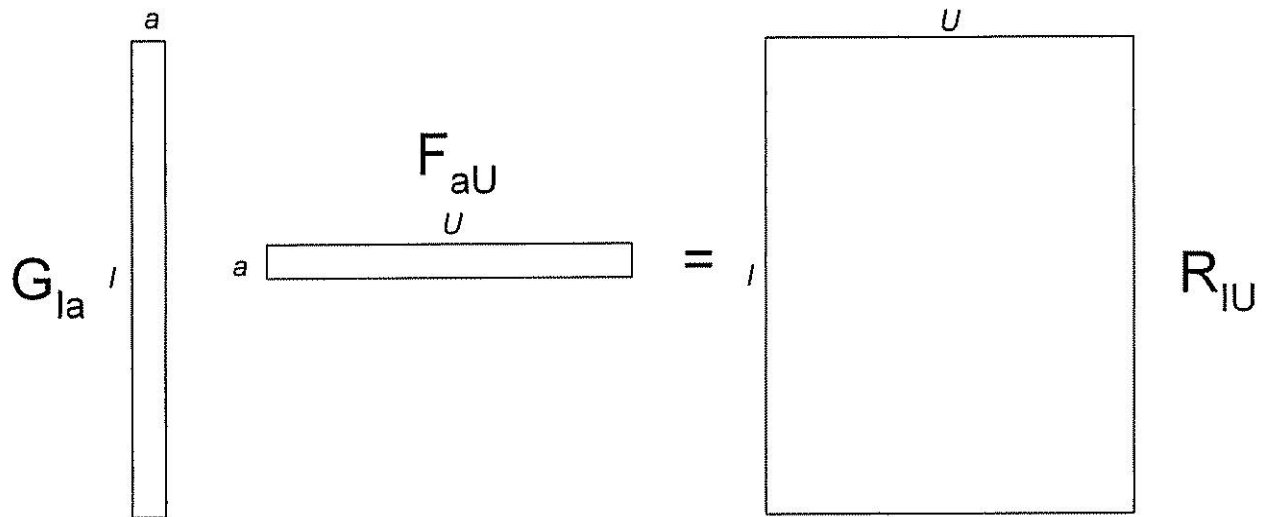
【図 4 f】



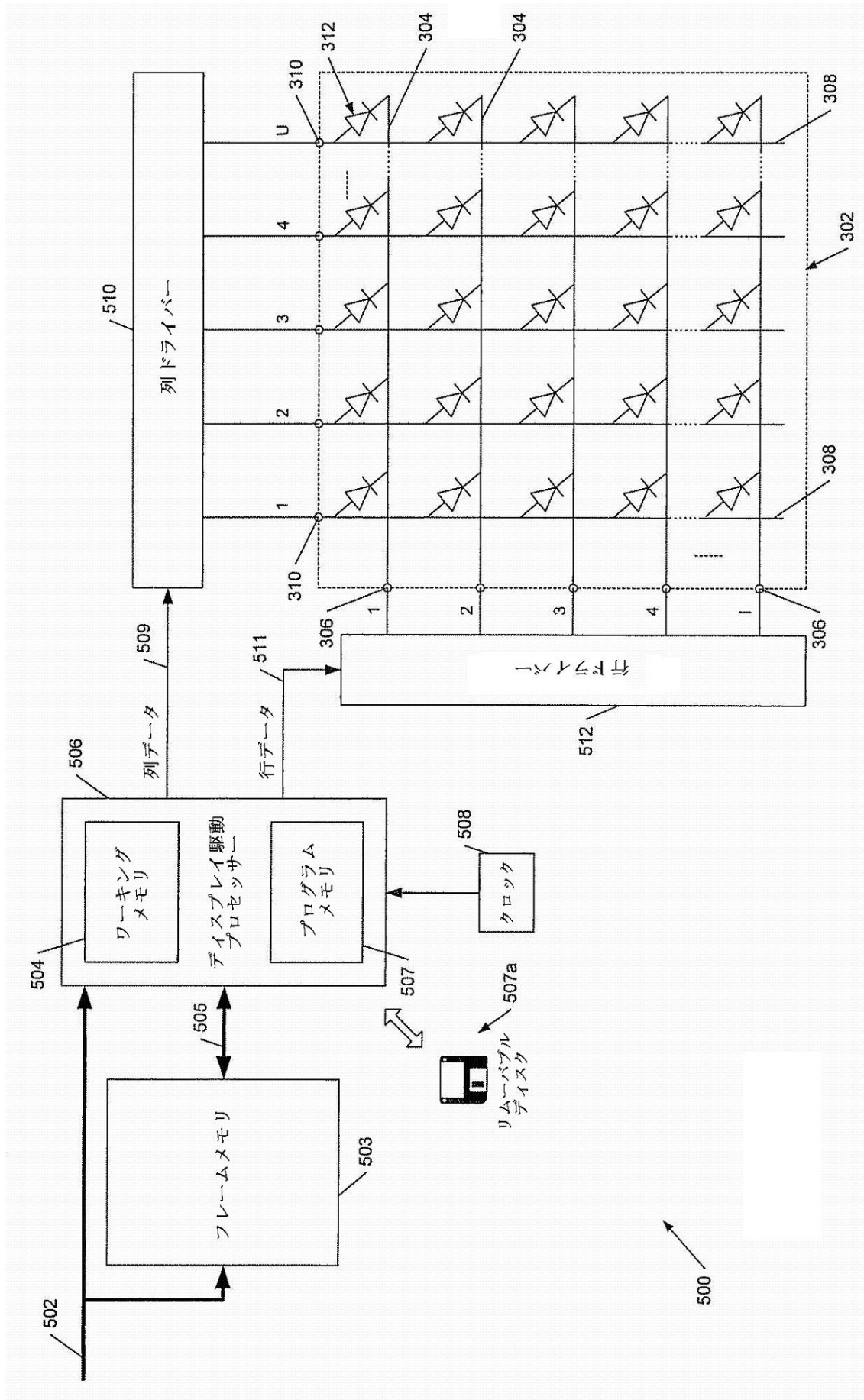
【図 4 g】



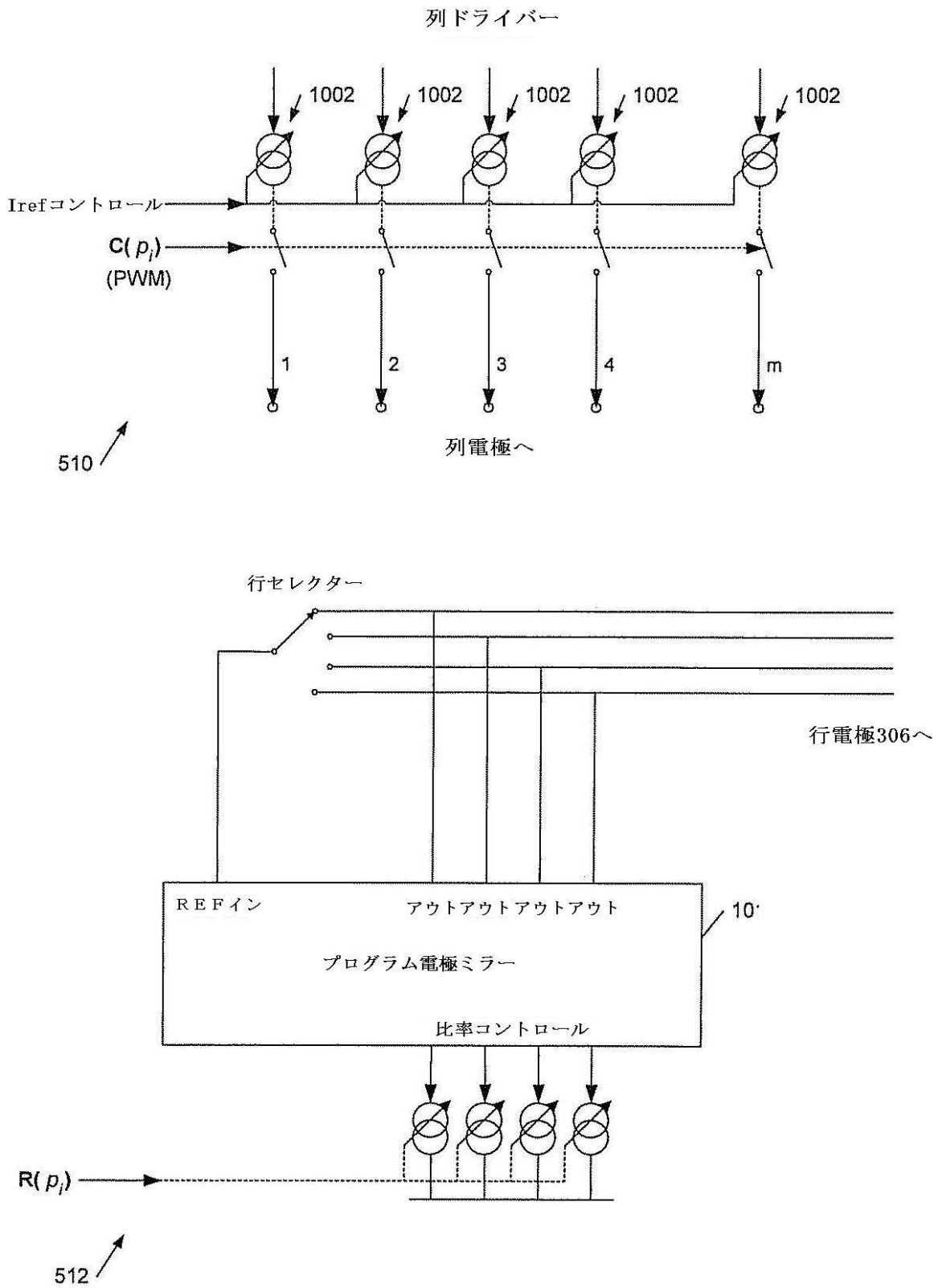
【 図 4 h 】



【図 5 a】



【図 5 b】



【国際調査報告】

INTERNATIONAL SEARCH REPORT

International application No

PCT/GB2006/002961

A. CLASSIFICATION OF SUBJECT MATTER
 INV. G09G3/30 G09G3/32

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
 G09G

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practical, search terms used)

EPO-Internal

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 6 618 031 B1 (BOHN, JR. LOWELL F ET AL) 9 September 2003 (2003-09-09) column 7, line 60 - column 8, line 42; figures 8,9 column 6, line 24 - line 34	1,3-5, 8-16
X	EP 1 437 704 A (CANON KABUSHIKI KAISHA) 14 July 2004 (2004-07-14) paragraphs [0013], [0016] paragraph [0037] - paragraph [0040]; figure 2 paragraph [0081]; figure 8B paragraphs [0066], [0143] paragraphs [0017], [0057]	1-16
	-/--	

☒ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents :

- *A* document defining the general state of the art which is not considered to be of particular relevance
- *E* earlier document but published on or after the international filing date
- *L* document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
- *O* document referring to an oral disclosure, use, exhibition or other means
- *P* document published prior to the international filing date but later than the priority date claimed

- *T* later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
- *X* document of particular relevance: the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
- *Y* document of particular relevance: the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art.
- *Z* document member of the same patent family

Date of the actual completion of the international search

4 October 2006

Date of mailing of the international search report

19/10/2006

Name and mailing address of the ISA/

European Patent Office, P.B. 5818 Patentlaan 2
 NL - 2280 HV Rijswijk
 Tel. (+31-70) 340-2040, Tx. 31 651 epo nl,
 Fax: (+31-70) 340-3016

Authorized officer

Auracher, Stefan

INTERNATIONAL SEARCH REPORT

International application No
PCT/GB2006/002961

C(Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	WO 03/091983 A (CAMBRIDGE DISPLAY TECHNOLOGY LIMITED; SMITH, EUAN, CHRISTOPHER; ROUTLE) 6 November 2003 (2003-11-06) cited in the application abstract	1-16
A	WO 01/99195 A (CAMBRIDGE DISPLAY TECHNOLOGY LIMITED; JONGMAN, JAN; ALTRIP, JOHN; LACE) 27 December 2001 (2001-12-27) abstract	1-16
P,A	WO 2006/035248 A (CAMBRIDGE DISPLAY TECHNOLOGY LIMITED; SMITH, EUAN, CHRISTOPHER; LAWREN) 6 April 2006 (2006-04-06) abstract	1-16

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No

PCT/GB2006/002961

Patent document cited in search report		Publication date	Patent family member(s)	Publication date
US 6618031	B1	09-09-2003	AU 3381800 A WO 0051103 A1	14-09-2000 31-08-2000
EP 1437704	A	14-07-2004	CN 1551060 A JP 2004219430 A US 2004150660 A1	01-12-2004 05-08-2004 05-08-2004
WO 03091983	A	06-11-2003	AU 2003222611 A1 EP 1497817 A1 JP 2005524107 T	10-11-2003 19-01-2005 11-08-2005
WO 0199195	A	27-12-2001	AU 6614701 A CN 1437768 A EP 1292988 A1 JP 2003536226 T TW 586331 B US 2004021423 A1	02-01-2002 20-08-2003 19-03-2003 02-12-2003 01-05-2004 05-02-2004
WO 2006035248	A	06-04-2006	NONE	

フロントページの続き

(51)Int.Cl.

F I

テーマコード(参考)

G 0 9 G 3/20 6 2 3 D
H 0 5 B 33/14 A

(81)指定国 AP(BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), EP(AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, LV, MC, NL, PL, PT, RO, SE, SI, SK, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LV, LY, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW

(74)代理人 100114465

弁理士 北野 健

(72)発明者 スミス, ユアン

イギリス国 シービー 3 6 ディーダブリュ キャンボーン ケンブリッジシャイア, キャンボ
ン ビジネス パーク, ビルディング 2 0 2 0, ケンブリッジ ディスプレイ テクノロジー
リミテッド, アイピー デパートメント内

F ターム(参考) 3K107 AA01 BB01 CC14 CC21 EE02 HH04

5C080 AA06 BB05 CC03 DD03 DD26 EE28 EE30 FF07 GG02 HH09

JJ02 JJ05 JJ06 JJ07

专利名称(译)	用于驱动无源矩阵多色电致发光显示器的方法和设备		
公开(公告)号	JP2009506354A	公开(公告)日	2009-02-12
申请号	JP2008527497	申请日	2006-08-09
[标]申请(专利权)人(译)	剑桥显示技术有限公司		
申请(专利权)人(译)	剑桥显示科技有限公司		
[标]发明人	スミスユアン		
发明人	スミス,ユアン		
IPC分类号	G09G3/30 G09G3/20 H01L51/50 G09G3/32		
CPC分类号	G09G3/3216 G09G3/2022 G09G3/2029 G09G3/2081 G09G2310/0208 G09G2320/043 G09G2320/0606 G09G2320/0666 G09G2330/021		
FI分类号	G09G3/30.J G09G3/20.611.A G09G3/20.670.J G09G3/20.642.J G09G3/20.623.B G09G3/20.623.D H05B33/14.A		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC14 3K107/CC21 3K107/EE02 3K107/HH04 5C080/AA06 5C080/BB05 5C080/CC03 5C080/DD03 5C080/DD26 5C080/EE28 5C080/EE30 5C080/FF07 5C080/GG02 5C080/HH09 5C080/JJ02 5C080/JJ05 5C080/JJ06 5C080/JJ07		
代理人(译)	森田浩二 田中玲子 北野 健		
优先权	2005017215 2005-08-23 GB		
其他公开文献	JP2009506354A5 JP5607882B2		
外部链接	Espacenet		

摘要(译)

一种驱动无源矩阵多色电致发光显示器的方法，该显示器包括按行和列排列的多个像素，每个所述像素包括至少具有不同的第一和第二颜色的第一和第二子像素，该方法包括：驱动组所述像素依次显示多色图像帧，所述一组像素的驱动包括驱动各个所述第一和第二颜色的子像素的第一和第二子组；并且其中所述驱动还包括根据所述子组的子像素的最大驱动电平驱动所述像素组持续一段时间。

