

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2009-31620

(P2009-31620A)

(43) 公開日 平成21年2月12日(2009.2.12)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/30 (2006.01)	G09G 3/30 J	3K107
G09G 3/20 (2006.01)	G09G 3/20 622B	5C080
H01L 51/50 (2006.01)	G09G 3/20 622C	
	G09G 3/20 611H	
	G09G 3/20 642A	
審査請求 未請求 請求項の数 5 O L (全 17 頁) 最終頁に続く		

(21) 出願番号	特願2007-197081 (P2007-197081)	(71) 出願人	000002185
(22) 出願日	平成19年7月30日 (2007.7.30)		ソニー株式会社
			東京都港区港南1丁目7番1号
		(74) 代理人	100102185
			弁理士 多田 繁範
		(72) 発明者	内野 勝秀
			東京都港区港南1丁目7番1号 ソニー株
			式会社内
		(72) 発明者	山本 哲郎
			東京都港区港南1丁目7番1号 ソニー株
			式会社内
		(72) 発明者	種田 貴之
			東京都港区港南1丁目7番1号 ソニー株
			式会社内
		最終頁に続く	

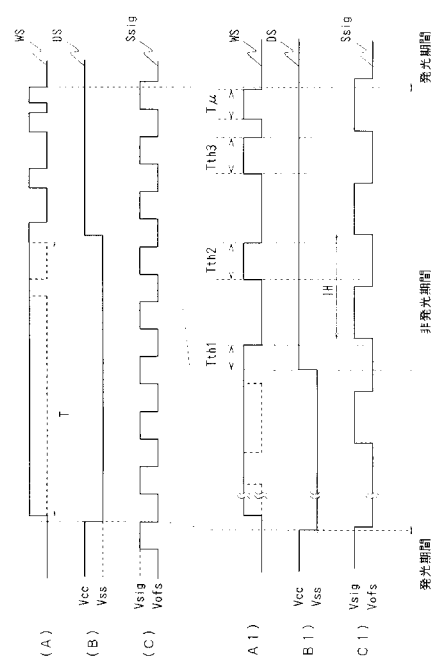
(54) 【発明の名称】 表示装置及び表示装置の駆動方法

(57) 【要約】

【課題】本発明は、表示装置及び表示装置の駆動方法に関し、例えばポリシリコンTFTを用いた有機EL素子によるアクティブマトリックス型のディスプレイ装置に適用して、経時変化による画質の劣化、階調を設定できなくなる現象を有効に回避する。

【解決手段】本発明は、発光素子8の発光を停止させる非発光期間内であって、発光素子8の駆動に何ら影響を与えない期間の全部期間又は一部期間の間、他の期間において期間が短い側の信号レベルに書き込み信号WSの信号レベルを設定する。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

画素をマトリックス状に配置して形成された表示部に対して、水平駆動回路及び垂直駆動回路により前記表示部の信号線及び走査線を駆動することにより、前記表示部で所望の画像を表示する表示装置において、

前記画素は、

発光素子と、

信号レベル保持用コンデンサと、

前記垂直駆動回路から出力される書込み信号をゲートに入力し、前記書き込み信号によりオンオフ動作して、前記信号レベル保持用コンデンサの端子電圧を前記信号線の信号レベルに設定する書込み用のトランジスタと、

前記信号レベル保持用コンデンサの端子電圧に応じて前記発光素子を駆動して発光させる駆動用のトランジスタとを有し、

前記垂直駆動回路は、

前記発光素子の発光を停止させる非発光期間内における、前記発光素子の駆動に何ら影響を与えない期間の全部期間又は一部期間の間の前記書き込み信号の信号レベルを、前記全部期間又は前記一部期間を除いた他の期間において期間が短い側の前記書き込み信号の信号レベルに設定する

ことを特徴とする表示装置。

【請求項 2】

前記全部期間又は一部期間の間の前記書き込み信号の信号レベルの設定により、前記書き込み用のトランジスタにおけるしきい値電圧の変化を補正する

ことを特徴とする請求項 1 に記載の表示装置。

【請求項 3】

前記画素は、

前記信号レベル保持用コンデンサの両端を前記駆動用のトランジスタのゲート及びソースに接続し、

前記非発光期間の間で、

前記信号レベル保持用コンデンサの両端電位を所定電位に設定した後、前記信号レベル保持用コンデンサの蓄積電荷を前記駆動用のトランジスタを介して放電させることにより、前記信号レベル保持用のコンデンサに前記駆動用のトランジスタのしきい値電圧を設定し、

その後、前記書き込み用のトランジスタにより前記信号レベル保持用コンデンサの一端の電圧を前記信号線の信号レベルに設定することにより、前記駆動用のトランジスタのしきい値電圧で前記信号レベル保持用コンデンサの端子間電圧を補正し、

前記駆動用のトランジスタのしきい値電圧のばらつきによる前記発光素子の発光輝度のばらつきを防止する

ことを特徴とする請求項 1 に記載の表示装置。

【請求項 4】

前記画素は、

前記非発光期間で、

前記前記書き込み用のトランジスタにより前記信号レベル保持用コンデンサの一端の電圧を前記信号線の信号レベルに設定した後、前記駆動用のトランジスタをオン動作させて前記駆動用のトランジスタにより前記信号レベル保持用コンデンサの他端を充電し、

前記駆動用のトランジスタの移動度のばらつきによる前記発光素子の発光輝度のばらつきを防止する

ことを特徴とする請求項 3 に記載の表示装置。

【請求項 5】

画素をマトリックス状に配置して形成された表示部に対して、水平駆動回路及び垂直駆動回路により前記表示部の信号線及び走査線を駆動することにより、前記表示部で所望の

10

20

30

40

50

画像を表示する表示装置の駆動方法において、

前記画素は、

発光素子と、

信号レベル保持用コンデンサと、

前記垂直駆動回路から出力される書込み信号をゲートに入力し、前記書き込み信号によりオンオフ動作して、前記信号レベル保持用コンデンサの端子電圧を前記信号線の信号レベルに設定する書込み用のトランジスタと、

前記信号レベル保持用コンデンサの端子電圧に応じて前記発光素子を駆動して発光させる駆動用のトランジスタとを有し、

前記駆動方法は、

前記発光素子の発光を停止させる非発光期間内における、前記発光素子の駆動に何ら影響を与えない期間の全部期間又は一部期間の間の前記書き込み信号の信号レベルを、前記全部期間又は前記一部期間を除いた他の期間において期間が短い側の前記書き込み信号の信号レベルに設定した

ことを特徴とする表示装置の駆動方法。

10

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、表示装置及び表示装置の駆動方法に関し、例えばポリシリコンTFT（Thin Film Transistor）を用いた有機EL（Electro Luminescence）素子によるアクティブマトリックス型のディスプレイ装置に適用することができる。本発明は、発光素子の発光を停止させる非発光期間内であって、発光素子の駆動に何ら影響を与えない期間の全部期間又は一部期間の間、他の期間において期間が短い側の信号レベルに書き込み信号の信号レベルを設定することにより、経時変化による画質の劣化、階調を設定できなくなる現象を有効に回避することができるようにする。

20

【背景技術】

【0002】

従来、有機EL素子を用いたディスプレイ装置に関して、例えばUSP5,684,365、特開平8-234683号公報等に種々の工夫が提案されている。

30

【0003】

ここで図2は、従来の有機EL素子を用いたいわゆるアクティブマトリックス型のディスプレイ装置を示すブロック図である。このディスプレイ装置1において、表示部2は、マトリックス状に画素3が配置されて形成される。また表示部2は、このマトリックス状に配置した画素3に対して、走査線SCNがライン単位で水平方向に設けられ、走査線SCNと直交するように信号線SIGが列毎に設けられる。

【0004】

ここで図3に示すように、各画素3は、電流駆動型の自発光素子である有機EL素子8と、この有機EL素子8を駆動する各画素3の駆動回路（以下、画素回路と呼ぶ）とで形成される。

40

【0005】

画素3は、信号レベル保持用コンデンサC1の一端が一定電位に保持され、書き込み信号WSによりオンオフ動作するトランジスタTR1を介して、この信号レベル保持用コンデンサC1の他端が信号線SIGに接続される。これにより画素3は、書き込み信号WSの立ち上がりによってトランジスタTR1がオン動作し、信号レベル保持用コンデンサC1の他端電位が信号線SIGの信号レベルに設定され、トランジスタTR1がオン状態からオフ状態に切り換わるタイミングで、信号線SIGの信号レベルが信号レベル保持用コンデンサC1の他端にサンプルホールドされる。

【0006】

50

画素 3 は、ソースを電源 V_{cc} に接続した P チャンネル型トランジスタ $T R 2$ のゲートに、この信号レベル保持用コンデンサ $C 1$ の他端が接続され、このトランジスタ $T R 2$ のドレインが有機 E L 素子 8 のアノードに接続される。ここで画素 3 は、このトランジスタ $T R 2$ が常に飽和領域で動作するように設定され、その結果、トランジスタ $T R 2$ は、次式で表されるドレインソース電流 I_{ds} による定電流回路を構成する。なおここで V_{gs} は、トランジスタ $T R 2$ のゲートソース間電圧であり、 μ は移動度である。また W はチャンネル幅、 L はチャンネル長、 C_{ox} は単位面積当りのゲート絶縁膜の容量、 V_{th} はトランジスタ $T R 2$ のしきい値電圧である。これにより各画素 3 は、信号レベル保持用コンデンサ $C 1$ にサンプルホールドされた信号線 $S I G$ の信号レベルに応じた駆動電流 I_{ds} により有機 E L 素子 8 を駆動する。

10

【 0 0 0 7 】

【 数 1 】

$$I_{ds} = \frac{1}{2} \mu \frac{W}{L} C_{ox} (V_{gs} - V_{th})^2 \quad \dots \dots (1)$$

【 0 0 0 8 】

ディスプレイ装置 1 は、垂直駆動回路 4 のライトスキャン回路 ($W S C N$) 4 A により、所定のサンプリングパルスを順次転送して、各画素 3 への書き込みを指示するタイミング信号である書き込み信号 $W S$ を生成する。また水平駆動回路 5 の水平セクタ ($H S E L$) 5 A により、所定のサンプリングパルスを順次転送してタイミング信号を生成し、このタイミング信号を基準にして各信号線 $S I G$ を入力信号 $S 1$ の信号レベルに設定する。これによりディスプレイ装置 1 は、点順次又は線順次で、表示部 2 に設けられた信号レベル保持用コンデンサ $C 1$ の端子電圧を入力信号 $S 1$ に応じて設定し、入力信号 $S 1$ による画像を表示する。

20

【 0 0 0 9 】

ここで有機 E L 素子 8 は、図 4 に示すように、使用により電流が流れ難くなる方向に電流電圧特性が経時変化する。なおこの図 4 において、符号 $L 1$ が初期の特性を示し、符号 $L 2$ が経時変化による特性を示すものである。しかしながら図 3 に示す回路構成により P チャンネル型トランジスタ $T R 2$ で有機 E L 素子 8 を駆動する場合には、信号線 $S I G$ の信号レベルに応じて設定されたゲートソース間電圧 V_{gs} によりトランジスタ $T R 2$ が有機 E L 素子 8 を駆動することにより、電流電圧特性の経時変化による各画素の輝度変化を防止することができる。

30

【 0 0 1 0 】

ところで画素回路、水平駆動回路、垂直駆動回路を構成するトランジスタの全てを N チャンネル型トランジスタで構成すれば、アモルファスシリコンプロセスでこれらの回路をまとめてガラス基板等の絶縁基板上に作成することができ、ディスプレイ装置を簡易に作成することができる。

40

【 0 0 1 1 】

しかしながら図 3 との対比により図 5 に示すように、トランジスタ $T R 2$ に N チャンネル型を適用して各画素 1 3 を形成し、この画素 1 3 による表示部 1 2 でディスプレイ装置 1 1 を構成した場合、トランジスタ $T R 2$ のソースが有機 E L 素子 8 に接続されることにより、図 4 に示す電流電圧特性の変化によって、トランジスタ $T R 2$ のゲートソース間電圧 V_{gs} が変化することになる。これによりこの場合、使用により有機 E L 素子 8 に流れる電流が徐々に減少し、有機 E L 素子 8 の発光輝度が徐々に低下することになる。またこの図 5 に示す構成では、トランジスタ $T R 2$ の特性のばらつきにより画素毎に発光輝度がばらつくことになる。なおこの発光輝度のばらつきは、表示画面における均一性を乱し、表示画面のムラ、ざらつきにより知覚される。

50

【 0 0 1 2 】

このためこのような有機 E L 素子の経時変化による発光輝度の低下、特性のばらつきによる発光輝度のばらつきを防止する工夫として、例えば図 6 に示すように各画素を構成することが考えられる。

【 0 0 1 3 】

ここでこの図 6 に示すディスプレイ装置 2 1 において、表示部 2 2 は、画素 2 3 をマトリックス状に配置して形成される。画素 2 3 は、信号レベル保持用コンデンサ C 1 の一端が有機 E L 素子 8 のアノードに接続され、書き込み信号 W S に応じてオンオフ動作するトランジスタ T R 1 を介して、この信号レベル保持用コンデンサ C 1 の他端が信号線 S I G に接続される。これにより画素 2 3 は、書き込み信号 W S に応じて信号レベル保持用コンデンサ C 1 の他端の電圧が、信号線 S I G の信号レベルに設定される。

10

【 0 0 1 4 】

画素 2 3 は、この信号レベル保持用コンデンサ C 1 の両端がトランジスタ T R 2 のソース及びゲートに接続され、このトランジスタ T R 2 のドレインが電源供給用の走査線 S C N に接続される。これにより画素 2 3 は、ゲート電圧が信号線 S I G の信号レベルに設定されたソースフォロワ回路構成のトランジスタ T R 2 により有機 E L 素子 8 を駆動する。なおここで V c a t は、有機 E L 素子 8 のカソード電位である。

【 0 0 1 5 】

ディスプレイ装置 2 1 は、垂直駆動回路 2 4 のライトスキャン回路 (W S C N) 2 4 A 、ドライブスキャン回路 (D S C N) 2 4 B により走査線 S C N に書き込み信号 W S 、電源用の駆動信号 D S を出力し、また水平駆動回路 2 5 の水平セクタ (H S E L) 2 5 A により信号線 S I G に駆動信号 S s i g を出力し、これにより画素 2 3 の動作を制御する。

20

【 0 0 1 6 】

ここで図 7 は、この画素 2 3 の動作を示すタイムチャートである。画素 2 3 は、有機 E L 素子 8 を発光させる期間である発光期間の間、図 8 に示すように、書き込み信号 W S によりトランジスタ T R 1 がオフ状態に設定されて、駆動信号 D S によりトランジスタ T R 2 に電源電圧 V c c が供給される (図 7 (A) 及び (B))。これにより画素 2 3 は、トランジスタ T R 2 のゲート電圧 V g 及びソース電圧 V s (図 7 (D) 及び (E)) が信号レベル保持用コンデンサ C 1 の両端の電圧に保持され、このゲート電圧 V g 及びソース電圧 V s による駆動電流 I d s で有機 E L 素子 8 を駆動する。なおこの駆動電流 I d s は (1) 式で表される。

30

【 0 0 1 7 】

画素 2 3 は、発光期間が終了すると、図 9 に示すように、駆動信号 D S によりトランジスタ T R 2 のドレイン電圧が所定電圧 V s s に立ち下げられる。ここでこの電圧 V s s は、有機 E L 素子 8 のしきい値電圧 V t h に有機 E L 素子 8 のカソード電圧 V c a t を加算した電圧より低い電圧に設定される。これにより画素 2 3 は、駆動用のトランジスタ T R 2 の駆動信号 D S 側がソースとして機能し、有機 E L 素子 8 のアノード電圧 (図 7 では電圧 V s である) が立ち下がり、有機 E L 素子 8 が発光を停止する。

【 0 0 1 8 】

このとき画素 2 3 では、図 9 において矢印により示すように、信号レベル保持用コンデンサ C 1 の有機 E L 素子 8 側から蓄積電荷が放電し、これにより有機 E L 素子 8 のアノード電圧が立ち下がって電圧 V s s に設定される。

40

【 0 0 1 9 】

続いて画素 2 3 は、図 10 に示すように、駆動信号 S s i g により信号線 S I G が所定電圧 V o f s に立ち下げられ、書き込み信号 W S によりトランジスタ T R 1 がオン状態に切り換わる (図 7 (A) 及び (C))。これにより画素 2 3 は、トランジスタ T R 2 のゲート電圧 V g がこの信号線 S I G の電圧 V o f s に設定され、トランジスタ T R 2 のゲートソース間電圧 V g s が、V o f s - V s s に設定される。ここでトランジスタ T R 2 のしきい値電圧を V t h とすると、電圧 V o f s は、このトランジスタ T R 2 のゲートソース間電圧 V g s がトランジスタ T R 2 のしきい値電圧 V t h より大きくなるように設定され

50

る。

【 0 0 2 0 】

続いて画素 2 3 は、図 7 において符号 T t h 1 で示す期間の間、トランジスタ T R 1 をオン状態に保持したままの状態、図 1 1 に示すように、駆動信号 D S によりトランジスタ T R 2 のドレイン電圧が電源電圧 V c c に立ち上げられる。これにより画素 2 3 は、図 1 1 において矢印により示すように、信号レベル保持用コンデンサ C 1 の端子間電圧がトランジスタ T R 2 のしきい値電圧より大きい場合、トランジスタ T R 2 を介して電源 V c c により信号レベル保持用コンデンサ C 1 の有機 E L 素子 8 側端に充電電流が流れ、この有機 E L 素子 8 側端の電圧 V s が徐々に上昇する。ここで有機 E L 素子 8 は、ダイオードと容量 C e l との並列回路で等価回路が表される。ここで図 1 1 に示す状態では、トランジスタ T R 2 を介して電源 V c c により有機 E L 素子 8 にも電流が流入するが、トランジスタ T R 2 のソース電圧の上昇により有機 E L 素子 8 の端子間電圧が有機 E L 素子 8 のしきい値電圧を越えない限り、有機 E L 素子 8 のリーク電流がトランジスタ T R 2 の電流よりかなり小さいことから、有機 E L 素子 8 に流入した電流は、信号レベル保持用コンデンサ C 1 及び有機 E L 素子 8 の容量 C e l の充電に使用される。従って画素 2 3 は、有機 E L 素子 8 が発光することなく、単にトランジスタ T R 2 のソース電圧のみが上昇することになる。

10

【 0 0 2 1 】

画素 2 3 は、続いて書込み信号 W S によりトランジスタ T R 1 がオフ状態に切り換えられ、信号線 S I G の信号レベルが隣々接ラインの対応する画素の階調を示す信号レベル V s i g に設定される。これにより画素 2 3 は、継続してトランジスタ T R 2 を介した電源 V c c からの充電電流が信号レベル保持用コンデンサ C 1 の有機 E L 素子 8 側端に流入し、トランジスタ T R 2 のソース電圧 V s が上昇を続ける。またこの場合は、このソース電圧 V s の電圧上昇に追従してトランジスタ T R 2 のゲート電圧 V g が上昇することになる。なおこの間における信号線 S I G の信号レベル V s i g は、隣々接ラインの対応する画素の階調設定に使用される。

20

【 0 0 2 2 】

画素 2 3 は、一定時間の経過後、再び信号線 S I G の信号レベルが電圧 V o f s に切り換えられ、これにより図 7 において符号 T t h 2 で示す期間の間、信号レベル保持用コンデンサ C 1 の信号線 S I G 側電位を電圧 V o f s に保持した状態で、信号レベル保持用コンデンサ C 1 の端子間電圧がトランジスタ T R 2 のしきい値電圧より大きい場合、トランジスタ T R 2 を介して電源 V c c により信号レベル保持用コンデンサ C 1 の有機 E L 素子 8 側端に充電電流が流れ、トランジスタ T R 2 のソース電圧 V s が徐々に上昇する。これにより図 1 2 に示すように、トランジスタ T R 2 のゲートソース間電圧 V g s がトランジスタ T R 2 のしきい値電圧 V t h に近づくように、徐々にトランジスタ T R 2 のソース電圧 V s が上昇し、トランジスタ T R 2 のゲートソース間電圧 V g s がトランジスタ T R 2 のしきい値電圧 V t h になると、トランジスタ T R 2 を介した充電電流の流入が停止する。

30

【 0 0 2 3 】

画素 2 3 は、このトランジスタ T R 2 を介した信号レベル保持用コンデンサ C 1 の有機 E L 素子 8 側端への充電電流の流入処理が、トランジスタ T R 2 のゲートソース間電圧 V g s がトランジスタ T R 2 のしきい値電圧 V t h となるに十分な回数だけ繰り返され（図 7 の例では、符号 T t h 1、T t h 2、T t h 3 で示す 3 回である）、これにより図 1 3 に示すようにトランジスタ T R 2 のしきい値電圧 V t h が信号レベル保持用コンデンサ C 1 にセットされる。なお画素 2 3 は、トランジスタ T R 2 のしきい値電圧 V t h が信号レベル保持用コンデンサ C 1 にセットされた状態で、 $V_{e1} = V_{ofs} - V_{th}$ $V_{cat} + V_{th}$ $e1$ となるように、電圧 V o f s、V c a t が設定されており、これにより有機 E L 素子 8 が発光しないように設定される。ここで V t h e 1 は、有機 E L 素子 8 のしきい値電圧である。

40

【 0 0 2 4 】

50

画素 2 3 は、その後、信号レベル保持用コンデンサ C 1 の信号線 S I G 側の電位が、有機 E L 素子 8 の発光輝度を指示する電圧 V_{sig} に設定されることにより、トランジスタ T R 2 のしきい値電圧 V_{th} を打ち消すようにして信号レベル保持用コンデンサ C 1 に階調を示す電圧が設定され、これによりトランジスタ T R 2 のしきい値電圧 V_{th} のばらつきによる発光輝度のばらつきが防止される。

【 0 0 2 5 】

すなわち図 1 4 に示すように、画素 2 3 は、期間 T_{th3} の経過後、信号線 S I G の信号レベルが当該画素 2 3 の発光輝度を示す信号レベル V_{sig} に設定され、続いて期間 T_{μ} で示すように、書込み信号 W S によりトランジスタ T R 1 がオン状態に設定される。これにより画素 2 3 は、信号レベル保持用コンデンサ C 1 の信号線 S I G 側端が信号線 S I G の信号レベル V_{sig} に設定され、信号レベル保持用コンデンサ C 1 の端子間電圧によるゲートソース間電圧 V_{gs} に応じた電流がトランジスタ T R 2 を介して電源 V C C から有機 E L 素子 8 の信号レベル保持用コンデンサ C 1 側端に流入することになり、トランジスタ T R 2 のソース電圧 V_s が徐々に上昇することになる。

10

【 0 0 2 6 】

ここでこのトランジスタ T R 2 を介して流入する電流は、トランジスタ T R 2 の移動度に応じて変化し、これにより図 1 5 に示すように、トランジスタ T R 2 の移動度が大きくなるに従ってソース電圧 V_s の上昇速度が速くなる。また有機 E L 素子 8 を発光させている際の有機 E L 素子 8 を駆動するトランジスタ T R 2 の電流にあっても、移動度に応じて増大することになり、この種のトランジスタ T R 2 は、ポリシリコン T F T 等であり、しきい値電圧 V_{th} 、移動度 μ のばらつきが大きい欠点がある。

20

【 0 0 2 7 】

これにより画素 2 3 は、符号 T_{μ} により示す一定期間の間、信号レベル保持用コンデンサ C 1 の信号線 S I G 側電圧を信号線 S I G の信号レベル V_{sig} に保持した状態で、トランジスタ T R 2 をオン動作させて信号レベル保持用コンデンサ C 1 の有機 E L 素子 8 側端に充電電流を流入させ、これによりトランジスタ T R 2 の移動度の分だけ、信号レベル保持用コンデンサ C 1 の端子間電圧を低下させ、トランジスタ T R 2 の移動度のばらつきによる発光輝度のばらつきを防止する。

【 0 0 2 8 】

画素 2 3 は、この一定期間 T_{μ} が経過すると、書込み信号 W S によりトランジスタ T R 1 がオフ動作し、信号線 S I G の信号レベル V_{sig} が信号レベル保持用コンデンサ C 1 にホールドされ、発光期間が開始する。なおこれらのことから信号線 S I G の駆動信号 S_{sig} は、1 つの信号線に接続された各画素 2 3 の階調を順次示す信号レベル V_{sig} が固定電位 V_{ofs} を間に挟んで繰り返されることになる。

30

【 0 0 2 9 】

ところでポリシリコン T F T 等は、図 1 6 に示すように、ソース電圧 V_s に対してゲート電圧 V_g が正電圧に保持されている場合、時間の経過によりしきい値電圧 V_{th} が増大する。またこれとは逆に図 1 7 に示すように、ソース電圧 V_s に対してゲート電圧 V_g が負電圧に保持されている場合、時間の経過によりしきい値電圧 V_{th} が減少する。なおこれら図 1 6 及び図 1 7 において、符号 L 3 及び L 4 は、それぞれ初期状態及び経時変化した状態である。

40

【 0 0 3 0 】

これに対して画素 2 3 では、図 7 に示すように、非発光期間の間の限られた期間の間でしか書込み信号 W S によりトランジスタ T R 1 がオン状態に設定されず、これにより長時間の使用により、トランジスタ T R 1 のしきい値電圧 V_{th} が徐々に低下することになる。なお非発光期間は、1 フレームの期間の間のうちの、数水平走査期間である。このようにトランジスタ T R 1 のしきい値電圧 V_{th} が徐々に低下すると、図 1 8 に示すように、トランジスタ T R 1 は、オン動作する期間が T_{ON} 増大するようになり、これにより画素 2 3 では、トランジスタ T R 2 のしきい値電圧を補正する期間 $T_{th1} \sim T_{th3}$ 、移動度を補正する期間 T_{μ} が増大し、トランジスタ T R 2 の移動度を過大に補正することにな

50

り、経時変化によりシェーディング等の画質のムラが発生することになる。またトランジスタTR1のしきい値電圧 V_{th} の低下が過大になると、結局、トランジスタTR1をオン状態に設定できなくなり、これにより各画素23の階調を設定できなくなる。

【0031】

これにより従来構成によるディスプレイ装置では、経時変化により画質が劣化し、さらには階調を設定できなくなる問題があった。

【特許文献1】USP5,684,365号

【特許文献2】特開平8-234683号公報

【発明の開示】

【発明が解決しようとする課題】

10

【0032】

本発明は以上の点を考慮してなされたもので、経時変化による画質の劣化、階調を設定できなくなる現象を有効に回避することができる表示装置及び表示装置の駆動方法を提案しようとするものである。

【課題を解決するための手段】

【0033】

上記の課題を解決するため請求項1の発明は、画素をマトリックス状に配置して形成された表示部に対して、水平駆動回路及び垂直駆動回路により前記表示部の信号線及び走査線を駆動することにより、前記表示部で所望の画像を表示する表示装置に適用して、前記画素は、発光素子と、信号レベル保持用コンデンサと、前記垂直駆動回路から出力される書込み信号をゲートに入力し、前記書き込み信号によりオンオフ動作して、前記信号レベル保持用コンデンサの端子電圧を前記信号線の信号レベルに設定する書込み用のトランジスタと、前記信号レベル保持用コンデンサの端子電圧に応じて前記発光素子を駆動して発光させる駆動用のトランジスタとを有し、前記垂直駆動回路は、前記発光素子の発光を停止させる非発光期間内における、前記発光素子の駆動に何ら影響を与えない期間の全部期間又は一部期間の間の前記書き込み信号の信号レベルを、前記全部期間又は前記一部期間を除いた他の期間において期間が短い側の前記書き込み信号の信号レベルに設定する。

20

【0034】

また請求項5の発明は、画素をマトリックス状に配置して形成された表示部に対して、水平駆動回路及び垂直駆動回路により前記表示部の信号線及び走査線を駆動することにより、前記表示部で所望の画像を表示する表示装置の駆動方法に適用して、前記画素は、発光素子と、信号レベル保持用コンデンサと、前記垂直駆動回路から出力される書込み信号をゲートに入力し、前記書き込み信号によりオンオフ動作して、前記信号レベル保持用コンデンサの端子電圧を前記信号線の信号レベルに設定する書込み用のトランジスタと、前記信号レベル保持用コンデンサの端子電圧に応じて前記発光素子を駆動して発光させる駆動用のトランジスタとを有し、前記駆動方法は、前記発光素子の発光を停止させる非発光期間内における、前記発光素子の駆動に何ら影響を与えない期間の全部期間又は一部期間の間の前記書き込み信号の信号レベルを、前記全部期間又は前記一部期間を除いた他の期間において期間が短い側の前記書き込み信号の信号レベルに設定する。

30

【0035】

請求項1又は請求項5の構成によれば、前記発光素子の発光を停止させる非発光期間内における、前記発光素子の駆動に何ら影響を与えない期間の全部期間又は一部期間の間の前記書き込み信号の信号レベルを、前記全部期間又は前記一部期間を除いた他の期間において期間が短い側の前記書き込み信号の信号レベルに設定することにより、書込み信号における信号レベルの偏りを少なくすることができる。従って従来に比して経時変化による書込み用のトランジスタにおけるしきい値電圧の変化を防止することができ、このしきい値電圧の変化に起因する経時変化による画質の劣化、階調を設定できなくなる現象を有効に回避することができる。

40

【発明の効果】

【0036】

50

本発明によれば、書込み用のトランジスタにおけるしきい値電圧の変化に起因する経時変化による画質の劣化、階調を設定できなくなる現象を有効に回避することができる。

【発明を実施するための最良の形態】

【0037】

以下、適宜図面を参照しながら本発明の実施例を詳述する。

【実施例1】

【0038】

(1) 実施例の構成

図1は、図7との対比により本発明の実施例1のディスプレイ装置における画素回路の駆動を示すタイムチャートである。この実施例のディスプレイ装置は、この図1(A)に示す書込み信号WSをライトスキャン回路24Aが生成して画素23を駆動する点を除いて上述のディスプレイ装置と同一に構成される。

10

【0039】

この実施例のライトスキャン回路24Aは、有機EL素子8の発光を停止させる非発光期間内であって、画素23の駆動に何ら影響を与えない期間Tの間、この期間Tを除いた他の期間において期間が短い側の信号レベルに書込み信号WSの信号レベルが設定される。従ってこの図1の例では、非発光期間が開始して信号レベル保持用コンデンサC1の蓄積電荷を放電させた後、しきい値電圧の補正を開始する直前までの期間Tの間(図9参照)、書込み信号WSをHレベルに保持する。なおこの図1では、図7の書込み信号WSを対比のために破線で示す。

20

【0040】

(2) 実施例の動作

以上の構成において、この実施例のディスプレイ装置では(図6~図15参照)、水平駆動回路及び垂直駆動回路による信号線SIG及び走査線SCNの駆動により順次ライン単位で表示部22の画素23に信号線SIGの信号レベルVsigが設定されると共に、この設定された信号レベルにより各画素23の有機EL素子8が発光し、所望の画像が表示部22で表示される。

【0041】

すなわちこのディスプレイ装置では、非発光期間において、この信号レベル保持用コンデンサC1の一端が信号線SIGの信号レベルVsigにセットされ、発光期間において、この信号レベル保持用コンデンサC1の端子間電圧によるゲートソース間電圧Vgsによって、トランジスタTR2により有機EL素子8が駆動される。これによりこのディスプレイ装置では、信号線SIGの信号レベルVsigに応じた発光輝度で各画素23の有機EL素子8が発光する。

30

【0042】

ディスプレイ装置では、この非発光期間において、始めに信号レベル保持用コンデンサC1の両端電圧が所定の固定電位Vofs及びVssに設定された後、有機EL素子8を駆動するトランジスタTR2を介した放電により、信号レベル保持用コンデンサC1にトランジスタTR2のしきい値電圧Vthが設定され(図7、期間Tth1、Tth2、Tth3)、これによりトランジスタTR2のしきい値電圧Vthのばらつきによる発光輝度のばらつきが補正される。

40

【0043】

またその後、書込み信号WSによりトランジスタTR1をオン状態に設定して、信号レベル保持用コンデンサC1の信号線SIG側端を信号線SIGに設定した状態で、トランジスタTR2をオン動作させて信号レベル保持用コンデンサC1の他端を充電し(図7、期間Tμ)、これによりトランジスタTR2の移動度のばらつきによる発光輝度のばらつきが補正される。

【0044】

ディスプレイ装置は、一定期間の経過により書込み信号WSによってトランジスタTR1がオフ状態に動作を切り換え、これにより信号レベル保持用コンデンサC1に信号線S

50

I Gの信号レベルV s i gがサンプルホールドされ、有機E L素子8の発光輝度が設定される。

【0045】

これによりディスプレイ装置では、信号レベル保持用コンデンサC 1を信号線S I Gに接続するトランジスタT R 1において、しきい値電圧V t hが変化すると、トランジスタT R 2の移動度を補正する期間T μ が変化し、移動度のばらつきを過大に補正して画質が劣化し、さらには階調を設定できなくなる。

【0046】

これに対してトランジスタT R 1、T R 2を構成するポリシリコンT F T、アモルファストランジスタでは、ソース電圧V sに対するゲート電圧V gに応じてしきい値電圧V t hが経時変化する(図16及び図17)。従って単に信号レベル保持用コンデンサC 1の端子間電圧をトランジスタT R 1のしきい値電圧V t hに設定する期間T t h 1、T t h 2、T t h 3の間、移動度を補正する期間T μ の間だけ、書込み信号W Sの信号レベルを立ち上げていたのでは、この書込み信号W Sの出力対象であるトランジスタT R 1において、しきい値電圧V t hが経時変化により低下し、移動度を補正する期間T μ が徐々に増大する方向に変化することになり、その結果、画質が劣化し、さらには階調を設定できなくなる。

【0047】

そこでこの実施例では、有機E L素子8の発光を停止させる非発光期間内であって、有機E L素子8の駆動に何ら影響を与えない期間(図1)、この期間を除いた他の期間において期間が短い側の信号レベルに書込み信号W Sの信号レベルが設定される。すなわちこの場合、図1において期間Tの間、書込み信号W Sの信号レベルがHレベルに設定される。

【0048】

これによりこの実施例のディスプレイ装置では、単に信号レベル保持用コンデンサC 1の端子間電圧をトランジスタT R 1のしきい値電圧V t hに設定する期間T t h 1、T t h 2、T t h 3の間、移動度を補正する期間T μ の間だけ、書込み信号W Sの信号レベルを立ち上げる場合に比して、より長い期間の間、書込み信号W Sの信号レベルを立ち上げることができ、書込み信号W Sにおける信号レベルの偏りを少なくすることができる。従って従来に比して経時変化による書込み用のトランジスタにおけるしきい値電圧の変化を防止することができ、このしきい値電圧の変化に起因する経時変化による画質の劣化、階調を設定できなくなる現象を有効に回避することができる。

【0049】

なおここで有機E L素子8の画素では、書き込み信号W SのHレベルが30[V]程度であるのに対し、書き込み信号W SのLレベルが-3[V]程度であり、これに対して経時変化によるしきい値電圧V t hの変化は、ゲートソース間電圧の極性だけでなく、電圧値によっても変化する特徴がある。

【0050】

これにより、このような書込み信号W Sにおける信号レベルの偏りによるトランジスタT R 1のしきい値電圧V t hの経時変化は、書込み信号W Sにおける信号レベルの偏りを完全に無くした場合、すなわち書込み信号W Sにおいて、信号レベルが立ち上がっている期間と、信号レベルが立ち下がっている期間とをほぼ等しくした場合に、完全に防止することができるように思われるものの、この実施例のように、未だ偏りが残っている場合でも、トランジスタT R 1のしきい値電圧V t hの経時変化を実用上十分に防止することができる。

【0051】

これによりこの実施例のように、書込み信号W Sにおいて、Lレベルに保持される期間に比してHレベルに保持される期間が未だ短い場合でも、実用上十分に、しきい値電圧V t hの経時変化を防止することができる。

【0052】

10

20

30

40

50

(3) 実施例の効果

以上の構成によれば、発光素子の発光を停止させる非発光期間内であって、発光素子の駆動に何ら影響を与えない期間の全部期間の間、他の期間において期間が短い側の信号レベルに書込み信号の信号レベルを設定することにより、経時変化による画質の劣化、階調を設定できなくなる現象を有効に回避することができる。

【0053】

すなわちこの書込み信号の信号レベルの設定により、書込み用のトランジスタにおけるしきい値電圧の変化を補正することにより、このしきい値電圧の変化に起因する経時変化による画質の劣化、階調を設定できなくなる現象を有効に回避することができる。

【0054】

また各画素において、信号レベル保持用コンデンサに駆動用のトランジスタのしきい値電圧を設定し、このしきい値電圧のばらつきによる発光輝度を防止することにより、高画質の表示画像を得ることができる。

【0055】

また駆動用のトランジスタをオン動作させて信号レベル保持用コンデンサの他端を充電し、駆動用のトランジスタの移動度のばらつきを補正し、この移動度のばらつきによる発光素子の発光輝度のばらつきを防止することにより、高画質の表示画像を得ることができる。また駆動用のトランジスタのしきい値電圧 V_{th} の変化による、この移動度のばらつきを補正する期間の変化を防止することができ、一段と高画質の表示画像を得ることができる。

【実施例2】

【0056】

なお上述の実施例においては、非発光期間内の発光素子の駆動に何ら影響を与えない期間の全部期間で、他の期間において期間が短い側の信号レベルに書込み信号の信号レベルを設定する場合について述べたが、本発明はこれに限らず、書込み用のトランジスタにおけるしきい値電圧の経時変化を補正し過ぎる場合等には、非発光期間内の発光素子の駆動に何ら影響を与えない期間の一部期間で、期間が短い側の信号レベルに書込み信号の信号レベルを設定するようにしてもよい。

【0057】

また上述の実施例では、図6の回路構成による画素回路を図7に示すタイミングにより駆動する場合について述べたが、本発明はこれに限らず、各種回路構成により画素を構成する場合、さらには種々のタイミングで画素を駆動する場合等に広く適用することができる。

【0058】

また上述の実施例では、各トランジスタをポリシリコンTFTで構成する場合について述べたが、本発明はこれに限らず、各種のトランジスタで構成する場合に広く適用することができる。

【0059】

また上述の実施例では、Nチャンネル型トランジスタにより信号レベル保持用コンデンサを信号線に接続する場合について述べたが、本発明はこれに限らず、Pチャンネル型トランジスタにより信号レベル保持用コンデンサを信号線に接続する場合にも広く適用することができる。

【0060】

また上述の実施例では、発光素子に有機EL素子を使用する場合について述べたが、本発明はこれに限らず、電流駆動型の各種発光素子を使用する場合に広く適用することができる。

【産業上の利用可能性】

【0061】

本発明は、例えばポリシリコンTFTを用いた有機EL素子によるアクティブマトリックス型のディスプレイ装置に適用することができる。

10

20

30

40

50

【図面の簡単な説明】

【0062】

【図1】本発明の実施例1におけるディスプレイ装置の各画素の駆動の説明に供するタイムチャートである。

【図2】従来のディスプレイ装置を示すブロック図である。

【図3】図2のディスプレイ装置を詳細に示すブロック図である。

【図4】有機EL素子の経時変化を示す特性曲線図である。

【図5】図3の構成にNチャンネル型トランジスタを使用した場合を示すブロック図である。

【図6】Nチャンネル型トランジスタを用いて考えられるディスプレイ装置を示すブロック図である。

10

【図7】図6のディスプレイ装置のタイムチャートである。

【図8】図7の発光期間における画素の設定を示す接続図である。

【図9】図8の続きを示す接続図である。

【図10】図9の続きを示す接続図である。

【図11】図10の続きを示す接続図である。

【図12】しきい値電圧の補正の説明に供する特性曲線図である。

【図13】図11の続きを示す接続図である。

【図14】図13の続きを示す接続図である。

【図15】移動度の補正の説明に供する特性曲線図である。

20

【図16】しきい値電圧の経時変化の説明に供する特性曲線図である。

【図17】図16とは逆の極性によるしきい値電圧の経時変化の説明に供する特性曲線図である。

【図18】しきい電圧の経時変化による移動度のばらつき補正への影響を示すタイムチャートである。

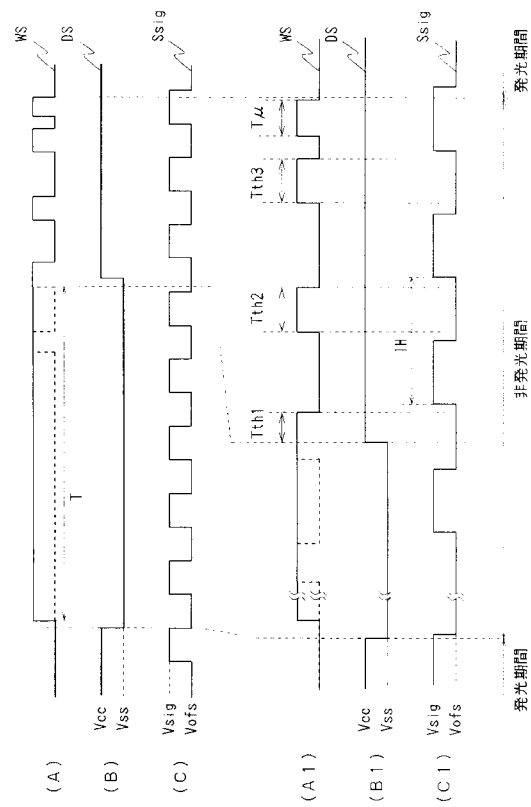
【符号の説明】

【0063】

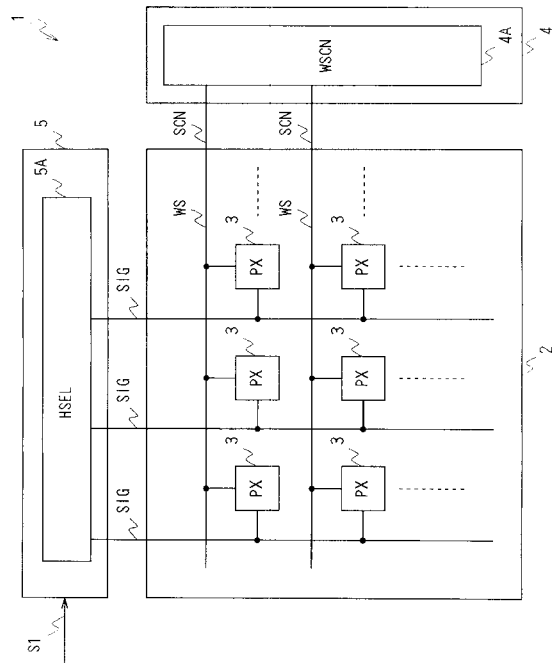
1、11、21...ディスプレイ装置、2、12、22...表示部2、13、23...画素、4、24...垂直駆動回路、4A、24A...ライトスキャン回路、5、25...水平駆動回路、5A、25A...水平セクタ

30

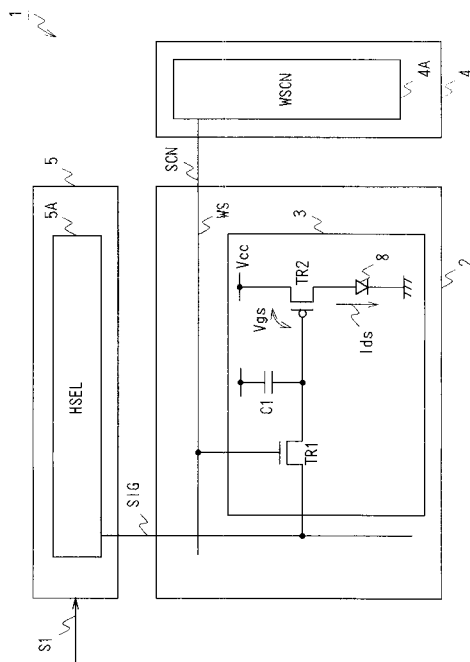
【図 1】



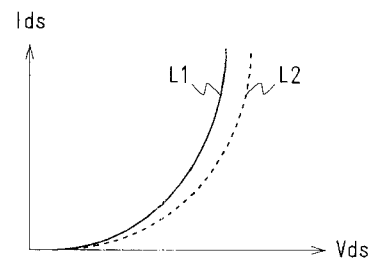
【図 2】



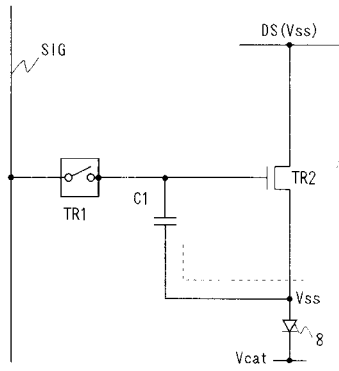
【図 3】



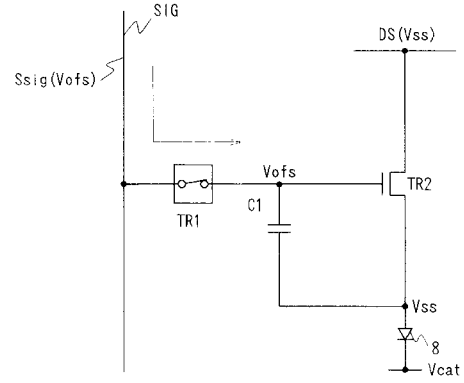
【図 4】



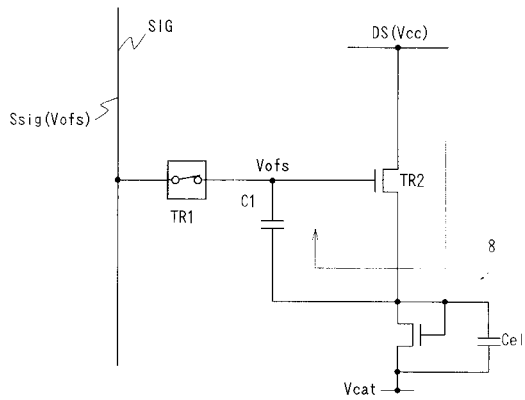
【図 9】



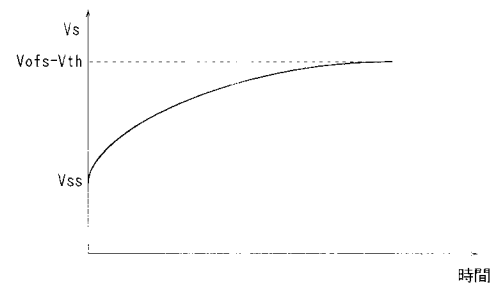
【図 10】



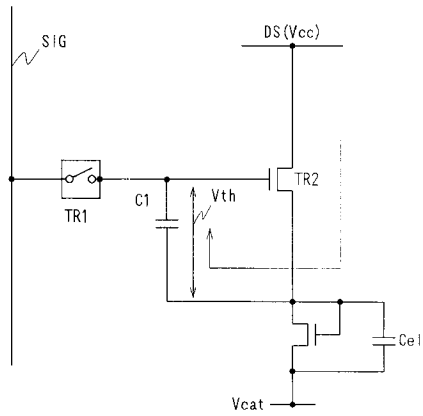
【図 11】



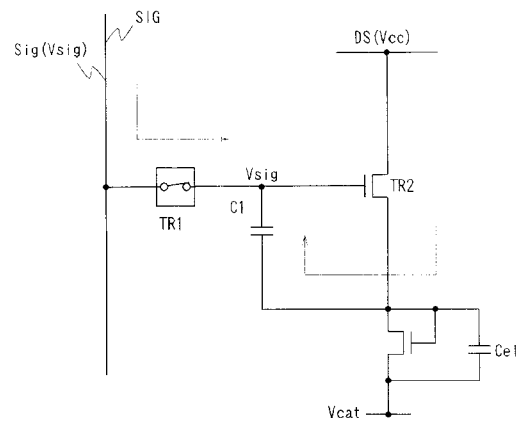
【図 12】



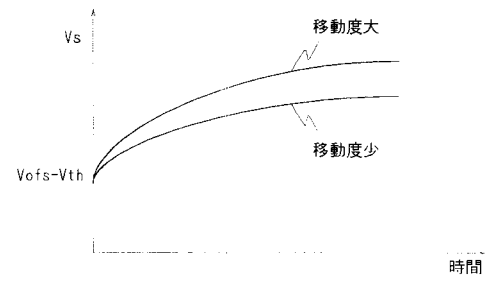
【図 13】



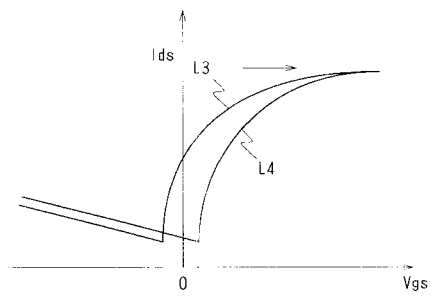
【図 14】



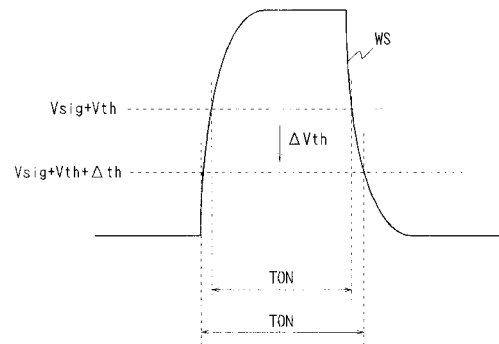
【図 15】



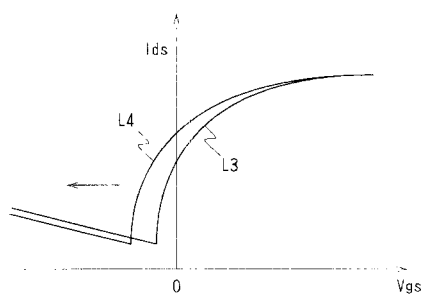
【図 16】



【図 18】



【図 17】



フロントページの続き

(51)Int.Cl.

F I

テーマコード(参考)

G 0 9 G 3/20 6 7 0 J

G 0 9 G 3/30 K

H 0 5 B 33/14 A

F ターム(参考) 3K107 AA01 BB01 CC21 CC31 EE03 HH00 HH04 HH05
5C080 AA06 BB05 DD05 DD29 FF11 JJ02 JJ03 JJ04 JJ05

专利名称(译)	<无法获取翻译>		
公开(公告)号	JP2009031620A5	公开(公告)日	2009-03-26
申请号	JP2007197081	申请日	2007-07-30
[标]申请(专利权)人(译)	索尼公司		
申请(专利权)人(译)	索尼公司		
[标]发明人	内野勝秀 山本哲郎 種田貴之		
发明人	内野 勝秀 山本 哲郎 種田 貴之		
IPC分类号	G09G3/30 G09G3/20 H01L51/50		
CPC分类号	G09G3/3233 G09G2300/0819 G09G2300/0842 G09G2300/0866 G09G2320/043		
FI分类号	G09G3/30.J G09G3/20.622.B G09G3/20.622.C G09G3/20.611.H G09G3/20.642.A G09G3/20.670.J G09G3/30.K H05B33/14.A		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC21 3K107/CC31 3K107/EE03 3K107/HH00 3K107/HH04 3K107/HH05 5C080/AA06 5C080/BB05 5C080/DD05 5C080/DD29 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05 5C380/AA01 5C380/AB06 5C380/AB18 5C380/AB22 5C380/AB23 5C380/BA38 5C380/BA39 5C380/BB02 5C380/BD02 5C380/CA08 5C380/CA12 5C380/CA57 5C380/CB01 5C380/CB20 5C380/CB27 5C380/CB37 5C380/CC02 5C380/CC03 5C380/CC06 5C380/CC27 5C380/CC30 5C380/CC33 5C380/CC41 5C380/CC61 5C380/CC62 5C380/CD012 5C380/CD023 5C380/DA02 5C380/DA06 5C380/DA47 5C380/DA49		
其他公开文献	JP2009031620A		

摘要(译)

显示装置和驱动该显示装置的方法技术领域本发明涉及显示装置和驱动该显示装置的方法，并且例如应用于使用有机EL元件的有源矩阵型显示装置，该有机EL元件使用多晶硅TFT，以设置图像质量的劣化和由于老化引起的灰度级。有效避免无法解决的现象。本发明涉及停止发光元件8的发光非发光期间，以及不影响发光元件8的驱动的全部或部分期间以及其他期间。将写信号WS的信号电平设置为较短周期侧的信号电平。[选型图]图1