

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2007-72187

(P2007-72187A)

(43) 公開日 平成19年3月22日(2007.3.22)

(51) Int.CI.	F 1	テーマコード (参考)
G09G 3/30 (2006.01)	G09G 3/30	K 3K007
H01L 51/50 (2006.01)	H05B 33/14	A 5C080
G09G 3/20 (2006.01)	G09G 3/30	J
	G09G 3/20	624B
	G09G 3/20	641D

審査請求 未請求 請求項の数 2 O L (全 9 頁) 最終頁に続く

(21) 出願番号	特願2005-259366 (P2005-259366)	(71) 出願人	302020207 東芝松下ディスプレイテクノロジー株式会社 東京都港区港南4-1-8
(22) 出願日	平成17年9月7日 (2005.9.7)	(74) 代理人	100058479 弁理士 鈴江 武彦
		(74) 代理人	100091351 弁理士 河野 哲
		(74) 代理人	100088683 弁理士 中村 誠
		(74) 代理人	100108855 弁理士 蔵田 昌俊
		(74) 代理人	100075672 弁理士 峰 隆司

最終頁に続く

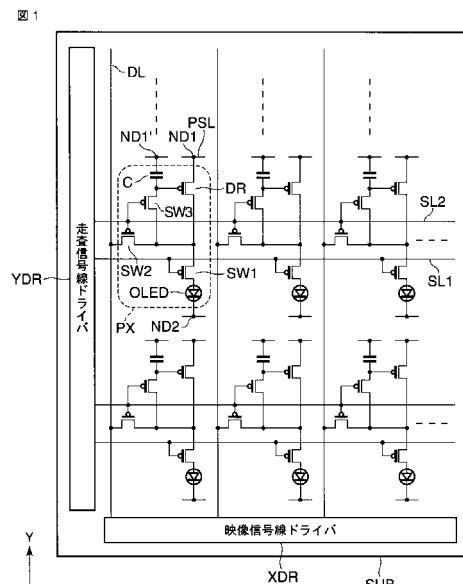
(54) 【発明の名称】有機EL表示装置

(57) 【要約】

【課題】画素回路に映像信号として電流信号を書き込む電流書き方式を採用しながらも、低階調域の各階調が本来の明るさよりも明るく表示されるのを抑制する。

【解決手段】本発明の有機EL表示装置は、一対の電源端子ND1, ND2間で直列に接続された画素回路及び有機EL素子OLEDを各々が含んだ複数の画素PXを具備し、前記画素回路は、書き期間において映像信号が電流信号として供給され、前記書き期間に続く有効表示期間において前記映像信号に対応した大きさの駆動電流を前記有機EL素子OLEDに出力し、低階調域に対応した範囲内において、前記有機EL素子OLEDの発光効率は、前記駆動電流の減少に応じて低下することを特徴とする。

【選択図】図1



【特許請求の範囲】**【請求項 1】**

一対の電源端子間で直列に接続された画素回路及び有機EL素子を各々が含んだ複数の画素を具備し、

前記画素回路は、書込期間において映像信号が電流信号として供給され、前記書込期間に続く有効表示期間において前記映像信号に対応した大きさの駆動電流を前記有機EL素子に出力し、

低階調域に対応した範囲内において、前記有機EL素子の発光効率は、前記駆動電流の減少に応じて低下することを特徴とする有機EL表示装置。

【請求項 2】

一対の電源端子間で直列に接続された画素回路及び有機EL素子を各々が含んだ複数の画素を具備し、

前記画素回路は、書込期間において映像信号が電流信号として供給され、前記書込期間に続く有効表示期間において前記映像信号に対応した大きさの駆動電流を前記有機EL素子に出力し、

前記駆動電流の最大値の1/3以下の範囲内において、前記有機EL素子の発光効率は、前記駆動電流の減少に応じて低下することを特徴とする有機EL表示装置。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、有機EL（エレクトロルミネッセンス）表示装置に関する。

【背景技術】**【0002】**

有機EL表示装置では、駆動電流がばらつくと、輝度むら等の画質不良が生じる。それゆえ、この表示装置でアクティブマトリクス駆動方式を採用した場合には、駆動電流の大きさを制御する駆動制御素子の特性が各画素間でほぼ同一であることが要求される。しかしながら、この表示装置では、通常、駆動制御素子をガラス基板などの絶縁体上に形成するため、その特性にばらつきを生じ易い。

【0003】

以下の特許文献1には、カレントコピー型の回路を画素回路に採用した有機EL表示装置が記載されている。

【0004】

このカレントコピー型の画素回路は、駆動制御素子であるnチャネルFET（Field-Effect Transistor）と、有機EL素子と、キャパシタとを含んでいる。nチャネルFETのソースは低電位の電源線に接続されており、キャパシタはnチャネルFETのゲートと先の電源線との間に接続されている。また、有機EL素子の陽極は、より高電位の電源線に接続されている。

【0005】

この画素回路は、以下の方法で駆動する。

まず、nチャネルFETのドレインとゲートとを接続し、この状態でnチャネルFETのドレイン-ソース間に映像信号に対応した大きさの電流 I_{sig} を流す。この動作により、キャパシタの両電極間の電圧は、nチャネルFETのチャネルに電流 I_{sig} を流すのに必要なゲート-ソース間電圧に設定される。

【0006】

次に、nチャネルFETのドレインとゲートとの接続を断ち、キャパシタの両電極間の電圧を保持する。続いて、nチャネルFETのドレインを有機EL素子の陰極に接続する。これにより、有機EL素子には、先の電流 I_{sig} とほぼ等しい大きさの駆動電流が流れれる。有機EL素子は、この駆動電流の大きさに対応した輝度で発光する。

【0007】

このように、上記のカレントコピー型回路を画素回路に採用すると、書込期間において

10

20

30

40

50

映像信号として供給した電流 I_{sig} とほぼ等しい大きさの駆動電流を、書き込期間に続く保持期間においても n チャネル F E T のドレインとソースとの間に流すことができる。それゆえ、n チャネル F E T の閾値 V_{th} だけでなく移動度や寸法などが駆動電流に与える影響も排除することができる。

【 0 0 0 8 】

しかしながら、画素回路に映像信号として電流信号を書き込む表示装置には、小さな映像信号 I_{sig} を画素回路に書き込む場合に、キャパシタの両電極間の電圧が設定されるべき値へと変化するまでに比較的長時間を要するという問題がある。そのため、特に、画面の大型化に伴って映像信号線の配線容量が増大した場合や、高精細化に伴って書き込期間が短くなった場合などに、キャパシタの両電極間の電圧が設定されるべき値へと変化する前に書き込期間が終了することができる。10

【 0 0 0 9 】

すなわち、映像信号 I_{sig} が小さい場合に書き込不足が生じる。このような書き込不足が生じると、低階調域の各階調が本来の明るさよりも明るく表示され、その結果、コントラストが低下するという問題を生じる。

【 特許文献 1 】米国特許第 6 , 3 7 3 , 4 5 4 B 1 号明細書

【 発明の開示 】

【 発明が解決しようとする課題 】

【 0 0 1 0 】

本発明の目的は、画素回路に映像信号として電流信号を書き込む電流書き込方式を採用しながらも、低階調域の各階調が本来の明るさよりも明るく表示されるのを抑制することにある。20

【 課題を解決するための手段 】

【 0 0 1 1 】

本発明の第 1 側面によると、一対の電源端子間で直列に接続された画素回路及び有機 E L 素子を各々が含んだ複数の画素を具備し、前記画素回路は、書き込期間において映像信号が電流信号として供給され、前記書き込期間に続く有効表示期間において前記映像信号に対応した大きさの駆動電流を前記有機 E L 素子に出力し、低階調域に対応した範囲内において、前記有機 E L 素子の発光効率は、前記駆動電流の減少に応じて低下することを特徴とする有機 E L 表示装置が提供される。30

【 0 0 1 2 】

本発明の第 2 側面によると、一対の電源端子間で直列に接続された画素回路及び有機 E L 素子を各々が含んだ複数の画素を具備し、前記画素回路は、書き込期間において映像信号が電流信号として供給され、前記書き込期間に続く有効表示期間において前記映像信号に対応した大きさの駆動電流を前記有機 E L 素子に出力し、前記駆動電流の最大値の 1 / 3 以下の範囲内において、前記有機 E L 素子の発光効率は、前記駆動電流の減少に応じて低下することを特徴とする有機 E L 表示装置が提供される。

【 発明の効果 】

【 0 0 1 3 】

本発明によると、画素回路に映像信号として電流信号を書き込む電流書き込方式を採用しながらも、低階調域の各階調が本来の明るさよりも明るく表示されるのを抑制することが可能となる。40

【 発明を実施するための最良の形態 】

【 0 0 1 4 】

以下、本発明の態様について、図面を参照しながら詳細に説明する。なお、各図において、同様又は類似した機能を發揮する構成要素には同一の参照符号を付し、重複する説明は省略する。

【 0 0 1 5 】

図 1 は、本発明の一態様に係る有機 E L 表示装置を概略的に示す平面図である。図 2 は、図 1 の E L 表示装置で有機 E L 素子に採用可能な構造の一例を概略的に示す断面図であ50

る。なお、図2では、有機EL表示装置を、その表示面，すなわち前面又は光出射面，が下方を向き、背面が上方を向くように描いている。

【0016】

この有機EL表示装置は、アクティブマトリクス型駆動方式を採用した下面発光型の有機EL表示装置である。この有機EL表示装置は、例えば、ガラス基板などの絶縁基板SUBを含んでいる。

【0017】

基板SUB上には、図2に示すように、アンダーコート層UCとして、例えば、SiN_x層とSiO_x層とが順次積層されている。アンダーコート層UC上には、例えばチャネル及びソース・ドレインが形成されたポリシリコン層である半導体層SC、例えばTEOS(TetraEthyl OrthoSilicate)などを用いて形成され得るゲート絶縁膜GI、及び例えばMoWなどからなるゲート電極Gが順次積層されており、それらはトップゲート型のTFTを構成している。この例では、これらTFTは、pチャネルTFTであり、図1の画素PXが含む駆動制御素子DR及びスイッチSW1乃至SW3として利用している。

【0018】

ゲート絶縁膜GI上には、ゲート電極Gと同一の工程で形成可能な走査信号線SL1及びSL2がさらに配置されている。走査信号線SL1及びSL2は、図1に示すように、各々が画素PXの行方向(X方向)に延びており、画素PXの列方向(Y方向)に交互に配列している。これら走査信号線SL1及びSL2は、走査信号線ドライバYDRに接続されている。

【0019】

図2に示すように、ゲート絶縁膜GI、ゲート電極G、走査信号線SL1及びSL2は、例えばプラズマCVD法などにより成膜されたSiO_xなどからなる層間絶縁膜IIで被覆されている。層間絶縁膜II上にはソース電極SE及びドレイン電極DEが配置されており、それらは、例えばSiNxなどからなるパッシベーション膜PSで埋め込まれている。ソース電極SE及びドレイン電極DEは、例えば、Mo/AI/Moの三層構造を有しており、層間絶縁膜IIに設けられたコンタクトホールを介してTFTのソース及びドレインに電気的に接続されている。

【0020】

層間絶縁膜II上には、ソース電極SE及びドレイン電極DEと同一の工程で形成可能な映像信号線DLがさらに配置されている。映像信号線DLは、図1に示すように、各々がY方向に延びてあり、X方向に配列している。これら映像信号線DLは、映像信号線ドライバXDRに接続されている。なお、典型的には、走査信号線SL1及びSL2が配置された層間か、又は、映像信号線DLが配置された層間に、図1の電源線PSLを敷設する。

【0021】

パッシベーション膜PS上には、図2に示すように、前面電極として、光透過性の第1電極PEが互いから離間して並置されている。各第1電極PEは、画素電極であり、パッシベーション膜PSに設けた貫通孔を介して、スイッチSW1のドレイン電極DEに接続されている。

【0022】

第1電極PEは、この例では陽極である。第1電極PEの材料としては、例えば、ITO(Indium Tin Oxide)のような透明導電性酸化物を使用することができる。

【0023】

パッシベーション膜PS上には、さらに、隔壁絶縁層PIが配置されている。隔壁絶縁層PIには、第1電極PEに対応した位置に貫通孔が設けられているか、或いは、第1電極PEが形成する列又は行に対応した位置にスリットが設けられている。ここでは、一例として、隔壁絶縁層PIには、第1電極PEに対応した位置に貫通孔が設けられていることとする。

【0024】

10

20

30

40

50

隔壁絶縁層 P I は、例えば、有機絶縁層である。隔壁絶縁層 P I は、例えば、フォトリソグラフィ技術を用いて形成することができる。

【0025】

第1電極 P E 上には、発光層を含んだ有機物層 O R G が配置されている。発光層は、例えば、発光色が赤色、緑色、又は青色のルミネセンス性有機化合物を含んだ薄膜である。この有機物層 O R G は、発光層に加え、正孔注入層、正孔注入層、正孔ブロッキング層、電子輸送層、電子注入層などもさらに含むことができる。

【0026】

絶縁パターン層 P I 及び有機物層 O R G は、背面電極である第2電極 C E で被覆されている。第2電極 C E は、画素 P X 間で互いに接続された共通電極であり、この例では光反射性の陰極である。第2電極 C E は、例えば、パッシベーション膜 P S と隔壁絶縁層 P I とに設けられたコンタクトホールを介して、映像信号線 D L と同一の層上に形成された電極配線（図示せず）に電気的に接続されている。各々の有機 E L 素子 O L E D は、第1電極 P E 、有機物層 O R G 及び第2電極 C E で構成されている。

【0027】

各画素 P X は、有機 E L 素子 O L E D と画素回路とを含んでいる。この例では、画素回路は、図1に示すように、駆動制御素子 D R と、出力制御スイッチ S W 1 と、映像信号供給制御スイッチ S W 2 と、ダイオード接続スイッチ S W 3 と、キャパシタ C とを含んでいる。上記の通り、この例では、駆動制御素子 D R 及びスイッチ S W 1 乃至 S W 3 は p チャネル T F T である。

【0028】

駆動制御素子 D R と出力制御スイッチ S W 1 と有機 E L 素子 O L E D とは、第1電源端子 N D 1 と第2電源端子 N D 2との間で、この順に直列に接続されている。この例では、第1電源端子 N D 1 は高電位電源端子であり、第2電源端子 N D 2 は低電位電源端子である。

【0029】

出力制御スイッチ S W 1 のゲートは、走査信号線 S L 1 に接続されている。映像信号供給制御スイッチ S W 2 は映像信号線 D L と駆動制御素子 D R のドレインとの間に接続されており、そのゲートは走査信号線 S L 2 に接続されている。ダイオード接続スイッチ S W 3 は駆動制御素子 D R のドレインとゲートとの間に接続されており、そのゲートは走査信号線 S L 2 に接続されている。キャパシタ C は、駆動制御素子 D R のゲートと定電位端子 N D 1' との間に接続されている。

【0030】

この有機 E L 表示装置では、例えば、走査信号線 S L 1 及び S L 2 の各々を線順次駆動する。そして、或る画素 P X に映像信号を書き込む書込期間では、まず、走査信号線 ドライバ Y D R から、先の画素 P X が接続された走査信号線 S L 1 にスイッチ S W 1 を開く走査信号を電圧信号として出力し、続いて、先の画素 P X が接続された走査信号線 S L 2 にスイッチ S W 2 及び S W 3 を閉じる走査信号を電圧信号として出力する。この状態で、映像信号線 ドライバ X D R から、先の画素 P X が接続された映像信号線 D L に映像信号を電流信号として出力し、駆動制御素子 D R のゲート - ソース間電圧を、先の映像信号に対応した大きさに設定する。その後、走査信号線 ドライバ Y D R から、先の画素 P X が接続された走査信号線 S L 2 にスイッチ S W 2 及び S W 3 を開く走査信号を電圧信号として出力し、続いて、先の画素 P X が接続された走査信号線 S L 1 にスイッチ S W 1 を閉じる走査信号を電圧信号として出力する。

【0031】

スイッチ S W 1 を閉じている有効表示期間では、有機 E L 素子 O L E D には、駆動制御素子 D R のゲート - ソース間電圧に対応した大きさの駆動電流が流れ。有機 E L 素子 O L E D は、駆動電流の大きさに対応した輝度で発光する。

【0032】

さて、本態様では、有機 E L 素子 O L E D が以下の性質を示すような設計を採用する。

10

20

30

40

50

これについて、図3及び図4を参照しながら説明する。

【0033】

図3は、有機EL素子に流す駆動電流とその発光効率との関係の例を示すグラフである。図4は、有機EL素子に流す駆動電流とその輝度との関係の例を示すグラフである。

【0034】

図3において、横軸は電流密度を示し、縦軸は有機EL素子OLEDの発光効率を示している。図4において、横軸は有機EL素子OLEDの輝度を示し、縦軸は電流密度を示している。

【0035】

図3において、曲線L1は、本態様に係る有機EL素子OLEDが示す特性の一例を示しており、曲線L2は、比較例に係る有機EL素子OLEDが示す特性の一例を示している。図4において、曲線L3は、本態様に係る有機EL素子OLEDが示す特性の一例を示しており、曲線L4は、比較例に係る有機EL素子OLEDが示す特性の一例を示している。

10

【0036】

なお、図3及び図4における「電流密度」は、有機EL素子OLEDに流す駆動電流と比例している。また、通常、電流密度がほぼゼロである場合における有機EL素子OLEDの特性は正確に測定することは難しいので、これを考慮することはない。

【0037】

一般的な有機EL表示装置では、図3に曲線L2で示すように、有機EL素子OLEDの発光効率は、電流密度に殆ど依存せず、ほぼ一定である。そのため、図4の曲線L4から明らかなように、低階調表示を行うためには、駆動電流の電流密度，すなわち映像信号 I_{sig} ，を極めて小さくする必要がある。

20

【0038】

これに対し、本態様に係る有機EL表示装置では、図3に曲線L1で示すように、低階調域に対応した範囲内において、有機EL素子OLEDの発光効率は、駆動電流の減少に応じて低下する。そのため、図4の曲線L3から明らかなように、駆動電流の電流密度，すなわち映像信号 I_{sig} ，を著しく小さくしなくとも、低階調表示を行うことができる。したがって、本態様によると、低階調域の各階調が本来の明るさよりも明るく表示されるのを抑制することができる。

30

【0039】

図3の例では、有機EL素子OLEDの発光効率は、電流密度が0乃至 J_1 の範囲内において駆動電流の減少に応じて低下し、電流密度が J_1 よりも大きい範囲内においてほぼ一定である。この電流密度 J_1 は、例えば、電流密度の最大値 J_{max} の1/4乃至1/2の範囲内とし、典型的には最大値 J_{max} の約1/3とする。すなわち、電流密度 J_1 に対応した輝度 B_1 は、例えば、輝度の最大値 B_{max} の1/4乃至1/2の範囲内とし、典型的には最大値 B_{max} の約1/3とする。電流密度 J_1 及び輝度 B_1 が小さい場合、書き不足を十分に防止できないことがある。電流密度 J_1 及び輝度 B_1 が大きい場合、消費電力が増大することがある。

30

【0040】

図3に曲線L1で示す特性は、例えば、有機EL素子OLEDの製造に以下の方法を採用することにより実現することができる。すなわち、フロライド系の電子注入層の膜厚を調整（薄く）することで注入障壁を高くし電子を少なくする。それにより、低電流密度の領域でキャリアバランスが崩れ、低電流密度の領域の発光効率が低下する有機EL素子を作成することができる。

40

【0041】

以上、下面発光型の有機EL表示装置について説明したが、上述した技術は、上面発光型の有機EL表示装置にも適用することができる。また、ここでは、画素回路に図1の構成を採用したが、画素回路には他の構成を採用することも可能である。

【図面の簡単な説明】

50

【0042】

【図1】本発明の一態様に係る有機EL表示装置を概略的に示す平面図。

【図2】図1のEL表示装置で有機EL素子に採用可能な構造の一例を概略的に示す断面図。

【図3】有機EL素子に流す駆動電流とその発光効率との関係の例を示すグラフ。

【図4】有機EL素子に流す駆動電流とその輝度との関係の例を示すグラフ。

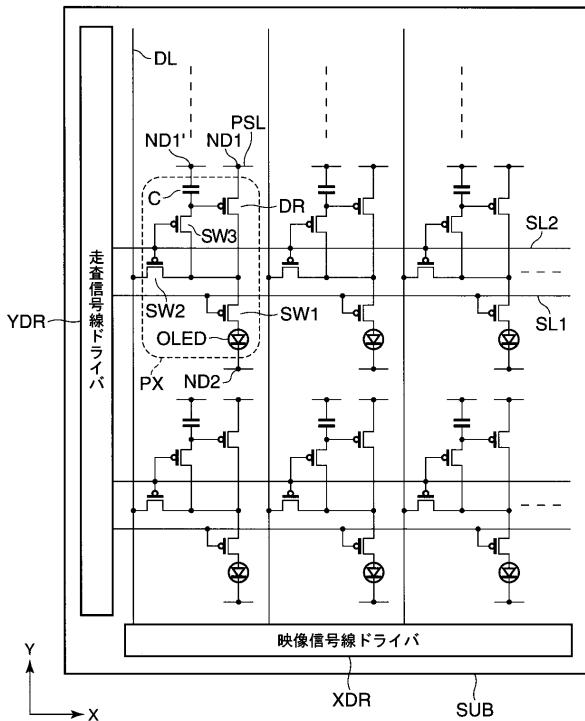
【符号の説明】

【0043】

C ... キャパシタ、CE ... 第2電極、DE ... ドレイン電極、DL ... 映像信号線、DR ... 駆動制御素子、G ... ゲート電極、GI ... ゲート絶縁膜、II ... 層間絶縁膜、L1 ... 曲線、L2 ... 曲線、L3 ... 曲線、L4 ... 曲線、ND1 ... 第1電源端子、ND1' ... 定電位端子、ND2 ... 第2電源端子、OLED ... 有機EL素子、ORG ... 有機物層、PE ... 第1電極、PI ... 隔壁絶縁層、PS ... パッシベーション膜、PSL ... 電源線、PX ... 画素、SC ... 半導体層、SE ... ソース電極、SL1 ... 走査信号線、SL2 ... 走査信号線、SUB ... 絶縁基板、SW1 ... 出力制御スイッチ、SW2 ... 映像信号供給制御スイッチ、SW3 ... ダイオード接続スイッチ、UC ... アンダーコート層、XDR ... 映像信号線ドライバ、YDR ... 走査信号線ドライバ。10

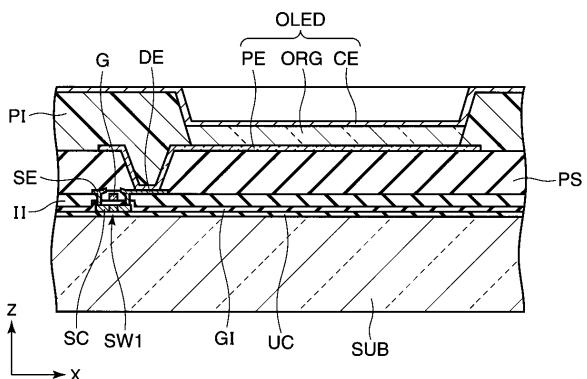
【図1】

図1



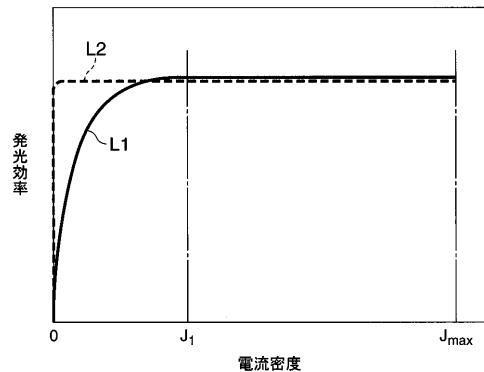
【図2】

図2



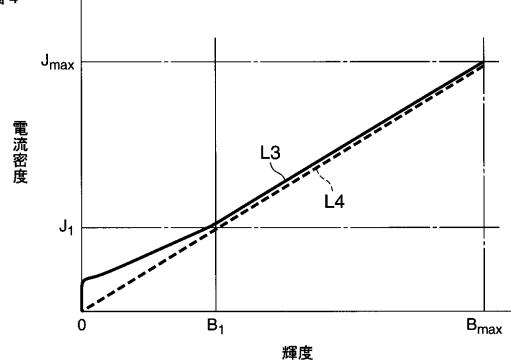
【図3】

図3



【図4】

図4



フロントページの続き

(51)Int.Cl.

F I

テーマコード(参考)

G 0 9 G	3/20	6 1 1 H
G 0 9 G	3/20	6 4 2 A
G 0 9 G	3/20	6 4 2 E

(74)代理人 100109830

弁理士 福原 淑弘

(74)代理人 100084618

弁理士 村松 貞男

(74)代理人 100092196

弁理士 橋本 良郎

(72)発明者 中村 則夫

東京都港区港南四丁目1番8号 東芝松下ディスプレイテクノロジー株式会社内

F ターム(参考) 3K007 AB17 BA06 DB03 GA04

5C080	AA06	BB05	DD03	EE28	EE29	FF11	HH09	JJ02	JJ03	JJ05
JJ06										

专利名称(译)	有机EL表示装置		
公开(公告)号	JP2007072187A	公开(公告)日	2007-03-22
申请号	JP2005259366	申请日	2005-09-07
[标]申请(专利权)人(译)	东芝松下显示技术股份有限公司		
申请(专利权)人(译)	东芝松下显示技术有限公司		
[标]发明人	中村則夫		
发明人	中村 則夫		
IPC分类号	G09G3/30 H01L51/50 G09G3/20		
FI分类号	G09G3/30.K H05B33/14.A G09G3/30.J G09G3/20.624.B G09G3/20.641.D G09G3/20.611.H G09G3/20.642.A G09G3/20.642.E G09G3/325 G09G3/3266 G09G3/3283		
F-TERM分类号	3K007/AB17 3K007/BA06 3K007/DB03 3K007/GA04 5C080/AA06 5C080/BB05 5C080/DD03 5C080/EE28 5C080/EE29 5C080/FF11 5C080/HH09 5C080/JJ02 5C080/JJ03 5C080/JJ05 5C080/JJ06 3K107/AA01 3K107/BB01 3K107/CC32 3K107/CC33 3K107/EE03 3K107/HH04 3K107/HH05 5C380/AA01 5C380/AB06 5C380/AB23 5C380/BA46 5C380/BB23 5C380/CA13 5C380/CB17 5C380/CC13 5C380/CC26 5C380/CC33 5C380/CC39 5C380/CC52 5C380/CC63 5C380/CD014 5C380/DA02 5C380/DA06		
代理人(译)	河野 哲 中村诚		
外部链接	Espacenet		

摘要(译)

解决的问题：在采用电流写入方法将电流信号作为视频信号写入像素电路中时，抑制低灰度区域中的每个灰度都显示为比其原始亮度更亮。本发明的有机EL显示装置包括多个像素PX，每个像素PX包括串联连接在一对电源端子ND1和ND2之间的像素电路和有机EL元件OLED。在写入时段中被提供有视频信号作为电流信号，并且在写入时段之后的有效显示时段中，将具有与视频信号相对应的大小的驱动电流输出到有机EL元件OLED，从而提供了低灰度范围。在与之相对应的范围内，有机EL元件OLED的发光效率随着驱动电流的降低而降低。[选型图]图1

