

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A) (11)特許出願公開番号

特開2003 - 255860

(P2003 - 255860A)

(43)公開日 平成15年9月10日 (2003.9.10)

(51) Int. Cl. ⁷	識別記号	F I	テ-マコード* (参考)
G 0 9 F 9/30	365	G 0 9 F 9/30	365 Z 3 K 0 0 7
	338		338 5 C 0 9 4
H 0 5 B 33/26		H 0 5 B 33/26	Z

審査請求 未請求 請求項の数 3 O L (全 11数)

(21)出願番号 特願2002 - 58944(P2002 - 58944)

(22)出願日 平成14年3月5日 (2002.3.5)

(71)出願人 000003067

ティーディーケイ株式会社

東京都中央区日本橋一丁目13番1号

(72)発明者 平林 潤

東京都中央区日本橋一丁目13番1号 ティー
ディーケイ株式会社内

(72)発明者 白川 幸彦

東京都中央区日本橋一丁目13番1号 ティー
ディーケイ株式会社内

(74)代理人 100082865

弁理士 石井 陽一

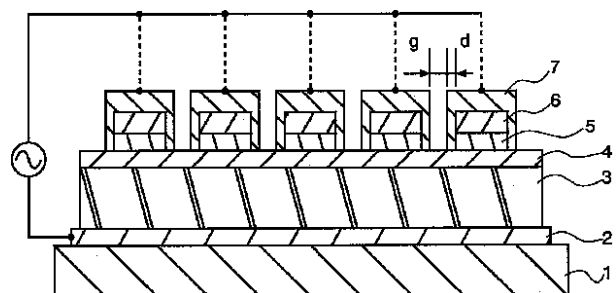
最終頁に続く

(54)【発明の名称】 E L ディスプレイ

(57)【要約】

【課題】 発光画素の両端が端部効果により輝度分布を生じることを防止し、画素内での発光の均一性を有する高品位の E L 素子を実現する

【解決手段】 電気絶縁性を有する基板 1 と、この基板 1 上にマトリクス回路を形成するようにパターン形成された第 1 の電極 2 と第 2 の電極 7 とを有し、かつこれらの電極 2 , 7 間には少なくとも誘電体層 3 と、無機薄膜発光層 5 とを有する E L 素子であって、前記発光層 5 により近接したどちらかの電極 7 が透明電極であり、かつ発光層 5 がこの透明電極 7 と平行に同様なパターンに分離され、前記透明電極 7 がこの発光層 5 上をオーバーコートするように形成されている構成の E L 素子とした。



【特許請求の範囲】

【請求項 1】 電気絶縁性を有する基板と、この基板上にマトリクス回路を形成するようにパターン形成された第 1 の電極と第 2 の電極とを有し、

かつこれらの電極間には少なくとも誘電体層と、無機薄膜発光層とを有する E L 素子であって、

前記発光層により近接したどちらかの電極が透明電極であり、かつ発光層がこの透明電極と平行に同様なパターンに分離され、前記透明電極がこの発光層上をオーバーコートするように形成されている E L ディスプレイ。

【請求項 2】 前記透明電極は、そのオーバーコート量が前記透明電極の端部から片側 $0.5\mu\text{m} \sim 5.0\mu\text{m}$ の範囲である請求項 1 の E L ディスプレイ。

【請求項 3】 前記透明電極は、少なくとも発光層パターン長手方向と直交する方向にオーバーコートしている請求項 1 または 2 の E L ディスプレイ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】電気絶縁性を有する基板と前記基板上にパターンを有する電極層と前記電極層上に誘電体層と発光層及び透明電極層が積層された構造を少なくとも有する E L ディスプレイに関する。

【0002】

【従来の技術】E L 素子は液晶ディスプレイ (LCD) や時計のバックライトとして実用化されている。

【0003】E L 素子とは電界の印加によって物質が発光する現象、すなわち、エレクトロルミネセンス (EL) 現象を用いた素子である。

【0004】E L 素子には、粉末発光体を有機物やホウロウに分散させ、上下に電極層を設けた構造を持つ分散型 E L 素子と、電気絶縁性の基板上に 2 つの電極層と 2 つの薄膜絶縁体の間に挟む形で形成した薄膜発光体を用いた薄膜 E L 素子がある。また、それぞれについて、駆動方式により直流電圧駆動型、交流電圧駆動型がある。分散型 E L 素子は古くから知られており、製造が容易であるという利点があるが、輝度が低く寿命も短いのでその利用は限られていた。一方、薄膜 E L 素子は、高輝度、超寿命という特性を持つことから近年広く利用されている。

【0005】図 8 に従来の薄膜 E L 素子として代表的な 2 重絶縁型薄膜 E L 素子の構造を示す。この薄膜 E L 素子は、液晶ディスプレイや PDP 等に用いられている青板ガラスなどの透明基板 (11) 上に膜厚 $0.2\mu\text{m} \sim 1\mu\text{m}$ 程度のITO などからなり所定のストライプ状のパターンを有する透明電極層 (12)、薄膜透明第 1 絶縁体層 (13)、 $0.2\mu\text{m} \sim 1\mu\text{m}$ 程度の膜厚の発光層 (14)、薄膜透明第 2 絶縁体層 (15) とが積層され、さらに透明電極層 (12) と直交するようにストライプ状にパターンニングされた A1 薄膜等の電極層 (16) が形成され、透明電極層 (12) と電極層 (16) 50

で構成されるマトリクスで選択された特定の発光体に電圧を選択的に印加することにより特定画素の発光体を発光させ、その発光を基板側から取り出す。このような薄膜絶縁体層は発光層内を流れる電流を制限する機能を有し薄膜 E L 素子の絶縁破壊を抑えることが可能であり安定な発光特性が得られることに寄与し、この構造の薄膜 E L 素子は商業的にも広く実用化されている。

【0006】上記の薄膜透明絶縁体層 (13)、(15) は Y_2O_3 、 Ta_2O_5 、 Al_3N_4 、 BaTiO_3 、等の透明誘電体薄膜がスパッタリングや蒸着等により約 $0.1 \sim 1\mu\text{m}$ 程度の膜厚でそれぞれ形成されている。

【0007】発光体材料としては黄橙色発光を示す Mn を添加した ZnS が、成膜のしやすさ、発光特性の観点から主に用いられてきた。カラーディスプレイを作製するには、赤色、緑色、青色の 3 原色に発光する発光体材料の採用が不可欠である。これらの材料としては青色発光の Ce を添加した SrS や Tm を添加した ZnS、赤色発光の Sm を添加した ZnS や Eu を添加した CaS、緑色発光の Tb を添加した ZnS や Ce を添加した CaS などが知られている。

【0008】また、月刊ディスプレイ '98 4 月号「最近のディスプレイの技術動向」田中省作 p1~10 には、赤色発光を得る材料として、ZnS、Mn/CdSSe 等、緑色発光を得る材料として、ZnS:TbOF、ZnS:Tb 等、青色発光を得るための材料として、SrS:Cr、(SrS:Ce/ZnS)n、 $\text{Ca}_2\text{Ga}_2\text{S}_4\text{:Ce}$ 、 $\text{Sr}_2\text{Ga}_2\text{S}_4\text{:Ce}$ 等を発光材料が開示されている。また、白色発光を得るものとして、SrS:Ce/ZnS:Mn 等の発光材料が開示されている。

【0009】さらに、上記材料の内、SrS:Ce を青色発光層を有する薄膜 E L 素子に用いることが IDW (International Display Workshop) '97 X.Wu "Multicolor Thin-Film Ceramic Hybrid EL Displays" p593 to 596 に開示されている。さらに、この文献には SrS:Ce の発光層を形成する場合には、 H_2S 雰囲気下、エレクトロンビーム蒸着法により形成すると、高純度の発光層を得ることが可能であることが開示されている。

【0010】しかしながら、このような E L 素子にはディスプレイとして考えた場合、画素の外周部への光の染み出し、画素の端部の発光分布といった表示品位の問題が残っている。

【0011】このような薄膜 E L 素子における表示の問題を解決するため、特開昭 60 - 257097 号公報において、複数の蛍光体を分離し、画素間に光吸収体層を形成する方法、特開平 11 - 265790 号公報において、発光層の周囲に光吸収層を形成する方法が開示されている。

【0012】しかしながら、これらの方法では画素間の

光の染み出しには効果が得られるものの低輝度領域での画素端部の発光むらが発生し問題となっていた。

【0013】すなわち、従来の EL 素子においては、画素間の光の染み出しと透明電極側の両端が端部効果により輝度分布を生じることが問題となっている。図 9 に典型的な EL 素子の画素の発光状態を示す。この図から画素端部が高輝度に発光していることがわかる。これらの結果は低電圧領域において画素端部の発光が早く開始されることを示しており、実際の素子においても低輝度領域での発光分布が観測された。これが、画素内での発光の均一性の低下をもたらし、ひいては表示品質の低下をもたらす要因となっていた。

【0014】

【発明が解決しようとする課題】本発明の目的は、発光画素の両端が端部効果により輝度分布を生じること防止し、画素内での発光の均一性を有する高品位の EL 素子を実現することである。

【0015】

【課題を解決するための手段】すなわち上記目的は、以下の本発明の方法により達成される。

(1) 電気絶縁性を有する基板と、この基板上にマトリクス回路を形成するようにパターン形成された第 1 の電極と第 2 の電極とを有し、かつこれらの電極間には少なくとも誘電体層と、無機薄膜発光層とを有する EL 素子であって、前記発光層により近接したどちらかの電極が透明電極であり、かつ発光層がこの透明電極と平行に同様なパターンに分離され、前記透明電極がこの発光層上をオーバーコートするように形成されている EL ディスプレイ。

(2) 前記透明電極は、そのオーバーコート量が前記透明電極の端部から片側 $0.5\ \mu\text{m} \sim 5.0\ \mu\text{m}$ の範囲である上記 (1) EL ディスプレイ。

(3) 前記透明電極は、少なくとも発光層パターン長手方向と直交する方向にオーバーコートしている上記 (1) または (2) の EL ディスプレイ。

【0016】

【発明の実施の形態】以下、本発明の実施形態について説明する。本発明の EL ディスプレイは、電気絶縁性を有する基板と、この基板上にマトリクス回路を形成するようにパターン形成された第 1 の電極と第 2 の電極を有し、かつこれらの電極間には少なくとも誘電体層と、無機薄膜発光層とを有する EL 素子であって、前記発光層により近接したどちらかの電極が透明電極であり、かつ発光層がこの透明電極と平行に同一のパターンに分離され、前記透明電極がこの発光層上をオーバーコートするように形成されているものである。

【0017】このように発光層を透明電極と同様なパターンにパターンニングし、かつ透明電極が発光層をオーバーコートするように形成することにより、特に低輝度発光時における画素端部での輝度上昇を抑制し、画素内の

発光を均一にすることができる。

【0018】図 1 は本発明の EL ディスプレイの構成例を示した概略断面図である。本発明の EL 素子は電気絶縁性を有する基板 1 上に、所定のパターンを有する下部電極層 (第 1 の電極層) 2 と、その上に厚膜誘電体である第 1 誘電体層 3、さらにこの第 1 誘電体層 3 上に第 2 誘電体層 4、薄膜絶縁体層 5、発光層 6、薄膜絶縁体層 7、透明電極層 (第 2 の電極層) 9 が積層された構造である。なお、薄膜絶縁体層 5、7 は省略してもよい。

【0019】下部電極層 2 と上部透明電極層 9 はそれぞれストライプ状に形成され、互いに直交する方向に配置されてマトリクスを形成する。この下部電極層と上部透明電極層をそれぞれ選択し、両電極の直交部の発光層に選択的に電圧を印加することによって特定画素の発光を得ることが可能である。

【0020】なお、透明電極のオーバーコート量 d は、パターン精度上実際のデバイスを構成するには困難であることから、発光層の端部から片側 $0.5\ \mu\text{m}$ 以上とすることが望ましい。一方、素子動作時の消費電力が増加すること、発光領域が小さくなること、隣接の画素とのショートが発生確率が上昇することから、その上限は $5.0\ \mu\text{m}$ 以下とすることが望ましい。

【0021】図 10 に、画素中心部の輝度が $150\ \text{cd/m}^2$ 、 $900\ \text{cd/m}^2$ のときの画素中心部と画素 (発光層パターン) 端部から $20\ \mu\text{m}$ 内側の輝度の比を示す。図から明らかなように、オーバーコート量が $2.0\ \mu\text{m}$ を超えると低輝度での端部の発光輝度が十分に得られ難くなる。また、 $5.0\ \mu\text{m}$ 以上になると高輝度でも画素端部の発光輝度が十分に得られない。従って、オーバーコート量 d は好ましくは $0.5 \sim 2.5\ \mu\text{m}$ 、より好ましくは $1.0 \sim 2.0\ \mu\text{m}$ である。

【0022】透明電極層は、膜厚 $0.2\ \mu\text{m} \sim 1\ \mu\text{m}$ の ITO や SnO_2 (ネサ膜)、 ZnO-Al 等の氧化物導電性材料等が用いられる。透明電極層の形成方法としては、スパッタ法のほか蒸着法等の公知の技術を用いればよい。

【0023】透明電極のパターンニングは、公知のパターンニング手法により行うことができる。例えば、透明電極形成後にホトレジストを画素幅より大きく形成しエッチングにより除去したすればよい。

【0024】透明電極は、通常複数のストライプ状のパターンを有するように形成され、その線幅が 1 画素の幅となりライン間のスペースは非発光領域となるため極力ライン間のスペースを小さくしておくことが好ましい。目的とするディスプレイの解像度にもよるが、例えば好ましくは線幅: $100 \sim 1000\ \mu\text{m}$ で、スペース g : $10 \sim 40\ \mu\text{m}$ 、より好ましくは $15 \sim 25\ \mu\text{m}$ 程度が必要である。

【0025】例えば、対角 10.4 インチで VGA (640×480) の解像度のディスプレイの場合、単独の

発光層であれば、開口率にもよるが、線幅 290 ~ 320 μm、スペース 10 ~ 40 μm が必要である。

【0026】また、オーバーコートは、少なくとも矩形の画素の、透明電極と対になる他の電極の延設方向（パターン方向）である。換言すれば、透明電極ないし発光層パターンの長手方向に対して直交する方向、つまりギャップ方向に張り出すようにしてオーバーコートされていれればよい。なお、オーバーコート部分は、発光層、誘電体層、つまり画素部分の端部をも覆うように形成されていることが好ましい。つまり、透明電極が、画素形成領域からオーバーハングを形成するように上面のみを覆うのではなく、画素の側面部分をも覆うようにして被覆することが好ましい。

【0027】基板は電気絶縁性を有しその上に形成される下部電極層、誘電体層を汚染することなく、所定の耐熱強度を維持できるものであれば特に限定されるものではない。

【0028】具体的な材料としては、アルミナ (Al₂O₃)、石英ガラス (SiO₂)、マグネシア (MgO)、フォスファイト (2MgO・SiO₂)、ステアタイト (MgO・SiO₂)、ムライト (3Al₂O₃・2SiO₂)、ベリリア (BeO)、ジルコニア (ZrO₂)、窒化アルミニウム (AlN)、窒化シリコン (SiN)、炭化シリコン (SiC) 等のセラミック基板や結晶化ガラスや、高耐熱ガラス等を用いてもよく、またハウロウ処理を行った金属基板等も使用可能である。

【0029】これらの中でも特に結晶化ガラスや、高耐熱ガラス、また、形成する誘電体層の焼成温度との整合が取れれば青板ガラスが、その抵コスト性、表面性、平坦性、大面積基板作製の容易さから好ましい。

【0030】下部電極層は、複数のストライプ状のパターンを有するように形成され、その線幅が 1 画素の幅となりライン間のスペースは非発光領域となるため極力ライン間のスペースを小さくしておくことが好ましく、目的とするディスプレイの解像度にもよるが、例えば線幅 200 ~ 500 μm、スペース 20 μm 程度が必要である。

【0031】下部電極層の材料としては、高い導電性が得られ、かつ誘電体層形成時にダメージを受けず、さらに誘電体層や発光層と反応性が低い材料が好ましい。こ*

$$V2 / Vo = (e1 \times d2) / (e1 \times d2 + e2 \times d1) \text{ ----- (}$$

発光層の比誘電率を $\epsilon_2 = 10$ 、膜厚を $d2 = 1 \mu m$ と

$$V2 / Vo = e1 / (e1 + 10 \times d1) \text{ ----- (}$$

【0040】発光層に実効的にかかる電圧は少なくとも印加電圧の 50 % 以上、好ましくは 80 % 以上、さらに

$$50 \% \text{ 以上の場合、} e1 \quad 10 \times d1 \text{ -----}$$

(3)

$$80 \% \text{ 以上の場合、} e1 \quad 40 \times d1 \text{ -----}$$

【0042】すなわち、誘電体層の比誘電率は少なくとも 90 % 以上の場合、 $e1 \quad 90 \times d1 \text{ -----}$

(5)

*のような下部電極層材料としては、Au、Pt、Pd、Ir、Ag 等の貴金属や、Au-Pd、Au-Pt、Ag-Pd、Ag-Pt 等の貴金属合金や、Ag-Pd-Cu 等の貴金属を主成分とし卑金属元素を添加した電極材料が誘電体層焼成時の酸化雰囲気に対する耐酸化性が容易に得られるため好ましい。また、ITO や SnO₂ (ネサ膜)、ZnO-Al 等の酸化物導電性材料を用いてもよく、さらに、Ni、Cu 等の卑金属を用い、誘電体層を焼成するときの酸素分圧をこれらの非金属が酸化されない範囲に設定して用いることもできる。下部電極層の形成方法としては、スパッタ法、蒸着法、めっき法等の公知の技術を用いれればよい。

【0032】厚膜誘電体層は、高誘電率でかつ高耐圧であることが必要であり、さらに基板の耐熱性を考慮して低温焼成可能な物質であることが要求される。

【0033】ここで、厚膜誘電体層とは、いわゆる厚膜法により、粉末状の絶縁体材料を焼成して形成されるセラミック層である。この厚膜誘電体層は、例えば下部電極層が形成された基板上に、粉末状の絶縁体材料に、バインダーと溶媒を混合して作製された絶縁体ペーストを印刷して焼成して形成することができる。また、絶縁体ペーストをキャスト成膜することによりグリーンシートを形成し、積層して形成してもよい。

【0034】焼成前に行なう脱バインダ処理の条件は、通常のものであってよい。

【0035】焼成時の雰囲気は、電極層用ペースト中の導電材の種類に応じて適宜決定すればよいが、酸化性雰囲気中で焼成を行う場合、通常の大気中焼成を行えばよい。

【0036】焼成時の保持温度は、絶縁体層の種類に応じて適宜決定すればよいが、通常、700 ~ 1200 程度、好ましくは 1000 以下である。また、焼成時の温度保持時間は、0.05 ~ 5 時間、特に 0.1 ~ 3 時間が好ましい。

【0037】また、必要に応じてアニール処理を施してもよい。

【0038】ここで、厚膜誘電体層と発光層の比誘電率をそれぞれ ϵ_1 、 ϵ_2 とし、膜厚を d_1 、 d_2 とし、上部電極層と下部電極層間に電圧 V_o を印加した場合、発光層に印加される電圧 V_2 は次式で示される。

【0039】

仮定した場合、

好ましくは 90 % 以上であることから上式より

【0041】

上、好ましくは40倍以上、より好ましくは90倍以上が必要となる。

【0043】厚膜誘電体の膜厚は、電極の段差や製造工程のゴミ等によって形成されるピンホールを排除するため厚いことが必要とされ、少なくとも10μm以上、好ましくは20μm以上、より好ましくは30μm以上が必要となる。その上限としては特に限定されるものではないが、通常50μm程度である。

【0044】例えば、誘電体層の膜厚が20μmであれば、その比誘電率は200～800～1800以上が必要であり、誘電体層の膜厚が30μmであればその比誘電率は300～1200～2700が必要となる。

【0045】このような高誘電率厚膜材料としては、各種の材料が考えられるが、基板材料の耐熱性の制約を考えると低温形成可能な高誘電率セラミックス組成であることが望ましい。

【0046】例えば BaTiO_3 、 $(\text{Ba}_x\text{Ca}_{1-x})\text{TiO}_3$ 、 $(\text{Ba}_x\text{Sr}_{1-x})\text{TiO}_3$ 、 PbTiO_3 、 $\text{Pb}(\text{Zr}_x\text{Ti}_{1-x})_3$ 等のペロブスカイト構造を有する誘電体、強誘電体材料や、 $\text{Pb}(\text{Mg}_{1/3}\text{Ni}_{2/3})\text{O}_3$ 等に代表される複合ペロブスカイトリラクサー型強誘電体材料や、 $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ 、 $\text{SrBi}_2\text{Ta}_2\text{O}_9$ に代表されるピスマス層状化合物、 $(\text{Sr}_x\text{Ba}_{1-x})\text{Nb}_2\text{O}_6$ 、 PbNb_2O_6 等に代表されるタングステンブロンズ型強誘電体材料等が、誘電率が高く、焼成が容易なことから好ましい。

【0047】また、その組成に鉛を含んだ誘電体材料は、酸化鉛の融点が888と低く、かつ酸化鉛と他の酸化物系材料、例えば SiO_2 や CuO 、 Bi_2O_3 、 Fe_2O_3 等との間で700から800程度の低温で液相が形成されるため低温で焼成が容易であり、かつ高誘電率を得やすいから好ましい。例えば $\text{Pb}(\text{Zr}_x\text{Ti}_{1-x})_3$ 等のペロブスカイト構造誘電体材料や、 $\text{Pb}(\text{Mg}_{1/3}\text{Ni}_{2/3})\text{O}_3$ 等に代表される複合ペロブスカイトリラクサー型強誘電体材料や、 PbNb_2O_6 等に代表されるタングステンブロンズ型強誘電体材料等が挙げられる。これらは、アルミナセラミックス等の通常のセラミックス基板の上限耐熱温度である800～900の焼成温度で容易に比誘電率1000～10000の誘電体を形成することができる。

【0048】厚膜誘電体層上に積層する高誘電率誘電体層は、その目的が厚膜誘電体層の表面平坦性改善にあるため、溶液塗布焼成法を用いることが必要となる。

【0049】溶液塗布焼成法とは、ゾルゲル法やMOD法等の誘電体材料の前駆体溶液を基板に塗布し、焼成によって誘電体層を形成する方法を指す。

【0050】ゾルゲル法とは、一般には溶媒に溶かした金属アルコキシドに所定量の水を加え、加水分解、重縮合反応させてできるM-O-M結合を持つゾルの前駆体*

*溶液を基板に塗布し焼成させることによって膜形成をする方法である。また、MOD(Metallo-Organic Decomposition)法とは、M-O結合を持つカルボン酸の金属塩などを有機溶媒に溶かして前駆体溶液を形成し、基板に塗布し焼成させることによって膜形成をする方法である。ここで前駆体溶液とはゾルゲル法、MOD法などの膜形成法において原料化合物が溶媒に溶解されて生成する中間化合物を含む溶液を指す。

【0051】ゾルゲル法とMOD法は、完全に別個の方法ではなく、相互に組み合わせて用いることが一般的である。例えばPZTの膜を形成する際、Pb源として酢酸鉛を用い、Ti、Zr源としてアルコキシドを用いて溶液を調整することが一般的である。また、ゾルゲル法とMOD法の二つの方法を総称してゾルゲル法と呼ぶ場合もあるが、いずれの場合も前駆体溶液を基板に塗布し、焼成する事によって膜を形成することから本明細書では溶液塗布焼成法とする。また、サブミクロンサイズの誘電体粒子と誘電体の前駆体溶液を混合した溶液であっても本発明の誘電体の前駆体溶液に含まれ、その溶液を基板に塗布焼成する場合であっても本発明の溶液塗布焼成法に含まれる。

【0052】溶液塗布焼成法は、ゾルゲル法、MOD法いずれの場合も、誘電体を構成する元素がサブμm以下のオーダーで均一に混合されるため、厚膜法による誘電体形成のような本質的にセラミックス粉体焼結を用いた手法と比較して、極めて低温で緻密な誘電体を合成することが可能である点が特徴である。

【0053】溶液塗布焼成法を用いる最大の目的は、この方法で形成された誘電体層の特徴として、前駆体溶液を塗布し焼成する工程をへて形成されるため、基板の凹み部には厚く、凸部には薄く層が形成されるため、基板表面の段差が平坦化される点にあり、EL素子の厚膜セラミックス誘電体層の表面平坦性を著しく改善し、この上に形成される薄膜発光層の均一性を大幅に改善することが出来ることにある。

【0054】したがって、溶液塗布焼成法によって形成する誘電体層の膜厚は厚膜表面の凹凸を十分に平坦化するためには0.5μm以上、好ましくは1μm以上、より好ましくは2μm以上が望まれる。

【0055】ここで、この溶液塗布焼成法による誘電体層の積層化による誘電体層全体の比誘電率への影響に関して説明する。厚膜誘電体層と溶液塗布焼成法で形成される高誘電率誘電体層の比誘電率をそれぞれe3、e4とし、各層それぞれの総膜厚をd3、d4とした場合、積層された誘電体層全体の実効比誘電率e5は次式で示される。(但しここでは積層誘電体層全体の膜厚はd3のまま変化しないとして誘電率に換算する)

【0056】

$$e5 = e3 \times 1 / [1 + (e3 / e4) \times (d4 / d3)] \text{ -----}$$

この式を変形すれば、

$$\epsilon_4 / d_4 = \epsilon_3 \times \epsilon_5 / (d_3 \times (\epsilon_3 - \epsilon_5)) \quad \text{-----10}$$

【0057】溶液塗布焼成法によって形成された、高誘電率誘電体層の付加による積層誘電体層全体の実効的な比誘電率は、前記の議論から、厚膜層の膜厚を30 μm とした場合、好ましくは1200~2700以上である。従って、例えば比誘電率4000の厚膜を用い、実効誘電率2700を得ようとした場合、溶液塗布焼成法によって形成する誘電体層の比誘電率と膜厚の比は277以上が必要となり、厚膜誘電体層の誘電率が3000であればその比は900となる。

【0058】前記のように、溶液塗布焼成法によって形成される誘電体層の膜厚は少なくとも0.5 μm 以上、好ましくは1 μm 以上、より好ましくは2 μm 以上である。このため、その比誘電率は少しでも高い方が望ましく、少なくとも250以上、好ましくは500以上である。

【0059】このように、溶液塗布焼成法によって形成する高誘電率層は、膜厚が大きくかつ高誘電率であることが必要である。このような高誘電率材料としては、例えばBaTiO₃、(Ba_xCa_{1-x})TiO₃、(Ba_xSr_{1-x})TiO₃、PbTiO₃、Pb(Zr_xTi_{1-x})₃等のペロブスカイト構造を有する誘電体、強誘電体材料や、Pb(Mg_{1/3}Ni_{2/3})O₃等に代表される複合ペロブスカイトリラクサー型強誘電体材料や、Bi₄Ti₃O₁₂、SrBi₂Ta₂O₉に代表されるピスマスピスマス層状化合物(Sr_xBa_{1-x})Nb₂O₆、PbNbO₆等に代表されるタングステンプロンズ型強誘電体材料等が挙げられる。これらのなかでも、BaTiO₃やPZT等のペロブスカイト構造を有する強誘電体材料が、誘電率が高く、比較的低温での形成が容易であるため好ましい。

【0060】発光層の材料としては特に限定されないが、前述したMnをドーブしたZnS等の公知の材料が使用できる。これらの中でも、SrS：Ceや青色発光体であるバリウムチオアルミネート蛍光体層は優れた特性を得られることから特に好ましい。発光層の膜厚としては、特に制限されるものではないが、厚すぎると駆動電圧が上昇し、薄すぎると発光効率が低下する。具体的には、発光体材料にもよるが、好ましくは100~2000nm程度である。

【0061】発光層の形成方法は、気相堆積法を用いることが可能である。気相堆積法としては、スパッタ法や蒸着法等の物理的気相堆積法やCVD法等の化学的気相堆積法が好ましい。また、前述したように特にSrS：Ceの発光層を形成する場合には、H₂S雰囲気下、エレクトロンビーム蒸着法により成膜中の基板温度を500~600に保持して形成すると、高純度の発光層を得ることが可能である。

【0062】発光層の形成後、好ましくは加熱処理を行

う。加熱処理は、基板側から電極層、誘電体層、発光層と積層した後に行っても良いし、基板側から電極層、誘電体層、発光層、絶縁体層、あるいはこれに電極層を形成した後に加熱処理(キャップアニール)を行っても良い。熱処理の温度は形成する発光層によるが、SrS：Ceの場合、500~600以上で、誘電体層の焼成温度以下、処理時間は10~600分であることが好ましい。加熱処理時の雰囲気としては、Ar中が好ましい。

【0063】発光層の形成後に上部薄膜絶縁層、透明電極を順次積層する。このとき発光層は第1の電極と直交して1画素の幅に分離され、透明電極は発光層より幅を広くしオーバーコートした構成で形成する。上部薄膜絶縁層は発光層と同様に分離してもよいし、図2に示すように素子全面に形成しても構わない。なお、図2において、図1と同一構成要素には同一符号を付し、説明を省略する。また、この場合にもオーバーコート量は、上記同様に発光層端部からの距離で規定した量が好ましい。

【0064】発光層、必要により絶縁体層の分離は公知のパターニング手法を用いて行うことができる。例えば、ホトレジストを画素領域にパターンニングした後にエッチングにより除去して分離するなどすればよい。

【0065】上部/下部薄膜絶縁体層は、前記したように省略してもよいが、特に上部薄膜絶縁体層は、これを有することが好ましい。

【0066】この薄膜絶縁体層は、その機能として発光層と誘電体層との間の界面の電子状態を調節し発光層への電子注入を安定化、効率化する事と、この電子状態が発光層の両面で対象的に構成することにより交流駆動時の発光特性の正負対象性を改善することが主要な目的であり、誘電体層の役割である絶縁耐压を保持する機能を考慮する必要はないため膜厚は小さくて良い。

【0067】この薄膜絶縁体層は、抵抗率として、10⁸ $\Omega \cdot \text{cm}$ 以上、特に10¹⁰~10¹⁸ $\Omega \cdot \text{cm}$ 程度が好ましい。また、比較的高い比誘電率を有する物質であることが好ましく、その比誘電率 ϵ としては、好ましくは $\epsilon = 3$ 以上である。この薄膜絶縁体層の構成材料としては、例えば酸化シリコン(SiO₂)、窒化シリコン(SiN)、酸化タンタル(Ta₂O₅)、酸化イットリウム(Y₂O₃)、ジルコニア(ZrO₂)、シリコンオキシナイトライド(SiON)、アルミナ(Al₂O₃)、等を用いることができる。また、薄膜絶縁体層を形成する方法としては、スパッタ法や蒸着法、CVD法を用いることができる。また、薄膜絶縁体層の膜厚としては、好ましくは10~1000nm、特に好ましくは20~200nm程度である。

【0068】なお、上記したEL素子は単一発光層のみを有するが、本発明のEL素子は、このような構成に限

定されるものではなく、膜厚方向に発光層を複数積層してもよいし、マトリックス状にそれぞれ種類の異なる発光層（画素）を組み合わせる平面的に配置するような構成としても良い。

【0069】また、上記説明のEL素子では、上部ITO電極側から発光層の光を取り出す構成を説明したが、本発明のEL素子はこのような構成に限定される物ではなく、絶縁性基板側から発光層の光を取り出してもよい。この場合、絶縁性基板としては、耐熱性ガラス等の透光性を有する基板を用い、下部電極としてITO等の透明電極を用いればよい。

【0070】

【実施例】以下に本発明の実施例を具体的に示しさらに詳細に説明する。

【0071】〔実施例1〕99.6%純度のアルミナ基板を表面研磨し、この基板上にスパッタリング法により微量添加物を添加したAu薄膜を1μmの厚さに形成し、700℃で熱処理を行って安定化した。このAu薄膜をフォトリソ法を用いて幅300μm、スペース30μmの多数のストライプ状にパターンニングした。

【0072】この基板に第1誘電体層としてスクリーン印刷法を用いて鉛系誘電体層であるPZT誘電体層を10μm形成した。印刷後800℃で焼成を行った。

【0073】第1誘電体層の平坦化層として、第2誘電体層をゾルゲル液を用いてPZT前駆体溶液を基板にスピンコーティング法にて塗布し、700℃で15分間焼成する操作を2回繰り返した。

【0074】上記基板上に、薄膜絶縁層としてAl₂O₃膜、50nmと発光層としてZnS:Mn、200nmをエレクトロンビーム蒸着法によりH₂S雰囲気下、成膜中の基板温度を150℃に保持して形成した。さらに上部絶縁体層としてAl₂O₃膜、50nmを形成した。

【0075】上記基板上にネガレジストを3.0μmスピンコート法により形成し通常のホトリソ工程を用いてAu電極と直行した形で幅300μm、スペース30μmのストライプ状にパターン形成を行った。このときレジストは300μmが発光層上に残るようにパターン形成した。

【0076】上記基板を無機酸と有機溶剤の混合液に浸漬し、画素間の不要部分をエッチングにより除去した。さらにエッチング終了後、有機溶剤を用いてレジストを除去した。

【0077】次に透明電極としてITO薄膜をスパッタリング法により0.5μm形成した。

【0078】上記基板上にネガレジストを3.0μmスピンコート法により形成し、通常のホトリソ工程を用いてAu電極と直行した形で幅303μm、スペース27μmのストライプ状にパターン形成を行った。このときレジストは画素間にスペースが配置されて残るようにパターン形成した。

【0079】有機溶剤を用いてマスクとして用いたネガレジストを除去し、ITO電極を幅303μm、スペース27μmに分離した。つまり、オーバーコート量は片側1.5μmとなった。

【0080】さらに、引き出し電極としてAl薄膜をスパッタリング法を用いて形成しEL素子とした。

【0081】実際に得られた画素の形状は、蛍光体の上にITO電極が片側1.5μm広がる形で形成された。

【0082】発光特性は、得られた素子構造の下部電極、上部透明電極の間に150Hzのパルス幅50μsecにて電圧を印加することにより測定した。

【0083】発光層を分離し、かつITOをオーバーコートした図1に示すような構造の素子の、画素間の発光強度分布の測定結果を図3に示す。この図に示す画素間の発光の状態から低輝度から高輝度まで画素内で均一な発光特性が得られ、かつ画素内と画素間の輝度差として約4:1という結果が得られた。

【0084】また、比較サンプル1として、発光層を分離せずに上部透明電極のITO電極のみを分離した図4に示すような従来構造の素子も作製した。この構造の素子に交流パルス電圧を印可し発光させた。マイクロスポット輝度計を用いて測定した画素間の発光強度スペクトルを図5に示す。画素中心の輝度が100cd/m²ではITO電極間への光の染み出しとともに端部が画素の中心部と比較して約2倍高輝度に発光することがわかる。

【0085】250cd/m²程度で約1.5倍となり画素端部と中心部の輝度差は印加電圧を上昇させるとともに画素内の輝度差は少なくなる。900cd/m²まで発光させた場合、画素内の発光はほぼ均一になった。この時の画素間と画素内の輝度差は約2:1となった。

【0086】さらに、比較サンプル2として、発光層とITOの幅を同じにした図6に示す構造の素子を作製した。この構造の素子にも150Hzの交流パルス電圧を印可し発光させた。マイクロスポット輝度計を用いて測定した画素間の発光強度スペクトルを図7に示す。発光状態は高輝度になった場合、画素間に発光層がないために400cd/m²で画素間と画素内の輝度差は約3:1となった。

発光層を分離した場合画素間の発光を分離する上では効果が見られるが、低輝度での画素端部は図4の構造と同様に画素の中心部と比較して高輝度になった。

【0087】この結果は発光層と透明電極を等幅で分離するだけでは効果が不十分であることを示す。

【0088】これらの結果から発光層上に透明電極をオーバーコートさせた構造は、EL素子の画素が低電圧印可の状態から低輝度から均一に発光させ透明電極間への染み出しが抑制される効果をもつことが明らかである。

【0089】〔実施例2〕実施例1において、図2に示すように、発光層を形成した後、上部絶縁体層を形成する前にパターンニングを行い、上部絶縁体層は分離せずにそのままITO透明電極を形成し、パターンニングした。

その他は実施例 1 と同様にして素子を得た。

【0090】得られた素子を実施例 1 と同様にして評価したところ、結果は実施例 1 と同様であった。

【0091】

【発明の効果】上記のように本発明の効果は明らかである。本発明によれば従来の EL 素子において問題とされた画素内の発光の分布を解決し、均 - な発光特性をもつ EL 素子を提供することができる。

【図面の簡単な説明】

【図 1】本発明の薄膜 EL 素子の構成例を示す概略断面 10 図である。

【図 2】本発明の薄膜 EL 素子の他の構成例を示す概略断面図である。

【図 3】実施例の画素間の発光強度測定結果を示すスペクトルである。

【図 4】ITO のみを分離した従来構造を示す概略断面図である。

【図 5】図 4 の比較サンプルの画素間の発光強度測定結果を示すスペクトルである。

【図 6】発光層と透明電極を等幅で分離した EL 素子の 20 構造を示す概略断面図である。

【図 7】図 6 の比較サンプルの画素間の発光強度測定結

*果を示すスペクトルである。

【図 8】従来の EL 素子の構造を示す概略断面図である。

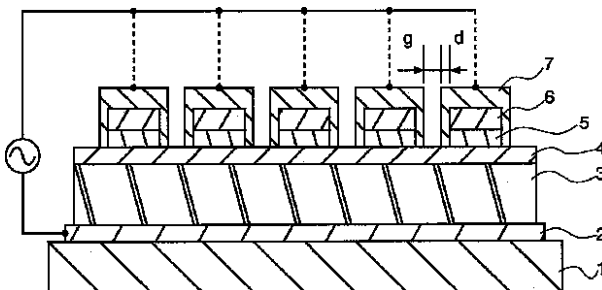
【図 9】典型的な従来の画素の発光状態を示す図面代用写真である。

【図 10】画素の中心部と端部の輝度比を示したグラフである。

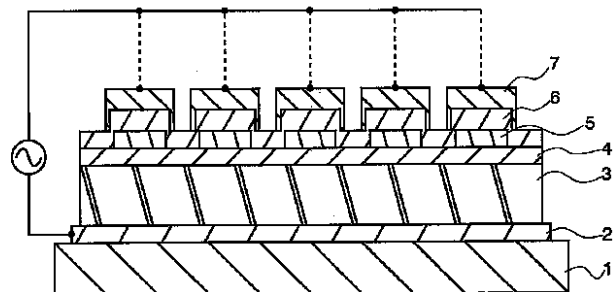
【符号の説明】

- | | |
|-----|--------------------|
| 1 | 基板 |
| 2 | 第 1 の電極層 |
| 3 | 厚膜誘電体層 (第 1 の誘電体層) |
| 4 | 薄膜透明絶縁体 (下部薄膜絶縁体層) |
| 5 | 発光層 |
| 6 | 透明絶縁体層 (上部絶縁体層) |
| 7 | 第 2 の電極層 |
| 11 | 基板 |
| 12 | 第 1 の電極層 |
| 13 | 誘電体層 |
| 13a | 厚膜誘電体層 (第 1 の誘電体層) |
| 14 | 発光層 |
| 15 | 薄膜絶縁体層 |

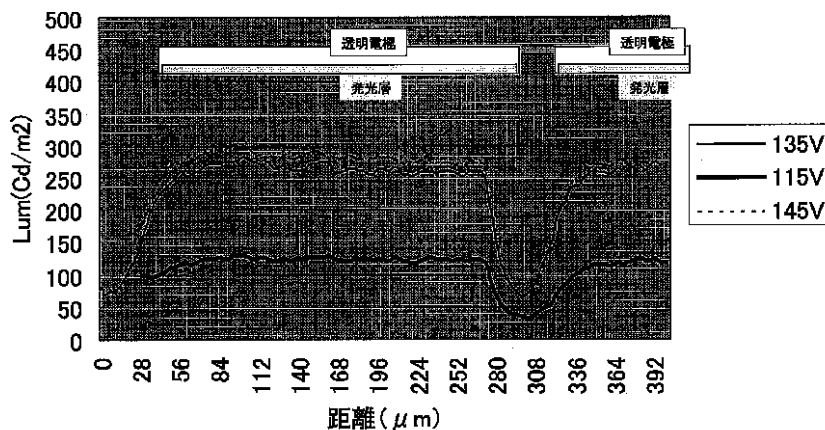
【図 1】



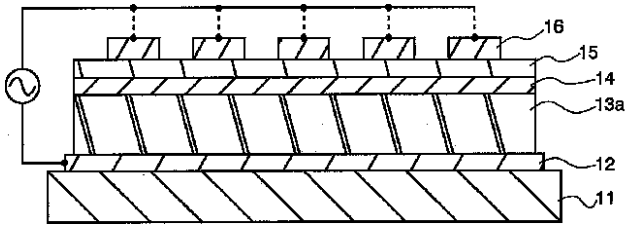
【図 2】



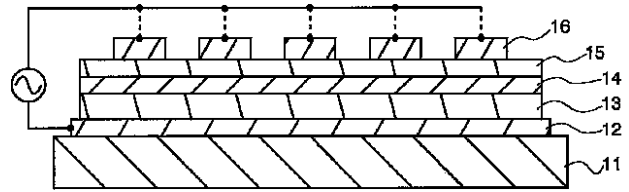
【図 3】



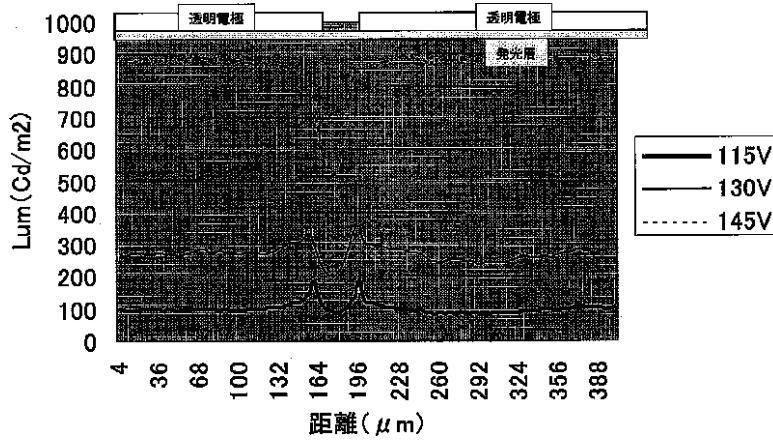
【図4】



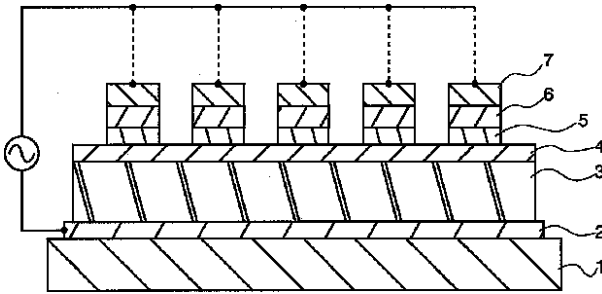
【図8】



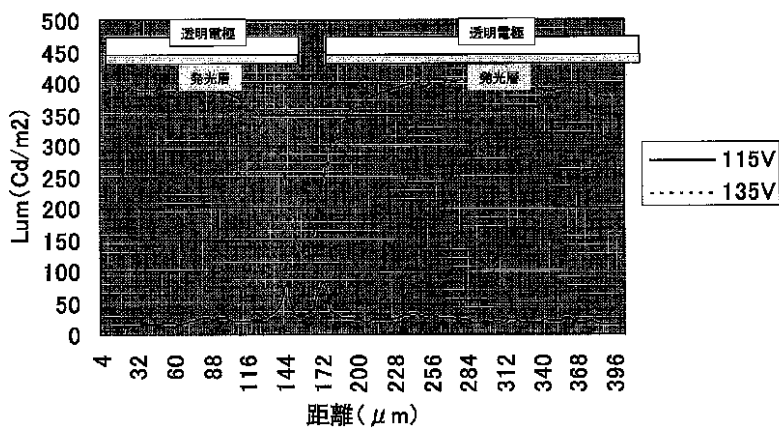
【図5】



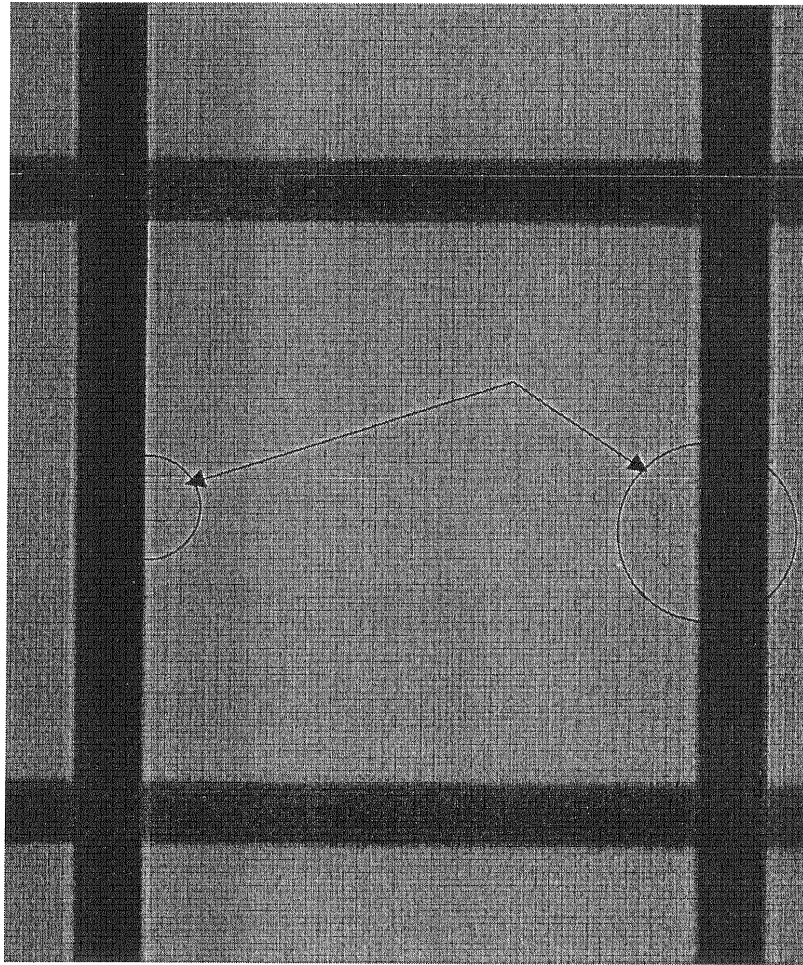
【図6】



【図7】

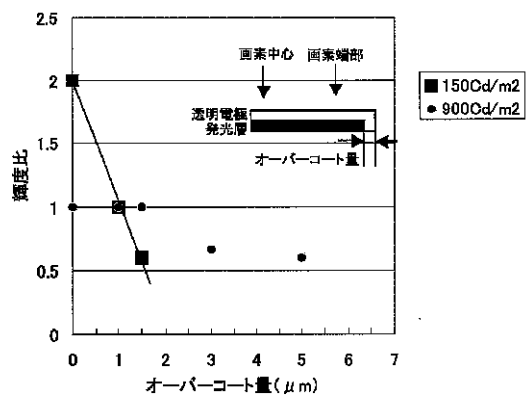


【図9】



【図10】

画素端部と中心部の輝度比(端部/中心部)



フロントページの続き

(72)発明者 中野 睦子
東京都中央区日本橋一丁目13番1号 ティーディーケイ株式会社内

(72)発明者 山岡 英彦
東京都中央区日本橋一丁目13番1号 ティーディーケイ株式会社内

(72)発明者 大橋 良彦
東京都中央区日本橋一丁目13番1号 ティーディーケイ株式会社内

Fターム(参考) 3K007 AB11 AB17 BA06 CB01 DA02
DA05 DB02 EA02 EC00
5C094 AA03 BA03 BA27 CA19 DA15
EA04 EA05 EA07

专利名称(译)	EL显示屏		
公开(公告)号	JP2003255860A	公开(公告)日	2003-09-10
申请号	JP2002058944	申请日	2002-03-05
[标]申请(专利权)人(译)	东京电气化学工业株式会社		
申请(专利权)人(译)	TDK公司		
[标]发明人	平林潤 白川幸彦 中野睦子 山岡英彦 大橋良彦		
发明人	平林 潤 白川 幸彦 中野 睦子 山岡 英彦 大橋 良彦		
IPC分类号	H05B33/26 G09F9/30 H01L27/32		
FI分类号	G09F9/30.365.Z G09F9/30.338 H05B33/26.Z G09F9/30.365		
F-TERM分类号	3K007/AB11 3K007/AB17 3K007/BA06 3K007/CB01 3K007/DA02 3K007/DA05 3K007/DB02 3K007/EA02 3K007/EC00 5C094/AA03 5C094/BA03 5C094/BA27 5C094/CA19 5C094/DA15 5C094/EA04 5C094/EA05 5C094/EA07 3K107/AA07 3K107/BB01 3K107/CC33 3K107/DD32 3K107/EE02 3K107/FF15		
代理人(译)	石井洋一		
其他公开文献	JP3914067B2		
外部链接	Espacenet		

摘要(译)

解决的问题：通过防止发光像素的两端由于边缘效应而产生亮度分布，从而实现在像素中具有均匀发光亮度的高质量EL元件。并且对第一电极（2）和第二电极（7）进行构图以在基板（1）上形成矩阵电路，并且在这些电极（2、7）之间至少形成介电层（2）。具有无机薄膜发光层5的EL元件，更靠近发光层5的电极7之一是透明电极，并且发光层5与透明电极7平行地被分离成相似的图案。然后，配置EL元件，使得形成透明电极7以覆盖发光层5。

