

(19) 日本国特許庁(JP)

再公表特許(A1)

(11) 国際公開番号

W02011/061798

発行日 平成25年4月4日(2013.4.4)

(43) 国際公開日 平成23年5月26日(2011.5.26)

(51) Int.Cl.	F I	テーマコード(参考)
G09G 3/30 (2006.01)	G09G 3/30 J	3K107
G09G 3/20 (2006.01)	G09G 3/20 621A	5C080
HO1L 51/50 (2006.01)	G09G 3/20 623C	5C380
	G09G 3/20 623D	
	G09G 3/20 624B	

審査請求 有 予備審査請求 未請求 (全 78 頁) 最終頁に続く

出願番号 特願2010-518444 (P2010-518444)	(71) 出願人 000005821 パナソニック株式会社 大阪府門真市大字門真1006番地
(21) 国際出願番号 PCT/JP2009/006213	
(22) 国際出願日 平成21年11月19日(2009.11.19)	
(81) 指定国 AP (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), EA (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), EP (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, SE, SI, SK, SM, TR), OA (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW	(74) 代理人 100109210 弁理士 新居 広守
	(72) 発明者 松井 雅史 日本国大阪府門真市大字門真1006番地 パナソニック株式会社内
	(72) 発明者 小野 晋也 日本国大阪府門真市大字門真1006番地 パナソニック株式会社内
	Fターム(参考) 3K107 AA01 BB01 CC02 CC33 EE03 HH04 HH05 5C080 AA06 BB05 DD05 JJ02 JJ03 JJ04 JJ05

最終頁に続く

(54) 【発明の名称】 表示パネル装置、表示装置及びその制御方法

(57) 【要約】

有機EL素子(13)と、コンデンサ(14)と、ゲートがコンデンサ(14)の第1電極に接続されドレイン電流を有機EL素子(13)に流す駆動トランジスタ(11)と、信号電圧を供給するデータ線(20)とコンデンサ(14)の第1電極との導通を制御する選択トランジスタ(12)と、駆動トランジスタ(11)のソースとコンデンサ(14)の第2電極との導通を制御するスイッチングトランジスタ(16)と、スイッチングトランジスタ(16)のオン状態で選択トランジスタ(12)をオンにしてコンデンサ(14)の第1電極に信号電圧を供給し駆動トランジスタ(11)のソースとコンデンサ(14)の第2電極との間に電流を流してから所定期間経過後に、スイッチングトランジスタ(16)をオフにして駆動トランジスタ(11)のソースとコンデンサ(14)の第2電極とを非導通とする駆動回路とを備える表示パネル装置。

【図2】

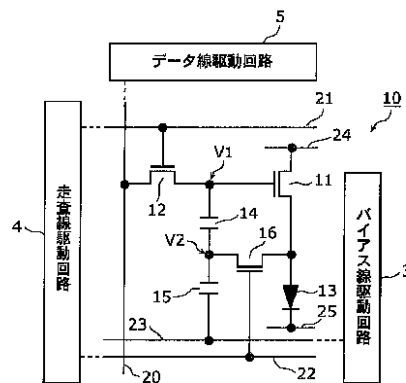


FIG. 2:  
4 SCAN LINE DRIVE CIRCUIT  
5 DATA LINE DRIVE CIRCUIT  
3 BIAS LINE DRIVE CIRCUIT

## 【特許請求の範囲】

## 【請求項 1】

第 1 電極と第 2 電極とを有する発光素子と、  
 電圧を保持するための第 1 コンデンサと、  
 ゲート電極が前記第 1 コンデンサの第 1 電極に接続され、ソース電極が前記発光素子の第 1 電極に接続され、前記第 1 コンデンサに保持された電圧に応じたドレイン電流を前記発光素子に流すことにより前記発光素子を発光させる駆動素子と、  
 前記駆動素子のドレイン電極の電位を決定するための第 1 電源線と、  
 前記発光素子の第 2 電極に電氣的に接続された第 2 電源線と、  
 信号電圧を供給するためのデータ線と、  
 一方の端子が前記データ線に接続され、他方の端子が前記第 1 コンデンサの第 1 電極に接続され、前記データ線と前記第 1 コンデンサの第 1 電極との導通及び非導通を切り換える第 1 スwitching 素子と、  
 一方の端子が前記駆動素子のソース電極に接続され、他方の端子が前記第 1 コンデンサの第 2 電極に接続され、前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との導通及び非導通を切り換える第 2 スwitching 素子と、  
 前記第 1 スwitching 素子及び前記第 2 スwitching 素子を制御する駆動回路と、を具備し、

10

前記駆動回路は、

前記第 2 スwitching 素子をオン状態にして前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との間が導通した状態で、前記第 1 スwitching 素子をオン状態にして前記第 1 コンデンサの第 1 電極に前記信号電圧を供給し、前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との間に電流を流させ、

20

前記第 1 コンデンサの第 1 電極に前記信号電圧が供給されてから予め定められた期間の経過後に、前記第 2 スwitching 素子をオフ状態にして前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極とを非導通とすることにより、

前記期間内に前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との間を流れる電流により前記第 1 コンデンサに蓄積された電荷を放電させる、

表示パネル装置。

## 【請求項 2】

30

さらに、

前記第 1 コンデンサの第 2 電極に接続された第 2 コンデンサと、

前記駆動素子の閾値電圧より大きな電位差を前記第 1 コンデンサに生じさせる逆バイアス電圧を前記第 2 コンデンサに供給するバイアス電圧線とを備え、

前記駆動回路は、

前記第 2 スwitching 素子をオン状態にして前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との間を導通させ、

前記第 1 スwitching 素子をオン状態にして前記第 1 コンデンサの第 1 電極の電圧を固定するための固定電圧を前記データ線から供給させつつ、前記駆動素子の閾値電圧より大きな電位差を前記第 1 コンデンサに生じさせるような前記逆バイアス電圧を前記第 2 コンデンサに書込み、

40

前記第 1 コンデンサの第 1 電極及び第 2 電極の電位差が前記駆動素子の閾値電圧に到達して前記駆動素子がオフ状態となるまでの時間が経過した後、前記駆動素子がオフ状態の間に、前記第 2 スwitching 素子がオン状態のまま、前記第 1 スwitching 素子をオン状態にして前記第 1 コンデンサの第 1 電極に前記信号電圧の供給を開始する、

請求項 1 に記載の表示パネル装置。

## 【請求項 3】

前記駆動回路は、

前記第 1 スwitching 素子をオン状態にして前記第 1 コンデンサの第 1 電極の電圧を固定するための固定電圧を前記データ線から供給させつつ、前記駆動素子の閾値電圧より大

50

きな電位差を前記第1コンデンサに生じさせるような前記逆バイアス電圧を前記第2コンデンサに書込み、

前記第1スイッチング素子をオフ状態にし、

前記第1コンデンサの第1電極及び第2電極の電位差が前記駆動素子の閾値電圧に到達して前記駆動素子がオフ状態となるまでの時間が経過した後、前記駆動素子がオフ状態の間に、前記第2スイッチング素子がオン状態のまま、前記第1スイッチング素子をオン状態にして前記第1コンデンサの第1電極に前記信号電圧の供給を開始する、

請求項2に記載の表示パネル装置。

【請求項4】

前記固定電圧の電圧値は、

前記第1コンデンサの第1電極及び第2電極の電位差が前記駆動素子の閾値電圧に到達して前記駆動素子がオフ状態となるまでの時間が経過した際に、前記発光素子の第1電極と前記発光素子の第2電極との電位差が、前記発光素子が発光を開始する前記発光素子の閾値電圧より低い電圧となるように予め設定されている、

請求項2に記載の表示パネル装置。

【請求項5】

さらに、

前記第1コンデンサに前記駆動素子の閾値電圧より大きな電位差を生じさせる基準電圧を、前記第1コンデンサの第2電極に供給する第3電源線と、

前記第1コンデンサの第2電極と前記第3電源線とを接続するための第3スイッチング素子とを備え、

前記駆動回路は、

前記第3スイッチング素子をオン状態にして前記第1コンデンサの第2電極に前記基準電圧を供給し、

前記第1スイッチング素子をオン状態にして前記第1コンデンサの第1電極の電圧を固定するための固定電圧を前記データ線から供給させ、

前記第1コンデンサの第1電極及び第2電極の電位差が前記駆動素子の閾値電圧に到達して前記駆動素子がオフ状態となるまでの時間が経過した後、前記第2スイッチング素子がオン状態のまま、前記駆動素子がオフ状態の間に、前記第1スイッチング素子をオン状態にして前記第1コンデンサの第1電極に前記信号電圧の供給を開始する、

請求項1に記載の表示パネル装置。

【請求項6】

前記第3電源線は、前記第1スイッチング素子のオンオフ状態を切り換えるための走査線と共用されており、

前記基準電圧は、前記第1スイッチング素子をオフ状態にするときの前記走査線の電圧である、

請求項5に記載の表示パネル装置。

【請求項7】

前記第1スイッチング素子のオンオフを切り換えるための第1の時定数は、前記第2スイッチング素子のオンオフを切り換えるための第2の時定数以上である、

請求項1～6のうちいずれか1項に記載の表示パネル装置。

【請求項8】

請求項1～7のうちいずれか1項に記載の表示パネル装置と、

前記第1及び第2電源線に電源を供給する電源と、を備え、

前記発光素子は、第1電極と、第2電極と、前記第1電極及び前記第2電極に挟まれた発光層とを含み、

前記発光素子は、少なくとも複数個マトリクス状に配置されている、

表示装置。

【請求項9】

請求項1～7のうちいずれか1項に記載の表示パネル装置と、

10

20

30

40

50

前記第 1 及び第 2 電源線に電源を供給する電源と、を備え、  
前記発光素子は、第 1 電極と、第 2 電極と、前記第 1 電極及び前記第 2 電極に挟まれた発光層とを含み、

前記発光素子、前記第 1 コンデンサ、前記駆動素子、前記第 1 スwitchング素子、及び前記第 2 スwitchング素子は単位画素の画素回路を構成し、

前記画素回路は、複数個マトリクス状に配置されている、  
表示装置。

【請求項 10】

前記発光素子は、有機エレクトロルミネッセンス発光素子である、  
請求項 8 または 9 に記載の表示装置。

10

【請求項 11】

第 1 電極と第 2 電極とを有する発光素子と、  
電圧を保持するための第 1 コンデンサと、

ゲート電極が前記第 1 コンデンサの第 1 電極に接続され、ソース電極が前記発光素子の第 1 電極に接続され、前記第 1 コンデンサに保持された電圧に応じたドレイン電流を前記発光素子に流すことにより前記発光素子を発光させる駆動素子と、

前記駆動素子のドレイン電極の電位を決定するための第 1 電源線と、

前記発光素子の第 2 電極に接続された第 2 電源線と、

信号電圧を供給するためのデータ線と、

一方の端子が前記データ線に接続され、他方の端子が前記第 1 コンデンサの第 1 電極に接続され、前記データ線と前記第 1 コンデンサの第 1 電極との導通及び非導通を切り換える第 1 スwitchング素子と、

20

一方の端子が前記駆動素子のソース電極に接続され、他方の端子が前記第 1 コンデンサの第 2 電極に接続され、前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との導通及び非導通を切り換える第 2 スwitchング素子とを具備した表示装置の制御方法であって、

前記第 2 スwitchング素子をオン状態にして前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との間が導通した状態で、前記第 1 スwitchング素子をオン状態にして前記第 1 コンデンサの第 1 電極に前記信号電圧を供給し、前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との間に電流を流させ、

30

前記第 1 コンデンサの第 1 電極に前記信号電圧が供給されてから予め定められた期間の経過後に、前記第 2 スwitchング素子をオフ状態にして前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極とを非導通とすることにより、前記期間内に前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との間を流れる電流により前記第 1 コンデンサに蓄積された電荷を放電させる、

表示装置の制御方法。

【発明の詳細な説明】

【技術分野】

【0001】

40

本発明は、表示パネル装置、表示装置及びその制御方法に関し、特に電流駆動型の発光素子を用いた表示パネル装置、表示装置及びその制御方法に関する。

【背景技術】

【0002】

電流駆動型の発光素子を用いた画像表示装置として、有機エレクトロルミネッセンス (EL) 素子を用いた画像表示装置が知られている。この自発光する有機 EL 素子を用いた有機 EL 表示装置は、液晶表示装置に必要なバックライトが不要で装置の薄型化に最適である。また、視野角にも制限がないため、次世代の表示装置として実用化が期待されている。また、有機 EL 表示装置に用いられる有機 EL 素子は、各発光素子の輝度が、そこに流れる電流値により制御される点で、液晶セルが、そこに印加される電圧により制御され

50

るのとは異なる。

【0003】

有機EL表示装置では、通常、画素を構成する有機EL素子がマトリクス状に配置される。複数の行電極（走査線）と複数の列電極（データ線）との交点に有機EL素子を設け、選択した行電極と複数の列電極との間にデータ信号に相当する電圧を印加するようにして有機EL素子を駆動するものをパッシブマトリクス型の有機EL表示装置と呼ぶ。

【0004】

一方、複数の走査線と複数のデータ線との交点にスイッチング薄膜トランジスタ（TFT：Thin Film Transistor）を設け、このスイッチングTFTに駆動素子のゲートを接続し、選択した走査線を通じてこのスイッチングTFTをオンさせて信号線からデータ信号を駆動素子に入力する。この駆動素子によって有機EL素子を駆動するものをアクティブマトリクス型の有機EL表示装置と呼ぶ。

10

【0005】

アクティブマトリクス型の有機EL表示装置は、各行電極（走査線）を選択している期間のみ、それに接続された有機EL素子が発光するパッシブマトリクス型の有機EL表示装置とは異なり、次の走査（選択）まで有機EL素子を発光させることが可能であるため、走査線数が増大してもディスプレイの輝度減少を招くようなことはない。従って、アクティブマトリクス型の有機EL表示装置は、低電圧で駆動でき、低消費電力化が可能となる。しかしながら、アクティブマトリクス型の有機EL表示装置では、駆動トランジスタの特性のばらつきに起因して、同じデータ信号を与えても、各画素において有機EL素子の輝度が異なり、輝度ムラが発生するという欠点がある。

20

【0006】

この問題に対し、例えば、特許文献1では、駆動トランジスタの特性のばらつきによる輝度ムラの補償方法として、簡単な画素回路で、画素ごとの特性ばらつきを補償する方法が開示されている。

【0007】

図14は、特許文献1に記載された従来の表示装置における画素部の回路構成図である。同図における表示装置500は、画素アレイ部501と、水平セクタ503と、ライトスキャナ504と、バイアススキャナ505とを備える。画素アレイ部501は、2次元状に配置された画素部502を備える。

30

【0008】

画素部502は、カソードが負電源線512に接続された発光素子508、ドレインが正電源線511に接続されソースが発光素子508のアノードに接続された駆動トランジスタ507、駆動トランジスタ507のゲート-ソース間に接続された保持容量509、駆動トランジスタ507のソースとバイアス線BSとの間に接続された補助容量510、ゲートが走査線WSに接続され信号線SLから映像信号を選択的に駆動トランジスタ507のゲートに印加するためのサンプリングトランジスタ506、という簡単な回路素子により構成される。

【0009】

ライトスキャナ504は、走査線WSに制御信号を供給する一方、水平セクタ503は信号線SLに基準電圧Vrefを供給し、以って駆動トランジスタ507の閾値電圧Vthに相当する電圧を保持容量509の保持する補正動作を行い、続いて映像信号の信号電位Vsigを保持容量509に書き込む書き込み動作を行う。

40

【0010】

バイアススキャナ505は、補正動作の前にバイアス線BSの電位を切り換えて補助容量510を介してカップリング電圧を駆動トランジスタ507のソースに加え、以って駆動トランジスタ507のゲート-ソース間電圧Vgsを閾値電圧Vthより大きくなるように初期化する準備動作を行う。

【0011】

画素部502は、信号電圧Vsigの書き込み動作の中で、駆動トランジスタ507の

50

ドレイン電流を保持容量509に負帰還し、以って信号電圧 $V_{sig}$ に対して駆動トランジスタ507の移動度に応じた補正をかける。

【0012】

図15は、特許文献1に記載された従来の表示装置の動作タイミングチャートである。同図は1画素行に対する表示装置の動作を表し、1フレーム期間は非発光期間と発光期間から構成されている。また、非発光期間において、駆動トランジスタ507の閾値電圧 $V_{th}$ 及び移動度の補正動作を行っている。

【0013】

まず時刻 $T_1$ において、当該フレーム期間に入ると走査線 $W_S$ に短い制御パルスが印加され、サンプリングトランジスタ506が一旦オン状態となる。このとき、信号線 $S_L$ は、基準電圧 $V_{ref}$ であるため、駆動トランジスタ507のゲート電極に当該基準電圧が書き込まれ、駆動トランジスタ507の $V_{gs}$ は $V_{th}$ 以下となり、駆動トランジスタ507はカットオフする。よって、発光素子508は非発光状態となり、当該時刻より、表示装置500は、非発光期間に入る。

【0014】

次に、時刻 $T_2$ において、走査線 $W_S$ に制御信号パルスを印加し、サンプリングトランジスタ506をオン状態にする。

【0015】

その直後の時刻 $T_3$ において、バイアス線 $B_S$ を高電位から低電位に切り換える。これにより、補助容量510を介して駆動トランジスタ507の電位が低下する。これにより、 $V_{gs} > V_{th}$ となり、駆動トランジスタ507をオン状態とする。このとき、発光素子508は逆バイアス状態なので電流は通らず、駆動トランジスタ507のソース電位が上昇していく。やがて、 $V_{gs} = V_{th}$ となったところで駆動トランジスタ507がカットオフし、閾値電圧補正動作が完了する。

【0016】

次に、時刻 $T_4$ において、信号線 $S_L$ の電位が基準電圧 $V_{ref}$ から信号電圧 $V_{sig}$ に切り換わる。このとき、サンプリングトランジスタ506は導通状態にあるので、駆動トランジスタ507のゲート電位は $V_{sig}$ となる。ここで、発光素子508は、始めカットオフ状態にあるので、駆動トランジスタ507のドレイン電流である放電電流 $I_{ds}$ は、専ら保持容量509に流れ込み放電を開始する。この後、サンプリングトランジスタ506がオフ状態となる時刻 $T_5$ までに、駆動トランジスタ507のソース電位は $V$ だけ上昇する。このようにして、信号電位 $V_{sig}$ が $V_{th}$ に足し込まれる形で保持容量509に書き込まれると共に、移動度補正用の電圧 $V$ が、保持容量509に保持された電圧から差し引かれる。以上の時刻 $T_4$ ～時刻 $T_5$ までの期間は、信号書き込み期間であり移動度補正期間でもある。 $V_{sig}$ が高いほど放電電流 $I_{ds}$ は大きくなり $V$ の絶対値も大きくなる。

【0017】

図16は、移動度補正期間における保持容量の放電電流の特性を表すグラフである。横軸は、信号電圧 $V_{sig}$ を書き込んだ後の時間の経過、つまり、時刻 $T_4$ からの時間の経過を表し、縦軸は、放電電流値を表す。上述したように、時刻 $T_4$ において基準電圧 $V_{ref}$ から信号電圧 $V_{sig}$ に駆動トランジスタ507のゲート電位が変化すると、放電電流 $I_{ds}$ は、 $V_{sig}$ の大きさによりA1、B1及びC1のような、放電曲線を描く。ここで、A1とA2とはゲートに印加される $V_{sig}$ の大きさは同じであるが、移動度に関する特性パラメータの異なる駆動トランジスタの放電曲線である。B1とB2、ならびに、C1とC2も上記A1とA2との関係と同様である。これらの放電曲線より、同じ信号電位を与えても、移動度に関する特性パラメータが異なると、放電電流 $I_{ds}$ の初期値は異なるが、放電時間が経過すると放電電流 $I_{ds}$ がほぼ一致するようになる。例えば、A1とA2の間では、時刻aにおいて放電電流 $I_{ds}$ がほぼ一致し、B1とB2の間では、時刻bにおいて放電電流 $I_{ds}$ がほぼ一致し、C1とC2の間では、時刻cにおいて放電電流 $I_{ds}$ がほぼ一致するようになる。つまり、画素アレイ部501において

10

20

30

40

50

、移動度 に関する特性パラメータの異なる駆動トランジスタが存在しても、上述した移動度補正期間において、発光素子 508 を発光させないようなゲートバイアスを与えながら駆動トランジスタ 507 のドレイン電流を放電させることにより、駆動トランジスタの移動度に関する特性ばらつきを考慮した補正がなされる。

【0018】

次に、時刻 T5 において、走査線 WS が低レベル側に遷移し、サンプリングトランジスタ 506 はオフ状態となる。これにより、駆動トランジスタ 507 のゲートは信号線 SL から切り離され、同時に駆動トランジスタ 507 のドレイン電流が発光素子 508 を流れ始める。以降、Vgs は、保持容量 509 により一定に保持され、その値は信号電圧 Vsig に閾値電圧 Vth 及び移動度 の補正をかけたものとなっている。

10

【0019】

最後に、時刻 T6 において、バイアス線 BS の電位を低電位から高電位に戻し、次のフレーム動作に備える。

【0020】

以上のようにして、特許文献 1 に係る表示装置 500 は、閾値電圧 Vth や移動度 のばらつきに伴う輝度ムラの発生を抑制している。

【先行技術文献】

【特許文献】

【0021】

【特許文献 1】特開 2008 - 203657 号公報

20

【発明の概要】

【発明が解決しようとする課題】

【0022】

特許文献 1 に記載された表示装置 500 では、適切な移動度補正期間の設定が重要となる。図 15 に記載された表示装置 500 の動作タイミングチャートでは、信号線 SL が基準電圧 Vref から信号電圧 Vsig へ変化する時刻 T4 で、放電電流 Ids による移動度補正を開始し、サンプリングトランジスタ 506 がオフ状態となる時刻 T5 で移動度補正を終了させている。

【0023】

しかしながら、特許文献 1 に記載された表示装置 500 では走査線 WS の配線遅延により、画素アレイ部 501 内で移動度補正期間が変動してしまう。以下、この移動度補正期間の変動について図 17 を用いて説明する。

30

【0024】

図 17 は、特許文献 1 に記載された表示装置における移動度補正期間の変動を説明する図である。同図に記載された、図 15 における領域 R の拡大図において、移動度補正期間の開始時刻 T4 は、信号線 SL における信号電位 Vsig の立ち上がり時である。一方、移動度補正期間の終了時刻 T5 は、走査線 WS の電圧立ち下がり時である。しかし、走査線 WS の配線遅延により、ライトスキャナ 504 に近い位置 P での走査線 WS の電圧波形がライトスキャナ 504 の駆動電圧を反映した矩形波（図 17 における破線）となるのに対し、ライトスキャナ 504 から遠い位置 Q での走査線 WS の電圧波形は、その立ち上がり及び立ち下がりにおいて、時定数に依存した波形なまり（図 17 における実線）が生じる。開始時刻 T4 は Vsig の立ち上がり時であり、Vsig は画素列ごとに配置された走査線 SL ごとに与えられるので、走査線 SL の配線遅延により移動度補正開始時刻は画素部ごとに変動しない。これに対し、終了時刻 T5 は、サンプリングトランジスタ 506 のゲート - ソース間電圧が、サンプリングトランジスタ 506 の閾値電圧に到達した時である。当該時刻は、例えば、サンプリングトランジスタ 506 のゲートに印加される走査電圧 Vws が、サンプリングトランジスタ 506 のソース電位である Vsig とサンプリングトランジスタ 506 の閾値電圧との和の電位まで降下したときである。よって、移動度補正終了時刻は、P 点と Q 点とで差異が生じ、移動度補正期間 T4 ~ T5 は、P 点では図 17 に記載された T0 となるのに対し、Q 点では図 17 に記載された T となる。この P

40

50

点における移動度補正期間  $T_0$  と Q 点における移動度補正期間  $T$  との差は、走査線  $WS$  の立ち下がり時における電圧波形なまりに相当する  $T$  である。以上のように、走査線  $WS$  の配線遅延により、移動度補正期間  $T$  が、実際には補正時間設計値  $T_0$  とはならず、画素部間でばらつきを有してしまう。

【0025】

また、上述したように、移動度補正終了時刻は、例えば、サンプリングトランジスタ 506 のゲートに印加される走査電圧  $V_{ws}$  が、サンプリングトランジスタ 506 のソース電位である  $V_{sig}$  とサンプリングトランジスタ 506 の閾値電圧との和の電位まで降下したときである。これにより、信号電圧  $V_{sig}$  の大きさにより、移動度補正期間  $T$  が変化する。よって、走査線  $WS$  の配線遅延が存在すると、映像信号である信号電圧  $V_{sig}$  の変動による上記移動度補正期間のばらつき方が画素部ごとに変動してしまうという問題が存在する。つまり、移動度補正期間  $T$  の変動量は、表示階調の変動に対し画素部間で一定とならず、パネル面内の電流ばらつきとなるので、シェーディング不良発生の原因となる。

10

【0026】

上記課題に鑑み、本発明は、配線遅延に起因する移動度補正ばらつきを、全書き込み電圧に対して抑制する表示パネル装置、表示装置及びその制御方法を提供することを目的とする。

【課題を解決するための手段】

【0027】

上記目的を達成するために、本発明の一態様に係る表示パネル装置は、第 1 電極と第 2 電極とを有する発光素子と、電圧を保持するための第 1 コンデンサと、ゲート電極が前記第 1 コンデンサの第 1 電極に接続され、ソース電極が前記発光素子の第 1 電極に接続され、前記第 1 コンデンサに保持された電圧に応じたドレイン電流を前記発光素子に流すことにより前記発光素子を発光させる駆動素子と、前記駆動素子のドレイン電極の電位を決定するための第 1 電源線と、前記発光素子の第 2 電極に電氣的に接続された第 2 電源線と、信号電圧を供給するためのデータ線と、一方の端子が前記データ線に接続され、他方の端子が前記第 1 コンデンサの第 1 電極に接続され、前記データ線と前記第 1 コンデンサの第 1 電極との導通及び非導通を切り換える第 1 スイッチング素子と、一方の端子が前記駆動素子のソース電極に接続され、他方の端子が前記第 1 コンデンサの第 2 電極に接続され、前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との導通及び非導通を切り換える第 2 スイッチング素子と、前記第 1 スイッチング素子及び前記第 2 スイッチング素子を制御する駆動回路と、を具備し、前記駆動回路は、前記第 2 スイッチング素子をオン状態にして前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との間が導通した状態で、前記第 1 スイッチング素子をオン状態にして前記第 1 コンデンサの第 1 電極に前記信号電圧を供給し、前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との間に電流を流させ、前記第 1 コンデンサの第 1 電極に前記信号電圧が供給されてから予め定められた期間の経過後に、前記第 2 スイッチング素子をオフ状態にして前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極とを非導通とすることにより、前記期間内に前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との間を流れる電流により前記第 1 コンデンサに蓄積された電荷を放電させることを特徴とする。

20

30

40

【発明の効果】

【0028】

本発明の表示パネル装置、表示装置及びその制御方法によれば、表示階調による移動度補正時間のばらつきを軽減して配線遅延の影響を緩和できるので、移動度補正ばらつきを全階調で抑制することが可能となる。

【図面の簡単な説明】

【0029】

【図 1】図 1 は、本発明の表示パネル装置の電氣的な構成を示すブロック図である。

【図 2】図 2 は、本発明の実施の形態 1 に係る表示部の有する発光画素の回路構成及びそ

50

の周辺回路との接続を示す図である。

【図 3】図 3 は、本発明の実施の形態 1 に係る表示パネル装置の制御方法の動作タイミングチャートである。

【図 4】図 4 は、本発明の実施の形態 1 に係る表示パネル装置の有する画素回路の状態遷移図である。

【図 5】図 5 は、実施の形態 1 に係る画素回路の有するコンデンサの両端電極の電位変化を表すグラフである。

【図 6】図 6 は、本発明の表示パネル装置の移動度補正期間と従来の方法による移動度補正期間との比較を表す図である。

【図 7】図 7 は、従来が表示装置による移動度補正期間の算出パラメータを説明する図である。

【図 8】図 8 は、本発明の表示パネル装置による移動度補正期間の算出パラメータを説明する図である。

【図 9 A】図 9 A は、従来による移動度補正期間の決定方法により算出された移動度補正期間の時定数依存性を示すグラフである。

【図 9 B】図 9 B は、本発明の表示パネル装置の移動度補正期間の決定方法により算出された移動度補正期間の時定数依存性を示すグラフである。

【図 10】図 10 は、本発明の実施の形態 2 に係る表示部の有する発光画素の回路構成及びその周辺回路との接続を示す図である。

【図 11】図 11 は、本発明の実施の形態 2 に係る表示パネル装置の制御方法の動作タイミングチャートである。

【図 12】図 12 は、本発明の実施の形態 2 に係る表示パネル装置の有する画素回路の状態遷移図である。

【図 13】図 13 は、本発明の表示パネル装置を内蔵した薄型フラット TV の外観図である。

【図 14】図 14 は、特許文献 1 に記載された従来が表示装置における画素部の回路構成図である。

【図 15】図 15 は、特許文献 1 に記載された従来が表示装置の動作タイミングチャートである。

【図 16】図 16 は、移動度補正期間における保持容量の放電電流の特性を表すグラフである。

【図 17】図 17 は、特許文献 1 に記載された表示装置における移動度補正期間の変動を説明する図である。

【発明を実施するための形態】

【0030】

本発明の一態様に係る表示パネル装置は、第 1 電極と第 2 電極とを有する発光素子と、電圧を保持するための第 1 コンデンサと、ゲート電極が前記第 1 コンデンサの第 1 電極に接続され、ソース電極が前記発光素子の第 1 電極に接続され、前記第 1 コンデンサに保持された電圧に応じたドレイン電流を前記発光素子に流すことにより前記発光素子を発光させる駆動素子と、前記駆動素子のドレイン電極の電位を決定するための第 1 電源線と、前記発光素子の第 2 電極に電氣的に接続された第 2 電源線と、信号電圧を供給するためのデータ線と、一方の端子が前記データ線に接続され、他方の端子が前記第 1 コンデンサの第 1 電極に接続され、前記データ線と前記第 1 コンデンサの第 1 電極との導通及び非導通を切り換える第 1 スイッチング素子と、一方の端子が前記駆動素子のソース電極に接続され、他方の端子が前記第 1 コンデンサの第 2 電極に接続され、前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との導通及び非導通を切り換える第 2 スイッチング素子と、前記第 1 スイッチング素子及び前記第 2 スイッチング素子を制御する駆動回路と、を具備し、前記駆動回路は、前記第 2 スイッチング素子をオン状態にして前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との間が導通した状態で、前記第 1 スイッチング素子をオン状態にして前記第 1 コンデンサの第 1 電極に前記信号電圧を供給し、前記駆動

10

20

30

40

50

素子のソース電極と前記第 1 コンデンサの第 2 電極との間に電流を流させ、前記第 1 コンデンサの第 1 電極に前記信号電圧が供給されてから予め定められた期間の経過後に、前記第 2 スwitchング素子をオフ状態にして前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極とを非導通とすることにより、前記期間内に前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との間を流れる電流により前記第 1 コンデンサに蓄積された電荷を放電させるものである。

【0031】

本態様によると、前記第 2 スwitchング素子を制御して前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との間が導通した状態で、前記第 1 スwitchング素子をオン状態にして前記第 1 コンデンサの第 1 電極に前記信号電圧を供給し、前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との間に放電電流を流させる。これにより、前記第 1 コンデンサへの信号電圧の書き込みと同時に、上記放電電流による駆動素子の移動度補正を開始させる。

10

【0032】

そして、前記第 1 コンデンサの第 1 電極に前記信号電圧が供給されてから予め定められた期間の経過後に、前記第 2 スwitchング素子をオフ状態にして前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極とを非導通とする。これにより、上記放電電流による駆動素子の移動度補正を終了させる。

【0033】

従って、上記放電電流による駆動素子の移動度補正の開始制御を、前記第 1 コンデンサへの前記信号電圧の供給制御により行っている。一方、上記放電電流による駆動素子の移動度補正の終了制御を、前記第 2 スwitchング素子の制御により行い、前記第 1 コンデンサへの前記信号電圧の供給制御とは別個の制御としている。即ち、上記放電電流による駆動素子の移動度補正の開始制御と、上記放電電流による駆動素子の移動度補正の終了制御とを別個のswitchング素子の制御により行っている。そのため、前記第 1 スwitchング素子を制御して前記第 1 コンデンサの第 1 電極への前記信号電圧の供給を開始してから、前記第 2 スwitchング素子を制御して前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極とを非導通とするまでの所定期間を精度よく制御できる。その結果、前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との間を流れる放電電流を利用して前記第 1 コンデンサに蓄積された電荷を放電させる時間を精度よく制御でき、これにより、前記駆動素子の移動度を精度よく補正できる。

20

30

【0034】

さらに、前記第 1 コンデンサへの信号電圧の書き込みと同時に、上記放電電流による駆動素子の移動度補正を開始させることにより、前記第 1 コンデンサへの信号電圧の書き込み処理期間と上記放電電流による前記駆動素子の移動度補正の処理期間とを短縮できる。これは、表示パネル装置が大画面化し画素数が増大した場合に、書き込み期間及び移動度補正を各画素に十分確保できなくなるので、特に有効になる。

【0035】

また、請求項 2 に記載の態様の表示パネル装置は、請求項 1 に記載の表示パネル装置において、さらに、前記第 1 コンデンサの第 2 電極に接続された第 2 コンデンサと、前記駆動素子の閾値電圧より大きな電位差を前記第 1 コンデンサに生じさせる逆バイアス電圧を前記第 2 コンデンサに供給するバイアス電圧線とを備え、前記駆動回路は、前記第 2 スwitchング素子をオン状態にして前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との間を導通させ、前記第 1 スwitchング素子をオン状態にして前記第 1 コンデンサの第 1 電極の電圧を固定するための固定電圧を前記データ線から供給させつつ、前記駆動素子の閾値電圧より大きな電位差を前記第 1 コンデンサに生じさせるような前記逆バイアス電圧を前記第 2 コンデンサに書き込み、前記第 1 コンデンサの第 1 電極及び第 2 電極の電位差が前記駆動素子の閾値電圧に到達して前記駆動素子がオフ状態となるまでの時間が経過した後、前記駆動素子がオフ状態の間に、前記第 2 スwitchング素子がオン状態のまま、前記第 1 スwitchング素子をオン状態にして前記第 1 コンデンサの第 1 電極に前記信号電

40

50

圧の供給を開始するものである。

【0036】

本態様によると、前記第1スイッチング素子を制御して前記第1コンデンサの第1電極の電圧を固定するための固定電圧を供給しつつ、前記逆バイアス電圧を前記第2コンデンサに書込む。前記逆バイアス電圧は、前記駆動素子の閾値電圧より大きな電位差を前記第1コンデンサに生じさせるものである。そして、前記第1コンデンサの第1電極及び第2電極の電位差が前記駆動素子の閾値電圧に到達するまでの時間以上の時間を経過するのを待つ。これにより、前記第1コンデンサには前記駆動素子の閾値電圧に相当する電荷が蓄積される。また、この閾値電圧に到達するまでの時間では、前記駆動素子のソース電極は前記第2コンデンサにより逆バイアスされているので、前記発光素子には前記駆動素子のドレイン電流は流れない。

10

【0037】

前記第1コンデンサの両端電極の電位差が前記駆動素子の閾値電圧となると、前記駆動素子のドレイン電流の流れは停止する。この状態で、前記第1コンデンサの第1電極に前記信号電圧の供給を開始する。これにより、前記第1コンデンサには、前記駆動素子の閾値電圧に対応する電荷が蓄積されることになる。

【0038】

このように、前記第1コンデンサに前記駆動素子の閾値電圧を保持させた上で、前記第1コンデンサの第1電極に前記信号電圧を供給するので、前記第1コンデンサに、映像信号を反映し駆動素子の特性ばらつきを補正した所望の電位差を蓄積できる。その結果、所望の電位差に対応するドレイン電流を前記第1電源線と前記第2電源線との間に流し、前記発光素子の発光量を精度よく制御できる。

20

【0039】

また、請求項3に記載の態様の表示パネル装置は、請求項2に記載の表示パネル装置において、前記駆動回路は、前記第1スイッチング素子をオン状態にして前記第1コンデンサの第1電極の電圧を固定するための固定電圧を前記データ線から供給させつつ、前記駆動素子の閾値電圧より大きな電位差を前記第1コンデンサに生じさせるような前記逆バイアス電圧を前記第2コンデンサに書込み、前記第1スイッチング素子をオフ状態にし、前記第1コンデンサの第1電極及び第2電極の電位差が前記駆動素子の閾値電圧に到達して前記駆動素子がオフ状態となるまでの時間が経過した後、前記駆動素子がオフ状態の間に、前記第2スイッチング素子がオン状態のまま、前記第1スイッチング素子をオン状態にして前記第1コンデンサの第1電極に前記信号電圧の供給を開始するものである。

30

【0040】

本態様によると、前記第1スイッチング素子をオン状態にして上記固定電圧を前記データ線から供給させつつ上記逆バイアス電圧を前記第2コンデンサに書込み、前記第1コンデンサに前記駆動素子の閾値電圧が保持されるまでの時間が経過した後、前記第1スイッチング素子をオフ状態とする。このとき、前記駆動素子のゲート-ソース間は上記閾値電圧に保持されており前記駆動素子はオフ状態である。この状態で、所定のタイミングにて前記第1スイッチング素子をオン状態にして前記第1コンデンサの第1電極に前記信号電圧の供給を開始する。これが、移動度補正開始時期となる。前記第1コンデンサへの閾値電圧に対する電荷蓄積期間と、移動度補正期間との間の期間を、前記第1スイッチング素子の制御により調整することが可能となる。

40

【0041】

また、請求項4に記載の態様の表示パネル装置は、請求項2に記載の表示パネル装置において、前記固定電圧の電圧値は、前記第1コンデンサの第1電極及び第2電極の電位差が前記駆動素子の閾値電圧に到達して前記駆動素子がオフ状態となるまでの時間が経過した際に、前記発光素子の第1電極と前記発光素子の第2電極との電位差が、前記発光素子が発光を開始する前記発光素子の閾値電圧より低い電圧となるように予め設定されている。

【0042】

50

前記第1スイッチング素子を制御して前記第1コンデンサの第1電極に前記信号電圧を供給し、前記駆動素子のソース電極と前記第1コンデンサの第2電極との間に電流を流させてから、前記第2スイッチング素子を制御して前記駆動素子のソース電極と前記第1コンデンサの第2電極とを非導通とするまでの所定期間において、上記放電電流により前記駆動素子の移動度補正を行う。

【0043】

一方で、上記所定期間では、前記駆動素子のソース電極と前記第1コンデンサの第2電極との間が導通しているため、前記駆動素子の移動度補正が終わる前に、前記発光素子に電流が流れて前記発光素子が発光した場合、前記移動度補正の結果により得たい所望の電位差が前記第1コンデンサに保持されない。これでは、画素間での前記発光素子の発光ムラを精度よく補正出来ない。

10

【0044】

本態様によると、前記駆動回路が、前記第1コンデンサの第1電極に前記信号電圧を供給してから所定時間経過後に前記第2スイッチング素子を制御して前記駆動素子のソース電極と前記第1コンデンサの第2電極とを非導通とするまでの移動度補正期間において、前記発光素子の第1電極と第2電極と電位差が、前記発光素子が発光を開始する電圧である、前記発光素子の閾値電圧より低い電圧となるような電圧値に前記固定電圧の電圧値を予め設定している。これによると、前記駆動素子のソース電極と前記第1コンデンサの第2電極とが導通する状態において、前記第1コンデンサの第1電極への前記信号電圧の供給と同時に、前記駆動素子のソース電極と前記発光素子の第1電極とのノードの電圧は、前記発光素子が発光を開始する前記発光素子の閾値電圧を超えることはない。よって、移動度補正期間に、前記駆動素子のソース電極と前記第1コンデンサの第2電極との間が導通していても、前記駆動素子の移動度補正が終わる前に、前記発光素子に電流が流れて前記発光素子が発光するのを防止し、画素間での前記発光素子の発光ムラを精度よく補正できる。

20

【0045】

また、請求項5に記載の態様の表示パネル装置は、請求項1に記載の表示パネル装置において、さらに、前記第1コンデンサに前記駆動素子の閾値電圧より大きな電位差を生じさせる基準電圧を、前記第1コンデンサの第2電極に供給する第3電源線と、前記第1コンデンサの第2電極と前記第3電源線とを接続するための第3スイッチング素子とを備え、前記駆動回路は、前記第3スイッチング素子をオン状態にして前記第1コンデンサの第2電極に前記基準電圧を供給し、前記第1スイッチング素子をオン状態にして前記第1コンデンサの第1電極の電圧を固定するための固定電圧を前記データ線から供給させ、前記第1コンデンサの第1電極及び第2電極の電位差が前記駆動素子の閾値電圧に到達して前記駆動素子がオフ状態となるまでの時間が経過した後、前記第2スイッチング素子がオン状態のまま、前記駆動素子がオフ状態の間に、前記第1スイッチング素子をオン状態にして前記第1コンデンサの第1電極に前記信号電圧の供給を開始する。

30

【0046】

本態様によると、前記第3スイッチング素子を制御して前記第1コンデンサの第2電極に前記基準電圧を供給し、前記第1スイッチング素子を制御して前記第1コンデンサの第1電極の電圧を固定するための固定電圧を供給し、前記第1コンデンサの第1電極及び第2電極の電位差が前記駆動素子の閾値電圧に到達するまでの時間以上の時間を経過するのを待つ。これにより、前記第1コンデンサの第1電極及び第2電極の電位差が前記駆動素子の閾値電圧に設定される。また、この閾値電圧に到達するまでの時間では、前記駆動素子のゲート電極は予め前記固定電圧に設定されているので、前記発光素子には前記駆動素子のドレイン電流は流れない。

40

【0047】

前記第1コンデンサに前記駆動素子の閾値電圧が保持されると、前記駆動素子のドレイン電極とソース電極との間の電流の流れは停止する。この状態で、前記第1コンデンサの第1電極に前記信号電圧の供給を開始する。これにより、前記第1コンデンサには、前記

50

駆動素子の閾値電圧で補正された前記信号電圧に対応する電荷が蓄積されることになる。

【0048】

このように、前記第1コンデンサに前記駆動素子の閾値電圧を保持させた上で、前記第1コンデンサの第1電極に前記信号電圧を供給するので、前記第1コンデンサに、映像信号を反映し駆動素子の特性ばらつきを補正した所望の電位差を蓄積できる。その結果、所望の電位差に対応する電流を前記第1電源線と前記第2電源線との間に流し、前記発光素子の発光量を精度よく制御できる。

【0049】

また、請求項6に記載の態様の表示パネル装置は、請求項5に記載の表示パネル装置において、前記第3電源線は、前記第1スイッチング素子のオンオフ状態を切り換えるための走査線と共用されており、前記基準電圧は、前記第1スイッチング素子をオフ状態にするときの前記走査線の電圧である。

10

【0050】

本態様によると、駆動素子の閾値電圧を検出する前段階として前記第1コンデンサの第2電極に印加される前記基準電圧を、前記第1スイッチング素子を制御する走査線の電圧で共用する。このとき、前記基準電圧は、データ線から供給される固定電圧により、前記第1コンデンサには、前記駆動素子の閾値電圧より大きな電位差を生じさせる。ここで、前記基準電圧としては、前記第1スイッチング素子をオフ状態にするときの前記走査線の電圧が用いられる。これにより、所望の電位差に対応するドレイン電流を前記第1電源線と前記第2電源線との間に流し、前記発光素子の発光量を精度よく制御できるとともに、

20

【0051】

また、請求項7に記載の態様の表示パネル装置は、請求項1～6のうちいずれか1項に記載の表示パネル装置において、前記第1スイッチング素子のオンオフを切り換えるための第1の時定数は、前記第2スイッチング素子のオンオフを切り換えるための第2の時定数以上である。

【0052】

表示パネルが大画面化すると、多くの画素部が配線に接続されるため、配線の抵抗及び寄生容量が増大する。そのため、制御回路を表示パネルの両側から供給する場合、表示パネルの端部領域と比較して表示パネルの中央領域ほど各スイッチング素子の制御が遅延する。

30

【0053】

ここで、前記第1スイッチング素子の制御の遅延量と、前記第2スイッチング素子の制御の遅延量とが異なると、前記第1及び第2スイッチング素子の制御により規定される上記所定期間が変動するおそれがある。前記所定時間の変動が表示パネルの中央領域と周辺領域とで異なると、上記放電電流による移動度補正が表示画面内でばらつくことになり、その結果、表示画像の画質ムラの原因となる。

【0054】

本態様によると、前記第2スイッチング素子の有する第2の時定数を、前記第1スイッチング素子の有する第1の時定数以下とした。これにより、前記駆動素子のソース電極と前記第1コンデンサの第2電極との間が導通した状態で前記第1コンデンサの第1電極に前記信号電圧を供給してから、前記第2スイッチング素子を制御して前記駆動素子のソース電極と前記第1コンデンサの第2電極とを非導通とするまでの移動度補正期間のばらつきを、前記駆動素子のソース電極と前記第1コンデンサの第2電極との間が導通した状態で前記第1コンデンサの第1電極に前記信号電圧を供給してから、前記第1スイッチング素子を制御して前記データ線と駆動素子のゲート電極とを非導通とするまでの従来の所定期間のばらつきよりも小さくすることが可能となる。従って、上記移動度補正期間を精度よく制御して、上記放電電流による駆動素子の移動度を精度よく補正できる。

40

【0055】

また、請求項8に記載の態様の表示装置は、請求項1～7のうちいずれか1項に記載の

50

表示パネル装置と、前記第 1 及び第 2 電源線に電源を供給する電源と、を備え、前記発光素子は、第 1 電極と、第 2 電極と、前記第 1 電極及び前記第 2 電極に挟まれた発光層とを含み、前記発光素子は、少なくとも複数個マトリクス状に配置されている。

【0056】

また、請求項 9 に記載の態様の表示装置は、請求項 1 ~ 7 のうちいずれか 1 項に記載の表示パネル装置と、前記第 1 及び第 2 電源線に電源を供給する電源と、を備え、前記発光素子は、第 1 電極と、第 2 電極と、前記第 1 電極及び前記第 2 電極に挟まれた発光層とを含み、前記発光素子、前記第 1 コンデンサ、前記駆動素子、前記第 1 スwitching 素子、及び前記第 2 スwitching 素子は単位画素の画素回路を構成し、前記画素回路は、複数個マトリクス状に配置されている。

10

【0057】

また、請求項 10 に記載の態様の表示装置は、請求項 8 または 9 に記載の表示装置において、前記発光素子は、有機エレクトロルミネッセンス発光素子である。

【0058】

また、請求項 11 に記載の態様の表示装置の制御方法は、第 1 電極と第 2 電極とを有する発光素子と、電圧を保持するための第 1 コンデンサと、ゲート電極が前記第 1 コンデンサの第 1 電極に接続され、ソース電極が前記発光素子の第 1 電極に接続され、前記第 1 コンデンサに保持された電圧に応じたドレイン電流を前記発光素子に流すことにより前記発光素子を発光させる駆動素子と、前記駆動素子のドレイン電極の電位を決定するための第 1 電源線と、前記発光素子の第 2 電極に接続された第 2 電源線と、信号電圧を供給するためのデータ線と、一方の端子が前記データ線に接続され、他方の端子が前記第 1 コンデンサの第 1 電極に接続され、前記データ線と前記第 1 コンデンサの第 1 電極との導通及び非導通を切り換える第 1 スwitching 素子と、一方の端子が前記駆動素子のソース電極に接続され、他方の端子が前記第 1 コンデンサの第 2 電極に接続され、前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との導通及び非導通を切り換える第 2 スwitching 素子とを具備した表示装置の制御方法であって、前記第 2 スwitching 素子をオン状態にして前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との間が導通した状態で、前記第 1 スwitching 素子をオン状態にして前記第 1 コンデンサの第 1 電極に前記信号電圧を供給し、前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との間に電流を流させ、前記第 1 コンデンサの第 1 電極に前記信号電圧が供給されてから予め定められた期間の経過後に、前記第 2 スwitching 素子をオフ状態にして前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極とを非導通とすることにより、前記期間内に前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との間を流れる電流により前記第 1 コンデンサに蓄積された電荷を放電させるものである。

20

30

【0059】

以下、本発明の好ましい実施の形態を図に基づき説明する。なお、以下では、全ての図を通じて同一又は相当する要素には同じ符号を付して、その重複する説明を省略する。

【0060】

(実施の形態 1)

本実施の形態における表示パネル装置は、有機 EL 素子と、コンデンサと、コンデンサに保持された電圧に応じたドレイン電流を有機 EL 素子に流す駆動トランジスタと、信号電圧を供給するためのデータ線と、データ線とコンデンサの第 1 電極との導通及び非導通を切り換える選択トランジスタと、駆動トランジスタのソース電極と第 1 コンデンサの第 2 電極との導通及び非導通を切り換えるスwitching トランジスタと、駆動回路とを備える。

40

【0061】

上記駆動回路は、スwitching トランジスタをオン状態にして駆動トランジスタのソース電極とコンデンサの第 2 電極との間が導通した状態で、選択トランジスタをオン状態にしてコンデンサの第 1 電極に信号電圧を供給し、駆動トランジスタのソース電極とコンデンサの第 2 電極との間に駆動トランジスタのドレイン電流を流す。そして、コンデンサの

50

第 1 電極に信号電圧が供給されてから予め定められた期間の経過後に、スイッチングトランジスタをオフ状態にして駆動トランジスタのソース電極とコンデンサの第 2 電極とを非導通とすることにより、上記期間内に駆動トランジスタのソース電極とコンデンサの第 2 電極との間を流れる電流によりコンデンサに蓄積された電荷を放電させる。

【 0 0 6 2 】

これにより、コンデンサへの信号電圧の書込みと同時に、上記放電による駆動トランジスタの移動度補正を開始させる。そして、上記期間の経過後に、スイッチングトランジスタをオフ状態にすることにより、上記放電による駆動トランジスタの移動度補正を終了させる。よって、駆動トランジスタのソース電極とコンデンサの第 2 電極との間を流れる電流を利用してコンデンサに蓄積された電荷を放電させる時間を精度よく制御でき、これにより、前記駆動素子の移動度を精度よく補正できる。

10

【 0 0 6 3 】

以下、本発明の実施の形態 1 について、図面を参照しながら説明する。

【 0 0 6 4 】

図 1 は、本発明の表示パネル装置の電氣的な構成を示すブロック図である。同図における表示パネル装置 1 は、制御回路 2 と、バイアス線駆動回路 3 と、走査線駆動回路 4 と、データ線駆動回路 5 と、表示部 6 とを備える。表示部 6 は、複数の発光画素 10 がマトリクス状に配置されている。

【 0 0 6 5 】

また、図 2 は、本発明の実施の形態 1 に係る表示部の有する発光画素の回路構成及びその周辺回路との接続を示す図である。同図における発光画素 10 は、駆動トランジスタ 11 と、選択トランジスタ 12 と、有機 EL 素子 13 と、コンデンサ 14 及び 15 と、スイッチングトランジスタ 16 と、データ線 20 と、走査線 21 及び 22 と、バイアス線 23 と、正電源線 24 と、負電源線 25 とを備える。また、周辺回路は、バイアス線駆動回路 3 と、走査線駆動回路 4 と、データ線駆動回路 5 とを備える。

20

【 0 0 6 6 】

図 1 及び図 2 に記載された構成要素について、以下、その接続関係および機能を説明する。

【 0 0 6 7 】

制御回路 2 は、バイアス線駆動回路 3、走査線駆動回路 4 及びデータ線駆動回路 5 の制御を行う機能を有する。制御回路 2 は、外部から入力された映像信号を、補正データ等に基づいて電圧信号に変換して、データ線駆動回路 5 へと出力する。

30

【 0 0 6 8 】

走査線駆動回路 4 は、走査線 21 及び 22 に接続されており、走査線 21 及び 22 に走査信号を出力することにより、発光画素 10 の有する選択トランジスタ 12 及びスイッチングトランジスタ 16 の導通及び非導通を切り換える機能を有する駆動回路である。

【 0 0 6 9 】

データ線駆動回路 5 は、データ線 20 に接続されており、映像信号に基づいた信号電圧を発光画素 10 へ出力する機能を有する駆動回路である。

【 0 0 7 0 】

バイアス線駆動回路 3 は、バイアス線 23 に接続されており、バイアス線 23 を介して、コンデンサ 15 に逆バイアス電圧を印加する機能を有する駆動回路である。

40

【 0 0 7 1 】

表示部 6 は、複数の発光画素 10 を備え、外部から表示パネル装置 1 へ入力された映像信号に基づいて画像を表示する。

【 0 0 7 2 】

駆動トランジスタ 11 は、ゲートが選択トランジスタ 12 のソース電極に接続され、ドレイン電極が第 1 電源線である正電源線 24 に接続され、ソース電極が有機 EL 素子 13 のアノード電極に接続された駆動素子である。駆動トランジスタ 11 は、ゲート - ソース間に印加された信号電圧に対応した電圧を、当該信号電圧に対応したドレイン電流に変換

50

する。そして、このドレイン電流を信号電流として有機EL素子13に供給する。駆動トランジスタ11は、例えば、n型の薄膜トランジスタ(n型TFT)で構成される。

【0073】

選択トランジスタ12は、ゲート電極が走査線21に接続され、ドレイン電極がデータ線20に接続され、ソース電極がコンデンサ14の第1電極に接続された第1スイッチング素子である。選択トランジスタ12は、データ線20の信号電圧及び固定電圧をコンデンサ14の第1電極に印加するタイミングを決定する機能を有する。

【0074】

有機EL素子13は、カソード電極が第2電源線である負電源線25に接続された発光素子であり、駆動トランジスタ11により上記信号電流が流れることにより発光する。

10

【0075】

コンデンサ14は、第1電極が駆動トランジスタ11のゲート電極に接続され、第2電極がスイッチングトランジスタ16のソース電極に接続された第1コンデンサである。コンデンサ14は、データ線20から供給された信号電圧に対応した電圧を保持し、例えば、選択トランジスタ12がオフ状態となった後に、駆動トランジスタ11のゲート-ソース間電圧を安定的に保持し、駆動トランジスタ11から有機EL素子13へ供給するドレイン電流を安定化する機能を有する。

【0076】

コンデンサ15は、コンデンサ14の第2電極とバイアス線23との間に接続された第2コンデンサである。コンデンサ15は、バイアス線23からの電圧印加により、コンデンサ14の第2電極の電位を確定させ、また、駆動トランジスタ11のソース電位を、スイッチングトランジスタ16が導通している状態で確定させる機能を有する。この機能により、データ線20から印加される電圧が信号電圧でない固定電圧であっても、バイアス線23からコンデンサ15を介して逆バイアス電圧を印加することにより、駆動トランジスタ11の閾値電圧より大きな電位差をコンデンサ14に生じさせることが可能となる。また、コンデンサ14の第1電極に上記固定電圧を供給しコンデンサ15に上記逆バイアス電圧を書き込んでから所定時間経過までの閾値電圧検出期間、及び、コンデンサ14の第1電極に信号電圧を供給してから所定時間経過までの移動度補正期間において、有機EL素子13のアノード-カソード間電圧が有機EL素子13の閾値電圧より低い電圧となるように、固定電圧が予め設定されている。よって上記期間では、有機EL素子13には駆動トランジスタ11のドレイン電流は流れない。これにより、有機EL素子13が発光する発光期間の前に、駆動トランジスタ11の閾値電圧 $V_{th}$ や移動度を補正する期間を設けることが可能となる。

20

30

【0077】

スイッチングトランジスタ16は、ゲート電極が走査線22に接続され、ドレイン電極が駆動トランジスタ11のソース電極に接続され、ソース電極がコンデンサ14の第2電極に接続された第2スイッチング素子である。スイッチングトランジスタ16は、コンデンサ14に保持された電圧を駆動トランジスタ11のゲート-ソース電極間に印加するタイミングを決定する機能を有する。また、スイッチングトランジスタ16がオン状態となることにより、有機EL素子13を発光させる発光期間を開始するだけでなく、駆動トランジスタ11の閾値電圧や移動度を補正するための電流パスを確保することが可能となる。スイッチングトランジスタ16は、例えば、n型の薄膜トランジスタ(n型TFT)で構成される。

40

【0078】

データ線20は、データ線駆動回路5に接続され、発光画素10を含む画素列に属する各発光画素へ接続され、発光強度を決定する信号電圧 $V_{data}$ 及び固定電圧 $V_{reset}$ を供給する機能を有する。

【0079】

また、表示パネル装置1は、画素列数分のデータ線20を備える。

【0080】

50

走査線 2 1 は、走査線駆動回路 4 に接続され、発光画素 1 0 を含む画素行に属する各発光画素に接続されている。これにより、走査線 2 1 は、発光画素 1 0 を含む画素行に属する各発光画素へ上記信号電圧を書き込むタイミングを供給する機能、及び当該発光画素の有する駆動トランジスタ 1 1 のゲートに固定電圧  $V_{reset}$  を印加するタイミングを供給する機能を有する。

【 0 0 8 1 】

走査線 2 2 は、走査線駆動回路 4 に接続され、コンデンサ 1 4 の第 2 電極の電位を駆動トランジスタ 1 1 のソース電極に印加するタイミングを供給し、また、駆動トランジスタ 1 1 の閾値電圧や移動度を補正するための電流パスを形成するタイミングを供給する機能を有する。

10

【 0 0 8 2 】

バイアス線 2 3 は、バイアス線駆動回路 3 に接続され、バイアス線駆動回路 3 から供給された電圧を、コンデンサ 1 5 を介して、コンデンサ 1 4 の第 2 電極に印加する機能を有するバイアス電圧線である。

【 0 0 8 3 】

また、表示パネル装置 1 は、画素行数分の走査線 2 1、2 2 及びバイアス線 2 3 を備える。

【 0 0 8 4 】

なお、第 1 電源線である正電源線 2 4 及び第 2 電源線である負電源線 2 5 は、それぞれ、他の発光画素にも接続されており、電圧源に接続されている。

20

【 0 0 8 5 】

なお、本実施の形態に係る表示パネル装置 1 と、上記電圧源とを備えた表示装置も、本発明の実施の形態における一態様である。

【 0 0 8 6 】

次に、本実施の形態に係る表示装置の制御方法について図 3 及び図 4 を用いて説明する。

【 0 0 8 7 】

図 3 は、本発明の実施の形態 1 に係る表示装置の制御方法の動作タイミングチャートである。同図において、横軸は時間を表している。また縦方向には、上から順に、走査線 2 1、走査線 2 2、バイアス線 2 3、コンデンサ 1 4 の第 1 電極の電位  $V_1$ 、コンデンサ 1 4 の第 2 電極の電位  $V_2$ 、及びデータ線 2 0 に発生する電圧の波形図が示されている。同図は 1 画素行に対する表示装置の動作を表し、1 フレーム期間は非発光期間と発光期間から構成されている。また、非発光期間において、駆動トランジスタ 1 1 の閾値電圧  $V_{th}$  及び移動度の補正動作を行っている。

30

【 0 0 8 8 】

また、図 4 は、本発明の実施の形態 1 に係る表示装置の有する画素回路の状態遷移図である。

【 0 0 8 9 】

まず、時刻  $t_{01}$  において、走査線駆動回路 4 は、走査線 2 1 の電圧レベルを LOW から HIGH に変化させ、選択トランジスタ 1 2 をオン状態とする。これにより、駆動トランジスタ 1 1 のゲート電極 ( $V_1$ ) には、データ線 2 0 を介して固定電圧  $V_{reset}$  が印加される。また、このとき、スイッチングトランジスタ 1 6 はオン状態であり、コンデンサ 1 5 には逆バイアス電圧が印加されていない状態である。これにより、前フレームでの発光期間が終了する。時刻  $t_{01}$  ~ 時刻  $t_{02}$  の期間は発光停止状態であり、図 4 におけるリセット 1 の状態に対応している。

40

【 0 0 9 0 】

次に、時刻  $t_{02}$  において、バイアス線駆動回路 3 は、バイアス線 2 3 を介して、コンデンサ 1 5 に逆バイアス電圧を印加する。このとき、コンデンサ 1 4 の第 1 電極にはデータ線 2 0 から継続して固定電圧  $V_{reset}$  が供給されており、これと上記逆バイアス電圧とにより、コンデンサ 1 4 の両端電極には、駆動トランジスタ 1 1 の閾値電圧  $V_{th}$  よ

50

り大きな電位差が生じる。よって、駆動トランジスタ11がオン状態となり、正電源線24、駆動トランジスタ11、スイッチングトランジスタ16及びコンデンサ14の第2電極という電流パスにおいて、駆動トランジスタ11のドレイン電流が流れる。時刻t02～時刻t07の期間は、上記ドレイン電流が流れ、やがて、コンデンサ14の保持電圧がV<sub>th</sub>となると上記ドレイン電流は停止する。これにより、コンデンサ14には、閾値電圧V<sub>th</sub>に相当する電荷が蓄積される。また、上記逆バイアス電圧は、上記固定電圧との関係により、有機EL素子13のアノード-カソード間電圧が、有機EL素子13の閾値電圧より低い電圧となるように予め設定されている。よって、この期間では、駆動トランジスタ11のソース電極はコンデンサ15により逆バイアスされているので、有機EL素子13には上記ドレイン電流は流れない。

10

**【0091】**

次に、時刻t07において、走査線駆動回路4は、走査線21の電圧レベルをHIGHからLOWに変化させ、選択トランジスタ12をオフ状態とする。これにより、コンデンサ14の第1電極への固定電圧V<sub>reset</sub>の供給を停止させる。また、このとき、駆動トランジスタ11のゲート-ソース間は閾値電圧V<sub>th</sub>に保持されており駆動トランジスタ11はオフ状態である。この状態で、時刻t08にて選択トランジスタ12をオン状態にしてコンデンサ14の第1電極に信号電圧V<sub>data</sub>の供給を開始する。時刻t07～時刻t08により、駆動トランジスタ11の閾値電圧検出期間と、移動度補正期間との間の期間を、選択トランジスタ12の制御により調整することが可能となる。また、時刻t02～時刻t08の期間は、図4におけるリセット2+V<sub>th</sub>検出の状態に対応している。

20

**【0092】**

次に、時刻t08において、走査線駆動回路4は、走査線21の電圧レベルをLOWからHIGHに変化させ、選択トランジスタ12をオン状態とする。また、データ線駆動回路5は、データ線20を介し、発光画素10の属する画素行に対して、信号電圧V<sub>data</sub>を供給する。これにより、駆動トランジスタ11のゲート電極には、データ線20を介して信号電圧V<sub>data</sub>が印加される。また、このとき、スイッチングトランジスタ16はオン状態であり、コンデンサ15には逆バイアス電圧が印加されている状態である。これにより、駆動トランジスタ11のソース電極とコンデンサ14の第2電極との間が導通した状態で、コンデンサ14の第1電極に信号電圧V<sub>data</sub>を供給し、駆動トランジスタ11のソース電極とコンデンサ14の第2電極との間に放電電流を流させる。これにより、コンデンサ14への信号電圧の書込みと同時に、正電源線24、駆動トランジスタ11、スイッチングトランジスタ16及びコンデンサ14の第2電極という放電電流パスにより、駆動トランジスタ11の移動度補正を開始させる。

30

**【0093】**

次に、時刻t09において、走査線駆動回路4は、走査線22の電圧レベルをHIGHからLOWに変化させ、スイッチングトランジスタ16をオフ状態とする。つまり、駆動トランジスタ11のソース電極とコンデンサ14の第2電極とを非導通とする。これにより、上記放電電流による駆動トランジスタ11の移動度補正を終了させる。時刻t08～時刻t09の期間は、図4における書き込み+移動度補正の状態に対応している。

40

**【0094】**

時刻t08～時刻t09の期間では、上記放電電流による駆動トランジスタ11の移動度補正の開始制御を、コンデンサ14への信号電圧V<sub>data</sub>の供給制御により行っている。一方、上記放電電流による駆動トランジスタ11の移動度補正の終了制御を、スイッチングトランジスタ16の制御により行い、コンデンサ14への信号電圧V<sub>data</sub>の供給制御とは別個の制御としている。即ち、上記放電電流による駆動トランジスタ11の移動度補正の開始制御と、上記放電電流による駆動トランジスタ11の移動度補正の終了制御とを別個のスイッチング素子の制御により行っている。そのため、コンデンサ14の第1電極への信号電圧V<sub>data</sub>の供給を開始してから、スイッチングトランジスタ16を制御して駆動トランジスタ11のソース電極とコンデンサ14の第2電極とを非導通とす

50

るまでの移動度補正期間を精度よく制御できる。その結果、駆動トランジスタ 11 のソース電極とコンデンサ 14 の第 2 電極との間を流れる電流を利用してコンデンサ 14 に蓄積された電荷を放電させる時間を精度よく制御でき、駆動トランジスタ 11 の移動度を精度よく補正できる。スイッチングトランジスタ 16 の制御を移動度補正の終了時期に用いることにより、移動度補正期間を精度よく制御できる理由は、図 5 及び図 6 を用いて後述する。

【0095】

また、コンデンサ 14 の第 1 電極に信号電圧  $V_{data}$  を供給してから（時刻  $t_{08}$ ）駆動トランジスタ 11 のソース電極とコンデンサ 14 の第 2 電極とを非導通とするまで（時刻  $t_{09}$ ）の移動度補正期間において、駆動トランジスタ 11 のソース電極と有機 EL 素子 13 の第 1 電極とのノードの電圧が、有機 EL 素子 13 の閾値電圧より低い電圧となるような電圧値に、予め固定電圧  $V_{reset}$  の電圧値が設定されている。これによると、駆動トランジスタ 11 のソース電極と前記第 1 コンデンサの第 2 電極とが導通する状態において、コンデンサ 14 の第 1 電極に、固定電圧  $V_{reset}$  からの変化成分である信号電圧  $V_{data}$  を供給すると同時に、有機 EL 素子 13 のアノード - カソード間電圧は、有機 EL 素子 13 の閾値電圧を超えることはない。よって、移動度補正期間に、駆動トランジスタ 11 のソース電極とコンデンサ 14 の第 2 電極との間が導通していても、駆動トランジスタ 11 の移動度補正が終わる前に、有機 EL 素子 13 に電流が流れて発光するのを防止し、画素間での有機 EL 素子 13 の発光ムラを精度よく補正できる。

【0096】

さらに、コンデンサ 14 への信号電圧  $V_{data}$  の書き込みと同時に、上記放電電流による駆動トランジスタ 11 の移動度補正を開始させることにより、コンデンサ 14 への信号電圧  $V_{data}$  の書き込み処理期間と上記放電電流による駆動トランジスタ 11 の移動度補正の処理期間とを短縮できる。これは、表示パネル装置が大画面化し画素数が増大した場合に、書き込み期間及び移動度補正を各画素に十分確保できなくなるので、特に有効になる。

【0097】

次に、時刻  $t_{10}$  において、走査線駆動回路 4 は、走査線 21 の電圧レベルを HIGH から LOW に変化させ、選択トランジスタ 12 をオフ状態とする。これにより、コンデンサ 14 の第 1 電極への信号電圧  $V_{data}$  の供給を停止させる。

【0098】

次に、時刻  $t_{11}$  において、走査線駆動回路 4 は、走査線 22 の電圧レベルを LOW から HIGH に変化させ、スイッチングトランジスタ 16 をオン状態とする。つまり、駆動トランジスタ 11 のソース電極とコンデンサ 14 の第 2 電極とを導通させる。これにより、コンデンサ 14 に保持された電圧 ( $V_1 - V_2$ ) に対応したドレイン電流が有機 EL 素子 13 に流れ、有機 EL 素子 13 が発光を開始する。このとき、コンデンサ 14 に保持された電圧 ( $V_1 - V_2$ ) は、信号電圧  $V_{data}$  を閾値電圧  $V_{th}$  及び移動度 で補正した値となっている。

【0099】

最後に、バイアス線駆動回路 3 は、バイアス線 23 を介して、コンデンサ 15 への逆バイアス電圧を解除する。これにより、次のフレーム動作に備える。なお、このとき、バイアス線 23 の電圧変動に応じて、コンデンサ 14 の電位が変動するが、コンデンサ 14 の両端電極間の電位差は一定に保持されているので、駆動トランジスタ 11 のゲート - ソース間電圧で決定されるドレイン電流は変化せず、発光強度は変化しない。時刻  $t_{11}$  以降の期間は、図 4 における発光の状態に対応している。

【0100】

次に、本発明の表示パネル装置及び表示装置において、スイッチングトランジスタ 16 の制御を移動度補正の終了時期に用いることにより、移動度補正期間を精度よく制御できる理由を説明する。

【0101】

図5は、実施の形態1に係る画素回路の有するコンデンサの両端電極の電位変化を表すグラフである。横軸は、移動度補正期間を表し、縦軸はコンデンサ14の両端電位 $V_1$ 及び $V_2$ を表す。上記横軸の移動度補正期間とは、データ線20から信号電圧 $V_{data}$ がコンデンサ14の第1電極に印加された時点からの期間である。図5では、表示階調の変動に対応して、例えば、信号電圧 $V_{data}$ が $1V \sim 7V$ の範囲で発光画素10に印加される場合に、コンデンサ14の第2電極の電位である $V_2$ の時間変化が描かれている。ここで、移動度補正期間の設計値が、例えば、 $1500ns$ である場合、 $V_1$ の変動幅は $1V \sim 7V$ であるのに対し、 $V_2$ の変動幅は $0.7V \sim 4.3V$ となっている。

#### 【0102】

図6は、本発明の表示パネル装置の移動度補正期間と従来の方法による移動度補正期間との比較を表す図である。

#### 【0103】

前述したように、従来の方法による移動度補正期間では、移動度補正期間の開始時期は、選択トランジスタが予めオン状態でデータ線が固定電圧 $V_{reset}$ から信号電圧 $V_{data}$ に切り換わり、信号電圧 $V_{data}$ が駆動トランジスタのゲート電極に印加され始めた時である。一方、移動度補正期間の終了時期は、所定の放電がなされた後、選択トランジスタがオン状態からオフ状態に切り換わる時である。

#### 【0104】

図6に記載されているように、移動度補正期間の終了時期は、走査線の配線遅延により、走査線駆動回路4に近い位置P(図17中に図示)での走査線21または22の電圧波形は、走査線駆動回路4の駆動電圧を反映した矩形波(図6中の破線)となる。これに対し、走査線駆動回路4から遠い位置Q(図17中に図示)での走査線21または22の電圧波形は、その立ち上がり及び立ち下がりにおいて、時定数に依存した波形なまり(図6の実線)が生じる。この状態において、従来の方法による移動度補正終了時期は、例えば図2に記載された画素回路において、選択トランジスタ12のゲート-ソース間電圧が、選択トランジスタ12の閾値電圧 $V_{th_{21}}$ に到達した時となる。つまり、選択トランジスタ12のゲート電極に印加される走査電圧 $V_{21}$ が、選択トランジスタ12のソース電位となる $V_1$ と閾値電圧 $V_{th_{21}}$ との和の電位まで降下したときである。よって、移動度補正終了時期は、P点とQ点とで差異が生じ、移動度補正期間の最大値は、P点では図6に記載された $T_0$ となるのに対し、Q点では図6に記載された $T_0 + T_1$ となる。また、Q点では、表示階調の変動による移動度補正期間のばらつきは、 $T_1$ となる。これは、図5に記載された信号電圧 $V_{data}$ の変動範囲である $1V \sim 7V$ に対応するものである。一方、P点では、表示階調の変動による移動度補正期間のばらつきは、ほぼ0である。このQ点における移動度補正期間のばらつき $T_1$ は、走査線駆動回路4からの距離、つまり走査線の遅延量により異なる。よって、発光画素ごとに、表示階調の変動による移動度補正期間のばらつきが異なる。

#### 【0105】

本発明の実施の形態1に係る表示パネル装置及びその制御方法では、移動度補正終了時期を、選択トランジスタ12がオン状態からオフ状態に切り換わる時とするのではなく、スイッチングトランジスタ16がオン状態からオフ状態に切り換わる時としている。つまり、移動度終了時期は、例えば、スイッチングトランジスタ16のゲート電極に印加される走査電圧 $V_{22}$ が、スイッチングトランジスタ16のソース電位である $V_2$ とスイッチングトランジスタ16の閾値電圧 $V_{th_{22}}$ との和の電位まで降下したときである。よって、Q点における移動度補正終了時期は、図6に記載された $T_0 + T_2$ となる。また、Q点では、表示階調の変動による移動度補正期間のばらつきは、 $T_2$ となる。これは、図5に記載された電位 $V_2$ の変動範囲である $0.7V \sim 4.3V$ に対応するものである。

#### 【0106】

図5に記載されたグラフから、 $V_1$ の変動幅が $6V$ 、 $V_2$ の変動幅が $3.5V$ となっているので、 $V_1$ の変動幅 $> V_2$ の変動幅となる。これと図6とから、 $T_1 > T_2$ が導出される。つまり、本発明におけるQ点での移動度補正期間のばらつき $T_2$ においても

10

20

30

40

50

、走査線駆動回路4からの距離、つまり走査線の遅延量により異なるが、従来におけるQ点での移動度補正期間のばらつき  $T_1$  と比較して、発光画素ごとに生じる表示階調の変動による移動度補正期間のばらつきが大幅に抑制される。

【0107】

本発明の表示パネル装置、表示装置及びその制御方法によれば、表示階調による移動度補正時間のばらつきを軽減して配線遅延の影響を緩和できるので、移動度補正ばらつきを全階調で抑制することが可能となる。

【0108】

次に、走査信号の過渡特性から移動度補正期間を算出することにより、本発明の実施の形態1に係る表示パネル装置、表示装置及びその制御方法により得られる効果について説明する。

10

【0109】

図7は、従来の方法による移動度補正期間の算出パラメータを説明する図である。図15に記載されたタイミングチャートのように、走査線21に相当する走査線WSは予め時刻  $T_2$  においてオン状態となっており、その後、時刻  $T_4$  においてデータ線20から信号電圧  $V_{data}$  が駆動トランジスタ11のゲート電極に印加された時が、移動度補正期間の開始時期となる。また、上述したように、従来 of 移動度補正終了期間は、選択トランジスタ12（図14ではサンプリングトランジスタ506に相当する）のソース電極の電位と走査信号  $V_1(t)$  との電位差が、選択トランジスタ12の閾値電圧  $V_{th_{21}}$  まで小さくなることにより、オン状態からオフ状態へと切り換わる時である。よって、選択トランジスタ12の時定数により、移動度補正終了時期の設計値に対し、 $T_1$  だけ遅れることとする。よって、従来 of 表示装置における移動度補正期間  $T$  は、

20

【0110】

【数1】

$$T = T_0 + \Delta T_{1\downarrow} \quad (\text{式1})$$

【0111】

で表される。また、選択トランジスタ12がオフ状態へと切り換わる時、つまり、走査線21の走査信号がハイレベルである  $V_{1H}$  からローレベルである  $V_{1L}$  へと変化するときの、選択トランジスタ12のゲート電極における電圧の過渡特性  $V_1(t)$  は、

30

【0112】

【数2】

$$V_{1\downarrow}(t) = (V_{1L} - V_{1H}) \cdot \left( 1 - \exp\left(-\frac{t}{\tau_1}\right) \right) + V_{1H} \quad (\text{式2})$$

【0113】

で表される。ここで、上記式2は、走査線駆動回路4が走査信号  $V_{1L}$  を走査線21に印加した時点をも  $t = 0$  としている。ここで、選択トランジスタ12が走査信号によりオン状態からオフ状態へと切り換わるのは、上記式2における、選択トランジスタ12のゲート電極における電圧  $V_1(t)$  と、選択トランジスタ12のソース電極の電位である  $V_{data}$  との電位差が、選択トランジスタ12の閾値電圧  $V_{th_{21}}$  となったときである。この状態は、

40

【0114】

【数3】

$$V_{gs} = (V_{1L} - V_{1H}) \cdot \left( 1 - \exp\left(-\frac{\Delta T_{1\downarrow}}{\tau_1}\right) \right) + V_{1H} - V_{data} = V_{th_{21}} \quad (\text{式3})$$

【0115】

で表される。

【0116】

50

図9Aは、従来の移動度補正期間の決定方法により算出された移動度補正期間の時定数依存性を示すグラフである。横軸は、選択トランジスタ12のオンオフを切り換えるための時定数 $\tau_1$ であり、縦軸は、移動度補正期間設計値 $T_0$ に対する移動度補正期間の遅延時間 $T_1$ の割合である。つまり、横軸は、時定数 $\tau_1$ が大きいほど、画素回路が走査線駆動回路から遠い位置にあることを示している。同図に記載されたグラフは、 $V_{data}$ を1.5V、3.5V、5V及び7Vとしたときの、上記式3から算出した、時定数 $\tau_1$ と $T_1 / T_0$ の関係を示している。同図より、時定数 $\tau_1$ の増加に従い、 $T_1 / T_0$ は単調に増加していることがわかる。つまり、走査線駆動回路からの距離が大きくなるほど、移動度補正期間は設計値からずれていくことがわかる。また、 $V_{data}$ が大きいほど、移動度補正期間は設計値からずれていくことがわかる。

10

【0117】

図8は、本発明の表示パネル装置による移動度補正期間の算出パラメータを説明する図である。本実施の形態では、図3に記載されたタイミングチャートのように、選択トランジスタ12がオン状態となった時刻 $t_{08}$ において、データ線20から選択トランジスタ12を介して信号電圧 $V_{data}$ が駆動トランジスタ11のゲート電極に印加され、当該ゲート電極の電位が選択トランジスタ12の閾値電圧 $V_{th_{21}}$ と固定電圧 $V_{reset}$ との和を超えた時が、移動度補正期間の開始時期となる。よって、移動度補正期間の開始時期は、時刻 $t_{08}$ 以前の $V_1$ の電位である $V_{reset}$ と走査信号との差が $V_{th_{21}}$ より大きくなった時点となる。また、本発明の移動度補正終了期間は、ソース電極の電位が $V_2$ となるスイッチングトランジスタ16が、オン状態からオフ状態へと切り換わる時である。よって、スイッチングトランジスタ16の時定数により、移動度補正終了時期の設計値に対し、 $T_2$ だけ遅れることとする。よって、本発明の表示パネル装置における移動度補正期間 $T$ は、移動度補正時間設計値 $T_0$ 、及び、信号電圧 $V_{data}$ が駆動トランジスタ11のゲート電極に印加されてから、当該ゲート電極の電位が選択トランジスタの閾値電圧 $V_{th_{21}}$ となるまでの期間を $T_2$ とすると、

20

【0118】

【数4】

$$T = T_0 + \Delta T_{2\downarrow} - \Delta T_{2\uparrow} \cong T_0 + \Delta T_{2\downarrow} \quad (\text{式4})$$

30

【0119】

となる。ここで、 $T_2$ は、固定電圧 $V_{reset}$ と選択トランジスタ12の閾値電圧 $V_{th_{21}}$ との関係により決定されるものであるので、信号電圧 $V_{data}$ の変動とは無関係であり、かつ、 $T_2$ に比べて十分小さい。よって、移動度補正期間 $T$ は右辺のように表され、移動度補正終了時期のみにより変動するものとして表される。また、スイッチングトランジスタ16のソース電極の電位 $V_2$ は、スイッチングトランジスタ16がオン状態であるときには、有機EL素子13のアノード電圧と等しいので、 $V_2$ を $V_{anode}(t)$ とすると、

【0120】

【数5】

$$V_{anode}(t) = V_{data} - V_{th} - \frac{1}{\frac{\beta \cdot t}{2(C_1 + C_2 + C_{el})} + \frac{C_1 + C_2 + C_{el}}{(C_2 + C_{el})(V_{data} - V_{reset})}} \quad (\text{式5})$$

40

【0121】

となる。ここで、 $V_{th}$ は駆動トランジスタ11の閾値電圧、 $\beta$ は駆動トランジスタ11の移動度を表すパラメータ、 $C_1$ 、 $C_2$ 及び $C_{el}$ は、それぞれ、コンデンサ14、コンデンサ15及び有機EL素子13の静電容量、 $V_{reset}$ はデータ線20から供給される固定電圧である。

【0122】

50

また、スイッチングトランジスタ 16 がオフ状態へと切り換わる時、つまり、走査線 2 の走査信号がハイレベルである  $V_{2H}$  からローレベルである  $V_{2L}$  へと変化するときの、スイッチングトランジスタ 16 のゲート電極における電圧の過渡特性  $V_{2\downarrow}(t)$  は、  
【0123】  
【数6】

$$V_{2\downarrow}(t) = (V_{2L} - V_{2H}) \cdot \left(1 - \exp\left(-\frac{t}{\tau_2}\right)\right) + V_{2H} \quad (\text{式6})$$

【0124】

で表される。ここで、上記式 6 は、走査線駆動回路 4 が走査信号  $V_{2L}$  を走査線 22 に印加した時点を  $t = 0$  としている。ここで、スイッチングトランジスタ 16 が走査信号  $V_{2L}$  によりオン状態からオフ状態へと切り換わるのは、上記式 6 における、スイッチングトランジスタ 16 のゲート電極における電圧  $V_{2\downarrow}(t)$  と、スイッチングトランジスタ 16 のソース電極の電位である  $V_{data}$  との電位差が、スイッチングトランジスタ 16 の閾値電圧  $V_{th_{22}}$  となったときである。この状態は、

【0125】

【数7】

$$V_{gs} = (V_{2L} - V_{2H}) \cdot \left(1 - \exp\left(-\frac{\Delta T_{2\downarrow}}{\tau_2}\right)\right) + V_{2H} -$$

$$\left( V_{data} - V_{th} - \frac{1}{\frac{\beta \cdot (\Delta T_{2\downarrow} + T_0)}{2(C_1 + C_2 + C_{el})} + \frac{C_1 + C_2 + C_{el}}{(C_2 + C_{el})(V_{data} - V_{reset})}} \right) = V_{th_{22}} \quad (\text{式7})$$

【0126】

で表される。

【0127】

図 9 B は、本発明の表示パネル装置の移動度補正期間の決定方法により算出された移動度補正期間の時定数依存性を示すグラフである。横軸は、スイッチングトランジスタ 16 のオンオフを切り換えるための時定数  $\tau_2$  であり、縦軸は、移動度補正期間設計値  $T_0$  に対する移動度補正期間の遅延時間  $T_2$  の割合である。つまり、横軸は、時定数  $\tau_2$  が大きいほど、画素回路が走査線駆動回路から遠い位置にあることを示している。同図に記載されたグラフは、 $V_{data}$  を 1.5 V、3.5 V、5 V 及び 7 V としたときの、上記式 7 から算出した時定数  $\tau_2$  と  $T_2 / T_0$  の関係を示している。同図より、時定数  $\tau_2$  の増加に従い、 $T_2 / T_0$  は単調に増加していることがわかる。つまり、走査線駆動回路からの距離が大きくなるほど、移動度補正期間は設計値からずれていくことがわかる。また、 $V_{data}$  が大きいほど、移動度補正期間は設計値からずれていくことがわかる。

【0128】

しかしながら、図 9 A に記載された従来の移動度補正期間の特性と、図 9 B に記載された本発明の表示パネル装置に係る移動度補正期間の特性とを比較すると、図 9 B に記載された本発明の表示パネル装置に係る  $T_2 / T_0$  の方が、各時定数  $\tau_2$  において小さいことが解る。また、これに対応して、信号電圧  $V_{data}$  の変動幅に対して、 $T_2 / T_0$  の変動幅の方が小さいことがわかる。

【0129】

以上の評価結果より、放電電流による駆動トランジスタ 11 の移動度補正の終了制御を、スイッチングトランジスタ 16 の制御により行う方が、選択トランジスタ 12 の制御により行う場合に比べて、スイッチングのタイミングを決定するソース電極の電圧変動幅が

10

20

30

40

50

小さく設定できるので、配線遅延に起因する移動度補正期間のばらつきを抑制できる。これにより、移動度補正ばらつきを全書き込み電圧に対して抑制することが可能となる。

【0130】

さらに、コンデンサ14への信号電圧Vdataの書き込みと同時に、放電電流による駆動トランジスタ11の移動度補正を開始させることにより、コンデンサ14への信号電圧Vdataの書き込み処理期間と上記放電電流による駆動トランジスタ11の移動度補正の処理期間とを短縮できる。これは、表示パネル装置が大画面化し画素数が増大した場合に、書き込み期間及び移動度補正を各画素に十分確保できなくなるので、特に有効になる。

【0131】

また、本実施の形態によると、駆動トランジスタ11の閾値電圧補正期間において、選択トランジスタ12を制御してコンデンサ14の第1電極の電圧を固定するための固定電圧をデータ線20から供給しつつ、逆バイアス電圧をコンデンサ15に書き込む。上記逆バイアス電圧及び上記固定電圧は、駆動トランジスタ11の閾値電圧より大きな電位差をコンデンサ14に生じさせるものである。そして、コンデンサ14の第1電極及び第2電極の電位差が駆動トランジスタ11の閾値電圧に到達するまでの時間以上の時間を経過するのを待つ。これにより、コンデンサ14には駆動トランジスタ11の閾値電圧に相当する電荷が蓄積される。また、この閾値電圧に到達するまでの時間では、駆動トランジスタ11のソース電極はコンデンサ15により逆バイアスされているので、有機EL素子13には駆動トランジスタ11のドレイン電流は流れない。やがて、コンデンサ14の両端電極の電位差が駆動トランジスタ11の閾値電圧となると、ドレイン電流は停止する。この状態で、コンデンサ14の第1電極に信号電圧の供給を開始する。これにより、コンデンサ14には、駆動トランジスタ11の閾値電圧に対応する電荷が蓄積されることになる。

【0132】

このように、コンデンサ14に駆動トランジスタ11の閾値電圧を保持させた上で、コンデンサ14の第1電極に信号電圧を供給するので、コンデンサ14に、映像信号を反映し駆動トランジスタ11の閾値電圧を補正した所望の電位差を蓄積できる。

【0133】

その後、本実施の形態によると、駆動トランジスタ11の移動度補正期間において、選択トランジスタ12を制御してコンデンサ14の第1電極に信号電圧を供給し、駆動トランジスタ11のソース電極とコンデンサ14の第2電極との間に放電電流を流させから、スイッチングトランジスタ16を制御して駆動トランジスタ11のソース電極とコンデンサ14の第2電極とを非導通とするまでの期間、駆動トランジスタ11からコンデンサの第2電極への放電電流により駆動トランジスタ11の移動度補正を行う。

【0134】

本実施の形態によると、上記期間に、有機EL素子13のアノード電極が、有機EL素子13の閾値電圧より低い電圧となるような電圧値に上記固定電圧及び上記逆バイアス電圧の電圧値が予め設定されている。よって、駆動トランジスタ11のソース電極とコンデンサ14の第2電極との間が導通していても、駆動トランジスタ11の移動度補正が終わる前に、有機EL素子13が発光するのを防止し、画素間での発光ムラを精度よく補正できる。

【0135】

(実施の形態2)

本実施の形態における表示パネル装置は、実施の形態1における表示パネル装置と比較して、画素回路の構成及びその駆動タイミングが異なり、バイアス線駆動回路3がない。本実施の形態における画素回路30は、実施の形態1における画素回路10と比較して、コンデンサ15及びバイアス線23がなく、代わりに、スイッチングトランジスタ17及び走査線26が付加されている点が、画素回路構成として異なる。以下、実施の形態1の回路構成と同じ点は説明を省略し、異なる点のみ説明する。

【0136】

10

20

30

40

50

図10は、本発明の実施の形態2に係る表示部の有する発光画素の回路構成及びその周辺回路との接続を示す図である。同図における発光画素30は、駆動トランジスタ11と、選択トランジスタ12と、有機EL素子13と、コンデンサ14と、スイッチングトランジスタ16及び17と、データ線20と、走査線21、22及び26と、正電源線24と、負電源線25とを備える。また、周辺回路は、走査線駆動回路4と、データ線駆動回路5とを備える。

【0137】

図10に記載された構成要素について、以下、その接続関係および機能を説明する。

【0138】

走査線駆動回路4は、走査線21、22及び26に接続されており、走査線21、22及び26に走査信号を出力することにより、発光画素11の有する選択トランジスタ12、スイッチングトランジスタ16及び17の導通及び非導通を切り換える機能を有する駆動回路である。

10

【0139】

スイッチングトランジスタ17は、コンデンサ14の第2電極と走査線21との間に接続された第3スイッチング素子である。スイッチングトランジスタ17は、走査線21のLOWレベルの走査信号電圧である基準電圧をコンデンサ14の第2電極に印加するタイミングを決定する機能を有する。また、上記基準電圧がコンデンサ14の第2電極に印加されることにより、駆動トランジスタ11のソース電位を、スイッチングトランジスタ16が導通している状態で確定させる機能を有する。この機能により、データ線20から印加される電圧が、信号電圧でない固定電圧であっても走査線21からスイッチングトランジスタ17を介して上記基準電圧を印加することにより、駆動トランジスタ11の閾値電圧より大きな電位差をコンデンサ14に生じさせることが可能となる。

20

【0140】

また、コンデンサ14の第1電極に上記固定電圧を供給し第2電極に上記基準電圧を供給してから所定時間経過までの閾値電圧検出期間、及び、コンデンサ14の第1電極に信号電圧を供給してから所定時間経過までの移動度補正期間において、有機EL素子13のアノード-カソード間電圧が、有機EL素子13の閾値電圧より低い電圧となるように、予め上記固定電圧が設定されている。よって上記期間では、有機EL素子13には駆動トランジスタ11のドレイン電流は流れない。これにより、有機EL素子13が発光する発光期間の前に、駆動トランジスタ11の閾値電圧や移動度を補正する期間を設けることが可能となる。

30

【0141】

走査線21は、走査線駆動回路4に接続され、発光画素30を含む画素行に属する各発光画素に接続されている。また、走査線21は、スイッチングトランジスタ17を介してコンデンサ14の第2電極に接続されている。これにより、走査線21は、スイッチングトランジスタ17をオン状態とすることにより、コンデンサ14の第2電極に走査信号電圧を印加する機能を有する。

【0142】

走査線26は、走査線駆動回路4に接続され、コンデンサ14の第2電極の電位に走査線21のLOWレベルの走査信号である基準電圧を印加するタイミングを供給する機能を有する。

40

【0143】

なお、本実施の形態に係る表示パネル装置と、上記電圧源とを備えた表示装置も、本発明の実施の形態における一態様である。

【0144】

次に、本実施の形態に係る表示装置の制御方法について図11及び図12を用いて説明する。

【0145】

図11は、本発明の実施の形態2に係る表示装置の制御方法の動作タイミングチャート

50

である。同図において、横軸は時間を表している。また縦方向には、上から順に、走査線 2 1、走査線 2 2、走査線 2 6、コンデンサ 1 4 の第 1 電極の電位  $V_1$ 、コンデンサ 1 4 の第 2 電極の電位  $V_2$ 、及びデータ線 2 0 に発生する電圧の波形図が示されている。同図は 1 画素行に対する表示装置の動作を表し、1 フレーム期間は非発光期間と発光期間から構成されている。また、非発光期間において、駆動トランジスタ 1 1 の閾値電圧  $V_{th}$  及び移動度 の補正動作を行っている。

【0146】

また、図 1 2 は、本発明の実施の形態 2 に係る表示装置の有する画素回路の状態遷移図である。

【0147】

まず、時刻  $t_{21}$  において、走査線駆動回路 4 は、走査線 2 1 の電圧レベルを LOW から HIGH に変化させ、選択トランジスタ 1 2 をオン状態とする。これにより、駆動トランジスタ 1 1 のゲート電極には、データ線 2 0 を介して固定電圧  $V_{reset}$  が印加される。また、このとき、スイッチングトランジスタ 1 6 はオン状態であり、スイッチングトランジスタ 1 7 はオフ状態である。これにより、前フレームでの発光期間が終了する。時刻  $t_{21}$  ~ 時刻  $t_{22}$  の期間は発光停止状態であり、図 1 2 におけるリセット 1 の状態に対応している。

【0148】

次に、時刻  $t_{22}$  において、走査線駆動回路 4 は、走査線 2 1 の電圧レベルを HIGH から LOW に変化させ、選択トランジスタ 1 2 をオフ状態とする。また、同時に、走査線 2 6 の電圧レベルを LOW から HIGH に変化させ、スイッチングトランジスタ 1 7 を介して、コンデンサ 1 4 の第 2 電極に走査線 2 1 の LOW レベルの走査信号である基準電圧  $V_{gl}$  を印加する。基準電圧  $V_{gl}$  は、有機 EL 素子 1 3 のアノード - カソード間電圧が、有機 EL 素子 1 3 の閾値電圧より低い電圧となるように予め設定されるものである。

【0149】

次に、時刻  $t_{23}$  において、走査線駆動回路 4 は、走査線 2 6 の電圧レベルを HIGH から LOW に変化させ、コンデンサ 1 4 の第 2 電極への上記基準電圧  $V_{gl}$  の印加を停止する。時刻  $t_{22}$  ~ 時刻  $t_{23}$  の期間は、コンデンサ 1 4 の第 2 電極及び駆動トランジスタ 1 1 のソース電極に基準電圧  $V_{gl}$  が印加された状態であり、図 1 2 におけるリセット 2 の状態に対応している。

【0150】

次に、時刻  $t_{24}$  において、走査線駆動回路 4 は、走査線 2 1 の電圧レベルを LOW から HIGH に変化させ、コンデンサ 1 4 の第 1 電極にデータ線 2 0 から固定電圧  $V_{reset}$  を印加する。このとき、コンデンサ 1 4 の第 1 電極に印加された固定電圧  $V_{reset}$  と、時刻  $t_{22}$  において既にコンデンサ 1 4 の第 2 電極に印加された基準電圧  $V_{gl}$  とにより、コンデンサ 1 4 には、駆動トランジスタ 1 1 の閾値電圧  $V_{th}$  より大きな電位差が生じる。よって、駆動トランジスタ 1 1 がオン状態となり、正電源線 2 4、駆動トランジスタ 1 1、スイッチングトランジスタ 1 6 及びコンデンサ 1 4 の第 2 電極という電流パスにおいて、駆動トランジスタ 1 1 のドレイン電流が流れる。時刻  $t_{24}$  ~ 時刻  $t_{27}$  の期間は、上記ドレイン電流が流れ、やがて、コンデンサ 1 4 の保持電圧が  $V_{th}$  となると上記ドレイン電流は停止する。これにより、コンデンサ 1 4 には、閾値電圧  $V_{th}$  に相当する電荷が蓄積される。また、この期間の終了時には、駆動トランジスタ 1 1 のソース電極は、上記ドレイン電流により ( $V_{reset} - V_{th}$ ) となるが、固定電圧  $V_{reset}$  は有機 EL 素子 1 3 の閾値電圧より低い電圧となるように予め設定されているので、有機 EL 素子 1 3 には上記ドレイン電流は流れない。

【0151】

次に、時刻  $t_{27}$  において、走査線駆動回路 4 は、走査線 2 1 の電圧レベルを HIGH から LOW に変化させ、選択トランジスタ 1 2 をオフ状態とする。これにより、コンデンサ 1 4 の第 1 電極への固定電圧  $V_{reset}$  の供給を停止させる。また、このとき、駆動トランジスタ 1 1 のゲート - ソース間は閾値電圧  $V_{th}$  に保持されており駆動トランジス

10

20

30

40

50

タ 1 1 はオフ状態である。この状態で、時刻  $t_{28}$  にて選択トランジスタ 1 2 をオン状態にしてコンデンサ 1 4 の第 1 電極に信号電圧  $V_{data}$  の供給を開始する。時刻  $t_{27}$  ~ 時刻  $t_{28}$  により、駆動トランジスタ 1 1 の閾値電圧検出期間と、移動度補正期間との間の期間を、選択トランジスタ 1 2 の制御により調整することが可能となる。時刻  $t_{24}$  ~ 時刻  $t_{28}$  の期間は、図 1 2 における  $V_{th}$  検出の状態に対応している。

#### 【 0 1 5 2 】

次に、時刻  $t_{28}$  において、走査線駆動回路 4 は、走査線 2 1 の電圧レベルを LOW から HIGH に変化させ、選択トランジスタ 1 2 をオン状態とする。また、データ線駆動回路 5 は、データ線 2 0 を介し、発光画素 3 0 の属する画素行に対して、信号電圧  $V_{data}$  を供給する。これにより、駆動トランジスタ 1 1 のゲート電極には、データ線 2 0 を介して信号電圧  $V_{data}$  が印加される。また、このとき、スイッチングトランジスタ 1 6 はオン状態である。これにより、駆動トランジスタ 1 1 のソース電極とコンデンサ 1 4 の第 2 電極との間が導通した状態で、コンデンサ 1 4 の第 1 電極に信号電圧  $V_{data}$  を供給し、駆動トランジスタ 1 1 のソース電極とコンデンサ 1 4 の第 2 電極との間に電流を流させる。これにより、コンデンサ 1 4 への信号電圧の書込みと同時に、正電源線 2 4、駆動トランジスタ 1 1、スイッチングトランジスタ 1 6 及びコンデンサ 1 4 の第 2 電極という放電電流パスにより、駆動トランジスタ 1 1 の移動度補正を開始させる。

10

#### 【 0 1 5 3 】

次に、時刻  $t_{29}$  において、走査線駆動回路 4 は、走査線 2 2 の電圧レベルを HIGH から LOW に変化させ、スイッチングトランジスタ 1 6 をオフ状態とする。つまり、駆動トランジスタ 1 1 のソース電極とコンデンサ 1 4 の第 2 電極とを非導通とする。これにより、上記放電電流による駆動トランジスタ 1 1 の移動度補正を終了させる。時刻  $t_{28}$  ~ 時刻  $t_{29}$  の期間は、図 1 2 における書き込み + 移動度補正の状態に対応している。

20

#### 【 0 1 5 4 】

時刻  $t_{28}$  ~ 時刻  $t_{29}$  の期間では、上記放電電流による駆動トランジスタ 1 1 の移動度補正の開始制御を、コンデンサ 1 4 への信号電圧  $V_{data}$  の供給制御により行っている。一方、上記放電電流による駆動トランジスタ 1 1 の移動度補正の終了制御を、スイッチングトランジスタ 1 6 の制御により行い、コンデンサ 1 4 への信号電圧  $V_{data}$  の供給制御とは別個の制御としている。即ち、上記放電電流による駆動トランジスタ 1 1 の移動度補正の開始制御と、上記放電電流による駆動トランジスタ 1 1 の移動度補正の終了制御とを別個のスイッチング素子の制御により行っている。そのため、コンデンサ 1 4 の第 1 電極への信号電圧  $V_{data}$  の供給を開始してから、スイッチングトランジスタ 1 6 を制御して駆動トランジスタ 1 1 のソース電極とコンデンサ 1 4 の第 2 電極とを非導通とするまでの移動度補正期間を精度よく制御できる。その結果、駆動トランジスタ 1 1 のソース電極とコンデンサ 1 4 の第 2 電極との間を流れる電流を利用してコンデンサ 1 4 に蓄積された電荷を放電させる時間を精度よく制御でき、駆動トランジスタ 1 1 の移動度を精度よく補正できる。

30

#### 【 0 1 5 5 】

なお、本実施の形態に係る回路構成および制御方法により、移動度補正期間を精度よく制御できる理由は、実施の形態 1 にて図 5 及び図 6 を用いて説明した理由と同様である。

40

#### 【 0 1 5 6 】

また、コンデンサ 1 4 の第 1 電極に信号電圧  $V_{data}$  を供給してから (時刻  $t_{28}$ ) 駆動トランジスタ 1 1 のソース電極とコンデンサ 1 4 の第 2 電極とを非導通とするまで (時刻  $t_{29}$ ) の移動度補正期間において、有機 EL 素子 1 3 のアノード - カソード間電圧が、有機 EL 素子 1 3 の閾値電圧より低い電圧となるような電圧値に、予め固定電圧  $V_{reset}$  の電圧値が設定されている。これによると、駆動トランジスタ 1 1 のソース電極と前記第 1 コンデンサの第 2 電極とが導通する状態で、コンデンサ 1 4 の第 1 電極に、固定電圧  $V_{reset}$  からの変化成分である信号電圧  $V_{data}$  を供給しただけでは、有機 EL 素子 1 3 のアノード - カソード間電圧は、有機 EL 素子 1 3 の閾値電圧を超えることはない。よって、移動度補正期間に、駆動トランジスタ 1 1 のソース電極とコンデンサ 1

50

4の第2電極との間が導通していても、駆動トランジスタ11の移動度補正が終わる前に、有機EL素子13に電流が流れて発光するのを防止し、画素間での有機EL素子13の発光ムラを精度よく補正できる。

【0157】

さらに、コンデンサ14への信号電圧Vdataの書き込みと同時に、コンデンサ14の放電による駆動トランジスタ11の移動度補正を開始させることにより、コンデンサ14への信号電圧Vdataの書き込み処理期間と上記放電電流による駆動トランジスタ11の移動度補正の処理期間とを短縮できる。これは、表示パネル装置が大画面化し画素数が増大した場合に、書き込み期間及び移動度補正を各画素に十分確保できなくなるので、特に有効になる。

10

【0158】

次に、時刻t30において、走査線駆動回路4は、走査線21の電圧レベルをHIGHからLOWに変化させ、選択トランジスタ12をオフ状態とする。これにより、コンデンサ14の第1電極への信号電圧Vdataの供給を停止させる。

【0159】

最後に、時刻t31において、走査線駆動回路4は、走査線22の電圧レベルをLOWからHIGHに変化させ、スイッチングトランジスタ16をオン状態とする。つまり、駆動トランジスタ11のソース電極とコンデンサ14の第2電極とを導通させる。これにより、コンデンサ14に保持された電圧(V1-V2)に対応した駆動電流が有機EL素子13に流れ、有機EL素子13が発光を開始する。このとき、コンデンサ14に保持された電圧(V1-V2)は、信号電圧Vdataを閾値電圧Vth及び移動度で補正した値となっている。時刻t31以降の期間は、図12における発光の状態に対応している。

20

【0160】

なお、走査信号の過渡特性から移動度補正期間を算出することにより、本発明の実施の形態2に係る表示パネル装置、表示装置及びその制御方法により得られる効果は、実施の形態1において、図9Bで説明した効果と同様である。

【0161】

本実施の形態によれば、上記放電電流による駆動トランジスタ11の移動度補正の終了制御をスイッチングトランジスタ16の制御により移動度補正を行う方が、選択トランジスタ12の制御により行う場合に比べて、スイッチングのタイミングを決定するソース電極の電圧変動幅が小さく設定できる。よって、配線遅延に起因する移動度補正ばらつきを、全書き込み電圧に対して抑制することが可能となる。

30

【0162】

さらに、コンデンサ14への信号電圧Vdataの書き込みと同時に、上記放電電流による駆動トランジスタ11の移動度補正を開始させることにより、コンデンサ14への信号電圧Vdataの書き込み処理期間と上記放電電流による駆動トランジスタ11の移動度補正の処理期間とを短縮できる。これは、表示パネル装置が大画面化し画素数が増大した場合に、書き込み期間及び移動度補正を各画素に十分確保できなくなるので、特に有効になる。

40

【0163】

また、本実施の形態によると、スイッチングトランジスタ17を制御してコンデンサ14の第2電極に基準電圧VgLを供給し、選択トランジスタ12を制御してコンデンサ14の第1電極の電圧を固定するための固定電圧Vresetを供給し、コンデンサ14の第1電極及び第2電極の電位差が駆動トランジスタ11の閾値電圧に到達するまでの時間を経過するのを待つ。これにより、コンデンサ14の第2電極に駆動トランジスタ11の閾値電圧が保持される。また、この閾値電圧に到達するまでの時間では、駆動トランジスタ11のソース電極は固定電圧Vreset及び基準電圧VgLの関係で規定されているので、有機EL素子13には駆動トランジスタ11のドレイン電流は流れない。やがて、コンデンサ14の両端電極の電位差が駆動トランジスタ11の閾値電圧となると、ドレイン電流は停止する。この状態で、コンデンサ14の第1電極に信号電圧の供給を開始する

50

。これにより、コンデンサ 14 には、駆動トランジスタ 11 の閾値電圧に対応する電荷が蓄積されることになる。

【0164】

また、駆動トランジスタ 11 の閾値電圧を検出する前段階としてコンデンサ 14 の第 2 電極に印加される基準電圧  $V_{gL}$  を、選択トランジスタ 12 を制御する走査線 21 の LOW 電圧とする。このとき、基準電圧  $V_{gL}$  と固定電圧  $V_{reset}$  とにより、コンデンサ 14 に駆動トランジスタ 11 の閾値電圧より大きな電位差が生じる。また、上記固定電圧  $V_{reset}$  は、移動度補正期間に有機 EL 素子 13 の第 1 電極の電圧が、有機 EL 素子 13 の閾値電圧より低い電圧となるような電圧値に予め設定されている。よって、移動度補正期間に、駆動トランジスタ 11 のソース電極とコンデンサ 14 の第 2 電極との間が導通していても、駆動トランジスタ 11 の移動度補正が終わる前に、有機 EL 素子 13 が発光するのを防止できる。これにより、所望の電位差に対応するドレイン電流を有機 EL 素子に流し、有機 EL 素子の発光量を精度よく制御できるとともに、画素回路の簡素化が図られる。

10

【0165】

以上、実施の形態 1 及び 2 について説明してきたが、本発明に係る表示パネル装置、表示装置及びその制御方法は、上述した実施の形態に限定されるものではない。実施の形態 1 及び 2 における任意の構成要素を組み合わせる別の実施の形態や、実施の形態 1 及び 2 に対して本発明の主旨を逸脱しない範囲で当業者が思いつく各種変形を施して得られる変形例や、本発明に係る表示パネル装置を内蔵した各種機器も本発明に含まれる。

20

【0166】

例えば、実施の形態 1 または 2 に係る表示パネル装置と、正電源線 24 及び負電源線 25 に電源を供給する電源とを備え、有機 EL 素子が、アノード及びカソードに挟まれた発光層とを含み、発光画素が少なくとも複数個マトリクス状に配置されている表示装置も、本発明に含まれる。

【0167】

なお、実施の形態 1 及び 2 において、選択トランジスタ 12 のオンオフを切り換えるための第 1 の時定数は、スイッチングトランジスタ 16 のオンオフを切り換えるための第 2 の時定数以上であることが好ましい。

30

【0168】

表示パネルが大画面化すると、多くの画素部が配線に接続されるため、配線の抵抗及び寄生容量が増大する。そのため、制御回路を表示パネルの両側から供給する場合、表示パネルの端部領域と比較して表示パネルの中央領域ほど各スイッチング素子の制御が遅延する。

【0169】

ここで、スイッチングトランジスタ 16 の制御の時定数が、選択トランジスタ 12 の制御の時定数より大きいと、実施の形態 1 及び 2 で説明した、移動度補正期間のばらつき抑制が実現されないおそれがある。上述した時定数の条件によると、スイッチングトランジスタ 16 の第 2 の時定数は、選択トランジスタ 12 の第 1 の時定数以下である。これにより、駆動トランジスタ 11 のソース電極とコンデンサ 14 の第 2 電極との間が導通した状態で、コンデンサの第 1 電極に信号電圧を供給して放電電流を流させてから、スイッチングトランジスタ 16 を制御して駆動トランジスタ 11 のソース電極とコンデンサ 14 の第 2 電極とを非導通とするまでの本発明に係る移動度補正期間のばらつきを、駆動トランジスタ 11 のソース電極とコンデンサ 14 の第 2 電極との間が導通した状態で、コンデンサの第 1 電極に信号電圧を供給して放電電流を流させてから、選択トランジスタ 12 を制御して駆動トランジスタ 11 のソース電極とコンデンサ 14 の第 2 電極とを非導通とするまでの従来の移動度補正期間のばらつきよりも小さくすることが可能となる。従って、上記期間を精度よく制御して、放電による駆動素子の移動度を精度よく補正できる。

40

【0170】

50

なお、実施の形態 2 では、スイッチングトランジスタ 16 のオンオフ状態を制御する走査線 21 の走査信号電圧を、基準電圧  $V_{gl}$  として利用しているが、当該基準電圧を走査線 21 と異なる走査線または制御線の信号電圧としてもよい。この場合、上記基準電圧は、選択トランジスタ 12 をオンオフするための走査信号電圧の値に制限されないので、基準電圧値設定の自由度が向上する。

#### 【0171】

なお、以上述べた実施の形態では、選択トランジスタ及びスイッチングトランジスタのゲートの電圧レベルが HIGH の場合にオン状態になる n 型トランジスタとして記述しているが、これらを p 型トランジスタで形成し、走査線の極性を反転させた表示パネル装置及び表示装置でも、上述した各実施の形態と同様の効果を奏する。

10

#### 【0172】

また、例えば、本発明に係る表示パネル装置、表示装置及びその制御方法は、図 13 に記載されたような薄型フラット TV に内蔵される。本発明に係る表示パネル装置及び表示装置が内蔵されることにより、閾値電圧  $V_{th}$  や移動度のばらつきに伴う輝度ムラの発生が抑制された薄型フラット TV が実現される。

#### 【産業上の利用可能性】

#### 【0173】

本発明の表示パネル装置、表示装置及びその制御方法は、特に、表示階調に応じた画素信号電流により、発光画素の発光強度を制御することで輝度を変動させるアクティブ型の有機 EL フラットパネルディスプレイに有用である。

20

#### 【符号の説明】

#### 【0174】

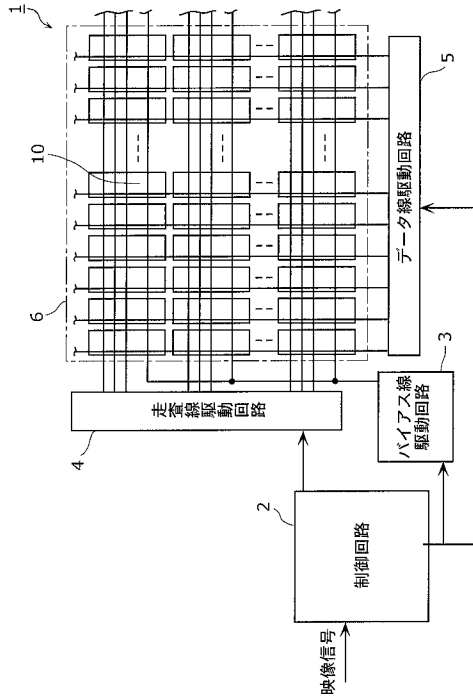
- 1 表示パネル装置
- 2 制御回路
- 3 バイアス線駆動回路
- 4 走査線駆動回路
- 5 データ線駆動回路
- 6 表示部
- 10、30 発光画素
- 11 駆動トランジスタ
- 12 選択トランジスタ
- 13 有機 EL 素子
- 14、15 コンデンサ
- 16、17 スwitchングトランジスタ
- 20 データ線
- 21、22、26 走査線
- 23 バイアス線
- 24、511 正電源線
- 25、512 負電源線
- 500 表示装置
- 501 画素アレイ部
- 502 画素部
- 503 水平セレクタ
- 504 ライトスキャナ
- 505 バイアススキャナ
- 506 サンプリグトランジスタ
- 507 駆動トランジスタ
- 508 発光素子
- 509 保持容量
- 510 補助容量

30

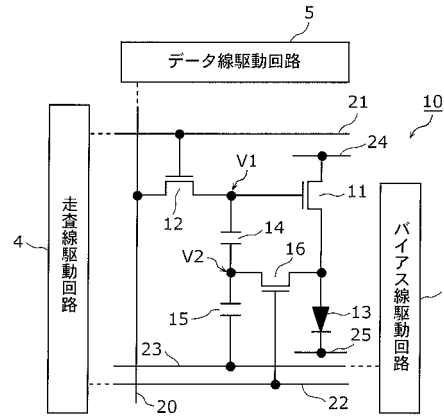
40

50

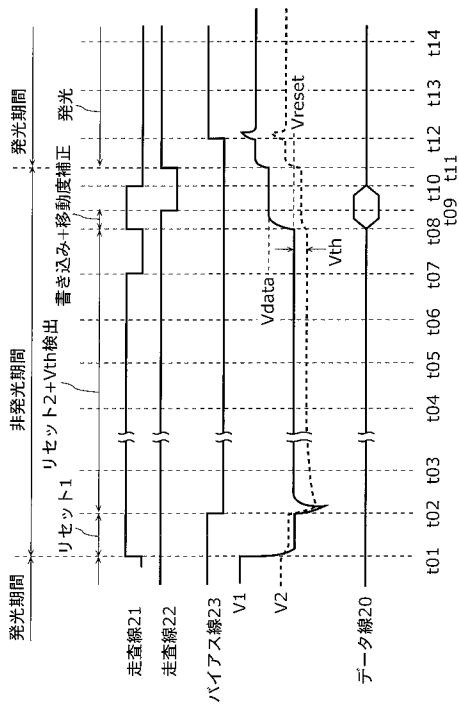
【図 1】



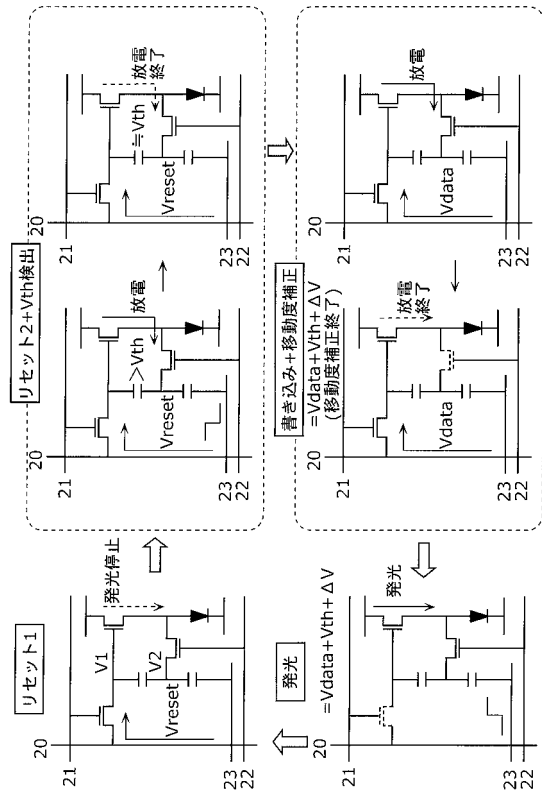
【図 2】



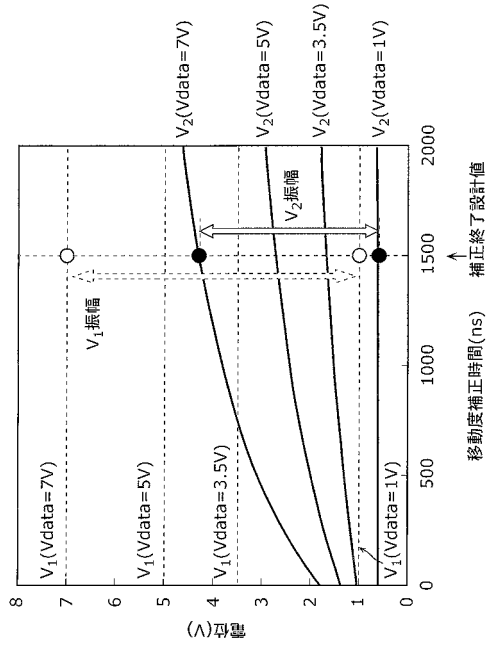
【図 3】



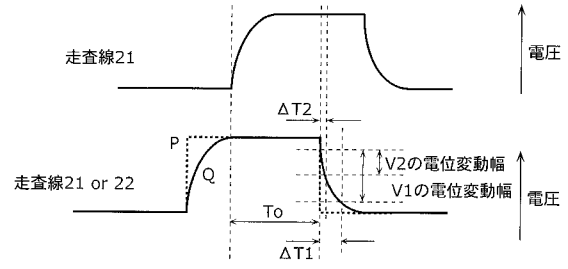
【図 4】



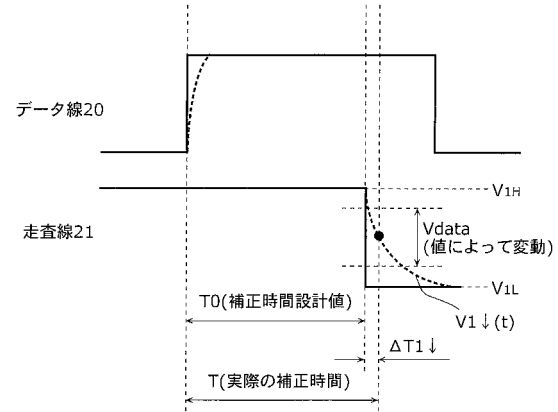
【 図 5 】



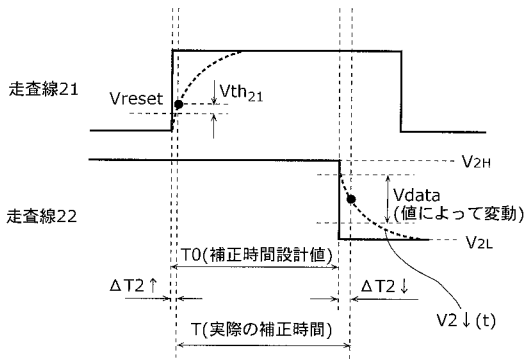
【 図 6 】



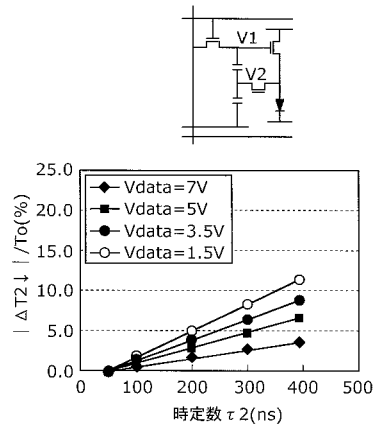
【 図 7 】



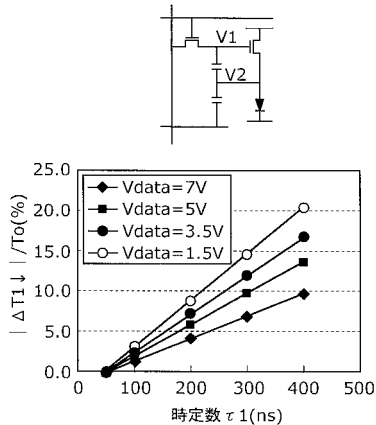
【 図 8 】



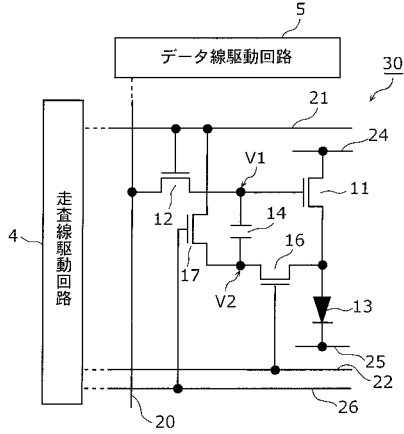
【 図 9 B 】



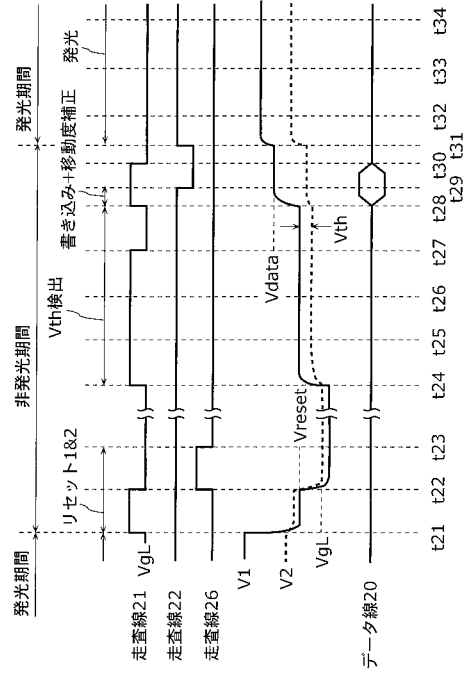
【 図 9 A 】



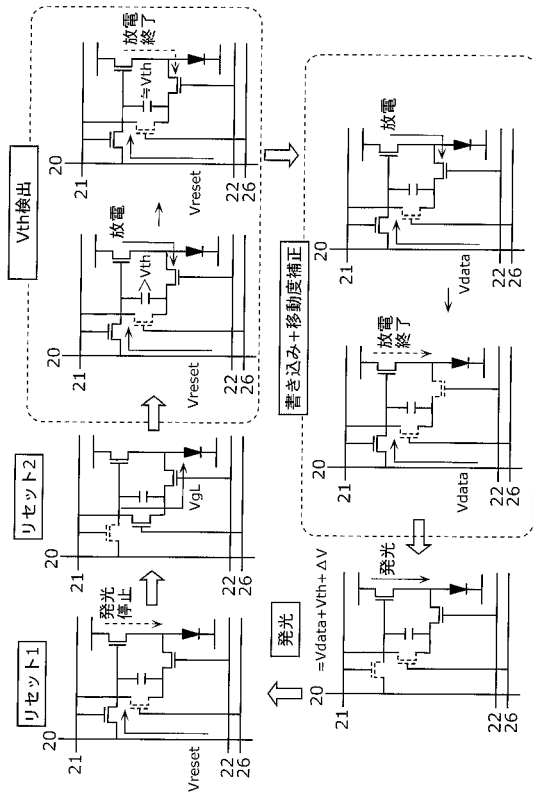
【図10】



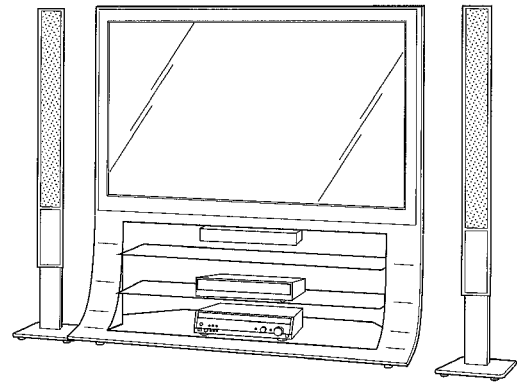
【図11】



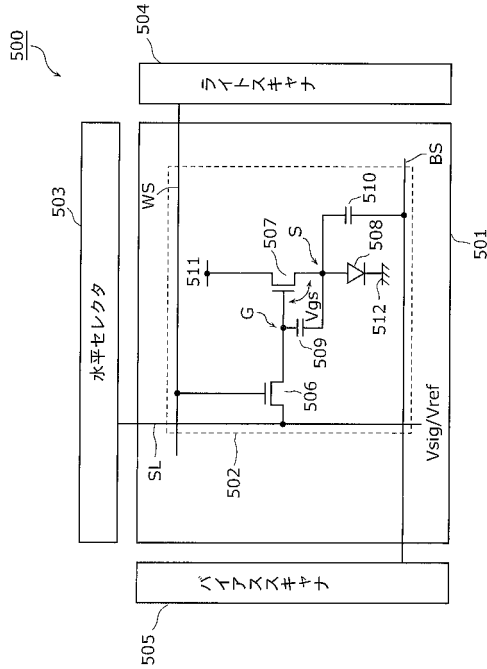
【図12】



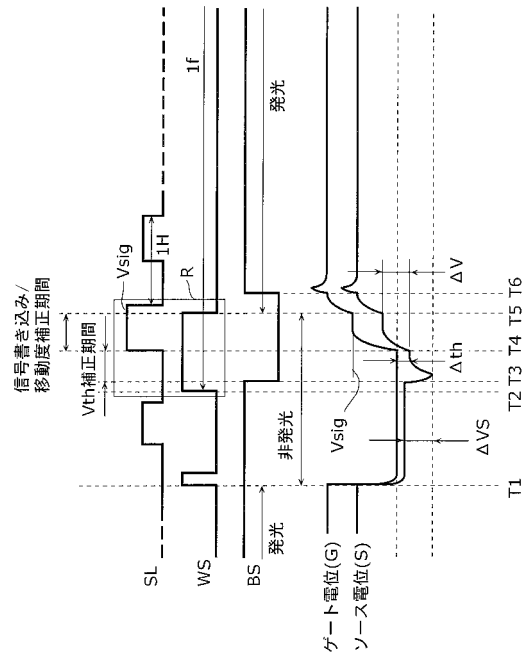
【図13】



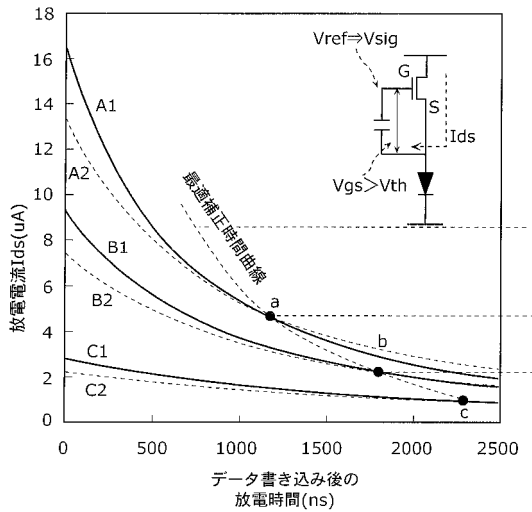
【 図 1 4 】



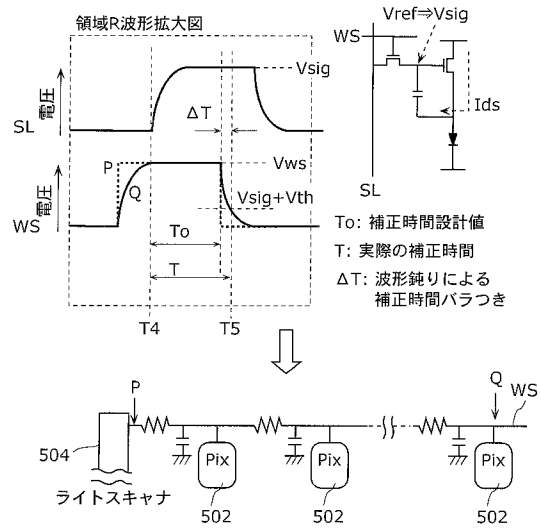
【 図 1 5 】



【 図 1 6 】



【 図 1 7 】



【手続補正書】

【提出日】平成22年5月11日(2010.5.11)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、表示パネル装置、表示装置及びその制御方法に関し、特に電流駆動型の発光素子を用いた表示パネル装置、表示装置及びその制御方法に関する。

【背景技術】

【0002】

電流駆動型の発光素子を用いた画像表示装置として、有機エレクトロルミネッセンス(EL)素子を用いた画像表示装置が知られている。この自発光する有機EL素子を用いた有機EL表示装置は、液晶表示装置に必要なバックライトが不要で装置の薄型化に最適である。また、視野角にも制限がないため、次世代の表示装置として実用化が期待されている。また、有機EL表示装置に用いられる有機EL素子は、各発光素子の輝度が、そこに流れる電流値により制御される点で、液晶セルが、そこに印加される電圧により制御されるのとは異なる。

【0003】

有機EL表示装置では、通常、画素を構成する有機EL素子がマトリクス状に配置される。複数の行電極(走査線)と複数の列電極(データ線)との交点に有機EL素子を設け、選択した行電極と複数の列電極との間にデータ信号に相当する電圧を印加するようにして有機EL素子を駆動するものをパッシブマトリクス型の有機EL表示装置と呼ぶ。

【0004】

一方、複数の走査線と複数のデータ線との交点にスイッチング薄膜トランジスタ(TFT:Thin Film Transistor)を設け、このスイッチングTFTに駆動素子のゲートを接続し、選択した走査線を通じてこのスイッチングTFTをオンさせて信号線からデータ信号を駆動素子に入力する。この駆動素子によって有機EL素子を駆動するものをアクティブマトリクス型の有機EL表示装置と呼ぶ。

【0005】

アクティブマトリクス型の有機EL表示装置は、各行電極(走査線)を選択している期間のみ、それに接続された有機EL素子が発光するパッシブマトリクス型の有機EL表示装置とは異なり、次の走査(選択)まで有機EL素子を発光させることが可能であるため、走査線数が増大してもディスプレイの輝度減少を招くようなことはない。従って、アクティブマトリクス型の有機EL表示装置は、低電圧で駆動でき、低消費電力化が可能となる。しかしながら、アクティブマトリクス型の有機EL表示装置では、駆動トランジスタの特性のばらつきに起因して、同じデータ信号を与えても、各画素において有機EL素子の輝度が異なり、輝度ムラが発生するという欠点がある。

【0006】

この問題に対し、例えば、特許文献1では、駆動トランジスタの特性のばらつきによる輝度ムラの補償方法として、簡単な画素回路で、画素ごとの特性ばらつきを補償する方法が開示されている。

【0007】

図14は、特許文献1に記載された従来表示装置における画素部の回路構成図である。同図における表示装置500は、画素アレイ部501と、水平セクタ503と、ライトスキャナ504と、バイアススキャナ505とを備える。画素アレイ部501は、2次元状に配置された画素部502を備える。

## 【 0 0 0 8 】

画素部 5 0 2 は、カソードが負電源線 5 1 2 に接続された発光素子 5 0 8、ドレインが正電源線 5 1 1 に接続されソースが発光素子 5 0 8 のアノードに接続された駆動トランジスタ 5 0 7、駆動トランジスタ 5 0 7 のゲート - ソース間に接続された保持容量 5 0 9、駆動トランジスタ 5 0 7 のソースとバイアス線 B S との間に接続された補助容量 5 1 0、ゲートが走査線 W S に接続され信号線 S L から映像信号を選択的に駆動トランジスタ 5 0 7 のゲートに印加するためのサンプリングトランジスタ 5 0 6、という簡単な回路素子により構成される。

## 【 0 0 0 9 】

ライトスキャナ 5 0 4 は、走査線 W S に制御信号を供給する一方、水平セクタ 5 0 3 は信号線 S L に基準電圧  $V_{ref}$  を供給し、以って駆動トランジスタ 5 0 7 の閾値電圧  $V_{th}$  に相当する電圧を保持容量 5 0 9 の保持する補正動作を行い、続いて映像信号の信号電位  $V_{sig}$  を保持容量 5 0 9 に書き込む書き込み動作を行う。

## 【 0 0 1 0 】

バイアススキャナ 5 0 5 は、補正動作の前にバイアス線 B S の電位を切り換えて補助容量 5 1 0 を介してカップリング電圧を駆動トランジスタ 5 0 7 のソースに加え、以って駆動トランジスタ 5 0 7 のゲート - ソース間電圧  $V_{gs}$  を閾値電圧  $V_{th}$  より大きくなるように初期化する準備動作を行う。

## 【 0 0 1 1 】

画素部 5 0 2 は、信号電圧  $V_{sig}$  の書き込み動作の中で、駆動トランジスタ 5 0 7 のドレイン電流を保持容量 5 0 9 に負帰還し、以って信号電圧  $V_{sig}$  に対して駆動トランジスタ 5 0 7 の移動度に応じた補正をかける。

## 【 0 0 1 2 】

図 1 5 は、特許文献 1 に記載された従来の表示装置の動作タイミングチャートである。同図は 1 画素行に対する表示装置の動作を表し、1 フレーム期間は非発光期間と発光期間から構成されている。また、非発光期間において、駆動トランジスタ 5 0 7 の閾値電圧  $V_{th}$  及び移動度の補正動作を行っている。

## 【 0 0 1 3 】

まず時刻 T 1 において、当該フレーム期間に入ると走査線 W S に短い制御パルスが印加され、サンプリングトランジスタ 5 0 6 が一旦オン状態となる。このとき、信号線 S L は、基準電圧  $V_{ref}$  であるため、駆動トランジスタ 5 0 7 のゲート電極に当該基準電圧が書き込まれ、駆動トランジスタ 5 0 7 の  $V_{gs}$  は  $V_{th}$  以下となり、駆動トランジスタ 5 0 7 はカットオフする。よって、発光素子 5 0 8 は非発光状態となり、当該時刻より、表示装置 5 0 0 は、非発光期間に入る。

## 【 0 0 1 4 】

次に、時刻 T 2 において、走査線 W S に制御信号パルスを印加し、サンプリングトランジスタ 5 0 6 をオン状態にする。

## 【 0 0 1 5 】

その直後の時刻 T 3 において、バイアス線 B S を高電位から低電位に切り換える。これにより、補助容量 5 1 0 を介して駆動トランジスタ 5 0 7 の電位が低下する。これにより、 $V_{gs} > V_{th}$  となり、駆動トランジスタ 5 0 7 をオン状態とする。このとき、発光素子 5 0 8 は逆バイアス状態なので電流は通らず、駆動トランジスタ 5 0 7 のソース電位が上昇していく。やがて、 $V_{gs} = V_{th}$  となったところで駆動トランジスタ 5 0 7 がカットオフし、閾値電圧補正動作が完了する。

## 【 0 0 1 6 】

次に、時刻 T 4 において、信号線 S L の電位が基準電圧  $V_{ref}$  から信号電圧  $V_{sig}$  に切り換わる。このとき、サンプリングトランジスタ 5 0 6 は導通状態にあるので、駆動トランジスタ 5 0 7 のゲート電位は  $V_{sig}$  となる。ここで、発光素子 5 0 8 は、始めカットオフ状態にあるので、駆動トランジスタ 5 0 7 のドレイン電流である放電電流  $I_{ds}$  は、専ら保持容量 5 0 9 に流れ込み放電を開始する。この後、サンプリングトランジスタ

506がオフ状態となる時刻T5までに、駆動トランジスタ507のソース電位はVだけ上昇する。このようにして、信号電位VsigがVthに足し込まれる形で保持容量509に書き込まれると共に、移動度補正用の電圧Vが、保持容量509に保持された電圧から差し引かれる。以上の時刻T4～時刻T5までの期間は、信号書き込み期間であり移動度補正期間でもある。Vsigが高いほど放電電流Idsは大きくなりVの絶対値も大きくなる。

【0017】

図16は、移動度補正期間における保持容量の放電電流の特性を表すグラフである。横軸は、信号電圧Vsigを書き込んだ後の時間の経過、つまり、時刻T4からの時間の経過を表し、縦軸は、放電電流値を表す。上述したように、時刻T4において基準電圧Vrefから信号電圧Vsigに駆動トランジスタ507のゲート電位が変化すると、放電電流Idsは、Vsigの大きさによりA1、B1及びC1のような、放電曲線を描く。ここで、A1とA2とはゲートに印加されるVsigの大きさは同じであるが、移動度に関する特性パラメータの異なる駆動トランジスタの放電曲線である。B1とB2、ならびに、C1とC2も上記A1とA2との関係と同様である。これらの放電曲線より、同じ信号電位を与えても、移動度に関する特性パラメータが異なると、放電電流Idsの初期値は異なるが、放電時間が経過すると放電電流Idsがほぼ一致するようになる。例えば、A1とA2の間では、時刻aにおいて放電電流Idsがほぼ一致し、B1とB2の間では、時刻bにおいて放電電流Idsがほぼ一致し、C1とC2の間では、時刻cにおいて放電電流Idsがほぼ一致するようになる。つまり、画素アレイ部501において、移動度に関する特性パラメータの異なる駆動トランジスタが存在しても、上述した移動度補正期間において、発光素子508を発光させないようなゲートバイアスを与えながら駆動トランジスタ507のドレイン電流を放電させることにより、駆動トランジスタの移動度に関する特性ばらつきを考慮した補正がなされる。

【0018】

次に、時刻T5において、走査線WSが低レベル側に遷移し、サンプリングトランジスタ506はオフ状態となる。これにより、駆動トランジスタ507のゲートは信号線SLから切り離され、同時に駆動トランジスタ507のドレイン電流が発光素子508を流れ始める。以降、Vgsは、保持容量509により一定に保持され、その値は信号電圧Vsigに閾値電圧Vth及び移動度の補正をかけたものとなっている。

【0019】

最後に、時刻T6において、バイアス線BSの電位を低電位から高電位に戻し、次のフレーム動作に備える。

【0020】

以上のようにして、特許文献1に係る表示装置500は、閾値電圧Vthや移動度のばらつきに伴う輝度ムラの発生を抑制している。

【先行技術文献】

【特許文献】

【0021】

【特許文献1】特開2008-203657号公報

【発明の概要】

【発明が解決しようとする課題】

【0022】

特許文献1に記載された表示装置500では、適切な移動度補正期間の設定が重要となる。図15に記載された表示装置500の動作タイミングチャートでは、信号線SLが基準電圧Vrefから信号電圧Vsigへ変化する時刻T4で、放電電流Idsによる移動度補正を開始し、サンプリングトランジスタ506がオフ状態となる時刻T5で移動度補正を終了させている。

【0023】

しかしながら、特許文献1に記載された表示装置500では走査線WSの配線遅延によ

り、画素アレイ部 501 内で移動度補正期間が変動してしまう。以下、この移動度補正期間の変動について図 17 を用いて説明する。

【0024】

図 17 は、特許文献 1 に記載された表示装置における移動度補正期間の変動を説明する図である。同図に記載された、図 15 における領域 R の拡大図において、移動度補正期間の開始時刻  $T_4$  は、信号線 SL における信号電位  $V_{sig}$  の立ち上がり時である。一方、移動度補正期間の終了時刻  $T_5$  は、走査線 WS の電圧立ち下がり時である。しかし、走査線 WS の配線遅延により、ライトスキャナ 504 に近い位置 P での走査線 WS の電圧波形がライトスキャナ 504 の駆動電圧を反映した矩形波（図 17 における破線）となるのに対し、ライトスキャナ 504 から遠い位置 Q での走査線 WS の電圧波形は、その立ち上がり及び立ち下がりにおいて、時定数に依存した波形なまり（図 17 における実線）が生じる。開始時刻  $T_4$  は  $V_{sig}$  の立ち上がり時であり、 $V_{sig}$  は画素列ごとに配置された走査線 SL ごとに与えられるので、走査線 SL の配線遅延により移動度補正開始時刻は画素部ごとに変動しない。これに対し、終了時刻  $T_5$  は、サンプリングトランジスタ 506 のゲート - ソース間電圧が、サンプリングトランジスタ 506 の閾値電圧に到達した時である。当該時刻は、例えば、サンプリングトランジスタ 506 のゲートに印加される走査電圧  $V_{ws}$  が、サンプリングトランジスタ 506 のソース電位である  $V_{sig}$  とサンプリングトランジスタ 506 の閾値電圧との和の電位まで降下したときである。よって、移動度補正終了時刻は、P 点と Q 点とで差異が生じ、移動度補正期間  $T_4 \sim T_5$  は、P 点では図 17 に記載された  $T_0$  となるのに対し、Q 点では図 17 に記載された  $T$  となる。この P 点における移動度補正期間  $T_0$  と Q 点における移動度補正期間  $T$  との差は、走査線 WS の立ち下がり時における電圧波形なまりに相当する  $T$  である。以上のように、走査線 WS の配線遅延により、移動度補正期間  $T$  が、実際には補正時間設計値  $T_0$  とはならず、画素部間でばらつきを有してしまう。

【0025】

また、上述したように、移動度補正終了時刻は、例えば、サンプリングトランジスタ 506 のゲートに印加される走査電圧  $V_{ws}$  が、サンプリングトランジスタ 506 のソース電位である  $V_{sig}$  とサンプリングトランジスタ 506 の閾値電圧との和の電位まで降下したときである。これにより、信号電圧  $V_{sig}$  の大きさにより、移動度補正期間  $T$  が変化する。よって、走査線 WS の配線遅延が存在すると、映像信号である信号電圧  $V_{sig}$  の変動による上記移動度補正期間のばらつき方が画素部ごとに変動してしまうという問題が存在する。つまり、移動度補正期間  $T$  の変動量は、表示階調の変動に対し画素部間で一定とならず、パネル面内の電流ばらつきとなるので、シェーディング不良発生の原因となる。

【0026】

上記課題に鑑み、本発明は、配線遅延に起因する移動度補正ばらつきを、全書き込み電圧に対して抑制する表示パネル装置、表示装置及びその制御方法を提供することを目的とする。

【課題を解決するための手段】

【0027】

上記目的を達成するために、本発明の一態様に係る表示パネル装置は、第 1 電極と第 2 電極とを有する発光素子と、電圧を保持するための第 1 コンデンサと、ゲート電極が前記第 1 コンデンサの第 1 電極に接続され、ソース電極が前記発光素子の第 1 電極に接続され、前記第 1 コンデンサに保持された電圧に応じたドレイン電流を前記発光素子に流すことにより前記発光素子を発光させる駆動素子と、前記駆動素子のドレイン電極の電位を決定するための第 1 電源線と、前記発光素子の第 2 電極に電氣的に接続された第 2 電源線と、信号電圧を供給するためのデータ線と、一方の端子が前記データ線に接続され、他方の端子が前記第 1 コンデンサの第 1 電極に接続され、前記データ線と前記第 1 コンデンサの第 1 電極との導通及び非導通を切り換える第 1 スwitching 素子と、一方の端子が前記駆動素子のソース電極に接続され、他方の端子が前記第 1 コンデンサの第 2 電極に接続され、

前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との導通及び非導通を切り換える第 2 スwitching素子と、前記第 1 スwitching素子及び前記第 2 スwitching素子を制御する駆動回路と、を具備し、前記駆動回路は、前記第 2 スwitching素子をオン状態にして前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との間が導通した状態で、前記第 1 スwitching素子をオン状態にして前記第 1 コンデンサの第 1 電極に前記信号電圧を供給し、前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との間に電流を流させ、前記第 1 コンデンサの第 1 電極に前記信号電圧が供給されてから予め定められた期間の経過後に、前記第 2 スwitching素子をオフ状態にして前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極とを非導通とすることにより、前記期間内に前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との間を流れる電流により前記第 1 コンデンサに蓄積された電荷を放電させることを特徴とする。

【発明の効果】

【0028】

本発明の表示パネル装置、表示装置及びその制御方法によれば、表示階調による移動度補正時間のばらつきを軽減して配線遅延の影響を緩和できるので、移動度補正ばらつきを全階調で抑制することが可能となる。

【図面の簡単な説明】

【0029】

【図 1】図 1 は、本発明の表示パネル装置の電気的な構成を示すブロック図である。

【図 2】図 2 は、本発明の実施の形態 1 に係る表示部の有する発光画素の回路構成及びその周辺回路との接続を示す図である。

【図 3】図 3 は、本発明の実施の形態 1 に係る表示パネル装置の制御方法の動作タイミングチャートである。

【図 4】図 4 は、本発明の実施の形態 1 に係る表示パネル装置の有する画素回路の状態遷移図である。

【図 5】図 5 は、実施の形態 1 に係る画素回路の有するコンデンサの両端電極の電位変化を表すグラフである。

【図 6】図 6 は、本発明の表示パネル装置の移動度補正期間と従来の方法による移動度補正期間との比較を表す図である。

【図 7】図 7 は、従来が表示装置による移動度補正期間の算出パラメータを説明する図である。

【図 8】図 8 は、本発明の表示パネル装置による移動度補正期間の算出パラメータを説明する図である。

【図 9 A】図 9 A は、従来による移動度補正期間の決定方法により算出された移動度補正期間の時定数依存性を示すグラフである。

【図 9 B】図 9 B は、本発明の表示パネル装置の移動度補正期間の決定方法により算出された移動度補正期間の時定数依存性を示すグラフである。

【図 10】図 10 は、本発明の実施の形態 2 に係る表示部の有する発光画素の回路構成及びその周辺回路との接続を示す図である。

【図 11】図 11 は、本発明の実施の形態 2 に係る表示パネル装置の制御方法の動作タイミングチャートである。

【図 12】図 12 は、本発明の実施の形態 2 に係る表示パネル装置の有する画素回路の状態遷移図である。

【図 13】図 13 は、本発明の表示パネル装置を内蔵した薄型フラット TV の外観図である。

【図 14】図 14 は、特許文献 1 に記載された従来が表示装置における画素部の回路構成図である。

【図 15】図 15 は、特許文献 1 に記載された従来が表示装置の動作タイミングチャートである。

【図 16】図 16 は、移動度補正期間における保持容量の放電電流の特性を表すグラフで

ある。

【図 1 7】図 1 7 は、特許文献 1 に記載された表示装置における移動度補正期間の変動を説明する図である。

【発明を実施するための形態】

【0030】

本発明の一態様に係る表示パネル装置は、第 1 電極と第 2 電極とを有する発光素子と、電圧を保持するための第 1 コンデンサと、ゲート電極が前記第 1 コンデンサの第 1 電極に接続され、ソース電極が前記発光素子の第 1 電極に接続され、前記第 1 コンデンサに保持された電圧に応じたドレイン電流を前記発光素子に流すことにより前記発光素子を発光させる駆動素子と、前記駆動素子のドレイン電極の電位を決定するための第 1 電源線と、前記発光素子の第 2 電極に電氣的に接続された第 2 電源線と、信号電圧を供給するためのデータ線と、一方の端子が前記データ線に接続され、他方の端子が前記第 1 コンデンサの第 1 電極に接続され、前記データ線と前記第 1 コンデンサの第 1 電極との導通及び非導通を切り換える第 1 スイッチング素子と、一方の端子が前記駆動素子のソース電極に接続され、他方の端子が前記第 1 コンデンサの第 2 電極に接続され、前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との導通及び非導通を切り換える第 2 スイッチング素子と、前記第 1 スイッチング素子及び前記第 2 スイッチング素子を制御する駆動回路と、を具備し、前記駆動回路は、前記第 2 スイッチング素子をオン状態にして前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との間が導通した状態で、前記第 1 スイッチング素子をオン状態にして前記第 1 コンデンサの第 1 電極に前記信号電圧を供給し、前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との間に電流を流させ、前記第 1 コンデンサの第 1 電極に前記信号電圧が供給されてから予め定められた期間の経過後に、前記第 2 スイッチング素子をオフ状態にして前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極とを非導通とすることにより、前記期間内に前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との間を流れる電流により前記第 1 コンデンサに蓄積された電荷を放電させるものである。

【0031】

本態様によると、前記第 2 スイッチング素子を制御して前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との間が導通した状態で、前記第 1 スイッチング素子をオン状態にして前記第 1 コンデンサの第 1 電極に前記信号電圧を供給し、前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との間に放電電流を流させる。これにより、前記第 1 コンデンサへの信号電圧の書込みと同時に、上記放電電流による駆動素子の移動度補正を開始させる。

【0032】

そして、前記第 1 コンデンサの第 1 電極に前記信号電圧が供給されてから予め定められた期間の経過後に、前記第 2 スイッチング素子をオフ状態にして前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極とを非導通とする。これにより、上記放電電流による駆動素子の移動度補正を終了させる。

【0033】

従って、上記放電電流による駆動素子の移動度補正の開始制御を、前記第 1 コンデンサへの前記信号電圧の供給制御により行っている。一方、上記放電電流による駆動素子の移動度補正の終了制御を、前記第 2 スイッチング素子の制御により行い、前記第 1 コンデンサへの前記信号電圧の供給制御とは別個の制御としている。即ち、上記放電電流による駆動素子の移動度補正の開始制御と、上記放電電流による駆動素子の移動度補正の終了制御とを別個のスイッチング素子の制御により行っている。そのため、前記第 1 スイッチング素子を制御して前記第 1 コンデンサの第 1 電極への前記信号電圧の供給を開始してから、前記第 2 スイッチング素子を制御して前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極とを非導通とするまでの所定期間を精度よく制御できる。その結果、前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との間を流れる放電電流を利用して前記第 1 コンデンサに蓄積された電荷を放電させる時間を精度よく制御でき、これにより、前

記駆動素子の移動度を精度よく補正できる。

【0034】

さらに、前記第1コンデンサへの信号電圧の書き込みと同時に、上記放電電流による駆動素子の移動度補正を開始させることにより、前記第1コンデンサへの信号電圧の書き込み処理期間と上記放電電流による前記駆動素子の移動度補正の処理期間とを短縮できる。これは、表示パネル装置が大画面化し画素数が増大した場合に、書き込み期間及び移動度補正を各画素に十分確保できなくなるので、特に有効になる。

【0035】

また、請求項2に記載の態様の表示パネル装置は、請求項1に記載の表示パネル装置において、さらに、前記第1コンデンサの第2電極に接続された第2コンデンサと、前記駆動素子の閾値電圧より大きな電位差を前記第1コンデンサに生じさせる逆バイアス電圧を前記第2コンデンサに供給するバイアス電圧線とを備え、前記駆動回路は、前記第2スイッチング素子をオン状態にして前記駆動素子のソース電極と前記第1コンデンサの第2電極との間を導通させ、前記第1スイッチング素子をオン状態にして前記第1コンデンサの第1電極の電圧を固定するための固定電圧を前記データ線から供給させつつ、前記駆動素子の閾値電圧より大きな電位差を前記第1コンデンサに生じさせるような前記逆バイアス電圧を前記第2コンデンサに書き込み、前記第1コンデンサの第1電極及び第2電極の電位差が前記駆動素子の閾値電圧に到達して前記駆動素子がオフ状態となるまでの時間が経過した後、前記駆動素子がオフ状態の間に、前記第2スイッチング素子がオン状態のまま、前記第1スイッチング素子をオン状態にして前記第1コンデンサの第1電極に前記信号電圧の供給を開始するものである。

【0036】

本態様によると、前記第1スイッチング素子を制御して前記第1コンデンサの第1電極の電圧を固定するための固定電圧を供給しつつ、前記逆バイアス電圧を前記第2コンデンサに書き込む。前記逆バイアス電圧は、前記駆動素子の閾値電圧より大きな電位差を前記第1コンデンサに生じさせるものである。そして、前記第1コンデンサの第1電極及び第2電極の電位差が前記駆動素子の閾値電圧に到達するまでの時間以上の時間を経過するのを待つ。これにより、前記第1コンデンサには前記駆動素子の閾値電圧に相当する電荷が蓄積される。また、この閾値電圧に到達するまでの時間では、前記駆動素子のソース電極は前記第2コンデンサにより逆バイアスされているので、前記発光素子には前記駆動素子のドレイン電流は流れない。

【0037】

前記第1コンデンサの両端電極の電位差が前記駆動素子の閾値電圧となると、前記駆動素子のドレイン電流の流れは停止する。この状態で、前記第1コンデンサの第1電極に前記信号電圧の供給を開始する。これにより、前記第1コンデンサには、前記駆動素子の閾値電圧に対応する電荷が蓄積されることになる。

【0038】

このように、前記第1コンデンサに前記駆動素子の閾値電圧を保持させた上で、前記第1コンデンサの第1電極に前記信号電圧を供給するので、前記第1コンデンサに、映像信号を反映し駆動素子の特性ばらつきを補正した所望の電位差を蓄積できる。その結果、所望の電位差に対応するドレイン電流を前記第1電源線と前記第2電源線との間に流し、前記発光素子の発光量を精度よく制御できる。

【0039】

また、請求項3に記載の態様の表示パネル装置は、請求項2に記載の表示パネル装置において、前記駆動回路は、前記第1スイッチング素子をオン状態にして前記第1コンデンサの第1電極の電圧を固定するための固定電圧を前記データ線から供給させつつ、前記駆動素子の閾値電圧より大きな電位差を前記第1コンデンサに生じさせるような前記逆バイアス電圧を前記第2コンデンサに書き込み、前記第1スイッチング素子をオフ状態にし、前記第1コンデンサの第1電極及び第2電極の電位差が前記駆動素子の閾値電圧に到達して前記駆動素子がオフ状態となるまでの時間が経過した後、前記駆動素子がオフ状態の間に

、前記第2スイッチング素子がオン状態のまま、前記第1スイッチング素子をオン状態にして前記第1コンデンサの第1電極に前記信号電圧の供給を開始するものである。

【0040】

本態様によると、前記第1スイッチング素子をオン状態にして上記固定電圧を前記データ線から供給させつつ上記逆バイアス電圧を前記第2コンデンサに書込み、前記第1コンデンサに前記駆動素子の閾値電圧が保持されるまでの時間が経過した後、前記第1スイッチング素子をオフ状態とする。このとき、前記駆動素子のゲート-ソース間は上記閾値電圧に保持されており前記駆動素子はオフ状態である。この状態で、所定のタイミングにて前記第1スイッチング素子をオン状態にして前記第1コンデンサの第1電極に前記信号電圧の供給を開始する。これが、移動度補正開始時期となる。前記第1コンデンサへの閾値電圧に対する電荷蓄積期間と、移動度補正期間との間の期間を、前記第1スイッチング素子の制御により調整することが可能となる。

【0041】

また、請求項4に記載の態様の表示パネル装置は、請求項2に記載の表示パネル装置において、前記固定電圧の電圧値は、前記第1コンデンサの第1電極及び第2電極の電位差が前記駆動素子の閾値電圧に到達して前記駆動素子がオフ状態となるまでの時間が経過した際に、前記発光素子の第1電極と前記発光素子の第2電極との電位差が、前記発光素子が発光を開始する前記発光素子の閾値電圧より低い電圧となるように予め設定されている。

【0042】

前記第1スイッチング素子を制御して前記第1コンデンサの第1電極に前記信号電圧を供給し、前記駆動素子のソース電極と前記第1コンデンサの第2電極との間に電流を流させてから、前記第2スイッチング素子を制御して前記駆動素子のソース電極と前記第1コンデンサの第2電極とを非導通とするまでの所定期間において、上記放電電流により前記駆動素子の移動度補正を行う。

【0043】

一方で、上記所定期間では、前記駆動素子のソース電極と前記第1コンデンサの第2電極との間が導通しているため、前記駆動素子の移動度補正が終わる前に、前記発光素子に電流が流れて前記発光素子が発光した場合、前記移動度補正の結果により得たい所望の電位差が前記第1コンデンサに保持されない。これでは、画素間での前記発光素子の発光ムラを精度よく補正出来ない。

【0044】

本態様によると、前記駆動回路が、前記第1コンデンサの第1電極に前記信号電圧を供給してから所定時間経過後に前記第2スイッチング素子を制御して前記駆動素子のソース電極と前記第1コンデンサの第2電極とを非導通とするまでの移動度補正期間において、前記発光素子の第1電極と第2電極と電位差が、前記発光素子が発光を開始する電圧である、前記発光素子の閾値電圧より低い電圧となるような電圧値に前記固定電圧の電圧値を予め設定している。これによると、前記駆動素子のソース電極と前記第1コンデンサの第2電極とが導通する状態において、前記第1コンデンサの第1電極への前記信号電圧の供給と同時に、前記駆動素子のソース電極と前記発光素子の第1電極とのノードの電圧は、前記発光素子が発光を開始する前記発光素子の閾値電圧を超えることはない。よって、移動度補正期間に、前記駆動素子のソース電極と前記第1コンデンサの第2電極との間が導通していても、前記駆動素子の移動度補正が終わる前に、前記発光素子に電流が流れて前記発光素子が発光するのを防止し、画素間での前記発光素子の発光ムラを精度よく補正できる。

【0045】

また、請求項5に記載の態様の表示パネル装置は、請求項1に記載の表示パネル装置において、さらに、前記第1コンデンサに前記駆動素子の閾値電圧より大きな電位差を生じさせる基準電圧を、前記第1コンデンサの第2電極に供給する第3電源線と、前記第1コンデンサの第2電極と前記第3電源線とを接続するための第3スイッチング素子とを備え

、前記駆動回路は、前記第3スイッチング素子をオン状態にして前記第1コンデンサの第2電極に前記基準電圧を供給し、前記第1スイッチング素子をオン状態にして前記第1コンデンサの第1電極の電圧を固定するための固定電圧を前記データ線から供給させ、前記第1コンデンサの第1電極及び第2電極の電位差が前記駆動素子の閾値電圧に到達して前記駆動素子がオフ状態となるまでの時間が経過した後、前記第2スイッチング素子がオン状態のまま、前記駆動素子がオフ状態の間に、前記第1スイッチング素子をオン状態にして前記第1コンデンサの第1電極に前記信号電圧の供給を開始する。

【0046】

本態様によると、前記第3スイッチング素子を制御して前記第1コンデンサの第2電極に前記基準電圧を供給し、前記第1スイッチング素子を制御して前記第1コンデンサの第1電極の電圧を固定するための固定電圧を供給し、前記第1コンデンサの第1電極及び第2電極の電位差が前記駆動素子の閾値電圧に到達するまでの時間以上の時間を経過するのを待つ。これにより、前記第1コンデンサの第1電極及び第2電極の電位差が前記駆動素子の閾値電圧に設定される。また、この閾値電圧に到達するまでの時間では、前記駆動素子のゲート電極は予め前記固定電圧に設定されているので、前記発光素子には前記駆動素子のドレイン電流は流れない。

【0047】

前記第1コンデンサに前記駆動素子の閾値電圧が保持されると、前記駆動素子のドレイン電極とソース電極との間の電流の流れは停止する。この状態で、前記第1コンデンサの第1電極に前記信号電圧の供給を開始する。これにより、前記第1コンデンサには、前記駆動素子の閾値電圧で補正された前記信号電圧に対応する電荷が蓄積されることになる。

【0048】

このように、前記第1コンデンサに前記駆動素子の閾値電圧を保持させた上で、前記第1コンデンサの第1電極に前記信号電圧を供給するので、前記第1コンデンサに、映像信号を反映し駆動素子の特性ばらつきを補正した所望の電位差を蓄積できる。その結果、所望の電位差に対応する電流を前記第1電源線と前記第2電源線との間に流し、前記発光素子の発光量を精度よく制御できる。

【0049】

また、請求項6に記載の態様の表示パネル装置は、請求項5に記載の表示パネル装置において、前記第3電源線は、前記第1スイッチング素子のオンオフ状態を切り換えるための走査線と共用されており、前記基準電圧は、前記第1スイッチング素子をオフ状態にするときの前記走査線の電圧である。

【0050】

本態様によると、駆動素子の閾値電圧を検出する前段階として前記第1コンデンサの第2電極に印加される前記基準電圧を、前記第1スイッチング素子を制御する走査線の電圧で共用する。このとき、前記基準電圧は、データ線から供給される固定電圧により、前記第1コンデンサには、前記駆動素子の閾値電圧より大きな電位差を生じさせる。ここで、前記基準電圧としては、前記第1スイッチング素子をオフ状態にするときの前記走査線の電圧が用いられる。これにより、所望の電位差に対応するドレイン電流を前記第1電源線と前記第2電源線との間に流し、前記発光素子の発光量を精度よく制御できるとともに、画素回路の簡素化が図られる。

【0051】

また、請求項7に記載の態様の表示パネル装置は、請求項1～6のうちいずれか1項に記載の表示パネル装置において、前記第1スイッチング素子のオンオフを切り換えるための第1の時定数は、前記第2スイッチング素子のオンオフを切り換えるための第2の時定数以上である。

【0052】

表示パネルが大画面化すると、多くの画素部が配線に接続されるため、配線の抵抗及び寄生容量が増大する。そのため、制御回路を表示パネルの両側から供給する場合、表示パネルの端部領域と比較して表示パネルの中央領域ほど各スイッチング素子の制御が遅延す

る。

【0053】

ここで、前記第1スイッチング素子の制御の遅延量と、前記第2スイッチング素子の制御の遅延量とが異なると、前記第1及び第2スイッチング素子の制御により規定される上記所定期間が変動するおそれがある。前記所定時間の変動が表示パネルの中央領域と周辺領域とで異なると、上記放電電流による移動度補正が表示画面内ではばらつくことになり、その結果、表示画像の画質ムラの原因となる。

【0054】

本態様によると、前記第2スイッチング素子の有する第2の時定数を、前記第1スイッチング素子の有する第1の時定数以下とした。これにより、前記駆動素子のソース電極と前記第1コンデンサの第2電極との間が導通した状態で前記第1コンデンサの第1電極に前記信号電圧を供給してから、前記第2スイッチング素子を制御して前記駆動素子のソース電極と前記第1コンデンサの第2電極とを非導通とするまでの移動度補正期間のばらつきを、前記駆動素子のソース電極と前記第1コンデンサの第2電極との間が導通した状態で前記第1コンデンサの第1電極に前記信号電圧を供給してから、前記第1スイッチング素子を制御して前記データ線と駆動素子のゲート電極とを非導通とするまでの従来の所定期間のばらつきよりも小さくすることが可能となる。従って、上記移動度補正期間を精度よく制御して、上記放電電流による駆動素子の移動度を精度よく補正できる。

【0055】

また、請求項8に記載の態様の表示装置は、請求項1～7のうちいずれか1項に記載の表示パネル装置と、前記第1及び第2電源線に電源を供給する電源と、を備え、前記発光素子は、第1電極と、第2電極と、前記第1電極及び前記第2電極に挟まれた発光層とを含み、前記発光素子は、少なくとも複数個マトリクス状に配置されている。

【0056】

また、請求項9に記載の態様の表示装置は、請求項1～7のうちいずれか1項に記載の表示パネル装置と、前記第1及び第2電源線に電源を供給する電源と、を備え、前記発光素子は、第1電極と、第2電極と、前記第1電極及び前記第2電極に挟まれた発光層とを含み、前記発光素子、前記第1コンデンサ、前記駆動素子、前記第1スイッチング素子、及び前記第2スイッチング素子は単位画素の画素回路を構成し、前記画素回路は、複数個マトリクス状に配置されている。

【0057】

また、請求項10に記載の態様の表示装置は、請求項8または9に記載の表示装置において、前記発光素子は、有機エレクトロルミネッセンス発光素子である。

【0058】

また、請求項11に記載の態様の表示装置の制御方法は、第1電極と第2電極とを有する発光素子と、電圧を保持するための第1コンデンサと、ゲート電極が前記第1コンデンサの第1電極に接続され、ソース電極が前記発光素子の第1電極に接続され、前記第1コンデンサに保持された電圧に応じたドレイン電流を前記発光素子に流すことにより前記発光素子を発光させる駆動素子と、前記駆動素子のドレイン電極の電位を決定するための第1電源線と、前記発光素子の第2電極に接続された第2電源線と、信号電圧を供給するためのデータ線と、一方の端子が前記データ線に接続され、他方の端子が前記第1コンデンサの第1電極に接続され、前記データ線と前記第1コンデンサの第1電極との導通及び非導通を切り換える第1スイッチング素子と、一方の端子が前記駆動素子のソース電極に接続され、他方の端子が前記第1コンデンサの第2電極に接続され、前記駆動素子のソース電極と前記第1コンデンサの第2電極との導通及び非導通を切り換える第2スイッチング素子とを具備した表示装置の制御方法であって、前記第2スイッチング素子をオン状態にして前記駆動素子のソース電極と前記第1コンデンサの第2電極との間が導通した状態で、前記第1スイッチング素子をオン状態にして前記第1コンデンサの第1電極に前記信号電圧を供給し、前記駆動素子のソース電極と前記第1コンデンサの第2電極との間に電流を流させ、前記第1コンデンサの第1電極に前記信号電圧が供給されてから予め定められ

た期間の経過後に、前記第 2 スイッチング素子をオフ状態にして前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極とを非導通とすることにより、前記期間内に前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との間を流れる電流により前記第 1 コンデンサに蓄積された電荷を放電させるものである。

【0059】

以下、本発明の好ましい実施の形態を図に基づき説明する。なお、以下では、全ての図を通じて同一又は相当する要素には同じ符号を付して、その重複する説明を省略する。

【0060】

(実施の形態 1)

本実施の形態における表示パネル装置は、有機 EL 素子と、コンデンサと、コンデンサに保持された電圧に応じたドレイン電流を有機 EL 素子に流す駆動トランジスタと、信号電圧を供給するためのデータ線と、データ線とコンデンサの第 1 電極との導通及び非導通を切り換える選択トランジスタと、駆動トランジスタのソース電極と第 1 コンデンサの第 2 電極との導通及び非導通を切り換えるスイッチングトランジスタと、駆動回路とを備える。

【0061】

上記駆動回路は、スイッチングトランジスタをオン状態にして駆動トランジスタのソース電極とコンデンサの第 2 電極との間が導通した状態で、選択トランジスタをオン状態にしてコンデンサの第 1 電極に信号電圧を供給し、駆動トランジスタのソース電極とコンデンサの第 2 電極との間に駆動トランジスタのドレイン電流を流す。そして、コンデンサの第 1 電極に信号電圧が供給されてから予め定められた期間の経過後に、スイッチングトランジスタをオフ状態にして駆動トランジスタのソース電極とコンデンサの第 2 電極とを非導通とすることにより、上記期間内に駆動トランジスタのソース電極とコンデンサの第 2 電極との間を流れる電流によりコンデンサに蓄積された電荷を放電させる。

【0062】

これにより、コンデンサへの信号電圧の書込みと同時に、上記放電による駆動トランジスタの移動度補正を開始させる。そして、上記期間の経過後に、スイッチングトランジスタをオフ状態にすることにより、上記放電による駆動トランジスタの移動度補正を終了させる。よって、駆動トランジスタのソース電極とコンデンサの第 2 電極との間を流れる電流を利用してコンデンサに蓄積された電荷を放電させる時間を精度よく制御でき、これにより、前記駆動素子の移動度を精度よく補正できる。

【0063】

以下、本発明の実施の形態 1 について、図面を参照しながら説明する。

【0064】

図 1 は、本発明の表示パネル装置の電気的な構成を示すブロック図である。同図における表示パネル装置 1 は、制御回路 2 と、バイアス線駆動回路 3 と、走査線駆動回路 4 と、データ線駆動回路 5 と、表示部 6 とを備える。表示部 6 は、複数の発光画素 10 がマトリクス状に配置されている。

【0065】

また、図 2 は、本発明の実施の形態 1 に係る表示部の有する発光画素の回路構成及びその周辺回路との接続を示す図である。同図における発光画素 10 は、駆動トランジスタ 11 と、選択トランジスタ 12 と、有機 EL 素子 13 と、コンデンサ 14 及び 15 と、スイッチングトランジスタ 16 と、データ線 20 と、走査線 21 及び 22 と、バイアス線 23 と、正電源線 24 と、負電源線 25 とを備える。また、周辺回路は、バイアス線駆動回路 3 と、走査線駆動回路 4 と、データ線駆動回路 5 とを備える。

【0066】

図 1 及び図 2 に記載された構成要素について、以下、その接続関係および機能を説明する。

【0067】

制御回路 2 は、バイアス線駆動回路 3、走査線駆動回路 4 及びデータ線駆動回路 5 の制

御を行う機能を有する。制御回路 2 は、外部から入力された映像信号を、補正データ等に基づいて電圧信号に変換して、データ線駆動回路 5 へと出力する。

【0068】

走査線駆動回路 4 は、走査線 2 1 及び 2 2 に接続されており、走査線 2 1 及び 2 2 に走査信号を出力することにより、発光画素 1 0 の有する選択トランジスタ 1 2 及びスイッチングトランジスタ 1 6 の導通及び非導通を切り換える機能を有する駆動回路である。

【0069】

データ線駆動回路 5 は、データ線 2 0 に接続されており、映像信号に基づいた信号電圧を発光画素 1 0 へ出力する機能を有する駆動回路である。

【0070】

バイアス線駆動回路 3 は、バイアス線 2 3 に接続されており、バイアス線 2 3 を介して、コンデンサ 1 5 に逆バイアス電圧を印加する機能を有する駆動回路である。

【0071】

表示部 6 は、複数の発光画素 1 0 を備え、外部から表示パネル装置 1 へ入力された映像信号に基づいて画像を表示する。

【0072】

駆動トランジスタ 1 1 は、ゲートが選択トランジスタ 1 2 のソース電極に接続され、ドレイン電極が第 1 電源線である正電源線 2 4 に接続され、ソース電極が有機 EL 素子 1 3 のアノード電極に接続された駆動素子である。駆動トランジスタ 1 1 は、ゲート - ソース間に印加された信号電圧に対応した電圧を、当該信号電圧に対応したドレイン電流に変換する。そして、このドレイン電流を信号電流として有機 EL 素子 1 3 に供給する。駆動トランジスタ 1 1 は、例えば、n 型の薄膜トランジスタ (n 型 TFT) で構成される。

【0073】

選択トランジスタ 1 2 は、ゲート電極が走査線 2 1 に接続され、ドレイン電極がデータ線 2 0 に接続され、ソース電極がコンデンサ 1 4 の第 1 電極に接続された第 1 スwitching 素子である。選択トランジスタ 1 2 は、データ線 2 0 の信号電圧及び固定電圧をコンデンサ 1 4 の第 1 電極に印加するタイミングを決定する機能を有する。

【0074】

有機 EL 素子 1 3 は、カソード電極が第 2 電源線である負電源線 2 5 に接続された発光素子であり、駆動トランジスタ 1 1 により上記信号電流が流れることにより発光する。

【0075】

コンデンサ 1 4 は、第 1 電極が駆動トランジスタ 1 1 のゲート電極に接続され、第 2 電極がスイッチングトランジスタ 1 6 のソース電極に接続された第 1 コンデンサである。コンデンサ 1 4 は、データ線 2 0 から供給された信号電圧に対応した電圧を保持し、例えば、選択トランジスタ 1 2 がオフ状態となった後に、駆動トランジスタ 1 1 のゲート - ソース間電圧を安定的に保持し、駆動トランジスタ 1 1 から有機 EL 素子 1 3 へ供給するドレイン電流を安定化する機能を有する。

【0076】

コンデンサ 1 5 は、コンデンサ 1 4 の第 2 電極とバイアス線 2 3 との間に接続された第 2 コンデンサである。コンデンサ 1 5 は、バイアス線 2 3 からの電圧印加により、コンデンサ 1 4 の第 2 電極の電位を確定させ、また、駆動トランジスタ 1 1 のソース電位を、スイッチングトランジスタ 1 6 が導通している状態で確定させる機能を有する。この機能により、データ線 2 0 から印加される電圧が信号電圧でない固定電圧であっても、バイアス線 2 3 からコンデンサ 1 5 を介して逆バイアス電圧を印加することにより、駆動トランジスタ 1 1 の閾値電圧より大きな電位差をコンデンサ 1 4 に生じさせることが可能となる。また、コンデンサ 1 4 の第 1 電極に上記固定電圧を供給しコンデンサ 1 5 に上記逆バイアス電圧を書き込んでから所定時間経過までの閾値電圧検出期間、及び、コンデンサ 1 4 の第 1 電極に信号電圧を供給してから所定時間経過までの移動度補正期間において、有機 EL 素子 1 3 のアノード - カソード間電圧が有機 EL 素子 1 3 の閾値電圧より低い電圧となるように、固定電圧が予め設定されている。よって上記期間では、有機 EL 素子 1 3 には

駆動トランジスタ 11 のドレイン電流は流れない。これにより、有機 EL 素子 13 が発光する発光期間の前に、駆動トランジスタ 11 の閾値電圧  $V_{th}$  や移動度を補正する期間を設けることが可能となる。

【0077】

スイッチングトランジスタ 16 は、ゲート電極が走査線 22 に接続され、ドレイン電極が駆動トランジスタ 11 のソース電極に接続され、ソース電極がコンデンサ 14 の第 2 電極に接続された第 2 スwitching 素子である。スイッチングトランジスタ 16 は、コンデンサ 14 に保持された電圧を駆動トランジスタ 11 のゲート - ソース電極間に印加するタイミングを決定する機能を有する。また、スイッチングトランジスタ 16 がオン状態となることにより、有機 EL 素子 13 を発光させる発光期間を開始するだけでなく、駆動トランジスタ 11 の閾値電圧や移動度を補正するための電流パスを確保することが可能となる。スイッチングトランジスタ 16 は、例えば、n 型の薄膜トランジスタ (n 型 TFT) で構成される。

【0078】

データ線 20 は、データ線駆動回路 5 に接続され、発光画素 10 を含む画素列に属する各発光画素へ接続され、発光強度を決定する信号電圧  $V_{data}$  及び固定電圧  $V_{reset}$  を供給する機能を有する。

【0079】

また、表示パネル装置 1 は、画素列数分のデータ線 20 を備える。

【0080】

走査線 21 は、走査線駆動回路 4 に接続され、発光画素 10 を含む画素行に属する各発光画素に接続されている。これにより、走査線 21 は、発光画素 10 を含む画素行に属する各発光画素へ上記信号電圧を書き込むタイミングを供給する機能、及び当該発光画素の有する駆動トランジスタ 11 のゲートに固定電圧  $V_{reset}$  を印加するタイミングを供給する機能を有する。

【0081】

走査線 22 は、走査線駆動回路 4 に接続され、コンデンサ 14 の第 2 電極の電位を駆動トランジスタ 11 のソース電極に印加するタイミングを供給し、また、駆動トランジスタ 11 の閾値電圧や移動度を補正するための電流パスを形成するタイミングを供給する機能を有する。

【0082】

バイアス線 23 は、バイアス線駆動回路 3 に接続され、バイアス線駆動回路 3 から供給された電圧を、コンデンサ 15 を介して、コンデンサ 14 の第 2 電極に印加する機能を有するバイアス電圧線である。

【0083】

また、表示パネル装置 1 は、画素行数分の走査線 21、22 及びバイアス線 23 を備える。

【0084】

なお、第 1 電源線である正電源線 24 及び第 2 電源線である負電源線 25 は、それぞれ、他の発光画素にも接続されており、電圧源に接続されている。

【0085】

なお、本実施の形態に係る表示パネル装置 1 と、上記電圧源とを備えた表示装置も、本発明の実施の形態における一態様である。

【0086】

次に、本実施の形態に係る表示装置の制御方法について図 3 及び図 4 を用いて説明する。

【0087】

図 3 は、本発明の実施の形態 1 に係る表示装置の制御方法の動作タイミングチャートである。同図において、横軸は時間を表している。また縦方向には、上から順に、走査線 21、走査線 22、バイアス線 23、コンデンサ 14 の第 1 電極の電位  $V_1$ 、コンデンサ 1

4の第2電極の電位 $V_2$ 、及びデータ線20に発生する電圧の波形図が示されている。同図は1画素行に対する表示装置の動作を表し、1フレーム期間は非発光期間と発光期間から構成されている。また、非発光期間において、駆動トランジスタ11の閾値電圧 $V_{th}$ 及び移動度の補正動作を行っている。

【0088】

また、図4は、本発明の実施の形態1に係る表示装置の有する画素回路の状態遷移図である。

【0089】

まず、時刻 $t_{01}$ において、走査線駆動回路4は、走査線21の電圧レベルをLOWからHIGHに変化させ、選択トランジスタ12をオン状態とする。これにより、駆動トランジスタ11のゲート電極( $V_1$ )には、データ線20を介して固定電圧 $V_{reset}$ が印加される。また、このとき、スイッチングトランジスタ16はオン状態であり、コンデンサ15には逆バイアス電圧が印加されていない状態である。これにより、前フレームでの発光期間が終了する。時刻 $t_{01}$ ～時刻 $t_{02}$ の期間は発光停止状態であり、図4におけるリセット1の状態に対応している。

【0090】

次に、時刻 $t_{02}$ において、バイアス線駆動回路3は、バイアス線23を介して、コンデンサ15に逆バイアス電圧を印加する。このとき、コンデンサ14の第1電極にはデータ線20から継続して固定電圧 $V_{reset}$ が供給されており、これと上記逆バイアス電圧とにより、コンデンサ14の両端電極には、駆動トランジスタ11の閾値電圧 $V_{th}$ より大きな電位差が生じる。よって、駆動トランジスタ11がオン状態となり、正電源線24、駆動トランジスタ11、スイッチングトランジスタ16及びコンデンサ14の第2電極という電流パスにおいて、駆動トランジスタ11のドレイン電流が流れる。時刻 $t_{02}$ ～時刻 $t_{07}$ の期間は、上記ドレイン電流が流れ、やがて、コンデンサ14の保持電圧が $V_{th}$ となると上記ドレイン電流は停止する。これにより、コンデンサ14には、閾値電圧 $V_{th}$ に相当する電荷が蓄積される。また、上記逆バイアス電圧は、上記固定電圧との関係により、有機EL素子13のアノード-カソード間電圧が、有機EL素子13の閾値電圧より低い電圧となるように予め設定されている。よって、この期間では、駆動トランジスタ11のソース電極はコンデンサ15により逆バイアスされているので、有機EL素子13には上記ドレイン電流は流れない。

【0091】

次に、時刻 $t_{07}$ において、走査線駆動回路4は、走査線21の電圧レベルをHIGHからLOWに変化させ、選択トランジスタ12をオフ状態とする。これにより、コンデンサ14の第1電極への固定電圧 $V_{reset}$ の供給を停止させる。また、このとき、駆動トランジスタ11のゲート-ソース間は閾値電圧 $V_{th}$ に保持されており駆動トランジスタ11はオフ状態である。この状態で、時刻 $t_{08}$ にて選択トランジスタ12をオン状態にしてコンデンサ14の第1電極に信号電圧 $V_{data}$ の供給を開始する。時刻 $t_{07}$ ～時刻 $t_{08}$ により、駆動トランジスタ11の閾値電圧検出期間と、移動度補正期間との間の期間を、選択トランジスタ12の制御により調整することが可能となる。また、時刻 $t_{02}$ ～時刻 $t_{08}$ の期間は、図4におけるリセット2+ $V_{th}$ 検出の状態に対応している。

【0092】

次に、時刻 $t_{08}$ において、走査線駆動回路4は、走査線21の電圧レベルをLOWからHIGHに変化させ、選択トランジスタ12をオン状態とする。また、データ線駆動回路5は、データ線20を介し、発光画素10の属する画素行に対して、信号電圧 $V_{data}$ を供給する。これにより、駆動トランジスタ11のゲート電極には、データ線20を介して信号電圧 $V_{data}$ が印加される。また、このとき、スイッチングトランジスタ16はオン状態であり、コンデンサ15には逆バイアス電圧が印加されている状態である。これにより、駆動トランジスタ11のソース電極とコンデンサ14の第2電極との間が導通した状態で、コンデンサ14の第1電極に信号電圧 $V_{data}$ を供給し、駆動トランジス

タ 1 1 のソース電極とコンデンサ 1 4 の第 2 電極との間に放電電流を流させる。これにより、コンデンサ 1 4 への信号電圧の書き込みと同時に、正電源線 2 4、駆動トランジスタ 1 1、スイッチングトランジスタ 1 6 及びコンデンサ 1 4 の第 2 電極という放電電流パスにより、駆動トランジスタ 1 1 の移動度補正を開始させる。

【 0 0 9 3 】

次に、時刻  $t_{09}$  において、走査線駆動回路 4 は、走査線 2 2 の電圧レベルを HIGH から LOW に変化させ、スイッチングトランジスタ 1 6 をオフ状態とする。つまり、駆動トランジスタ 1 1 のソース電極とコンデンサ 1 4 の第 2 電極とを非導通とする。これにより、上記放電電流による駆動トランジスタ 1 1 の移動度補正を終了させる。時刻  $t_{08}$  ~ 時刻  $t_{09}$  の期間は、図 4 における書き込み + 移動度補正の状態に対応している。

【 0 0 9 4 】

時刻  $t_{08}$  ~ 時刻  $t_{09}$  の期間では、上記放電電流による駆動トランジスタ 1 1 の移動度補正の開始制御を、コンデンサ 1 4 への信号電圧  $V_{data}$  の供給制御により行っている。一方、上記放電電流による駆動トランジスタ 1 1 の移動度補正の終了制御を、スイッチングトランジスタ 1 6 の制御により行い、コンデンサ 1 4 への信号電圧  $V_{data}$  の供給制御とは別個の制御としている。即ち、上記放電電流による駆動トランジスタ 1 1 の移動度補正の開始制御と、上記放電電流による駆動トランジスタ 1 1 の移動度補正の終了制御とを別個のスイッチング素子の制御により行っている。そのため、コンデンサ 1 4 の第 1 電極への信号電圧  $V_{data}$  の供給を開始してから、スイッチングトランジスタ 1 6 を制御して駆動トランジスタ 1 1 のソース電極とコンデンサ 1 4 の第 2 電極とを非導通とするまでの移動度補正期間を精度よく制御できる。その結果、駆動トランジスタ 1 1 のソース電極とコンデンサ 1 4 の第 2 電極との間を流れる電流を利用してコンデンサ 1 4 に蓄積された電荷を放電させる時間を精度よく制御でき、駆動トランジスタ 1 1 の移動度を精度よく補正できる。スイッチングトランジスタ 1 6 の制御を移動度補正の終了時期に用いることにより、移動度補正期間を精度よく制御できる理由は、図 5 及び図 6 を用いて後述する。

【 0 0 9 5 】

また、コンデンサ 1 4 の第 1 電極に信号電圧  $V_{data}$  を供給してから（時刻  $t_{08}$ ）駆動トランジスタ 1 1 のソース電極とコンデンサ 1 4 の第 2 電極とを非導通とするまで（時刻  $t_{09}$ ）の移動度補正期間において、駆動トランジスタ 1 1 のソース電極と有機 EL 素子 1 3 の第 1 電極とのノードの電圧が、有機 EL 素子 1 3 の閾値電圧より低い電圧となるような電圧値に、予め固定電圧  $V_{reset}$  の電圧値が設定されている。これによると、駆動トランジスタ 1 1 のソース電極と前記第 1 コンデンサの第 2 電極とが導通する状態において、コンデンサ 1 4 の第 1 電極に、固定電圧  $V_{reset}$  からの変化成分である信号電圧  $V_{data}$  を供給すると同時に、有機 EL 素子 1 3 のアノード - カソード間電圧は、有機 EL 素子 1 3 の閾値電圧を超えることはない。よって、移動度補正期間に、駆動トランジスタ 1 1 のソース電極とコンデンサ 1 4 の第 2 電極との間が導通していても、駆動トランジスタ 1 1 の移動度補正が終わる前に、有機 EL 素子 1 3 に電流が流れて発光するのを防止し、画素間での有機 EL 素子 1 3 の発光ムラを精度よく補正できる。

【 0 0 9 6 】

さらに、コンデンサ 1 4 への信号電圧  $V_{data}$  の書き込みと同時に、上記放電電流による駆動トランジスタ 1 1 の移動度補正を開始させることにより、コンデンサ 1 4 への信号電圧  $V_{data}$  の書き込み処理期間と上記放電電流による駆動トランジスタ 1 1 の移動度補正の処理期間とを短縮できる。これは、表示パネル装置が大画面化し画素数が増大した場合に、書き込み期間及び移動度補正を各画素に十分確保できなくなるので、特に有効になる。

【 0 0 9 7 】

次に、時刻  $t_{10}$  において、走査線駆動回路 4 は、走査線 2 1 の電圧レベルを HIGH から LOW に変化させ、選択トランジスタ 1 2 をオフ状態とする。これにより、コンデンサ 1 4 の第 1 電極への信号電圧  $V_{data}$  の供給を停止させる。

## 【0098】

次に、時刻  $t_{11}$  において、走査線駆動回路 4 は、走査線 22 の電圧レベルを LOW から HIGH に変化させ、スイッチングトランジスタ 16 をオン状態とする。つまり、駆動トランジスタ 11 のソース電極とコンデンサ 14 の第 2 電極とを導通させる。これにより、コンデンサ 14 に保持された電圧 ( $V_1 - V_2$ ) に対応したドレイン電流が有機 EL 素子 13 に流れ、有機 EL 素子 13 が発光を開始する。このとき、コンデンサ 14 に保持された電圧 ( $V_1 - V_2$ ) は、信号電圧  $V_{data}$  を閾値電圧  $V_{th}$  及び移動度 で補正した値となっている。

## 【0099】

最後に、バイアス線駆動回路 3 は、バイアス線 23 を介して、コンデンサ 15 への逆バイアス電圧を解除する。これにより、次のフレーム動作に備える。なお、このとき、バイアス線 23 の電圧変動に応じて、コンデンサ 14 の電位が変動するが、コンデンサ 14 の両端電極間の電位差は一定に保持されているので、駆動トランジスタ 11 のゲート-ソース間電圧で決定されるドレイン電流は変化せず、発光強度は変化しない。時刻  $t_{11}$  以降の期間は、図 4 における発光の状態に対応している。

## 【0100】

次に、本発明の表示パネル装置及び表示装置において、スイッチングトランジスタ 16 の制御を移動度補正の終了時期に用いることにより、移動度補正期間を精度よく制御できる理由を説明する。

## 【0101】

図 5 は、実施の形態 1 に係る画素回路の有するコンデンサの両端電極の電位変化を表すグラフである。横軸は、移動度補正期間を表し、縦軸はコンデンサ 14 の両端電位  $V_1$  及び  $V_2$  を表す。上記横軸の移動度補正期間とは、データ線 20 から信号電圧  $V_{data}$  がコンデンサ 14 の第 1 電極に印加された時点からの期間である。図 5 では、表示階調の変動に対応して、例えば、信号電圧  $V_{data}$  が  $1V \sim 7V$  の範囲で発光画素 10 に印加される場合に、コンデンサ 14 の第 2 電極の電位である  $V_2$  の時間変化が描かれている。ここで、移動度補正期間の設計値が、例えば、 $1500ns$  である場合、 $V_1$  の変動幅は  $1V \sim 7V$  であるのに対し、 $V_2$  の変動幅は  $0.7V \sim 4.3V$  となっている。

## 【0102】

図 6 は、本発明の表示パネル装置の移動度補正期間と従来の方法による移動度補正期間との比較を表す図である。

## 【0103】

前述したように、従来の方法による移動度補正期間では、移動度補正期間の開始時期は、選択トランジスタが予めオン状態でデータ線が固定電圧  $V_{reset}$  から信号電圧  $V_{data}$  に切り換わり、信号電圧  $V_{data}$  が駆動トランジスタのゲート電極に印加され始めた時である。一方、移動度補正期間の終了時期は、所定の放電がなされた後、選択トランジスタがオン状態からオフ状態に切り換わる時である。

## 【0104】

図 6 に記載されているように、移動度補正期間の終了時期は、走査線の配線遅延により、走査線駆動回路 4 に近い位置 P (図 17 中に図示) での走査線 21 または 22 の電圧波形は、走査線駆動回路 4 の駆動電圧を反映した矩形波 (図 6 中の破線) となる。これに対し、走査線駆動回路 4 から遠い位置 Q (図 17 中に図示) での走査線 21 または 22 の電圧波形は、その立ち上がり及び立ち下がりにおいて、時定数に依存した波形なまり (図 6 の実線) が生じる。この状態において、従来の方法による移動度補正終了時期は、例えば図 2 に記載された画素回路において、選択トランジスタ 12 のゲート-ソース間電圧が、選択トランジスタ 12 の閾値電圧  $V_{th_{21}}$  に到達した時となる。つまり、選択トランジスタ 12 のゲート電極に印加される走査電圧  $V_{21}$  が、選択トランジスタ 12 のソース電位となる  $V_1$  と閾値電圧  $V_{th_{21}}$  との和の電位まで降下したときである。よって、移動度補正終了時期は、P 点と Q 点とで差異が生じ、移動度補正期間の最大値は、P 点では図 6 に記載された  $T_0$  となるのに対し、Q 点では図 6 に記載された  $T_0 + T_1$  となる。ま

た、Q点では、表示階調の変動による移動度補正期間のばらつきは、 $T_1$ となる。これは、図5に記載された信号電圧 $V_{data}$ の変動範囲である $1V \sim 7V$ に対応するものである。一方、P点では、表示階調の変動による移動度補正期間のばらつきは、ほぼ0である。このQ点における移動度補正期間のばらつき $T_1$ は、走査線駆動回路4からの距離、つまり走査線の遅延量により異なる。よって、発光画素ごとに、表示階調の変動による移動度補正期間のばらつきが異なる。

【0105】

本発明の実施の形態1に係る表示パネル装置及びその制御方法では、移動度補正終了時期を、選択トランジスタ12がオン状態からオフ状態に切り換わる時とするのではなく、スイッチングトランジスタ16がオン状態からオフ状態に切り換わる時としている。つまり、移動度終了時期は、例えば、スイッチングトランジスタ16のゲート電極に印加される走査電圧 $V_{22}$ が、スイッチングトランジスタ16のソース電位である $V_2$ とスイッチングトランジスタ16の閾値電圧 $V_{th_{22}}$ との和の電位まで低下したときである。よって、Q点における移動度補正終了時期は、図6に記載された $T_0 + T_2$ となる。また、Q点では、表示階調の変動による移動度補正期間のばらつきは、 $T_2$ となる。これは、図5に記載された電位 $V_2$ の変動範囲である $0.7V \sim 4.3V$ に対応するものである。

【0106】

図5に記載されたグラフから、 $V_1$ の変動幅が $6V$ 、 $V_2$ の変動幅が $3.5V$ となっているので、 $V_1$ の変動幅 $> V_2$ の変動幅となる。これと図6とから、 $T_1 > T_2$ が導出される。つまり、本発明におけるQ点での移動度補正期間のばらつき $T_2$ においても、走査線駆動回路4からの距離、つまり走査線の遅延量により異なるが、従来におけるQ点での移動度補正期間のばらつき $T_1$ と比較して、発光画素ごとに生じる表示階調の変動による移動度補正期間のばらつきが大幅に抑制される。

【0107】

本発明の表示パネル装置、表示装置及びその制御方法によれば、表示階調による移動度補正時間のばらつきを軽減して配線遅延の影響を緩和できるので、移動度補正ばらつきを全階調で抑制することが可能となる。

【0108】

次に、走査信号の過渡特性から移動度補正期間を算出することにより、本発明の実施の形態1に係る表示パネル装置、表示装置及びその制御方法により得られる効果について説明する。

【0109】

図7は、従来の方法による移動度補正期間の算出パラメータを説明する図である。図15に記載されたタイミングチャートのように、走査線21に相当する走査線 $WS$ は予め時刻 $T_2$ においてオン状態となっており、その後、時刻 $T_4$ においてデータ線20から信号電圧 $V_{data}$ が駆動トランジスタ11のゲート電極に印加された時が、移動度補正期間の開始時期となる。また、上述したように、従来移動度補正終了期間は、選択トランジスタ12（図14ではサンプリングトランジスタ506に相当する）のソース電極の電位と走査信号 $V_1(t)$ との電位差が、選択トランジスタ12の閾値電圧 $V_{th_{21}}$ まで小さくなることにより、オン状態からオフ状態へと切り換わる時である。よって、選択トランジスタ12の時定数により、移動度補正終了時期の設計値に対し、 $T_1$ だけ遅れることとする。よって、従来表示装置における移動度補正期間 $T$ は、

【数1】

$$T = T_0 + \Delta T_{1\downarrow} \quad (\text{式1})$$

で表される。また、選択トランジスタ12がオフ状態へと切り換わる時、つまり、走査線21の走査信号がハイレベルである $V_{1H}$ からローレベルである $V_{1L}$ へと変化するときの、選択トランジスタ12のゲート電極における電圧の過渡特性 $V_1(t)$ は、

【数 2】

$$V_{1\downarrow}(t) = (V_{1L} - V_{1H}) \cdot \left( 1 - \exp\left(-\frac{t}{\tau_1}\right) \right) + V_{1H} \quad (\text{式2})$$

で表される。ここで、上記式 2 は、走査線駆動回路 4 が走査信号  $V_{1L}$  を走査線 2 1 に印加した時点をも  $t = 0$  としている。ここで、選択トランジスタ 1 2 が走査信号によりオン状態からオフ状態へと切り換わるのは、上記式 2 における、選択トランジスタ 1 2 のゲート電極における電圧  $V_{1\downarrow}(t)$  と、選択トランジスタ 1 2 のソース電極の電位である  $V_{data}$  との電位差が、選択トランジスタ 1 2 の閾値電圧  $V_{th_{21}}$  となったときである。この状態は、

【数 3】

$$V_{gs} = (V_{1L} - V_{1H}) \cdot \left( 1 - \exp\left(-\frac{\Delta T_{1\downarrow}}{\tau_1}\right) \right) + V_{1H} - V_{data} = V_{th_{21}} \quad (\text{式3})$$

で表される。

【0 1 1 0】

図 9 A は、従来の移動度補正期間の決定方法により算出された移動度補正期間の時定数依存性を示すグラフである。横軸は、選択トランジスタ 1 2 のオンオフを切り換えるための時定数  $\tau_1$  であり、縦軸は、移動度補正期間設計値  $T_0$  に対する移動度補正期間の遅延時間  $T_1$  の割合である。つまり、横軸は、時定数  $\tau_1$  が大きいほど、画素回路が走査線駆動回路から遠い位置にあることを示している。同図に記載されたグラフは、 $V_{data}$  を 1.5 V、3.5 V、5 V 及び 7 V としたときの、上記式 3 から算出した、時定数  $\tau_1$  と  $T_1 / T_0$  の関係を示している。同図より、時定数  $\tau_1$  の増加に従い、 $T_1 / T_0$  は単調に増加していることがわかる。つまり、走査線駆動回路からの距離が大きくなるほど、移動度補正期間は設計値からずれていくことがわかる。また、 $V_{data}$  が大きいほど、移動度補正期間は設計値からずれていくことがわかる。

【0 1 1 1】

図 8 は、本発明の表示パネル装置による移動度補正期間の算出パラメータを説明する図である。本実施の形態では、図 3 に記載されたタイミングチャートのように、選択トランジスタ 1 2 がオン状態となった時刻  $t_{08}$  において、データ線 2 0 から選択トランジスタ 1 2 を介して信号電圧  $V_{data}$  が駆動トランジスタ 1 1 のゲート電極に印加され、当該ゲート電極の電位が選択トランジスタ 1 2 の閾値電圧  $V_{th_{21}}$  と固定電圧  $V_{reset}$  との和を超えた時が、移動度補正期間の開始時期となる。よって、移動度補正期間の開始時期は、時刻  $t_{08}$  以前の  $V_1$  の電位である  $V_{reset}$  と走査信号との差が  $V_{th_{21}}$  より大きくなった時点となる。また、本発明の移動度補正終了期間は、ソース電極の電位が  $V_2$  となるスイッチングトランジスタ 1 6 が、オン状態からオフ状態へと切り換わる時である。よって、スイッチングトランジスタ 1 6 の時定数により、移動度補正終了時期の設計値に対し、 $T_2$  だけ遅れることとする。よって、本発明の表示パネル装置における移動度補正期間  $T$  は、移動度補正時間設計値  $T_0$ 、及び、信号電圧  $V_{data}$  が駆動トランジスタ 1 1 のゲート電極に印加されてから、当該ゲート電極の電位が選択トランジスタの閾値電圧  $V_{th_{21}}$  となるまでの期間を  $T_2$  とすると、

【数 4】

$$T = T_0 + \Delta T_{2\downarrow} - \Delta T_{2\uparrow} \cong T_0 + \Delta T_{2\downarrow} \quad (\text{式4})$$

となる。ここで、 $T_2$  は、固定電圧  $V_{reset}$  と選択トランジスタ 1 2 の閾値電圧  $V_{th_{21}}$  との関係により決定されるものであるもので、信号電圧  $V_{data}$  の変動とは無関係であり、かつ、 $T_2$  に比べて十分小さい。よって、移動度補正期間  $T$  は右辺のように表され、移動度補正終了時期のみにより変動するものとして表される。また、スイッチングトランジスタ 1 6 のソース電極の電位  $V_2$  は、スイッチングトランジスタ 1 6 がオン状態であるときには、有機 EL 素子 1 3 のアノード電圧と等しいので、 $V_2$  を  $V_{ano}$

$d e ( t )$  とすると、

【数 5】

$$V_{\text{anode}}(t) = V_{\text{data}} - V_{\text{th}} - \frac{1}{\frac{\beta \cdot t}{2(C_1 + C_2 + C_{\text{el}})} + \frac{C_1 + C_2 + C_{\text{el}}}{(C_2 + C_{\text{el}})(V_{\text{data}} - V_{\text{reset}})}} \quad (\text{式5})$$

となる。ここで、 $V_{\text{th}}$  は駆動トランジスタ 11 の閾値電圧、 $\beta$  は駆動トランジスタ 11 の移動度を表すパラメータ、 $C_1$ 、 $C_2$  及び  $C_{\text{el}}$  は、それぞれ、コンデンサ 14、コンデンサ 15 及び有機 EL 素子 13 の静電容量、 $V_{\text{reset}}$  はデータ線 20 から供給される固定電圧である。

【0112】

また、スイッチングトランジスタ 16 がオフ状態へと切り換わる時、つまり、走査線 22 の走査信号がハイレベルである  $V_{2H}$  からローレベルである  $V_{2L}$  へと変化するときの、スイッチングトランジスタ 16 のゲート電極における電圧の過渡特性  $V_{2\downarrow}(t)$  は、

【数 6】

$$V_{2\downarrow}(t) = (V_{2L} - V_{2H}) \cdot \left( 1 - \exp\left(-\frac{t}{\tau_2}\right) \right) + V_{2H} \quad (\text{式6})$$

で表される。ここで、上記式 6 は、走査線駆動回路 4 が走査信号  $V_{2L}$  を走査線 22 に印加した時点を  $t = 0$  としている。ここで、スイッチングトランジスタ 16 が走査信号  $V_{2L}$  によりオン状態からオフ状態へと切り換わるのは、上記式 6 における、スイッチングトランジスタ 16 のゲート電極における電圧  $V_{2\downarrow}(t)$  と、スイッチングトランジスタ 16 のソース電極の電位である  $V_{\text{data}}$  との電位差が、スイッチングトランジスタ 16 の閾値電圧  $V_{\text{th}_{22}}$  となったときである。この状態は、

【数 7】

$$V_{\text{gs}} = (V_{2L} - V_{2H}) \cdot \left( 1 - \exp\left(-\frac{\Delta T_{2\downarrow}}{\tau_2}\right) \right) + V_{2H} -$$

$$\left( V_{\text{data}} - V_{\text{th}} - \frac{1}{\frac{\beta \cdot (\Delta T_{2\downarrow} + T_0)}{2(C_1 + C_2 + C_{\text{el}})} + \frac{C_1 + C_2 + C_{\text{el}}}{(C_2 + C_{\text{el}})(V_{\text{data}} - V_{\text{reset}})}} \right) = V_{\text{th}_{22}} \quad (\text{式7})$$

で表される。

【0113】

図 9 B は、本発明の表示パネル装置の移動度補正期間の決定方法により算出された移動度補正期間の時定数依存性を示すグラフである。横軸は、スイッチングトランジスタ 16 のオンオフを切り換えるための時定数  $\tau_2$  であり、縦軸は、移動度補正期間設計値  $T_0$  に対する移動度補正期間の遅延時間  $T_2$  の割合である。つまり、横軸は、時定数  $\tau_2$  が大きいほど、画素回路が走査線駆動回路から遠い位置にあることを示している。同図に記載されたグラフは、 $V_{\text{data}}$  を 1.5 V、3.5 V、5 V 及び 7 V としたときの、上記式 7 から算出した時定数  $\tau_2$  と  $T_2 / T_0$  の関係を示している。同図より、時定数  $\tau_2$  の増加に従い、 $T_2 / T_0$  は単調に増加していることがわかる。つまり、走査線駆動回路からの距離が大きくなるほど、移動度補正期間は設計値からずれていくことがわかる。また、 $V_{\text{data}}$  が大きいほど、移動度補正期間は設計値からずれていくことがわかる。

【0114】

しかしながら、図 9 A に記載された従来の移動度補正期間の特性と、図 9 B に記載され

た本発明の表示パネル装置に係る移動度補正期間の特性とを比較すると、図9Bに記載された本発明の表示パネル装置に係る  $T_2 / T_0$  の方が、各時定数 2 において小さいことが解る。また、これに対応して、信号電圧  $V_{data}$  の変動幅に対して、 $T_2 / T_0$  の変動幅の方が小さいことがわかる。

【0115】

以上の評価結果より、放電電流による駆動トランジスタ11の移動度補正の終了制御を、スイッチングトランジスタ16の制御により行う方が、選択トランジスタ12の制御により行う場合に比べて、スイッチングのタイミングを決定するソース電極の電圧変動幅が小さく設定できるので、配線遅延に起因する移動度補正期間のばらつきを抑制できる。これにより、移動度補正ばらつきを全書き込み電圧に対して抑制することが可能となる。

【0116】

さらに、コンデンサ14への信号電圧  $V_{data}$  の書き込みと同時に、放電電流による駆動トランジスタ11の移動度補正を開始させることにより、コンデンサ14への信号電圧  $V_{data}$  の書き込み処理期間と上記放電電流による駆動トランジスタ11の移動度補正の処理期間とを短縮できる。これは、表示パネル装置が大画面化し画素数が増大した場合に、書き込み期間及び移動度補正を各画素に十分確保できなくなるので、特に有効になる。

【0117】

また、本実施の形態によると、駆動トランジスタ11の閾値電圧補正期間において、選択トランジスタ12を制御してコンデンサ14の第1電極の電圧を固定するための固定電圧をデータ線20から供給しつつ、逆バイアス電圧をコンデンサ15に書込む。上記逆バイアス電圧及び上記固定電圧は、駆動トランジスタ11の閾値電圧より大きな電位差をコンデンサ14に生じさせるものである。そして、コンデンサ14の第1電極及び第2電極の電位差が駆動トランジスタ11の閾値電圧に到達するまでの時間以上の時間を経過するのを待つ。これにより、コンデンサ14には駆動トランジスタ11の閾値電圧に相当する電荷が蓄積される。また、この閾値電圧に到達するまでの時間では、駆動トランジスタ11のソース電極はコンデンサ15により逆バイアスされているので、有機EL素子13には駆動トランジスタ11のドレイン電流は流れない。やがて、コンデンサ14の両端電極の電位差が駆動トランジスタ11の閾値電圧となると、ドレイン電流は停止する。この状態で、コンデンサ14の第1電極に信号電圧の供給を開始する。これにより、コンデンサ14には、駆動トランジスタ11の閾値電圧に対応する電荷が蓄積されることになる。

【0118】

このように、コンデンサ14に駆動トランジスタ11の閾値電圧を保持させた上で、コンデンサ14の第1電極に信号電圧を供給するので、コンデンサ14に、映像信号を反映し駆動トランジスタ11の閾値電圧を補正した所望の電位差を蓄積できる。

【0119】

その後、本実施の形態によると、駆動トランジスタ11の移動度補正期間において、選択トランジスタ12を制御してコンデンサ14の第1電極に信号電圧を供給し、駆動トランジスタ11のソース電極とコンデンサ14の第2電極との間に放電電流を流させから、スイッチングトランジスタ16を制御して駆動トランジスタ11のソース電極とコンデンサ14の第2電極とを非導通とするまでの期間、駆動トランジスタ11からコンデンサの第2電極への放電電流により駆動トランジスタ11の移動度補正を行う。

【0120】

本実施の形態によると、上記期間に、有機EL素子13のアノード電極が、有機EL素子13の閾値電圧より低い電圧となるような電圧値に上記固定電圧及び上記逆バイアス電圧の電圧値が予め設定されている。よって、駆動トランジスタ11のソース電極とコンデンサ14の第2電極との間が導通していても、駆動トランジスタ11の移動度補正が終わる前に、有機EL素子13が発光するのを防止し、画素間での発光ムラを精度よく補正できる。

【0121】

(実施の形態 2)

本実施の形態における表示パネル装置は、実施の形態 1 における表示パネル装置と比較して、画素回路の構成及びその駆動タイミングが異なり、バイアス線駆動回路 3 が無い。本実施の形態における画素回路 30 は、実施の形態 1 における画素回路 10 と比較して、コンデンサ 15 及びバイアス線 23 がなく、代わりに、スイッチングトランジスタ 17 及び走査線 26 が付加されている点が、画素回路構成として異なる。以下、実施の形態 1 の回路構成と同じ点は説明を省略し、異なる点のみ説明する。

【0122】

図 10 は、本発明の実施の形態 2 に係る表示部の有する発光画素の回路構成及びその周辺回路との接続を示す図である。同図における発光画素 30 は、駆動トランジスタ 11 と、選択トランジスタ 12 と、有機 EL 素子 13 と、コンデンサ 14 と、スイッチングトランジスタ 16 及び 17 と、データ線 20 と、走査線 21、22 及び 26 と、正電源線 24 と、負電源線 25 とを備える。また、周辺回路は、走査線駆動回路 4 と、データ線駆動回路 5 とを備える。

【0123】

図 10 に記載された構成要素について、以下、その接続関係および機能を説明する。

【0124】

走査線駆動回路 4 は、走査線 21、22 及び 26 に接続されており、走査線 21、22 及び 26 に走査信号を出力することにより、発光画素 11 の有する選択トランジスタ 12、スイッチングトランジスタ 16 及び 17 の導通及び非導通を切り換える機能を有する駆動回路である。

【0125】

スイッチングトランジスタ 17 は、コンデンサ 14 の第 2 電極と走査線 21 との間に接続された第 3 スwitching 素子である。スイッチングトランジスタ 17 は、走査線 21 の LOW レベルの走査信号電圧である基準電圧をコンデンサ 14 の第 2 電極に印加するタイミングを決定する機能を有する。また、上記基準電圧がコンデンサ 14 の第 2 電極に印加されることにより、駆動トランジスタ 11 のソース電位を、スイッチングトランジスタ 16 が導通している状態で確定させる機能を有する。この機能により、データ線 20 から印加される電圧が、信号電圧でない固定電圧であっても走査線 21 からスイッチングトランジスタ 17 を介して上記基準電圧を印加することにより、駆動トランジスタ 11 の閾値電圧より大きな電位差をコンデンサ 14 に生じさせることが可能となる。

【0126】

また、コンデンサ 14 の第 1 電極に上記固定電圧を供給し第 2 電極に上記基準電圧を供給してから所定時間経過までの閾値電圧検出期間、及び、コンデンサ 14 の第 1 電極に信号電圧を供給してから所定時間経過までの移動度補正期間において、有機 EL 素子 13 のアノード - カソード間電圧が、有機 EL 素子 13 の閾値電圧より低い電圧となるように、予め上記固定電圧が設定されている。よって上記期間では、有機 EL 素子 13 には駆動トランジスタ 11 のドレイン電流は流れない。これにより、有機 EL 素子 13 が発光する発光期間の前に、駆動トランジスタ 11 の閾値電圧や移動度を補正する期間を設けることが可能となる。

【0127】

走査線 21 は、走査線駆動回路 4 に接続され、発光画素 30 を含む画素行に属する各発光画素に接続されている。また、走査線 21 は、スイッチングトランジスタ 17 を介してコンデンサ 14 の第 2 電極に接続されている。これにより、走査線 21 は、スイッチングトランジスタ 17 をオン状態とすることにより、コンデンサ 14 の第 2 電極に走査信号電圧を印加する機能を有する。

【0128】

走査線 26 は、走査線駆動回路 4 に接続され、コンデンサ 14 の第 2 電極の電位に走査線 21 の LOW レベルの走査信号である基準電圧を印加するタイミングを供給する機能を有する。

## 【 0 1 2 9 】

なお、本実施の形態に係る表示パネル装置と、上記電圧源とを備えた表示装置も、本発明の実施の形態における一態様である。

## 【 0 1 3 0 】

次に、本実施の形態に係る表示装置の制御方法について図 1 1 及び図 1 2 を用いて説明する。

## 【 0 1 3 1 】

図 1 1 は、本発明の実施の形態 2 に係る表示装置の制御方法の動作タイミングチャートである。同図において、横軸は時間を表している。また縦方向には、上から順に、走査線 2 1、走査線 2 2、走査線 2 6、コンデンサ 1 4 の第 1 電極の電位  $V_1$ 、コンデンサ 1 4 の第 2 電極の電位  $V_2$ 、及びデータ線 2 0 に発生する電圧の波形図が示されている。同図は 1 画素行に対する表示装置の動作を表し、1 フレーム期間は非発光期間と発光期間から構成されている。また、非発光期間において、駆動トランジスタ 1 1 の閾値電圧  $V_{th}$  及び移動度 の補正動作を行っている。

## 【 0 1 3 2 】

また、図 1 2 は、本発明の実施の形態 2 に係る表示装置の有する画素回路の状態遷移図である。

## 【 0 1 3 3 】

まず、時刻  $t_{21}$  において、走査線駆動回路 4 は、走査線 2 1 の電圧レベルを LOW から HIGH に変化させ、選択トランジスタ 1 2 をオン状態とする。これにより、駆動トランジスタ 1 1 のゲート電極には、データ線 2 0 を介して固定電圧  $V_{reset}$  が印加される。また、このとき、スイッチングトランジスタ 1 6 はオン状態であり、スイッチングトランジスタ 1 7 はオフ状態である。これにより、前フレームでの発光期間が終了する。時刻  $t_{21}$  ~ 時刻  $t_{22}$  の期間は発光停止状態であり、図 1 2 におけるリセット 1 の状態に対応している。

## 【 0 1 3 4 】

次に、時刻  $t_{22}$  において、走査線駆動回路 4 は、走査線 2 1 の電圧レベルを HIGH から LOW に変化させ、選択トランジスタ 1 2 をオフ状態とする。また、同時に、走査線 2 6 の電圧レベルを LOW から HIGH に変化させ、スイッチングトランジスタ 1 7 を介して、コンデンサ 1 4 の第 2 電極に走査線 2 1 の LOW レベルの走査信号である基準電圧  $V_{gl}$  を印加する。基準電圧  $V_{gl}$  は、有機 EL 素子 1 3 のアノード - カソード間電圧が、有機 EL 素子 1 3 の閾値電圧より低い電圧となるように予め設定されるものである。

## 【 0 1 3 5 】

次に、時刻  $t_{23}$  において、走査線駆動回路 4 は、走査線 2 6 の電圧レベルを HIGH から LOW に変化させ、コンデンサ 1 4 の第 2 電極への上記基準電圧  $V_{gl}$  の印加を停止する。時刻  $t_{22}$  ~ 時刻  $t_{23}$  の期間は、コンデンサ 1 4 の第 2 電極及び駆動トランジスタ 1 1 のソース電極に基準電圧  $V_{gl}$  が印加された状態であり、図 1 2 におけるリセット 2 の状態に対応している。

## 【 0 1 3 6 】

次に、時刻  $t_{24}$  において、走査線駆動回路 4 は、走査線 2 1 の電圧レベルを LOW から HIGH に変化させ、コンデンサ 1 4 の第 1 電極にデータ線 2 0 から固定電圧  $V_{reset}$  を印加する。このとき、コンデンサ 1 4 の第 1 電極に印加された固定電圧  $V_{reset}$  と、時刻  $t_{22}$  において既にコンデンサ 1 4 の第 2 電極に印加された基準電圧  $V_{gl}$  とにより、コンデンサ 1 4 には、駆動トランジスタ 1 1 の閾値電圧  $V_{th}$  より大きな電位差が生じる。よって、駆動トランジスタ 1 1 がオン状態となり、正電源線 2 4、駆動トランジスタ 1 1、スイッチングトランジスタ 1 6 及びコンデンサ 1 4 の第 2 電極という電流パスにおいて、駆動トランジスタ 1 1 のドレイン電流が流れる。時刻  $t_{24}$  ~ 時刻  $t_{27}$  の期間は、上記ドレイン電流が流れ、やがて、コンデンサ 1 4 の保持電圧が  $V_{th}$  となると上記ドレイン電流は停止する。これにより、コンデンサ 1 4 には、閾値電圧  $V_{th}$  に相当する電荷が蓄積される。また、この期間の終了時には、駆動トランジスタ 1 1 のソース電

極は、上記ドレイン電流により ( $V_{reset} - V_{th}$ ) となるが、固定電圧  $V_{reset}$  は有機 EL 素子 13 の閾値電圧より低い電圧となるように予め設定されているので、有機 EL 素子 13 には上記ドレイン電流は流れない。

【0137】

次に、時刻  $t_{27}$  において、走査線駆動回路 4 は、走査線 21 の電圧レベルを HIGH から LOW に変化させ、選択トランジスタ 12 をオフ状態とする。これにより、コンデンサ 14 の第 1 電極への固定電圧  $V_{reset}$  の供給を停止させる。また、このとき、駆動トランジスタ 11 のゲート - ソース間は閾値電圧  $V_{th}$  に保持されており駆動トランジスタ 11 はオフ状態である。この状態で、時刻  $t_{28}$  にて選択トランジスタ 12 をオン状態にしてコンデンサ 14 の第 1 電極に信号電圧  $V_{data}$  の供給を開始する。時刻  $t_{27}$  ~ 時刻  $t_{28}$  により、駆動トランジスタ 11 の閾値電圧検出期間と、移動度補正期間との間の期間を、選択トランジスタ 12 の制御により調整することが可能となる。時刻  $t_{24}$  ~ 時刻  $t_{28}$  の期間は、図 12 における  $V_{th}$  検出の状態に対応している。

【0138】

次に、時刻  $t_{28}$  において、走査線駆動回路 4 は、走査線 21 の電圧レベルを LOW から HIGH に変化させ、選択トランジスタ 12 をオン状態とする。また、データ線駆動回路 5 は、データ線 20 を介し、発光画素 30 の属する画素行に対して、信号電圧  $V_{data}$  を供給する。これにより、駆動トランジスタ 11 のゲート電極には、データ線 20 を介して信号電圧  $V_{data}$  が印加される。また、このとき、スイッチングトランジスタ 16 はオン状態である。これにより、駆動トランジスタ 11 のソース電極とコンデンサ 14 の第 2 電極との間が導通した状態で、コンデンサ 14 の第 1 電極に信号電圧  $V_{data}$  を供給し、駆動トランジスタ 11 のソース電極とコンデンサ 14 の第 2 電極との間に電流を流させる。これにより、コンデンサ 14 への信号電圧の書込みと同時に、正電源線 24、駆動トランジスタ 11、スイッチングトランジスタ 16 及びコンデンサ 14 の第 2 電極という放電電流パスにより、駆動トランジスタ 11 の移動度補正を開始させる。

【0139】

次に、時刻  $t_{29}$  において、走査線駆動回路 4 は、走査線 22 の電圧レベルを HIGH から LOW に変化させ、スイッチングトランジスタ 16 をオフ状態とする。つまり、駆動トランジスタ 11 のソース電極とコンデンサ 14 の第 2 電極とを非導通とする。これにより、上記放電電流による駆動トランジスタ 11 の移動度補正を終了させる。時刻  $t_{28}$  ~ 時刻  $t_{29}$  の期間は、図 12 における書き込み + 移動度補正の状態に対応している。

【0140】

時刻  $t_{28}$  ~ 時刻  $t_{29}$  の期間では、上記放電電流による駆動トランジスタ 11 の移動度補正の開始制御を、コンデンサ 14 への信号電圧  $V_{data}$  の供給制御により行っている。一方、上記放電電流による駆動トランジスタ 11 の移動度補正の終了制御を、スイッチングトランジスタ 16 の制御により行い、コンデンサ 14 への信号電圧  $V_{data}$  の供給制御とは別個の制御としている。即ち、上記放電電流による駆動トランジスタ 11 の移動度補正の開始制御と、上記放電電流による駆動トランジスタ 11 の移動度補正の終了制御とを別個のスイッチング素子の制御により行っている。そのため、コンデンサ 14 の第 1 電極への信号電圧  $V_{data}$  の供給を開始してから、スイッチングトランジスタ 16 を制御して駆動トランジスタ 11 のソース電極とコンデンサ 14 の第 2 電極とを非導通とするまでの移動度補正期間を精度よく制御できる。その結果、駆動トランジスタ 11 のソース電極とコンデンサ 14 の第 2 電極との間を流れる電流を利用してコンデンサ 14 に蓄積された電荷を放電させる時間を精度よく制御でき、駆動トランジスタ 11 の移動度を精度よく補正できる。

【0141】

なお、本実施の形態に係る回路構成および制御方法により、移動度補正期間を精度よく制御できる理由は、実施の形態 1 にて図 5 及び図 6 を用いて説明した理由と同様である。

【0142】

また、コンデンサ 14 の第 1 電極に信号電圧  $V_{data}$  を供給してから (時刻  $t_{28}$ )

駆動トランジスタ 11 のソース電極とコンデンサ 14 の第 2 電極とを非導通とするまで (時刻  $t_{29}$ ) の移動度補正期間において、有機 EL 素子 13 のアノード - カソード間電圧が、有機 EL 素子 13 の閾値電圧より低い電圧となるような電圧値に、予め固定電圧  $V_{reset}$  の電圧値が設定されている。これによると、駆動トランジスタ 11 のソース電極と前記第 1 コンデンサの第 2 電極とが導通する状態で、コンデンサ 14 の第 1 電極に、固定電圧  $V_{reset}$  からの変化成分である信号電圧  $V_{data}$  を供給しただけでは、有機 EL 素子 13 のアノード - カソード間電圧は、有機 EL 素子 13 の閾値電圧を超えることはない。よって、移動度補正期間に、駆動トランジスタ 11 のソース電極とコンデンサ 14 の第 2 電極との間が導通していても、駆動トランジスタ 11 の移動度補正が終わる前に、有機 EL 素子 13 に電流が流れて発光するのを防止し、画素間での有機 EL 素子 13 の発光ムラを精度よく補正できる。

【0143】

さらに、コンデンサ 14 への信号電圧  $V_{data}$  の書込みと同時に、コンデンサ 14 の放電による駆動トランジスタ 11 の移動度補正を開始させることにより、コンデンサ 14 への信号電圧  $V_{data}$  の書き込み処理期間と上記放電電流による駆動トランジスタ 11 の移動度補正の処理期間とを短縮できる。これは、表示パネル装置が大画面化し画素数が増大した場合に、書き込み期間及び移動度補正を各画素に十分確保できなくなるので、特に有効になる。

【0144】

次に、時刻  $t_{30}$  において、走査線駆動回路 4 は、走査線 21 の電圧レベルを HIGH から LOW に変化させ、選択トランジスタ 12 をオフ状態とする。これにより、コンデンサ 14 の第 1 電極への信号電圧  $V_{data}$  の供給を停止させる。

【0145】

最後に、時刻  $t_{31}$  において、走査線駆動回路 4 は、走査線 22 の電圧レベルを LOW から HIGH に変化させ、スイッチングトランジスタ 16 をオン状態とする。つまり、駆動トランジスタ 11 のソース電極とコンデンサ 14 の第 2 電極とを導通させる。これにより、コンデンサ 14 に保持された電圧 ( $V_1 - V_2$ ) に対応した駆動電流が有機 EL 素子 13 に流れ、有機 EL 素子 13 が発光を開始する。このとき、コンデンサ 14 に保持された電圧 ( $V_1 - V_2$ ) は、信号電圧  $V_{data}$  を閾値電圧  $V_{th}$  及び移動度 で補正した値となっている。時刻  $t_{31}$  以降の期間は、図 12 における発光の状態に対応している。

【0146】

なお、走査信号の過渡特性から移動度補正期間を算出することにより、本発明の実施の形態 2 に係る表示パネル装置、表示装置及びその制御方法により得られる効果は、実施の形態 1 において、図 9B で説明した効果と同様である。

【0147】

本実施の形態によれば、上記放電電流による駆動トランジスタ 11 の移動度補正の終了制御をスイッチングトランジスタ 16 の制御により移動度補正を行う方が、選択トランジスタ 12 の制御により行う場合に比べて、スイッチングのタイミングを決定するソース電極の電圧変動幅が小さく設定できる。よって、配線遅延に起因する移動度補正ばらつきを、全書き込み電圧に対して抑制することが可能となる。

【0148】

さらに、コンデンサ 14 への信号電圧  $V_{data}$  の書込みと同時に、上記放電電流による駆動トランジスタ 11 の移動度補正を開始させることにより、コンデンサ 14 への信号電圧  $V_{data}$  の書き込み処理期間と上記放電電流による駆動トランジスタ 11 の移動度補正の処理期間とを短縮できる。これは、表示パネル装置が大画面化し画素数が増大した場合に、書き込み期間及び移動度補正を各画素に十分確保できなくなるので、特に有効になる。

【0149】

また、本実施の形態によると、スイッチングトランジスタ 17 を制御してコンデンサ 14 の第 2 電極に基準電圧  $V_{GL}$  を供給し、選択トランジスタ 12 を制御してコンデンサ 1

4の第1電極の電圧を固定するための固定電圧 $V_{reset}$ を供給し、コンデンサ14の第1電極及び第2電極の電位差が駆動トランジスタ11の閾値電圧に到達するまでの時間を経過するのを待つ。これにより、コンデンサ14の第2電極に駆動トランジスタ11の閾値電圧が保持される。また、この閾値電圧に到達するまでの時間では、駆動トランジスタ11のソース電極は固定電圧 $V_{reset}$ 及び基準電圧 $V_{GL}$ の関係で規定されているので、有機EL素子13には駆動トランジスタ11のドレイン電流は流れない。やがて、コンデンサ14の両端電極の電位差が駆動トランジスタ11の閾値電圧となると、ドレイン電流は停止する。この状態で、コンデンサ14の第1電極に信号電圧の供給を開始する。これにより、コンデンサ14には、駆動トランジスタ11の閾値電圧に対応する電荷が蓄積されることになる。

#### 【0150】

また、駆動トランジスタ11の閾値電圧を検出する前段階としてコンデンサ14の第2電極に印加される基準電圧 $V_{GL}$ を、選択トランジスタ12を制御する走査線21のLOW電圧とする。このとき、基準電圧 $V_{GL}$ と固定電圧 $V_{reset}$ とにより、コンデンサ14に駆動トランジスタ11の閾値電圧より大きな電位差が生じる。また、上記固定電圧 $V_{reset}$ は、移動度補正期間に有機EL素子13の第1電極の電圧が、有機EL素子13の閾値電圧より低い電圧となるような電圧値に予め設定されている。よって、移動度補正期間に、駆動トランジスタ11のソース電極とコンデンサ14の第2電極との間が導通していても、駆動トランジスタ11の移動度補正が終わる前に、有機EL素子13が発光するのを防止できる。これにより、所望の電位差に対応するドレイン電流を有機EL素子に流し、有機EL素子の発光量を精度よく制御できるとともに、画素回路の簡素化が図られる。

#### 【0151】

以上、実施の形態1及び2について説明してきたが、本発明に係る表示パネル装置、表示装置及びその制御方法は、上述した実施の形態に限定されるものではない。実施の形態1及び2における任意の構成要素を組み合わせる別の実施の形態や、実施の形態1及び2に対して本発明の主旨を逸脱しない範囲で当業者が思いつく各種変形を施して得られる変形例や、本発明に係る表示パネル装置を内蔵した各種機器も本発明に含まれる。

#### 【0152】

例えば、実施の形態1または2に係る表示パネル装置と、正電源線24及び負電源線25に電源を供給する電源とを備え、有機EL素子が、アノード及びカソードに挟まれた発光層とを含み、発光画素が少なくとも複数個マトリクス状に配置されている表示装置も、本発明に含まれる。

#### 【0153】

なお、実施の形態1及び2において、選択トランジスタ12のオンオフを切り換えるための第1の時定数は、スイッチングトランジスタ16のオンオフを切り換えるための第2の時定数以上であることが好ましい。

#### 【0154】

表示パネルが大画面化すると、多くの画素部が配線に接続されるため、配線の抵抗及び寄生容量が増大する。そのため、制御回路を表示パネルの両側から供給する場合、表示パネルの端部領域と比較して表示パネルの中央領域ほど各スイッチング素子の制御が遅延する。

#### 【0155】

ここで、スイッチングトランジスタ16の制御の時定数が、選択トランジスタ12の制御の時定数より大きいと、実施の形態1及び2で説明した、移動度補正期間のばらつきの抑制が実現されないおそれがある。上述した時定数の条件によると、スイッチングトランジスタ16の第2の時定数は、選択トランジスタ12の第1の時定数以下である。これにより、駆動トランジスタ11のソース電極とコンデンサ14の第2電極との間が導通した状態で、コンデンサの第1電極に信号電圧を供給して放電電流を流させてから、スイッチ

ングトランジスタ 16 を制御して駆動トランジスタ 11 のソース電極とコンデンサ 14 の第 2 電極とを非導通とするまでの本発明に係る移動度補正期間のばらつきを、駆動トランジスタ 11 のソース電極とコンデンサ 14 の第 2 電極との間が導通した状態で、コンデンサの第 1 電極に信号電圧を供給して放電電流を流させてから、選択トランジスタ 12 を制御して駆動トランジスタ 11 のソース電極とコンデンサ 14 の第 2 電極とを非導通とするまでの従来の移動度補正期間のばらつきよりも小さくすることが可能となる。従って、上記期間を精度よく制御して、放電による駆動素子の移動度を精度よく補正できる。

【0156】

なお、実施の形態 2 では、スイッチングトランジスタ 16 のオンオフ状態を制御する走査線 21 の走査信号電圧を、基準電圧  $V_{gl}$  として利用しているが、当該基準電圧を走査線 21 と異なる走査線または制御線の信号電圧としてもよい。この場合、上記基準電圧は、選択トランジスタ 12 をオンオフするための走査信号電圧の値に制限されないので、基準電圧値設定の自由度が向上する。

【0157】

なお、以上述べた実施の形態では、選択トランジスタ及びスイッチングトランジスタのゲートの電圧レベルが HIGH の場合にオン状態になる n 型トランジスタとして記述しているが、これらを p 型トランジスタで形成し、走査線の極性を反転させた表示パネル装置及び表示装置でも、上述した各実施の形態と同様の効果を奏する。

【0158】

また、例えば、本発明に係る表示パネル装置、表示装置及びその制御方法は、図 13 に記載されたような薄型フラット TV に内蔵される。本発明に係る表示パネル装置及び表示装置が内蔵されることにより、閾値電圧  $V_{th}$  や移動度のばらつきに伴う輝度ムラの発生が抑制された薄型フラット TV が実現される。

【産業上の利用可能性】

【0159】

本発明の表示パネル装置、表示装置及びその制御方法は、特に、表示階調に応じた画素信号電流により、発光画素の発光強度を制御することで輝度を変動させるアクティブ型の有機 EL フラットパネルディスプレイに有用である。

【符号の説明】

【0160】

- 1 表示パネル装置
- 2 制御回路
- 3 バイアス線駆動回路
- 4 走査線駆動回路
- 5 データ線駆動回路
- 6 表示部
- 10、30 発光画素
- 11 駆動トランジスタ
- 12 選択トランジスタ
- 13 有機 EL 素子
- 14、15 コンデンサ
- 16、17 スwitchングトランジスタ
- 20 データ線
- 21、22、26 走査線
- 23 バイアス線
- 24、511 正電源線
- 25、512 負電源線
- 500 表示装置
- 501 画素アレイ部
- 502 画素部

- 5 0 3 水平セレクタ
- 5 0 4 ライトスキャナ
- 5 0 5 バイアススキャナ
- 5 0 6 サンプリングトランジスタ
- 5 0 7 駆動トランジスタ
- 5 0 8 発光素子
- 5 0 9 保持容量
- 5 1 0 補助容量

【手続補正 2】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

第 1 電極と第 2 電極とを有する発光素子と、  
電圧を保持するための第 1 コンデンサと、  
ゲート電極が前記第 1 コンデンサの第 1 電極に接続され、ソース電極が前記発光素子の第 1 電極に接続され、前記第 1 コンデンサに保持された電圧に応じたドレイン電流を前記発光素子に流すことにより前記発光素子を発光させる駆動素子と、  
前記駆動素子のドレイン電極の電位を決定するための第 1 電源線と、  
前記発光素子の第 2 電極に電氣的に接続された第 2 電源線と、  
信号電圧を供給するためのデータ線と、  
一方の端子が前記データ線に接続され、他方の端子が前記第 1 コンデンサの第 1 電極に接続され、前記データ線と前記第 1 コンデンサの第 1 電極との導通及び非導通を切り換える第 1 スwitching 素子と、  
一方の端子が前記駆動素子のソース電極に接続され、他方の端子が前記第 1 コンデンサの第 2 電極に接続され、前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との導通及び非導通を切り換える第 2 スwitching 素子と、  
前記第 1 スwitching 素子及び前記第 2 スwitching 素子を制御する駆動回路と、を具備し、  
前記駆動回路は、  
前記第 2 スwitching 素子をオン状態にして前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との間が導通した状態で、前記第 1 スwitching 素子をオン状態にして前記第 1 コンデンサの第 1 電極に前記信号電圧を供給し、前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との間に電流を流させ、  
前記第 1 コンデンサの第 1 電極に前記信号電圧が供給されてから予め定められた期間の経過後に、前記第 2 スwitching 素子をオフ状態にして前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極とを非導通とすることにより、  
前記期間内に前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との間を流れる電流により前記第 1 コンデンサに蓄積された電荷を放電させる、  
表示パネル装置。

【請求項 2】

さらに、  
前記第 1 コンデンサの第 2 電極に接続された第 2 コンデンサと、  
前記駆動素子の閾値電圧より大きな電位差を前記第 1 コンデンサに生じさせる逆バイアス電圧を前記第 2 コンデンサに供給するバイアス電圧線とを備え、  
前記駆動回路は、  
前記第 2 スwitching 素子をオン状態にして前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との間を導通させ、

前記第 1 スイッチング素子をオン状態にして前記第 1 コンデンサの第 1 電極の電圧を固定するための固定電圧を前記データ線から供給させつつ、前記駆動素子の閾値電圧より大きな電位差を前記第 1 コンデンサに生じさせるような前記逆バイアス電圧を前記第 2 コンデンサに書込み、

前記第 1 コンデンサの第 1 電極及び第 2 電極の電位差が前記駆動素子の閾値電圧に到達して前記駆動素子がオフ状態となるまでの時間が経過した後、前記駆動素子がオフ状態の間に、前記第 2 スイッチング素子がオン状態のまま、前記第 1 スイッチング素子をオン状態にして前記第 1 コンデンサの第 1 電極に前記信号電圧の供給を開始する、

請求項 1 に記載の表示パネル装置。

【請求項 3】

前記駆動回路は、

前記第 1 スイッチング素子をオン状態にして前記第 1 コンデンサの第 1 電極の電圧を固定するための固定電圧を前記データ線から供給させつつ、前記駆動素子の閾値電圧より大きな電位差を前記第 1 コンデンサに生じさせるような前記逆バイアス電圧を前記第 2 コンデンサに書込み、

前記第 1 スイッチング素子をオフ状態にし、

前記第 1 コンデンサの第 1 電極及び第 2 電極の電位差が前記駆動素子の閾値電圧に到達して前記駆動素子がオフ状態となるまでの時間が経過した後、前記駆動素子がオフ状態の間に、前記第 2 スイッチング素子がオン状態のまま、前記第 1 スイッチング素子をオン状態にして前記第 1 コンデンサの第 1 電極に前記信号電圧の供給を開始する、

請求項 2 に記載の表示パネル装置。

【請求項 4】

前記固定電圧の電圧値は、

前記第 1 コンデンサの第 1 電極及び第 2 電極の電位差が前記駆動素子の閾値電圧に到達して前記駆動素子がオフ状態となるまでの時間が経過した際に、前記発光素子の第 1 電極と前記発光素子の第 2 電極との電位差が、前記発光素子が発光を開始する前記発光素子の閾値電圧より低い電圧となるように予め設定されている、

請求項 2 に記載の表示パネル装置。

【請求項 5】

さらに、

前記第 1 コンデンサに前記駆動素子の閾値電圧より大きな電位差を生じさせる基準電圧を、前記第 1 コンデンサの第 2 電極に供給する第 3 電源線と、

前記第 1 コンデンサの第 2 電極と前記第 3 電源線とを接続するための第 3 スイッチング素子とを備え、

前記駆動回路は、

前記第 3 スイッチング素子をオン状態にして前記第 1 コンデンサの第 2 電極に前記基準電圧を供給し、

前記第 1 スイッチング素子をオン状態にして前記第 1 コンデンサの第 1 電極の電圧を固定するための固定電圧を前記データ線から供給させ、

前記第 1 コンデンサの第 1 電極及び第 2 電極の電位差が前記駆動素子の閾値電圧に到達して前記駆動素子がオフ状態となるまでの時間が経過した後、前記第 2 スイッチング素子がオン状態のまま、前記駆動素子がオフ状態の間に、前記第 1 スイッチング素子をオン状態にして前記第 1 コンデンサの第 1 電極に前記信号電圧の供給を開始する、

請求項 1 に記載の表示パネル装置。

【請求項 6】

前記第 3 電源線は、前記第 1 スイッチング素子のオンオフ状態を切り換えるための走査線と共用されており、

前記基準電圧は、前記第 1 スイッチング素子をオフ状態にするときの前記走査線の電圧である、

請求項 5 に記載の表示パネル装置。

**【請求項 7】**

前記第 1 スイッチング素子のオンオフを切り換えるための第 1 の時定数は、前記第 2 スイッチング素子のオンオフを切り換えるための第 2 の時定数以上である、

請求項 1 ~ 6 のうちいずれか 1 項に記載の表示パネル装置。

**【請求項 8】**

請求項 1 ~ 7 のうちいずれか 1 項に記載の表示パネル装置と、

前記第 1 及び第 2 電源線に電源を供給する電源と、を備え、

前記発光素子は、第 1 電極と、第 2 電極と、前記第 1 電極及び前記第 2 電極に挟まれた発光層とを含み、

前記発光素子は、少なくとも複数個マトリクス状に配置されている、

表示装置。

**【請求項 9】**

請求項 1 ~ 7 のうちいずれか 1 項に記載の表示パネル装置と、

前記第 1 及び第 2 電源線に電源を供給する電源と、を備え、

前記発光素子は、第 1 電極と、第 2 電極と、前記第 1 電極及び前記第 2 電極に挟まれた発光層とを含み、

前記発光素子、前記第 1 コンデンサ、前記駆動素子、前記第 1 スイッチング素子、及び前記第 2 スイッチング素子は単位画素の画素回路を構成し、

前記画素回路は、複数個マトリクス状に配置されている、

表示装置。

**【請求項 10】**

前記発光素子は、有機エレクトロルミネッセンス発光素子である、

請求項 8 または 9 に記載の表示装置。

**【請求項 11】**

第 1 電極と第 2 電極とを有する発光素子と、

電圧を保持するための第 1 コンデンサと、

ゲート電極が前記第 1 コンデンサの第 1 電極に接続され、ソース電極が前記発光素子の第 1 電極に接続され、前記第 1 コンデンサに保持された電圧に応じたドレイン電流を前記発光素子に流すことにより前記発光素子を発光させる駆動素子と、

前記駆動素子のドレイン電極の電位を決定するための第 1 電源線と、

前記発光素子の第 2 電極に接続された第 2 電源線と、

信号電圧を供給するためのデータ線と、

一方の端子が前記データ線に接続され、他方の端子が前記第 1 コンデンサの第 1 電極に接続され、前記データ線と前記第 1 コンデンサの第 1 電極との導通及び非導通を切り換える第 1 スイッチング素子と、

一方の端子が前記駆動素子のソース電極に接続され、他方の端子が前記第 1 コンデンサの第 2 電極に接続され、前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との導通及び非導通を切り換える第 2 スイッチング素子とを具備した表示装置の制御方法であって、

前記第 2 スイッチング素子をオン状態にして前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との間が導通した状態で、前記第 1 スイッチング素子をオン状態にして前記第 1 コンデンサの第 1 電極に前記信号電圧を供給し、前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との間に電流を流させ、

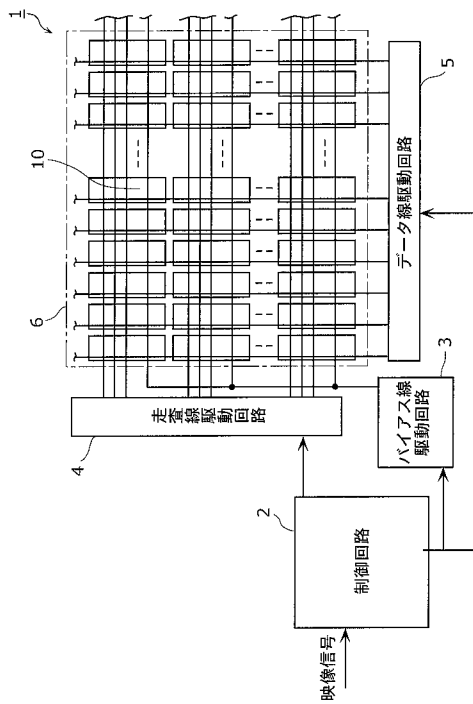
前記第 1 コンデンサの第 1 電極に前記信号電圧が供給されてから予め定められた期間の経過後に、前記第 2 スイッチング素子をオフ状態にして前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極とを非導通とすることにより、前記期間内に前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との間を流れる電流により前記第 1 コンデンサに蓄積された電荷を放電させる、

表示装置の制御方法。

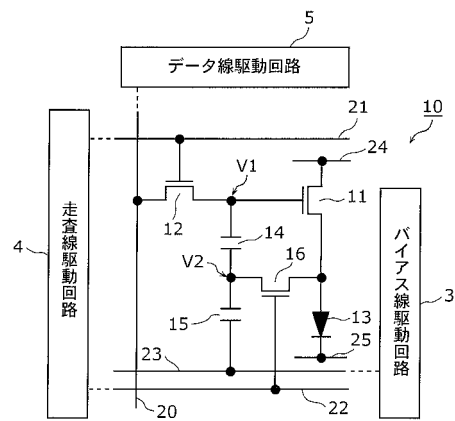
**【手続補正 3】**

【補正対象書類名】図面  
【補正対象項目名】全図  
【補正方法】変更  
【補正の内容】

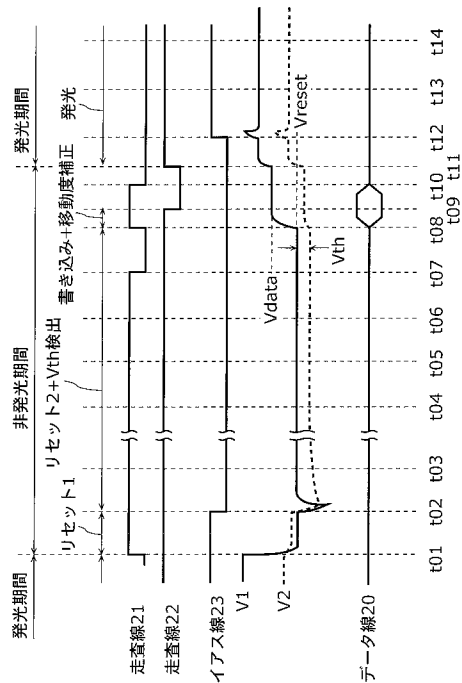
【図 1】



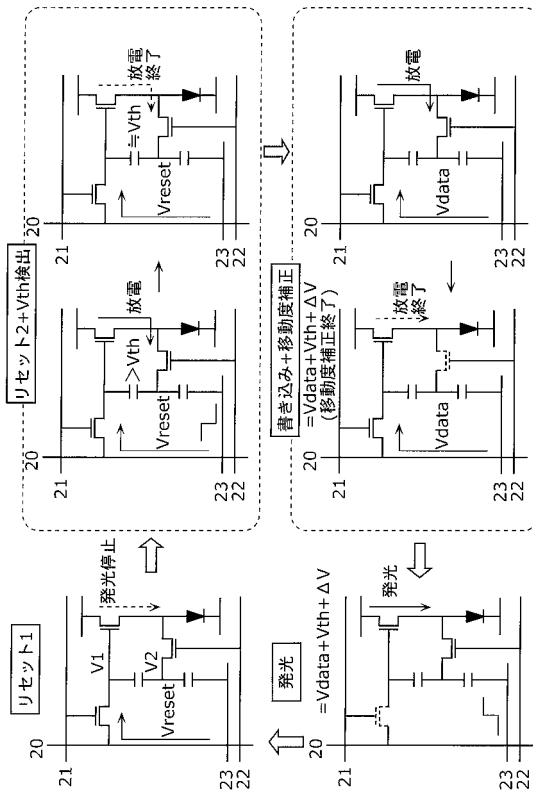
【図 2】



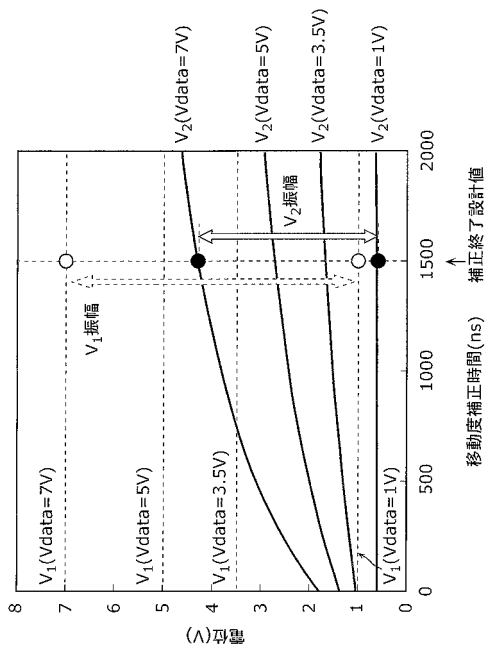
【 図 3 】



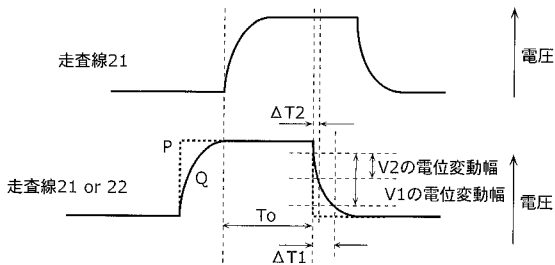
【 図 4 】



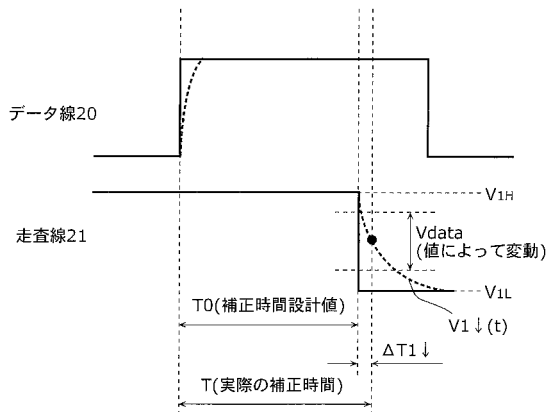
【 図 5 】



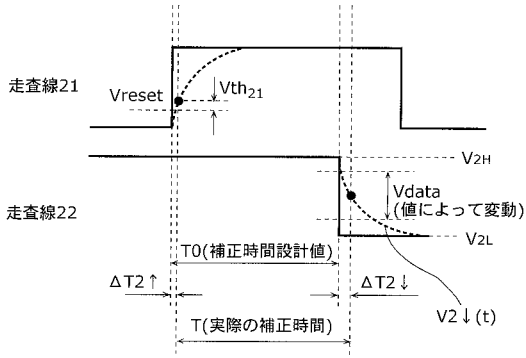
【 図 6 】



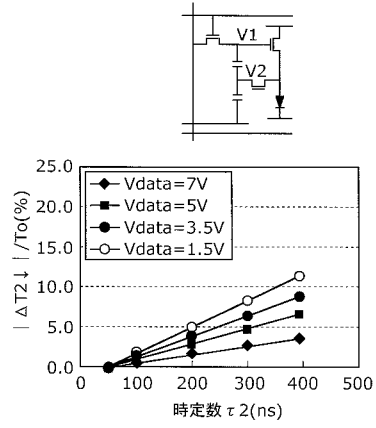
【 図 7 】



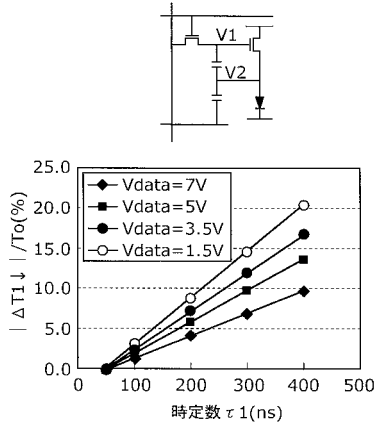
【 図 8 】



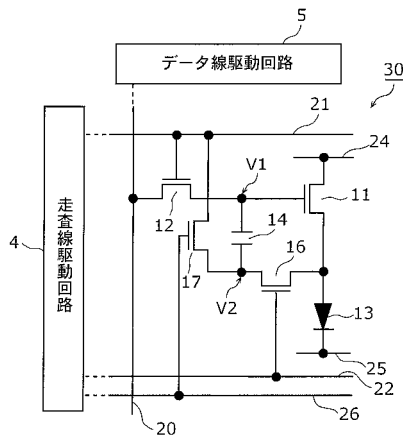
【 図 9 B 】



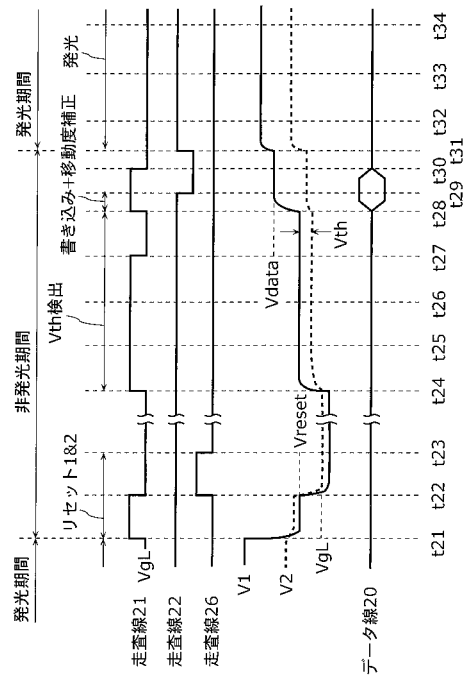
【 図 9 A 】



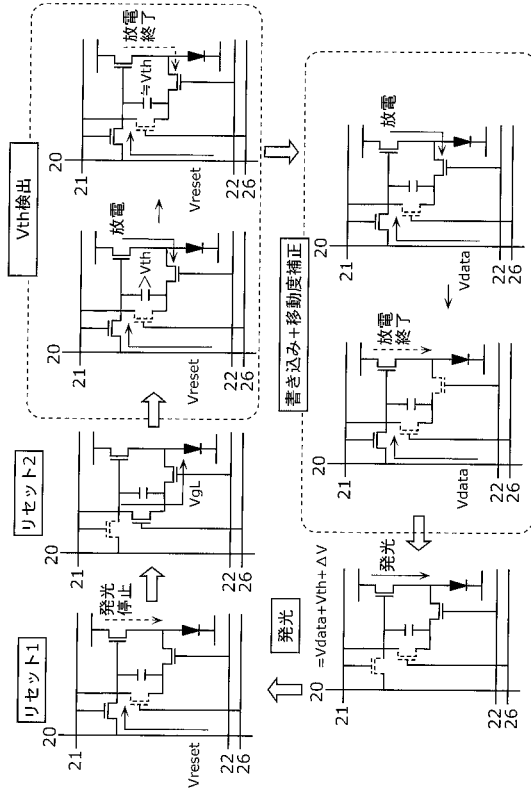
【 図 1 0 】



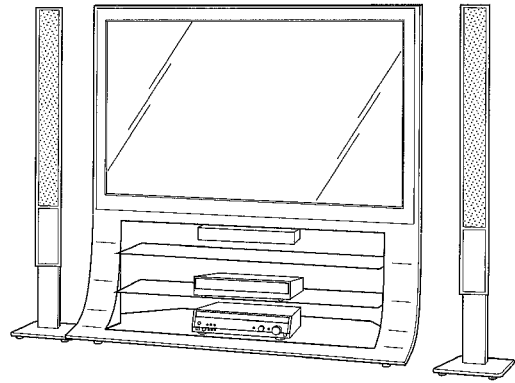
【 図 1 1 】



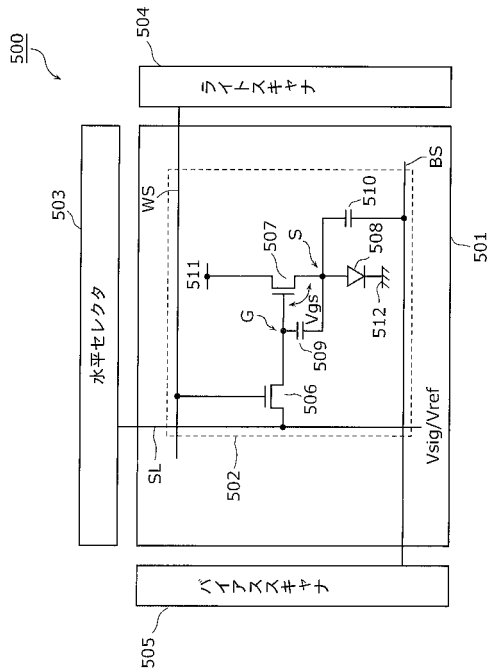
【図 1 2】



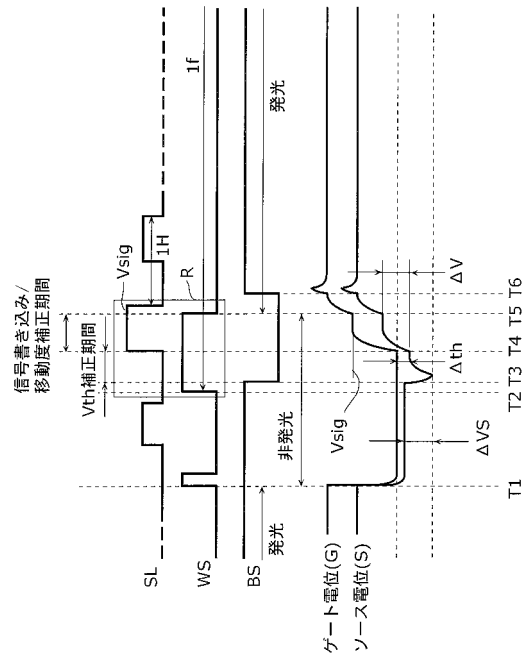
【図 1 3】



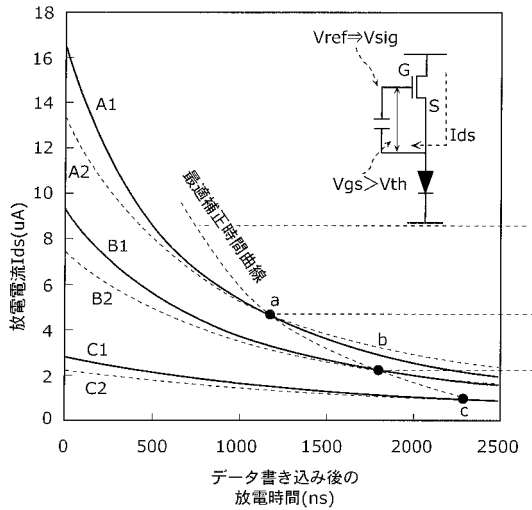
【図 1 4】



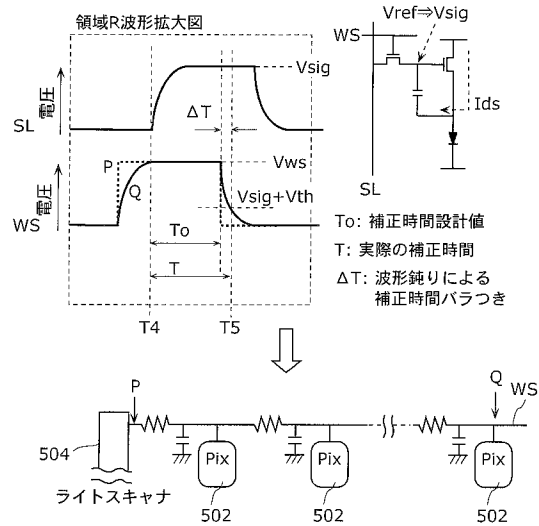
【図 1 5】



【 図 1 6 】



【 図 1 7 】



【 手続 補正 書 】

【 提出 日 】 平成 24 年 11 月 29 日 (2012.11.29)

【 手続 補正 1 】

【 補正 対 象 書 類 名 】 特 許 請 求 の 範 囲

【 補正 対 象 項 目 名 】 全 文

【 補正 方 法 】 変 更

【 補正 の 内 容 】

【 特 許 請 求 の 範 囲 】

【 請 求 項 1 】

第 1 電 極 と 第 2 電 極 と を 有 す る 発 光 素 子 と、

電 圧 を 保 持 す る た め の 第 1 コ ン デ ン サ と、

ゲ ー ト 電 極 が 前 記 第 1 コ ン デ ン サ の 第 1 電 極 に 接 続 さ れ、 ソ ー ス 電 極 が 前 記 発 光 素 子 の 第 1 電 極 に 接 続 さ れ、 前 記 第 1 コ ン デ ン サ に 保 持 さ れ た 電 圧 に 応 じ た ド レ イ ン 電 流 を 前 記 発 光 素 子 に 流 す こ と に よ り 前 記 発 光 素 子 を 発 光 さ せ る 駆 動 素 子 と、

前 記 駆 動 素 子 の ド レ イ ン 電 極 の 電 位 を 決 定 す る た め の 第 1 電 源 線 と、

前 記 発 光 素 子 の 第 2 電 極 に 電 気 的 に 接 続 さ れ た 第 2 電 源 線 と、

信 号 電 圧 を 供 給 す る た め の デ ー タ 線 と、

一 方 の 端 子 が 前 記 デ ー タ 線 に 接 続 さ れ、 他 方 の 端 子 が 前 記 第 1 コ ン デ ン サ の 第 1 電 極 に 接 続 さ れ、 前 記 デ ー タ 線 と 前 記 第 1 コ ン デ ン サ の 第 1 電 極 と の 導 通 及 び 非 導 通 を 切 り 換 え る 第 1 ス イ ッ チ ン グ 素 子 と、

一 方 の 端 子 が 前 記 駆 動 素 子 の ソ ー ス 電 極 に 接 続 さ れ、 他 方 の 端 子 が 前 記 第 1 コ ン デ ン サ の 第 2 電 極 に 接 続 さ れ、 前 記 駆 動 素 子 の ソ ー ス 電 極 と 前 記 第 1 コ ン デ ン サ の 第 2 電 極 と の 導 通 及 び 非 導 通 を 切 り 換 え る 第 2 ス イ ッ チ ン グ 素 子 と、

前 記 第 1 ス イ ッ チ ン グ 素 子 及 び 前 記 第 2 ス イ ッ チ ン グ 素 子 を 制 御 す る 駆 動 回 路 と、 を 具 備 し、

前記駆動回路は、

前記第 1 コンデンサに前記駆動素子の閾値電圧に対応する電圧を保持させた後に、前記第 2 スwitchング素子をオン状態にして前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との間が導通した状態で、前記第 1 スwitchング素子をオン状態にして前記第 1 コンデンサの第 1 電極に前記信号電圧を供給し、前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との間に電流を流させ、

前記第 1 コンデンサの第 1 電極に前記信号電圧が供給されてから予め定められた期間の経過後に、前記第 2 スwitchング素子をオフ状態にして前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極とを非導通とすることにより、

前記期間内に前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との間を流れる電流により前記第 1 コンデンサに蓄積された電荷を放電させる、  
表示パネル装置。

【請求項 2】

さらに、

前記第 1 コンデンサの第 2 電極に接続された第 2 コンデンサと、

前記駆動素子の閾値電圧より大きな電位差を前記第 1 コンデンサに生じさせる逆バイアス電圧を前記第 2 コンデンサに供給するバイアス電圧線とを備え、

前記駆動回路は、

前記第 2 スwitchング素子をオン状態にして前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との間を導通させ、

前記第 1 スwitchング素子をオン状態にして前記第 1 コンデンサの第 1 電極の電圧を固定するための固定電圧を前記データ線から供給させつつ、前記駆動素子の閾値電圧より大きな電位差を前記第 1 コンデンサに生じさせるような前記逆バイアス電圧を前記第 2 コンデンサに書込み、

前記第 1 コンデンサの第 1 電極及び第 2 電極の電位差が前記駆動素子の前記閾値電圧に到達して前記駆動素子がオフ状態となるまでの時間を経過させることで、前記第 1 コンデンサに前記駆動素子の前記閾値電圧に対応する電圧を保持させる、

請求項 1 に記載の表示パネル装置。

【請求項 3】

前記駆動回路は、

前記第 1 スwitchング素子をオン状態にして前記第 1 コンデンサの第 1 電極の電圧を固定するための固定電圧を前記データ線から供給させつつ、前記駆動素子の閾値電圧より大きな電位差を前記第 1 コンデンサに生じさせるような前記逆バイアス電圧を前記第 2 コンデンサに書込み、

前記第 1 スwitchング素子をオフ状態にし、

前記第 1 コンデンサの第 1 電極及び第 2 電極の電位差が前記駆動素子の前記閾値電圧に到達して前記駆動素子がオフ状態となるまでの時間を経過させることで、前記第 1 コンデンサに前記駆動素子の前記閾値電圧に対応する電圧を保持させる、

請求項 2 に記載の表示パネル装置。

【請求項 4】

前記固定電圧の電圧値は、

前記第 1 コンデンサの第 1 電極及び第 2 電極の電位差が前記駆動素子の閾値電圧に到達して前記駆動素子がオフ状態となるまでの時間が経過した際に、前記発光素子の第 1 電極と前記発光素子の第 2 電極との電位差が、前記発光素子が発光を開始する前記発光素子の閾値電圧より低い電圧となるように予め設定されている、

請求項 2 に記載の表示パネル装置。

【請求項 5】

さらに、

前記第 1 コンデンサに前記駆動素子の閾値電圧より大きな電位差を生じさせる基準電圧を、前記第 1 コンデンサの第 2 電極に供給する第 3 電源線と、

前記第 1 コンデンサの第 2 電極と前記第 3 電源線とを接続するための第 3 スイッチング素子とを備え、

前記駆動回路は、

前記第 3 スイッチング素子をオン状態にして前記第 1 コンデンサの第 2 電極に前記基準電圧を供給し、

前記第 1 スイッチング素子をオン状態にして前記第 1 コンデンサの第 1 電極の電圧を固定するための固定電圧を前記データ線から供給させ、

前記第 1 コンデンサの第 1 電極及び第 2 電極の電位差が前記駆動素子の前記閾値電圧に到達して前記駆動素子がオフ状態となるまでの時間を経過させることで、前記第 1 コンデンサに前記駆動素子の前記閾値電圧に対応する電圧を保持させる、

請求項 1 に記載の表示パネル装置。

【請求項 6】

前記第 3 電源線は、前記第 1 スイッチング素子のオンオフ状態を切り換えるための走査線と共用されており、

前記基準電圧は、前記第 1 スイッチング素子をオフ状態にするときの前記走査線の電圧である、

請求項 5 に記載の表示パネル装置。

【請求項 7】

前記第 1 スイッチング素子のオンオフを切り換えるための第 1 の時定数は、前記第 2 スイッチング素子のオンオフを切り換えるための第 2 の時定数以上である、

請求項 1 ~ 6 のうちいずれか 1 項に記載の表示パネル装置。

【請求項 8】

請求項 1 ~ 7 のうちいずれか 1 項に記載の表示パネル装置と、

前記第 1 及び第 2 電源線に電源を供給する電源と、を備え、

前記発光素子は、第 1 電極と、第 2 電極と、前記第 1 電極及び前記第 2 電極に挟まれた発光層とを含み、

前記発光素子は、少なくとも複数個マトリクス状に配置されている、

表示装置。

【請求項 9】

請求項 1 ~ 7 のうちいずれか 1 項に記載の表示パネル装置と、

前記第 1 及び第 2 電源線に電源を供給する電源と、を備え、

前記発光素子は、第 1 電極と、第 2 電極と、前記第 1 電極及び前記第 2 電極に挟まれた発光層とを含み、

前記発光素子、前記第 1 コンデンサ、前記駆動素子、前記第 1 スイッチング素子、及び前記第 2 スイッチング素子は単位画素の画素回路を構成し、

前記画素回路は、複数個マトリクス状に配置されている、

表示装置。

【請求項 10】

前記発光素子は、有機エレクトロルミネッセンス発光素子である、

請求項 8 または 9 に記載の表示装置。

【請求項 11】

第 1 電極と第 2 電極とを有する発光素子と、

電圧を保持するための第 1 コンデンサと、

ゲート電極が前記第 1 コンデンサの第 1 電極に接続され、ソース電極が前記発光素子の第 1 電極に接続され、前記第 1 コンデンサに保持された電圧に応じたドレイン電流を前記発光素子に流すことにより前記発光素子を発光させる駆動素子と、

前記駆動素子のドレイン電極の電位を決定するための第 1 電源線と、

前記発光素子の第 2 電極に接続された第 2 電源線と、

信号電圧を供給するためのデータ線と、

一方の端子が前記データ線に接続され、他方の端子が前記第 1 コンデンサの第 1 電極に

接続され、前記データ線と前記第 1 コンデンサの第 1 電極との導通及び非導通を切り換える第 1 スwitching素子と、

一方の端子が前記駆動素子のソース電極に接続され、他方の端子が前記第 1 コンデンサの第 2 電極に接続され、前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との導通及び非導通を切り換える第 2 スwitching素子とを具備した表示装置の制御方法であって、

前記第 1 コンデンサに前記駆動素子の閾値電圧に対応する電圧を保持させた後に、前記第 2 スwitching素子をオン状態にして前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との間が導通した状態で、前記第 1 スwitching素子をオン状態にして前記第 1 コンデンサの第 1 電極に前記信号電圧を供給し、前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との間に電流を流させ、

前記第 1 コンデンサの第 1 電極に前記信号電圧が供給されてから予め定められた期間の経過後に、前記第 2 スwitching素子をオフ状態にして前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極とを非導通とすることにより、前記期間内に前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との間を流れる電流により前記第 1 コンデンサに蓄積された電荷を放電させる、

表示装置の制御方法。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0027

【補正方法】変更

【補正の内容】

【0027】

上記目的を達成するために、本発明の一態様に係る表示パネル装置は、第 1 電極と第 2 電極とを有する発光素子と、電圧を保持するための第 1 コンデンサと、ゲート電極が前記第 1 コンデンサの第 1 電極に接続され、ソース電極が前記発光素子の第 1 電極に接続され、前記第 1 コンデンサに保持された電圧に応じたドレイン電流を前記発光素子に流すことにより前記発光素子を発光させる駆動素子と、前記駆動素子のドレイン電極の電位を決定するための第 1 電源線と、前記発光素子の第 2 電極に電氣的に接続された第 2 電源線と、信号電圧を供給するためのデータ線と、一方の端子が前記データ線に接続され、他方の端子が前記第 1 コンデンサの第 1 電極に接続され、前記データ線と前記第 1 コンデンサの第 1 電極との導通及び非導通を切り換える第 1 スwitching素子と、一方の端子が前記駆動素子のソース電極に接続され、他方の端子が前記第 1 コンデンサの第 2 電極に接続され、前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との導通及び非導通を切り換える第 2 スwitching素子と、前記第 1 スwitching素子及び前記第 2 スwitching素子を制御する駆動回路と、を具備し、前記駆動回路は、前記第 1 コンデンサに前記駆動素子の閾値電圧に対応する電圧を保持させた後に、前記第 2 スwitching素子をオン状態にして前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との間が導通した状態で、前記第 1 スwitching素子をオン状態にして前記第 1 コンデンサの第 1 電極に前記信号電圧を供給し、前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との間に電流を流させ、前記第 1 コンデンサの第 1 電極に前記信号電圧が供給されてから予め定められた期間の経過後に、前記第 2 スwitching素子をオフ状態にして前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極とを非導通とすることにより、前記期間内に前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との間を流れる電流により前記第 1 コンデンサに蓄積された電荷を放電させることを特徴とする。

【手続補正 3】

【補正対象書類名】明細書

【補正対象項目名】0030

【補正方法】変更

【補正の内容】

## 【 0 0 3 0 】

本発明の一態様に係る表示パネル装置は、第1電極と第2電極とを有する発光素子と、電圧を保持するための第1コンデンサと、ゲート電極が前記第1コンデンサの第1電極に接続され、ソース電極が前記発光素子の第1電極に接続され、前記第1コンデンサに保持された電圧に応じたドレイン電流を前記発光素子に流すことにより前記発光素子を発光させる駆動素子と、前記駆動素子のドレイン電極の電位を決定するための第1電源線と、前記発光素子の第2電極に電氣的に接続された第2電源線と、信号電圧を供給するためのデータ線と、一方の端子が前記データ線に接続され、他方の端子が前記第1コンデンサの第1電極に接続され、前記データ線と前記第1コンデンサの第1電極との導通及び非導通を切り換える第1スイッチング素子と、一方の端子が前記駆動素子のソース電極に接続され、他方の端子が前記第1コンデンサの第2電極に接続され、前記駆動素子のソース電極と前記第1コンデンサの第2電極との導通及び非導通を切り換える第2スイッチング素子と、前記第1スイッチング素子及び前記第2スイッチング素子を制御する駆動回路と、を具備し、前記駆動回路は、前記第1コンデンサに前記駆動素子の閾値電圧に対応する電圧を保持させた後に、前記第2スイッチング素子をオン状態にして前記駆動素子のソース電極と前記第1コンデンサの第2電極との間が導通した状態で、前記第1スイッチング素子をオン状態にして前記第1コンデンサの第1電極に前記信号電圧を供給し、前記駆動素子のソース電極と前記第1コンデンサの第2電極との間に電流を流させ、前記第1コンデンサの第1電極に前記信号電圧が供給されてから予め定められた期間の経過後に、前記第2スイッチング素子をオフ状態にして前記駆動素子のソース電極と前記第1コンデンサの第2電極とを非導通とすることにより、前記期間内に前記駆動素子のソース電極と前記第1コンデンサの第2電極との間を流れる電流により前記第1コンデンサに蓄積された電荷を放電させるものである。

## 【 手続補正 4 】

【 補正対象書類名 】 明細書

【 補正対象項目名 】 0 0 3 5

【 補正方法 】 変更

【 補正の内容 】

## 【 0 0 3 5 】

また、本発明の一態様に係る表示パネル装置は、さらに、前記第1コンデンサの第2電極に接続された第2コンデンサと、前記駆動素子の閾値電圧より大きな電位差を前記第1コンデンサに生じさせる逆バイアス電圧を前記第2コンデンサに供給するバイアス電圧線とを備え、前記駆動回路は、前記第2スイッチング素子をオン状態にして前記駆動素子のソース電極と前記第1コンデンサの第2電極との間を導通させ、前記第1スイッチング素子をオン状態にして前記第1コンデンサの第1電極の電圧を固定するための固定電圧を前記データ線から供給させつつ、前記駆動素子の閾値電圧より大きな電位差を前記第1コンデンサに生じさせるような前記逆バイアス電圧を前記第2コンデンサに書込み、前記第1コンデンサの第1電極及び第2電極の電位差が前記駆動素子の前記閾値電圧に到達して前記駆動素子がオフ状態となるまでの時間を経過させることで、前記第1コンデンサに前記駆動素子の前記閾値電圧に対応する電圧を保持させるものである。

## 【 手続補正 5 】

【 補正対象書類名 】 明細書

【 補正対象項目名 】 0 0 3 9

【 補正方法 】 変更

【 補正の内容 】

## 【 0 0 3 9 】

また、本発明の一態様に係る表示パネル装置は、前記駆動回路は、前記第1スイッチング素子をオン状態にして前記第1コンデンサの第1電極の電圧を固定するための固定電圧を前記データ線から供給させつつ、前記駆動素子の閾値電圧より大きな電位差を前記第1コンデンサに生じさせるような前記逆バイアス電圧を前記第2コンデンサに書込み、前記

第 1 スイッチング素子をオフ状態にし、前記第 1 コンデンサの第 1 電極及び第 2 電極の電位差が前記駆動素子の前記閾値電圧に到達して前記駆動素子がオフ状態となるまでの時間を経過させることで、前記第 1 コンデンサに前記駆動素子の前記閾値電圧に対応する電圧を保持させるものである。

【手続補正 6】

【補正対象書類名】明細書

【補正対象項目名】0041

【補正方法】変更

【補正の内容】

【0041】

また、本発明の一態様に係る表示パネル装置において前記固定電圧の電圧値は、前記第 1 コンデンサの第 1 電極及び第 2 電極の電位差が前記駆動素子の閾値電圧に到達して前記駆動素子がオフ状態となるまでの時間が経過した際に、前記発光素子の第 1 電極と前記発光素子の第 2 電極との電位差が、前記発光素子が発光を開始する前記発光素子の閾値電圧より低い電圧となるように予め設定されている。

【手続補正 7】

【補正対象書類名】明細書

【補正対象項目名】0045

【補正方法】変更

【補正の内容】

【0045】

また、本発明の一態様に係る表示パネル装置は、さらに、前記第 1 コンデンサに前記駆動素子の閾値電圧より大きな電位差を生じさせる基準電圧を、前記第 1 コンデンサの第 2 電極に供給する第 3 電源線と、前記第 1 コンデンサの第 2 電極と前記第 3 電源線とを接続するための第 3 スイッチング素子とを備え、前記駆動回路は、前記第 3 スイッチング素子をオン状態にして前記第 1 コンデンサの第 2 電極に前記基準電圧を供給し、前記第 1 スイッチング素子をオン状態にして前記第 1 コンデンサの第 1 電極の電圧を固定するための固定電圧を前記データ線から供給させ、前記第 1 コンデンサの第 1 電極及び第 2 電極の電位差が前記駆動素子の前記閾値電圧に到達して前記駆動素子がオフ状態となるまでの時間を経過させることで、前記第 1 コンデンサに前記駆動素子の前記閾値電圧に対応する電圧を保持させる。

【手続補正 8】

【補正対象書類名】明細書

【補正対象項目名】0049

【補正方法】変更

【補正の内容】

【0049】

また、本発明の一態様に係る表示パネル装置において前記第 3 電源線は、前記第 1 スイッチング素子のオンオフ状態を切り換えるための走査線と共用されており、前記基準電圧は、前記第 1 スイッチング素子をオフ状態にするときの前記走査線の電圧である。

【手続補正 9】

【補正対象書類名】明細書

【補正対象項目名】0051

【補正方法】変更

【補正の内容】

【0051】

また、本発明の一態様に係る表示パネル装置において前記第 1 スイッチング素子のオンオフを切り換えるための第 1 の時定数は、前記第 2 スイッチング素子のオンオフを切り換えるための第 2 の時定数以上である。

【手続補正 10】

【補正対象書類名】明細書

【補正対象項目名】0055

【補正方法】変更

【補正の内容】

【0055】

また、本発明の一態様に係る表示装置は、上記表示パネル装置と、前記第1及び第2電源線に電源を供給する電源と、を備え、前記発光素子は、第1電極と、第2電極と、前記第1電極及び前記第2電極に挟まれた発光層とを含み、前記発光素子は、少なくとも複数個マトリクス状に配置されている。

【手続補正11】

【補正対象書類名】明細書

【補正対象項目名】0056

【補正方法】変更

【補正の内容】

【0056】

また、本発明の一態様に係る表示装置は、上記表示パネル装置と、前記第1及び第2電源線に電源を供給する電源と、を備え、前記発光素子は、第1電極と、第2電極と、前記第1電極及び前記第2電極に挟まれた発光層とを含み、前記発光素子、前記第1コンデンサ、前記駆動素子、前記第1スイッチング素子、及び前記第2スイッチング素子は単位画素の画素回路を構成し、前記画素回路は、複数個マトリクス状に配置されている。

【手続補正12】

【補正対象書類名】明細書

【補正対象項目名】0057

【補正方法】変更

【補正の内容】

【0057】

また、本発明の一態様に係る表示装置は、上記表示装置において、前記発光素子は、有機エレクトロルミネッセンス発光素子である。

【手続補正13】

【補正対象書類名】明細書

【補正対象項目名】0058

【補正方法】変更

【補正の内容】

【0058】

また、本発明の一態様に係る表示装置の制御方法は、第1電極と第2電極とを有する発光素子と、電圧を保持するための第1コンデンサと、ゲート電極が前記第1コンデンサの第1電極に接続され、ソース電極が前記発光素子の第1電極に接続され、前記第1コンデンサに保持された電圧に応じたドレイン電流を前記発光素子に流すことにより前記発光素子を発光させる駆動素子と、前記駆動素子のドレイン電極の電位を決定するための第1電源線と、前記発光素子の第2電極に接続された第2電源線と、信号電圧を供給するためのデータ線と、一方の端子が前記データ線に接続され、他方の端子が前記第1コンデンサの第1電極に接続され、前記データ線と前記第1コンデンサの第1電極との導通及び非導通を切り換える第1スイッチング素子と、一方の端子が前記駆動素子のソース電極に接続され、他方の端子が前記第1コンデンサの第2電極に接続され、前記駆動素子のソース電極と前記第1コンデンサの第2電極との導通及び非導通を切り換える第2スイッチング素子とを具備した表示装置の制御方法であって、前記第1コンデンサに駆動素子の前記閾値電圧に対応する電圧を保持させた後に、前記第2スイッチング素子をオン状態にして前記駆動素子のソース電極と前記第1コンデンサの第2電極との間が導通した状態で、前記第1スイッチング素子をオン状態にして前記第1コンデンサの第1電極に前記信号電圧を供給し、前記駆動素子のソース電極と前記第1コンデンサの第2電極との間に電流を流させ、

前記第 1 コンデンサの第 1 電極に前記信号電圧が供給されてから予め定められた期間の経過後に、前記第 2 スイッチング素子をオフ状態にして前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極とを非導通とすることにより、前記期間内に前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との間を流れる電流により前記第 1 コンデンサに蓄積された電荷を放電させるものである。

## 【 国際調査報告 】

## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2009/006213

<b>A. CLASSIFICATION OF SUBJECT MATTER</b> G09G3/30(2006.01)i, G09G3/20(2006.01)i, H01L51/50(2006.01)i		
According to International Patent Classification (IPC) or to both national classification and IPC		
<b>B. FIELDS SEARCHED</b>		
Minimum documentation searched (classification system followed by classification symbols) G09G3/30, G09G3/20, H01L51/50		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2009 Kokai Jitsuyo Shinan Koho 1971-2009 Toroku Jitsuyo Shinan Koho 1994-2009		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
<b>C. DOCUMENTS CONSIDERED TO BE RELEVANT</b>		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2008-203655 A (Sony Corp.), 04 September 2008 (04.09.2008), paragraphs [0030] to [0048]; fig. 12 to 22 (Family: none)	1-11
A	JP 2008-203657 A (Sony Corp.), 04 September 2008 (04.09.2008), paragraphs [0023] to [0036]; fig. 4 to 6 & US 2008/0198111 A1 & KR 10-2008-0077906 A & CN 101251975 A	1-4, 7-11
A	JP 2009-204979 A (Sony Corp.), 10 September 2009 (10.09.2009), paragraphs [0048] to [0108]; fig. 18 to 33 (Family: none)	1-4, 7-11
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search 03 December, 2009 (03.12.09)		Date of mailing of the international search report 15 December, 2009 (15.12.09)
Name and mailing address of the ISA/ Japanese Patent Office		Authorized officer
Facsimile No.		Telephone No.

国際調査報告		国際出願番号 PCT/JP2009/006213									
A. 発明の属する分野の分類 (国際特許分類 (IPC)) Int.Cl. G09G3/30(2006.01)i, G09G3/20(2006.01)i, H01L51/50(2006.01)i											
B. 調査を行った分野 調査を行った最小限資料 (国際特許分類 (IPC)) Int.Cl. G09G3/30, G09G3/20, H01L51/50											
最小限資料以外の資料で調査を行った分野に含まれるもの <table border="0"> <tr> <td>日本国実用新案公報</td> <td>1922-1996年</td> </tr> <tr> <td>日本国公開実用新案公報</td> <td>1971-2009年</td> </tr> <tr> <td>日本国実用新案登録公報</td> <td>1996-2009年</td> </tr> <tr> <td>日本国登録実用新案公報</td> <td>1994-2009年</td> </tr> </table>				日本国実用新案公報	1922-1996年	日本国公開実用新案公報	1971-2009年	日本国実用新案登録公報	1996-2009年	日本国登録実用新案公報	1994-2009年
日本国実用新案公報	1922-1996年										
日本国公開実用新案公報	1971-2009年										
日本国実用新案登録公報	1996-2009年										
日本国登録実用新案公報	1994-2009年										
国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)											
C. 関連すると認められる文献											
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号									
A	JP 2008-203655 A (ソニー株式会社) 2008.09.04, 段落【0030】 -【0048】, 図12-22 (ファミリーなし)	1-11									
A	JP 2008-203657 A (ソニー株式会社) 2008.09.04, 段落【0023】 -【0036】, 図4-6 & US 2008/0198111 A1 & KR 10-2008-0077906 A & CN 101251975 A	1-4, 7-11									
A	JP 2009-204979 A (ソニー株式会社) 2009.09.10, 段落【0048】 -【0108】, 図18-33 (ファミリーなし)	1-4, 7-11									
<input type="checkbox"/> C欄の続きにも文献が列挙されている。		<input type="checkbox"/> パテントファミリーに関する別紙を参照。									
* 引用文献のカテゴリー 「A」特に関連のある文献ではなく、一般的技術水準を示すもの 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す) 「O」口頭による開示、使用、展示等に言及する文献 「P」国際出願日前で、かつ優先権の主張の基礎となる出願		の日後に公表された文献 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」同一パテントファミリー文献									
国際調査を完了した日 03.12.2009		国際調査報告の発送日 15.12.2009									
国際調査機関の名称及びあて先 日本国特許庁 (ISA/JP) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号		特許庁審査官 (権限のある職員) 長井 真一	2G 3805								
		電話番号 03-3581-1101	内線 3226								

## フロントページの続き

(51)Int.Cl.	F I	テーマコード(参考)
	G 0 9 G 3/20	6 2 1 J
	G 0 9 G 3/20	6 2 2 G
	G 0 9 G 3/20	6 2 2 C
	G 0 9 G 3/20	6 2 2 D
	G 0 9 G 3/20	6 4 1 D
	G 0 9 G 3/20	6 1 1 H
	H 0 5 B 33/14	A

Fターム(参考) 5C380 AA01 AB06 AC07 BA19 BA33 BA38 BA39 BA46 BB02 CA12  
 CB16 CB19 CB20 CB31 CC02 CC03 CC04 CC06 CC07 CC27  
 CC33 CC41 CC42 CC61 CC62 CC63 CC64 CD014 CD022 CD023  
 DA02 DA06 DA47

(注)この公表は、国際事務局(WIPO)により国際公開された公報を基に作成したものである。なおこの公表に係る日本語特許出願(日本語実用新案登録出願)の国際公開の効果は、特許法第184条の10第1項(実用新案法第48条の13第2項)により生ずるものであり、本掲載とは関係ありません。

专利名称(译)	显示面板装置，显示装置和控制方法		
公开(公告)号	<a href="#">JPWO2011061798A1</a>	公开(公告)日	2013-04-04
申请号	JP2010518444	申请日	2009-11-19
[标]申请(专利权)人(译)	松下电器产业株式会社		
申请(专利权)人(译)	松下电器产业株式会社		
[标]发明人	松井雅史 小野晋也		
发明人	松井 雅史 小野 晋也		
IPC分类号	G09G3/30 G09G3/20 H01L51/50		
CPC分类号	G09G3/3233 G09G2300/0852 G09G2300/0876 G09G2310/0251 G09G2320/0223		
FI分类号	G09G3/30.J G09G3/20.621.A G09G3/20.623.C G09G3/20.623.D G09G3/20.624.B G09G3/20.621.J G09G3/20.622.G G09G3/20.622.C G09G3/20.622.D G09G3/20.641.D G09G3/20.611.H H05B33/14.A		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC02 3K107/CC33 3K107/EE03 3K107/HH04 3K107/HH05 5C080/AA06 5C080/BB05 5C080/DD05 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05 5C380/AA01 5C380/AB06 5C380/AC07 5C380/BA19 5C380/BA33 5C380/BA38 5C380/BA39 5C380/BA46 5C380/BB02 5C380/CA12 5C380/CB16 5C380/CB19 5C380/CB20 5C380/CB31 5C380/CC02 5C380/CC03 5C380/CC04 5C380/CC06 5C380/CC07 5C380/CC27 5C380/CC33 5C380/CC41 5C380/CC42 5C380/CC61 5C380/CC62 5C380/CC63 5C380/CC64 5C380/CD014 5C380/CD022 5C380/CD023 5C380/DA02 5C380/DA06 5C380/DA47		
代理人(译)	新居 広守		
其他公开文献	JP5184634B2		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

它提供有机EL元件 ( 13 )，电容器 ( 14 )，栅极连接到电容器 ( 14 ) 的第一电极并导致漏极电流流过有机EL元件 ( 13 ) 的驱动晶体管 ( 11 ) 和信号电压。选择晶体管 ( 12 )，其控制数据线 ( 20 ) 与电容器 ( 14 ) 的第一电极之间的导通，以及开关，其控制驱动晶体管 ( 11 ) 的源极与电容器 ( 14 ) 的第二电极之间的导通。晶体管 ( 16 ) 和开关晶体管 ( 16 ) 导通以导通选择晶体管 ( 12 )，以将信号电压提供给电容器 ( 14 ) 的第一电极，以提供驱动晶体管 ( 11 ) 和电容器 ( 14 ) 的源极。在第二电极和第二电极之间通过电流之后，开关晶体管 ( 16 ) 截止，以使驱动晶体管 ( 11 ) 的源极和电容器 ( 14 ) 的第二电极不导通。显示面板装置，其包括驱动电路。

【図2】

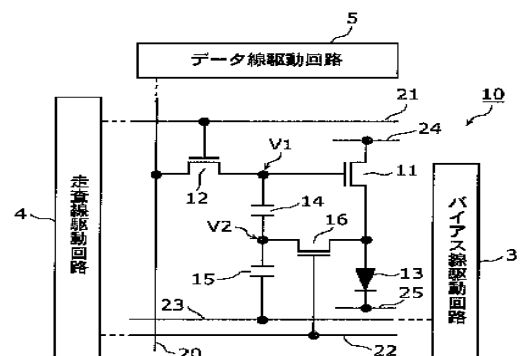


FIG. 2:  
4 SCAN LINE DRIVE CIRCUIT  
5 DATA LINE DRIVE CIRCUIT  
3 BIAS LINE DRIVE CIRCUIT