

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4715850号  
(P4715850)

(45) 発行日 平成23年7月6日(2011.7.6)

(24) 登録日 平成23年4月8日(2011.4.8)

(51) Int.Cl.	F I
G09G 3/30 (2006.01)	G09G 3/30 J
G09G 3/20 (2006.01)	G09G 3/20 611H
HO1L 51/50 (2006.01)	G09G 3/20 624B
	G09G 3/20 641D
	G09G 3/20 642A
請求項の数 7 (全 22 頁) 最終頁に続く	

(21) 出願番号	特願2008-5258 (P2008-5258)	(73) 特許権者	000002185
(22) 出願日	平成20年1月15日 (2008.1.15)		ソニー株式会社
(65) 公開番号	特開2009-168969 (P2009-168969A)		東京都港区港南1丁目7番1号
(43) 公開日	平成21年7月30日 (2009.7.30)	(74) 代理人	100094363
審査請求日	平成21年3月25日 (2009.3.25)		弁理士 山本 孝久
		(74) 代理人	100118290
			弁理士 吉井 正明
		(74) 代理人	100120640
			弁理士 森 幸一
		(72) 発明者	山下 淳一
			東京都港区港南1丁目7番1号 ソニー株 式会社内
		(72) 発明者	内野 勝秀
			東京都港区港南1丁目7番1号 ソニー株 式会社内
最終頁に続く			

(54) 【発明の名称】 表示装置及びその駆動方法と電子機器

(57) 【特許請求の範囲】

【請求項1】

少なくとも、サンプリングトランジスタと、ドライブトランジスタと、保持容量と、発光素子とを含む画素が配列された画素アレイ部と、画素アレイ部を駆動する駆動部と、ドライブトランジスタの閾電圧の変動を抑制する閾電圧変動抑制部と、を備え、

画素アレイ部は、行状の走査線と、列状の信号線と、各走査線と各信号線とが交差する部分に配された行列状の画素とからなり、

駆動部は少なくとも、フィールド毎に走査線の順次走査を行って各走査線に制御信号を供給するライトスキャナと、順次走査に合わせて各信号線に映像信号を供給する信号セレクトタとを有し、

サンプリングトランジスタは、そのゲートが走査線に接続されており、そのソース及びドレインが信号線とドライブトランジスタのゲートとの間に接続されており、

ドライブトランジスタは、ドレインが直接にまたは他のトランジスタを介して電源ラインに接続されており、ソースが発光素子に接続されており、

保持容量はドライブトランジスタのゲートとソースとの間に接続されており、

閾電圧変動抑制部は、信号セレクトタとライトスキャナとサンプリングトランジスタとを連係動作させることにより、ドライブトランジスタの閾電圧の変動を抑制する閾電圧補正動作を行うようになっており、

サンプリングトランジスタは、制御信号に応じてオンし映像信号をサンプリングして保持容量に書き込み、

ドライブトランジスタは、保持容量に書き込まれた映像信号に応じた駆動電流を発光素子に供給し、

各画素は、各フィールドで発光期間と非発光期間とに分かれて動作し、

信号セレクトは、各信号線に対して映像信号と映像信号の基準電圧を切り替えて供給するようになっており、

サンプリングトランジスタは、信号セレクトの前記の切り替えの動作と連動して映像信号と映像信号の基準電圧を切り替えてドライブトランジスタのゲートに印加するようになっており、

ライトスキャナは、信号線から映像信号を画素に取り込むための制御信号を各走査線に供給するようになっており、

発光素子の発光中にサンプリングトランジスタを介して映像信号の基準電圧をドライブトランジスタのゲートに印加することで、発光素子を消灯して発光期間から非発光期間への切り換えを行うと共に、ドライブトランジスタのゲートとソースの間の電圧を映像信号のレベルに対応した逆バイアス状態とし、以ってドライブトランジスタの閾電圧の変動を抑制する

表示装置。

#### 【請求項 2】

閾電圧変動抑制部は、映像信号の基準電圧をドライブトランジスタのゲートに供給するためのトランジスタを制御する制御信号をパルス化することで、ドライブトランジスタのソース電位を固定した状態で瞬時に映像信号の基準電圧をドライブトランジスタのゲートに印加し、以ってソース電位に対してゲート電位を逆転してドライブトランジスタを逆バイアス状態におく

請求項 1 に記載の表示装置。

#### 【請求項 3】

閾電圧変動抑制部は、発光期間中ドライブトランジスタのゲートとソースの間に生じる順バイアス状態での閾電圧変動を、非発光期間中ドライブトランジスタのゲートとソースの間に生じる逆バイアス状態での閾電圧変動により打ち消す様に、映像信号の基準電圧をドライブトランジスタのゲートに供給するためのトランジスタに供給する制御信号の位相を調整する

請求項 1 に記載の表示装置。

#### 【請求項 4】

映像信号のサンプリングに先立って、ドライブトランジスタがカットオフするまで電流を流し、カットオフした時現われるドライブトランジスタのゲートとソースとの間の電圧を保持容量に書き込み、以ってドライブトランジスタの閾電圧補正動作を行う

請求項 1 に記載の表示装置。

#### 【請求項 5】

サンプリングトランジスタがオンして映像信号を保持容量に書き込む際、ドライブトランジスタに流れる駆動電流を所定の補正期間保持容量に負帰還し、以ってドライブトランジスタの移動度補正動作を行う

請求項 1 に記載の表示装置。

#### 【請求項 6】

請求項 1 に記載の表示装置を含む電子機器。

#### 【請求項 7】

少なくとも、サンプリングトランジスタと、ドライブトランジスタと、保持容量と、発光素子とを含む画素が配列された画素アレイ部と、画素アレイ部を駆動する駆動部と、を備え、

画素アレイ部は、行状の走査線と、列状の信号線と、各走査線と各信号線とが交差する部分に配された行列状の画素とからなり、

駆動部は少なくとも、フィールド毎に走査線の順次走査を行って各走査線に制御信号を供給するライトスキャナと、順次走査に合わせて各信号線に映像信号を供給する信号セ

10

20

30

40

50

クタとを有し、

サンプリングトランジスタは、そのゲートが走査線に接続し、そのソース及びドレインが信号線とドライブトランジスタのゲートとの間に接続し、

ドライブトランジスタは、ドレインが直接にまたは他のトランジスタを介して電源ラインに接続しソースが発光素子に接続し、

保持容量はドライブトランジスタのゲートとソースとの間に接続されており、

信号セクタとライトスキャナとサンプリングトランジスタの連係動作によりドライブトランジスタの閾電圧の変動を抑制する閾電圧補正動作を行うようにし、

サンプリングトランジスタは、制御信号に応じてオンし映像信号をサンプリングして保持容量に書き込み、

ドライブトランジスタは、保持容量に書き込まれた映像信号に応じた駆動電流を発光素子に供給し、

各画素は、各フィールドで発光期間と非発光期間とに分かれて動作し、

信号セクタは、各信号線に対して映像信号と映像信号の基準電圧を切り替えて供給し

サンプリングトランジスタは、信号セクタの前記の切り替えの動作と連動して映像信号と映像信号の基準電圧を切り替えてドライブトランジスタのゲートに印加し、

ライトスキャナは、信号線から映像信号を画素に取り込むための制御信号を各走査線に供給し、

さらに、発光素子の発光中にサンプリングトランジスタを介して映像信号の基準電圧をドライブトランジスタのゲートに印加することで、発光素子を消灯して発光期間から非発光期間への切り換えを行うと共に、ドライブトランジスタのゲートとソースの間の電圧を映像信号のレベルに対応した逆バイアス状態とし、以ってドライブトランジスタの閾電圧の変動を抑制する

表示装置の駆動方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は発光素子を画素に用いたアクティブマトリクス型の表示装置及びその駆動方法に関する。またこの種の表示装置を備えた電子機器に関する。

【背景技術】

【0002】

表示装置、例えば液晶ディスプレイなどでは、多数の液晶画素をマトリクス状に並べ、表示すべき画像情報に応じて画素毎に入射光の透過強度又は反射強度を制御することによって画像を表示する。これは、有機EL素子を画素に用いた有機ELディスプレイなどにおいても同様であるが、液晶画素と異なり有機EL素子は自発光素子である。その為、有機ELディスプレイは液晶ディスプレイに比べて画像の視認性が高く、バックライトが不要であり、応答速度が高いなどの利点を有する。又、各発光素子の輝度レベル(階調)はそれに流れる電流値によって制御可能であり、いわゆる電流制御型であるという点で液晶ディスプレイなどの電圧制御型とは大きく異なる。

【0003】

有機ELディスプレイにおいては、液晶ディスプレイと同様、その駆動方式として単純マトリクス方式とアクティブマトリクス方式とがある。前者は構造が単純であるものの、大型且つ高精細のディスプレイの実現が難しいなどの問題がある為、現在はアクティブマトリクス方式の開発が盛んに行なわれている。この方式は、各画素回路内部の発光素子に流れる電流を、画素回路内部に設けた能動素子(一般には薄膜トランジスタ、TFT)によって制御するものであり、以下の特許文献に記載がある。

【特許文献1】特開2003-255856

【特許文献2】特開2003-271095

【特許文献3】特開2004-133240

10

20

30

40

50

【特許文献4】特開2004-029791

【特許文献5】特開2004-093682

【特許文献6】特開2006-215213

【発明の開示】

【発明が解決しようとする課題】

【0004】

従来の画素回路は、制御信号を供給する行状の走査線と映像信号を供給する列状の信号線とが交差する部分に配され、少なくともサンプリングトランジスタと保持容量とドライプトランジスタと発光素子とを含む。サンプリングトランジスタは、走査線から供給される制御信号に応じ導通して信号線から供給された映像信号をサンプリングする。保持容量は、サンプリングされた映像信号の信号電位に応じた入力電圧を保持する。ドライプトランジスタは、保持容量に保持された入力電圧に応じて所定の発光期間に出力電流を駆動電流として供給する。尚一般に、出力電流はドライプトランジスタのチャネル領域のキャリア移動度及び閾電圧に対して依存性を有する。発光素子は、ドライプトランジスタから供給された出力電流により映像信号に応じた輝度で発光する。

10

【0005】

ドライプトランジスタは、保持容量に保持された入力電圧をゲートに受けてソース/ドレイン間に出力電流を流し、発光素子に通電する。一般に発光素子の発光輝度は通電量に比例している。更にドライプトランジスタの出力電流供給量はゲート電圧すなわち保持容量に書き込まれた入力電圧によって制御される。従来の画素回路は、ドライプトランジスタのゲートに印加される入力電圧を入力映像信号に応じて変化させることで、発光素子に供給する電流量を制御している。

20

【0006】

ここでドライプトランジスタの動作特性は以下の式1で表わされる。

$$I_{ds} = (1/2) \mu (W/L) C_{ox} (V_{gs} - V_{th})^2 \cdots \text{式1}$$

このトランジスタ特性式1において、 $I_{ds}$ はソース/ドレイン間に流れるドレイン電流を表わしており、画素回路では発光素子に供給される出力電流である。 $V_{gs}$ はソースを基準としてゲートに印加されるゲート電圧を表わしており、画素回路では上述した入力電圧である。 $V_{th}$ はトランジスタの閾電圧である。又 $\mu$ はトランジスタのチャネルを構成する半導体薄膜の移動度を表わしている。その他 $W$ はチャネル幅を表わし、 $L$ はチャネル長を表わし、 $C_{ox}$ はゲート容量を表わしている。このトランジスタ特性式1から明らかな様に、薄膜トランジスタは飽和領域で動作する時、ゲート電圧 $V_{gs}$ が閾電圧 $V_{th}$ を超えて大きくなると、オン状態となってドレイン電流 $I_{ds}$ が流れる。原理的に見ると上記のトランジスタ特性式1が示す様に、ゲート電圧 $V_{gs}$ が一定であれば常に同じ量のドレイン電流 $I_{ds}$ が発光素子に供給される。従って、画面を構成する各画素に全て同一のレベルの映像信号を供給すれば、全画素が同一輝度で発光し、画面の一様性(ユニフォームリティ)が得られるはずである。

30

【0007】

しかしながら実際には、ポリシリコンなどの半導体薄膜で構成された薄膜トランジスタ(TFT)は、個々のデバイス特性にばらつきがある。特に、閾電圧 $V_{th}$ は一定ではなく、各画素毎にばらつきがある。前述のトランジスタ特性式1から明らかな様に、各ドライプトランジスタの閾電圧 $V_{th}$ がばらつくと、ゲート電圧 $V_{gs}$ が一定であっても、ドレイン電流 $I_{ds}$ にばらつきが生じ、画素毎に輝度がばらついてしまう為、画面のユニフォームリティを損なう。従来からドライプトランジスタの閾電圧のばらつきをキャンセルする機能を組み込んだ画素回路が開発されており、例えば前記の特許文献3に開示がある。

40

【0008】

上述したように、個々の画素のドライプトランジスタは製造プロセスなどの影響により閾電圧に初期的なばらつきがある。この初期的なばらつきは、画素回路にドライプトランジスタの閾電圧のばらつきをキャンセルする機能(閾電圧補正機能)を組み込むことで対処可能である。しかしながら、ドライプトランジスタは初期的な閾電圧のばらつきに加え

50

、経時的に閾電圧が変動していく傾向にある。この変動幅が閾電圧補正機能の補正能力範囲を超えると、閾電圧のばらつきの影響を除去できず、輝度むらが現れる。閾電圧の経時的な変動を見越して閾電圧補正機能の能力に余裕を持たせるためには、画素に供給する電源電圧を高く設定するが必要であり、消費電力の増大化を招いてしまう。

【課題を解決するための手段】

【0009】

上述した従来の技術の課題に鑑み、本発明はドライブトランジスタの閾電圧の経時的な変動を抑制可能な表示装置を提供することを目的とする。かかる目的を達成するために以下の手段を講じた。即ち本発明は、画素アレイ部とこれを駆動する駆動部とからなり、前記画素アレイ部は、行状の走査線と、列状の信号線と、各走査線と各信号線とが交差する部分に配された行列状の画素とからなり、前記駆動部は少なくとも、フィールド毎に走査線の順次走査を行って各走査線に制御信号を供給するライトスキャナと、該順次走査に合わせて各信号線に映像信号を供給する信号セレクトとを有し、各画素は少なくとも、サンプリングトランジスタと、ドライブトランジスタと、保持容量と、発光素子とを含み、前記サンプリングトランジスタは、そのゲートが該走査線に接続し、そのソース及びドレインが該信号線と該ドライブトランジスタのゲートとの間に接続し、前記ドライブトランジスタは、ドレインが電源ラインに接続しソースが該発光素子に接続し、前記保持容量は該ドライブトランジスタのゲートとソースとの間に接続し、前記サンプリングトランジスタは、該制御信号に応じてオンし該映像信号をサンプリングして該保持容量に書き込み、前記ドライブトランジスタは、該保持容量に書き込まれた映像信号に応じた駆動電流を該発光素子に供給する表示装置であって、各画素は、各フィールドで発光期間と非発光期間とに分かれて動作し、前記信号セレクトは、各信号線に対して映像信号のほかに各発光素子を消灯するための所定電位を供給し、前記ライトスキャナは、信号線から映像信号を画素に取り込むための制御信号のほかに、信号線から所定電位を画素に取り込むための制御信号を各走査線に供給し、前記サンプリングトランジスタは、該ライトスキャナから供給された制御信号に応じて信号線から該所定電位を取り込んでドライブトランジスタのゲートに印加し、以って発光素子を消灯して発光期間から非発光期間への切り換えを行うと共に、該所定電位を該ドライブトランジスタのゲートに印加することで、該ドライブトランジスタのゲートとソースの間の電圧を該映像信号のレベルに対応した逆バイアス状態とし、以って該ドライブトランジスタの閾電圧の変動を抑制することを特徴とする。

【0010】

好ましくは前記信号セレクトは該所定電位を最適に設定して、該映像信号が白レベルの時該ドライブトランジスタのゲートとソースの間の電圧が最大の逆バイアス状態となり、該映像信号が黒レベルの時該ドライブトランジスタのゲートとソースの間の電圧がゼロになり或いはゼロに近づいて最小の逆バイアス状態になる。又前記ライトスキャナが該走査線に供給する制御信号をパルス化することで、前記サンプリングトランジスタは、該ドライブトランジスタのソース電位を固定した状態で瞬時に該所定電位を該ドライブトランジスタのゲートに印加し、以ってソース電位に対してゲート電位を逆転して該ドライブトランジスタを逆バイアス状態におく。又前記ライトスキャナは、該走査線に供給する制御信号の位相を調整して発光期間と非発光期間の比率を最適化し、以って発光期間中該ドライブトランジスタのゲートとソースの間に生じる順バイアス状態での閾電圧変動を、非発光期間中該ドライブトランジスタのゲートとソースの間に生じる逆バイアス状態での閾電圧変動により打ち消す様にした。又該映像信号のサンプリングに先立って、該ドライブトランジスタがカットオフするまで電流を流し、カットオフした時現われるドライブトランジスタのゲートとソースとの間の電圧を該保持容量に書き込み、以って該ドライブトランジスタの閾電圧補正動作を行う。又該サンプリングトランジスタがオンして映像信号を該保持容量に書き込む際、該ドライブトランジスタに流れる駆動電流を所定の補正期間該保持容量に負帰還し、以って該ドライブトランジスタの移動度補正動作を行う。

【発明の効果】

【0011】

本発明によれば、表示装置の各画素が、1フィールドで発光期間と非発光期間とに分かれて動作する。発光期間ではドライブトランジスタのゲートとソース間に順バイアスが加わり、ドライブトランジスタがオン状態となって、駆動電流を発光素子に供給する。ドライブトランジスタはゲート/ソース間に順バイアスが加わることで、その閾電圧は経時的に上方シフトしていく。一方非発光期間では、ドライブトランジスタのソース/ゲート間に逆バイアス電圧が加わるようにして、ドライブトランジスタをオフ状態にしている。ドライブトランジスタは逆バイアス状態の下では、閾電圧が下方にシフトする傾向にある。この様なドライブトランジスタの性質を利用して、発光期間における閾電圧の上方シフトと非発光期間における閾電圧の下方シフトが相殺し合って、閾電圧はトータルとして経時変化があまり生じないようにしている。

10

特に本発明では、非発光期間にドライブトランジスタのゲート/ソース間を逆バイアス状態とするために、発光期間から非発光期間に切替る瞬間に、サンプリングトランジスタを瞬間的にオンし、信号線から所定の電位を取り込んでドライブトランジスタのゲートに印加している。所定電位をドライブトランジスタのゲートに印加することで、ドライブトランジスタのゲートとソースの間の電圧を逆バイアス状態にすることができる。その際、逆バイアス量は、映像信号のレベルに対応したものになる。例えば映像信号が白レベルのときドライブトランジスタに印加されるゲート電圧 $V_{gs}$ は大きなものとなって、強い順バイアスが加わる。これによりドライブトランジスタの閾電圧は大きく上方シフトする傾向にある。一方非発光期間になると逆バイアス状態に切替るが、その大きさは元の順バイアス状態の量と見合う様になっている。かかる構成により、本発明にかかる表示装置は、経時的にドライブトランジスタの閾電圧のドリフトを抑制することが可能となる。この結果、画素回路に組み込む閾電圧補正機能はその能力を大きく設定する必要がなく、動作電圧の振幅を抑制できるので、表示装置の消費電力の低減化に寄与できる。

20

【発明を実施するための最良の形態】

【0012】

以下図面を参照して本発明の実施の形態を詳細に説明する。図1は本発明にかかる表示装置の全体構成を示すブロック図である。図示するように、本表示装置は、画素アレイ部1とこれを駆動する駆動部とからなる。画素アレイ部1は、行状の走査線 $W_S$ と、列状の信号線(信号ライン) $S_L$ と、両者が交差する部分に配された行列状の画素2と、各画素2の各行に対応して配された給電線(電源ライン) $V_L$ とを備えている。なお本例は、各画素2にRGB三原色のいずれかが割り当てられており、カラー表示が可能である。但しこれに限られるものではなく、単色表示のデバイスも含む。駆動部は、各走査線 $W_S$ に順次制御信号を供給して画素2を行単位で線順次走査するライトスキャナ4と、この線順次走査に合わせて各給電線 $V_L$ に第1電位と第2電位で切替る電源電圧を供給する電源スキャナ6と、この線順次走査に合わせて列状の信号線 $S_L$ に映像信号となる信号電位と基準電位を供給する信号セレクタ(水平セレクタ)3とを備えている。

30

【0013】

図2は、図1に示した表示装置に含まれる画素2の具体的な構成及び結線関係を示す回路図である。図示するように、この画素2は有機ELデバイスなどで代表される発光素子ELと、サンプリングトランジスタ $Tr_1$ と、ドライブトランジスタ $Tr_d$ と、保持容量 $C_s$ とを含む。サンプリングトランジスタ $Tr_1$ は、その制御端(ゲート)が対応する走査線 $W_S$ に接続し、一对の電流端(ソース及びドレイン)の片方が対応する信号線 $S_L$ に接続し、他方がドライブトランジスタ $Tr_d$ の制御端(ゲートG)に接続する。ドライブトランジスタ $Tr_d$ は、一对の電流端(ソースS及びドレイン)の一方が発光素子ELに接続し、他方が対応する給電線 $V_L$ に接続している。本例では、ドライブトランジスタ $Tr_d$ がNチャンネル型であり、そのドレインが給電線 $V_L$ に接続する一方、ソースSが出力ノードとして発光素子ELのアノードに接続している。発光素子ELのカソードは所定のカソード電位 $V_{cath}$ に接続している。保持容量 $C_s$ はドライブトランジスタ $Tr_d$ の片方の電流端であるソースSと制御端であるゲートGの間に接続している。

40

【0014】

50

かかる構成において、サンプリングトランジスタ  $T_{r1}$  は走査線  $W_S$  から供給された制御信号に応じて導通し、信号線  $S_L$  から供給された信号電位  $V_{sig}$  をサンプリングして保持容量  $C_s$  に保持する。ドライブトランジスタ  $T_{rd}$  は、第1電位（高電位  $V_{cc}$ ）にある給電線  $V_L$  から電流の供給を受け保持容量  $C_s$  に保持された信号電位に応じて駆動電流を発光素子  $E_L$  に流す。ライトスキヤナ4は、信号線  $S_L$  が信号電位にある時間帯にサンプリングトランジスタ  $T_{r1}$  を導通状態にするため、所定のパルス幅の制御信号を制御線  $W_S$  に出し、以って保持容量  $C_s$  に信号電位を保持すると同時にドライブトランジスタ  $T_{rd}$  の移動度  $\mu$  に対する補正を信号電位に加える。この後ドライブトランジスタ  $T_{rd}$  は保持容量  $C_s$  に書き込まれた信号電位  $V_{sig}$  に応じた駆動電流を発光素子  $E_L$  に供給し、発光動作に入る。

10

## 【0015】

本画素回路2は、上述した移動度補正機能に加え閾電圧補正機能も備えている。即ち電源スキヤナ6は、サンプリングトランジスタ  $T_{r1}$  が信号電位  $V_{sig}$  をサンプリングする前に、第1タイミングで給電線  $V_L$  を第1電位（高電位  $V_{cc}$ ）から第2電位（低電位  $V_{ss2}$ ）に切換える。またライトスキヤナ4は同じくサンプリングトランジスタ  $T_{r1}$  が信号電位  $V_{sig}$  をサンプリングする前に、第2タイミングでサンプリングトランジスタ  $T_{r1}$  を導通させて信号線  $S_L$  から基準電位  $V_{ss1}$  をドライブトランジスタ  $T_{rd}$  のゲート  $G$  に印加すると共にドライブトランジスタ  $T_{rd}$  のソース  $S$  を第2電位（ $V_{ss2}$ ）にセットする。電源スキヤナ6は第2タイミングの後の第3タイミングで給電線  $V_L$  を第2電位  $V_{ss2}$  から第1電位  $V_{cc}$  に切換えて、ドライブトランジスタ  $T_{rd}$  の閾電圧  $V_{th}$  に相当する電圧を保持容量  $C_s$  に保持する。かかる閾電圧補正機能により、本表示装置は画素毎にばらつくドライブトランジスタ  $T_{rd}$  の閾電圧  $V_{th}$  の影響をキャンセルすることができる。

20

## 【0016】

本画素回路2は、さらにブートストラップ機能も備えている。即ちライトスキヤナ4は保持容量  $C_s$  に信号電位  $V_{sig}$  が保持された段階で走査線  $W_S$  に対する制御信号の印加を解除し、サンプリングトランジスタ  $T_{r1}$  を非導通状態にしてドライブトランジスタ  $T_{rd}$  のゲート  $G$  を信号線  $S_L$  から電氣的に切り離し、以ってドライブトランジスタ  $T_{rd}$  のソース  $S$  の電位変動にゲート  $G$  の電位が連動し、ゲート  $G$  とソース  $S$  間の電圧  $V_{gs}$  を一定に維持することができる。

30

## 【0017】

本発明の特徴事項として、各画素2は、各フィールドで発光期間と非発光期間とに分かれて動作する。ライトスキヤナ4は、各信号線  $W_S$  に対して映像信号の他に各発光素子  $E_L$  を消灯するための所定電位を供給している。ライトスキヤナ4は、信号線  $S_L$  から映像信号を画素2に取り込むための制御信号の他に、信号線  $S_L$  から所定電位を画素2に取り込むための制御信号を各走査線  $W_S$  に供給する。サンプリングトランジスタ  $T_{r1}$  は、ライトスキヤナ4から供給された制御信号に応じて信号線  $S_L$  から所定電位を取り込んでドライブトランジスタのゲート  $G$  に印加し、以って発光素子  $E_L$  を消灯して発光期間から非発光期間への切換えを行うと共に、所定電位をドライブトランジスタ  $T_{rd}$  のゲート  $G$  に印加することで、ドライブトランジスタ  $T_{rd}$  のゲート  $G$  とソース  $S$  の間の電圧  $V_{gs}$  を映像信号のレベル  $V_{sig}$  に対応した逆バイアス状態とし、以ってドライブトランジスタ  $T_{rd}$  の閾電圧  $V_{th}$  の変動を抑制する。

40

## 【0018】

信号セクタ（水平セクタ）3は、所定電位を最適に設定して、映像信号の信号電位  $V_{sig}$  が白レベルのときドライブトランジスタ  $T_{rd}$  のゲート  $G$  とソース  $S$  の間の電圧  $V_{gs}$  が最大の逆バイアス状態となり、映像信号の信号電位  $V_{sig}$  が黒レベルのときドライブトランジスタ  $T_{rd}$  のゲート  $G$  とソース  $S$  の間の電圧  $V_{gs}$  が0になりあるいは0に近づいて最小の逆バイアス状態になる。例えば信号セクタ3は、この所定電位を基準電位  $V_{ss1}$  に設定することで最適なものとしている。ライトスキヤナ4が走査線  $W_S$  に供給する発光期間/非発光期間切換え用の制御信号をパルス化することで、サンプリング

50

トランジスタ  $T_{r1}$  はドライブトランジスタ  $T_{rd}$  のソース電位をほぼ固定した状態で瞬時に所定電位をドライブトランジスタ  $T_{rd}$  のゲート  $G$  に印加し、以ってソース電位に対してゲート電位を逆転しドライブトランジスタ  $T_{rd}$  を逆バイアス状態におく。場合によりライトスキャナ 4 は、走査線  $W_S$  に供給する発光期間 / 非発光期間切換え用の制御信号の位相を調整して発光期間と非発光期間の比率 ( デューティ ) を最適化し、以って発光期間中ドライブトランジスタ  $T_{rd}$  のゲート  $G$  とソース  $S$  の間に生じる順バイアス状態での閾電圧変動を、非発光期間中ドライブトランジスタのゲート  $G$  とソース  $S$  の間に生じる逆バイアス状態での閾電圧変動により打ち消すようにしている。

#### 【 0 0 1 9 】

図 3 は、図 2 に示した画素回路 2 の動作説明に供するタイミングチャートである。但しこのタイミングチャートは、本発明の元になった先行開発例のタイミングチャートであり、発光期間と非発光期間の切換えは行っていない。本発明の理解を容易にするため、まずこの先行開発例の動作シーケンスを本発明の一部として詳細に説明する。この先行開発例は、ドライブトランジスタの閾電圧の経時変動対策を施す前の実施形態である。図 3 のタイミングチャートは時間軸を共通にして、走査線  $W_S$  の電位変化、給電線  $V_L$  の電位変化及び信号線  $S_L$  の電位変化を表している。またこれらの電位変化と並行に、ドライブトランジスタのゲート  $G$  及びソース  $S$  の電位変化も表してある。

#### 【 0 0 2 0 】

走査線  $W_S$  には、サンプリングトランジスタ  $T_{r1}$  をオンするための制御信号パルスが印加される。この制御信号パルスは画素アレイ部の線順次走査に合わせて 1 フィールド ( 1 f ) 周期で走査線  $W_S$  に印加される。この制御信号パルスは一水平走査周期 ( 1 H ) の間に二発のパルスを含んでいる。最初のパルスを第一パルス  $P_1$  とし、後続のパルスを第二パルス  $P_2$  と呼ぶ場合がある。給電線  $V_L$  は同じように 1 フィールド周期 ( 1 f ) で高電位  $V_{cc}$  と低電位  $V_{ss2}$  との間で切換る。信号線  $S_L$  には一水平走査周期 ( 1 H ) 内で信号電位  $V_{sig}$  と基準電位  $V_{ss1}$  が切換る映像信号を供給している。

#### 【 0 0 2 1 】

図 3 のタイミングチャートに示すように、画素は前のフィールドの発光期間からタイミング  $T_1$  で当該フィールドの非発光期間に入り、そのあと当該フィールドの発光期間となる。この非発光期間で準備動作、閾電圧補正動作、信号書込動作、移動度補正動作などを行う。

#### 【 0 0 2 2 】

前フィールドの発光期間では、給電線  $V_L$  が高電位  $V_{cc}$  にあり、ドライブトランジスタ  $T_{rd}$  が駆動電流  $I_{ds}$  を発光素子  $E_L$  に供給している。駆動電流  $I_{ds}$  は高電位  $V_{cc}$  にある給電線  $V_L$  からドライブトランジスタ  $T_{rd}$  を介して発光素子  $E_L$  を通り、カソードラインに流れ込んでいる。

#### 【 0 0 2 3 】

続いて当該フィールドの非発光期間に入るタイミング  $T_1$  で、給電線  $V_L$  を高電位  $V_{cc}$  から低電位  $V_{ss2}$  に切換える。これにより給電線  $V_L$  は  $V_{ss2}$  まで放電され、さらにドライブトランジスタ  $T_{rd}$  のソース  $S$  の電位は  $V_{ss2}$  まで下降する。これにより発光素子  $E_L$  のアノード電位 ( 即ちドライブトランジスタ  $T_{rd}$  のソース電位 ) は逆バイアス状態となるため、駆動電流が流れなくなり消灯する。またドライブトランジスタのソース  $S$  の電位降下に連動してゲート  $G$  の電位も降下する。

#### 【 0 0 2 4 】

続いてタイミング  $T_2$  になると、走査線  $W_S$  を低レベルから高レベルに切換えることで、サンプリングトランジスタ  $T_{r1}$  が導通状態になる。この時信号線  $S_L$  は基準電位  $V_{ss1}$  にある。よってドライブトランジスタ  $T_{rd}$  のゲート  $G$  の電位は導通したサンプリングトランジスタ  $T_{r1}$  を通じて信号線  $S_L$  の基準電位  $V_{ss1}$  となる。この時ドライブトランジスタ  $T_{rd}$  のソース  $S$  の電位は  $V_{ss1}$  よりも十分低い電位  $V_{ss2}$  にある。この様にしてドライブトランジスタ  $T_{rd}$  のゲート  $G$  とソース  $S$  との間の電圧  $V_{gs}$  がドライブトランジスタ  $T_{rd}$  の閾電圧  $V_{th}$  より大きくなるように、初期化される。タイミング

10

20

30

40

50

T1からタイミングT3までの期間T1 T3はドライブトランジスタTrdのゲートG /ソースS間電圧Vgsを予めVth以上に設定する準備期間である。

【0025】

この後タイミングT3になると、給電線VLが低電位Vss2から高電位Vccに遷移し、ドライブトランジスタTrdのソースSの電位が上昇を開始する。やがてドリライブトランジスタTrdのゲートG /ソースS間電圧Vgsが閾電圧Vthとなったところで電流がカットオフする。この様にしてドライブトランジスタTrdの閾電圧Vthに相当する電圧が保持容量Csに書き込まれる。これが閾電圧補正動作である。この時電流がもっぱら保持容量Cs側に流れ、発光素子ELには流れないようにするため、発光素子ELがカットオフとなるようにカソード電位Vcathを設定しておく。

10

【0026】

タイミングT4では走査線WSがハイレベルからローレベルに戻る。換言すると、走査線WSに印加された第一パルスP1が解除され、サンプリングトランジスタはオフ状態になる。以上の説明から明らかなように、第一パルスP1は閾電圧補正動作を行うために、サンプリングトランジスタTr1のゲートに印加される。

【0027】

この後信号線SLが基準電位Vss1から信号電位Vsigに切換る。続いてタイミングT5で走査線WSが再びローレベルからハイレベルに立上る。換言すると第二パルスP2がサンプリングトランジスタTr1のゲートに印加される。これによりサンプリングトランジスタTr1は再びオンし、信号線SLから信号電位Vsigをサンプリングする。よってドライブトランジスタTrdのゲートGの電位は信号電位Vsigになる。ここで発光素子ELは始めカットオフ状態（ハイインピーダンス状態）にあるためドライブトランジスタTrdのドレインとソースの間に流れる電流は専ら保持容量Csと発光素子ELの等価容量に流れ込み充電を開始する。この後サンプリングトランジスタTr1がオフするタイミングT6までに、ドライブトランジスタTrdのソースSの電位はVだけ上昇する。この様にして映像信号の信号電位VsigがVthに足し込まれる形で保持容量Csに書き込まれる共に、移動度補正用の電圧Vが保持容量Csに保持された電圧から差し引かれる。よってタイミングT5からタイミングT6まで期間T5 T6が信号書込期間&移動度補正期間となる。換言すると、走査線WSに第二パルスP2が印加されると、信号書込動作及び移動度補正動作が行われる。信号書込期間&移動度補正期間T5 T6は、第二パルスP2のパルス幅に等しい。即ち第二パルスP2のパルス幅が移動度補正期間を規定している。

20

30

【0028】

この様に信号書込期間T5 T6では信号電にVsigの書込みと補正量Vの調整が同時に行われる。Vsigが高いほどドライブトランジスタTrdが供給する電流Idsは大きくなり、Vの絶対値も大きくなる。従って発光輝度レベルに応じた移動度補正が行われる。Vsigを一定とした場合、ドライブトランジスタTrdの移動度μが大きいほどVの絶対値が大きくなる。換言すると移動度μが大きいほど保持容量Csに対する負帰還量Vが大きくなるので、画素毎の移動度μのばらつきを取り除くことができる。

【0029】

最後にタイミングT6になると、前述したように走査線WSが低レベル側に遷移し、サンプリングトランジスタTr1はオフ状態となる。これによりドライブトランジスタTrdのゲートGは信号線SLから切り離される。このときドレイン電流Idsが発光素子ELを流れ始める。これにより発光素子ELのアノード電位は駆動電流Idsに応じて上昇する。発光素子ELのアノード電位の上昇は、即ちドライブトランジスタTrdのソースSの電位上昇に他ならない。ドライブトランジスタTrdのソースSの電位が上昇すると、保持容量Csのブートストラップ動作によりドライブトランジスタTrdのゲートGの電位も連動して上昇する。ゲート電位の上昇量はソース電位の上昇量に等しくなる。ゆえに発光期間中ドライブトランジスタTrdのゲートG /ソースS間の入力電圧Vgsは一定に保持される。このゲート電圧Vgsの値は信号電位Vsigに閾電圧Vth及び移動

40

50

量  $\mu$  の補正をかけたものとなっている。ドライブトランジスタ  $T_{rd}$  は飽和領域で動作する。即ちドライブトランジスタ  $T_{rd}$  は、ゲート  $G$  / ソース  $S$  間の入力電圧  $V_{gs}$  に応じた駆動電流  $I_{ds}$  を出力する。このゲート電圧  $V_{gs}$  の値は信号電位  $V_{sig}$  に閾電圧  $V_{th}$  及び移動量  $\mu$  の補正をかけたものとなっている。

#### 【0030】

先行開発例の動作シーケンスでは、1フィールド(1f)の大半が発光期間を占めており、残りの短い非発光期間で、閾電圧補正動作や信号書込動作を行うようになっている。非晶質シリコンなどの薄膜プロセスを用いたTFTなどでは、発光期間に比例してドライブトランジスタの閾電圧特性がシフトする傾向にある。図4は、Nチャネル型ドライブトランジスタの  $V_{th}$  経時変動を示すグラフである。横軸に経過時間を取り、縦軸に閾電圧シフト量をとっている。グラフから明らかなように、時間の経過と共に、閾電圧  $V_{th}$  は上方シフトしている。この現象は、トランジスタのオン時間やオン電流に比例して  $V_{th}$  特性が変動するというTFTデバイス特有の問題である。上述した先行開発例の画素回路は、閾電圧の初期的なばらつきに対処するための閾電圧補正機能を組み込んでいる。しかしながら  $V_{th}$  特性の経時変動幅が大きくなると、閾電圧補正機能では対処できなくなる。経時的な特性変動に対処するためには、閾電圧補正機能の能力を高める必要があり、電源電圧の振幅 ( $V_{cc} - V_{ss2}$ ) や映像信号の振幅 ( $V_{sig} - V_{ss1}$ ) を高く設定する必要があり、パネルの消費電力が増加してしまう。

#### 【0031】

図5は、本発明に従った画素回路の動作シーケンスを示すタイミングチャートであり、先行開発例で問題となったドライブトランジスタの  $V_{th}$  ドリフトに対処したものである。理解を容易にするため、図3に示したタイミングチャートと同様の表記を採用している。異なる点は、タイミング  $T_6$  で発光期間に入った後、当該フィールドが終了するより前の適当なタイミング  $T_{6E}$  で、発光期間を強制的に打ち切り、非発光期間に切換えていることである。この目的で、ライトスキャナ4は第三の制御パルス  $P_3$  をタイミング  $T_{6E}$  で走査線  $WS$  上に出力している。本発明では、発光期間から非発光期間に切換えるため、制御パルス  $P_3$  でサンプリングトランジスタ  $T_{r1}$  をオンし、映像信号の基準電圧  $V_{ss1}$  をドライブトランジスタ  $T_{rd}$  のゲートに書き込み、これをカットオフさせている。本発明ではドライブトランジスタ  $T_{rd}$  をカットオフするために入力する所定の電圧を一定値(例えば  $V_{ss1}$ ) にすることで、非発光期間にはドライブトランジスタ  $T_{rd}$  が逆バイアス状態になるようにしている。一方発光期間ではドライブトランジスタのゲート  $G$  とソース  $S$  との間の電圧は正バイアス状態である。正バイアス状態と逆バイアス状態で  $V_{th}$  シフトの極性が互いに反対になるので、結果的に  $V_{th}$  ドリフトを抑制することができる。特に本発明では映像信号の信号電位  $V_{sig}$  のレベルに応じて逆バイアス量を自動的に調整し、ドリフトを完全に打ち消すようにしている。白表示時にはドライブトランジスタ  $T_{rd}$  に大きな逆バイアスが印加されるようにし、黒表示時には印加する逆バイアスが0もしくは非常に小さな値となる。これにより各階調ごとに異なる  $V_{th}$  シフト量を適正に補正することが可能である。大きな駆動電流が流れる白表示(最大輝度)では発光期間における  $V_{th}$  の正ドリフト量が大きくなる。これを打ち消すため、非発光期間では逆バイアス量を大きくして必要な負ドリフト量を確保している。逆に黒表示(輝度最小)では発光期間中における  $V_{th}$  の正ドリフト量はほとんどない。よって非発光期間ではドライブトランジスタに実質的な逆バイアスを加える必要はない。

#### 【0032】

発光期間と非発光期間を切換えるため、ライトスキャナが走査線  $WS$  に供給する制御信号  $DS$  を数  $\mu s$  のオーダーでパルス化することにより、サンプリングトランジスタ  $T_{r1}$  はドライブトランジスタ  $T_{rd}$  のソース電位をほぼ固定した状態で瞬時に所定電位  $V_{ss1}$  をドライブトランジスタ  $T_{rd}$  のゲート  $G$  に印加している。タイミングチャートに示すようにタイミング  $T_{6E}$  でドライブトランジスタ  $T_{rd}$  のゲート電位は瞬時に  $V_{ss1}$  まで降下している。かかる動作によりソース電位に対してゲート電位を逆転してドライブトランジスタ  $T_{rd}$  を逆バイアス状態におく。これによりドライブトランジスタ  $T_{r1}$  はカ

10

20

30

40

50

ットオフするため、駆動電流は流れない。よって制御信号パルスP3が解除された後は、逆バイアス状態を維持したままドライブトランジスタのソース電位及びゲート電位が下方にブートストラップする。

#### 【0033】

タイミングチャートに示すように、発光期間では信号電位 $V_{sig}$ が高いほどドライブトランジスタのゲート電位はソース電位に比べて高くなっており、正バイアス量が大きい。タイミングT6Eでソース電位を固定しつつゲート電位を瞬時に $V_{s1}$ まで下げて逆転することにより、逆バイアス状態を得ている。この動作から明らかなように、正バイアス量が大きいほど逆バイアス量も大きくなっている。但し完全に正バイアス量と逆バイアス量に対応しているとは限らない。場合によっては、走査線WSに供給する制御信号パルスP3の位相を調整して発光期間と非発光期間の比率を最適化し、以って発光期間中ドライブトランジスタに生じる順バイアス状態（正バイアス状態）での閾電圧上方変動を、非発光期間中ドライブトランジスタに生じる逆バイアス状態（負バイアス状態）での閾電圧下方変動により完全に打ち消すようにしても良い。

10

#### 【0034】

図6は、ドライブトランジスタの $V_{th}$ 経時変動を示すグラフである。横軸に経過時間をとり、縦軸に閾電圧シフト量をとってある。図示するようにNチャンネル型のドライブトランジスタに正バイアス( $V_{gs} > 0$ )が印加されると、 $V_{th}$ は正方向に変動する。逆に負バイアス( $V_{gs} < 0$ )を印加すると $V_{th}$ は負方向に変動する。つまり発光時には正バイアスが印加されるので、 $V_{th}$ は正方向に変動する。これに対処するため、本発明では非発光時に負バイアスを印加することで $V_{th}$ を負方向に変動させている。両方向の変動は互いに打ち消し合うため、トータルの経時変動量を大幅に抑制することができる。従って画素回路に組み込まれた閾電圧補正機能は十分に機能することができ、その能力を上げるため特に電源電圧振幅などを拡大する必要もない。

20

#### 【0035】

図7は、本発明にかかる画素回路の動作説明に供する模式図であり、特に映像信号の信号電位 $V_{sig}$ が白レベルの場合である。(A)は発光時(正バイアス)の動作状態を示し、(B)はドライブトランジスタがカットオフ時の状態を示し、(C)は非発光時(逆バイアス)の状態を表している。前述したように本発明では発光期間の途中でドライブトランジスタのゲートに所定の電位を書き込むことでドライブトランジスタをカットオフし、非発光状態に切換えている。白表示の発光時では(A)に示すようにドライブトランジスタ $T_{rd}$ のソース電位は発光素子ELのアノード電位と同等で、最高輝度の駆動電流に相当する電位に保持されている。輝度の絶対値や開口率にも依存するが、アノード電位(従ってソース電位)はおおよそ5~10Vである。(A)の例ではほぼ中間の8Vとしている。一方映像信号の信号電位 $V_{sig}$ は最高振幅の16Vとし、これがドライブトランジスタ $T_{rd}$ のゲートGに加わっている。白表示の場合の正バイアス量は $V_{gs} = 8V$ である。

30

#### 【0036】

(B)に示すようにサンプリングトランジスタ $T_{r1}$ をオンして2Vの基準電位 $V_{s1}$ をドライブトランジスタ $T_{rd}$ のゲートに書き込む。これによりドライブトランジスタ $T_{rd}$ はカットオフする。この基準電位書き込み時間(即ち制御信号パルス幅)は、カットオフ動作時発光素子ELからリーク電流がほとんど生じない程度に数 $\mu s$ と短くする。従って発光素子ELのアノード電位(即ちドライブトランジスタのソース電位)はほとんど変動することなく8Vのレベルを保ったままカットオフすることになる。このカットオフ動作により、 $V_{gs} = -6V$ となって、ドライブトランジスタには逆バイアスが印加される。

40

#### 【0037】

(C)に示すようにサンプリングトランジスタ $T_{r1}$ がオフした後、発光素子ELを介してソース電位(アノード電位)は発光素子が完全にカットオフするまでリークにより下降していく。しかし $V_{gs}$ の絶対値は保持される。つまり非発光期間のすべてにおいて逆

50

バイアス状態が維持されることになる。

【0038】

図8は、黒表示（輝度最小）時の動作状態を示す模式図である。理解を容易にするため、図7と同様の表記を採用している。黒表示の場合は、輝度最低で発光期間にはほとんど駆動電流は流れず、 $V_{th}$ 特性変動も生じない。発光素子 $E_L$ にも電流が流れないのでほぼカットオフした状態になり、アノード電位（従ってソース電位）は2V程度である。ここでも同様にサンプリングトランジスタ $T_{r1}$ をオンして2Vの基準電位をドライブトランジスタ $T_{rd}$ のゲートに書き込む。よってドライブトランジスタ $T_{rd}$ がカットオフするときの $V_{gs}$ は0Vとなる。この $V_{gs}$ は非発光期間でもそのまま保持される。非発光期間では逆バイアスが印加されないので、非発光期間における $V_{th}$ の負方向への変動も生じない。

10

【0039】

以上の動作シーケンスから明らかなように、本発明では白表示の場合、非発光期間において逆バイアスを積極的に印加し、発光時に生じた $V_{th}$ シフトをキャンセルして元に戻す。一方黒表示時には逆バイアスを印加せず、発光期間と非発光期間共に $V_{th}$ シフトは実質的に生じないようにしている。よって本発明はトータルの $V_{th}$ シフト量を大幅に抑制することができる。画素回路に組み込んである $V_{th}$ 補正機能を強化する必要がないため、電源電圧の振幅を拡大する必要がなくパネルの低消費電力化が可能になる。

【0040】

図9は、本発明にかかる表示装置の別の実施形態を示す全体ブロック図である。図示するように、本表示装置は基本的に画素アレイ部1とスキャナ部と信号部とで構成されている。スキャナ部と信号部とで駆動部を構成する。画素アレイ部1は、行状に配された第1走査線 $WS$ 、第2走査線 $DS$ 、第3走査線 $AZ1$ 及び第4走査線 $AZ2$ と、列状に配された信号線 $SL$ と、これらの走査線 $WS$ 、 $DS$ 、 $AZ1$ 、 $AZ2$ 及び信号線 $SL$ に接続した行列状の画素回路2と、各画素回路2の動作に必要な第1電位 $V_{ss1}$ 、第2電位 $V_{ss2}$ 及び第3電位 $V_{DD}$ を供給する複数の電源線とからなる。信号部は水平セクタ3からなり、信号線 $SL$ に映像信号を供給する。スキャナ部は、ライトスキャナ4、ドライブスキャナ5、第一補正用スキャナ71及び第二補正用スキャナ72からなり、それぞれ第1走査線 $WS$ 、第2走査線 $DS$ 、第3走査線 $AZ1$ 及び第4走査線 $AZ2$ に制御信号を供給して順次行毎に画素回路2を走査する。

20

30

【0041】

図10は、図9に示した画像表示装置に組み込まれる画素の構成を示す回路図である。図示するように画素回路2は、サンプリングトランジスタ $T_{r1}$ と、ドライブトランジスタ $T_{rd}$ と、第1スイッチングトランジスタ $T_{r2}$ と、第2スイッチングトランジスタ $T_{r3}$ と、第3スイッチングトランジスタ $T_{r4}$ と、保持容量 $C_s$ と、発光素子 $E_L$ とを含む。サンプリングトランジスタ $T_{r1}$ は、所定のサンプリング期間に走査線 $WS$ から供給される制御信号に応じ導通して信号線 $SL$ から供給された映像信号の信号電位を保持容量 $C_s$ にサンプリングする。保持容量 $C_s$ は、サンプリングされた映像信号の信号電位に応じてドライブトランジスタ $T_{rd}$ のゲート $G$ に入力電圧 $V_{gs}$ を印加する。ドライブトランジスタ $T_{rd}$ は、入力電圧 $V_{gs}$ に応じた出力電流 $I_{ds}$ を発光素子 $E_L$ に供給する。発光素子 $E_L$ は、所定の発光期間中ドライブトランジスタ $T_{rd}$ から供給される出力電流 $I_{ds}$ により映像信号の信号電位に応じた輝度で発光する。

40

【0042】

第1スイッチングトランジスタ $T_{r2}$ は、サンプリング期間（映像信号書込期間）に先立ち走査線 $AZ1$ から供給される制御信号に応じ導通してドライブトランジスタ $T_{rd}$ の制御端であるゲート $G$ を第1電位 $V_{ss1}$ に設定する。第2スイッチングトランジスタ $T_{r3}$ は、サンプリング期間に先立ち走査線 $AZ2$ から供給される制御信号に応じ導通してドライブトランジスタ $T_{rd}$ の一方の電流端であるソース $S$ を第2電位 $V_{ss2}$ に設定する。第3スイッチングトランジスタ $T_{r4}$ は、サンプリング期間に先立ち走査線 $DS$ から供給される制御信号に応じ導通してドライブトランジスタ $T_{rd}$ の他方の電流端であるド

50

レインを第3電位VDDに接続し、以ってドライブトランジスタTrdの閾電圧Vthに相当する電圧を保持容量Csに保持させて閾電圧Vthの影響を補正する。さらにこの第3スイッチングトランジスタTr4は、発光期間に再び走査線DSから供給される制御信号に応じ導通してドライブトランジスタTrdを第3電位VDDに接続して出力電流Idsを発光素子ELに流す。

【0043】

以上の説明から明らかな様に、本画素回路2は、5個のトランジスタTr1ないしTr4及びTrdと1個の保持容量Csと1個の発光素子ELとで構成されている。トランジスタTr1~Tr3とTrdはNチャネル型のポリシリコンTFTである。トランジスタTr4のみPチャネル型のポリシリコンTFTである。但し本発明はこれに限られるものではなく、Nチャネル型とPチャネル型のTFTを適宜混在させることができる。発光素子ELは例えばアノード及びカソードを備えたダイオード型の有機ELデバイスである。但し本発明はこれに限られるものではなく、発光素子は一般的に電流駆動で発光する全てのデバイスを含む。

10

【0044】

図11は、図10に示した画像表示装置から画素回路2の部分のみを取り出した模式図である。理解を容易にするため、サンプリングトランジスタTr1によってサンプリングされる映像信号の信号電位Vsigや、ドライブトランジスタTrdの入力電圧Vgs及び出力電流Ids、さらには発光素子ELが有する容量成分Coledなどを書き加えてある。

20

【0045】

図12は、図11に示した画素回路のタイミングチャートである。但しこのタイミングチャートはドライブトランジスタのVthドリフト対策を施す前の動作シーケンスを表している。本発明の理解を容易にするため、対策前の動作シーケンスを本発明の一部として以下に詳細に説明する。図12は、時間軸Tに沿って各走査線WS, AZ1, AZ2及びDSに印加される制御信号の波形を表してある。表記を簡略化する為、制御信号も対応する走査線の符号と同じ符号で表してある。トランジスタTr1, Tr2, Tr3はNチャネル型なので、走査線WS, AZ1, AZ2がそれぞれハイレベルの時オンし、ローレベルの時オフする。一方トランジスタTr4はPチャネル型なので、走査線DSがハイレベルの時オフし、ローレベルの時オンする。なおこのタイミングチャートは、各制御信号WS, AZ1, AZ2, DSの波形と共に、ドライブトランジスタTrdのゲートGの電位変化及びソースSの電位変化も表してある。

30

【0046】

図12のタイミングチャートではタイミングT1~T8までを1フィールド(1f)としてある。1フィールドの間に画素アレイの各行が一回順次走査される。タイミングチャートは、1行分の画素に印加される各制御信号WS, AZ1, AZ2, DSの波形を表してある。

【0047】

当該フィールドが始まる前のタイミングT0で、全ての制御線号WS, AZ1, AZ2, DSがローレベルにある。したがってNチャネル型のトランジスタTr1, Tr2, Tr3はオフ状態にある一方、Pチャネル型のトランジスタTr4のみオン状態である。したがってドライブトランジスタTrdはオン状態のトランジスタTr4を介して電源VDDに接続しているので、所定の入力電圧Vgsに応じて出力電流Idsを発光素子ELに供給している。したがってタイミングT0で発光素子ELは発光している。この時ドライブトランジスタTrdに印加される入力電圧Vgsは、ゲート電位(G)とソース電位(S)の差で表される。

40

【0048】

当該フィールドが始まるタイミングT1で、制御信号DSがローレベルからハイレベルに切り替わる。これによりスイッチングトランジスタTr4がオフし、ドライブトランジスタTrdは電源VDDから切り離されるので、発光が停止し非発光期間に入る。したが

50

ってタイミングT1に入ると、全てのトランジスタTr1~Tr4がオフ状態になる。

【0049】

続いてタイミングT2に進むと、制御信号AZ1及びAZ2がハイレベルになるので、スイッチングトランジスタTr2及びTr3がオンする。この結果、ドライブトランジスタTrdのゲートGが基準電位Vss1に接続し、ソースSが基準電位Vss2に接続される。ここで $V_{ss1} - V_{ss2} > V_{th}$ を満たしており、 $V_{ss1} - V_{ss2} = V_{gs} > V_{th}$ とする事で、その後タイミングT3で行われる $V_{th}$ 補正の準備を行う。換言すると期間T2~T3は、ドライブトランジスタTrdのリセット期間に相当する。また、発光素子ELの閾電圧を $V_{thEL}$ とすると、 $V_{thEL} > V_{ss2}$ に設定されている。これにより、発光素子ELにはマイナスバイアスが印加され、いわゆる逆バイアス状態となる。この逆バイアス状態は、後で行う $V_{th}$ 補正動作及び移動度補正動作を正常に行うために必要である。

10

【0050】

タイミングT3では制御信号AZ2をローレベルにし且つ直後制御信号DSもローレベルにしている。これによりトランジスタTr3がオフする一方トランジスタTr4がオンする。この結果ドレイン電流Idsが保持容量Csに流れ込み、 $V_{th}$ 補正動作を開始する。この時ドライブトランジスタTrdのゲートGはVss1に保持されており、ドライブトランジスタTrdがカットオフするまで電流Idsが流れる。カットオフするとドライブトランジスタTrdのソース電位(S)は $V_{ss1} - V_{th}$ となる。ドレイン電流がカットオフした後のタイミングT4で制御信号DSを再びハイレベルに戻し、スイッチングトランジスタTr4をオフする。さらに制御信号AZ1もローレベルに戻し、スイッチングトランジスタTr2もオフする。この結果、保持容量Csに $V_{th}$ が保持固定される。この様にタイミングT3~T4はドライブトランジスタTrdの閾電圧 $V_{th}$ を検出する期間である。ここでは、この検出期間T3~T4を $V_{th}$ 補正期間と呼んでいる。

20

【0051】

この様に $V_{th}$ 補正を行った後タイミングT5で制御信号WSをハイレベルに切り替え、サンプリングトランジスタTr1をオンして映像信号Vsigを保持容量Csに書き込む。発光素子ELの等価容量Coledに比べて保持容量Csは十分に小さい。この結果、映像信号Vsigのほとんど大部分が保持容量Csに書き込まれる。正確には、Vss1に対するVsigの差分 $V_{sig} - V_{ss1}$ が保持容量Csに書き込まれる。したがってドライブトランジスタTrdのゲートGとソースS間の電圧 $V_{gs}$ は、先に検出保持された $V_{th}$ と今回サンプリングされた $V_{sig} - V_{ss1}$ を加えたレベル( $V_{sig} - V_{ss1} + V_{th}$ )となる。以降説明簡易化の為 $V_{ss1} = 0V$ とすると、ゲート/ソース間電圧 $V_{gs}$ は図4のタイミングチャートに示すように $V_{sig} + V_{th}$ となる。かかる映像信号Vsigのサンプリングは制御信号WSがローレベルに戻るタイミングT7まで行われる。すなわちタイミングT5~T7がサンプリング期間(映像信号書込期間)に相当する。

30

【0052】

サンプリング期間の終了するタイミングT7より前のタイミングT6で制御信号DSがローレベルとなりスイッチングトランジスタTr4がオンする。これによりドライブトランジスタTrdが電源VDDに接続されるので、画素回路は非発光期間から発光期間に進む。この様にサンプリングトランジスタTr1がまだオン状態で且つスイッチングトランジスタTr4がオン状態に入った期間T6~T7で、ドライブトランジスタTrdの移動度補正を行う。即ち本発明では、サンプリング期間の後部分と発光期間の先頭部分とが重なる期間T6~T7で移動度補正を行っている。なお、この移動度補正を行う発光期間の先頭では、発光素子ELは実際には逆バイアス状態にあるので発光する事はない。この移動度補正期間T6~T7では、ドライブトランジスタTrdのゲートGが映像信号Vsigのレベルに固定された状態で、ドライブトランジスタTrdにドレイン電流Idsが流れる。ここで $V_{ss1} - V_{th} < V_{thEL}$ と設定しておく事で、発光素子ELは逆バイアス状態におかれる為、ダイオード特性ではなく単純な容量特性を示すようになる。よっ

40

50

てドライブトランジスタ $T_{rd}$ に流れる電流 $I_{ds}$ は保持容量 $C_s$ と発光素子 $E_L$ の等価容量 $C_{oled}$ の両者を結合した容量 $C = C_s + C_{oled}$ に書き込まれていく。これによりドライブトランジスタ $T_{rd}$ のソース電位( $S$ )は上昇していく。図4のタイミングチャートではこの上昇分を $V$ で表してある。この上昇分 $V$ は結局保持容量 $C_s$ に保持されたゲート/ソース間電圧 $V_{gs}$ から差し引かれる事になるので、負帰還をかけた事になる。この様にドライブトランジスタ $T_{rd}$ の出力電流 $I_{ds}$ を同じくドライブトランジスタ $T_{rd}$ の入力電圧 $V_{gs}$ に負帰還する事で、移動度 $\mu$ を補正する事が可能である。なお負帰還量 $V$ は移動度補正期間 $T_6 - T_7$ の時間幅 $t$ を調整する事で最適化可能である。

#### 【0053】

タイミング $T_7$ では制御信号 $WS$ がローレベルとなりサンプリングトランジスタ $T_{r1}$ がオフする。この結果ドライブトランジスタ $T_{rd}$ のゲート $G$ は信号線 $SL$ から切り離される。映像信号 $V_{sig}$ の印加が解除されるので、ドライブトランジスタ $T_{rd}$ のゲート電位( $G$ )は上昇可能となり、ソース電位( $S$ )と共に上昇していく。その間保持容量 $C_s$ に保持されたゲート/ソース間電圧 $V_{gs}$ は $(V_{sig} - V + V_{th})$ の値を維持する。ソース電位( $S$ )の上昇に伴い、発光素子 $E_L$ の逆バイアス状態は解消されるので、出力電流 $I_{ds}$ の流入により発光素子 $E_L$ は実際に発光を開始する。この時のドレイン電流 $I_{ds}$ 対ゲート電圧 $V_{gs}$ の関係は、先のトランジスタ特性式1の $V_{gs}$ に $V_{sig} - V + V_{th}$ を代入する事で、以下の式2のように与えられる。

$$I_{ds} = k \mu (V_{gs} - V_{th})^2 = k \mu (V_{sig} - V)^2 \dots \text{式2}$$

上記式2において、 $k = (1/2)(W/L)C_{ox}$ である。この特性式2から $V_{th}$ の項がキャンセルされており、発光素子 $E_L$ に供給される出力電流 $I_{ds}$ はドライブトランジスタ $T_{rd}$ の閾電圧 $V_{th}$ に依存しない事が分かる。基本的にドレイン電流 $I_{ds}$ は映像信号の信号電圧 $V_{sig}$ によって決まる。換言すると、発光素子 $E_L$ は映像信号 $V_{sig}$ に応じた輝度で発光する事になる。その際 $V_{sig}$ は負帰還量 $V$ で補正されている。この補正量 $V$ は丁度特性式2の係数部に位置する移動度 $\mu$ の効果を打ち消すように働く。したがって、ドレイン電流 $I_{ds}$ は実質的に映像信号 $V_{sig}$ のみに依存する事になる。

#### 【0054】

最後にタイミング $T_8$ に至ると制御信号 $DS$ がハイレベルとなってスイッチングトランジスタ $T_{r4}$ がオフし、発光が終了すると共に当該フィールドが終わる。この後次のフィールドに移って再び $V_{th}$ 補正動作、移動度補正動作及び発光動作が繰り返される事になる。

#### 【0055】

図13は、本発明に従って $V_{th}$ ドリフト対策を施した後の動作シーケンスを示すタイミングチャートである。理解を容易にするため、図12に示したタイミングチャートと同様の表記を採用している。図示するように、タイミング $T_7$ で発光期間が開始してからタイミング $T_8$ で当該フィールドが終了するまでの間の適当なタイミング $T_{7E}$ で、ライトスキャナは信号線 $SL$ から所定電位を画素に取り込むための制御信号パルスを走査線 $WS$ に供給する。サンプリングトランジスタはライトスキャナから供給されたこの制御信号パルスに応じて信号線 $SL$ から所定電位を取り込んでドライブトランジスタ $T_{rd}$ のゲート $G$ に印加し、以って発光素子 $E_L$ を消灯して発光期間から非発光期間への切換を行う。所定電位をドライブトランジスタ $T_{rd}$ のゲート $G$ に印加することで、ドライブトランジスタ $T_{rd}$ のゲート $G$ とソース $S$ の間の電圧を映像信号のレベルに対応した逆バイアス状態とし、以ってドライブトランジスタ $T_{rd}$ の閾電圧 $V_{th}$ の変動を抑制している。

#### 【0056】

本発明にかかる表示装置は、図14に示すような薄膜デバイス構成を有する。本図は、絶縁性の基板に形成された画素の模式的な断面構造を表している。図示するように、画素は、複数の薄膜トランジスタを含むトランジスタ部(図では1個のTFETを例示)、保持容量などの容量部及び有機 $E_L$ 素子などの発光部とを含む。基板の上にTFETプロセスで

10

20

30

40

50

トランジスタ部や容量部が形成され、その上に有機EL素子などの発光部が積層されている。その上に接着剤を介して透明な対向基板を貼り付けてフラットパネルとしている。

【0057】

本発明にかかる表示装置は、図15に示すようにフラット型のモジュール形状のものを含む。例えば絶縁性の基板の上に、有機EL素子、薄膜トランジスタ、薄膜容量等からなる画素をマトリックス状に集積形成した画素アレイ部を設ける、この画素アレイ部(画素マトリックス部)を囲むように接着剤を配し、ガラス等の対向基板を貼り付けて表示モジュールとする。この透明な対向基板には必要に応じて、カラーフィルタ、保護膜、遮光膜等を設けてもよい。表示モジュールには、外部から画素アレイ部への信号等を入出力するためのコネクタとして例えばFPC(フレキシブルプリントサーキット)を設けてもよい。

10

【0058】

以上説明した本発明における表示装置は、フラットパネル形状を有し、様々な電子機器、例えば、デジタルカメラ、ノート型パーソナルコンピューター、携帯電話、ビデオカメラなど、電子機器に入力された、若しくは、電子機器内で生成した映像信号を画像若しくは映像として表示するあらゆる分野の電子機器のディスプレイに適用することが可能である。以下この様な表示装置が適用された電子機器の例を示す。

【0059】

図16は本発明が適用されたテレビであり、フロントパネル12、フィルターガラス13等から構成される映像表示画面11を含み、本発明の表示装置をその映像表示画面11に用いることにより作製される。

20

【0060】

図17は本発明が適用されたデジタルカメラであり、上が正面図で下が背面図である。このデジタルカメラは、撮像レンズ、フラッシュ用の発光部15、表示部16、コントロールスイッチ、メニュースイッチ、シャッター19等を含み、本発明の表示装置をその表示部16に用いることにより作製される。

【0061】

図18は本発明が適用されたノート型パーソナルコンピューターであり、本体20には文字等を入力するとき操作されるキーボード21を含み、本体カバーには画像を表示する表示部22を含み、本発明の表示装置をその表示部22に用いることにより作製される。

30

【0062】

図19は本発明が適用された携帯端末装置であり、左が開いた状態を表し、右が閉じた状態を表している。この携帯端末装置は、上側筐体23、下側筐体24、連結部(ここではヒンジ部)25、ディスプレイ26、サブディスプレイ27、ピクチャーライト28、カメラ29等を含み、本発明の表示装置をそのディスプレイ26やサブディスプレイ27に用いることにより作製される。

【0063】

図20は本発明が適用されたビデオカメラであり、本体部30、前方を向いた側面に被写体撮影用のレンズ34、撮影時のスタート/ストップスイッチ35、モニター36等を含み、本発明の表示装置をそのモニター36に用いることにより作製される。

40

【図面の簡単な説明】

【0064】

【図1】本発明にかかる表示装置の実施形態の全体構成を示すブロック図である。

【図2】図1に示した表示装置に組み込まれる画素回路の構成を示す回路図である。

【図3】図2に示した画素回路の動作シーケンスを示すタイミングチャートである。

【図4】ドライブトランジスタの経過時間と閾電圧シフト量との関係を示すグラフである。

。

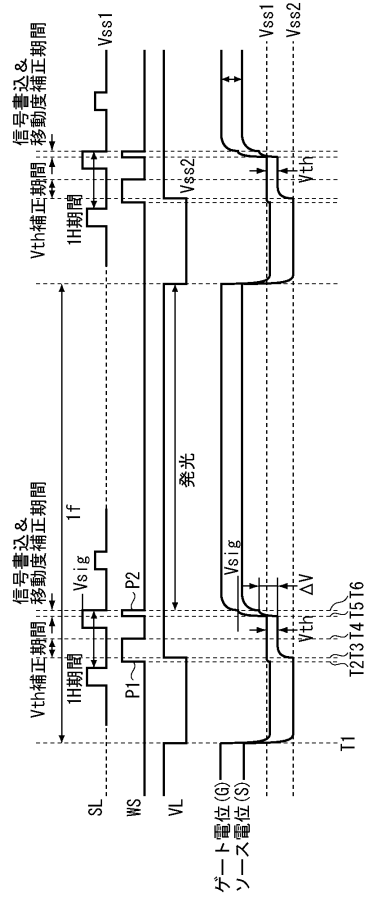
【図5】図1及び図2に示した表示装置の本発明に従った動作シーケンスを示すタイミングチャートである。

【図6】ドライブトランジスタの経過時間と閾電圧シフト量との関係を示すグラフである

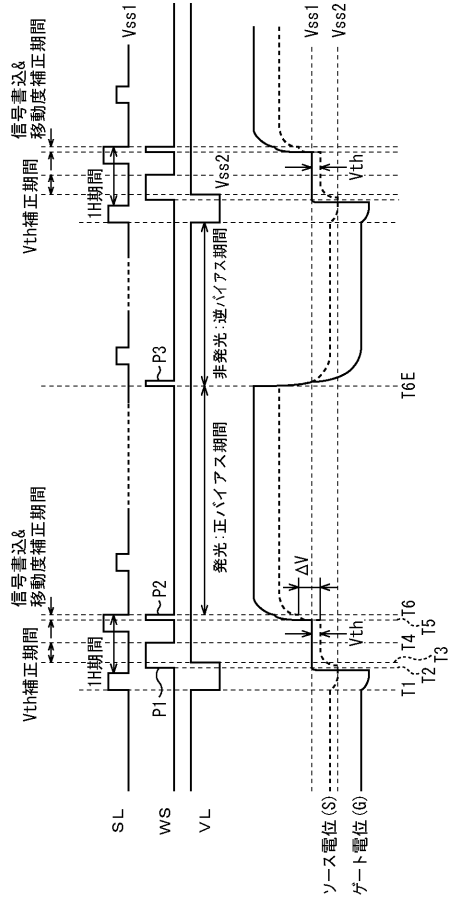
50



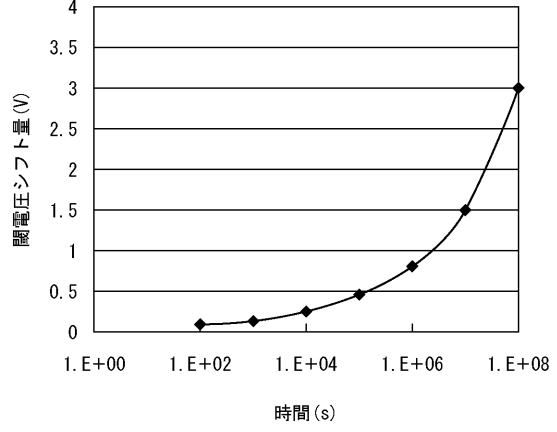
【図3】



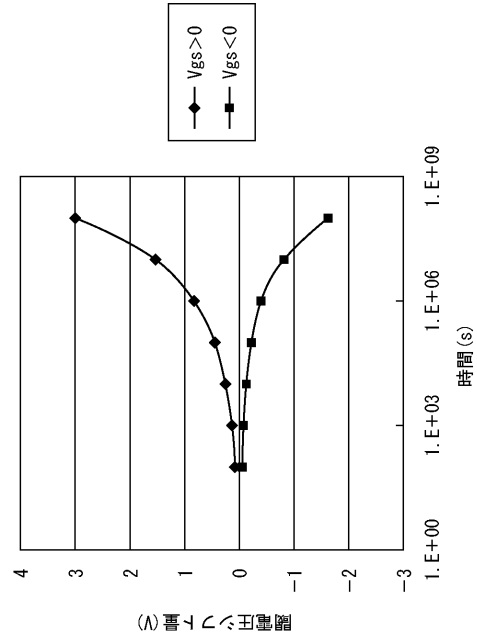
【図5】



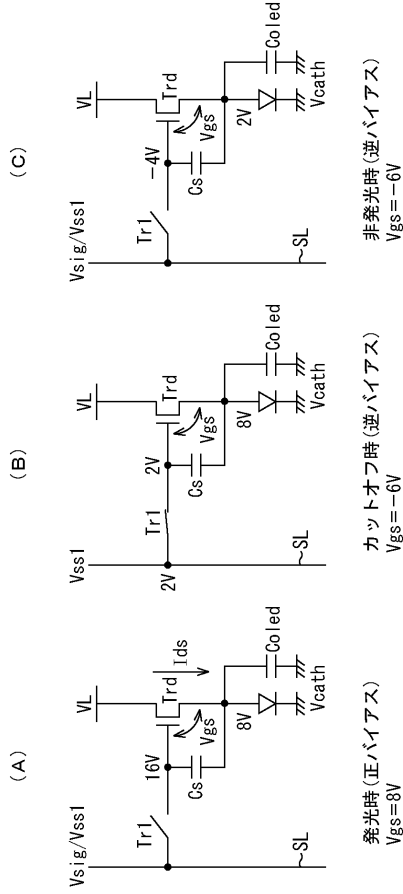
【図4】



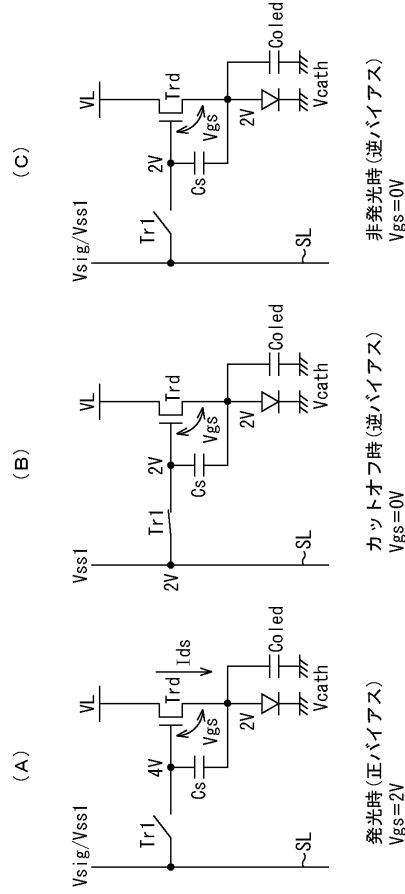
【図6】



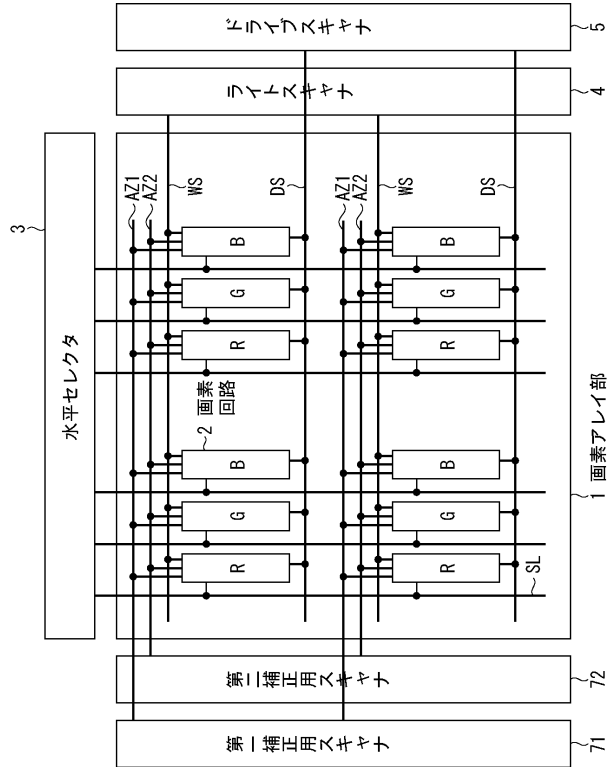
【図7】



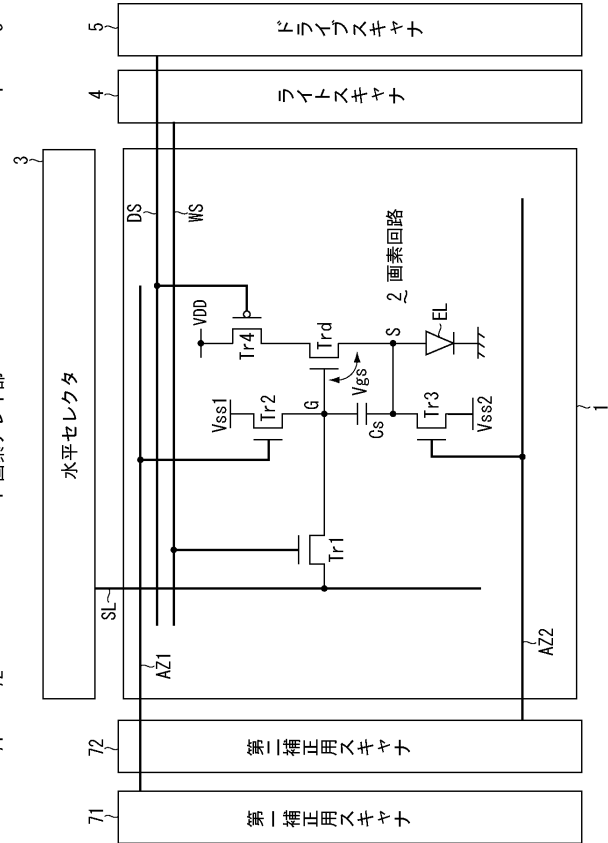
【図8】



【図9】

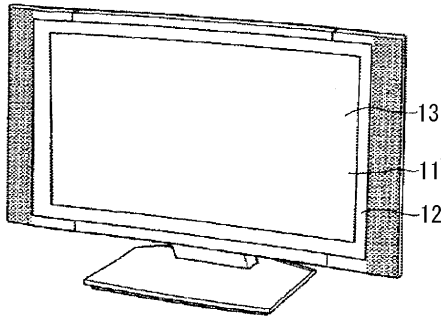


【図10】

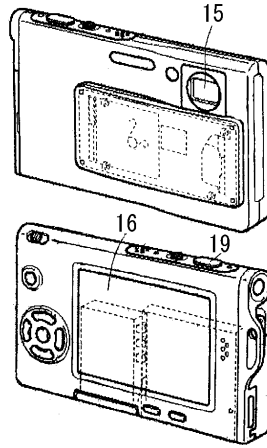




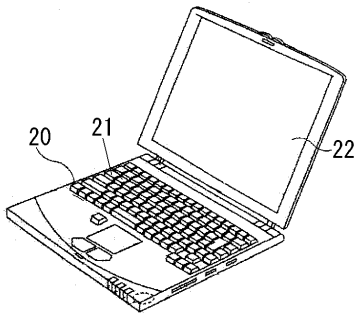
【図16】



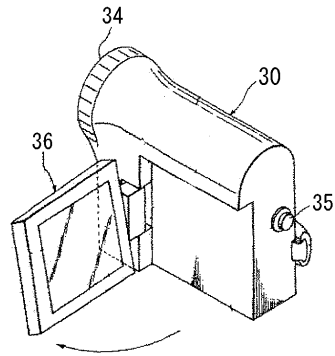
【図17】



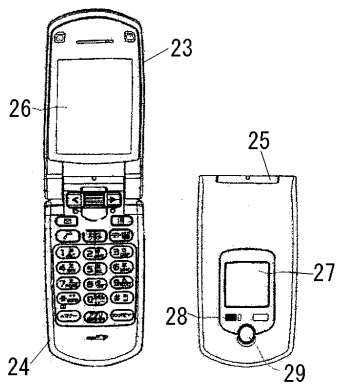
【図18】



【図20】



【図19】



---

フロントページの続き

(51)Int.Cl. F I  
G 0 9 G 3/20 6 7 0 K  
H 0 5 B 33/14 A

審査官 奈良田 新一

(56)参考文献 特開2007-310311(JP,A)  
特開2004-118132(JP,A)  
特開2006-119179(JP,A)  
特開2006-208966(JP,A)  
特開2006-243740(JP,A)  
特開2005-195756(JP,A)  
特開2005-164894(JP,A)

(58)調査した分野(Int.Cl., DB名)  
G 0 9 G 3 / 2 0 , 3 / 3 0 - 3 / 3 2

专利名称(译)	显示装置及其驱动方法和电子设备		
公开(公告)号	<a href="#">JP4715850B2</a>	公开(公告)日	2011-07-06
申请号	JP2008005258	申请日	2008-01-15
[标]申请(专利权)人(译)	索尼公司		
申请(专利权)人(译)	索尼公司		
当前申请(专利权)人(译)	索尼公司		
[标]发明人	山下淳一 内野勝秀		
发明人	山下 淳一 内野 勝秀		
IPC分类号	G09G3/30 G09G3/20 H01L51/50		
CPC分类号	G09G3/3233 G09G2300/0819 G09G2300/0842 G09G2320/043		
FI分类号	G09G3/30.J G09G3/20.611.H G09G3/20.624.B G09G3/20.641.D G09G3/20.642.A G09G3/20.670.K H05B33/14.A G09G3/20.670.J G09G3/3225 G09G3/3266 G09G3/3275 G09G3/3291		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC14 3K107/CC33 3K107/EE03 3K107/HH04 3K107/HH05 5C080/AA06 5C080/BB05 5C080/DD05 5C080/DD29 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ06 5C380/AA01 5C380/AB06 5C380/AB23 5C380/AB34 5C380/AC07 5C380/AC08 5C380/AC09 5C380/AC11 5C380/BA01 5C380/BA38 5C380/BA39 5C380/BB02 5C380/BD08 5C380/CA08 5C380/CA12 5C380/CB01 5C380/CB17 5C380/CB20 5C380/CB26 5C380/CC02 5C380/CC03 5C380/CC05 5C380/CC07 5C380/CC27 5C380/CC33 5C380/CC39 5C380/CC41 5C380/CC62 5C380/CC65 5C380/CD011 5C380/CD015 5C380/CD025 5C380/DA06 5C380/DA47		
代理人(译)	山本隆久 吉井正明 森浩一		
其他公开文献	JP2009168969A		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

要解决的问题：提供一种能够抑制驱动晶体管的阈值电压随时间变化的显示装置。  
 ZOLUTION：除了用于从信号线SL获取像素2中的视频信号的控制信号之外，光扫描器4还提供用于将像素中的预定电位Vss1从信号线SL获取到每个WS扫描线的控制信号。采样晶体管Tr1根据光扫描器4提供的控制信号从信号线SL取预定电位Vss1，并将其施加到驱动晶体管Trd的栅极G，然后关闭发光元件EL以执行从发光时段切换到非发光时段。此外，光扫描器根据视频信号的电平Vsig反向偏置驱动晶体管Trd的栅极G和源极S之间的电压Vgs，然后抑制驱动晶体管Trd的阈值电压Vth的变化。Z

