

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2014-522503

(P2014-522503A)

(43) 公表日 平成26年9月4日(2014.9.4)

(51) Int.Cl.	F 1	テーマコード (参考)
G09G 3/30 (2006.01)	G09G 3/30	J 3K107
G09G 3/20 (2006.01)	G09G 3/20	624B 5C080
H01L 51/50 (2006.01)	G09G 3/20	611H 5C380
	G09G 3/20	642P
	G09G 3/20	641C

審査請求 未請求 予備審査請求 未請求 (全 29 頁) 最終頁に続く

(21) 出願番号 特願2014-511982 (P2014-511982)
 (86) (22) 出願日 平成24年5月11日 (2012.5.11)
 (85) 翻訳文提出日 平成26年1月20日 (2014.1.20)
 (86) 國際出願番号 PCT/IB2012/052372
 (87) 國際公開番号 WO2012/160471
 (87) 國際公開日 平成24年11月29日 (2012.11.29)
 (31) 優先権主張番号 13/112,468
 (32) 優先日 平成23年5月20日 (2011.5.20)
 (33) 優先権主張国 米国(US)

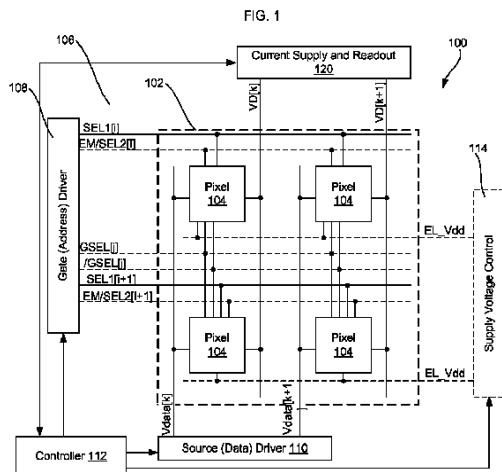
(71) 出願人 507257080
 イグニス・イノベイション・インコーポレーテッド
 IGNIS INNOVATION IN
 CORPORATED
 カナダ オンタリオ ウォータールー
 パースト ドライブ 50 ユニット 1
 2
 (74) 代理人 110001210
 特許業務法人 Y K I 国際特許事務所
 (72) 発明者 チャジ, ゴラムレザ
 カナダ国オンタリオ エヌ2ヴィ・2エス
 3, ウォータールー, ケルソー・ドライブ
 463

最終頁に続く

(54) 【発明の名称】AMOLEDディスプレイの閾値および移動度パラメータを抽出するためのシステムおよび方法

(57) 【要約】

画質を改善するためにプログラミング電圧の補償に関するAMOLEDディスプレイのOLEDパラメータおよびトランジスタの抽出を改善するためのシステム及び方法を開示する。ピクセル回路は、プログラム信号を格納するため有機発光デバイス、発光デバイスにプログラム可能なドライブ電流を印加するドライブ装置、プログラム信号を出力するプログラム入力および記憶装置を含む。チャージポンプアンプは、電流入力および電圧出力を有する。チャージポンプアンプは、オペアンプを負フィードバック構成に含む。フィードバックは、出力の間で接続されるコンデンサおよびオペアンプの反転入力によって提供される。共通モード電圧源は、オペアンプの非反転入力をドライブする。電子スイッチは、コンデンサをリセットするためにコンデンサ全体に連結される。



【特許請求の範囲】

【請求項 1】

有機発光素子 (OLED) ベースディスプレイに関するデータ抽出システムであって、有機発光素子と、発光素子にプログラミング信号を提供するためのドライブデバイスと、プログラミング信号を提供するためのプログラミング入力と、プログラミング信号をストアするための記憶装置とを包含するピクセル回路と、

電流入力および電圧出力を備えたチャージポンプアンプであって、前記チャージポンプアンプが、負のフィードバック構成のオペアンプを包含し、フィードバックが、オペアンプの反転入力と出力との間に接続されたキャパシタと、オペアンプの非反転入力をドライブするための共通モード電圧源と、キャパシタをリセットするためにキャパシタにわたって結合された電子スイッチとによって提供されることを特徴とするチャージポンプアンプと、

ピクセル回路の出力に結合された入力と、チャージポンプアンプの入力に結合された出力とを包含するスイッチモジュールであって、ピクセル回路の内外に電流を導くように複数の電子スイッチを包含するスイッチモジュールが、ピクセル回路とチャージポンプアンプとの間に放電パスを提供し、ピクセル回路からチャージポンプアンプを絶縁することを特徴とするスイッチモジュールと、

ピクセル回路と、チャージポンプアンプと、スイッチモジュールとに結合されるコントローラであって、ピクセル回路のパラメータの関数である出力電圧値を生成するように所定のシーケンスにスイッチモジュール、チャージポンプアンプ、および、ピクセル回路に対して前記コントローラが入力信号を制御し、前記シーケンスが、

ピクセル回路の内部キャパシタンスをチャージレベルまでプレチャージし、出力電圧値を生成するためにスイッチモジュールを介してチャージポンプアンプにチャージを転送するか、

所定の時間期間にわたる統合によって出力電圧値を生成するようにスイッチモジュールを介してピクセル回路からチャージポンプアンプに電流を提供するか、

のいずれかのためにプログラム入力にプログラム電圧を提供するステップを包含することを特徴とするコントローラと
を有することを特徴とするシステム。

【請求項 2】

前記ドライブデバイスが、ポリシリコン、アモルファスシリコン、金属酸化物、または、他の適当な材料に製造される n 型または p 型トランジスタである、ことを特徴とする請求項 1 に記載のシステム。

【請求項 3】

ドライブトランジスタのゲートとプログラミング入力との間に結合される選択トランジスタを更に有し、

選択信号が、コントローラによって提供され、電子スイッチとしてそれを作動させるように選択トランジスタのゲートに結合される、
ことを特徴とする請求項 2 に記載のシステム。

【請求項 4】

前記ドライブデバイスが、ドライブデバイスのソースまたはドレインターミナルを介してスイッチモジュールの入力に接続されることを特徴とする請求項 3 に記載のシステム。

【請求項 5】

前記ドライブデバイスのソースまたはドレインターミナルとスイッチモジュールの入力との間に結合されるモニタトランジスタを更に有し、

選択信号は、電子スイッチとしてそれを作動させるようにモニタトランジスタに対してゲートに結合される、
ことを特徴とする請求項 3 に記載のシステム。

【請求項 6】

パラメータが、ドライブトランジスタのしきい値電圧であり、ピクセルの内部キャパシ

10

20

30

40

50

タンスが、OLEDをターンオンしないレベルまでプレチャージされ、ストアされたチャージが、スイッチモジュールを介して放電され、ドライブトランジスタのゲート-ソースドライブ電圧がそのしきい値電圧に等しくなるまでチャージポンプアンプに転送され、チャージポンプアンプの出力電圧値が、しきい値電圧、フィードバックキャパシタ、OLEDキャパシタンスおよびプログラミング入力電圧の関数であることを特徴とする請求項1に記載のシステム。

【請求項7】

パラメータが、ドライブトランジスタの移動度であり、ピクセルの内部キャパシタンスが、OLEDをターンオンしないレベルまでプレチャージされ、ストアされたチャージが、スイッチモジュールを介して放電され、より短い統合時間にわたってチャージポンプアンプに転送され、チャージポンプアンプの出力電圧値が、ドライブトランジスタの移動度、統合時間、フィードバックキャパシタ、およびプログラミング入力電圧の関数であることを特徴とする請求項1に記載のシステム。

【請求項8】

パラメータが、OLEDのターンオン電圧であり、OLEDキャパシタンスが、OLEDのターンオン電圧よりも高いレベルまでプレチャージされ、OLEDキャパシタンスのチャージが、次いで、OLEDのターンオン電圧に到達するまでOLEDを介して放電され、スイッチモジュールを介して、OLEDキャパシタンスの残りのチャージが次いで、チャージポンプアンプに転送され、アンプ出力が、アンプのフィードバックキャパシタンスおよびOLEDキャパシタンスの関数としてOLEDのターンオン電圧の値であることを特徴とする請求項1に記載のシステム。

【請求項9】

パラメータが、ドライブトランジスタの移動度及びしきい値電圧であり、プログラム電圧が、ドライブトランジスタをターンオンするために適当なレベルに設定され、スイッチモジュールが、所定の時間の量の間に直接統合されるチャージポンプアンプ内にドライブトランジスタの電流を導き、アンプ出力が、アンプのフィードバックキャパシタ、統合時間の長さ、およびプログラム電圧の関数としての移動度およびしきい値電圧の値であることを特徴とする請求項1に記載のシステム。

【請求項10】

パラメータが、OLEDのターンオン電圧であり、プログラム電圧が、スイッチとしてドライブトランジスタを作動するように適当なレベルに設定され、スイッチモジュールが、所定の時間の量の間に直接統合されるチャージポンプアンプ内にOLEDの電流を導き、アンプ出力が、アンプのフィードバックキャパシタ、統合時間の長さ、およびアンプの非反転入力での共通モード電圧の関数としてのOLEDのターンオン電圧の値であることを特徴とする請求項1に記載のシステム。

【請求項11】

発光デバイス、前記発光デバイスにプログラマブルドライブ電流を提供するドライブデバイス、プログラミング入力、および、プログラミング信号をストアするためのストレージデバイスを包含するピクセル回路から回路パラメータを抽出する方法であって、

所定のプログラム電圧をプログラミング入力に提供するステップと、

ピクセル回路のキャパシタンスをチャージレベルにチャージするステップ、または、ピクセル回路から電流を提供するステップと、

ピクセル回路をチャージポンプアンプに結合するステップと、

チャージレベルに比例、または、ピクセル回路からの電流の統合のいずれかに電圧出力を提供するように、ピクセル回路からチャージポンプアンプを絶縁するステップとを有することを特徴とする方法。

【請求項12】

出力電圧から導出された所定のパラメータをストアするステップを更に有し、

ドライブデバイスが、ドライブトランジスタであり、発光デバイスが有機発光デバイス(OLED)であり、

10

20

30

40

50

パラメータが、ドライブトランジスタ、のしきい値電圧、ドライブトランジスタの移動度、または、OLEDのターンオン電圧のうちの1つであることを特徴とする請求項11に記載の方法。

【請求項13】

ピクセル回路の変化を補償するためにドライブトランジスタに対してプログラミング電圧を調整するステップ、ピクセル回路を包含するディスプレイをプレエージングするステップ、または、ピクセル回路を包含するディスプレイのプロセスイールドを評価するステップのうちのすくなくとも1つによって所定のパラメータを使用するステップを更に有することを特徴とする請求項12に記載の方法。

【請求項14】

プログラミング入力とドライブトランジスタのゲートとの間に結合された選択トランジスタに選択信号を提供するステップと、

ドライブトランジスタのドレイン又はソースに結合される出力トランジスタのモニタ出力を読み取るステップと

を更に有することを特徴とする請求項12に記載の方法。

【請求項15】

ドライブトランジスタが、n型トランジスタであることを特徴とする請求項12に記載の方法。

【請求項16】

ドライブトランジスタが、p型トランジスタであることを特徴とする請求項12に記載の方法。

【請求項17】

有機発光デバイス(OLED)ベースディスプレイに関するデータ抽出システムであって、

ドライブトランジスタ、有機発光デバイス、および、ドライブトランジスタのゲートに結合されたプログラミング入力を包含するピクセル回路であって、前記ドライブトランジスタがOLEDに結合されるドレインまたはソースを備えることを特徴とするピクセル回路と、

入力および統合された電圧出力を備えたチャージポンプアンプと、

ピクセル回路の出力に結合される入力と、チャージポンプアンプの入力に結合される出力とを包含するスイッチモジュールであって、ピクセル回路に出入りする電流を導き、ピクセル回路とチャージポンプアンプとの間に放電パスを提供し、チャージポンプアンプをピクセル回路から絶縁するためのスイッチを包含することを特徴とするスイッチモジュールと、

ピクセル回路、チャージポンプアンプ、およびスイッチモジュールに結合されるコントローラと

を有し、

前記コントローラが、ピクセル回路のパラメータの関数である出力電圧値を生成するために所定のシーケンスに、ピクセル回路に対する電圧入力、チャージポンプアンプおよびスイッチモジュールを制御し、

前記シーケンスが、チャージレベルにピクセル回路の容量をプリチャージするようにプログラミング入力にプログラム電圧を提供するステップ、出力電圧値を生成するようにスイッチモジュールを介してチャージポンプアンプにチャージを転送するステップ、または、統合によって出力電圧を生成するようにスイッチモジュールを介してチャージポンプアンプにピクセル回路から電流を提供するステップのいずれかを包含することを特徴とするシステム。

【請求項18】

前記チャージポンプアンプが、

共通モード電圧源に結合される負入力および正入力を備えたオペアンプと、

前記負入力からアンプの出力にフィードバックループに結合されるフィードバックキャパシタと、

10

20

30

40

50

を有し、

前記スイッチモジュールが、オペアンプの負入力に結合されることを特徴とする請求項 17 に記載のシステム。

【請求項 19】

プログラミング入力とドライブトランジスタのゲートとの間に結合された選択トランジスタと、

ドライブトランジスタのソースとドレインの間に結合されたゲートと、選択トランジスタに結合されたソース又はドレインと、モニタ出力とを備えた出力トランジスタとを更に有し、

前記出力トランジスタが、選択信号を介してドライブトランジスタおよび選択トランジスタで使用可能であることを特徴とする請求項 17 に記載のシステム。 10

【請求項 20】

ドライブトランジスタが、n 型トランジスタまたは p 型トランジスタであることを特徴とする請求項 17 に記載のシステム。

【発明の詳細な説明】

【技術分野】

【0001】

著作権

[0001] この特許文献の開示の一部は、著作権保護に従属する材料を含む。著作権者は、それが特許商標局パテントファイルまたは記録において現れるとき、特許開示によるファクシミリ再生に異議がなく、全ての著作権権利を保有するというわけではない。 20

【0002】

[0002] 本発明は、全体的にアクティブ・マトリックス有機発光デバイス (AMOLED) ディスプレイに関し、特にかかるディスプレイに関するピクセルドライバからの移動要因 (mobility factor) およびしきい値を抽出することに関する。

【背景技術】

【0003】

[0003] 現在、アクティブ・マトリックス有機発光デバイス (「AMOLED」) ディスプレイは、導入されている。この種のディスプレイの利点は、低電力消費および、従来の液晶ディスプレイの上の柔軟性およびより速いリフレッシュ・レートである。従来の液晶ディスプレイとは対照的に、AMOLEDディスプレイはバックライトティングがなく、そして、このように、各々のピクセルはそれぞれに光を発している異なる着色したOLEDから成る。OLEDは、プログラム電圧によって制御されるドライブトランジスタで供給される電流に基づいて、光を発する。各々のピクセルにおける消費電力は、そのピクセルの生成された光の大きさとの関係を有する。 30

【0004】

[0004] OLEDベースのピクセルの出力の品質はドライブトランジスタの特性に影響を受け、OLEDと同様に、それはアモルファスシリコン、ポリシリコンまたは金属酸化物を含むがこれに限らず材料から、概して製造される。特に、ドライブトランジスタの閾値電圧および移動度は、ピクセルエイジングとして変化する傾向がある。画質を維持するために、これらのパラメータの変化は、プログラム電圧を調整することで補償されなければならない。そうするために、この種のパラメータは、ドライバ回路から抜き取られなければならない。単純なドライバ回路のこの種のパラメータを抜き取る構成要素の追加は、ドライバ回路のための表示基板上のより多くのスペースを必要として、OLEDからそれによって開口の量または光放射の面積を減らす。 40

【0005】

[0005] 飽和でバイアスされるとき、薄膜ドライブトランジスタのI-V特性は移動度に依存し、材料の機能である閾値電圧はトランジスタを製作したものである。このように、ディスプレイパネル全体にインプリメントされる異なる薄膜トランジスタ装置は、エイジングのための非同一の挙動を示すことができ、移動度および閾値電圧における変化を処理 50

することができる。したがって、定常電圧に関して、各々のデバイスは、異なるドレイン電流を有することができる。あるデバイスが、高しきい値電圧および高移動度を有する第2のデバイスに比べて、低しきい値電圧と低移動度を有することができる極端な例であつてよい。

【0006】

[0006] このようにして、所望の開口部、不均一性パラメータ駆動TFT（すなわち、しきい値電圧、 V_{th} 、移動度）およびOLEDが困難になる抽出を維持するために利用可能な非常に少数の電子部品を有する。ピクセル開口を最大にする可能性が、できるだけ少ない構成要素を有するOLEDピクセルのためのドライバ回路のこの種のパラメータを抜き取ることは、望ましい。

10

【発明の概要】

【課題を解決するための手段】

【0007】

[0007] 開示されるある実施形態は、有機発光デバイス（OLED）ベースディスプレイに関するデータ抽出システムである。システムは、有機発光素子と、発光素子にプログラミング信号を提供するためのドライブデバイスと、プログラミング信号を提供するためのプログラミング入力と、プログラミング信号をストアするための記憶装置とを包含するピクセル回路を包含する。チャージポンプアンプは、電流入力および電圧出力を有する。チャージポンプアンプは、負フィードバック構成のオペアンプを含む。フィードバックは、出力とオペアンプの反転入力との間に接続されるコンデンサによって提供される。共通モード電圧源は、オペアンプの非反転入力をドライブする。電子スイッチは、コンデンサをリセットするようにコンデンサ全体に連結される。入力を含んでいるスイッチモジュールは、ピクセル回路の出力に連結され、出力はチャージポンプアンプの入力に連結する。スイッチモジュールは、ピクセル回路の内外に電流を導き、ピクセル回路とチャージポンプアンプとの間に放電パスを提供し、ピクセル回路からチャージポンプアンプを絶縁するように外部制御信号によって制御される複数の電子スイッチを包含する。コントローラは、ピクセル回路、チャージポンプアンプおよびスイッチモジュールに連結する。コントローラは、ピクセル回路のパラメータの関数である出力電圧値を提供するために、所定のシーケンスにおいて、ピクセル回路、チャージポンプアンプおよびスイッチモジュールに入力信号を制御する。シーケンスは、チャージレベルにピクセル回路の容量をプリチャージするようにプログラミング入力にプログラム電圧を提供するステップ、出力電圧値を生成するようにスイッチモジュールを介してチャージポンプアンプにチャージを転送するステップ、または、統合によって出力電圧を生成するようにスイッチモジュールを介してチャージポンプアンプにピクセル回路から電流を提供するステップのいずれかを包含する。

20

【0008】

[0008] 他の実施形態は、発光デバイス、前記発光デバイスにプログラマブルドライブ電流を提供するドライブデバイス、プログラミング入力、および、プログラミング信号をストアするためのストレージデバイスを包含するピクセル回路から回路パラメータを抽出する方法である。所定のプログラム電圧はプログラミング入力に提供される。ピクセル回路のキャパシタンスは、チャージレベルにチャージされ、または、ピクセル回路から電流が提供される。ピクセル回路は、チャージポンプアンプに連結する。チャージポンプアンプは、充電レベルと比例した電圧出力を提供するかまたはピクセル回路から電流を統合するためにピクセル回路から絶縁される。チャージポンプアンプの電圧出力は、読み込まれる。少なくとも一つのピクセル回路パラメータは、チャージポンプアンプの電圧出力から決定される。

30

【0009】

[0009] 他の実施形態は、有機発光デバイス（OLED）ベースディスプレイに関するデータ抽出システムである。システムは、ドライブトランジスタ、有機発光デバイスおよびドライブトランジスタのゲートに連結するプログラム入力を有するピクセル回路を含む。ドライブトランジスタは、OLEDに連結するソースまたはドレインを有する。チャージポンプア

40

50

ンプは、入力および統合した電圧出力を有する。スイッチモジュールは、ピクセル回路の出力およびチャージポンプアンプの入力に連結する出力に連結する入力を含む。スイッチモジュールは、ピクセル回路に電流を導き、ピクセル回路およびチャージポンプアンプ間の放電経路を提供し、チャージポンプアンプをピクセル回路から絶縁するためのスイッチを含む。コントローラは、ピクセル回路、チャージポンプアンプおよびスイッチモジュールに連結する。コントローラは、ピクセル回路、チャージポンプアンプおよび予め定められたシーケンスのスイッチモジュールへの電圧入力をピクセル回路のパラメータの関数である出力電圧値を生じるように制御する。シーケンスは、チャージレベルにピクセル回路の容量をプリチャージするようにプログラミング入力にプログラム電圧を提供するステップ、出力電圧値を生成するようにスイッチモジュールを介してチャージポンプアンプにチャージを転送するステップ、または、統合によって出力電圧を生成するようにスイッチモジュールを介してチャージポンプアンプにピクセル回路から電流を提供するステップのいずれかを包含する。

10

【0010】

[0010] 前述および追加の態様および本発明の実施形態は、図面を参照してさまざまな実施形態および/または態様の詳細な説明からみて、当業者にとって明らかであろう。

【0011】

[0011] 本発明の前述の、そして他の利点は、図面を参照して以下の詳細な説明を読むと、即座に明瞭になろう。

20

【図面の簡単な説明】

【0012】

【図1】[0012] 図1は、補償制御を有するAMOLEDディスプレイのブロック図である。

【図2】[0013] 図2は、図1のAMOLEDディスプレイの2-トランジスタ・ピクセルのためのデータ抽出回路の回路図である。

【図3A】[0014] 図3Aは、閾値電圧を抜き取るデータ抽出回路および図2のn型ドライブトランジスタの移動度に対する信号の信号タイミング図である。

【図3B】[0015] 図3Bは、n型ドライブトランジスタを有する図2のOLEDの特性電圧を抜き取るデータ抽出回路に対する信号の信号タイミング図である。

【図3C】[0016] 図3Cは、図2のn型ドライブトランジスタの閾値電圧を抽出するために直接読み取りのためのデータ抽出回路への信号の信号タイミング図である。

30

【図4A】[0017] 図4Aは、閾値電圧を抜き取るデータ抽出回路および図2のp型ドライブトランジスタの移動度に対する信号の信号タイミング図である。

【図4B】[0018] 図4Bは、p型ドライブトランジスタを有する図2のOLEDの特性電圧を抜き取るデータ抽出回路に対する信号の信号タイミング図である。

【図4C】[0019] 図4Cは、図2にp型の駆動トランジスタの閾値電圧を抽出するための直接読み取りのためのデータ抽出回路への信号の信号タイミング図である。

【図4D】[0020] 図4Dは、図2のn型またはp型ドライブトランジスタのいずれかを使用して、OLEDターンオン電圧を直接読み取るためのデータ抽出回路への信号の信号タイミング図である。

【図5】[0021] 図5は、パラメータを引き出すための図1のAMOLEDディスプレイのピクセルのための3-トランジスタドライブ回路のためのデータ抽出回路の回路図である。

40

【図6A】[0022] 図6Aは、閾値電圧を抜き取るデータ抽出回路および図5のドライブトランジスタの移動度に対する信号の信号タイミング図である。

【図6B】[0023] 図6Bは、図5のOLEDの特性電圧を抜き取るデータ抽出回路に対する信号の信号タイミング図である。

【図6C】[0024] 図6Cは、図5のドライブトランジスタの閾値電圧を抽出するための直接読み取りのためのデータ抽出回路への信号の信号タイミング図である。

【図6D】[0025] 図6Dは、図5のOLEDの電圧特性を抽出するために直接読み取りのためのデータ抽出回路への信号の信号タイミング図である。

【図7】[0026] 図7は、ドライブトランジスタの特徴およびAMOLEDのピクセル回路のOLE

50

Dが表示するリードアウトに対する抽出サイクルの工程系統図である。

【図8】[0027] 図8は、異なるパラメータ抽出サイクルおよび最終的なアプリケーションの工程系統図である。

【図9】[0028] 図9は、データ抽出システムの構成要素のブロック図およびチャートである。

【発明を実施するための形態】

【0013】

[0029] 本発明は、様々な修正および代替形態が可能であるが、具体的な実施形態を図面に例として示しており、本明細書に詳細に説明する。しかし、本発明が開示される特定の形式に限られていることを目的としないことは、理解されなければならない。むしろ、本発明は全ての変更態様をカバーすることであり、等価の範囲および変形例は、添付の特許請求の範囲に記載の本発明の精神および範囲に入る。

【0014】

[0030] 図1は、ピクセル104の $n \times m$ アレイが行および列の構成にアレイされるピクセルアレイ102またはアクティブ・マトリックス領域を備える電子ディスプレイシステム100である。図の簡略化のために、2つの行および2つの列だけを示す。ピクセルアレイ102のアクティブマトリックス領域の外部は、ピクセルアレイ102を駆動制御するための周辺回路が配置されている周辺領域106である。周辺回路は、アドレスまたはゲート・ドライバ回路108、データまたはソース・ドライバ回路110（コントローラ112）および、任意の供給電圧（例えばVdd）ドライバ114を含む。コントローラ112は、ゲート、ソースおよび供給電圧ドライバ108、110、114を制御する。ゲートドライバ108は、コントローラ112の制御下で、ピクセルアレイ102内のピクセル104の各行に対して1つのアドレスまたは選択ラインSEL[i]、SEL[i+1]などで動作する。後述するピクセル共有の構成では、ゲートまたはアドレスドライバ回路108はまた、必要に応じて、グローバル選択線GSEL[j]で動作し、任意に/GSEL[j]で動作し、ピクセル104の各2行として、ピクセルアレイ102、各ピクセル104の複数の行を操作する。コントローラ112の制御中、ソース・ドライバ回路110は、ピクセルアレイ102内のピクセル104の各列毎に、電圧データ・ラインVdata[k]、Vdata[k+1]などに作用する。電圧データ・ラインは、電圧プログラミング情報をピクセル104の各々の発光デバイスの輝度を表す各々のピクセル104へ担送する。放電または駆動サイクルが発光デバイスをオンにするまで、各々のピクセル104の記憶部材（例えばコンデンサ）は電圧プログラミング情報を格納する。コントローラ112の制御中、任意の供給電圧ドライバ114は、供給電圧（EL_Vdd）線（各々の行のための1またはピクセルアレイ102のピクセル104の列）を制御する。

【0015】

[0031] ディスプレイシステム100は、電流供給およびリードアウト回路120を更に含み、ピクセルアレイ102内のピクセル104の各列毎に、データ出力ライン、VD[k]、VD[k+1]その他から出力データを読み込む。

【0016】

[0032] 既に知られているように、ディスプレイシステム100の各々のピクセル104は、ピクセル104の発光デバイスの輝度を示している情報によってプログラムされることを必要とする。フレームは以下を含む期間を定義する：

(i)ディスプレイシステム100内の各ピクセルごとに明るさを示すプログラミング電圧でプログラムされる間のプログラミングサイクルまたは位相、
および

(ii)各ピクセル内の各発光素子を記憶素子に記憶されたプログラミング電圧に応じた輝度で発光するようにターンオンされる間の駆動または発光サイクルまたは位相。

フレームは、このようにディスプレイシステム100に表示される完全な映画を構成する多くの静止画像のうちの1つである。行毎、またはフレーム毎に、ピクセルをプログラミングし、駆動するための少なくともスキームがある。行ごとのプログラミングでは、ピクセルの行がプログラムされた後、ピクセルの次の行がプログラムされ、駆動される前に、次

10

20

30

40

50

いで、駆動される。フレーム単位のプログラミングでは、表示システム100におけるピクセルのすべての行が最初にプログラムされ、ピクセルのすべての行が一度に駆動される。いずれの計画も、始めの短い垂直消している時間を費やすことができ、またはピクセルがプログラムされもなく、動かされもしない各々のフレームの中で終わることができる。

【0017】

[0033] ピクセルアレイ102の外に位置する構成要素は、ピクセルアレイ102が配置される同じ物理的な基板上のピクセルアレイ102周辺で、周縁領域106に配置されていてもよい。これらの構成要素は、ゲート・ドライバ108、ソース・ドライバ110、任意の供給電圧ドライバ114および電流供給およびリードアウト回路120を含む。あるいは、他の構成要素が異なる基板に配置され、周縁領域106のいくつかの構成要素はピクセルアレイ102同じ基板に配置されていてもよく、または、周縁領域の構成要素の全てはピクセルアレイ102が配置される基板と異なる基板に配置されていることがある。一緒に、ゲート・ドライバ108、ソース・ドライバ110および供給電圧ドライバ114は、ディスプレイドライバ回路を形成する。いくつかの構成のディスプレイドライバ回路は、供給電圧制御114以外のゲート・ドライバ108およびソース・ドライバ110以外を含むことができる。

10

【0018】

[0034] 飽和状態にバイアスされると、金属酸化物半導体(MOS)トランジスタ(この場合、薄膜トランジスタ)の一次I-V特性は次のようにモデル化される:

【0019】

【数1】

20

$$I_D = \frac{1}{2} \mu C_{ox} \frac{W}{L} (V_{GS} - V_{th})^2$$

【0020】

ここで、IDはドレイン電流であり、VGSは、トランジスタのゲート端子とソース端子間に印加される電圧差である。ディスプレイシステム100にわたって実装薄膜トランジスタデバイスは、移動度(μ)、閾値電圧(V_{th})中のエイジングおよびプロセス変動に不均一な挙動を示す。したがって、ゲートおよびソース(V_{GS})の間で適用される恒常的な電圧差のために、ピクセル・マトリックス102上の各々のトランジスタは、非決定的な移動度および閾値電圧に基づく異なるドレイン流を有することができる:

30

【0021】

【数2】

$$I_{D(i,j)} = f(\mu_{i,j}, V_{th i,j})$$

【0022】

ここで、iおよびjは、図1のピクセル102の列のようなピクセルのn mアレイのピクセルの座標(行および列)である。

【0023】

[0035] 図2は、2つのトランジスタ(2T)駆動回路202及びリードアウト回路204を含むデータ抽出システム200を示す。供給電圧制御114は、2Tのピクセル回路104を有するディスプレイシステムで任意である。リードアウト回路204は、電流供給およびリードアウト回路120の一部であって、図1に示すようにピクセル104の列からデータを集める。リードアウト回路204は、電荷ポンプ回路206およびスイッチボックス回路208を含む。電圧源210は、スイッチボックス回路208によるドライバ回路202に、供給電圧を印加する。電荷ポンプおよびスイッチボックス回路206および208は、上部または例えば電圧ドライブデバイス114および電流供給のアレイ102および図1のリードアウト回路120の底面にインプリメントされる。これは、ピクセルアレイ102と同じ基板上のいずれの直接の製作にもよってまたは複合型溶液として基板または屈曲上のマイクロチップを結合することによって達成される。

40

【0024】

50

[0036] ドライバ回路202は、ドライブトランジスタ220、有機発光デバイス222、ドレン記憶コンデンサ224、ソース記憶コンデンサ226およびセレクトトランジスタ228を含む。供給ライン212は、供給電圧、更にはドライバ回路202のようなドライバ回路の列への(リードアウト回路204のための)モニタパスを提供する。選択ライン入力230は、セレクトトランジスタ228のゲートに連結する。プログラム・データ入力232は、セレクトトランジスタ228でドライブトランジスタ220のゲートに連結する。ドライブトランジスタ220のドレンは供給電圧ライン212に連結し、ドライブトランジスタ220のソースはOLED 222に連結する。セレクトトランジスタ228は、ドライブトランジスタ220のゲートへのプログラム入力230の組み合わせを制御する。ソース記憶コンデンサ226は、ドライブトランジスタ220のゲートおよびソースの間で連結される。ドレン記憶コンデンサ224は、ドライブトランジスタ220のゲートおよびドレンの間で連結される。OLED 222は、コンデンサ240としてモデリングされる寄生的な静電容量を有する。供給電圧ライン212も、コンデンサ242としてモデリングされる寄生的な静電容量を有する。ドライブトランジスタ220は、この例でアモルファスシリコンから製造される薄膜トランジスタである。もちろん、ポリシリコンまたは金属酸化物のような他の材料が、使われることができる。ノード244は、ドライブトランジスタ220のソースおよびOLED 222の陽極が一緒に連結される回路ノードである。この例では、ドライブトランジスタ220はn型トランジスタである。システム200が、後述するようにn型ドライブトランジスタ220の代わりにp型ドライブトランジスタによって使われることができる。

10

20

【0025】

[0037] リードアウト回路204は、電荷ポンプ回路206およびスイッチボックス回路208を含む。電荷ポンプ回路206は、正および負の入力を有するアンプ250を含む。増幅器250の負入力は、増幅器250の出力256に負フィードバックループ内のスイッチ254と並列にコンデンサ252(Cint)に結合される。スイッチ254(S4)は、プリチャージフェーズ中、キャパシタ252Cintを放電のために利用される。アンプ250の正入力は、共通モード電圧入力258(VCM)に連結する。アンプ250の出力256は、後述するようにドライブトランジスタ220およびOLED 222のさまざまな抜き取られたパラメータを表す。

30

【0026】

[0038] スイッチボックス回路208は、電流をピクセル・ドライバ回路202に向けるためにいくつかのスイッチ260、262および264(S1、S2およびS3)を含む。スイッチ260(S1)は、グランドへの放電経路を提供するために、リセットフェーズ中に使用される。スイッチ262(S2)は、ピクセル104の通常動作中に、また、リードアウトの積分フェーズ中に電源接続を提供する。スイッチ264(S3)は、供給ライン212の電圧(VD)からチャージポンプ回路206を分離するために使用される。

40

【0027】

[0039] 図2に示すように、ピクセル104の各々のための2つのトランジスタピクセル駆動回路202のための一般的なリードアウト概念は、LEDキャパシタ222の両端240で表される寄生容量に蓄積された電荷が、閾値電圧や移動度、駆動トランジスタ220およびOLED222のターンオン電圧の有用な情報を有しているという事実から来ている。この種のパラメータを引き出すことが、さまざまなアプリケーションのために使われることができる。例えば、この種のパラメータは、ピクセル・バリエーションを補償するためにピクセル104のためのプログラム・データを修正するために用いることができ、画質を維持することができる。この種のパラメータはまた、ピクセルアレイ102をプレエイジングするのに使われることができる。パラメータはまた、ピクセルアレイ102の製作のためのプロセスイールドを評価するのに用いることができる。

【0028】

[0040] コンデンサ240(C_{OLED})が最初に放電されると仮定すると、駆動トランジスタ220をオフ電圧レベルまで充電するコンデンサ240(C_{OLED})のためにいくつかの時間がかかる。この電圧レベルは、ドライブトランジスタ220の閾値電圧の関数である。OLED 222(V_{OLED})の固定した電圧がOLED 222のターンオン閾値電圧より少ないように、プログラ

50

ム・データ入力232 (V_{Data}) に印加される電圧は十分に低くなければならない。この状態において $V_{Data} - V_{OLED}$ は、ドライブトランジスタ220の出発点電圧 (V_{th}) の一次関数である。このような駆動トランジスタ220としての薄膜トランジスタ装置の移動度を抽出するために、閾値電圧と移動度の両方の関数であるようなデバイスの遷移セットリングが考慮される。ドライブトランジスタ220のようなTFT装置の中の閾値電圧偏差が補償されると仮定するならば、統合を開始した後に恒常的な間隔でサンプルをとられるノード244の電圧は重要なドライブトランジスタ220のようなTFT装置だけの移動度の関数である。

【0029】

[0041] 図3A-3Cは、駆動トランジスタ220からそのような電圧閾値や移動度などのパラメータを抽出するために図2の構成要素に印加される制御信号の信号タイミング図であり、駆動トランジスタ220を想定し、駆動回路200のOLED222のターンオン電圧は、n型トランジスタである。このような制御信号は、ソースドライバ110、ゲートドライバ108および図1の電流源及びリードアウト回路120にコントローラ112によって印加することができる。図3Aは、抽出回路200に適用される信号が閾値電圧および移動度をドライブトランジスタ220から引き出することを示しているタイミング図である。図3Aは、図2の選択入力230、スイッチ260に対する信号304 (1)、スイッチ262への信号306 (2)、スイッチ264への信号308 (3)、スイッチ254への信号310 (4)、図2のプログラム・データ入力232へのプログラム電圧信号312、図2のノード244の電圧314および図2のアンプ250の出力256への出力電圧信号316への信号302を含む。

10

【0030】

[0042] 図3Aは、リードアウトプロセス、リセット位相320、統合位相322、プレチャージ位相324およびリード位相326の4つの位相を示す。方法は、選択入力230に高い選択された信号302を起動させることから始める。選択された信号302は、図3Aに示すようにリードアウトプロセスの全体にわたって高く保たれる。

20

【0031】

[0043] リセット位相320中、スイッチ260に対する入力信号304 (1) が接地点に放電経路を提供するために高く設定される。スイッチ262、264および250に対する信号306、308および310 (2、3、4) は、この相において低く保たれる。高い十分な電圧レベル (V_{RST_TFT}) は、ドライブトランジスタ220で電流の流れを最大にするためにプログラム・データ入力232 (V_{Data}) に適用される。従って、図2のノード244の電圧は、次のサイクルに準備するために接地点に放電される。

30

【0032】

[0044] 統合位相322中、スイッチ262に対する信号304 (2) は、スイッチ262による電圧源210から、充電経路を提供する高さのままである。スイッチ260、264および250に対する信号304、308および310 (1、3、4) はこの相において低く保たれる。プログラミング電圧入力232 (V_{Data}) は、コンデンサ240 (C_{oled}) が完全に充電されると、ノード244における電圧は、OLED222のターンオン電圧レベル未満であるように (V_{INT_TFT}) に設定される。この状態は、ドライブトランジスタ220を読み込む間、OLED 222からいかなる干渉も最小化する。統合時間の終わりの直前に、プログラム電圧入力232 (V_{Data}) に対する信号312は、他の回路からコンデンサ240 (C_{oled}) に対する費用を分離するためにVOFFまで降ろされる。

40

【0033】

[0045] 統合時間が十分に長いときに、コンデンサ240 (C_{oled}) に格納されるチャージはドライブトランジスタ220の閾値電圧の関数である。積分時間短縮のために、ノード244の電圧が不完全なセトリング及びコンデンサ240 (C_{oled}) にチャージされた電荷を経験すると、駆動トランジスタ220の閾値電圧や移動度の両方の関数である。したがって、短期および長期の積分位相を持つ2つの別々の測定値を取ることによって、両方のパラメータを抽出することが可能である。

【0034】

[0046] プレチャージ位相324の間、スイッチ260および262に対する信号304および306

50

(₁、₂) が低く設定される。入力信号310 (₄) スイッチ254に高く設定されると、増幅器250は直結フィードバックコンフィギュレーションで設定されている。アンプ250の出力段を保護するに対して供給電圧210、信号308 (₃)、スイッチ264からの電流を短絡させる高いスイッチ262に対する信号306 (₂) が低く設定される。スイッチ264が閉じるとき、供給ラインの寄生的な静電容量242は共通モード電圧 (VCM) にプレチャージされる。共通モード電圧 (VCM) は、OLED 222のON電圧より低くなければならない電圧レベルである。プレチャージ位相の端の直前に、スイッチ254に対する信号310 (₄) は、リードサイクルの間のチャージポンプアンプ250を準備するために低く設定される。

【0035】

[0047] リード位相336の間、スイッチ260、262および254に対する信号304、306および310 (₁、₂、₄) が低く設定されること。スイッチ264に対する信号308 (₃) は、ドライブ回路202からチャージポンプアンプ250まで充電転送経路を提供するために高く保たれる。高い十分な電圧312 (V_{RD_TFT}) は、ドライブトランジスタ220のチャネル抵抗を最小化するためにプログラム電圧入力232 (V_{Data}) に印加される。統合サイクルが十分に長い場合、コンデンサ252 (C_{int}) に対する蓄積された費用は統合時間の相関関係でない。従って、この場合におけるチャージポンプアンプ250の出力電圧は、

【0036】

【数3】

$$V_{out} = -\frac{C_{oled}}{C_{int}} (V_{Data} - V_{th})$$

20

【0037】

に等しい。短くなる統合時間の間、コンデンサ252 (C_{int}) に対する蓄積された費用は、

【0038】

【数4】

$$Q_{int} = \int_D^{T_{int}} (V_{GS}, V_{th}, \mu) dt$$

20

【0039】

によって与えられる。従って、リードサイクルの終わりのチャージポンプアンプ250の出力電圧256は：

【0040】

【数5】

$$V_{out} = -\frac{1}{C_{int}} \cdot \int_D^{T_{int}} (V_{GS}, V_{th}, \mu) dt$$

30

【0041】

に等しい。それゆえ、ドライブトランジスタ220の閾値電圧および移動度は、中央の、および、リード位相326の終わりのアンプ250の出力電圧256を読み込むことによって抜き取られることができる。

40

【0042】

[0048] 図3Bは、図2のOLED 222の閾値ターンオン電圧パラメータのリードアウト処理のためのタイミング図である。OLED 222のリードアウト方法も、4つの位相、リセット位相340、統合位相342、プレチャージ位相344およびリード位相346を含む。図3Aのドライブトランジスタ220のためのリードアウト方法のように、OLEDのためのリードアウト方法は、高い選択された信号302を有する選択入力230を起動させることから始まる。スイッチ260、262、264および254に対する信号304、306、308および310 (₁、₂、₃、₄) のタイミングは、図3Aのドライブトランジスタ220のための読み込まれた方法と同様である。プログラム入力232へのプログラム信号332、ノード244への信号334およびアンプ250の出力のための出力信号336は、図3Aの信号と異なる。

50

【0043】

[0049] リセット位相340の間、高い十分な電圧レベル332 (V_{RST_OLED}) は、ドライブトランジスタ220で電流の流れを最大にするためにプログラム・データ入力232 (V_{Data}) に適用される。従って、図2のノード244の電圧は、次のサイクルに準備するためにスイッチ260による接地点に放電される。

【0044】

[0050] 統合位相342の間、スイッチ262に対する信号306 ($_2$) は、スイッチ262による電圧源210から、充電経路を提供する高さのままである。プログラム電圧入力232 (V_{Data}) は、一旦コンデンサ240 (C_{oled}) が完全に充電されるように、電圧レベル332 (V_{INT_OLED}) に設定され、ノード244の電圧はOLED 222のターンオン電圧より大きい。この場合、統合位相342の終りまでに、ドライブトランジスタ220はOLED 222で定電流源を動かしている。

10

【0045】

[0051] プレチャージ位相344の間、ドライブトランジスタ220はプログラム入力232に信号332によってターンオフされる。それがプレチャージ位相344の終りまでにOLED 222のターンオン電圧に達するまで、コンデンサ240 (C_{oled}) は放電することができる。

【0046】

[0052] リード位相346の間、高い十分な電圧332 (V_{RD_OLED}) は、ドライブトランジスタ220のチャネル抵抗を最小化するためにプログラム電圧入力232 (V_{Data}) に印加される。プレチャージ位相が十分に長い場合、コンデンサ252 (C_{int}) 全体の固定した電圧はプレチャージ時間の相関関係はない。従って、リード位相の終わりのチャージポンプアンプ250の出力電圧256は、

20

【0047】

【数6】

$$V_{out} = -\frac{C_{oled}}{C_{int}} \cdot V_{ON,oled}$$

【0048】

によって与えられる。スイッチ264に対する信号308 ($_3$) は、ドライブ回路202からチャージポンプアンプ250まで充電転送経路を提供するために高く保たれる。このように、出力電圧信号336は、OLED 220のターンオン電圧を決定するために用いることができる。

30

【0049】

[0053] 図3Cは、図2の抽出回路200を使用しているドライブトランジスタ220を直接に読み込むためのタイミング図である。直接のリードアウトプロセスは、リセット位相350、プレチャージ位相352および統合された/リード位相354を有する。リードアウトプロセスは、図2の選択入力230を起動させることによって始められる。選択入力230に対する選択された信号302は、図3Cに示すようにリードアウトプロセスの全体にわたって高く保たれる。スイッチ260および262への信号364および366 ($_1, _2$) は、このリードアウトプロセスで不活性である。

【0050】

[0054] リセット位相350の間、スイッチ264および254への信号368および370 ($_3, _4$) は、仮想接地点に放電経路を提供するために高く設定される。高い十分な電圧372 ($V_{RST_TF_T}$) は、ドライブトランジスタ220で電流の流れを最大にするためにプログラム入力232 (V_{Data}) に印加される。従って、ノード244は次のサイクルに準備するために共通モード電圧374 (VCM_{RST}) に放電される。

40

【0051】

[0055] プレチャージ位相354の間、ドライブトランジスタ220はオフ電圧372 (V_{OFF}) を図2のプログラム入力232に印加することによってターンオフされる。アンプ250の正入力への共通モード電圧入力258は、線静電容量をプレチャージするために VCM_{RD} まで上げられる。プレチャージ位相354終了後、スイッチ254に対する信号370 ($_4$) は、次のサイク

50

ルの間のチャージポンプアンプ250を準備するためにターンオフされる。

【0052】

[0056] リード/統合位相356の初めに、プログラム電圧入力232 (V_{Data}) は、ドライブトランジスタ220をターンオンするために V_{INT_TFT} 372まで上げられる。ノード244の電圧なしで V_{Data} がドライブトランジスタ220の閾値電圧に等しくなるまで、コンデンサ240 (C_{OLED}) はチャージを蓄積し始める。一方、比例チャージは、コンデンサ252 (C_{INT}) において蓄積される。したがって、リードサイクル356の終わりで、アンプ250の出力256の出力電圧376は、

【0053】

【数7】

$$V_{out} = \frac{C_{oled}}{C_{int}} \cdot (V_{Data} - V_{th})$$

10

【0054】

によって与えられる閾値電圧の関数である。上記の式によって示されるように、直接の読み込みの場合、出力電圧は正極性を有する。このように、ドライブトランジスタ220の閾値電圧は、アンプ250の出力電圧で測定することができる。

【0055】

[0057] 前述したように、図2のドライブトランジスタ220は、P型トランジスタであってもよい。ドライブトランジスタ220がP型トランジスタであるとき、図4A-4Cは電圧閾値および移動度をドライブトランジスタ220およびOLED 222から引き出すように図2の構成要素に適用される信号の信号タイミング図である。ドライブトランジスタ220がP型トランジスタである実施形態では、ドライブトランジスタ220のソースは供給ライン212 (VD) に連結し、ドライブトランジスタ220のドレインはOLED 222に連結する。ドライブトランジスタ220がP型トランジスタであるとき、図4Aは抽出回路200に適用される信号が閾値電圧および移動度をドライブトランジスタ220から引き出すことを示しているタイミング図である。図4Aは、図2のノード244および出力電圧256で選択入力232、スイッチ260、262、264および254、プログラム・データ入力230、電圧のための電圧信号402-416を示す。データ抽出は、3つの位相、リセット位相420、統合/プレチャージ位相422およびリード位相424において実行される。

20

【0056】

[0058] 図4Aに示すように、選択された信号402は、低く活発で、リードアウト位相420、422および424の全体にわたって低く保たれる。リードアウトプロセスの全体にわたって、スイッチ260および262に対する信号404および406 ($_{1,2}$) は、低く(不活発に)保たれる。リセット位相の間、スイッチ264および254の信号408および410 ($_{3,4}$) は、リセットされた共通モード電圧レベル $V_{CM_{rst}}$ に、ノード244をチャージするための高さにセットされる。電荷ポンプ入力258 ($V_{CM_{rst}}$) 上の共通モード電圧入力258は、OLED 222を避けるのに十分低くなければならない。プログラム・データ入力232の V_{Data} は、ドライブトランジスタ220による最大充電経路を提供するために低い十分な値412 (V_{RST_TFT}) にセットされる。

30

【0057】

[0059] 統合/プレチャージ位相422の間、共通電圧入力258の共通モード電圧は $V_{CM_{int}}$ になる、そして、ドライブトランジスタ220が逆の方向において伝導するように、プログラム入力232 (V_{Data}) はレベル412 (V_{INT_TFT}) に増やされる。この相のための割当られた時間が十分に長い場合、ドライブトランジスタ220のソース電圧に通じるゲートがドライブトランジスタ220の閾値電圧に達するまで、ノード244の電圧は衰える。このサイクルの終わりの前に、スイッチ254に対する信号410 ($_{4}$) は、リード位相424のためのチャージポンプアンプ250を準備するために低くなる。

40

【0058】

[0060] リード位相424は、ドライブトランジスタ220をつけるために V_{RD_TFT} へのプロ

50

グラム入力232 (V_{Data}) で、信号412を減少させることによって始められる。コンデンサ240 (C_{OLED}) に保存されるチャージは、次いで、コンデンサ254 (C_{INT}) へ転送される。リード位相424終了後、スイッチ264に対する信号408 ($_3$) は、チャージポンプアンプ250をドライブ回路202から分離するために最低にセットされる。増幅器出力256からの出力電圧信号416 V_{out} は、次いで

【 0 0 5 9 】

【 数 8 】

$$V_{out} = -\frac{C_{oled}}{C_{int}} (V_{INT_TFT} - V_{th})$$

10

【 0 0 6 0 】

によって与えられた駆動用トランジスタ220の閾値電圧の関数である。

【 0 0 6 1 】

[0061] 図4Bは、駆動トランジスタ220はp型トランジスタであるとすると、図2におけるOLED222の閾値電圧の内のピクセルを抽出するためのタイミング図である。抽出プロセスは、図3Aのn型ドライブトランジスタのための抽出回路200に、信号のタイミングと非常に類似している。図4Bは、図2のノード244および増幅器出力端256で選択入力230、スイッチ260、262、264および254、プログラム・データ入力232、電圧のための電圧信号432-446を示す。抽出プロセスは、リセット位相450、統合位相452、プレチャージ位相454およびリード位相456を含む。図4Aのリードアウトサイクルと比較してこのリードアウトサイクルの主な違いは、各リードアウト位相のドライブ回路210に適用されるプログラム・データ入力232 (V_{Data}) に対する信号442の電圧レベルである。ドライブトランジスタ220のために使われることができるp型薄膜トランジスタのために、選択入力232に対する選択された信号430は、低く活性化している。選択入力232は、図4Bに示すようにリードアウトプロセスの全体にわたって低く保たれる。

20

【 0 0 6 2 】

[0062] リードアウトプロセスは、リセット位相450のコンデンサ240 (C_{OLED}) を最初にリセットすることから始まる。スイッチ260に対する信号434 ($_1$) は、接地点に放電経路を提供するために高く設定される。プログラム入力232 (V_{Data}) に対する信号442はドライブトランジスタ220をターンオンするためにVRST_OLEDまで降ろされる。

30

【 0 0 6 3 】

[0063] 統合位相452では、スイッチ260および262に対する信号434および436 ($_1$ 、 $_2$) は、OLED222に充電経路を提供するために、それぞれに、オフ状態およびオン状態に設定される。コンデンサ240 (C_{oled}) 、ノード244の電圧444がそれをターンオンにするOLED222のしきい値電圧を超えてまで充電することができる。統合位相452の終了前に、電圧信号プログラミング入力232 (V_{Data}) 442は、ドライブトランジスタ220をターンするように V_{OFF} まで上昇させる。

【 0 0 6 4 】

[0064] プレチャージ位相454の間、ノード244の電圧444がOLED 222の閾値電圧に達するまで、コンデンサ240 (C_{OLED}) に対する蓄積された費用はOLED 222に放電される。また、スイッチ264および254に対する信号438および440 ($_3$ 、 $_4$) が固まると共に、プレチャージ位相454で、スイッチ260および262に対する信号434および436 ($_1$ 、 $_2$) はターンオフされる。これは、増幅器250の正の入力に共通モード電圧入力258 (VCM) への供給ライン212 (VD) をプリチャージする増幅器250のための条件を提供する。プレチャージ位相終了後、スイッチ254に対する信号430 ($_4$) は、リード位相456のためのチャージポンプアンプ250を準備するためにターンオフされる。

40

【 0 0 6 5 】

[0065] リード位相456は、プログラム入力232 (V_{Data}) に対する電圧442が V_{RD_OLED} まで下げられるときに、ドライブトランジスタ220をターンオンすることによって始められる。コンデンサ240 (C_{OLED}) に保存されるチャージは、次いで、OLED 220の閾値電圧の関

50

数として、アンプ250の出力256で、出力電圧446を確立するコンデンサ254(C_{INT})へ転送される。

【0066】

[0066] ドライブトランジスタ220がP型トランジスタであるとき、図4Cは図2の抽出システム200のドライブトランジスタ220の閾値電圧を直接引き出すための信号タイミング図である。図4Cは、図2の選択入力230、スイッチ260、262、264および254、プログラム・データ入力232、ノード244での電圧および出力電圧256に関する電圧信号462-476を示す。抽出プロセスは、プレチャージ位相480および統合位相482を含む。しかし、図4Cのタイミング図で、チャージポンプアンプ250の出力が統合位相482終了後サンプルをとる場合、除去する専用の最後のリード位相484を例示する。

10

【0067】

[0067] 抽出プロセスは、図2のドレインストレージキャパシタ224、ソースストレージキャパシタ226、キャパシタ240(C_{OLED})、および、キャパシタ242の同時のプリチャージによって始まる。このため、選択ライン入力230およびスイッチ264および254に対する信号462、468および470は、図4Cに示すように活性化する。リードアウトプロセスの全体にわたって、スイッチ260および262に対する信号404および406(1、2)が低く保たれる。共通モード電圧入力258(VCM)の電圧レベルは、供給ライン212の電圧、およびそれゆえ、ノード244での電圧を決定する。OLED 222がターンオンでないよう、共通モード電圧(VCM)は十分に低くなければならない。プログラム入力232(V_{Data})に対する電圧472はトランジスタ220をオンにするのに十分低いレベル(V_{RST_TFT})にセットされる。

20

【0068】

[0068] 統合位相482の初めに、スイッチ254に対する信号470(4)は、チャージポンプアンプ250がドライブトランジスタ220で電流を統合することができるようにターンオフされる。チャージポンプアンプ250の出力電圧256は、駆動トランジスタ220と、そのゲート-ソース間電圧の閾値電圧の関数で一定レートで傾く。統合位相482の端の前に、スイッチ264に対する信号468(3)は、チャージポンプアンプ250をドライバ回路220から分離するようにターンオフされる。したがって、アンプ250の出力電圧256は、

30

【0069】

【数9】

$$V_{out} = I_{TFT} \cdot \frac{T_{int}}{C_{int}}$$

【0070】

によって与えられる。ここで、 I_{TFT} は、移動度の関数であるドライブトランジスタ220のドレイン電流である。 T_{int} は、統合時間の長さである。任意のリード位相484において、スイッチ264に対する信号468(3)は、チャージポンプアンプ250をドライバ回路202から分離するために低く保たれる。移動度の関数およびドライブトランジスタ220の閾値電圧である出力電圧256は、リード位相484の間、いつでもサンプルをとられることができる。

【0071】

[0069] 図4dは、図2のOLED 222を直接読み取るためのタイミング図である。ドライブトランジスタ220が高い十分なゲート-ソース間電圧によってターンオンされるとき、OLED 222の陽極端末にアクセスするように、アナログスイッチとして利用することができる。この場合、ノード244の電圧は、本質的に供給ライン212(VD)の電圧に等しい。したがって、ドライブトランジスタ220によるドライブ電流は、OLED 222のターンオン電圧および供給ライン212の上に置かれる電圧の関数であるだけである。ドライブ電流は、チャージポンプアンプ250によって印加されることができる。特定の時間を通じて統合されるとき、集積回路206の出力電圧256はOLED 222がどの程度エイジングを行ったかの尺度である。

40

【0072】

50

[0070] 図4dは、ターンオン電圧をOLED 222から引き出す抽出回路200に適用される信号を示しているタイミング図である直接の読み込まれた。図4Dは、プレチャージ位相486、統合位相487およびリード位相488のリードアウトプロセスの3つの位相を示す。図4Dは、図2の選択入力230に関する信号489nまたは489p、スイッチ260に対する信号490(1)、スイッチ262への信号491(2)、スイッチ264への信号492(3)、スイッチ254への信号493(4)、図2のプログラム・データ入力232へのプログラム電圧信号494nまたは494p、図2のノード244の電圧495および図2のアンプ250の出力256への出力電圧信号496を含む。

【0073】

[0071] 方法は、アレイ102のピクセルの所望の行に対応する選択された信号を起動させることから始める。図4Dに示すように、選択信号489nは、n型の選択トランジスタに関してアクティブ・ハイであり、選択信号489nは、p型の選択トランジスタに関してアクティブ・ローである。ハイ選択された信号489nは、n型ドライブトランジスタの場合選択入力230に適用される。ロー信号489pは、ドライブトランジスタ220のためのp型ドライブトランジスタの場合、選択入力230に適用される。

【0074】

[0072] 選択された信号489nまたは489pは、プレチャージの間、アクティブに保たれ、サイクル486および487を統合する。1および2入力490および491は、このリードアウト方法で不活性である。プレチャージサイクルの間、スイッチ信号492(3)および493(4)は、設定された高さが供給ライン(C_p)の寄生的な静電容量242およびノード244の電圧が共通モード電圧($V_{CM_{OLED}}$)にプレチャージされるように、信号経路を提供するためにアンプ250の非反転端末に設けられる。ハイの十分な駆動電圧信号494nまたは494p(V_{ON_nTF} または V_{ON_pTF})は、アナログスイッチとしてドライブトランジスタ220を作動するためにデータ入力232(V_{Data})に適用される。従って、供給電圧212VDおよびノード244は、次のサイクルに準備するために共通モード電圧($V_{CM_{OLED}}$)にプレチャージされる。統合位相487の初めに、スイッチ入力493は、電荷ポンプ・モジュール206がOLED 222の電流を統合することができるようターンオフされる。チャージポンプモジュール206の出力電圧496は、OLED222とノード244の電圧495、すなわち $V_{CM_{OLED}}$ のターンオン電圧の関数である一定レートで傾く。統合位相487の端の前に、スイッチ信号492は、電荷ポンプ・モジュール206をピクセル回路202から分離するためにターンオフされる。チャージポンプモジュール206は、別の読み取りのためにリセットされるまでこれを超えた時点から、出力電圧は一定である。特定の時間を通じて統合されるとき、インテグレータの出力電圧は

【0075】

【数10】

$$V_{out} = I_{OLED} \frac{T_{int}}{C_{int}}$$

【0076】

によって与えられ、それは、OLEDがどの程度エイジングがされたかの尺度である。この式の T_{int} は、スイッチ信号492(3)の立ち下がりエッジとスイッチ信号493(4)の立ち下がりエッジと間の時間間隔である。

【0077】

[0073] 図2のそれのようなドライバ回路が利用されることができる2つのトランジスタ・タイプの類似した抽出プロセスは不統一に抽出され、閾値電圧のようなエイジングパラメータおよび3つのトランジスタの移動度は図5に示すようにデータ抽出システム500の一部として、ドライバ回路を入力する。データ抽出システム500は、ドライブ回路502およびリードアウト回路504を含む。リードアウト回路504は、電流供給およびリードアウト回路120の一部であって、図1で示すピクセル104の列からのデータを集めて、電荷ポンプ回路506およびスイッチボックス回路508を含む。電圧源510は、ドライブ回路502に供給電圧(VDD)を印加する。電荷ポンプおよびスイッチボックス回路506および508は、例えば電

10

20

30

40

50

圧ドライブデバイス114および電流供給のアレイ102および図1のリードアウト回路120の上部または底面にインプリメントされる。これは、アレイ102に関して、または基板または屈曲上のマイクロチップを結合することによって複合型溶液と同じ基板上のいずれの直接の製作によっても達成される。

【0078】

[0074] ドライブ回路502は、ドライブトランジスタ520、有機発光デバイス522、ドレン記憶コンデンサ524、ソース記憶コンデンサ526およびセレクトトランジスタ528を含む。選択ライン入力530は、セレクトトランジスタ528のゲートに連結する。プログラム入力532は、ドライブトランジスタ220のゲートに、セレクトトランジスタ528連結される。選択ライン入力530は、また、出力トランジスタ534のゲートに連結する。出力トランジスタ534は、ドライブトランジスタ520および電圧モニタリング出力ライン536のソースに連結する。ドライブトランジスタ520のドレンは供給電圧源510に連結し、ドライブトランジスタ520のソースはOLED 522に連結する。ソース記憶コンデンサ526は、ゲートおよびドライブトランジスタ520のソースの間で連結される。ドレン記憶コンデンサ524は、ドライブトランジスタ520のゲートおよびドレンの間で連結される。OLED 522は、コンデンサ540としてモデリングされる寄生的な静電容量を有する。モニタ出力電圧ライン536もまた、コンデンサ542としてモデリングされる寄生的な静電容量を有する。ドライブトランジスタ520は、この例でアモルファスシリコンから製造される薄膜トランジスタである。電圧ノード544は、ドライブトランジスタ520とOLED 522のソース端子と間のポイントである。この例では、ドライブトランジスタ520はn型トランジスタである。システム500は、ドライブトランジスタ520の代わりにp型ドライブトランジスタによって実装することができる。

10

20

30

【0079】

[0075] リードアウト回路504は、電荷ポンプ回路506およびスイッチボックス回路508を含む。電荷ポンプ回路506は負のフィードバックループのコンデンサ552(C_{int})を有するアンプ550を含む。スイッチ554(S4)はプレチャージ中、 C_{int} が段階的に実行するコンデンサ552を放電するために利用される。增幅器550は、コンデンサ552、スイッチ554に結合された負の入力共通モード電圧入力558(VCM)に結合された正の入力を有する。アンプ550は、後述するようにドライブトランジスタ520およびOLED 522のさまざまな引き出された要因を表す出力556を有する。

【0080】

[0076] スイッチボックス回路508は、ドライブ回路502に電流を向けるためにいくつかのスイッチ560、562および564を含む。スイッチ560が、接地点に放電経路を提供するためにリセット位相の間、使われる。スイッチ562は、ピクセル104の通常の動作の間、更に、リードアウトプロセスの統合位相の間、供給接続を提供する。スイッチ564は、電荷ポンプ回路506を供給ライン電圧源510から分離するために用いる。

【0081】

[0077] 3つのトランジスタドライブ回路502において、リードアウトはモニタライン536で通常実行される。リードアウトはまた、図3A-3Cのタイミング信号の方法と同様の供給電圧源510からの電源線によってされることができる。スイッチ560、562、564および554、選択入力530およびプログラミング電圧入力532(VDataの)への入力信号(I_{1-4})の正確なタイミングは、リードアウト回路500の性能を制御するために使用される。特定の電圧レベルは、リードアウトプロセスの各相の間、プログラム・データ入力532(VData)および共通モード電圧入力558(VCM)に適用される。

40

【0082】

[0078] 3つのトランジスタドライブ回路502は、プログラム電圧入力532およびモニタリング出力536で差別的にプログラムされることができる。したがって、リセットされてプレチャージ位相は、リセット/プレチャージ位相を形成するために一緒に合併することができ、その後に統合位相およびリード位相が続く。

【0083】

50

[0079] 図6Aは、閾値電圧を引き出すことを含む信号および図5のドライブトランジスタ520の移動度のタイミング図である。タイミング図は、ドライブトランジスタ520のゲート、ノード544の電圧および図5の出力電圧556で選択入力530、スイッチ560、562、564および554、プログラム電圧入力532、電圧のための電圧信号602-618を含む。図6Aのリードアウトプロセスは、プレチャージ位相620、統合位相622およびリード位相624を有する。読み出し処理は、ドレイン容量524、ソースコンデンサ526、および寄生容量540と542の同時プリチャージすることにより開始されます。リードアウト処理は、ドレイン容量524、ソースコンデンサ526、および寄生容量540と542の同時プリチャージすることにより開始される。このため、スイッチ564および554に対する選択された線間電圧602および信号608および610(3、4)は、図6Aに示すように起動する。スイッチ560および562に対する信号604および606(1、2)は、リードアウトサイクルの全体にわたって低いままである。

10

【0084】

[0080] 共通モード入力558(VCM)の電圧レベルは、ノード544における出力モニタライン536の電圧に、したがって、電圧を決定する。OLED 522がターンオンにならないよう、共通モード入力558(VCMTFT)に対する電圧は十分に低くなければならない。プリチャージ・フェーズ620では、プログラミング電圧入力532(V_{Data})への電圧信号612は、ドライブトランジスタ520をターンオンにするのに十分に高く(V_{RST_TFT})、また十分に低いようなOLED522を常にオフのままにする。

20

【0085】

[0081] 統合位相622の開始時に、選択入力530への電圧602は、コンデンサ540(C_{oled})上に格納されるまでチャージを可能にするために不活性化される。ノード544の電圧が上昇し始め、駆動トランジスタ520のゲート電圧がソースキャパシタ526及びドレインキャパシタ524[C_{S1}/(C_{S1}+C_{S2})]の容量を超えるソースキャパシタ526の容量値の比を付け加える。ドライブトランジスタ520のゲート電圧とノード544の電圧との差がドライブトランジスタ520の閾値電圧に等しく、一旦充電が完了する。統合位相622の端の前に、スイッチ554に対する信号610(4)は、リード位相624のためのチャージポンプアンプ550を準備するためにターンオフされる。

【0086】

[0082] リード位相624の間、選択入力530に対する信号602は、もう一度活性化される。プログラム入力532(VRD_TFT)上の電圧信号612は、ドライブトランジスタ520を避けるのに十分低い。コンデンサ240(COLED)に保存されるチャージは、次いで、コンデンサ254(C_{INT})へ転送され、ドライブトランジスタ520の閾値電圧と比例した出力電圧618を生成する：

30

【0087】

【数11】

$$V_{out} = -\frac{C_{oled}}{C_{int}}(V_G - V_{th})$$

【0088】

リード位相624の端の前に、スイッチ564に対する信号608(3)は、電荷ポンプ回路506をドライブ回路502から分離するためにターンオフされる。

40

【0089】

[0083] 図6Bは、図5のOLED 522のターンオン電圧を抽出するための入力信号のためのタイミング図である。図6Bは、ドライブトランジスタ520のゲート、ノード544の電圧、共通モード電圧入力558および図5の出力電圧556で選択入力530、スイッチ560、562、564および554、プログラム電圧入力532、電圧のための電圧信号632-650を含む。図6Bのリードアウトプロセスは、プレチャージ位相652、統合位相654およびリード位相656を有する。図6Aのドライブトランジスタ220のリードアウトと同様に、リードアウト処理は、ドレインキャパシタ524、ソースキャパシタ526、プリチャージフェーズ652の寄生容量540および

50

542の同時プリチャージから始まる。このため、選択入力530に対する信号632およびスイッチ564および554に対する信号638および640(₃、 ₄)は、図6Bに示すように活性化する。信号634および636(₁、 ₂)はリードアウトサイクルの全体にわたって低いままである。OLED 522がターンオンされるように、共通モード電圧入力258に対する入力電圧648(V_{CMPRe})は十分に高くなければならない。プログラム入力532(V_{Data})に対する電圧642(V_{Pre_OLED})は、ドライブトランジスタ520を避けるのに十分低い。

【 0 0 9 0 】

[0084] 統合位相654の初めに、選択入力530に対する信号632は、チャージがコンデンサ540(C_{OLED})に格納されることができるよう停止する。ノード544の電圧は、落ち始め、ドライブトランジスタ520のゲート電圧は、ソース・コンデンサ526およびドレイン・コンデンサ524[C_{S1}/(C_{S1}+C_{S2})]の静電容量以上のソース・コンデンサ526の静電容量値の比率を付け加える。ノード544における電圧はOLED522のオン電圧(V_{OLED})に達すると放電が完了する。統合位相654の端の前に、スイッチ554に対する信号640(₄)は、リード位相656のための電荷ポンプ回路506を準備するためにターンオフされる。

10

【 0 0 9 1 】

[0085] リード位相656に関して、選択入力530に対する信号632は、もう一度活性化する。(V_{RD_OLED})プログラム入力532の電圧642は、ドライブトランジスタ520を避けるのに十分低くなければならない。コンデンサ540(C_{OLED})に保存されるチャージは、それからOLED 522のオン電圧と比例した増幅器出力端556で、出力電圧650をつくっているコンデンサ552(C_{INT})へ転送される。信号638(₃)は、電荷ポンプ回路508をドライブ回路502から分離するためにリード位相656の端の前に脇道へそれる。

20

【 0 0 9 2 】

[0086] 示すように、モニタ出力トランジスタ534は、直接的な経路をドライブトランジスタ520またはOLED 522のための電流の線形統合に提供する。リードアウトは、プレチャージで統合されたサイクルにおいて、行われることができる。しかしながら、チャージポンプ回路508の出力は、統合フェーズでのサンプリングした場合、図6Cは、省略することができる追加の最終的な読み出しフェーズの入力信号のタイミングを示す。図6Cは、図5のノード544および出力電圧556で選択入力530、スイッチ560、562、564および554、プログラム電圧入力532、電圧のための電圧信号660-674を含む。したがって、図6Cのリードアウトプロセスは、プレチャージ位相676、統合位相678および任意のリード位相680を有する。

30

【 0 0 9 3 】

[0087] 図6Cに示すように図5のn型ドライブトランジスタ520の直接の統合リードアウトプロセスは、ドレイン・コンデンサ524、ソース・コンデンサ526および寄生的なコンデンサ540および542の同時のプレチャージによって始められる。このため、選択入力530に対する信号660およびスイッチ564および554に対する信号666および668(₃、 ₄)は、図6Cに示すように活性化される。スイッチ560および562に対する信号662および664(₁、 ₂)はリードアウトサイクルの全体にわたって低いままである。共通モード電圧入力558(V_C)の電圧レベルはノード544でモニタ出力ライン536の電圧、およびそれゆえに、電圧を決定する。OLED 522がターンオンにならないように、共通モード電圧入力558の電圧信号(V_{CMPFT})は十分に低い。プログラム入力532(V_{Data})に対する信号670(V_{ON_TFT})は、ドライブトランジスタ520をターンオンするのに十分高い。

40

【 0 0 9 4 】

[0088] 統合位相678の初めに、スイッチ554に対する信号668(₄)は、チャージポンプアンプ550がドライブトランジスタ520から電流を統合することができるようにターンオフされる。閾値電圧、移動度およびドライブトランジスタ520のゲート-ソース間電圧の機能である一定のレートで、チャージポンプアンプ550の出力電圧674は、衰える。統合位相の端の前に、スイッチ564に対する信号666(₃)は、電荷ポンプ回路508をドライブ回路502から分離するようにターンオフされる。したがって、出力電圧は

【 0 0 9 5 】

50

【数12】

$$V_{out} = -I_{TFT} \cdot \frac{T_{int}}{C_{int}}$$

【0096】

によって与えられ、ここで、 I_{TFT} は、移動度および

【0097】

【数13】

$$(V_{Data} - V_{CM} - V_{th})$$

10

【0098】

の関数であるドライブトランジスタ520のドレイン電流である。 T_{int} は、統合時間の長さである。ドライブトランジスタ520の移動度及び閾値電圧の関数である出力電圧674は、リードアウトフェーズ680中の任意の時点でサンプリングすることができる。

【0099】

[0089] 図6dは、図5のOLED 522の（しきい値）電圧での直接の読み込みのための入力信号のタイミング図を示す。図6Dは、図5のノード544および出力電圧556で選択入力530、スイッチ560、562、564および554、プログラム電圧入力532、電圧のための電圧信号682-696を含む。図6Cのリードアウトプロセスは、プレチャージ位相697、統合位相698および任意のリード位相699を有する。

20

【0100】

[0090] 図6Dにおける読み出し処理は、ドレインキャパシタ524、ソースキャパシタ526、寄生キャパシタ540および542を同時にプリチャージすることによって開始される。このため、選択入力530に対する信号682およびスイッチ564および554に対する信号688および690（₃、₄）は、図6Dに示すように活性化する。信号684および686（₁、₂）はリードアウトサイクルの全体にわたって低いままである。共通モード電圧入力558（VCM）の電圧レベルはノード544でモニタ出力ライン536の電圧およびそれゆえに、電圧を決定する。共通モード電圧入力558の電圧信号（V_{CM_OLED}）は、十分に高くOLED 522をターンオンするそのようなものである。プログラム入力532（V_{Data}）の信号692（V_{OFF_TFT}）は、ドライブトランジスタ520を避けるのに十分低い。

30

【0101】

[0091] 統合位相698の初めに、スイッチ552に対する信号690（₄）は、チャージポンプアンプ550がOLED 522から電流を統合することができるためにターンオフされる。閾値電圧の機能およびOLED 522全体の電圧である一定のレートで、チャージポンプアンプ550の出力電圧696は、傾く。

【0102】

[0092] 統合位相698の端の前に、スイッチ564に対する信号668（₃）は、電荷ポンプ回路508をドライブ回路502から分離するためにターンオフされる。したがって、出力電圧は

40

【0103】

【数14】

$$V_{out} = I_{OLED} \cdot \frac{T_{int}}{C_{int}}$$

【0104】

によって与えられ、ここで、 I_{OLED} は機能であるOLED電流であり、 T_{int} は統合時間の長さである。OLED 522の閾値電圧の関数である出力電圧は、リード位相699中、いつでもサンプルをとられることができる。

【0105】

[0093] 図1のコントローラ112は一つ以上の多目的コンピュータシステム、マイクロプロ

50

ロセッサ、ディジタル信号プロセッサ、マイクロ・コントローラ、アプリケーション特定の集積回路(ASIC)、プログラム可能な論理装置(PLD)、フィールド・プログラム可能な論理装置(FPLD)、フィールド・プログラム可能なゲート・アレイ(FPGA)などを使用して、便利にインプリメントすることができる。そして、コンピュータ、ソフトウェアおよびネットワーク技術に熟練しているそれらが理解できるように、本願明細書において図と共に説明されるにつれて、教示によればプログラムされる。

【0106】

[0094] 加えて、2つ以上のコンピュータ・システムまたは装置は、本願明細書において記載されているコントローラのいかなる一つもと置換することができる。したがって、本願明細書において記載されているコントローラの原理および性能を増やすために、要求されるにつれて、原理および分散処理(例えば冗長、複製など)の効果は実行されることがある。コントローラは、また、コンピュータシステムまたはいかなる適切なインターフェース機構も使用しているいかなるネットワーク環境、および、いかなる適切な形式(例えば音声、モデムなど)も、一般加入電話網(PSTN)、Packet Data Networks(PDN)、インターネット、インターネットの例示の電気通信のために、その組合せを含んでいる通信技術全体に伸びるシステム、などにインプリメントされることがある。

10

【0107】

[0095] 例えば、データ抽出処理の動作は、次いで、図7に示すフロー図を参照して説明される。図7の工程系統図は、閾値電圧を決定するための例示の機械読み込み可能な命令および図1のピクセル104に、最大アパーチャを見込む単純なドライバ回路の移動度の典型である。この例では、機械読み込み可能な命令は、(a)プロセッサ、コントローラ(b)および/または(c)一つ以上の他の適切な処理デバイスによる実行のためのアルゴリズムから成る。アルゴリズムは、例えば、フラッシュメモリ、CD-ROM、フロッピーディスク、ハードドライブ、デジタルビデオ(多用途)ディスク(DVD)、または他のメモリデバイスなどの有形媒体上に格納されたソフトウェアで具現化することができ、それは当業者は容易に理解し、アルゴリズム全体および/またはその部分は、代わりに周知の方法(例えば、アプリケーション特定の集積回路(ASIC)、プログラム可能な論理装置(PLD)、フィールド・プログラム可能な論理装置(FPLD)、フィールド・プログラム可能なゲート・アレイ(FPGA)、離散的ロジックなど)でプロセッサおよび/またはファームウェアや専用ハードウェアにおいて具現化以外のデバイスによって実行され得る。例えば、いずれでもまたは抽出シーケンスの構成要素の全ては、ソフトウェア、ハードウェアおよび/またはファームウェアによって実行されることがある。また、いくつかまたは図7のフローチャートによって表される機械読み込み可能な命令の全ては、手動で実行されることがある。更に、実施形態アルゴリズムが図7において例示されるフローチャートに関して記載されているにもかかわらず、当業者は例示の機械読み込み可能な命令を実行する多くの他の方法があることは、使われると直ちに認める。例えば、ロックの遂行の順序は変わることができ、および/または、記載されているいくつかのロックは変わることができ、除去されることができ、または結合することができる。

20

30

【0108】

[0096] 検討中のピクセル104は、対応する選択およびプログラムラインをオンにする(700)ことによって選ばれる。一旦ピクセル104が選ばれると、リードアウトは4つの位相において実行される。リードアウトプロセスは、リセット位相(702)のOLED(C_{oled})全体の寄生的な静電容量を最初に放電することから始める。次に、駆動トランジスタはいくつかの電荷がOLED C_{oled} (704)を横切るキャパシタンス上に蓄積されることを可能にする一定時間オンになっている。統合位相において、セレクトトランジスタはOLED C_{oled} 全体の静電容量に対する費用を分離するためにターンオフされ、そうすると、ライン寄生的な静電容量(CP)は周知の電圧レベル(706)にプレチャージされる。最後に、ドライブトランジスタはOLED C_{oled} 全体の静電容量に対する費用がリード位相(708)の電荷ポンプ増幅器出力端へ転送されることができるために再びターンオンされる。アンプの出力は、移動度および出発点電圧の機能である量を表す。他のピクセルが調整される(

40

50

710)と共に、リードアウトプロセスは干渉を予防するためにピクセルをはずすことによって完了される。

【0109】

[0097] 図8は、ピクセル回路(例えば図2の2台のトランジスタ回路および図5の3台のトランジスタ回路)への異なる抽出サイクルおよびパラメータアプリケーションの工程系図である。あるプロセスは、チャージ転送(800)を含むインピクセル(in-pixel)統合である。重要なパラメータに関連するチャージは、ピクセル(802)の内部静電容量において蓄積される。チャージは、それから比例電圧(804)を決めるために電荷ポンプまたはインテグレータのような外部リードアウト回路へ転送される。他のプロセスは、オフピクセル(off-pixel)統合または直接の統合(810)である。装置電流は、外部リードアウト回路(例えば電荷ポンプまたは集積回路(812))によって、直接統合される。

10

【0110】

[0098] 両方の方法において、生成された電圧は、重要なパラメータ(例えばOLED(820)のドライブトランジスタまたはターンオン電圧の閾値電圧または移動度)を分解するために後処理される。抜き取られたパラメータが、それからさまざまなアプリケーション(822)のために使われることができる。パラメータを使用する例は、ピクセル・バリエーション(824)を補償するために抜き取られたパラメータに従うプログラム・データを修正することを含む。他の実施形態では、ピクセル(826)のパネルをプレエイジングすることである。他の実施形態は、製造(828)の後、ピクセルのパネルのプロセスイールド(歩留まり)を評価することである。

20

【0111】

[0099] 図9は、ピクセル回路900を含むデータ抽出システム、スイッチボックス902および電荷ポンプ/インテグレータであってもよいリードアウト回路904の構成要素のプロック図およびチャートである。ピクセル回路900の構成要素(910)は、放電装置(例えばOLED、ドライブ装置(例えばドライブトランジスタ)、記憶装置(例えばコンデンサおよび入力スイッチ(例えば選択されたスイッチ)))を含む。スイッチボックス902の構成要素912は、外部制御信号によって制御ができる一組の電子スイッチを含む。リードアウト回路904の構成要素914は、アンプ、コンデンサおよびリセット・スイッチを含む。

30

【0112】

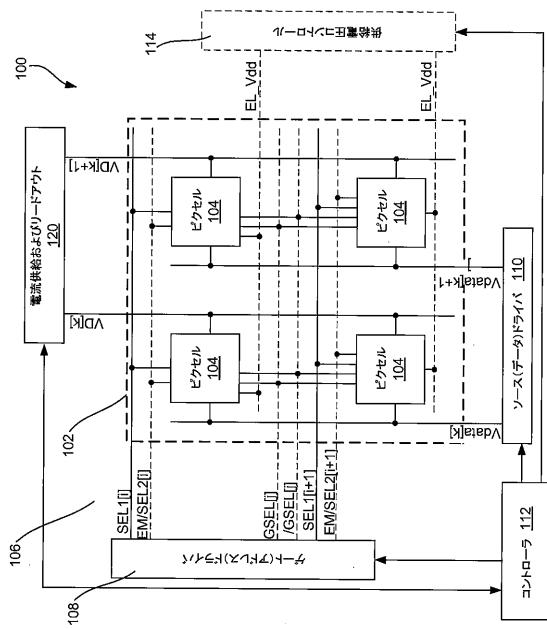
[00100] ボックス920によって表されるように、重要なパラメータは格納ができる。重要なパラメータは、この例でドライブトランジスタの閾値電圧、ドライブトランジスタの移動度およびOLEDのターンオン電圧を含むことができる。スイッチボックス902の機能は、ボックス922によって表される。機能はピクセル回路900にステアリング電流を含み、ピクセル回路900間の放電経路およびリードアウト回路904の電荷ポンプを提供し、ピクセル回路900からリードアウト回路904の電荷ポンプを分離する。リードアウト回路904の機能は、ボックス924によって表される。ある機能は、図8のステップ800-804に記載のインピクセル(in-pixel)統合の場合、そのチャージと比例した電圧を生成するためにリードアウト回路904のコンデンサにチャージをピクセル回路900の内部静電容量から移すことを含む。他の機能は、図8のステップ810-814に記載の電流と比例した電圧を生成するためにドライブトランジスタの電流または特定の時間にわたるピクセル回路900のOLEDを統合することを含む。

40

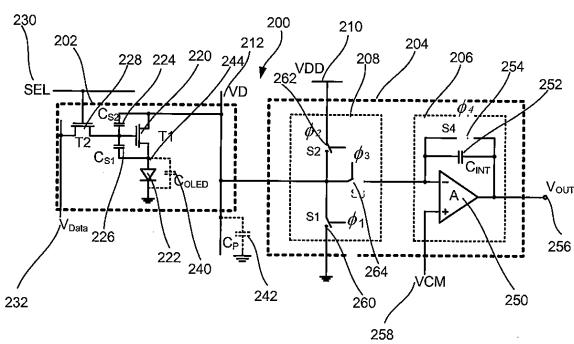
【0113】

[00101] 本発明の具体例およびアプリケーションを例示し、記載すると共に、本発明が本願明細書において開示される正確な構造および組成物に限られていないと理解され、そのさまざまな変更態様、変化およびバリエーションは添付の特許請求の範囲に記載の本発明の精神と範囲から逸脱することなく、前述の説明から明らかでありえる。

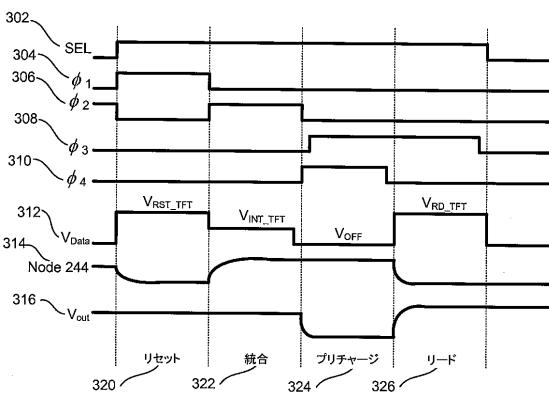
【図1】



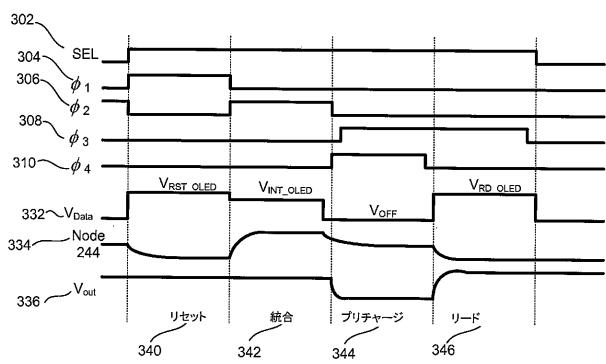
【図2】



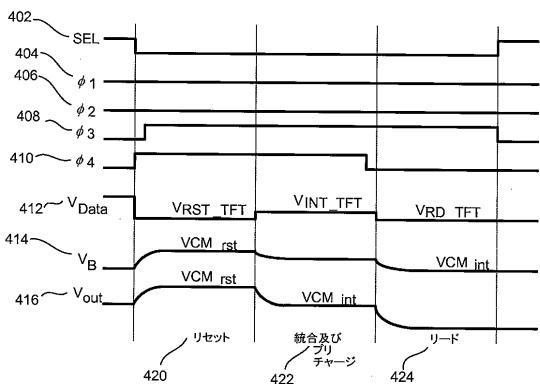
【図3 A】



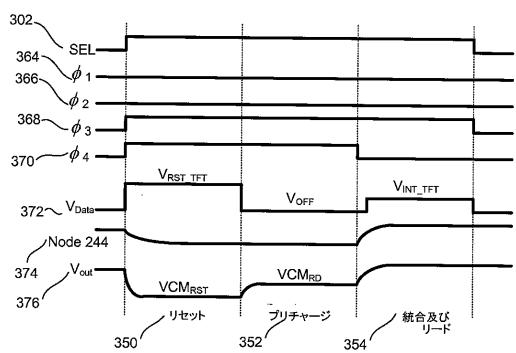
【図3 B】



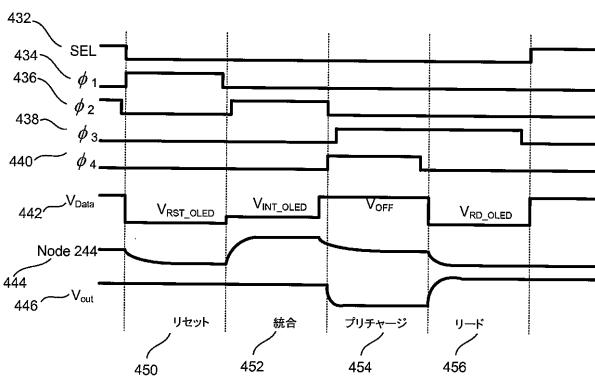
【図4 A】



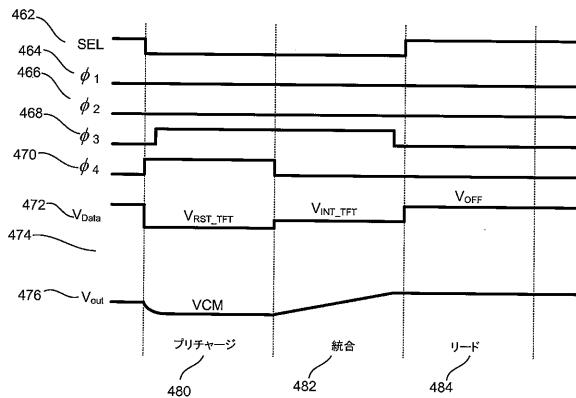
【図3 C】



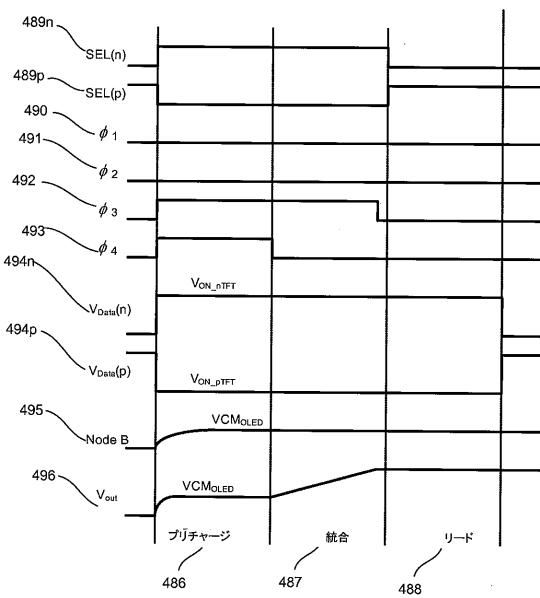
【図4 B】



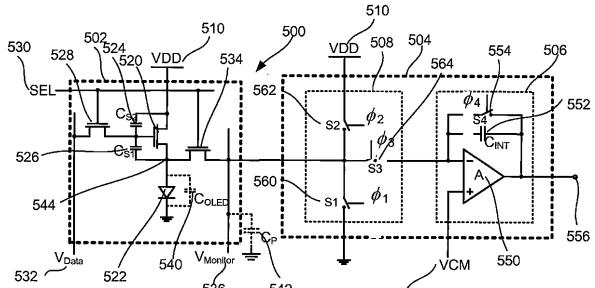
【図4C】



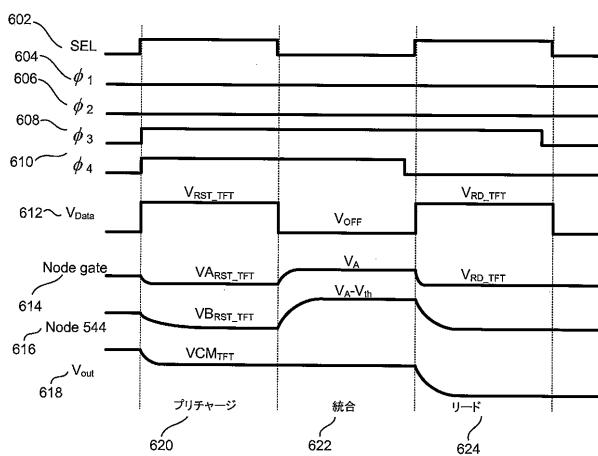
【図4D】



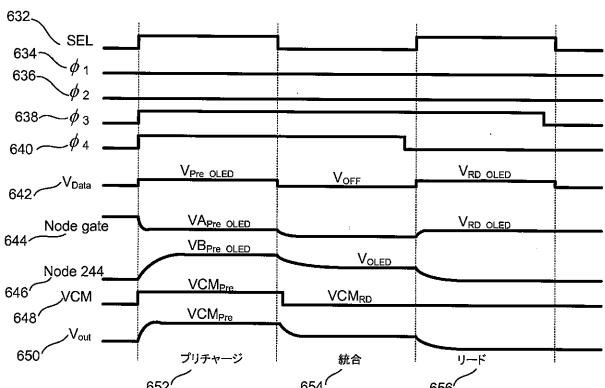
【図5】



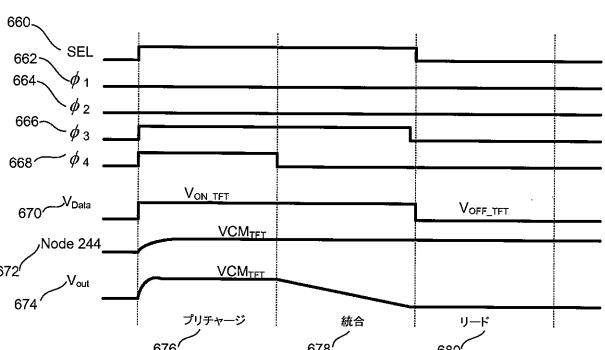
【図6A】



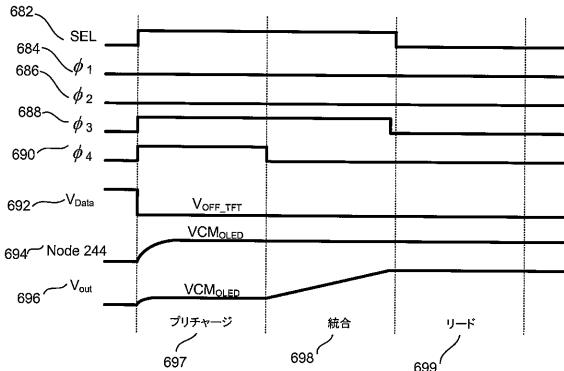
【図6B】



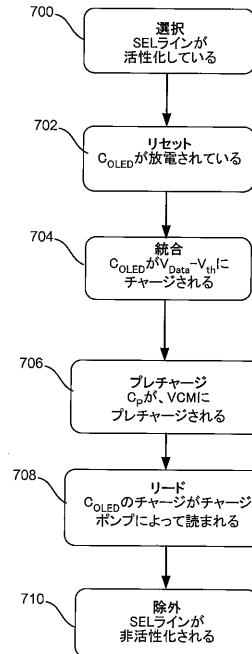
【図6C】



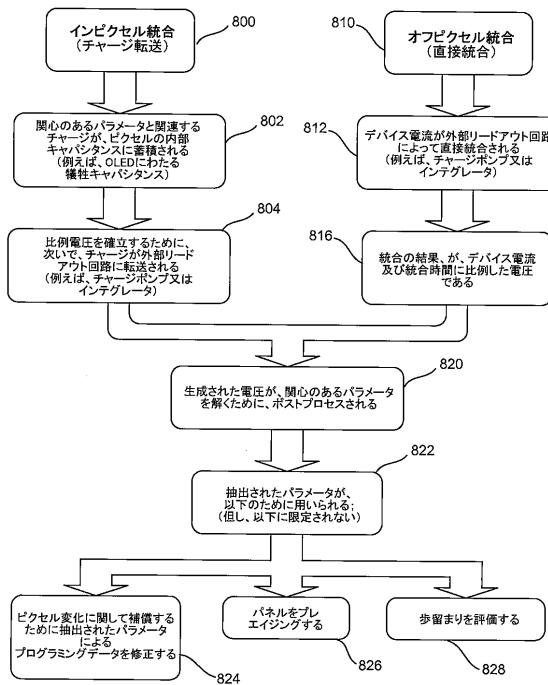
【図 6 D】



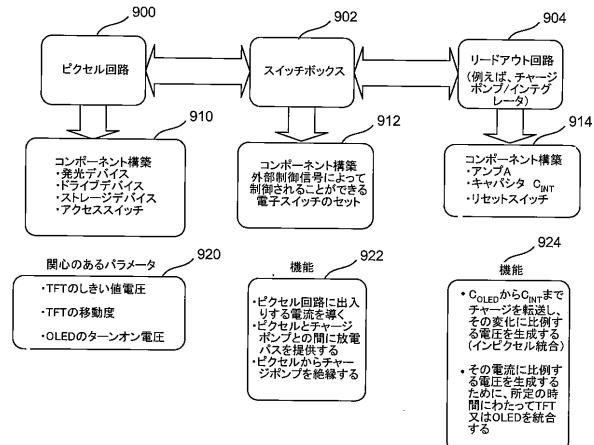
【図 7】



【図 8】



【図 9】



【国際調査報告】

INTERNATIONAL SEARCH REPORT		International application No. PCT/IB2012/052372																		
<p>A. CLASSIFICATION OF SUBJECT MATTER IPC: G09G 3/22 (2006.01), G09G 3/32 (2006.01) According to International Patent Classification (IPC) or to both national classification and IPC</p>																				
<p>B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) IPC (2006.01): G09G 3/22, G09G 3/32</p>																				
<p>Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Google and Google Scholar</p>																				
<p>Electronic database(s) consulted during the international search (name of database(s) and, where practicable, search terms used) Databases: TotalPatents Keywords: OLED, charge, pump, amplifier, circuit, mobility, switch, current, age, aging, vth, threshold, negative, feedback, compensation, operational, data, extraction, pre-charge, precharge.</p>																				
<p>C. DOCUMENTS CONSIDERED TO BE RELEVANT</p> <table border="1"> <thead> <tr> <th>Category*</th> <th>Citation of document, with indication, where appropriate, of the relevant passages</th> <th>Relevant to claim No.</th> </tr> </thead> <tbody> <tr> <td>X</td> <td>US7423617B2 (GIRALDO ET AL.) 09 September 2008 (09-09-2008) /*Whole Document*/</td> <td>11-16</td> </tr> <tr> <td>A</td> <td>US2012/0056558A1 (TOSHIYA ET AL.) 08 March 2012 (08-03-2012) /*Whole Document*/</td> <td></td> </tr> <tr> <td>A</td> <td>US2008/0048951A1 (NAUGLER, JR ET AL.) 28 February 2008 (28-02-2008) /*Whole Document*/</td> <td></td> </tr> <tr> <td>A</td> <td>US2008/0117144A1 (NAKANO ET AL.) 22 May 2008 (22-05-2008) /*Whole Document*/</td> <td></td> </tr> <tr> <td>A</td> <td>Thin-Film Transistor Integration for Biomedical Imaging and AMOLED Displays. CHAJI Downloaded, July 19, 2012., A thesis presented to the University of Waterloo: http://uwspace.uwaterloo.ca/bitstream/10012/3667/1/Thesis_Cheji.pdf /*pages 17-26*/</td> <td></td> </tr> </tbody> </table>			Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.	X	US7423617B2 (GIRALDO ET AL.) 09 September 2008 (09-09-2008) /*Whole Document*/	11-16	A	US2012/0056558A1 (TOSHIYA ET AL.) 08 March 2012 (08-03-2012) /*Whole Document*/		A	US2008/0048951A1 (NAUGLER, JR ET AL.) 28 February 2008 (28-02-2008) /*Whole Document*/		A	US2008/0117144A1 (NAKANO ET AL.) 22 May 2008 (22-05-2008) /*Whole Document*/		A	Thin-Film Transistor Integration for Biomedical Imaging and AMOLED Displays. CHAJI Downloaded, July 19, 2012., A thesis presented to the University of Waterloo: http://uwspace.uwaterloo.ca/bitstream/10012/3667/1/Thesis_Cheji.pdf /*pages 17-26*/	
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.																		
X	US7423617B2 (GIRALDO ET AL.) 09 September 2008 (09-09-2008) /*Whole Document*/	11-16																		
A	US2012/0056558A1 (TOSHIYA ET AL.) 08 March 2012 (08-03-2012) /*Whole Document*/																			
A	US2008/0048951A1 (NAUGLER, JR ET AL.) 28 February 2008 (28-02-2008) /*Whole Document*/																			
A	US2008/0117144A1 (NAKANO ET AL.) 22 May 2008 (22-05-2008) /*Whole Document*/																			
A	Thin-Film Transistor Integration for Biomedical Imaging and AMOLED Displays. CHAJI Downloaded, July 19, 2012., A thesis presented to the University of Waterloo: http://uwspace.uwaterloo.ca/bitstream/10012/3667/1/Thesis_Cheji.pdf /*pages 17-26*/																			
<input type="checkbox"/> Further documents are listed in the continuation of Box C.		<input checked="" type="checkbox"/> See patent family annex.																		
<table> <tr> <td>* Special categories of cited documents:</td> <td></td> </tr> <tr> <td>"A" document defining the general state of the art which is not considered to be of particular relevance</td> <td>"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention</td> </tr> <tr> <td>"B" earlier application or patent but published on or after the international filing date</td> <td>"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone</td> </tr> <tr> <td>"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)</td> <td>"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art</td> </tr> <tr> <td>"O" document referring to an oral disclosure, use, exhibition or other means</td> <td>"&" document member of the same patent family</td> </tr> <tr> <td>"P" document published prior to the international filing date but later than the priority date claimed</td> <td></td> </tr> </table>			* Special categories of cited documents:		"A" document defining the general state of the art which is not considered to be of particular relevance	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention	"B" earlier application or patent but published on or after the international filing date	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone	"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art	"O" document referring to an oral disclosure, use, exhibition or other means	"&" document member of the same patent family	"P" document published prior to the international filing date but later than the priority date claimed							
* Special categories of cited documents:																				
"A" document defining the general state of the art which is not considered to be of particular relevance	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention																			
"B" earlier application or patent but published on or after the international filing date	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone																			
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art																			
"O" document referring to an oral disclosure, use, exhibition or other means	"&" document member of the same patent family																			
"P" document published prior to the international filing date but later than the priority date claimed																				
Date of the actual completion of the international search 18 July 2012 (18-07-2012)		Date of mailing of the international search report 12 September 2012 (12-09-2012)																		
Name and mailing address of the ISA/CA Canadian Intellectual Property Office Place du Portage I, C114 - 1st Floor, Box PCT 50 Victoria Street Gatineau, Quebec K1A 0C9 Facsimile No.: 001-819-953-2476		Authorized officer Tony Khoury (819) 934-7882																		

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/IB2012/052372

Patent Document Cited in Search Report	Publication Date	Patent Family Member(s)	Publication Date
US7423617B2	09 September 2008 (09-09-2008)	AU2003274543A1 CN1711479A CN1711479B EP1576380A1 JP2006505816A KR20050084636A KR100968252B1 US2006015272A1 WO2004042413A1	07 June 2004 (07-06-2004) 21 December 2005 (21-12-2005) 26 May 2010 (26-05-2010) 21 September 2005 (21-09-2005) 16 February 2006 (16-02-2006) 26 August 2005 (26-08-2005) 06 July 2010 (06-07-2010) 19 January 2006 (19-01-2006) 21 May 2004 (21-05-2004)
US2012/0056558A1	08 March 2012 (08-03-2012)	CN102385832A JP2012053322A	21 March 2012 (21-03-2012) 15 March 2012 (15-03-2012)
US2008/0048951A1	28 February 2008 (28-02-2008)	US2008048951A1 WO2007120849A2 WO2007120849A3	28 February 2008 (28-02-2008) 25 October 2007 (25-10-2007) 07 May 2009 (07-05-2009)
US2008/0117144A1	22 May 2008 (22-05-2008)	CN1573341A CN1294421C JP2004347749A JP3760411B2 US2004246019A1 US7106089B2 US2007075727A1 US7317326B2	02 February 2005 (02-02-2005) 10 January 2007 (10-01-2007) 09 December 2004 (09-12-2004) 29 March 2006 (29-03-2006) 09 December 2004 (09-12-2004) 12 September 2006 (12-09-2006) 05 April 2007 (05-04-2007) 08 January 2008 (08-01-2008)

フロントページの続き

(51) Int.Cl.

F I

テーマコード(参考)

H 0 5 B 33/14

A

(81) 指定国 AP(BW,GH,GM,KE,LR,LS,MW,MZ,NA,RW,SD,SL,SZ,TZ,UG,ZM,ZW),EA(AM,AZ,BY,KG,KZ,RU,TJ,TM),EP(AL,AT,BE,BG,CH,CY,DE,DK,EE,ES,FI,FR,GB,GR,HR,HU,IE,IS,IT,LT,LU,LV,MC,MK,MT,NL,NO,PL,PT,RO,R,S,SE,SI,SK,SM,TR),OA(BF,BJ,CF,CG,CI,CM,GA,GN,GQ,GW,ML,MR,NE,SN,TD,TG),AE,AG,AL,AM,AO,AT,AU,AZ,BA,BB,BG,BH,BR,BW,BY,BZ,CA,CH,CL,CN,CO,CR,CU,CZ,DE,DK,DM,DO,DZ,EC,EE,EG,ES,FI,GB,GD,GE,GH,GM,GT,HN,HR,HU,ID,IL,IN,IS,JP,KE,KG,KM,KN,KP,KR,KZ,LA,LC,LK,LR,LS,LT,LU,LY,MA,MD,ME,MG,MK,MN,MW,MX,MY,MZ,NA,NG,NI,NO,NZ,OM,PE,PG,PH,PL,PT,QA,RO,RS,RW,SC,SD,SE,SG,SK,SL,SM,ST,SV,SY,TH,TJ,TM,TN,TR,TT,TZ,UA,UG,US,UZ,VC,VN,ZA

(72) 発明者 アジジ, イエイサー

カナダ国オンタリオ エヌ2エル・4ヴィ3, ウォータールー, ボックス・グローブ・プレイス
558

F ターム(参考) 3K107 AA01 BB01 CC33 EE03 HH04 HH05

5C080 AA06 BB05 JJ02 JJ03 JJ04

5C380 AA01 AB06 AB22 AB23 BA36 BA38 BA39 CA08 CC02 CC04

CC07 CC08 CC23 CC26 CC27 CC30 CC33 CC49 CC62 CC71

CC77 CD032 CD043 CF27 CF37 CF51 DA02 DA06 DA32 DA35

DA47 DA50 DA57 FA02 FA21 HA05 HA12

专利名称(译)	用于提取AMOLED显示阈值和移动性参数的系统和方法		
公开(公告)号	JP2014522503A	公开(公告)日	2014-09-04
申请号	JP2014511982	申请日	2012-05-11
[标]申请(专利权)人(译)	伊格尼斯创新公司		
申请(专利权)人(译)	伊格尼斯-Inobeishon公司		
[标]发明人	チャジゴラムレザ アジジイエイサー		
发明人	チャジゴラムレザ アジジイエイサー		
IPC分类号	G09G3/30 G09G3/20 H01L51/50		
CPC分类号	G09G3/3233 G09G3/3291 G09G2300/043 G09G2300/0819 G09G2300/0866 G09G2310/0251 G09G2320/0233 G09G2320/029 G09G2320/045 G01R19/0092 G09G3/006 G09G3/3258 G09G3/3266 G09G2300/0465 G09G2300/0842 G09G2310/0291 G09G2310/08 G09G2320/0295 G09G2320/043 G09G2330/028 H03F3/2171		
FI分类号	G09G3/30.J G09G3/20.624.B G09G3/20.611.H G09G3/20.642.P G09G3/20.641.C H05B33/14.A		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC33 3K107/EE03 3K107/HH04 3K107/HH05 5C080/AA06 5C080 /BB05 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C380/AA01 5C380/AB06 5C380/AB22 5C380/AB23 5C380/BA36 5C380/BA38 5C380/BA39 5C380/CA08 5C380/CC02 5C380/CC04 5C380/CC07 5C380 /CC08 5C380/CC23 5C380/CC26 5C380/CC27 5C380/CC30 5C380/CC33 5C380/CC49 5C380/CC62 5C380/CC71 5C380/CC77 5C380/CD032 5C380/CD043 5C380/CF27 5C380/CF37 5C380/CF51 5C380 /DA02 5C380/DA06 5C380/DA32 5C380/DA35 5C380/DA47 5C380/DA50 5C380/DA57 5C380/FA02 5C380/FA21 5C380/HA05 5C380/HA12		
优先权	13/112468 2011-05-20 US		
外部链接	Espacenet		

摘要(译)

公开了用于改进AMOLED显示器的OLED参数和晶体管的提取以补偿编程电压以改善图像质量的系统和方法。像素电路包括用于存储程序信号的有机发光装置，用于向发光装置施加可编程驱动电流的驱动装置，程序输入和用于输出程序信号的存储装置。电荷泵放大器具有电流输入和电压输出。电荷泵放大器包括负反馈配置的运算放大器。反馈由电容器的反相输入和连接在输出之间的运算放大器提供。共模电压源驱动运算放大器的非反相输入。电子开关连接到整个电容器以复位电容器。

