

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2008-203660

(P2008-203660A)

(43) 公開日 平成20年9月4日(2008.9.4)

(51) Int.Cl.	F 1	テーマコード (参考)
G09G 3/30 (2006.01)	G09G 3/30	J 3K107
G09G 3/20 (2006.01)	G09G 3/20	624B 5C080
H01L 51/50 (2006.01)	G09G 3/20	611H
	G09G 3/20	642A
	G09G 3/20	611A

審査請求 有 請求項の数 5 O L (全 19 頁) 最終頁に続く

(21) 出願番号	特願2007-41197 (P2007-41197)	(71) 出願人	000002185 ソニー株式会社 東京都港区港南1丁目7番1号
(22) 出願日	平成19年2月21日 (2007.2.21)	(74) 代理人	100092336 弁理士 鈴木 晴敏
		(72) 発明者	山下 淳一 東京都港区港南1丁目7番1号 ソニー株式会社内
		(72) 発明者	内野 勝秀 東京都港区港南1丁目7番1号 ソニー株式会社内
		F ターム (参考)	3K107 AA01 BB01 CC14 CC33 EE03 HH00 HH04 HH05 5C080 AA06 BB05 DD05 DD26 JJ02 JJ03 JJ04 JJ06 KK02 KK07 KK43

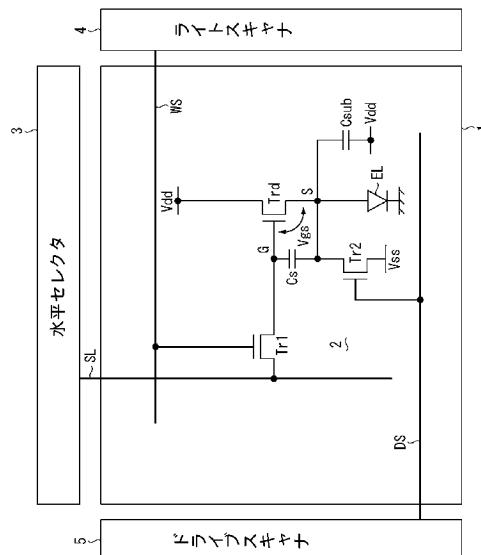
(54) 【発明の名称】表示装置及びその駆動方法と電子機器

(57) 【要約】

【課題】非発光期間中に流れる貫通電流を抑制して、表示装置の低消費電力化を図る。

【解決手段】サンプリング用トランジスタTr1は、信号線S_Lから供給された映像信号の信号電位をサンプリングして保持容量Csに保持する。駆動用トランジスタTr_dは、保持された信号電位に応じて駆動電流を発光素子ELに流して発光状態にする。スイッチングトランジスタTr2は、映像信号のサンプリングに先立ってオシし保持容量Csの一端を固定電位V_ssに接続して発光素子ELを非発光状態にする。サンプリング用トランジスタTr1は、スイッチングトランジスタTr2がオンするときに合わせてオシし、信号線S_Lからオフ電圧を取り込んで駆動用トランジスタTr_dのゲートGに印加してこれをオフし、以って電源V_ddから固定電位V_ssに向かって貫通電流が流れないようにする。

【選択図】図5



【特許請求の範囲】

【請求項 1】

画素アレイ部とこれを駆動する駆動部とからなり、

前記画素アレイ部は、行状の第1走査線及び第2走査線と、列状の信号線と、各第1走査線と各信号線とが交差する部分に配された行列状の画素とを備え、

前記駆動部は、行状の第1走査線及び第2走査線に夫々制御信号を出力して画素を行単位で線順次走査するとともに、該線順次走査に合わせて列状の信号線に映像信号の信号電位と所定のオフ電位とを供給し、

前記画素は、発光素子と、サンプリング用トランジスタと、駆動用トランジスタと、スイッチングトランジスタと、保持容量とを含み、

前記サンプリング用トランジスタは、その制御端が該第1走査線に接続し、一対の電流端の一方が該信号線に接続し、他方が該駆動用トランジスタの制御端に接続し、

前記駆動用トランジスタは、一対の電流端の一方が電源に接続し、他方が該発光素子に接続し、

前記スイッチングトランジスタは、その制御端が第2走査線に接続し、一対の電流端の一方が固定電位に接続し、他方が該駆動用トランジスタの他方の電流端に接続し、

前記保持容量は、その一端が該駆動用トランジスタの制御端に接続し、その他端が該スイッチングトランジスタの他方の電流端に接続している表示装置であって、

前記サンプリング用トランジスタは、該第1走査線から供給された制御信号に応じて導通し、該信号線から供給された映像信号の信号電位をサンプリングして該保持容量に保持し、

前記駆動用トランジスタは、該電源から電流の供給を受け該保持された信号電位に応じて駆動電流を該発光素子に流して発光状態にし、

前記スイッチングトランジスタは、映像信号のサンプリングに先立って第2走査線から供給される制御信号に応じてオンし該保持容量の他端を固定電位に接続して該発光素子を非発光状態にし、

前記サンプリング用トランジスタは、該スイッチングトランジスタがオンするとき該第1走査線から供給される別の制御信号に応じてオンし、該信号線から該オフ電圧を取り込んで該駆動用トランジスタの制御端に印加してこれをオフし、以って該電源から該固定電位に向かって貫通電流が流れないようにしたことを特徴とする表示装置。

【請求項 2】

前記サンプリング用トランジスタは、該駆動用トランジスタをオフした後、該信号線が所定の基準電位にある時第1走査線から供給された制御信号に応じてオンし、該駆動用トランジスタの制御端に該基準電位を書き込み、以って該保持容量の両端の電位差を該駆動用トランジスタの閾電圧より高くセットし、

続いて該スイッチングトランジスタをオフし、該駆動用トランジスタがカットオフするまで該保持容量を充電し、以って該閾電圧に相当する電圧を該保持容量に保持することを特徴とする請求項1記載の表示装置。

【請求項 3】

前記駆動用トランジスタは、その制御端に信号電位が印加されている状態で、該駆動用トランジスタに流れる駆動電流を所定の補正時間だけ該保持容量に負帰還し、持て該駆動用トランジスタの移動度に応じた補正を該保持容量に保持された信号電位にかけることを特徴とする請求項1記載の表示装置。

【請求項 4】

画素アレイ部とこれを駆動する駆動部とからなり、

前記画素アレイ部は、行状の第1走査線及び第2走査線と、列状の信号線と、各第1走査線と各信号線とが交差する部分に配された行列状の画素とを備え、

前記駆動部は、行状の第1走査線及び第2走査線に夫々制御信号を出力して画素を行単位で線順次走査するとともに、該線順次走査に合わせて列状の信号線に映像信号の信号電位と所定のオフ電位とを供給し、

10

20

30

40

50

前記画素は、発光素子と、サンプリング用トランジスタと、駆動用トランジスタと、スイッチングトランジスタと、保持容量とを含み、

前記サンプリング用トランジスタは、その制御端が該第1走査線に接続し、一対の電流端の一方が該信号線に接続し、他方が該駆動用トランジスタの制御端に接続し、

前記駆動用トランジスタは、一対の電流端の一方が電源に接続し、他方が該発光素子に接続し、

前記スイッチングトランジスタは、その制御端が第2走査線に接続し、一対の電流端の一方が固定電位に接続し、他方が該駆動用トランジスタの他方の電流端に接続し、

前記保持容量は、その一端が該駆動用トランジスタの制御端に接続し、その他端が該スイッチングトランジスタの他方の電流端に接続している表示装置の駆動方法であって、

前記サンプリング用トランジスタが、該第1走査線から供給された制御信号に応じて導通し、該信号線から供給された映像信号の信号電位をサンプリングして該保持容量に保持し、

前記駆動用トランジスタが、該電源から電流の供給を受け該保持された信号電位に応じて駆動電流を該発光素子に流して発光状態にし、

前記スイッチングトランジスタが、映像信号のサンプリングに先立って第2走査線から供給される制御信号に応じてオンし該保持容量の他端を固定電位に接続して該発光素子を非発光状態にし、

前記サンプリング用トランジスタが、該スイッチングトランジスタがオンするとき該第1走査線から供給される別の制御信号に応じてオンし、該信号線から該オフ電圧を取り込んで該駆動用トランジスタの制御端に印加してこれをオフし、以って該電源から該固定電位に向かって貫通電流が流れないようにしたことを特徴とする表示装置の駆動方法。

【請求項5】

請求項1に記載の表示装置を備えた電子機器。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、発光素子を含む画素がマトリクス状(行列状)に配列された表示装置であって、特に各画素内に設けた絶縁ゲート型電界効果トランジスタによって、有機ELなどの発光素子に通電する電流量を制御する、いわゆるアクティブマトリクス型の表示装置に関する。またこの様な表示装置の駆動方法及びこの様な表示装置を備えた電子機器に関する。

【背景技術】

【0002】

画像表示装置、例えば液晶ディスプレイなどでは、多数の液晶画素をマトリクス状に並べ、表示すべき画像情報に応じて画素毎に入射光の透過強度又は反射強度を制御することによって画像を表示する。これは、有機EL素子を画素に用いた有機ELディスプレイなどにおいても同様であるが、液晶画素と異なり有機EL素子は自発光素子である。その為、有機ELディスプレイは液晶ディスプレイに比べて画像の視認性が高く、バックライトが不要であり、応答速度が高いなどの利点を有する。又、各発光素子の輝度レベル(階調)はそれに流れる電流値によって制御可能であり、いわゆる電流制御型であるという点で液晶ディスプレイなどの電圧制御型とは大きく異なる。

【0003】

有機ELディスプレイにおいては、液晶ディスプレイと同様、その駆動方式として単純マトリクス方式とアクティブマトリクス方式がある。前者は構造が単純であるものの、大型且つ高精細のディスプレイの実現が難しいなどの問題がある為、現在はアクティブマトリクス方式の開発が盛んに行なわれている。この方式は、各画素回路内部の発光素子に流れる電流を、画素回路内部に設けた能動素子(一般には薄膜トランジスタ、TFT)によって制御するものであり、以下の特許文献に記載がある。

【特許文献1】特開2003-255856

10

20

30

40

50

【特許文献2】特開2003-271095
 【特許文献3】特開2004-133240
 【特許文献4】特開2004-029791
 【特許文献5】特開2004-093682
 【特許文献6】特開2006-215213

【発明の開示】

【発明が解決しようとする課題】

【0004】

従来の画素回路は、制御信号を供給する行状の走査線と映像信号を供給する列状の信号線とが交差する部分に配され、少なくともサンプリング用トランジスタと保持容量と駆動用トランジスタと発光素子とを含む。サンプリング用トランジスタは、走査線から供給される制御信号に応じ導通して信号線から供給された映像信号をサンプリングする。保持容量は、サンプリングされた映像信号に応じた入力電圧（信号電位）を保持する。駆動用トランジスタは、保持容量に保持された入力電圧に応じて所定の発光期間に出力電流を供給する。尚一般に、出力電流は駆動用トランジスタのチャネル領域のキャリア移動度及び閾電圧に対して依存性を有する。発光素子は、駆動用トランジスタから供給された出力電流により映像信号に応じた輝度で発光する。

10

【0005】

駆動用トランジスタは、保持容量に保持された入力電圧をゲートに受けてソース／ドレン間に出力電流を流し、発光素子に通電する。一般に発光素子の発光輝度は通電量に比例している。更に駆動用トランジスタの出力電流供給量はゲート電圧すなわち保持容量に書き込まれた入力電圧によって制御される。従来の画素回路は、駆動用トランジスタのゲートに印加される入力電圧を入力映像信号に応じて変化させることで、発光素子に供給する電流量を制御している。

20

【0006】

ここで駆動用トランジスタの動作特性は以下の特性式で表わされる。

$$I_{ds} = (1/2) \mu (W/L) C_{ox} (V_{gs} - V_{th})^2$$

このトランジスタ特性式において、 I_{ds} はソース／ドレン間に流れるドレン電流を表わしており、画素回路では発光素子に供給される出力電流である。 V_{gs} はソースを基準としてゲートに印加されるゲート電圧を表わしており、画素回路では上述した入力電圧である。 V_{th} はトランジスタの閾電圧である。又 μ はトランジスタのチャネルを構成する半導体薄膜の移動度を表わしている。その他 W はチャネル幅を表わし、 L はチャネル長を表わし、 C_{ox} はゲート容量を表わしている。このトランジスタ特性式から明らかな様に、薄膜トランジスタは飽和領域で動作する時、ゲート電圧 V_{gs} が閾電圧 V_{th} を超えて大きくなると、オン状態となってドレン電流 I_{ds} が流れる。原理的に見ると上記のトランジスタ特性式が示す様に、ゲート電圧 V_{gs} が一定であれば常に同じ量のドレン電流 I_{ds} が発光素子に供給される。従って、画面を構成する各画素に全て同一のレベルの映像信号を供給すれば、全画素が同一輝度で発光し、画面の一様性（ユニフォーミティ）が得られるはずである。

30

【0007】

しかしながら実際には、ポリシリコンなどの半導体薄膜で構成された薄膜トランジスタ（TFT）は、個々のデバイス特性にばらつきがある。特に、閾電圧 V_{th} は一定ではなく、各画素毎にばらつきがある。前述のトランジスタ特性式から明らかな様に、各駆動用トランジスタの閾電圧 V_{th} がばらつくと、ゲート電圧 V_{gs} が一定であっても、ドレン電流 I_{ds} にばらつきが生じ、画素毎に輝度がばらついてしまう為、画面のユニフォーミティを損なう。従来から駆動用トランジスタの閾電圧のばらつきをキャンセルする機能を組み込んだ画素回路が開発されており、例えば前記の特許文献3に開示がある。

40

【0008】

閾電圧のばらつきをキャンセルする機能を組み込んだ画素回路は、ある程度画面のユニフォーミティを改善することが可能である。しかしながら、ポリシリコン薄膜トランジス

50

タの特性は、閾電圧 V_{th} ばかりでなく移動度 μ も素子ごとにばらつきがある。前述のトランジスタ特性式から明らかなように、移動度 μ がばらつくと、ゲート電圧 V_{gs} が一定であってもドレイン電流 I_{ds} にばらつきが出てしまう。この結果発光輝度が画素毎に変化するため、画面のユニフォーミティを損なう。そこで従来から駆動用トランジスタの閾電圧のばらつきをキャンセルする機能（閾電圧補正機能）に加え、駆動用トランジスタの移動度のばらつきを画素毎に補正する機能（移動度補正機能）を備えた表示装置が開発されており、例えば前記の特許文献 6 に開示がある。

【0009】

画素に発光素子を用いた従来のアクティブマトリクス型表示装置は、通常フィールドまたはフレームごとに線順次走査（ラスタスキャン）を行って画像または映像を表示している。一般的には、各フィールドを発光期間と非発光期間に分け、発光期間中各発光素子に駆動電流を供給して映像信号に応じた輝度で発光させる一方、非発光期間には上述した閾電圧補正機能や移動度補正機能を実行している。この場合、1フィールドに占める発光期間の割合（デューティ）を調整することで、画面輝度をコントロールすることが出来る。

10

【0010】

この様な表示装置は、大部分が発光期間中に電力を消費し、非発光期間中は消費電力を可能な限り抑制することが好ましい。しかしながら、従来の表示装置は非発光期間で所定の補正動作を行うとき、動作の関係から各画素に貫通電流が流れている。この貫通電流は発光輝度に寄与しないため、無駄に流れていることとなる。このため従来の表示装置は消費電力効率が低いという課題があった。

20

【課題を解決するための手段】

【0011】

上述した従来の技術の課題に鑑み、本発明は非発光期間中に流れる貫通電流を抑制して、表示装置の低消費電力化を図ることを目的とする。かかる目的を達成するために以下の手段を講じた。即ち本発明は、画素アレイ部とこれを駆動する駆動部とからなり、前記画素アレイ部は、行状の第1走査線及び第2走査線と、列状の信号線と、各第1走査線と各信号線とが交差する部分に配された行列状の画素とを備え、前記駆動部は、行状の第1走査線及び第2走査線に夫々制御信号を出力して画素を行単位で線順次走査するとともに、該線順次走査に合わせて列状の信号線に映像信号の信号電位と所定のオフ電位とを供給し、前記画素は、発光素子と、サンプリング用トランジスタと、駆動用トランジスタと、スイッチングトランジスタと、保持容量とを含み、前記サンプリング用トランジスタは、その制御端が該第1走査線に接続し、一対の電流端の一方が該信号線に接続し、他方が該駆動用トランジスタの制御端に接続し、前記駆動用トランジスタは、一対の電流端の一方が電源に接続し、他方が該発光素子に接続し、前記スイッチングトランジスタは、その制御端が第2走査線に接続し、一対の電流端の一方が固定電位に接続し、他方が該駆動用トランジスタの他方の電流端に接続し、前記保持容量は、その一端が該駆動用トランジスタの制御端に接続し、その他端が該スイッチングトランジスタの他方の電流端に接続している表示装置であって、前記サンプリング用トランジスタは、該第1走査線から供給された制御信号に応じて導通し、該信号線から供給された映像信号の信号電位をサンプリングして該保持容量に保持し、前記駆動用トランジスタは、該電源から電流の供給を受け該保持された信号電位に応じて駆動電流を該発光素子に流して発光状態にし、前記スイッチングトランジスタは、映像信号のサンプリングに先立って第2走査線から供給される制御信号に応じてオンし該保持容量の他端を固定電位に接続して該発光素子を非発光状態にし、前記サンプリング用トランジスタは、該スイッチングトランジスタがオンするとき該第1走査線から供給される別の制御信号に応じてオンし、該信号線から該オフ電圧を取り込んで該駆動用トランジスタの制御端に印加してこれをオフし、以って該電源から該固定電位に向かって貫通電流が流れないようにしたことを特徴とする。

30

【0012】

具体的な態様では、前記サンプリング用トランジスタは、該駆動用トランジスタをオフした後、該信号線が所定の基準電位にある時第1走査線から供給された制御信号に応じて

40

50

オンし、該駆動用トランジスタの制御端に該基準電位を書き込み、以って該保持容量の両端の電位差を該駆動用トランジスタの閾電圧より高くセットし、続いて該スイッチングトランジスタをオフし、該駆動用トランジスタがカットオフするまで該保持容量を充電し、以って該閾電圧に相当する電圧を該保持容量に保持する。又前記駆動用トランジスタは、その制御端に信号電位が印加されている状態で、該駆動用トランジスタに流れる駆動電流を所定の補正時間だけ該保持容量に負帰還し、持て該駆動用トランジスタの移動度に応じた補正を該保持容量に保持された信号電位にかける。

【発明の効果】

【0013】

本発明によると、表示装置は発光期間から非発光期間に移行するとき、スイッチングトランジスタをオンして駆動用トランジスタの出力電流端（ソース）を固定電位に接続し、以って発光素子をカットオフしている。これにより発光素子には駆動電流が流れなくなり、非発光状態になる。この非発光期間になってから、各画素は所定の補正動作を行う。但しこのままの状態だと、駆動電流が電源から駆動用トランジスタを通って固定電位に流れてしまう。そこで本発明はスイッチングトランジスタをオンして非発光期間に移行するとき、サンプリング用トランジスタをオンして信号線からオフ電圧を取り込んで駆動用トランジスタの制御端（ゲート）に印加する。これにより駆動用トランジスタをオフする。よって電源から固定電位に向かって流れようとする貫通電流を遮断することが出来る。この様に非発光期間に入るとき駆動用トランジスタをカットオフすることで貫通電流をなくすことが出来、パネルの低消費電力化を達成できる。

10

20

30

【発明を実施するための最良の形態】

【0014】

以下図面を参照して本発明を詳細に説明する。まず始めに本発明の背景を明らかにするため、図1を参照して先行開発にかかる表示装置を説明する。この先行開発例は本発明の基になったもので、以下本発明の一部としてこの先行開発例を説明する。図1は、先行開発にかかる表示装置の全体構成を示すブロック図である。図示するように、本表示装置は、画素アレイ部1とこれを駆動する駆動部とからなる。画素アレイ部1は、行状の走査線WSと、列状の信号線（信号ライン）SLと、両者が交差する部分に配された行列状の画素2と、各画素2の各行に対応して配された給電線（電源ライン）VLとを備えている。なお本例は、各画素2にRGB三原色のいずれかが割り当てられており、カラー表示が可能である。但しこれに限られるものではなく、単色表示のデバイスも含む。駆動部は、各走査線WSに順次制御信号を供給して画素2を行単位で線順次走査するライトスキャナ4と、この線順次走査に合わせて各給電線VLに第1電位と第2電位で切換る電源電圧を供給する電源スキャナ6と、この線順次走査に合わせて列状の信号線SLに映像信号となる信号電位と基準電位を供給する信号セレクタ（水平セレクタ）3とを備えている。

【0015】

図2は、図1に示した表示装置に含まれる画素2の具体的な構成及び結線関係を示す回路図である。図示するように、この画素2は有機ELデバイスなどで代表される発光素子ELと、サンプリング用トランジスタTr1と、駆動用トランジスタTrdと、保持容量Csとを含む。サンプリング用トランジスタTr1は、その制御端（ゲート）が対応する走査線WSに接続し、一対の電流端（ソース及びドレイン）の一方が対応する信号線SLに接続し、他方が駆動用トランジスタTrdの制御端（ゲートG）に接続する。駆動用トランジスタTrdは、一対の電流端（ソースS及びドレイン）の一方が発光素子ELに接続し、他方が対応する給電線VLに接続している。本例では、駆動用トランジスタTrdがNチャネル型であり、そのドレインが給電線VLに接続する一方、ソースSが出力ノードとして発光素子ELのアノードに接続している。発光素子ELのカソードは所定のカソード電位Vcathに接続している。保持容量Csは駆動用トランジスタTrdのソースSとゲートGの間に接続している。

40

【0016】

かかる構成において、サンプリング用トランジスタTr1は走査線WSから供給された

50

制御信号に応じて導通し、信号線 S L から供給された信号電位をサンプリングして保持容量 C s に保持する。駆動用トランジスタ T r d は、第 1 電位（高電位 V d d ）にある給電線 V L から電流の供給を受け保持容量 C s に保持された信号電位に応じて駆動電流を発光素子 E L に流す。ライトスキャナ 4 は、信号線 S L が信号電位にある時間帯にサンプリング用トランジスタ T r 1 を導通状態にするため、所定のパルス幅の制御信号を制御線 W S に出力し、以って保持容量 C s に信号電位を保持すると同時に駆動用トランジスタ T r d の移動度 μ に対する補正を信号電位に加える。この後駆動用トランジスタ T r d は保持容量 C s に書き込まれた信号電位 V s i g に応じた駆動電流を発光素子 E L に供給し、発光動作に入る。

【0017】

本画素回路 2 は、上述した移動度補正機能に加え闇電圧補正機能も備えている。即ち電源スキャナ 6 は、サンプリング用トランジスタ T r 1 が信号電位 V s i g をサンプリングする前に、第 1 タイミングで給電線 V L を第 1 電位（高電位 V d d ）から第 2 電位（低電位 V s s ）に切換える。またライトスキャナ 4 は同じくサンプリング用トランジスタ T r 1 が信号電位 V s i g をサンプリングする前に、第 2 タイミングでサンプリング用トランジスタ T r 1 を導通させて信号線 S L から基準電位 V r e f を駆動用トランジスタ T r d のゲート G に印加すると共に駆動用トランジスタ T r d のソース S を第 2 電位（V s s ）にセットする。電源スキャナ 6 は第 2 タイミングの後の第 3 タイミングで給電線 V L を第 2 電位 V s s から第 1 電位 V d d に切換えて、駆動用トランジスタ T r d の闇電圧 V t h に相当する電圧を保持容量 C s に保持する。かかる闇電圧補正機能により、本表示装置は画素毎にばらつく駆動用トランジスタ T r d の闇電圧 V t h の影響をキャンセルすることができる。

【0018】

本画素回路 2 は、さらにブートストラップ機能も備えている。即ちライトスキャナ 4 は保持容量 C s に信号電位 V s i g が保持された段階で走査線 W S に対する制御信号の印加を解除し、サンプリング用トランジスタ T r 1 を非導通状態にして駆動用トランジスタ T r d のゲート G を信号線 S L から電気的に切り離し、以って駆動用トランジスタ T r d のソース S の電位変動にゲート G の電位が連動し、ゲート G とソース S 間の電圧 V g s を一定に維持することができる。

【0019】

図 3 は、図 2 に示した画素回路 2 の動作説明に供するタイミングチャートである。時間軸を共通にして、走査線 W S の電位変化、給電線 V L の電位変化及び信号線 S L の電位変化を表している。またこれらの電位変化と並行に、駆動用トランジスタのゲート G 及びソース S の電位変化も表してある。

【0020】

前述したように走査線 W S には、サンプリング用トランジスタ T r 1 をオンするための制御信号パルスが印加される。この制御信号パルスは画素アレイ部の線順次走査に合わせて 1 フィールド (1 f) 周期で走査線 W S に印加される。電源線 V L は同じように 1 フィールド周期で高電位 V d d と低電位 V s s との間で切換る。信号線 S L には 1 水平周期 (1 H) 内で信号電位 V s i g と基準電位 V r e f が切換る映像信号を供給している。

【0021】

図 3 のタイミングチャートに示すように、画素は前のフィールドの発光期間から当該フィールドの非発光期間に入り、そのあと当該フィールドの発光期間となる。この非発光期間で準備動作、闇電圧補正動作、信号書き込み動作、移動度補正動作などを行う。

【0022】

前フィールドの発光期間では、給電線 V L が高電位 V d d にあり、駆動用トランジスタ T r d が駆動電流 I d s を発光素子 E L に供給している。駆動電流 I d s は高電位 V d d にある給電線 V L から駆動用トランジスタ T r d を介して発光素子 E L を通り、カソードラインに流れ込んでいる。

【0023】

10

20

30

40

50

続いて当該フィールドの非発光期間に入るとまずタイミングT1で給電線VLを高電位Vddから低電位Vssに切換える。これにより給電線VLはVssまで放電され、さらに駆動用トランジスタTrdのソースSの電位はVssまで下降する。これにより発光素子ELのアノード電位（即ち駆動用トランジスタTrdのソース電位）は逆バイアス状態となるため、駆動電流が流れなくなり消灯する。また駆動用トランジスタのソースSの電位下降に連動してゲートGの電位も降下する。

【0024】

続いてタイミングT2になると、走査線WSを低レベルから高レベルに切換えることで、サンプリング用トランジスタTr1が導通状態になる。この時信号線SLは基準電位Vrefにある。よって駆動用トランジスタTrdのゲートGの電位は導通したサンプリング用トランジスタTr1を通じて信号線SLの基準電位Vrefとなる。この時駆動用トランジスタTrdのソースSの電位はVrefよりも十分低い電位Vssにある。この様にして駆動用トランジスタTrdのゲートGとソースSとの間の電圧Vgsが駆動用トランジスタTrdの閾電圧Vthより大きくなるように、初期化される。タイミングT1からタイミングT3までの期間T1-T3は駆動用トランジスタTrdのゲートG／ソースS間電圧Vgsを予めVth以上に設定する準備期間である。

10

【0025】

この後タイミングT3になると、給電線VLが低電位Vssから高電位Vddに遷移し、駆動用トランジスタTrdのソースSの電位が上昇を開始する。やがてドリライブトランジスタTrdのゲートG／ソースS間電圧Vgsが閾電圧Vthとなった所で電流がカットオフする。この様にして駆動用トランジスタTrdの閾電圧Vthに相当する電圧が保持容量Csに書き込まれる。これが閾電圧補正動作である。この時電流がもっぱら保持容量Cs側に流れ、発光素子ELには流れないようにするために、発光素子ELがカットオフとなるようにカソード電位Vcathを設定しておく。この閾電圧補正動作はタイミングT4で信号線SLの電位がVrefからVsigに切換るまでの間に完了する。タイミングT3からタイミングT4までの期間T3-T4が移動度補正期間となる。

20

【0026】

タイミングT4では信号線SLが基準電位Vrefから信号電位Vsigに切換る。この時サンプリング用トランジスタTr1は引き続き導通状態にある。よって駆動用トランジスタTrdのゲートGの電位は信号電位Vsigになる。ここで発光素子ELは始めカットオフ状態（ハイインピーダンス状態）にあるため駆動用トランジスタTrdのドレインとソースの間に流れる電流はもっぱら保持容量Csと発光素子ELの等価容量に流れ込み、充電を開始する。この後サンプリング用トランジスタTr1がオフするタイミングT5までに、駆動用トランジスタTrdのソースSの電位はVだけ上昇する。この様にして映像信号の信号電位VsigがVthに足し込まれる形で保持容量Csに書き込まれると共に移動度補正用の電圧Vが保持容量Csに保持された電圧から差し引かれる。よってタイミングT4からタイミングT5までの期間T4-T5が信号書き込み期間／移動度補正期間となる。この様に信号書き込み期間T4-T5では信号電位Vsigの書き込みと補正量Vの調整が同時に行われる。Vsigが高いほど駆動用トランジスタTrdが供給する電流IdSは大きくなり、Vの絶対値も大きくなる。したがって発光輝度レベルに応じた移動度補正が行われる。Vsigを一定とした場合、駆動用トランジスタTrdの移動度μが大きいほどVの絶対値が大きくなる。換言すると移動度μが大きいほど保持容量Csに対する負帰還量Vが大きくなるので、画素毎の移動度μのばらつきを取り除くことができる。

30

【0027】

最後にタイミングT5になると、前述したように走査線WSが低レベル側に遷移し、サンプリング用トランジスタTr1はオフ状態となる。これにより駆動用トランジスタTrdのゲートGは信号線SLから切り離される。同時にドレイン電流IdSが発光素子ELを流れ始める。これにより発光素子ELのアノード電位は駆動電流IdSに応じて上昇する。発光素子ELのアノード電位の上昇は、即ち駆動用トランジスタTrdのソースSの

40

50

電位上昇に他ならない。駆動用トランジスタ T_{rd} のソース S の電位が上昇すると、保持容量 C_s のブートストラップ動作により駆動用トランジスタ T_{rd} のゲート G の電位も連動して上昇する。ゲート電位の上昇量はソース電位の上昇量に等しくなる。ゆえに発光期間中駆動用トランジスタ T_{rd} のゲート G / ソース S 間電圧 V_{gs} は一定に保持される。この V_{gs} の値は信号電位 V_{sig} に閾電圧 V_{th} 及び移動量 μ の補正をかけたものとなっている。

【0028】

図1～図3を参照して説明した先行開発例は、画素が2個のトランジスタ（サンプリング用トランジスタと駆動用トランジスタ）からなり簡単な回路構成となっているにも関わらず、閾電圧補正機能や移動度補正機能を備えており、高画質の表示装置を提供することが出来る。しかしながら、少ない素子数で閾電圧補正機能や移動度補正機能を実現するため、給電線 V_L や信号線 S_L の電位を複雑なタイミングで切換える制御しなければならず、駆動部側の負荷が高くなりコスト増の原因となってしまう。特に給電線 V_L を V_{dd} と V_{ss} で切換える電源スキャナ6は高い電流駆動能力が必要とされ、特殊なドライバICが必要である。また給電線 V_L も各画素に対して駆動電流を供給するため、配線抵抗の低い材料が必要となり、走査線 WS とは別のプロセスで給電線 V_L を形成しなければならない。

10

【0029】

図4は、本発明にかかる表示装置の全体構成を示すブロック図である。本表示装置は図1に示した先行開発にかかる表示装置の上述した欠点に対処したものである。加えて対処する際、貫通電流を遮断してパネルの低消費電力化を図ったものである。理解を容易にするため図1に示した先行開発例にかかる表示装置と対応する部分には対応する参照番号を付してある。図4に示すように、本表示装置は基本的に画素アレイ部1とこれを駆動する駆動部とで構成されている。画素アレイ部1は行状の第1走査線 WS と、同じく行状の第2走査線 DS と、列状の信号線 S_L と、各第1走査線 WS と各信号線 S_L とが交差する部分に配された行列状の画素2とを備えている。これに対し駆動部は、ライトスキャナ4、ドライブスキャナ5及び水平セレクタ3を含んでいる。ライトスキャナ4は各第1走査線 WS に制御信号を出力して画素2を行単位で線順次走査する。ドライブスキャナ5も各第2走査線 DS にそれぞれ制御信号を出力して画素2を行単位で線順次走査する。但しライトスキャナ4とドライブスキャナ5は制御信号を出力するタイミングが異なっている。このドライブスキャナ5は先行開発例で使われた電源スキャナ6に代えて駆動部に配されている。電源スキャナを廃したことで給電線も画素アレイ部1から除かれている。その代わり、図示しないが画素アレイ部1には一定の電源電位 V_{dd} を供給する電源ラインが配されている。一方水平セレクタ3は、スキャナ4, 5側の線順次走査に合わせて、列状の信号線 S_L に映像信号の信号電位と基準電位とを供給する。

20

【0030】

図5は図4に示した表示装置に組み込まれる画素の構成を示す回路図である。図示するように本画素2は、基本的に発光素子 EL と、サンプリング用トランジスタ T_{r1} と、駆動用トランジスタ T_{rd} と、スイッチングトランジスタ T_{r2} と、保持容量 C_s とを含む。サンプリング用トランジスタ T_{r1} は、その制御端（ゲート）が走査線 WS に接続し、一対の電流端（ソース及びドレイン）の一方が信号線 S_L に接続し、他方が駆動用トランジスタ T_{rd} の制御端（ゲート G ）に接続している。駆動用トランジスタ T_{rd} は、一対の電流端（ソース及びドレイン）の一方（ドレイン）が電源ライン V_{dd} に接続し、他方（ソース S ）が発光素子 EL のアノードに接続している。発光素子 EL のカソードは所定のカソード電位 V_{cathe} に接続している。スイッチングトランジスタ T_{r2} は、その制御端（ゲート）が走査線 DS に接続し、一対の電流端（ソース及びドレイン）の一方が固定電位 V_{ss} に接続し、他方が駆動用トランジスタ T_{rd} のソース S に接続している。保持容量 C_s は、その一端が駆動用トランジスタ T_{rd} の制御端（ゲート G ）に接続し、その他端が駆動用トランジスタ T_{rd} の他方の電流端（ソース S ）に接続している。この駆動用トランジスタ T_{rd} の他方の電流端は、発光素子 EL 及び保持容量 C_s に対する出力

30

40

50

電流端となっている。なお本画素回路2は、保持容量C_sを補助する目的で、補助容量C_{s u b}が駆動用トランジスタTrdのソースSと電源Vddとの間に接続されている。

【0031】

かかる構成において、駆動部側のライトスキャナ4は第1走査線WSにサンプリング用トランジスタTr1を開閉制御するための制御信号を供給する。ドライブスキャナ5は第2走査線DSにスイッチングトランジスタTr2を開閉制御するための制御信号を出力する。水平セレクタ3は信号線SLに信号電位Vsigと基準電位Vrefとの間で切換る映像信号(入力信号)を供給する。この様に走査線WS, DS及び信号線SLの電位が線順次走査に合わせて変動するが、電源ラインはVddに固定されている。またカソード電位Vcath及び固定電位Vssも一定である。

10

【0032】

図6は、図5に示した本発明にかかる表示装置の動作説明に供するタイミングチャートである。但し図6のタイミングチャートは参考例であって、貫通電流の遮断方策を講じる前の動作シーケンスを現している。なお理解を容易にするため、図6に示したタイミングチャートは、図3に示したタイミングチャートと同様の表記を採用している。図示するように本タイミングチャートは、走査線WS、走査線DS及び信号線SLの電位変化を時間軸を揃えて示している。サンプリング用トランジスタTr1はNチャネル型であり、走査線WSがハイレベルになったときオンする。スイッチングトランジスタTr2もNチャネル型であり、走査線DSがハイレベルになったときオンする。一方信号線SLに供給された映像信号は、1水平周期(1H)で信号電位Vsigと基準電位Vrefとの間で切換る。このタイミングチャートは、第1走査線WS、第2走査線DS及び信号線SLの電位変化と時間軸を合わせて、駆動用トランジスタTrdのゲートG及びソースSの電位変化を表している。ゲートGとソースSの間の電位差Vgsに従って、駆動用トランジスタTrdの動作状態を制御している。

20

【0033】

まず最初に前フィールドの発光期間から当該フィールドの非発光期間に移ると、タイミングT1で走査線DSがハイレベルに切換り、スイッチングトランジスタTr2がオンする。これにより駆動用トランジスタTrdのソースSの電位が固定電位Vssにセットされる。この時固定電位Vssは発光素子ELの閾電圧Vthelとカソード電位Vcathの和よりも小さく設定されている。即ちVss < Vthel + Vcathに設定されており、発光素子ELは逆バイアス状態に置かれるので駆動電流Idsは発光素子ELには流れ込まない。しかしながら駆動用トランジスタTrdから供給された出力電流IdsはソースSを通って固定電位Vssに流れる。この様に非発光期間になると貫通電流が電源電位Vddから固定電位Vssに流れてしまう。

30

【0034】

続いてタイミングT2になると、信号線SLの電位がVrefにある状態で、サンプリング用トランジスタTrdをオンする。これにより駆動用トランジスタTrdのゲートGを基準電位Vrefに設定する。これにより駆動用トランジスタTrdのゲートG/ソースS間電圧VgsはVref - Vssという値をとる。ここでVgs = Vref - Vss > Vthに設定されている。このVref - Vssが駆動用トランジスタTrdの閾電圧Vthよりも大きくなないと後続の閾電圧補正動作を行なうことが出来ない。但しVgs = Vref - Vss > Vthであるため、駆動用トランジスタTrdはオン状態であり、ドレイン電流が電源電位Vddから固定電位Vssに向かって流れ。このように非発光期間であるにも関わらず発光に寄与しない貫通電流が電源電位Vddから固定電位Vssに向かって無駄に流れていることになる。しかしながらこの期間は駆動用トランジスタTrdのゲートG及びソースSを閾電圧補正動作に備えて初期化するために必要である。

40

【0035】

この後タイミングT3なると閾電圧補正期間に入り、スイッチングトランジスタTr2をオフして駆動用トランジスタTrdのソースSを固定電位Vssから切り離す。ここでソースSの電位(即ち発光素子のアノード電位)がカソード電位Vcathに発光素子E

50

Lの閾電圧V_{thel}を足した値よりも低い限り、発光素子E_Lは依然として逆バイアス状態に置かれ、わずかなリーク電流が流れるに過ぎない。よって電源ラインV_{dd}から駆動用トランジスタT_{rd}を通って供給された電流は、ほとんど保持容量C_sと補助容量C_{sub}を充電するために使われる。この様に保持容量C_sが充電されるため、駆動用トランジスタT_{rd}のソース電位は時間の経過と共にV_{ss}から上昇していく。一定期間後駆動用トランジスタT_{rd}のソース電位はV_{ref}-V_{th}のレベルに達し、V_{gs}が丁度V_{th}になる。この時点で駆動用トランジスタT_{rd}がカットオフし、V_{th}に相当する電圧が駆動用トランジスタT_{rd}のソースSとゲートGとの間に配されている保持容量C_sに書き込まれる。閾電圧補正動作が完了した時点でも、ソース電圧V_{ref}-V_{th}はカソード電位V_{cath}に発光素子の閾電圧V_{thel}を足した値よりも低くなっている。

10

【0036】

続いてタイミングT4で書き込み期間/移動度補正期間に進む。タイミングT4では信号線S_Lを基準電位V_{ref}から信号電位V_{sig}に切換える。信号電位V_{sig}は階調に応じた電圧となっている。この時点でサンプリング用トランジスタT_{r1}はオンしているため、駆動用トランジスタT_{rd}のゲートGの電位はV_{sig}となる。これにより駆動用トランジスタT_{rd}がオンし、電源ラインV_{dd}から電流が流れるため、ソースSの電位が時間と共に上昇していく。この時点で依然としてソースSの電位が発光素子E_Lの閾電圧V_{thel}とカソード電圧V_{cath}の和を超えていないので、発光素子E_Lにはわずかなリーク電流が流れるだけであり、駆動用トランジスタT_{rd}から供給された電流はそのほとんどが保持容量C_sと補助容量C_{sub}の充電に使われる。この充電過程で前述したようにソースSの電位が上昇していく。

20

【0037】

この書き込み期間では既に駆動用トランジスタT_{rd}の閾電圧補正動作は完了しているため、駆動用トランジスタT_{rd}が供給する電流はその移動度μを反映したものとなる。具体的に言うと駆動用トランジスタT_{rd}の移動度μが大きい場合、駆動用トランジスタT_{rd}が供給する電流量が大きくなり、ソースSの電位上昇も速い。逆に移動度μが小さいとき駆動用トランジスタT_{rd}の電流供給量は小さく、ソースSの電位上昇は遅くなる。この様に駆動用トランジスタT_{rd}の出力電流を保持容量C_sに負帰還することで、駆動用トランジスタT_{rd}のゲートG/ソースS間電圧V_{gs}は移動度μを反映した値となり、一定時間経過後には完全に移動度μを補正したV_{gs}の値となる。即ちこの書き込み期間では駆動用トランジスタT_{rd}から流れ出た電流を保持容量C_sに負帰還することで、駆動用トランジスタT_{rd}の移動度μの補正も同時に行っている。

30

【0038】

最後にタイミングT5で当該フィールドの発光期間に入ると、サンプリング用トランジスタT_{r1}がオフし、駆動用トランジスタT_{rd}のゲートGが信号線S_Lから切り離される。これによりゲートGの電位の上昇が可能となり、保持容量C_sに保持されたV_{gs}の値を一定に保ちつつ、ゲートGの電位上昇に連動してソースSの電位も上昇する。これにより発光素子E_Lの逆バイアス状態が解消し、駆動用トランジスタT_{rd}はV_{gs}に応じたドレイン電流I_{ds}を発光素子E_Lに流す。ソースSの電位は発光素子E_Lに電流が流れるまで上昇し、発光素子E_Lが発光する。ここで発光素子は発光時間が長くなるとその電流/電圧特性は変化する。このためソースSの電位も変化する。しかしながら駆動用トランジスタT_{rd}のゲート/ソース間電圧V_{gs}はブートストラップ動作により一定値に保たれているので、発光素子E_Lに流れる電流は変化しない。よって発光素子E_Lの電流/電圧特性が劣化しても、一定電流I_{ds}が常に流れ続け、発光素子E_Lの輝度が変化することはない。

40

【0039】

以上説明したように、図5に示した本発明にかかる表示装置は、スイッチングトランジスタT_{r2}を追加することで、固定電位V_{ss}を駆動用トランジスタT_{rd}のソースSにセットすることが出来る。よって図2に示した先行開発例のように給電線V_Lを設けてそ

50

の電位をV_{dd}とV_{ss}で切換える必要がなく、特殊な電源スキャナ6を設ける必要がない。ライトスキャナ4と同じく通常のドライブスキャナ5でスイッチングトランジスタTr2をオンオフ制御することが出来る。図5に示した本発明にかかる表示装置は、必然的に動作の関係上非発光期間にスイッチングトランジスタTr2をオンする必要がある。ここで何ら方策を講じないと、図6のタイミングチャートで説明したように、スイッチングトランジスタTr2がオンすることで非発光期間に関わらず、電源電位V_{dd}から固定電位V_{ss}に貫通電流が流れてしまう。これにより電力が無駄に消費されるという問題がある。ラスタ画面では、フィールド当たりの発光期間と非発光期間の割合に応じて画面輝度を調整することがある。この様な輝度調整方式では非発光状態で画素に電流が流れないことが好ましい。しかしながら図6に示した動作シーケンスでは非発光状態でも電流を消費してしまうため、低消費電力化が難しい。

10

【0040】

図7は、図5に示した本発明にかかる表示装置の動作説明に供する別のタイミングチャートである。理解を容易にするため、図6に示したタイミングチャートと同様の表記を採用している。図7のタイミングチャートに示した動作シーケンスは、貫通電流の遮断を可能にしており、以ってパネルの低消費電力化が実現できる。図6に示したタイミングチャートと異なる点は、まず信号線SLが1水平期間1Hで、信号電位V_{sig}、基準電位V_{ref}及びオフ電位V_{off}の三電位で切換ることである。信号電位V_{sig}は基準電位V_{ref}より高く、オフ電位V_{off}はV_{ref}より低く設定されている。第2に走査線WSに1フィールド(1f)で二発の制御信号パルスが供給されていることである。最初の制御信号パルスは前フィールドの発光期間から当該フィールドの非発光期間に切換るとき出力される。次の制御信号パルスは当該フィールドの非発光期間で闇電圧補正動作と信号書き込み動作/移動度補正動作を行うときに供給されている。

20

【0041】

まずタイミングT1で制御信号DSがローレベルからハイレベルに切換り、スイッチングトランジスタTr2がオンする。これにより駆動用トランジスタTrdのソースSが固定電位V_{ss}に接続される。駆動用トランジスタTrdのソース電位(即ち発光素子ELのアノード電位)がV_{ss}になると、発光素子ELは逆バイアス状態となり、消灯する。これにより画素は前フィールドの発光期間から当該フィールドの非発光期間に入る。この時同時に走査線WSに短い時間幅の制御信号パルスが印加され、サンプリング用トランジスタTr1が短時間だけオンする。このタイミングで信号線SLは丁度オフ電位V_{off}にある。従って駆動用トランジスタTrdのゲートGにこのオフ電位V_{off}が書き込まれる。よってタイミングT1の時点で駆動用トランジスタTrdのゲート/ソース間電圧V_{gs}はV_{off}-V_{ss}となる。ここでV_{gs}=V_{off}-V_{ss}が駆動用トランジスタTrdのV_{th}よりも小さくなるように電圧が設定されている。従って駆動用トランジスタTrdは非発光期間の先頭でカットオフする。よってその後の非発光期間において駆動用トランジスタTrdはV_{th}補正動作に入るまではカットオフ状態を維持している。よって電源電位V_{dd}から固定電位V_{ss}に向かって貫通電流が流れることはない。この様にして非発光期間の大部分で貫通電流を遮断することが出来、パネルの低消費電力化が達成できる。以上説明したように、サンプリング用トランジスタTr1は、スイッチングトランジスタTr2がオンするときオンし、信号線SLからオフ電圧を取り込んで駆動用トランジスタTrdのゲートGに印加してこれをオフし、以って電源V_{dd}から固定電位V_{ss}に向かって貫通電流が流れないようにする。但し、スイッチングトランジスタTr2のオンタイミングと駆動用トランジスタのオフタイミングは、正確に一致させる必要はなく、要は無駄な貫通電流を抑制するように両者を合わせればよく、両者が多少前後にずれても問題ない。

30

【0042】

この後タイミングT2になると再び走査線WSに制御信号パルスが印加され、サンプリング用トランジスタTr1がオンする。このタイミングで信号線SLには基準電位V_{ref}が現れている。基準電位V_{ref}が駆動用トランジスタTrdのゲートGに書き込まれ

40

50

る。従って駆動用トランジスタ T r d のゲート G / ソース S 間電圧 V g s は V o f s - V s s という値を取る。ここで V g s = V o f s - V s s > V t h に設定されている。この V o f s - V s s が駆動用トランジスタ T r d の閾電圧 V t h よりも大きないと後続の閾電圧補正動作を正常に行うことが出来ない。但し V g s = V o f s - V s s > V t h であるため、駆動用トランジスタ T r d はこの時点でオン状態となり、貫通電流が電源ライン V d d から固定電位 V s s に向かって流れる。しかしタイミング T 2 の後ほとんど間を置かずにタイミング T 3 でスイッチングトランジスタ T r 2 をオフすることで、この時流れる貫通電流はほとんど無視することが出来る。

【 0 0 4 3 】

この後タイミング T 3 になると閾電圧補正期間に入り、スイッチングトランジスタ T r 2 をオフして駆動用トランジスタ T r d のソース S を固定電位 V s s から切り離す。ここでソース S の電位（即ち発光素子のアノード電位）がカソード電位 V c a t h に発光素子 E L の閾電圧 V t h e l を足した値よりも低い限り、発光素子 E L は依然として逆バイアス状態に置かれ、わずかなリーク電流が流れるに過ぎない。よって電源ライン V d d から駆動用トランジスタ T r d を通って供給された電流は、ほとんど保持容量 C s と補助容量 C s u b を充電するために使われる。この様に保持容量 C s が充電されるため、駆動用トランジスタ T r d のソース電位は時間の経過と共に V s s から上昇していく。一定期間後駆動用トランジスタ T r d のソース電位は V r e f - V t h のレベルに達し、V g s が丁度 V t h になる。この時点では駆動用トランジスタ T r d がカットオフし、V t h に相当する電圧が駆動用トランジスタ T r d のソース S とゲート Gとの間に配されている保持容量 C s に書き込まれる。閾電圧補正動作が完了した時点でも、ソース電圧 V r e f - V t h はカソード電位 V c a t h に発光素子の閾電圧 V t h e l を足した値よりも低くなっている。

【 0 0 4 4 】

続いてタイミング T 4 で書き込み期間 / 移動度補正期間に進む。タイミング T 4 では信号線 S L を基準電位 V r e f から信号電位 V s i g に切換える。信号電位 V s i g は階調に応じた電圧となっている。この時点でサンプリング用トランジスタ T r 1 はオンしているため、駆動用トランジスタ T r d のゲート G の電位は V s i g となる。これにより駆動用トランジスタ T r d がオンし、電源ライン V d d から電流が流れるため、ソース S の電位が時間と共に上昇していく。この時点で依然としてソース S の電位が発光素子 E L の閾電圧 V t h e l とカソード電位 V c a t h の和を超えていないので、発光素子 E L にはわずかなリーク電流が流れるだけであり、駆動用トランジスタ T r d から供給された電流はそのほとんどが保持容量 C s と補助容量 C s u b の充電に使われる。この充電過程で前述したようにソース S の電位が上昇していく。

【 0 0 4 5 】

この書き込み期間では既に駆動用トランジスタ T r d の閾電圧補正動作は完了しているため、駆動用トランジスタ T r d が供給する電流はその移動度 μ を反映したものとなる。具体的に言うと駆動用トランジスタ T r d の移動度 μ が大きい場合、駆動用トランジスタ T r d が供給する電流量が大きくなり、ソース S の電位上昇も速い。逆に移動度 μ が小さいとき駆動用トランジスタ T r d の電流供給量は小さく、ソース S の電位上昇は遅くなる。この様に駆動用トランジスタ T r d の出力電流を保持容量 C s に負帰還することで、駆動用トランジスタ T r d のゲート G / ソース S 間電圧 V g s は移動度 μ を反映した値となり、一定時間経過後には完全に移動度 μ を補正した V g s の値となる。即ちこの書き込み期間では駆動用トランジスタ T r d から流れ出た電流を保持容量 C s に負帰還することで、駆動用トランジスタ T r d の移動度 μ の補正も同時に行っている。

【 0 0 4 6 】

最後にタイミング T 5 で当該フィールドの発光期間に入ると、サンプリング用トランジスタ T r 1 がオフし、駆動用トランジスタ T r d のゲート G が信号線 S L から切り離される。これによりゲート G の電位の上昇が可能となり、保持容量 C s に保持された V g s の値を一定に保ちつつ、ゲート G の電位上昇に連動してソース S の電位も上昇する。これに

10

20

30

40

50

より発光素子 E L の逆バイアス状態が解消し、駆動用トランジスタ T r d は V g s に応じたドレンイン電流 I d s を発光素子 E L に流す。ソース S の電位は発光素子 E L に電流が流れまるまで上昇し、発光素子 E L が発光する。ここで発光素子は発光時間が長くなるとその電流 / 電圧特性は変化する。このためソース S の電位も変化する。しかしながら駆動用トランジスタ T r d のゲート / ソース間電圧 V g s はブートストラップ動作により一定値に保たれているので、発光素子 E L に流れる電流は変化しない。よって発光素子 E L の電流 / 電圧特性が劣化しても、一定電流 I d s が常に流れ続け、発光素子 E L の輝度が変化することはない。

【 0 0 4 7 】

本発明にかかる表示装置は、図 8 に示すような薄膜デバイス構成を有する。本図は、絶縁性の基板に形成された画素の模式的な断面構造を表している。図示するように、画素は、複数の薄膜トランジタを含むトランジスター部（図では 1 個の TFT を例示）、保持容量などの容量部及び有機 E L 素子などの発光部とを含む。基板の上に TFT プロセスでトランジスター部や容量部が形成され、その上に有機 E L 素子などの発光部が積層されている。その上に接着剤を介して透明な対向基板を貼り付けてフラットパネルとしている。

10

【 0 0 4 8 】

本発明にかかる表示装置は、図 9 に示すようにフラット型のモジュール形状のものを含む。例えば絶縁性の基板上に、有機 E L 素子、薄膜トランジスタ、薄膜容量等からなる画素をマトリックス状に集積形成した画素アレイ部を設ける、この画素アレイ部（画素マトリックス部）を囲むように接着剤を配し、ガラス等の対向基板を貼り付けて表示モジュールとする。この透明な対向基板には必要に応じて、カラーフィルタ、保護膜、遮光膜等を設けてもよい。表示モジュールには、外部から画素アレイ部への信号等を入出力するためのコネクタとして例えば F P C （フレキシブルプリントサーキット）を設けてもよい。

20

【 0 0 4 9 】

以上説明した本発明における表示装置は、フラットパネル形状を有し、様々な電子機器、例えば、デジタルカメラ、ノート型パーソナルコンピューター、携帯電話、ビデオカメラなど、電子機器に入力された、若しくは、電子機器内で生成した映像信号を画像若しくは映像として表示するあらゆる分野の電子機器のディスプレイに適用することが可能である。以下この様な表示装置が適用された電子機器の例を示す。

30

【 0 0 5 0 】

図 10 は本発明が適用されたテレビであり、フロントパネル 12 、フィルターガラス 13 等から構成される映像表示画面 11 を含み、本発明の表示装置をその映像表示画面 11 に用いることにより作製される。

【 0 0 5 1 】

図 11 は本発明が適用されたデジタルカメラであり、上が正面図で下が背面図である。このデジタルカメラは、撮像レンズ、フラッシュ用の発光部 15 、表示部 16 、コントロールスイッチ、メニュースイッチ、シャッター 19 等を含み、本発明の表示装置をその表示部 16 に用いることにより作製される。

【 0 0 5 2 】

図 12 は本発明が適用されたノート型パーソナルコンピュータであり、本体 20 には文字等を入力するとき操作されるキーボード 21 を含み、本体カバーには画像を表示する表示部 22 を含み、本発明の表示装置をその表示部 22 に用いることにより作製される。

40

【 0 0 5 3 】

図 13 は本発明が適用された携帯端末装置であり、左が開いた状態を表し、右が閉じた状態を表している。この携帯端末装置は、上側筐体 23 、下側筐体 24 、連結部（ここではヒンジ部）25 、ディスプレイ 26 、サブディスプレイ 27 、ピクチャーライト 28 、カメラ 29 等を含み、本発明の表示装置をそのディスプレイ 26 やサブディスプレイ 27 に用いることにより作製される。

【 0 0 5 4 】

図 14 は本発明が適用されたビデオカメラであり、本体部 30 、前方を向いた側面に被

50

写体撮影用のレンズ34、撮影時のスタート/ストップスイッチ35、モニター36等を含み、本発明の表示装置をそのモニター36に用いることにより作製される。

【図面の簡単な説明】

【0055】

【図1】先行開発にかかる表示装置の全体構成を示すブロック図である。

【図2】図1に示した表示装置に含まれる画素の構成を示す回路図である。

【図3】図2に示した先行開発にかかる表示装置の動作説明に供するタイミングチャートである。

【図4】本発明にかかる表示装置の全体構成を示すブロック図である。

【図5】図4に示した本発明にかかる表示装置に組み込まれる画素の構成を示す回路図である。 10

【図6】図5に示した画素回路の動作説明に供するタイミングチャートである。

【図7】同じく図5に示した画素の動作説明に供するタイミングチャートである。

【図8】本発明にかかる表示装置のデバイス構成を示す断面図である。

【図9】本発明にかかる表示装置のモジュール構成を示す平面図である。

【図10】本発明にかかる表示装置を備えたテレビジョンセットを示す斜視図である。

【図11】本発明にかかる表示装置を備えたデジタルスチルカメラを示す斜視図である。

【図12】本発明にかかる表示装置を備えたノート型パーソナルコンピューターを示す斜視図である。 20

【図13】本発明にかかる表示装置を備えた携帯端末装置を示す模式図である。

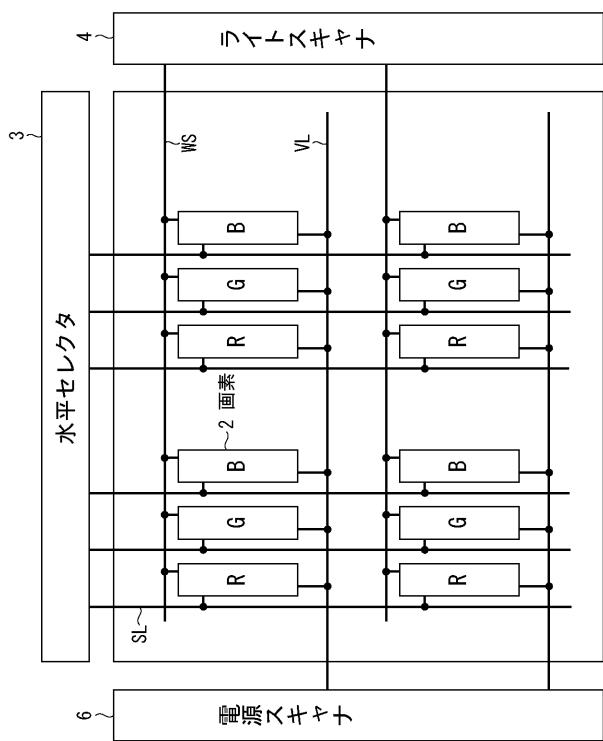
【図14】本発明にかかる表示装置を備えたビデオカメラを示す斜視図である。

【符号の説明】

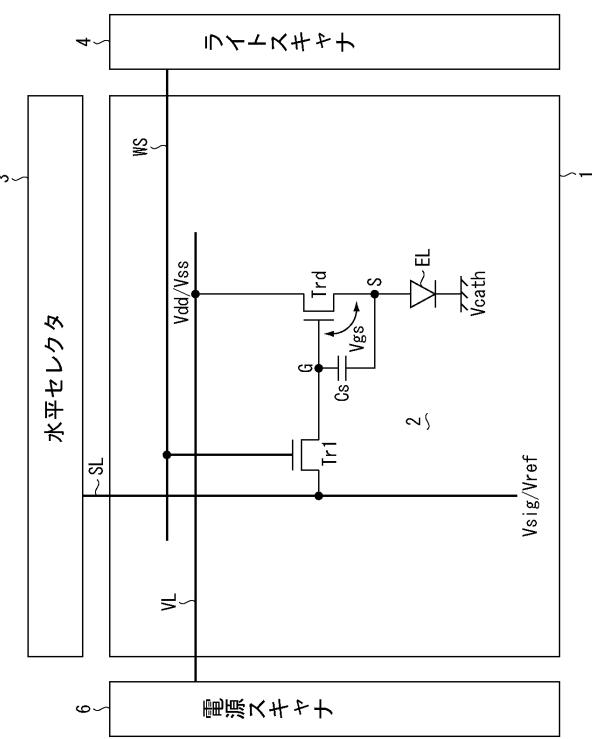
【0056】

1・・・画素アレイ部、2・・・画素、3・・・水平セレクタ、4・・・ライトスキャナ、5・・・ドライブスキャナ、Tr1・・・サンプリング用トランジスタ、Tr2・・・スイッチングトランジスタ、Trd・・・駆動用トランジスタ、Cs・・・保持容量、EL・・・発光素子

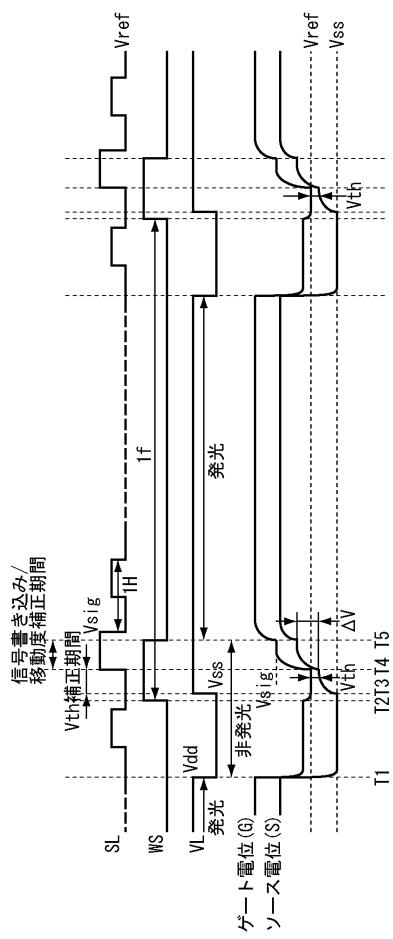
【図1】



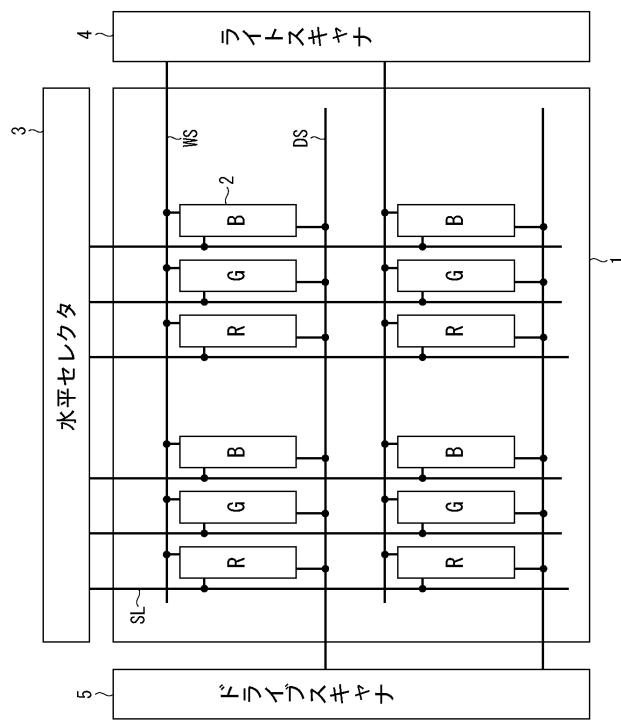
【図2】



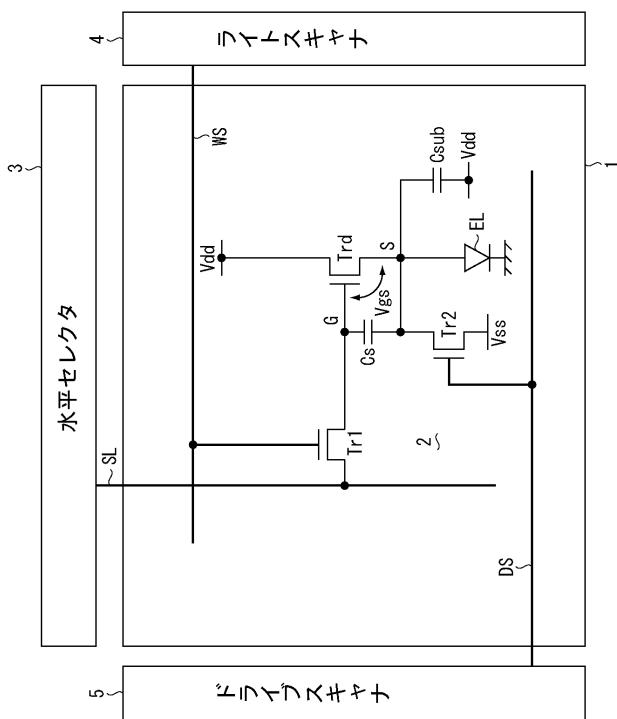
【図3】



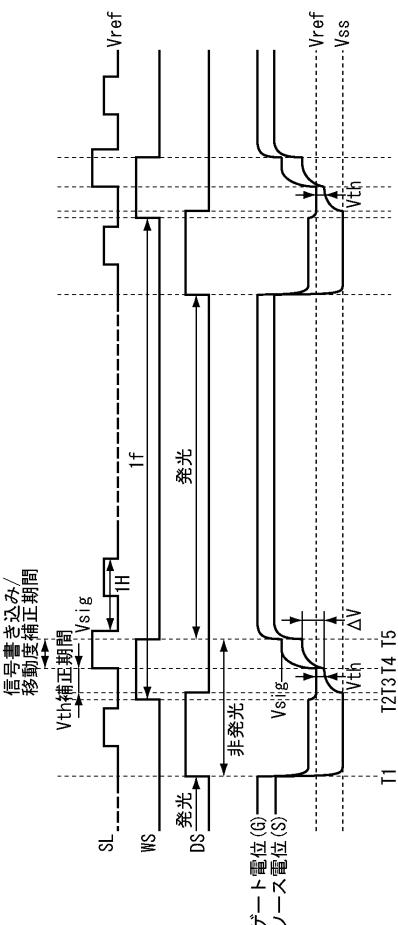
【図4】



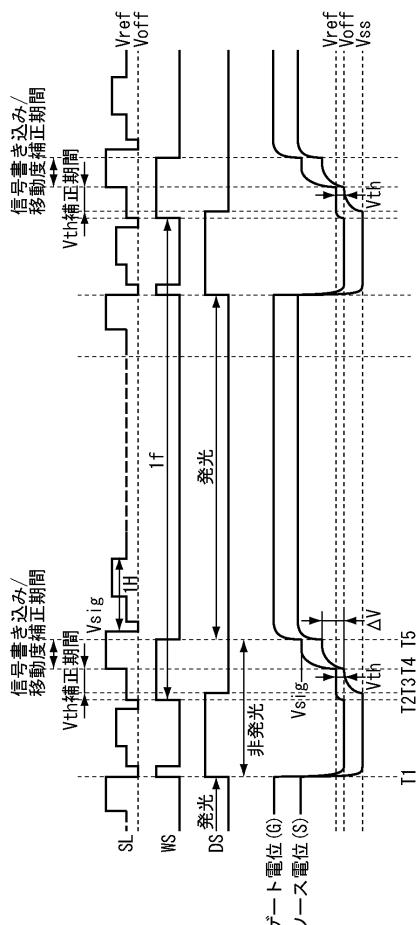
【図 5】



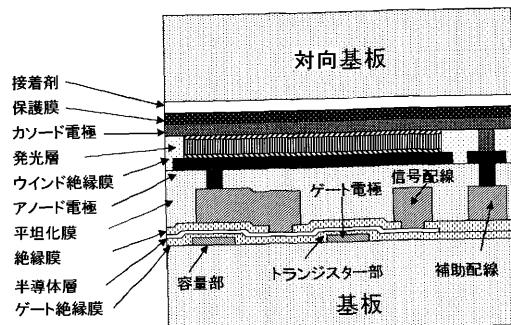
【図 6】



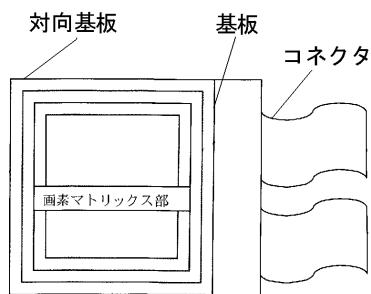
【図 7】



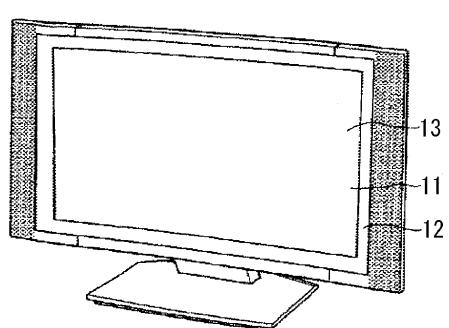
【図 8】



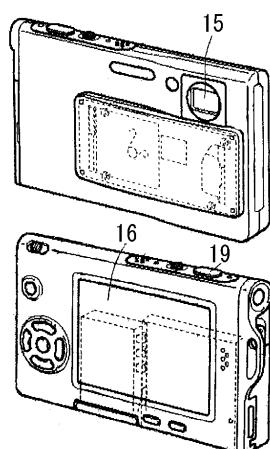
【図 9】



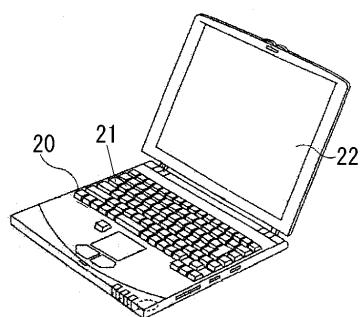
【図 1 0】



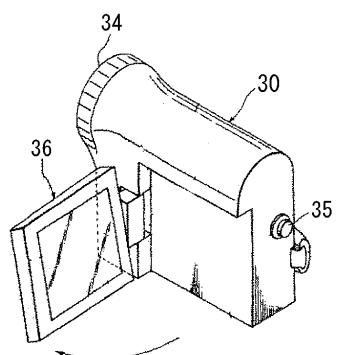
【図 1 1】



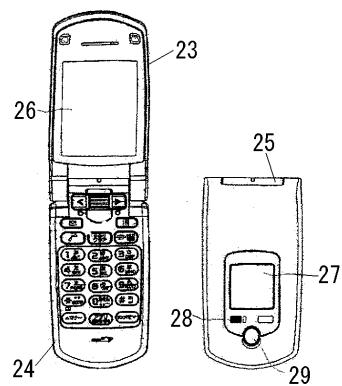
【図 1 2】



【図 1 4】



【図 1 3】



フロントページの続き

(51)Int.Cl.

F I

H 05 B 33/14

A

テーマコード(参考)

专利名称(译)	显示装置及其驱动方法和电子设备		
公开(公告)号	JP2008203660A	公开(公告)日	2008-09-04
申请号	JP2007041197	申请日	2007-02-21
[标]申请(专利权)人(译)	索尼公司		
申请(专利权)人(译)	索尼公司		
[标]发明人	山下淳一 内野勝秀		
发明人	山下淳一 内野勝秀		
IPC分类号	G09G3/30 G09G3/20 H01L51/50		
CPC分类号	G09G3/3233 G09G2300/0819 G09G2300/0852 G09G2310/0251 G09G2330/021		
FI分类号	G09G3/30.J G09G3/20.624.B G09G3/20.611.H G09G3/20.642.A G09G3/20.611.A H05B33/14.A G09G3/3233 G09G3/3266 G09G3/3275 G09G3/3291		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC14 3K107/CC33 3K107/EE03 3K107/HH00 3K107/HH04 3K107/ /HH05 5C080/AA06 5C080/BB05 5C080/DD05 5C080/DD26 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ06 5C080/KK02 5C080/KK07 5C080/KK43 5C380/AA01 5C380/AB06 5C380/AB11 5C380/ /AB18 5C380/AB23 5C380/AB31 5C380/AB34 5C380/AC07 5C380/AC08 5C380/AC09 5C380/AC11 5C380/BA01 5C380/BA05 5C380/BA10 5C380/BA28 5C380/BA30 5C380/BA38 5C380/BA39 5C380/ /BB02 5C380/CA08 5C380/CA12 5C380/CA53 5C380/CA54 5C380/CB01 5C380/CB16 5C380/CB17 5C380/CB20 5C380/CB26 5C380/CB31 5C380/CC02 5C380/CC03 5C380/CC04 5C380/CC06 5C380/ /CC07 5C380/CC27 5C380/CC30 5C380/CC33 5C380/CC38 5C380/CC41 5C380/CC61 5C380/CC62 5C380/CC63 5C380/CD012 5C380/CD023 5C380/DA02 5C380/DA06 5C380/DA47		
其他公开文献	JP4297169B2		
外部链接	Espacenet		

摘要(译)

通过抑制在非发光时段期间流动的直通电流来降低显示装置的功耗。采样晶体管Tr1对从信号线SL提供的视频信号的信号电位进行采样，并将其保持在保持电容器Cs中。驱动晶体管Trd根据保持的信号电位向发光元件EL提供驱动电流，以使其进入发光状态。开关晶体管Tr 2在视频信号的采样之前导通，并且保持电容Cs的一端连接到固定电位Vss，以将发光元件EL设置为非发光状态。采样晶体管Tr 1在导通时导通，从信号线SL接收截止电压并将其施加到驱动晶体管Trd的栅极G以将其截止，从而从电源Vdd导通采样晶体管Tr 1因此，直通电流不会流向固定电位Vss。点域5

