

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-55722

(P2005-55722A)

(43) 公開日 平成17年3月3日(2005.3.3)

(51) Int. Cl. <sup>7</sup>	F I	テーマコード (参考)
<b>G09G 3/30</b>	G09G 3/30 J	3K007
<b>G09G 3/20</b>	G09G 3/30 K	5C080
<b>H05B 33/14</b>	G09G 3/20 611H	
	G09G 3/20 612E	
	G09G 3/20 612R	
審査請求 未請求 請求項の数 11 O L (全 17 頁) 最終頁に続く		

(21) 出願番号	特願2003-287260 (P2003-287260)	(71) 出願人	000004237 日本電気株式会社 東京都港区芝五丁目7番1号
(22) 出願日	平成15年8月6日(2003.8.6)	(71) 出願人	302062931 NECエレクトロニクス株式会社 神奈川県川崎市中原区下沼部1753番地
		(74) 代理人	100088812 弁理士 ▲柳▼川 信
		(72) 発明者	下田 雅通 東京都港区芝五丁目7番1号 日本電気株式会社内
		Fターム(参考)	3K007 AB17 AB18 BA06 DB03 GA00 5C080 AA06 BB05 CC03 DD05 EE29 EE30 FF11 JJ02 JJ03

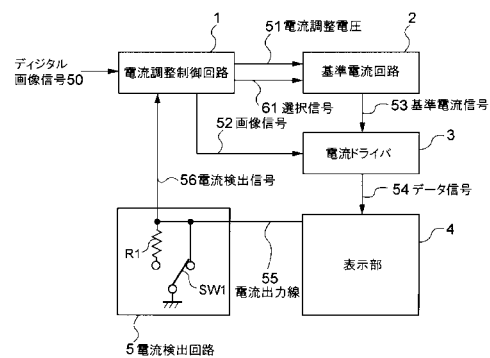
(54) 【発明の名称】 表示駆動回路及びそれを用いた表示装置

(57) 【要約】

【課題】 有機EL素子を用いた表示装置において、有機EL素子電流駆動用のトランジスタ特性にバラツキがあっても、高精度に階調電流の調整を可能とする。

【解決手段】 発光素子に流れる電流を検出する電流検出回路5と、検出した電流値と基準となる電流値を比較してこの比較結果によって、表示部4の発光素子に流す電流を調整する電流調整制御回路1と、この調整電流に応じて基準電流を発生する基準電流回路2とを設ける。そして、基準電流回路2を表示部4の発光素子が形成されている基板と同一の基板上に形成する。これにより、基準電流回路2を構成するトランジスタ素子のばらつきを補正して、高精度の基準電流の調整が可能となる。

【選択図】 図1



## 【特許請求の範囲】

## 【請求項 1】

基準となる電流を供給する基準電流供給手段を含み、発光素子に対して電流を供給する表示駆動回路であって、前記発光素子に流れる電流と目標値とを比較する比較手段と、この比較結果に応じて前記基準電流供給手段の電流を調整する調整手段とを含むことを特徴とする表示駆動回路。

## 【請求項 2】

前記調整手段による調整後の調整値を記憶する記憶手段を含むことを特徴とする請求項 1 記載の表示駆動回路。

## 【請求項 3】

電源投入に 응답して、前記記憶手段に記憶されている調整値を読み取って前記基準電流供給手段の電流を調整するようにしたことを特徴とする請求項 2 記載の表示駆動回路。

## 【請求項 4】

前記調整手段による調整は、調整用の画像信号を使用して実行されることを特徴とする請求項 1 ~ 3 いずれか記載の表示駆動回路。

## 【請求項 5】

基準となる電流を供給する基準電流供給手段を含み、発光素子に対して電流を供給する表示駆動回路であって、前記基準電流供給手段の基準電流を調整するための調整値を予め格納した記憶手段と、電源投入に 응답して、前記記憶手段に記憶されている調整値を読み取って前記基準電流供給手段の電流を調整する調整手段とを含むことを特徴とする表示駆動回路。

## 【請求項 6】

前記調整値は、調整用の画像信号を使用して実行されて得られたものであることを特徴とする請求項 5 記載の表示駆動回路。

## 【請求項 7】

前記記憶手段は、温度に応じた複数の調整値を予め格納していることを特徴とする請求項 5 または 6 記載の表示駆動回路。

## 【請求項 8】

前記調整手段は、周囲温度に応じた調整値を前記記憶手段から読み取って調整をなすことを特徴とする請求項 7 記載の表示駆動回路。

## 【請求項 9】

前記発光素子が形成されている基板と同一基板上に形成されていることを特徴とする請求項 1 ~ 8 いずれか記載の表示駆動回路。

## 【請求項 10】

2 の  $n$  乗 ( $n$  は自然数) の階調数に対して、前記基準電流供給手段は前記発光素子の発光色毎に  $n$  個の基準電流を生成するよう構成されていることを特徴とする請求項 1 ~ 9 いずれか記載の表示駆動回路。

## 【請求項 11】

請求項 1 ~ 10 いずれか記載の表示駆動回路を含むことを特徴とする表示装置。

## 【発明の詳細な説明】

## 【技術分野】

## 【0001】

本発明は表示駆動回路及びそれを用いた表示装置に関し、特に有機及び無機 EL (エレクトロルミネッセンス) や LED (発光ダイオード) 等のような発光輝度が素子を流れる電流により制御される電流制御型発光素子の駆動回路及びそれを用いた表示装置に関するものである。

## 【背景技術】

## 【0002】

走査線及びデータ線によりマトリクスを形成し、その各交点に有機 EL、無機 EL 等のような発光素子 (画素) を配置して、画像情報の表示を行う表示装置が開発されている。

10

20

30

40

50

これらの表示装置は、素子自体が発光するため、液晶表示装置(LCD)とは異なり、照明用のバックライトを必要とせず、また視野角依存性がない等の特徴を有している。特に、マトリクス状の各画素として、有機EL素子とトランジスタ回路とを配置したアクティブ駆動型表示装置は、発光素子のみで構成するパッシブ駆動型表示装置に対して、低消費電力、高精細、高輝度が得られるため、近年特に注目され、LCDに代わる表示装置として期待されている。

#### 【0003】

このようなアクティブ駆動型表示装置の駆動回路としては、階調電圧を各画素に供給する電圧駆動型や、階調電流を供給する電流駆動型、発光素子の発光期間を制御するデジタル駆動型等が提案されている。電流駆動型の駆動回路としては、非特許文献1に開示されているものがある。この駆動回路は、低温ポリシリコン(poly-Si)薄膜トランジスタによって作ることが可能であり、そのために、表示部と同じガラス基板上に回路を形成する特徴を持つ。

10

#### 【0004】

図11が非特許文献1に開示された駆動回路を含む表示装置のブロック図であり、基準電流回路101と電流ドライバ102とにより、表示部103の駆動をなす駆動回路が構成されている。電流ドライバ102は外部からデジタル値として入力されるデジタル画像信号52を電流に変換する。なお、図5に電流ドライバ102を構成する回路ブロックを示しており、シフトレジスタ3a、データレジスタ3b、ラッチ回路3cから構成されるロジック回路部より、外部からシリアル入力されるデジタル画像信号52を順々に取り込んで、電流ドライバ出力数分のデジタル画像信号を展開した後ラッチする。D/I変換器3dはラッチされたデジタル画像信号を電流に変換し、データ線を通して有機EL表示部103の画素回路に電流を供給する。

20

#### 【0005】

D/I変換器3dは図6に示す構成であり、基本的に図7に示すカレントコピア回路31により構成されている。D/I変換器3dは複数の1ビットD/I変換回路から構成され、6ビット階調表示の場合であれば、6個の1ビットD/I変換回路で構成される。図7において、1ビット毎に2個のカレントコピア回路があるのは、カレントコピア回路が基準電流の記憶と、記憶した基準電流を出力する2つの動作を実行するからである。

30

#### 【0006】

つまり、D/I変換器3dは、基準電流回路101から出力される基準電流を記憶して、記憶した基準電流を画素回路へ出力する機能を持つので、基準電流調整回路101から画素回路への橋渡しの役割を担っていると言える。従って、画素回路に供給される電流のもとになる基準電流は基準電流回路101で生成される。なお、これら図6,7の構成については、本発明の実施の形態と同等であるために、後述する。

#### 【0007】

図14に、6ビット階調の電流を生成する一般的な基準電流回路101を示す。基準電流回路101はNチャンネルのトランジスタからなる電流設定トランジスタ部2bと、Pチャンネルのトランジスタからなるカレントミラー回路部2cとからなる。基準電流 $i_1 \sim i_6$ の電流値の比を、1:2:4:8:16:32に設定するために、電流設定トランジスタのNチャンネルトランジスタのチャンネル幅を1:2:4:8:16:32の比で設定するか、もしくはNチャンネルトランジスタを1:2:4:8:16:32の比で並列に接続する。

40

#### 【0008】

【特許文献1】特開2001-324955号公報

【特許文献2】特開2002-229513号公報

【非特許文献1】SID02 DIGEST (Euro Display 02)、pp. 279~282

【発明の開示】

【発明が解決しようとする課題】

50

## 【0009】

しかし、駆動回路をガラス基板上に形成するための薄膜トランジスタは、シリコン基板上に形成されるトランジスタに比べて、桁違いにトランジスタ間のばらつきが大きい。このために、電流設定トランジスタ部2bでの電流ばらつき、カレントミラー回路部2cでの電流ばらつきによって、基準電流回路101から出力される基準電流値の精度が悪く、設計値である1:2:4:8:16:32の比が得られない。従って、本来必要とされる階調表示ができない問題がある。

## 【0010】

そこで、この問題を回避するため、基準電流回路101をガラス基板上の外に出し、シリコン基板上に作成することも考えられる。しかし、この方法では基準電流出力線が延びることによって、出力線に付く寄生容量が大きくなり、低電流側すなわち低ビット側の電流を正確に電流ドライバ102へ供給することができず、十分な階調表示が得られない。また、図15に示すように、それぞれのゲート電圧を外部から調整抵抗部101cで調整すれば、基準電流値の精度は得られるが、これでは表示装置ごとに特別な調整が必要となるため著しく生産性が低下する。

10

## 【0011】

ここで、上記特許文献1を参照すると、温度変化や経時変化などに対する表示素子の輝度の変動を抑制するために、表示素子に流れる電流と基準電流とを比較してその結果に基づいて、表示素子に与える電圧を制御するというものである。また、特許文献2では、温度変化や経時変化などによる表示素子のV/I(抵抗)特性変化を測定して輝度変化を抑制するものであり、そのために、表示素子に低電流を流して電圧を測定し、表示素子への電圧の補正制御を行うというものである。

20

## 【0012】

しかしながら、これら特許文献1,2の技術においても、上述した基準電流値の精度を十分に得ることはできないことは明白である。

本発明の目的は、トランジスタ間の特性にばらつきがあっても高精度に基準電流を生成し、鮮明な階調表示を実現する表示駆動回路及びそれを用いた表示装置を提供することである。

## 【0013】

本発明の他の目的は、基準電流調整によって生産性が低下しない表示駆動回路及びそれを用いた表示装置を提供することにある。

30

## 【課題を解決するための手段】

## 【0014】

本発明による表示駆動回路は、発光素子に対して基準となる電流を供給する基準電流供給手段を含む表示駆動回路であって、前記発光素子に流れる電流と目標値とを比較する比較手段と、この比較結果に応じて前記基準電流供給手段の基準となる電流を調整する調整手段とを含むことを特徴とする。

## 【0015】

また、本発明の他の表示駆動回路は、基準となる電流を供給する基準電流供給手段を含み、発光素子に対して電流を供給する表示駆動回路であって、前記基準電流供給手段の基準電流を調整するための調整値を予め格納した記憶手段と、電源投入にตอบสนองして、前記記憶手段に記憶されている調整値を読取って前記基準電流供給手段の電流を調整する手段とを含むことを特徴とする。

40

本発明による表示装置は、上述の表示駆動回路を含むことを特徴とする。

## 【発明の効果】

## 【0016】

本発明によれば、電流駆動方式の表示素子へ供給する駆動電流を生成する基準電流の調整を、クローズドループ構成を用いて行うようにしたので、基準電流回路を構成する個々のトランジスタがばらついていても、高精度に基準電流の調整ができ、よって、鮮明な階調表示が可能な表示装置を得ることができるという効果がある。また、高精度の基準電流回路

50

をガラス基板上に作成できるようになるので、電流ドライバの近くにこの基準電流回路を配置でき、よって基準電流回路の出力線に寄生する寄生容量を小さくすることができ、小さい電流でも正確に電流ドライバへ供給することが可能となるという効果がある。

【0017】

更に、本願発明によれば、外部に基準電流を調整するための可変抵抗を用いることなく、高精度な基準電流の調整が可能となるために、生産性の向上が図れ、よって低価格な表示装置を得ることができるという効果もある。

【発明を実施するための最良の形態】

【0018】

以下に、図面を参照して本発明の実施の形態について詳述する。図1は本発明の実施の形態の全体ブロック図である。図1を参照すると、本発明の表示装置は、電流調整制御回路1と、基準電流回路2と、電流ドライバ3と、複数の有機EL素子に流れる電流を、電流出力線55から導入して抵抗R1により検出する電流検出回路5と、有機EL素子を含む画素回路がマトリクス状に配置された表示部4から構成される。なお、本例は、RGB各色64階調の階調数を持ち、カラー表示で26万色表示の性能を持った有機EL表示装置であるものとする。なお、電流検出回路5のスイッチSW1は電流出力線55を、アース(GND)側と抵抗R1側とに切替えるものであり、電流調整制御回路1により切替え制御されるものとする。

10

【0019】

電流調整制御回路1は、有機EL素子に流れている電流の検出結果に基づき、基準電流の調整信号(電流調整電圧51)を出力する。基準電流回路2は、電流調整電圧51によって各色6本からなる基準電流を生成し、基準電流信号53として電流ドライバ3に出力する。電流ドライバ3は、基準電流信号53を使用して、外部から入力されるデジタル画像信号52のデジタル値を電流(データ信号54)に変換し、表示部4に出力する。表示部4を構成する画素回路は、電流ドライバ3から出力されるデータ信号54を記憶し、データ信号54に等しい電流を有機EL素子に出力する。この結果、有機EL素子は、データ信号54によって決まる輝度で発光することになる。

20

【0020】

図2は、図1に示した基準電流回路2の回路図を示している。この図は、RGBの内、1色に対応した回路として示してあるので、基準電流回路2全体では、この回路を3回路持つことになる。64階調表示のため、各色6本の基準電流信号53( $i_1 \sim i_6$ )に対応した6個の回路ブロック(回路ブロックを2aで示す)によって構成され、全体では18本の基準電流信号を持ち18個の回路ブロックで構成される。1回路ブロック2aは、Nチャネルトランジスタからなる電流設定トランジスタ部2bと、同じチャネル長、チャネル幅をもった2個のPチャネルトランジスタからなるカレントミラー回路部2cとにより構成される。

30

【0021】

電流設定トランジスタのゲート電圧を変更することで、カレントミラー回路の電流が決まるので、電流調整電圧51の電圧を変えることにより、基準電流信号53の電流値を変更できる。RGB各色とも6本の信号の電流比は、 $i_1 : i_2 : i_3 : i_4 : i_5 : i_6 = 1 : 2 : 4 : 8 : 16 : 32$ に設定され、RGB各色の有機EL素子の特性に応じて、RGB間の電流値は異なる値に設定されることになる。

40

【0022】

図3は図1に示した電流調整制御回路1の内部ブロック図を示している。電流調整制御回路1は、設定値記憶回路1a、基準値記憶回路1b、比較・演算回路1c、DA変換器1d、AD変換器1e、選択回路1f、調整画像発生器1g、スイッチ1hで構成される。

【0023】

選択回路1fは、基準電流回路2の回路ブロックを選択するための選択信号61を出力する。また、選択信号61は設定値記憶回路1a、基準値記憶回路1b、DA変換器1d

50

、調整画像発生器 1 g にも出力され、それぞれの回路において基準電流回路 2 の回路ブロックに対応する回路あるいは信号が選択される。

【0024】

調整画像発生器 1 g は基準電流の調整時に電流ドライバ 3 へ送る画像信号を出力する。出力される画像信号は、基準電流回路 2 の回路ブロック毎に用意され、選択信号 6 1 によって選択される。例として、Red (赤) の基準電流信号 5 3 ( i 1 ) を調整する場合、出力する Red の 6 ビット画像信号は 2 進表示で # 000001、その他の Green (緑) 及び Blue (青) の 6 ビット画像信号は # 000000 となる。この結果、基準電流信号 5 3 ( i 1 ) の値が Red すべての有機 EL 素子に供給され、調整が行われることになる。

【0025】

次に、Red の基準電流信号 5 3 ( i 2 ) を調整する場合、Green 及び Blue の 6 ビット画像信号は # 000000 のまま変更せず、Red の 6 ビット画像信号は 2 進表示で # 000010 となる。つまり、RGB 合わせて 18 ビットある情報のうち、1 ビット分だけ “ 1 ” となるデータを 18 種類持ち、選択信号 6 1 によって出力されて、調整が行われる。

【0026】

基準値記憶回路 1 b は基準電流回路 2 の回路ブロック毎に電流の目標値を格納した回路であり、選択信号 6 1 によって目標値が選択されて出力される。また、目標値は、RGB のサブ画素を持った画素が 40000 個ある表示装置である場合、設定したい基準電流を、40000 倍した値を目標値とする。従って、目標値は、各色 i 1 ~ i 6 が i 1 : i 2 : i 3 : i 4 : i 5 : i 6 = 1 : 2 : 4 : 8 : 16 : 32 の比をもち、40000 倍された値が格納されている。

【0027】

比較演算回路 1 c は、基準値記憶回路 1 b から出力される基準電流調整の目標値と、実際に有機 EL 素子に流れている電流値とを比較し、目標値の方が大きければデジタル調整信号 6 2 を大きい値に、逆に有機 EL 素子に流れている電流値の方が大きければデジタル調整信号 6 2 を小さい値に、それぞれ変更して出力する。実際に有機 EL 素子に流れている電流値は、AD 変換器 1 e によってデジタル電流検出信号 5 6 に変換され、比較演算回路 1 c に入力される。

【0028】

設定値記憶回路 1 a は、基準電流調整の目標値と実際に有機 EL 素子に流れている電流値が等しくなった時のデジタル調整信号 6 2 が示すデジタル値を記憶する回路である。また、調整がまだ行われていないときは、あらかじめ決められた初期値が格納されていて、調整が終了した段階で、調整済みの値に更新される。格納されるデータは、基準電流回路 2 の回路ブロック毎に存在し、格納先は選択信号 6 1 によって決められる。

【0029】

DA 変換器 1 d は、比較演算回路 1 c から出力されるデジタル調整信号 6 2 をアナログ信号に変換し、図 2 に示した基準電流回路 2 に電流調整用の電流調整電圧 5 1 を出力する回路である。DA 変換器 1 d は複数の DA 変換器を有しており、図 4 に、DA 変換器 1 d の内部回路を示している。DA 変換器 1 d は、基準電流回路 2 の回路ブロック毎に用意された 18 個の DA 変換器 ( R 1 ~ R 6、G 1 ~ G 6、B 1 ~ B 6 ) で構成される。また、デジタル調整信号 6 2 を選択信号 6 1 により選択された DA 変換器 ( R 1 ~ R 6、G 1 ~ G 6、B 1 ~ B 6 ) に送るためのスイッチ 1 1 d を有している。

【0030】

図 5 は図 1 に示した電流ドライバ 3 の内部ブロック図である。電流ドライバ 3 は、シフトレジスタ 3 a、データレジスタ 3 b、ラッチ回路 3 c、D / I 変換器 3 d から構成されている。シフトレジスタ 3 a は、18 本の信号からなる画像信号 5 2 を順次データレジスタ 3 b に取り込むための信号を生成するものである。データレジスタ 3 b は、シフトレジスタ 3 a の出力によって画像信号 5 2 を順次ラッチするものである。

【0031】

データレジスタ 3 b において、電流ドライバ 3 の出力数に相当する画像信号 5 2 を取り

10

20

30

40

50

込み終わると、ラッチ回路 3 c は、データレジスタ 3 b の出力をラッチし、D / I 変換器 3 d に出力する。例として、1 ライン 200 画素を持つ表示装置で、電流ドライバ出力が  $200 \times 3$  (RGB) = 600 本ある場合、シフトレジスタ 3 a は、200 本の出力を持つ回路になり、データレジスタ 3 b 及びラッチ回路 3 c は、200 画素  $\times$  6 ビット  $\times$  3 (RGB) = 3600 ビットを取り込む回路になる。

【0032】

また、D / I 変換器 3 d は 200 画素  $\times$  3 (RGB) = 600 個の回路ブロックから構成され、ラッチ回路 3 c から D / I 変換器 3 d の回路ブロック毎に出力される 6 ビットのデジタル画像信号を電流に変換し、データ線を通して画素回路へ出力するものである。

【0033】

図 6 は D / I 変換器 3 d を構成するカレントコピア回路を示している。図 6 に示す回路は 1 本 (1 ビット) の画像信号に対応した回路になっており、各色 6 ビットの画像信号 5 2 に対応するため、この回路 6 個で D / I 変換器 3 d が構成される。図に示すように、カレントコピア回路は、カレントコピアセル a 及び b のペア回路で構成される。カレントコピアセル a は電流記憶及び出力を行うトランジスタ Tr 101、ゲート電圧を保持するための静電容量 C 101、3 個のトランジスタスイッチ SW 101 ~ 103 で構成され、カレントコピアセル b は、同じくトランジスタ Tr 102、C 102、トランジスタスイッチ SW 104 ~ 106 で構成される。

10

【0034】

ペアの回路構成になるのは、カレントコピア回路が電流の記憶動作と、電流出力動作の 2 種類の動作を行うためである。つまり、片方 (カレントコピアセル a) が基準電流信号 i 1 を記憶しているとき、もう一方 (カレントコピアセル b) は、基準電流信号 5 3 (i 1) に等しい電流を出力している。電流記憶時、静電容量 C 101 (あるいは C 102) の両端電圧はトランジスタ Tr 101 (あるいは Tr 102) が基準電流信号 5 3 (i 1) を流すために必要な電圧に充電され、電流出力時はその電圧が保持される。スイッチ SW 101、SW 102 及び SW 104、SW 105 は、記憶動作に使用するトランジスタスイッチであり、電流記憶信号 a 及び b によって記憶動作時の時は閉じた状態となり、電流出力動作の時は開いた状態になる。

20

【0035】

スイッチ SW 103 及び SW 106 は、電流出力動作に使用するトランジスタスイッチであり、画像信号 5 2 がハイ (High) レベルであれば記憶した電流を出力し、ロー (Low) レベルであれば出力しない。画像信号 5 2 は、フレーム周期で切り替わる信号によって画像信号 5 2 - a、画像信号 5 2 - b に分けられてカレントコピアセルに入力される。これは、出力動作を行っているカレントコピアセルだけに画像信号 5 2 を入力するためであり、記憶動作を行っているカレントコピアセル側には、ローレベルが入力されるようになっている。

30

【0036】

図 7 は図 5 に示した D / I 変換器 3 d の内部ブロック図である。記憶用シフトレジスタ 3 1 d は電流記憶信号を生成し、生成された信号はスイッチを経て 18 個 (各色 6 個) のカレントコピア回路に入力される。記憶用シフトレジスタ 3 1 d の出力によって、18 個 (各色 6 個) のカレントコピア回路が 1 フレームの期間内で順次基準電流を記憶していき、1 フレームの期間内で、すべての回路ブロックに電流が記憶される動作となる。

40

【0037】

また、図中のカレントコピア回路は図 6 に示した回路である。この中で、スイッチは外部から入力されるフレーム毎に切り替わるフレーム周期信号によって動作する。スイッチによって、記憶用シフトレジスタ 3 1 d の出力は電流記憶信号 a あるいは b として切り替えられ、記憶側のカレントコピアセルにのみ電流記憶信号が送られるようになっている。カレントコピア回路は RGB 各色 6 本 (計 18 本) からなる基準電流信号 5 3 にそれぞれ対応していて、18 本の基準電流信号 5 3 をそれぞれの回路で記憶する。

【0038】

50

また、カレントコピ回路はRGB各色6bitの画像信号52それぞれに対応していて、画像信号52が示すデジタル値によって、各色とも、 $i_1 : i_2 : i_3 : i_4 : i_5 : i_6 = 1 : 2 : 4 : 8 : 16 : 32$ の比を持った $i_1 \sim i_6$ の組み合わせによって、64種類の電流を出力する。

【0039】

以上、図7及び図6の構成からなるD/I変換器3dによって、デジタル画像信号53が示す64階調表示のデジタル値に応じた電流が生成され、データ信号54として画素回路に出力される。

【0040】

図8は表示部4を構成する画素回路の回路図である。画素回路もカレントコピ回路で構成されており、電流の記憶と出力を行うトランジスタTr201と、ゲート電圧を保持するための静電容量C201と、記憶用スイッチSW201、SW202と、電流出力用スイッチSW203と、有機EL素子D1とにより構成される。

10

【0041】

有機EL素子D1のカソードは全ての画素に共通に接続されて電流出力線55となっている。この電流出力線55は、通常動作時には、スイッチSW1(図1参照)によりアース(GND)に接続されており、電流調整動作時には、スイッチSW1により電流検出抵抗R1に接続されるようになっている。このスイッチSW1の切替え用の制御信号は、電流調整制御回路1より出力される。この抵抗R1で発生する電圧が電流検出信号56となる。この抵抗は、検出可能な範囲で極力小さい値の抵抗とするのが良く、よって複数の抵抗を用いて検出する電流値によって使用する抵抗を適宜選択することが望ましい。

20

【0042】

スイッチSW201~SW203を制御する走査信号は、外部に設けられた図示せぬゲートドライバ回路から出力される。そして、記憶動作と電流出力動作を区別するため、記憶動作時、スイッチSW201とSW202が閉じた状態の時、スイッチSW203は開いた状態に、電流出力時、スイッチSW203が閉じた状態の時、スイッチSW201とSW202は開いた状態になる。この結果、記憶動作時はD/I変換器3dから出力される64階調に対応した電流がトランジスタTr201に記憶され、電流出力時は記憶された電流が有機EL素子D1に流れ、有機EL素子D1は64階調つまり64段階の明るさで発光するのである。

30

【0043】

以下、本実施の形態の動作について説明する。本表示装置において画像表示を行う前に、階調電流の調整を実施する。調整は、表示装置を出荷する前に、あらかじめ行っておくことが望ましい。以下、この調整方法について説明する。

【0044】

この階調電流の調整は、三原色であるR(赤)、G(緑)、B(青)の順とし、各色とも電流の小さい方から $i_1$ 、 $i_2$ 、 $i_3$ 、 $i_4$ 、 $i_5$ 、 $i_6$ の順に行うこととする。まず、電流調整制御回路1のスイッチ1hによって、調整用画像信号発生器1g出力側に切り替える。次に、選択回路1fは、Rの基準電流 $i_1$ を調整するための選択信号61を出力する。選択信号61によって、調整用画像信号発生器1gは、2進表示で#000001のRの6ビット画像信号と、#000000のG及びBの6ビット画像信号を、画像信号52として電流ドライバ3に出力する。

40

【0045】

これと同時に、設定値記憶回路1aはRの基準電流 $i_1$ を調整するために、予め決められた初期デジタル調整信号62を比較・演算回路1cに出力し、比較・演算回路1cは、この初期デジタル調整信号62を、そのままスイッチ11dを通してDA変換器1dへ出力する。この初期デジタル調整信号62はDA変換器R1に入力され、DA変換器R1でアナログ信号に変換された後、電流調整電圧51として基準電流回路2のRの $i_1$ に対応する回路ブロックへ出力される。

【0046】

50

基準電流回路 2 は、この電流調整電圧 5 1 に応じた基準電流信号 5 3 (  $i_1 - R$  ) の電流を生成し、電流ドライバ 3 に出力する。電流ドライバ 3 は、この基準電流信号 5 3 (  $i_1 - R$  ) の電流をカレントコピア回路  $i_1 - R$  で記憶、そして出力し、画素回路に送る。このとき、カレントコピア回路  $i_1 - R$  に入力されるデジタル画像信号 5 3 (  $i_1 - R$  ) は、調整用の画像信号 5 2 によって、すべてのカレントコピア回路  $i_1 - R$  においてハイレベルになっているので、表示部 4 の全画素回路に基準電流信号 5 3 (  $i_1 - R$  ) に等しい電流が書きこまれ、R の有機 EL 素子すべてに基準電流信号 5 3 (  $i_1 - R$  ) に等しい電流が流れる。このときの電流を電流検出回路 5 にて測定し、測定結果を電流検出信号 5 6 として電流調整制御回路 1 に出力する。

【 0 0 4 7 】

電流調整制御回路 1 では、電流検出信号 5 6 を A D 変換器 1 e でデジタル値に変換し、比較・演算回路 1 c において、このデジタル値と基準値記憶回路 1 b から出力される目標値と比較する。比較の結果、目標値の方が大きければ、デジタル調整信号 6 2 を大きな値に変更し、逆に小さければ、デジタル調整信号 6 2 を小さな値に変更し、再度 D A 変換器 1 d に出力する。この動作は、デジタル電流検出信号 6 3 が基準値記憶回路 1 b から出力される目標値と等しくなるまで繰り返される。

【 0 0 4 8 】

デジタル電流検出信号 6 3 と目標値が等しくなった時点で、比較・演算回路 1 c は、そのとき出力していたデジタル調整信号 6 2 のデジタル値を設定値記憶回路 1 a に出力し、設定値記憶回路 1 a はこのデジタル値を R の  $i_1$  調整値として保存する。続いて、選択回路 1 f は、R の基準電流  $i_2$  用の選択信号 6 1 に出力を変更し、同様の手順によって R の基準電流  $i_2$  の調整が行われる。

【 0 0 4 9 】

以上の調整は、R G B 各色 6 個の計 1 8 個の基準電流回路ブロックに対して行われ、調整が全て完了すると、R G B それぞれにおいて、基準電流信号 5 3 の電流比は  $i_1 : i_2 : i_3 : i_4 : i_5 : i_6 = 1 : 2 : 4 : 8 : 16 : 32$  に設定され、また、設定値記憶回路 1 a には 1 8 個の調整値が保存されている。R G B 毎に基準値記憶回路 1 b に記憶する目標値を変えることで、R G B 各色の素子特性に応じた調整も可能である。

【 0 0 5 0 】

出荷前に、調整を完了した本発明の表示装置を実際に使用するときには、電源が表示装置に入った後、最初に設定値記憶回路 1 a に格納されている 1 8 個の調整値を比較・演算回路 1 c が順次読みとり、D A 変換器 1 d にデジタル調整信号 6 2 として出力する。D A 変換器 1 d は、デジタル調整信号 6 2 をアナログ信号 ( 電流調整電圧 5 1 ) に変換し基準電流回路 2 に出力する。この結果、基準電流回路 2 は、調整時と同じ基準電流信号 5 3 を電流ドライバ 3 に出力することになり、表示部 4 において正確な 6 4 階調表示が実行される。

【 0 0 5 1 】

以上が、出荷前に調整を行った場合の動作である。次に、出荷前ではなく、電源が投入される度に、調整を実施する方法について説明する。図 9 が電源投入後に調整を実施する場合の電流調整制御回路 1 の内部ブロック図である。出荷前に調整を実施する場合は、設定値記憶回路 1 a ( 図 3 参照 ) に調整値を記憶させておく必要があったが、電源投入後に調整を実施する場合は、その必要がないので、設定値記憶回路 1 a は削除されている。その他の回路については、出荷前に調整を行う場合と同じである。

【 0 0 5 2 】

電源が投入されると、まず、電流の調整が行われる。調整の順番は出荷前に調整を行うときと同様である。最初に、電流調整制御回路 1 のスイッチ 1 h によって、調整用画像信号発生器 1 g 出力側に切り替える。また、D A 変換器 1 d 内部の D A 変換器はすべて、電源投入と同時に初期化され、電圧出力は 0 V の状態になっている。

【 0 0 5 3 】

次に、選択回路 1 f は、R の基準電流  $i_1$  を調整するための選択信号 6 1 を出力する。

10

20

30

40

50

選択信号 6 1 によって、調整用画像信号発生器 1 g は、2 進表示で # 000001 の R の 6 ビット画像信号と、# 000000 の G 及び B の 6 ビット画像信号を画像信号 5 2 として電流ドライバ 3 に出力する。

【 0 0 5 4 】

基準電流回路 2 は、D A 変換器 1 d が出力する電流調整電圧が 0 V のため、電流設定トランジスタはオフ状態にあり、電流はまだ出力されていない状態である。したがって、電流ドライバ 3 にも、電流は供給されず、画素回路へも電流は供給されないため、有機 E L 素子には電流が流れず、電流検出結果はゼロとなる。

【 0 0 5 5 】

比較・演算回路 1 c では、基準値記憶回路 1 b から出力される R の基準電流  $i_1$  の目標値と比較する。比較の結果、目標値の方が大きいので、比較・演算回路 1 c はデジタル調整信号 6 2 を大きな値に変更し、D A 変換器 1 d に出力する。この動作を繰り返すことで、A D 変換器 1 e が出力するデジタル電流検出信号 6 3 は増加を続け、基準値記憶回路 1 b から出力される目標値と等しくなった時点で、R の基準電流  $i_1$  の調整が完了する。D A 変換器 R 1 は電源がオフされるまで、この状態を保持し続ける。続いて、選択回路 1 f は、R の基準電流  $i_2$  用の選択信号 6 1 に出力を変更し、同様の手順によって R の基準電流  $i_2$  の調整が行われる。

【 0 0 5 6 】

以上の調整は、R G B 各色 6 個の計 1 8 個の基準電流回路ブロックに対して行われ、調整が全て完了すると、D A 変換器 1 d の 1 8 個の出力は調整済みの出力状態となり、また R G B それぞれにおいて、基準電流信号 5 3 の電流比は  $i_1 : i_2 : i_3 : i_4 : i_5 : i_6 = 1 : 2 : 4 : 8 : 16 : 32$  に設定される。調整が完了すると、電流調整制御回路 1 のスイッチ 1 h によって、外部から入力されるデジタル画像信号 5 0 の側に切り替えられ、表示部 4 において正確な 6 4 階調の表示が実行される。

【 0 0 5 7 】

まず、図 1 0 は図 1 で示した電流調整制御回路 1 の他の例を示している。図 3 で示した電流調整制御回路 1 は、A D 変換器 1 e と基準値記憶回路 1 b と比較・演算回路 1 c によって、デジタル的に基準値と電流検出結果の比較を行っていたが、図 1 0 に示す電流調整制御回路 1 は、基準電圧発生器 1 j と比較器 1 k を使用してアナログ的に比較を行うように変更されている。しかし、調整の方法は変わらない。演算回路 1 i は、比較器 1 k の出力の状態によってデジタル調整信号 6 2 を調整し、基準値に等しくなったときのデジタル調整信号 6 2 のデジタル値を設定値記憶回路 1 a に保存する。この方法は、A D 変換器を使用しないため、表示装置のコストを下げる効果がある。

【 0 0 5 8 】

図 1 0 の構成は出荷前に調整を行う場合に対応したのになっている。電源投入後に調整を行う場合の電流調整制御回路 1 の回路ブロック図は、図 1 1 となる。図 3、図 9 の構成の場合と同様に、電源投入後に調整を実施する場合は、設定値記憶回路 1 a に調整値を記憶させておく必要がないので、設定値記憶回路 1 a は削除されている。設定値記憶回路 1 a 以外の回路の動作は、図 1 0 のそれと同じである。

【 0 0 5 9 】

図 1 2 は、図 3 で示した D A 変換器 1 d の内部回路を示している。図 4 で示した D A 変換器 1 d は、R G B 毎に 6 個の計 1 8 個の D A 変換回路で構成されていたが、図 1 2 に示す D A 変換器 1 d は、D A 変換回路 1 のみで構成されている。この場合、電流調整電圧 5 1 の電圧を保持するために、電圧保持容量 1 5 d をそれぞれの電流調整電圧 5 1 の信号線に接続する。図 4 に示した D A 変換器 1 d では、電源投入後に一度デジタル調整信号 6 2 を出力するだけであったが、この場合は、電流調整電圧 5 1 の各信号線の電圧がリーク電流によって変化しない程度の間隔で、再書き込みを行うことが望ましい。この方法は、D A 変換器の数を 1 / 1 8 にすることができるので、表示装置のコストを下げるができる。

【 0 0 6 0 】

10

20

30

40

50

以上のように、基準電流回路の電流設定トランジスタにばらつきがあっても、高精度に基準電流を生成できるので、基準電流回路を表示部が形成されているガラス基板と同一基板上に形成できることになり、電流ドライバの近くにこの基準電流回路を配置することが可能となり、発明の課題が達成されるのである。

#### 【0061】

なお、出荷前に調整を行う場合、電流調整制御回路1を構成する図3に示した回路のうち、当該調整時のみに必要な回路である選択回路1f、基準値記憶回路1b、比較・演算回路1c、AD変換器1e、スイッチ1hは、製品出荷時には必要ないために、削除することが可能である。製品出荷後の電源投入後に調整により得られた設定値を、設定値記憶回路1aからDA変換器1dへ出力して、基準電流の設定が行われることになる。図10の構成の場合も同様である。

#### 【0062】

また、温度が変化した時を考えると、基準電流回路2を構成する電流設定トランジスタ(2b:図2参照)の温度特性により、基準電流信号53に誤差が生じることが考えられる。この影響を抑制するためには、温度センサを設けて、出荷前の調整時に温度に応じた設定値を設定値記憶回路1aに複数格納しておき、温度センサの出力に応じてDA変換器1dへの出力を変更することにより、補正することができる。一方、電源が投入される度に調整を行う場合に、温度センサの出力に応じて調整をし直すことにより、補正が可能となる。

#### 【0063】

また、本発明によれば、基準電流回路2の誤差だけでなく、電流ドライバや画素回路回路で誤差が発生した場合でも、その誤差を含めて補正することができる。また、本発明の実施の形態として、RGBそれぞれに異なる有機EL素子を用いた表示装置を例にとり説明したが、カラーフィルタ方式や色変換方式など1種類以上の有機EL素子を用いた表示装置に対しても、適用可能である。また、電流調整のために、表示部を構成する有機EL素子を使用したか、表示領域以外に形成した有機EL素子を用いて調整を行っても良い。

#### 【図面の簡単な説明】

#### 【0064】

【図1】本発明の実施の形態の構成を示す全体の回路ブロック図である。

【図2】図1で示した基準電流回路2の例を示す回路図である。

【図3】図1で示した電流調整制御回路1の例を示すブロック図である。

【図4】図3で示したDA変換器1dの内部を示す回路図である。

【図5】図1で示した電流ドライバ3の内部を示す回路ブロック図である。

【図6】図5で示したD/I変換器3dを構成するカレントコピア回路を示す回路図である。

【図7】図5で示したD/I変換器3dの内部を示す回路ブロック図である

【図8】図1で示した表示部4にマトリクス状に配置された画素回路4aを示す回路である。

【図9】図1に示した電流調整制御回路1を示す他のブロック図である。

【図10】図1に示した電流調整制御回路1を示す更に他のブロック図である。

【図11】図1に示した電流調整制御回路1を示す別のブロック図である。

【図12】図3で示したDA変換器1dの内部の他の例を示す回路図である。

【図13】従来が表示装置の構成を示す全体の回路ブロック図である。

【図14】従来基準電流回路の一例を示す回路図である。

【図15】従来基準電流回路の他の例を示す回路図である。

#### 【符号の説明】

#### 【0065】

- 1 電流調整制御回路
- 2 基準電流回路
- 3 電流ドライバ

10

20

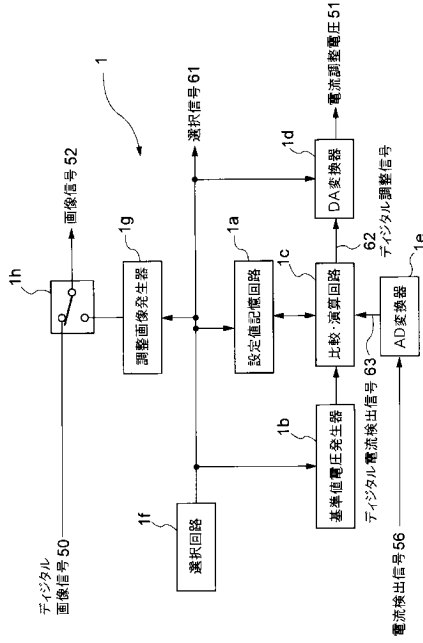
30

40

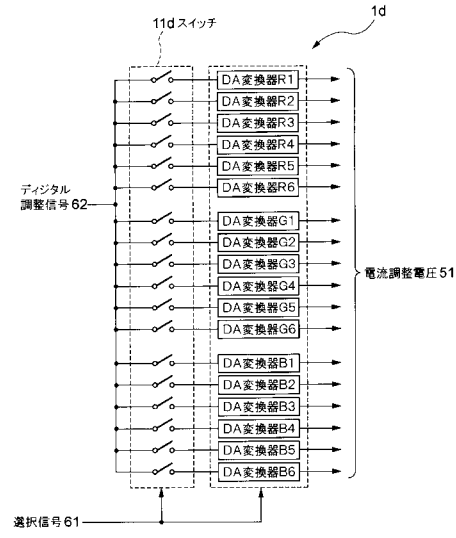
50



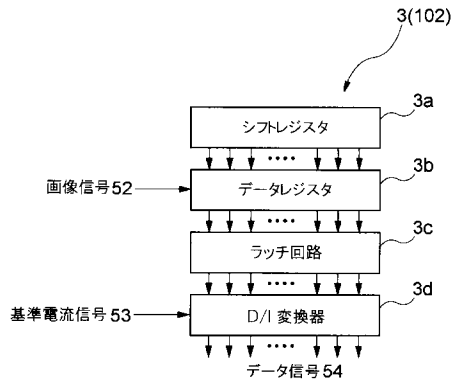
【 図 3 】



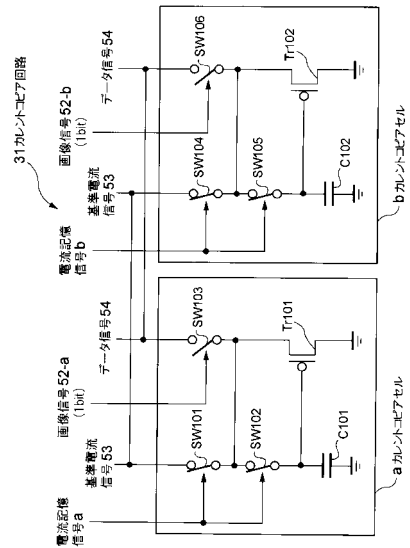
【 図 4 】



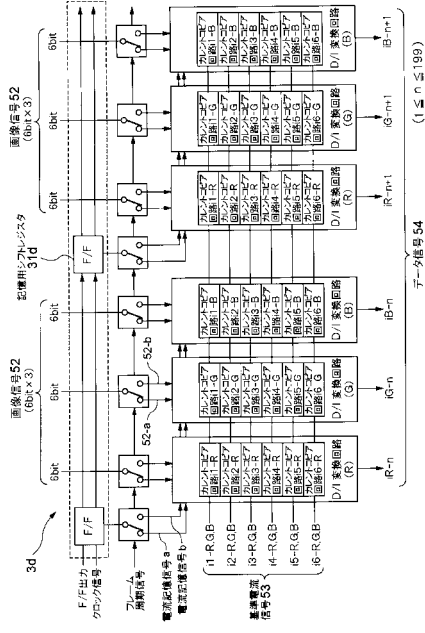
【 図 5 】



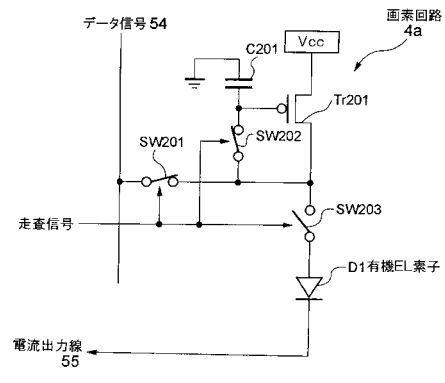
【 図 6 】



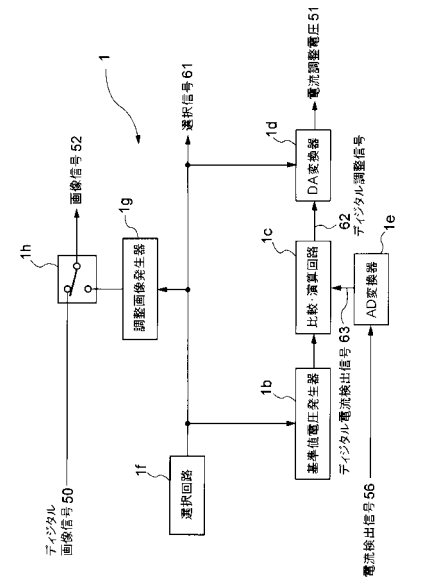
【 図 7 】



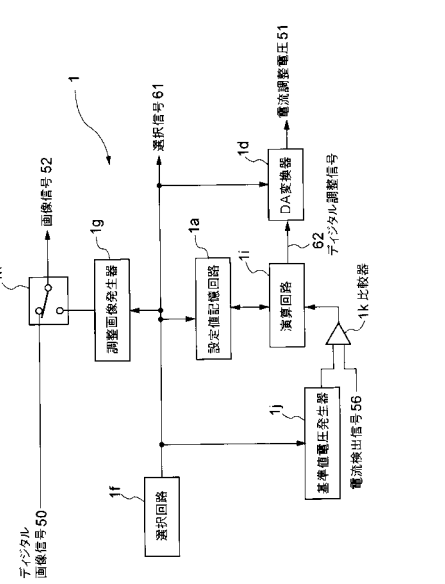
【 図 8 】



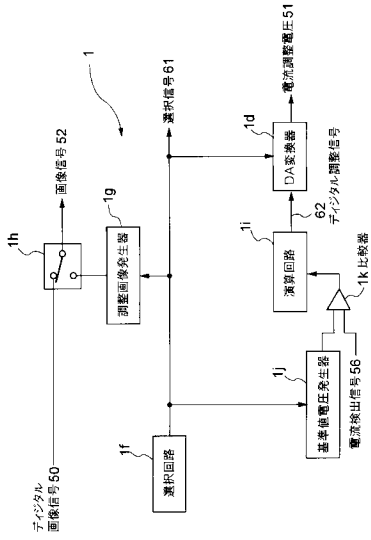
【 図 9 】



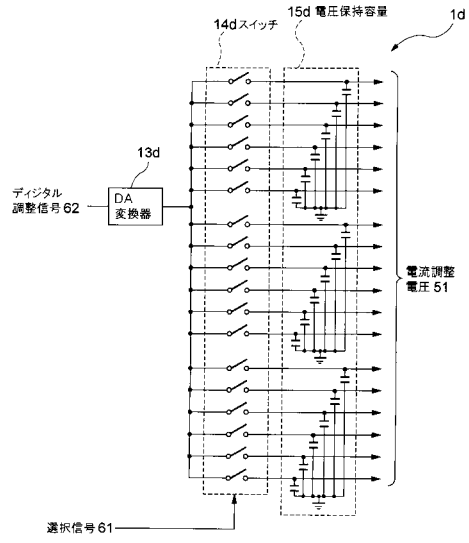
【 図 10 】



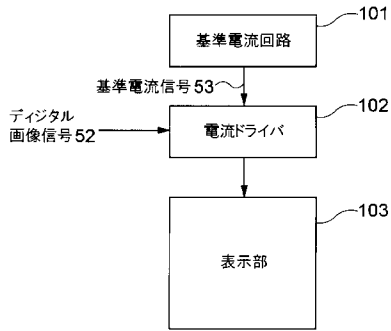
【図 1 1】



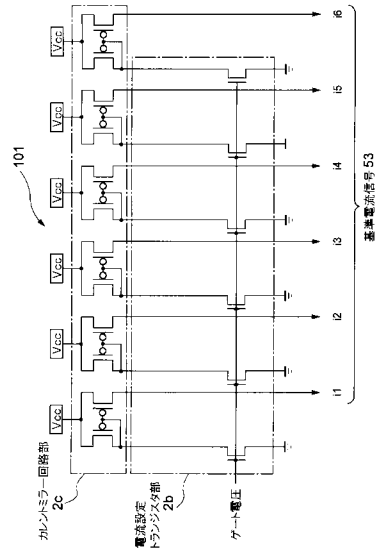
【図 1 2】



【図 1 3】



【図 1 4】





---

フロントページの続き

(51) Int.Cl.<sup>7</sup>

F I

テーマコード(参考)

G 0 9 G	3/20	6 2 1 M
G 0 9 G	3/20	6 3 1 V
G 0 9 G	3/20	6 4 1 D
G 0 9 G	3/20	6 4 2 B
G 0 9 G	3/20	6 4 2 J
G 0 9 G	3/20	6 4 2 P
G 0 9 G	3/20	6 5 0 M
G 0 9 G	3/20	6 7 0 D
G 0 9 G	3/20	6 8 0 G
H 0 5 B	33/14	A

专利名称(译)	显示驱动电路和使用其的显示装置		
公开(公告)号	<a href="#">JP2005055722A</a>	公开(公告)日	2005-03-03
申请号	JP2003287260	申请日	2003-08-06
[标]申请(专利权)人(译)	NEC电子股份有限公司		
申请(专利权)人(译)	NEC公司 NEC电子公司		
[标]发明人	下田雅通		
发明人	下田 雅通		
IPC分类号	H01L51/50 G05F3/26 G09G3/20 G09G3/30 H05B33/14		
CPC分类号	G09G3/3283 G05F3/262 G09G2300/0842 G09G2310/027 G09G2320/0285 G09G2320/043		
FI分类号	G09G3/30.J G09G3/30.K G09G3/20.611.H G09G3/20.612.E G09G3/20.612.R G09G3/20.621.M G09G3/20.631.V G09G3/20.641.D G09G3/20.642.B G09G3/20.642.J G09G3/20.642.P G09G3/20.650.M G09G3/20.670.D G09G3/20.680.G H05B33/14.A G09G3/20.624.B G09G3/325 G09G3/3266 G09G3/3275 G09G3/3283		
F-TERM分类号	3K007/AB17 3K007/AB18 3K007/BA06 3K007/DB03 3K007/GA00 5C080/AA06 5C080/BB05 5C080/CC03 5C080/DD05 5C080/EE29 5C080/EE30 5C080/FF11 5C080/JJ02 5C080/JJ03 3K107/AA01 3K107/AA05 3K107/BB01 3K107/CC33 3K107/EE03 3K107/EE66 3K107/EE67 3K107/HH04 5C380/AA01 5C380/AA02 5C380/AA03 5C380/AB06 5C380/AB18 5C380/AB34 5C380/BA28 5C380/BA37 5C380/BA42 5C380/CA04 5C380/CA13 5C380/CA22 5C380/CA26 5C380/CA34 5C380/CA35 5C380/CB17 5C380/CC13 5C380/CC26 5C380/CC33 5C380/CC39 5C380/CC52 5C380/CC62 5C380/CD014 5C380/CE05 5C380/CF05 5C380/CF07 5C380/CF09 5C380/CF17 5C380/CF41 5C380/CF42 5C380/CF48 5C380/CF49 5C380/CF51 5C380/CF61 5C380/CF67 5C380/DA02 5C380/DA06 5C380/DA39 5C380/DA50 5C380/FA03 5C380/FA04 5C380/FA28		
其他公开文献	JP5021884B2		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

在使用有机EL元件的显示装置中，即使驱动有机EL元件电流的晶体管特性发生变化，也可以高精度地调整灰度电流。 解决方案：将用于检测在发光元件中流动的电流的电流检测电路5与检测到的电流值和参考电流值进行比较。 提供了调节控制电路1和根据调节电流产生参考电流的参考电流电路2。 然后，基准电流电路2形成在形成有显示单元4的发光元件的同一基板上。 结果，可以校正形成基准电流电路2的晶体管元件中的变化，并且可以高精度地调整基准电流。 [选型图]图1

