

(19) 日本国特許庁(JP)

再公表特許(A1)

(11) 国際公開番号

W02010/001590

発行日 平成23年12月15日(2011.12.15)

(43) 国際公開日 平成22年1月7日(2010.1.7)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/30 (2006.01)	G09G 3/30 J	3K107
G09G 3/20 (2006.01)	G09G 3/20 641D	5C080
H01L 51/50 (2006.01)	G09G 3/20 621A	5C380
	G09G 3/20 623D	
	G09G 3/20 624B	
審査請求 有 予備審査請求 未請求 (全 62 頁) 最終頁に続く		

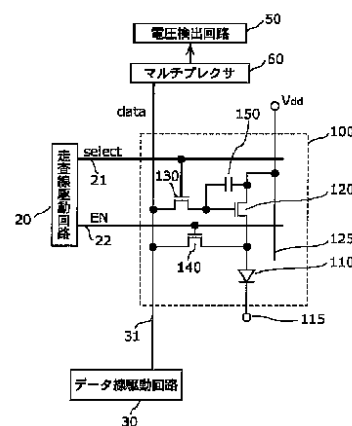
出願番号	特願2010-518916 (P2010-518916)	(71) 出願人	000005821
(21) 国際出願番号	PCT/JP2009/003023		パナソニック株式会社
(22) 国際出願日	平成21年6月30日(2009.6.30)		大阪府門真市大字門真1006番地
(31) 優先権主張番号	特願2008-176243 (P2008-176243)	(74) 代理人	100109210
(32) 優先日	平成20年7月4日(2008.7.4)		弁理士 新居 広守
(33) 優先権主張国	日本国(JP)	(72) 発明者	白水 博
			日本国大阪府門真市大字門真1006番地
			パナソニック株式会社内
		(72) 発明者	中村 哲朗
			日本国大阪府門真市大字門真1006番地
			パナソニック株式会社内
		Fターム(参考)	3K107 AA01 BB01 CC33 CC45 EE03
			GG56 HH04 HH05
			5C080 AA06 BB05 DD05 JJ02 JJ03
			JJ04 JJ05 JJ07
			最終頁に続く

(54) 【発明の名称】 表示装置及びその制御方法

(57) 【要約】

有機EL素子(110)と、容量素子(150)と、有機EL素子(110)のアノードと接続され容量素子(150)に保持された電圧に応じた電流を有機EL素子(110)に流して発光させる駆動トランジスタ(120)と、容量素子(150)に信号電圧を供給するデータ線(31)と、データ線(31)と容量素子(150)とを接続するスイッチングトランジスタ(130)と、データ線(31)に接続されアノード電圧を検出する電圧検出回路(50)と、アノードとデータ線(31)とを接続する検査トランジスタ(140)と、スイッチングトランジスタ(130)をONして信号電圧に対応する電圧を容量素子(150)に保持させ有機EL素子(110)を発光させ、有機EL素子(110)の発光中に、スイッチングトランジスタ(130)をOFFし検査トランジスタ(140)をONして電圧検出回路(50)にアノード電圧を検出させる制御部とを備える。

【図2】



50 VOLTAGE DETECTION CIRCUIT
60 MULTIPLEXER
20 SCAN LINE DRIVE CIRCUIT
30 DATA LINE DRIVE CIRCUIT

【特許請求の範囲】**【請求項 1】**

発光素子と、
前記発光素子の第 1 電極に電氣的に接続される第 1 電源線と、
前記発光素子の第 2 電極に電氣的に接続される第 2 電源線と、
電圧を保持するコンデンサと、
前記第 1 電極と前記第 1 電源線との間に設けられ前記コンデンサに保持された電圧に応じた電流を前記第 1 電源線と前記第 2 電源線との間に流して前記発光素子を発光させる駆動トランジスタと、

前記コンデンサの一方の電極に信号電圧を供給するデータ線と、
前記信号電圧に対応する電圧を前記コンデンサに保持させる第 1 スイッチ素子と、
前記データ線に信号電圧の供給を行うデータ線駆動回路と、
前記データ線に接続され前記発光素子の電圧を検出する電圧検出回路と、
前記第 1 電極と前記駆動トランジスタとの接続点と、前記データ線とを接続する第 2 スイッチ素子と、

前記第 1 スイッチ素子を ON 状態とすることにより前記データ線から供給された信号電圧に対応する電圧を前記コンデンサに保持させ、前記駆動トランジスタによって前記コンデンサに保持された電圧に応じた電流を前記第 1 電源線と前記第 2 電源線との間に流して前記発光素子を発光させ、前記発光素子が発光している間に、前記第 1 スイッチ素子を OFF 状態とし、前記第 2 スイッチ素子を ON 状態とすることにより前記データ線を介して前記電圧検出回路に前記接続点における電位を検出させる制御部とを具備する

表示装置。

【請求項 2】

さらに、
前記電圧検出回路にて検出された前記接続点における電位を、前記駆動トランジスタのソース - ドレイン間に流れる電流に換算する換算部を備える
請求項 1 記載の表示装置。

【請求項 3】

さらに、
前記発光素子の電圧 - 電流特性に対応するデータが記憶されたメモリを備え、
前記換算部は、前記メモリに記憶された前記発光素子の電圧 - 電流特性に対応するデータに基づいて、前記電圧検出回路にて検出された前記接続点における電位を、前記駆動トランジスタのソース - ドレイン間に流れる電流に換算する
請求項 2 記載の表示装置。

【請求項 4】

前記発光素子、前記コンデンサ及び前記駆動トランジスタは画素部を構成し、
前記発光素子の電圧 - 電流特性に対応するデータは、前記画素部の発光素子の電圧 - 電流特性のデータである
請求項 3 記載の表示装置。

【請求項 5】

前記発光素子、前記コンデンサ及び前記駆動トランジスタにより構成される画素部を複数有し、
前記発光素子の電圧 - 電流特性に対応するデータは、複数の前記画素部を代表する発光素子の電圧 - 電流特性のデータである
請求項 3 記載の表示装置。

【請求項 6】

前記発光素子、前記コンデンサ及び前記駆動トランジスタは画素部を構成し、
複数の前記画素部と前記複数の画素部の各々に接続される複数のデータ線とを有する発光パネルを備え、
前記電圧検出回路は、

10

20

30

40

50

前記複数のデータ線のうち選択された一以上のデータ線を介して、前記接続点における電位を検出する一以上の電圧検出器と、

前記複数のデータ線と前記一以上の電圧検出器との間に接続され、前記選択された一以上のデータ線と前記一以上の電圧検出器とを導通させるマルチプレクサとを備え、

前記一以上の電圧検出回路の数は、前記複数のデータ線の本数より少ない

請求項 3 記載の表示装置。

【請求項 7】

前記マルチプレクサは、前記発光パネル上に形成されている

請求項 6 記載の表示装置。

【請求項 8】

前記第 1 電極は、前記発光素子のアノード電極であり、

前記第 1 電源線の電圧は前記第 2 電源線の電圧より高く、前記第 1 電源線から前記第 2 電源線に電流が流れる

請求項 1 記載の表示装置。

【請求項 9】

発光素子と、

前記発光素子の第 1 電極に電氣的に接続される第 1 電源線と、

前記発光素子の第 2 電極に電氣的に接続される第 2 電源線と、

電圧を保持するコンデンサと、

前記第 1 電極と前記第 1 電源線との間に設けられ前記コンデンサに保持された電圧に応じた電流を前記第 1 電源線と前記第 2 電源線との間に流して前記発光素子を発光させる駆動トランジスタと、

前記コンデンサの一方の電極に信号電圧を供給するデータ線と、

前記信号電圧に対応する電圧を前記コンデンサに保持させる第 1 スイッチ素子と、

前記データ線に信号電圧の供給を行うデータ線駆動回路と、

前記データ線に接続され前記発光素子の電圧を検出する電圧検出回路と、

前記第 1 電極と前記駆動トランジスタとの接続点と、前記データ線とを接続する第 2 スイッチ素子とを具備する表示装置の制御方法であって、

前記第 1 スイッチ素子を ON 状態とすることにより前記データから供給された第 1 信号電圧に対応する電圧を前記コンデンサに保持させ、前記駆動トランジスタによって前記コンデンサに保持された電圧に応じた電流を前記第 1 電源線と前記第 2 電源線との間に流して前記発光素子を発光させ、

前記発光素子が発光している間に、前記第 1 スイッチ素子を OFF し、前記第 2 スイッチ素子を ON 状態とすることにより前記データ線を介して前記電圧検出回路に前記接続点における第 1 電位を検出させる

ことを特徴とする表示装置の制御方法。

【請求項 10】

検出された前記接続点における第 1 電位を、前記駆動トランジスタのソース - ドレイン間に流れる第 1 電流に換算する

請求項 9 記載の表示装置の制御方法。

【請求項 11】

前記表示装置は、前記発光素子の電圧 - 電流特性に対応するデータが記憶されたメモリを備え、

前記メモリに記憶された前記発光素子の電圧 - 電流特性に対応するデータに基づいて、前記検出された前記接続点における第 1 電位を、前記駆動トランジスタのソース - ドレイン間に流れる第 1 電流に換算する

請求項 10 記載の表示装置の制御方法。

【請求項 12】

さらに、

前記第 1 スイッチ素子を ON 状態とすることにより前記データから供給された第 2 信号

10

20

30

40

50

電圧に対応する電圧を前記コンデンサに保持させ、前記駆動トランジスタによって前記コンデンサに保持された電圧に応じた電流を前記第 1 電源線と前記第 2 電源線との間に流して前記発光素子を発光させ、

前記発光素子が発光している間に、前記第 1 スイッチ素子を OFF し、前記第 2 スイッチ素子を ON 状態とすることにより前記データ線及び前記配線を介して前記電圧検出回路に前記接続点における第 2 電位を検出させ、

前記検出された前記接続点における第 2 電位を、前記駆動トランジスタのソース - ドレイン間に流れる第 2 電流に換算し、

前記第 1 電位、前記第 2 電位、前記第 1 電流及び前記第 2 電流に基づいて、前記駆動トランジスタの利得係数及び前記閾値電圧を算出する

10

請求項 10 記載の表示装置の制御方法。

【請求項 13】

前記表示装置は、前記発光素子の電圧 - 電流特性に対応するデータが記憶されたメモリを備え、

前記メモリに記憶された前記発光素子の電圧 - 電流特性に対応するデータに基づいて、前記第 1 電位及び前記第 2 電位を、それぞれ、前記第 1 電流及び前記第 2 電流に換算する

請求項 12 記載の表示装置の制御方法。

【請求項 14】

前記駆動トランジスタのソース及びドレインの一方に接続された前記第 1 電源線に設定された電源電圧を前記第 1 信号電圧から減じた電圧を V_{gs1} 、前記電源電圧を前記第 2 信号電圧から減じた電圧を V_{gs2} 、前記第 1 電流を I_1 、前記第 2 電流を I_2 、前記駆動トランジスタのチャネル領域、酸化膜容量及び移動度に関する利得関数を β 、及び前記駆動トランジスタの閾値電圧を V_{th} とすると、

20

【数 1】

$$\beta = \left(\frac{\sqrt{2I_1} - \sqrt{2I_2}}{V_{gs1} - V_{gs2}} \right)^2$$

$$V_{th} = \frac{V_{gs2} \times \sqrt{2I_1} - V_{gs1} \times \sqrt{2I_2}}{\sqrt{2I_1} - \sqrt{2I_2}}$$

30

となる関係式を用いて、前記駆動トランジスタの利得係数及び前記閾値電圧を算出する
請求項 12 記載の表示装置の制御方法。

【請求項 15】

発光素子と、

前記発光素子の第 1 電極に電氣的に接続される第 1 電源線と、

前記発光素子の第 2 電極に電氣的に接続される第 2 電源線と、

40

電圧を保持するコンデンサと、

前記第 1 電極と前記第 1 電源線との間に設けられ前記コンデンサに保持された電圧に応じた電流を前記第 1 電源線と前記第 2 電源線との間に流して前記発光素子を発光させる駆動トランジスタと、

前記コンデンサの一方の電極に信号電圧を供給するデータ線と、

前記信号電圧に対応する電圧を前記コンデンサに保持させる第 1 スイッチ素子と、

前記データ線に信号電圧の供給を行うデータ線駆動回路と、

前記発光素子の電圧を讀出す讀出し線と、

前記讀出し線に接続され前記発光素子の電圧を検出する電圧検出回路と、

前記第 1 電極と前記駆動トランジスタとの接続点と、前記讀出し線とを接続する第 2 ス

50

スイッチ素子と、

前記第１スイッチ素子をＯＮ状態とすることにより前記データ線から供給された信号電圧に対応する電圧を前記コンデンサに保持させ、前記駆動トランジスタによって前記コンデンサに保持された電圧に応じた電流を前記第１電源線と前記第２電源線との間に流して前記発光素子を発光させ、前記発光素子が発光している間に、前記第１スイッチ素子をＯＦＦ状態とし、前記第２スイッチ素子をＯＮ状態とすることにより前記読出し線を介して前記接続点における電位を検出させる制御部とを具備する

表示装置。

【発明の詳細な説明】

【技術分野】

10

【０００１】

本発明は、表示装置及びその制御方法に関し、特に、半導体駆動能動素子の特性バラツキ検出方法に関する。

【背景技術】

【０００２】

電流駆動型の発光素子を用いた画像表示装置として、有機ＥＬ素子（ＯＬＥＤ：Organic Light Emitting Diode）を用いた画像表示装置（有機ＥＬディスプレイ）が知られている。この有機ＥＬディスプレイは、視野角特性が良好で、消費電力が少ないという利点を有するため、次世代のＦＰＤ（Flat Panel Display）候補として注目されている。

20

【０００３】

有機ＥＬディスプレイでは、通常、画素を構成する有機ＥＬ素子がマトリクス状に配置される。複数の行電極（走査線）と複数の列電極（データ線）との交点に有機ＥＬ素子を設け、選択した行電極と複数の列電極との間にデータ信号に相当する電圧を印加するようにして有機ＥＬ素子を駆動するものをパッシブマトリクス型の有機ＥＬディスプレイと呼ぶ。

【０００４】

一方、複数の走査線と複数のデータ線との交点に薄膜トランジスタ（ＴＦＴ：Thin Film Transistor）を設け、このＴＦＴにドライビングトランジスタのゲートを接続し、選択した走査線を通じてこのＴＦＴをオンさせてデータ線からデータ信号をドライビングトランジスタに入力し、そのドライビングトランジスタによって有機ＥＬ素子を駆動するものをアクティブマトリクス型の有機ＥＬディスプレイと呼ぶ。

30

【０００５】

各行電極（走査線）を選択している期間のみ、それに接続された有機ＥＬ素子が発光するパッシブマトリクス型の有機ＥＬディスプレイとは異なり、アクティブマトリクス型の有機ＥＬディスプレイでは、次の走査（選択）まで有機ＥＬ素子を発光させることが可能であるため、デューティ比が上がってもディスプレイの輝度減少を招くようなことはない。従って、低電圧で駆動できるので、低消費電力化が可能となる。しかしながら、アクティブマトリクス型の有機ＥＬディスプレイでは、ドライビングトランジスタや有機ＥＬ素子の特性のバラツキに起因して、同じデータ信号を与えても、各画素において有機ＥＬ素子の輝度が異なり、輝度ムラが発生するという欠点がある。

40

【０００６】

従来の有機ＥＬディスプレイにおける、ドライビングトランジスタや有機ＥＬ素子の特性のバラツキや劣化（以下、特性の不均一と総称する）による輝度ムラの補償方法としては、複雑な画素回路による補償、代表画素によるフィードバック補償、また、全画素に流れる電流の合計によるフィードバック補償などが代表的である。

【０００７】

しかし、複雑な画素回路は歩留まりを下げてしまう。また、代表画素によるフィードバックや、全画素に流れる電流の合計によるフィードバックでは、画素ごとの特性の不均一を補償できない。

50

【 0 0 0 8 】

上記理由により、簡単な画素回路で、画素ごとに特性の不均一を検出する方法がいくつか提案されている。

【 0 0 0 9 】

例えば、特許文献 1 に開示された発光パネル用基板、発光パネル用基板の検査方法及び発光パネルでは、従来の 2 つのトランジスタからなる電圧駆動画素回路に、ダイオード接続のトランジスタを接続し、それを EL に見立てることによって、EL 形成前の発光パネル用基板の状態において、そのダイオード接続のトランジスタに接続されたテスト線に流れる電流を測定し、データ電圧と駆動トランジスタを流れる電流との関係を検出して、画素検査及び画素特性抽出を行うことができる。また、その EL 形成後もダイオード接続のトランジスタはテスト線を用いて逆バイアスとして電流を流さないようにできるため、通常の電圧書き込み動作が行える。また、アレイの状態で検出された特性は、有機 EL 発光パネルを使用する際のデータ線への印加電圧の補正制御に利用することができる。

10

【 先行技術文献 】

【 特許文献 】

【 0 0 1 0 】

【 特許文献 1 】 特開 2 0 0 6 - 1 3 9 0 7 9 号 公 報

【 発明の概要 】

【 発明が解決しようとする課題 】

【 0 0 1 1 】

20

しかしながら、画素に流れる駆動電流は非常に微小であり、微小電流の測定を当該電流測定のためのテスト線などを介して精度よく行うことは困難である。

【 0 0 1 2 】

特許文献 1 に開示された発光パネル用基板、発光パネル用基板の検査方法及び発光パネルでは、駆動トランジスタの特性を検出する際、電流測定を用いるので、特性の検出精度が悪いという課題を有する。結果的には、駆動トランジスタの特性バラツキの検出精度が低く、画素間の輝度ムラが十分に補正されない。

【 0 0 1 3 】

各画素の有する駆動トランジスタは、発光パネル内で共通の電源および共通の電極に接続されている。また、特許文献 1 に記載されたテスト線も発光パネル内で共通の電源および共通の電極に接続されている。上記微小電流の測定を精度よく行うことが困難である理由は、駆動トランジスタが共通電極及び共通電源に接続されているので、測定画素以外を発生原因とするノイズの影響も受けやすいこと、また、測定画素以外の負荷状況により電圧降下やインピーダンス変化の影響を受けやすいこと、が挙げられる。

30

【 0 0 1 4 】

また、特許文献 1 に記載された微小電流の測定による駆動トランジスタの特性バラツキ検出に代表されるように、実際の発光パネルの表示動作期間以外の期間を設けて当該検出動作を実行しなければならない。そうすると、例えば、経時変化により定期的に駆動トランジスタの特性バラツキを検出して補正を更新する必要がある場合などには、当該検出動作のために表示動作期間が制限される可能性がある。

40

【 0 0 1 5 】

上記課題に鑑み、本発明は、単純な画素回路でありながら、各画素の駆動能動素子の電流を高効率かつ高精度に検出することを可能とする表示装置及びその制御方法を提供することを第 1 の目的とする。また、その電流検出結果を用いることにより各画素の駆動能動素子の特性バラツキを高精度に検出する方法を提供することを目的とする。

【 課題を解決するための手段 】

【 0 0 1 6 】

上記目的を達成するために、本発明の一態様に係る表示装置は、発光素子と、前記発光素子の第 1 電極に電氣的に接続される第 1 電源線と、前記発光素子の第 2 電極に電氣的に接続される第 2 電源線と、電圧を保持するコンデンサと、前記第 1 電極と前記第 1 電源線

50

との間に設けられ前記コンデンサに保持された電圧に応じた電流を前記第 1 電源線と前記第 2 電源線との間に流して前記発光素子を発光させる駆動トランジスタと、前記コンデンサの一方の電極に信号電圧を供給するデータ線と、前記信号電圧に対応する電圧を前記コンデンサに保持させる第 1 スイッチ素子と、前記データ線に信号電圧の供給を行うデータ線駆動回路と、前記データ線に接続され前記発光素子の電圧を検出する電圧検出回路と、前記第 1 電極と前記駆動トランジスタとの接続点と、前記データ線とを接続する第 2 スイッチ素子と、前記第 1 スイッチ素子を ON 状態とすることにより前記データ線から供給された信号電圧に対応する電圧を前記コンデンサに保持させ、前記駆動トランジスタによって前記コンデンサに保持された電圧に応じた電流を前記第 1 電源線と前記第 2 電源線との間に流して前記発光素子を発光させ、前記発光素子が発光している間に、前記第 1 スイッチ素子を OFF 状態とし、前記第 2 スイッチ素子を ON 状態とすることにより前記データ線を介して前記電圧検出回路に前記接続点における電位を検出させる制御部とを具備する。

10

【発明の効果】

【0017】

本発明の表示装置及びその制御方法によれば、単純な画素回路でありながら、発光動作中に、駆動トランジスタの特性に関連する検査電圧を測定することができ、当該検査電圧を用いて、各画素の駆動トランジスタのソース・ドレイン間電流を迅速に、簡便に、かつ精度よく検出することが可能となる。さらに、2つの異なるソース・ドレイン間電流を検出することにより、上記駆動トランジスタの利得係数及び閾値電圧を算出することができるので、当該駆動トランジスタ特性の不均一に起因する画素間の輝度ムラを補正することができる。

20

【図面の簡単な説明】

【0018】

【図 1】図 1 は、本発明の実施の形態 1 に係る表示装置の電氣的な構成を示すブロック図である。

【図 2】図 2 は、本発明の実施の形態 1 に係る表示装置の有する一画素部の回路構成及びその周辺回路との接続を示す図である。

【図 3】図 3 は、本発明の実施の形態に係る表示装置の有する電圧検出部の第 1 の構成を表す図である。

30

【図 4】図 4 は、本発明の実施の形態に係る表示装置の有する電圧検出部の第 2 の構成を表す図である。

【図 5】図 5 は、本発明の実施の形態に係る表示装置の有する電圧検出部の第 3 の構成を表す図である。

【図 6】図 6 は、本発明の実施の形態に係る表示装置の制御方法を説明する動作フローチャートである。

【図 7】図 7 は、本発明の実施の形態に係る制御部の補正方法を説明する動作フローチャートである。

【図 8】図 8 は、本発明の実施の形態 1 に係る駆動トランジスタ特性を検出するための信号電圧の供給タイミングおよび検査電圧の検出タイミングを示すタイミングチャートである。

40

【図 9 A】図 9 A は、本発明の実施の形態 1 に係る表示装置の時刻 $t_1 \sim t_2$ における動作状態を説明する回路図である。

【図 9 B】図 9 B は、本発明の実施の形態 1 に係る表示装置の時刻 $t_2 \sim t_4$ における動作状態を説明する回路図である。

【図 9 C】図 9 C は、本発明の実施の形態 1 に係る表示装置の時刻 $t_4 \sim t_6$ における動作状態を説明する回路図である。

【図 10】図 10 は、有機 EL 素子の電圧 - 電流特性の一例を表したグラフである。

【図 11】図 11 は、本発明の実施の形態 2 に係る表示装置の有する一画素部の回路構成及びその周辺回路との接続を示す図である。

50

【図 1 2】図 1 2 は、本発明の実施の形態 2 に係る駆動トランジスタ特性を検出するための信号電圧の供給タイミングおよび検査電圧の検出タイミングを示すタイミングチャートである。

【図 1 3】図 1 3 は、本発明の表示装置を内蔵した薄型フラット T V の外観図である。

【発明を実施するための形態】

【 0 0 1 9 】

請求項 1 記載の態様の表示装置は、発光素子と、前記発光素子の第 1 電極に電氣的に接続される第 1 電源線と、前記発光素子の第 2 電極に電氣的に接続される第 2 電源線と、電圧を保持するコンデンサと、前記第 1 電極と前記第 1 電源線との間に設けられ前記コンデンサに保持された電圧に応じた電流を前記第 1 電源線と前記第 2 電源線との間に流して前記発光素子を発光させる駆動トランジスタと、前記コンデンサの一方の電極に信号電圧を供給するデータ線と、前記信号電圧に対応する電圧を前記コンデンサに保持させる第 1 スイッチ素子と、前記データ線に信号電圧の供給を行うデータ線駆動回路と、前記データ線に接続され前記発光素子の電圧を検出する電圧検出回路と、前記第 1 電極と前記駆動トランジスタとの接続点と、前記データ線とを接続する第 2 スイッチ素子と、前記第 1 スイッチ素子を ON 状態とすることにより前記データ線から供給された信号電圧に対応する電圧を前記コンデンサに保持させ、前記駆動トランジスタによって前記コンデンサに保持された電圧に応じた電流を前記第 1 電源線と前記第 2 電源線との間に流して前記発光素子を発光させ、前記発光素子が発光している間に、前記第 1 スイッチ素子を OFF 状態とし、前記第 2 スイッチ素子を ON 状態とすることにより前記データ線を介して前記電圧検出回路に前記接続点における電位を検出させる制御部とを具備するものである。

10

20

【 0 0 2 0 】

本態様によると、前記第 1 電源線と前記第 2 電源線との間に電流を流して前記発光素子を発光させている間に、前記データ線を介して前記電圧検出回路に前記発光素子の第 1 電極と前記駆動トランジスタとの接続点における電位を検出する。これにより、前記発光素子の第 1 電極と前記駆動トランジスタとの接続点における電位を、前記発光素子を発光する際に前記データ線から供給される信号電圧を用いて精度よく検出できる。

【 0 0 2 1 】

この検出した電位を電流に変換すれば、この変換後の電流は、前記発光素子と前記駆動トランジスタとの接続関係により、前記駆動トランジスタのソース - ドレイン間電流となる。そのため、前記発光素子の第 1 電極と前記駆動トランジスタとの接続点における電位を検出する専用の電圧入力を用いることなく、前記発光素子を発光する際に前記データ線から供給される信号電圧を用いることで、前記駆動トランジスタのソース - ドレイン間電流を簡易かつ精度良く算出できる。

30

【 0 0 2 2 】

請求項 2 記載の態様の表示装置は、請求項 1 記載の表示装置において、さらに、前記電圧検出回路にて検出された前記接続点における電位を、前記駆動トランジスタのソース - ドレイン間に流れる電流に換算する換算部を備えるものである。

【 0 0 2 3 】

本態様によると、前記電圧検出回路にて検出された前記発光素子の第 1 電極と前記駆動トランジスタとの接続点における電位を、前記駆動トランジスタのソース - ドレイン間に流れる電流に換算する換算部を設けている。これにより、前記検出した電位を電流に変換する。この変換後の電流は、前記発光素子と前記駆動トランジスタとの接続関係により、前記駆動トランジスタのソース - ドレイン間電流となる。そのため、前記発光素子の第 1 電極と前記駆動トランジスタとの接続点における電位を検出する専用の電圧入力を用いることなく、前記発光素子を発光する際に前記データ線から供給される信号電圧を用いることで、前記駆動トランジスタのソース - ドレイン間電流を簡易かつ精度良く算出できる。

40

【 0 0 2 4 】

請求項 3 記載の態様の表示装置は、請求項 2 記載の表示装置において、さらに、前記発光素子の電圧 - 電流特性に対応するデータが記憶されたメモリを備え、前記換算部は、前

50

記メモリに記憶された前記発光素子の電圧 - 電流特性に対応するデータに基づいて、前記電圧検出回路にて検出された前記接続点における電位を、前記駆動トランジスタのソース - ドレイン間に流れる電流に換算するものである。

【 0 0 2 5 】

本態様によると、本態様の表示装置は、前記発光素子の電圧 - 電流特性に対応するデータを記憶したメモリを設けている。これにより、予め記憶された前記発光素子の電圧 - 電流特性に対応するデータと、前記電圧検出回路にて検出された前記発光素子の第 1 電極と前記駆動トランジスタとの接続点における電位とから、前記発光素子を流れる電流が算出される。そのため、この電流と等しい駆動トランジスタのソース - ドレイン間電流が算出されることになる。その結果、駆動トランジスタのソース - ドレイン間電流を、前記電圧検出回路にて検出された電位から迅速に算出できる。

10

【 0 0 2 6 】

請求項 4 記載の態様の表示装置は、請求項 3 記載の表示装置において、前記発光素子、前記コンデンサ及び前記駆動トランジスタは画素部を構成し、前記発光素子の電圧 - 電流特性に対応するデータは、前記画素部の発光素子の電圧 - 電流特性のデータであるものである。

【 0 0 2 7 】

本態様によると、前記発光素子の電圧 - 電流特性に対応するデータは、前記画素部の発光素子の電圧 - 電流特性のデータであってもよい。

【 0 0 2 8 】

請求項 5 記載の態様の表示装置は、請求項 3 記載の表示装置において、前記発光素子、前記コンデンサ及び前記駆動トランジスタにより構成される画素部を複数有し、前記発光素子の電圧 - 電流特性に対応するデータは、複数の前記画素部を代表する発光素子の電圧 - 電流特性のデータであるものである。

20

【 0 0 2 9 】

本態様によると、前記発光素子の電圧 - 電流特性に対応するデータは、複数の画素部を代表する発光素子の電圧 - 電流特性のデータであってもよい。

【 0 0 3 0 】

請求項 6 記載の態様の表示装置は、請求項 3 記載の表示装置において、前記発光素子、前記コンデンサ及び前記駆動トランジスタは画素部を構成し、複数の前記画素部と前記複数の画素部の各々に接続される複数のデータ線とを有する発光パネルを備え、前記電圧検出回路は、前記複数のデータ線のうち選択された一以上のデータ線を介して、前記接続点における電位を検出する一以上の電圧検出器と、前記複数のデータ線と前記一以上の電圧検出器との間に接続され、前記選択された一以上のデータ線と前記一以上の電圧検出器とを導通させるマルチプレクサとを備え、前記一以上の電圧検出回路の数は、前記複数のデータ線の本数より少ないものである。

30

【 0 0 3 1 】

本態様によると、前記一以上の電圧検出回路の数は、前記複数のデータ線の本数より少ない。これにより、前記発光素子の第 1 電極と前記駆動トランジスタとの接続点における電位を検出するために必要とされる電圧検出回路の数量を削減できるので、表示装置の省面積化や部品点数の削減を実現できる。

40

【 0 0 3 2 】

請求項 7 記載の態様の表示装置は、請求項 6 記載の表示装置において、前記マルチプレクサは、前記発光パネル上に形成されているものである。

【 0 0 3 3 】

本態様によると、前記マルチプレクサは、前記発光パネル上に形成されていてもよい。この場合、電圧検出回路の規模が縮小されるので、低コストを実現できる。

【 0 0 3 4 】

請求項 8 記載の態様の表示装置は、請求項 1 記載の表示装置において、前記第 1 電極は、前記発光素子のアノード電極であり、前記第 1 電源線の電圧は前記第 2 電源線の電圧よ

50

り高く、前記第 1 電源線から前記第 2 電源線に電流が流れるものである。

【0035】

本態様によると、前記発光素子の第 1 電極を前記発光素子のアノード電圧とし、前記第 1 電源線の電圧を前記第 2 電源線の電圧より高く、前記第 1 電源線から前記第 2 電源線に電流が流れるようにしてもよい。

【0036】

請求項 9 記載の態様の表示装置の制御方法は、発光素子と、前記発光素子の第 1 電極に電氣的に接続される第 1 電源線と、前記発光素子の第 2 電極に電氣的に接続される第 2 電源線と、電圧を保持するコンデンサと、前記第 1 電極と前記第 1 電源線との間に設けられ前記コンデンサに保持された電圧に応じた電流を前記第 1 電源線と前記第 2 電源線との間に流して前記発光素子を発光させる駆動トランジスタと、前記コンデンサの一方の電極に信号電圧を供給するデータ線と、前記信号電圧に対応する電圧を前記コンデンサに保持させる第 1 スイッチ素子と、前記データ線に信号電圧の供給を行うデータ線駆動回路と、前記データ線に接続され前記発光素子の電圧を検出する電圧検出回路と、前記第 1 電極と前記駆動トランジスタとの接続点と、前記データ線とを接続する第 2 スイッチ素子とを具備する表示装置の制御方法であって、前記第 1 スイッチ素子を ON 状態とすることにより前記データから供給された第 1 信号電圧に対応する電圧を前記コンデンサに保持させ、前記駆動トランジスタによって前記コンデンサに保持された電圧に応じた電流を前記第 1 電源線と前記第 2 電源線との間に流して前記発光素子を発光させ、前記発光素子が発光している間に、前記第 1 スイッチ素子を OFF し、前記第 2 スイッチ素子を ON 状態とすることにより前記データ線を介して前記電圧検出回路に前記接続点における第 1 電位を検出させるものである。

【0037】

本態様によると、前記第 1 電源線と前記第 2 電源線との間に電流を流して前記発光素子を発光させている間に、前記データ線を介して前記電圧検出回路に前記発光素子の第 1 電極と前記駆動トランジスタとの接続点における電位を検出する。これにより、前記発光素子の第 1 電極と前記駆動トランジスタとの接続点における電位を、前記発光素子を発光する際に前記データ線から供給される信号電圧を用いて精度よく検出できる。この検出した電位を電流に変換すれば、この変換後の電流は、前記発光素子と前記駆動トランジスタとの接続関係により、前記駆動トランジスタのソース - ドレイン間電流となる。そのため、前記発光素子の第 1 電極と前記駆動トランジスタとの接続点における電位を検出する専用の電圧入力を用いることなく、前記発光素子を発光する際に前記データ線から供給される信号電圧を用いることで、前記駆動トランジスタのソース - ドレイン間電流を簡易かつ精度良く算出できる。

【0038】

請求項 10 記載の態様の表示装置の制御方法は、請求項 9 記載の制御方法において、検出された前記接続点における第 1 電位を、前記駆動トランジスタのソース - ドレイン間に流れる第 1 電流に換算するものである。

【0039】

本態様によると、前記電圧検出回路にて検出された前記発光素子の第 1 電極と前記駆動トランジスタとの接続点における電位を、前記駆動トランジスタのソース - ドレイン間に流れる電流に換算する換算部を設けている。これにより、前記検出した電位を電流に変換する。この変換後の電流は、前記発光素子と前記駆動トランジスタとの接続関係により、前記駆動トランジスタのソース - ドレイン間電流となる。そのため、前記発光素子の第 1 電極と前記駆動トランジスタとの接続点における電位を検出する専用の電圧入力を用いることなく、前記発光素子を発光する際に前記データ線から供給される信号電圧を用いることで、前記駆動トランジスタのソース - ドレイン間電流を簡易かつ精度良く算出できる。

【0040】

請求項 11 記載の態様の表示装置の制御方法は、請求項 10 記載の制御方法において、前記表示装置は、前記発光素子の電圧 - 電流特性に対応するデータが記憶されたメモリを

備え、前記メモリに記憶された前記発光素子の電圧 - 電流特性に対応するデータに基づいて、前記検出された前記接続点における第 1 電位を、前記駆動トランジスタのソース - ドレイン間に流れる第 1 電流に換算するものである。

【 0 0 4 1 】

本態様によると、前記発光素子の電圧 - 電流特性に対応するデータを記憶したメモリを設けている。これにより、予め記憶された前記発光素子の電圧 - 電流特性に対応するデータと、前記電圧検出回路にて検出された前記発光素子の第 1 電極と前記駆動トランジスタとの接続点における電位とから、前記発光素子を流れる電流が算出される。そのため、この電流と等しい駆動トランジスタのソース - ドレイン間電流が算出されることになる。その結果、駆動トランジスタのソース - ドレイン間電流を、前記電圧検出回路にて検出された電位から迅速に算出できる。

10

【 0 0 4 2 】

請求項 1 2 記載の態様の表示装置の制御方法は、請求項 1 0 記載の制御方法において、さらに、前記第 1 スイッチ素子を ON 状態とすることにより前記データから供給された第 2 信号電圧に対応する電圧を前記コンデンサに保持させ、前記駆動トランジスタによって前記コンデンサに保持された電圧に応じた電流を前記第 1 電源線と前記第 2 電源線との間に流して前記発光素子を発光させ、前記発光素子が発光している間に、前記第 1 スイッチ素子を OFF し、前記第 2 スイッチ素子を ON 状態とすることにより前記データ線及び前記配線を介して前記電圧検出回路に前記接続点における第 2 電位を検出させ、前記検出された前記接続点における第 2 電位を、前記駆動トランジスタのソース - ドレイン間に流れる第 2 電流に換算し、前記第 1 電位、前記第 2 電位、前記第 1 電流及び前記第 2 電流に基づいて、前記駆動トランジスタの利得係数及び前記閾値電圧を算出するものである。

20

【 0 0 4 3 】

本態様によると、通常の発光素子の発光動作時の 2 つの異なる信号電圧を用いることにより、それぞれの信号電圧に対応した駆動トランジスタの 2 つの異なるソース - ドレイン間電流を検出できる。即ち、前記駆動トランジスタの利得係数及び前記閾値電圧を、前記第 1 電位、前記第 2 電位、前記第 1 電流及び前記第 2 電流を用いて算出することが可能となる。そのため、前記駆動トランジスタの利得係数及び前記閾値電圧を算出すれば、複数の画素間における前記駆動トランジスタの利得係数及び前記閾値電圧のバラツキを、簡便にかつ迅速に算出することが可能となる。その結果、複数の画素間における前記駆動トランジスタの利得係数及び前記閾値電圧の不均一に起因する輝度ムラを精度よく補正することが可能となる。

30

【 0 0 4 4 】

請求項 1 3 記載の態様の表示装置の制御方法は、請求項 1 2 記載の制御方法において、前記表示装置は、前記発光素子の電圧 - 電流特性に対応するデータが記憶されたメモリを備え、前記メモリに記憶された前記発光素子の電圧 - 電流特性に対応するデータに基づいて、前記第 1 電位及び前記第 2 電位を、それぞれ、前記第 1 電流及び前記第 2 電流に換算するものである。

【 0 0 4 5 】

本態様によると、予め記憶された前記発光素子の電圧 - 電流特性に対応するデータと、前記電圧検出回路にて検出された前記発光素子の第 2 電極と前記駆動トランジスタとの接続点における電位とから、前記発光素子を流れる電流が算出される。そのため、この電流と等しい駆動トランジスタのソース - ドレイン間電流が算出されることになる。その結果、駆動トランジスタのソース - ドレイン間電流を、前記電圧検出回路にて検出された電位から迅速に算出できる。

40

【 0 0 4 6 】

請求項 1 4 記載の態様の表示装置の制御方法は、請求項 1 2 記載の制御方法において、前記駆動トランジスタのソース及びドレインの一方に接続された前記第 1 電源線に設定された電源電圧を前記第 1 信号電圧から減じた電圧を V_{gs1} 、前記電源電圧を前記第 2 信号電圧から減じた電圧を V_{gs2} 、前記第 1 電流を I_1 、前記第 2 電流を I_2 、前記駆動

50

トランジスタのチャネル領域、酸化膜容量及び移動度に関する利得関数を β 、及び前記駆動トランジスタの閾値電圧を V_{th} とすると、

【 0 0 4 7 】

【 数 1 】

$$\beta = \left(\frac{\sqrt{2I_1} - \sqrt{2I_2}}{V_{gs1} - V_{gs2}} \right)^2$$

$$V_{th} = \frac{V_{gs2} \times \sqrt{2I_1} - V_{gs1} \times \sqrt{2I_2}}{\sqrt{2I_1} - \sqrt{2I_2}}$$

10

となる関係式を用いて、前記駆動トランジスタの利得係数及び前記閾値電圧を算出するものである。

【 0 0 4 8 】

本態様によると、前記発光素子の発光動作時に供給される第 1 信号電圧及び第 2 信号電圧に基づいて検出された前記接続点における第 1 電位及び前記接続点における第 2 電位を用いることにより、前記駆動トランジスタの利得係数及び前記閾値電圧を算出できるので、複数の画素間における前記駆動トランジスタの利得係数及び前記閾値電圧のバラツキを、簡便にかつ迅速に算出することが可能となる。その結果、複数の画素間における前記駆動トランジスタの利得係数及び前記閾値電圧の不均一に起因する輝度ムラを精度よく補正することが可能となる。

20

【 0 0 4 9 】

請求項 15 記載の態様の表示装置は、発光素子と、前記発光素子の第 1 電極に電氣的に接続される第 1 電源線と、前記発光素子の第 2 電極に電氣的に接続される第 2 電源線と、電圧を保持するコンデンサと、前記第 1 電極と前記第 1 電源線との間に設けられ前記コンデンサに保持された電圧に応じた電流を前記第 1 電源線と前記第 2 電源線との間に流して前記発光素子を発光させる駆動トランジスタと、前記コンデンサの一方の電極に信号電圧を供給するデータ線と、前記信号電圧に対応する電圧を前記コンデンサに保持させる第 1 スイッチ素子と、前記データ線に信号電圧の供給を行うデータ線駆動回路と、前記発光素子の電圧を讀出す讀出し線と、前記讀出し線に接続され前記発光素子の電圧を検出する電圧検出回路と、前記第 1 電極と前記駆動トランジスタとの接続点と、前記讀出し線とを接続する第 2 スイッチ素子と、前記第 1 スイッチ素子を ON 状態とすることにより前記データ線から供給された信号電圧に対応する電圧を前記コンデンサに保持させ、前記駆動トランジスタによって前記コンデンサに保持された電圧に応じた電流を前記第 1 電源線と前記第 2 電源線との間に流して前記発光素子を発光させ、前記発光素子が発光している間に、前記第 1 スイッチ素子を OFF 状態とし、前記第 2 スイッチ素子を ON 状態とすることにより前記讀出し線を介して前記接続点における電位を検出させる制御部とを具備するものである。

30

40

【 0 0 5 0 】

本態様によると、前記第 1 電源線と前記第 2 電源線との間に電流を流して前記発光素子を発光させている間に、前記データ線を介して前記電圧検出回路に前記発光素子の第 1 電極と前記駆動トランジスタとの接続点における電位を検出する。これにより、前記発光素子の第 1 電極と前記駆動トランジスタとの接続点における電位を、前記発光素子を発光する際に前記データ線から供給される信号電圧を用いて精度よく検出できる。

【 0 0 5 1 】

この検出した電位を電流に変換すれば、この変換後の電流は、前記発光素子と前記駆動トランジスタとの接続関係により、前記駆動トランジスタのソース - ドレイン間電流とな

50

る。そのため、前記発光素子の第１電極と前記駆動トランジスタとの接続点における電位を検出する専用の電圧入力を用いることなく、前記発光素子を発光する際に前記データ線から供給される信号電圧を用いることで、前記駆動トランジスタのソース・ドレイン間電流を簡易かつ精度良く算出できる。

【００５２】

また、前記電圧検出回路に、前記データ線とは別の読出し線を介して、前記発光素子の電圧を検出させる。これにより、前記電圧検出回路は、基本回路に接続されていない読出し線を介して前記発光素子の電圧を検出するので、基本回路の構成要素である第１スイッチ素子などによる電圧降下の影響を受けることなく、前記発光素子の電圧を一層精度よく測定できる。

10

【００５３】

以下、本発明の好ましい実施の形態を図に基づき説明する。なお、以下では、全ての図を通じて同一又は相当する要素には同じ符号を付して、その重複する説明を省略する。

【００５４】

（実施の形態１）

以下、本発明の実施の形態について、図を用いて具体的に説明する。

【００５５】

図１は、本発明の実施の形態１に係る表示装置の電気的な構成を示すブロック図である。同図における表示装置１は、表示部１０と、走査線駆動回路２０と、データ線駆動回路３０と、電圧検出回路５０と、マルチプレクサ６０と、制御部７０と、メモリ８０とを備える。

20

【００５６】

図２は、本発明の実施の形態１に係る表示装置の有する一画素部の回路構成及びその周辺回路との接続を示す図である。同図における画素部１００は、有機ＥＬ素子１１０と、駆動トランジスタ１２０と、スイッチングトランジスタ１３０と、検査トランジスタ１４０と、容量素子１５０と、共通電極１１５と、電源線１２５と、走査線２１と、制御線２２と、データ線３１とを備える。また、周辺回路は、走査線駆動回路２０と、データ線駆動回路３０と、電圧検出回路５０と、マルチプレクサ６０とを備える。

【００５７】

まず、図１に記載された構成要素について、その機能を説明する。

30

【００５８】

表示部１０は、複数の画素部１００を備える表示パネルである。

【００５９】

走査線駆動回路２０は、走査線２１及び制御線２２に接続されており、それぞれ、画素部１００のスイッチングトランジスタ１３０及び検査トランジスタ１４０の導通・非導通を制御する機能を有する。

【００６０】

データ線駆動回路３０は、データ線３１に信号電圧を供給する機能を有する。また、データ線駆動回路３０は、内部インピーダンスを変化させ、あるいは内蔵スイッチにより、データ線３１との接続を開放したり、ショートしたりすることを可能とする。

40

【００６１】

データ線３１は、画素部１００を含む画素列に接続され、データ線駆動回路３０から出力された信号電圧を当該画素列の各画素部へ供給する。

【００６２】

電圧検出回路５０は、マルチプレクサ６０と共に電圧検出部として機能し、マルチプレクサ６０を介してデータ線３１に接続されており、検査トランジスタ１４０が導通することにより、有機ＥＬ素子１１０のアノード電圧を検出する機能を有する。検出されたアノード電圧は、容量素子１５０に充電された駆動トランジスタ１２０のゲート電圧により、駆動トランジスタ１２０のドレイン電流により発生したドレイン電圧と等しい。

【００６３】

50

マルチプレクサ 60 は、電圧検出回路 50 と、電圧検出回路 50 に接続されるデータ線 31 との導通・非導通の切り替えを行う機能を有する。

【0064】

なお、電圧検出回路 50 は、データ線駆動回路 30 とともにデータドライバ IC に内蔵されていてもよいし、データドライバ IC とは別にあってもよい。

【0065】

図 3 は、本発明の実施の形態に係る表示装置の有する電圧検出部の第 1 の構成を表す図である。同図に記載されているように、電圧検出回路 50 は、データ線 31 の本数と同数の電圧検出器 51 を有するものであってもよい。また、この場合、各電圧検出器 51 はマルチプレクサ 60 を介して各データ線 31 に接続されている。

10

【0066】

これに対し、図 4 は、本発明の実施の形態に係る表示装置の有する電圧検出部の第 2 の構成を表す図である。同図に記載されているように、電圧検出回路 50 は、データ線 31 の切り替えを行うマルチプレクサ 60 とデータ線 31 の本数より少ない電圧検出器 51 をもつものであることが好ましい。これにより、有機 EL 素子 110 のアノード電圧の測定時に必要な電圧検出器 51 の数量が削減されるので、電子装置の省面積化や部品点数の削減を実現することが可能となる。この場合、マルチプレクサ 60 は、電圧検出回路 50 の外部にあってもよい。

【0067】

また、図 5 は、本発明の実施の形態に係る表示装置の有する電圧検出部の第 3 の構成を表す図である。同図に記載されているように、電圧検出回路 50 がデータ線 31 の切り替えを行うマルチプレクサ 60 とデータ線 31 より少ない数の電圧検出器 51 をもつ場合、マルチプレクサ 60 は、発光パネル 5 上に形成されていてもよい。これにより、電圧検出回路の規模が縮小されるので、低コストで実現される。この場合においても、マルチプレクサ 60 は、電圧検出回路 50 の外部にあってもよい。

20

【0068】

再び、図 1 に記載された構成要素について、その機能を説明する。

【0069】

制御部 70 は、電圧制御部 701 および換算部 702 を備える。

【0070】

電圧制御部 701 は、走査線駆動回路 20、データ線駆動回路 30、電圧検出回路 50、マルチプレクサ 60、及びメモリ 80 の制御を行い、電圧検出回路 50 により有機 EL 素子 110 のアノード電圧を検出させる機能を有する。

30

【0071】

換算部 702 は、電圧検出回路 50 により検出された有機 EL 素子 110 のアノード電圧を、予めメモリ 80 に記憶されている有機 EL 素子の電圧 - 電流特性データから、有機 EL 素子 110 を流れる電流値に換算する。さらに、換算部 702 は、変換された有機 EL 素子 110 を流れる電流値を用いて、後述する演算により、駆動トランジスタ 120 の利得係数及び閾値電圧を算出する。そして、算出された各画素部の利得係数及び閾値電圧は、換算部 702 によりメモリ 80 に書き込まれる。

40

【0072】

さらに、上記利得係数及び閾値電圧がメモリ 80 へ書き込まれた後の各画素部の表示動作において、制御部 70 は、当該利得係数及び閾値電圧を読み出し、外部から入力された映像信号データを、当該利得係数及び閾値電圧に基づいて補正し、データ線駆動回路 30 へと出力する。

【0073】

メモリ 80 は、制御部 70 に接続され、有機 EL 素子の電圧 - 電流特性データが格納されている。この格納されている電圧 - 電流特性データと、測定された有機 EL 素子 110 のアノード電圧とから、有機 EL 素子 110 を流れる電流が算出され、この電流と等しい駆動トランジスタのソース - ドレイン間電流が迅速に算出される。

50

【 0 0 7 4 】

なお、予めメモリ 8 0 に格納されている電圧 - 電流特性データは、発光パネルを代表する有機 E L 素子の電圧 - 電流特性データであってもよいし、または、各画素部の有する有機 E L 素子 1 1 0 の電圧 - 電流特性のデータであってもよい。これにより、駆動トランジスタ 1 2 0 のソース - ドレイン間電流が精度良く算出される。

【 0 0 7 5 】

また、上述した、予めメモリ 8 0 に格納されている有機 E L 素子の電圧 - 電流特性は、定期的に、または、有機 E L 素子 1 1 0 の特性の経時変化とともに更新されてもよい。

【 0 0 7 6 】

次に、画素部 1 0 0 の内部回路構成について、図 2 を用いて説明する。

10

【 0 0 7 7 】

有機 E L 素子 1 1 0 は、発光素子として機能し、駆動トランジスタ 1 2 0 から与えられたソース - ドレイン間電流に応じた発光動作を行う。有機 E L 素子 1 1 0 の他方の端子であるカソードは、共通電極 1 1 5 に接続されており、通常は接地されている。

【 0 0 7 8 】

駆動トランジスタ 1 2 0 は、そのゲートが、スイッチングトランジスタ 1 3 0 を介してデータ線 3 1 に接続され、そのソース及びドレインの一方が、電源線 1 2 5 に接続され、そのソース及びドレインの他方が有機 E L 素子 1 1 0 の一方の端子であるアノードに接続されている。なお、電源線 1 2 5 は定電圧 V d d である電源に接続されている。

20

【 0 0 7 9 】

上記回路接続により、駆動トランジスタ 1 2 0 のゲートには、データ線駆動回路 3 0 から出力された信号電圧が、データ線 3 1 及びスイッチングトランジスタ 1 3 0 を介して印加される。駆動トランジスタ 1 2 0 のゲートに印加された上記信号電圧に対応したソース - ドレイン間電流が、有機 E L 素子 1 1 0 のアノードを介して有機 E L 素子 1 1 0 に流れる。

【 0 0 8 0 】

スイッチングトランジスタ 1 3 0 は、第 1 スイッチ素子として機能し、そのゲートは走査線 2 1 に接続され、そのソース及びドレインの一方がデータ線 3 1 に接続され、そのソース及びドレインの他方が駆動トランジスタ 1 2 0 のゲート及び容量素子 1 5 0 の一方の電極に接続されている。つまり、走査線 2 1 の電圧レベルが H I G H となることによりスイッチングトランジスタ 1 3 0 が O N 状態となり、上記信号電圧が駆動トランジスタ 1 2 0 のゲートへ印加され、同時に上記信号電圧に対応する電圧を容量素子 1 5 0 に保持させる。

30

【 0 0 8 1 】

検査トランジスタ 1 4 0 は、第 2 スイッチ素子として機能し、そのゲートは、制御線 2 2 に接続され、そのソース及びドレインの一方が有機 E L 素子 1 1 0 の一方の端子であるアノードに接続され、そのソース及びドレインの他方がデータ線 3 1 に接続されている。つまり、制御線 2 2 の電圧レベルが H I G H となることにより検査トランジスタ 1 4 0 が O N 状態となり、有機 E L 素子 1 1 0 のアノード電圧がデータ線 3 1 を介して電圧検出回路 5 0 にて検出される。

40

【 0 0 8 2 】

容量素子 1 5 0 は、電圧を保持するコンデンサであり、その一方の端子が駆動トランジスタ 1 2 0 のゲートに接続され、その他方の端子が駆動トランジスタ 1 2 0 のソース及びドレインの一方に接続されている。この容量素子 1 5 0 により、駆動トランジスタ 1 2 0 のゲートに与えられた信号電圧が保持されるので、当該信号電圧に対応したソース - ドレイン間電流が流れている間に、データ線 3 1、検査トランジスタ 1 4 0 及び電圧検出回路 5 0 を用いて有機 E L 素子 1 1 0 のアノード電圧が検出される。

【 0 0 8 3 】

上述した回路構成により、駆動トランジスタ 1 2 0 と有機 E L 素子 1 1 0 との接続点である有機 E L 素子のアノードの電圧を、通常の発光動作時にデータ線駆動回路から供給さ

50

れる信号電圧を用いて精度良く測定することが可能となる。測定された上記有機EL素子のアノード電圧は、後述する換算方法により当該有機EL素子に流れる電流に換算することが可能となる。この換算された電流は、上記有機EL素子と上記駆動トランジスタとの接続関係より、上記駆動トランジスタのソース・ドレイン間電流に等しい。よって、上記有機EL素子のアノード電圧を、当該電圧を測定するための専用の入力電圧を別途準備することなく、通常発光動作時の信号電圧を用いることにより、上記駆動トランジスタのソース・ドレイン間電流を簡便かつ精度良く算出することができる。

【0084】

次に、本発明の実施の形態に係る表示装置の制御方法について説明をする。

【0085】

図6は、本発明の実施の形態に係る表示装置の制御方法を説明する動作フローチャートである。

【0086】

まず、電圧制御部701は、データ線駆動回路30から出力された第1信号電圧を容量素子150に書込み、駆動トランジスタ120に第1信号電圧に対応した第1電流を出力させる(S10)。

【0087】

次に、電圧制御部701は、第1信号電圧を与えたときの有機EL110のアノード電圧を電圧検出回路50に検出させる(S11)。

【0088】

次に、電圧制御部701は、データ線駆動回路30から出力された、第1信号電圧と異なる第2信号電圧を容量素子150に書込み、駆動トランジスタ120に第2信号電圧に対応した第2電流を出力させる(S12)。

【0089】

次に、電圧制御部701は、第2信号電圧を与えたときの有機EL110のアノード電圧を電圧検出回路50に検出させる(S13)。

【0090】

次に、換算部702は、ステップS10とステップS12で容量素子150に書き込まれた第1信号電圧及び第2信号電圧、ステップS11とステップS13で得られた第1の検査電圧及び第2の検査電圧、並びに予めメモリ80に記憶されている有機EL素子の電圧・電流特性データから、駆動トランジスタ120の利得係数及び閾値電圧を算出しメモリ80に格納する(S14)。上記駆動トランジスタ120の利得係数及び閾値電圧の算出方法については後述する。

【0091】

最後に、制御部70は、メモリ80から、算出された利得係数及び閾値電圧を読み出して入力された映像信号をデータ電圧として補正する(S15)。

【0092】

ステップS15における制御部70の動作については、例えば、以下のような動作が実行される。

【0093】

図7は、本発明の実施の形態に係る制御部の補正方法を説明する動作フローチャートである。

【0094】

まず、制御部70は、外部から入力された映像信号と同時に入力された同期信号により、画素毎に当該映像信号の位置情報を検出する(S151)。

【0095】

次に、制御部70は、メモリ80を参照し、画素毎の利得係数及び閾値電圧を読み出す(S152)。

【0096】

次に、制御部70は、映像信号に対応した輝度信号を、利得係数及び閾値電圧により補

10

20

30

40

50

正されたデータ電圧に変換する（Ｓ１５３）。

【００９７】

最後に、制御部７０は、補正されたデータ電圧をデータ線駆動回路３０へ出力し、特定の画素へ補正されたデータ電圧として供給させる（Ｓ１５４）。

【００９８】

次に、図６に記載された動作フローチャートにおいて実行されるステップＳ１０およびステップＳ１１での電気信号の供給タイミング及び検出タイミングを、図８及び図９Ａ～図９Ｃを用いて説明する。

【００９９】

図８は、本発明の実施の形態１に係る駆動トランジスタ特性を検出するための信号電圧の供給タイミングおよび検査電圧の検出タイミングを示すタイミングチャートである。同図において、横軸は時間を表している。また縦方向には、上から順に、走査線２１に発生する電圧の波形図、制御線２２に発生する電圧の波形図、及びデータ線３１の電圧の波形図が示されている。

10

【０１００】

まず、時刻ｔ０において、データ線駆動回路３０はデータ線３１に第１信号電圧を出力する。

【０１０１】

次に、時刻ｔ１において、走査線２１の電圧のレベルがHIGHとなり、スイッチングトランジスタ１３０がON状態となることで、駆動トランジスタ１２０のゲートへの第１信号電圧の印加と、容量素子１５０への第１信号電圧の書き込みがなされる。

20

【０１０２】

図９Ａは、本発明の実施の形態１に係る表示装置の時刻ｔ１～ｔ２における動作状態を説明する回路図である。

【０１０３】

また、第１信号電圧及び第２信号電圧は、実際の表示動作に使用されるデータ電圧であり、時刻ｔ１において、駆動トランジスタ１２０は、第１信号電圧に対応した電流を有機ＥＬ素子１１０に流す。これにより、有機ＥＬ素子１１０は発光動作を開始する。

【０１０４】

次に、時刻ｔ２において、走査線２１の電圧のレベルがLOWとなり、スイッチングトランジスタ１３０がOFF状態となることで、駆動トランジスタ１２０のゲートへの第１信号電圧の印加と、容量素子１５０への第１信号電圧書き込みとが完了する。このとき、駆動トランジスタ１２０は、容量素子１５０に保持された第１信号電圧に対応した電流を有機ＥＬ素子１１０に継続して流す。これにより、有機ＥＬ素子１１０は発光動作を継続する。

30

【０１０５】

図９Ｂは、本発明の実施の形態１に係る表示装置の時刻ｔ２～ｔ４における動作状態を説明する回路図である。

【０１０６】

次に、時刻ｔ３において、データ線駆動回路３０からデータ線３１への第１信号電圧の出力が停止し、データ線駆動回路３０がハイインピーダンスとなることによりデータ線駆動回路３０とデータ線３１との接続が開放状態となる。

40

【０１０７】

次に、時刻ｔ４において、制御線２２の電圧レベルがHIGHとなり、検査トランジスタ１４０がON状態となることで、有機ＥＬ素子１１０のアノードとデータ線３１とが導通する。

【０１０８】

図９Ｃは、本発明の実施の形態１に係る表示装置の時刻ｔ４～ｔ６における動作状態を説明する回路図である。

【０１０９】

50

次に、時刻 t_5 において、有機 EL 素子 110 が発光動作を継続している状態で、電圧検出回路 50 がデータ線 31 の電圧を検出することで、有機 EL 素子 110 のアノード電圧が検出される。

【0110】

最後に、時刻 t_6 において、制御線 22 の電圧のレベルが LOW となり、検査トランジスタ 140 が OFF 状態となることで一連の動作が終了する。

【0111】

なお、上述したタイミングチャートは、第 1 信号電圧を第 2 信号電圧に置き換えることにより、図 6 に記載された動作フローチャートにおいて実行されるステップ S12 およびステップ S13 での電気信号の供給タイミングおよび検出タイミングにも適用される。

10

【0112】

図 6 に記載された各ステップ及び図 8 に記載されたタイミングチャートにより、測定された有機 EL 素子 110 の 2 つの異なるアノード電圧を、通常発光動作時にデータ線駆動回路 30 から供給する 2 つの異なる信号電圧を用いて精度良く測定することが可能となる。また、測定された有機 EL 素子 110 の 2 つの異なるアノード電圧は、前述した、予めメモリ 80 に格納されている有機 EL 素子の電圧 - 電流特性により、有機 EL 素子 110 に流れる 2 つの異なる電流へと変換されることが可能となる。そして、有機 EL 素子 110 と駆動トランジスタ 120 との接続関係より、この 2 種類の電流は、駆動トランジスタ 120 のソース - ドレイン間電流に等しい。よって、有機 EL 素子 110 のアノード電圧を、当該電圧を測定するための専用の電圧入力を別途実行することなく、通常発光動作時の 2 つの異なる信号電圧を用いることにより、駆動トランジスタ 120 のソース - ドレイン間の 2 つの異なる電流を簡便かつ精度良く算出することができる。

20

【0113】

次に、図 6 に記載された動作フローチャートにおいて実行されるステップ S14 での駆動トランジスタ 120 の利得係数及び閾値電圧を算出する方法を説明する。つまり、検出された有機 EL 素子 110 のアノード電圧から駆動トランジスタ 120 のソース - ドレイン間電流に換算する方法、及び、上述した 2 つの異なる信号電圧及びそれらに対応した駆動トランジスタ 120 の 2 つの異なるソース - ドレイン間電流を用いて、駆動トランジスタ 120 の利得係数及び閾値電圧を算出する方法を説明する。

【0114】

30

まず、容量素子 150 に書き込まれた信号電圧を V_{det} 、駆動トランジスタ 120 のソース端子に印加された電源電圧を V_{dd} 、及び駆動トランジスタ 120 のソース - ドレイン間電流を I_{test} とすると、以下の式 1 が成り立つ。

$$I_{test} = (\beta / 2) (V_{det} - V_{dd} - V_{th})^2 \quad (\text{式 1})$$

【0115】

ここで、 β は、駆動トランジスタ 120 のチャネル領域、酸化膜容量、及び移動度に関する利得係数であり、 V_{th} は、駆動トランジスタ 120 の閾値電圧であり移動度に関するものである。

【0116】

ここで、駆動トランジスタ 120 のソース - ドレイン間電流は有機 EL 素子 110 のアノード電圧と、有機 EL 素子 110 の電圧 - 電流特性から求めることができる。

40

【0117】

図 10 は、有機 EL 素子の電圧 - 電流特性の一例を表したグラフである。同図における横軸は、有機 EL 素子のアノード - カソード間に印加される電圧を、また、縦軸は、有機 EL 素子に流れる電流を表す。この有機 EL 素子の電圧 - 電流特性は、例えば、予めメモリ 80 に格納されている。メモリ 80 に格納されている電圧 - 電流特性データは、発光パネルを代表する有機 EL 素子の電圧 - 電流特性データであることが好ましい。

【0118】

前述した図 8 の時刻 t_5 において、検出された有機 EL 素子 110 のアノード電圧と、メモリ 80 から読み出された図 10 記載の有機 EL 素子の電圧 - 電流特性とから、有機 E

50

L素子110を流れる電流が換算される。この換算された電流は、駆動トランジスタ120を流れるソース・ドレイン間電流に等しい。以上のようにして、有機EL素子110のアノード電圧から、駆動トランジスタ120のソース・ドレイン間電流 I_{test} が換算される。

【0119】

次に、式1より、大きさの異なる2種類の信号電圧 V_{det1} 、 V_{det2} を与えたときの駆動トランジスタ120のソース・ドレイン間電流を I_1 及び I_2 とすると、以下のような連立方程式が得られる。

$$I_1 = (\beta / 2) (V_{det1} - V_{dd} - V_{th})^2 \quad (式2)$$

$$I_2 = (\beta / 2) (V_{det2} - V_{dd} - V_{th})^2 \quad (式3)$$

10

【0120】

ここで、 $V_{gs1} = V_{det1} - V_{dd}$ 、 $V_{gs2} = V_{det2} - V_{dd}$ とおき、この連立方程式を解くと、 β と V_{th} はそれぞれ以下ようになる。

【数2】

$$\beta = \left(\frac{\sqrt{2I_1} - \sqrt{2I_2}}{V_{gs1} - V_{gs2}} \right)^2 \quad (式4)$$

$$V_{th} = \frac{V_{gs2} \times \sqrt{2I_1} - V_{gs1} \times \sqrt{2I_2}}{\sqrt{2I_1} - \sqrt{2I_2}}$$

20

【0121】

このようにして、第1信号電圧 V_{gs1} と第2信号電圧 V_{gs2} とを容量素子150に与え、それらにより測定された有機EL素子110のアノード電圧が換算された第1電流 I_1 及び第2電流 I_2 により、駆動トランジスタ120の利得係数及び閾値電圧を算出することができる。

30

【0122】

なお、第1信号電圧と第2信号電圧は、データ線31において検出することが可能であり、例えば、電圧検出回路50にて検出することができる。

【0123】

上記特性パラメータは、駆動トランジスタの製造バラツキなどに起因し画素間で異なる値を有する場合がある。上述した算出方法により得られた画素部ごとの利得係数及び閾値電圧を、メモリ80などに格納しておくことにより、以降の発光動作時にメモリ80から各画素部の利得係数及び閾値電圧を読み出すことにより、映像信号データが補正され画素間での駆動トランジスタの特性バラツキによる輝度ムラが改善される。

【0124】

40

なお、メモリ80に格納されている有機EL素子の電圧・電流特性データは、各画素部の有する有機EL素子110の電圧・電流特性データ、または、複数の画素部を単位とするブロックごとの有機EL素子の電圧・電流特性データが複数格納されていてもよい。これにより、駆動トランジスタ120のソース・ドレイン間電流がより精度良く算出される。以上、本発明の実施の形態によれば、単純な画素回路でありながら、発光動作中に、駆動トランジスタの特性に関連する検査電圧を、精度よく測定することができる。また上記検査電圧と、予め格納されている発光素子の電圧・電流特性とを用いて、各画素の駆動トランジスタのソース・ドレイン間電流を迅速に、簡便に、かつ精度よく算出することが可能となる。さらに、上記算出されたソース・ドレイン間電流を用いることにより、各画素部の駆動トランジスタの特性パラメータを算出できる。この特性パラメータを用いて、上

50

記駆動トランジスタ特性の不均一に起因する画素間の輝度ムラを補正することができる。

【 0 1 2 5 】

(実施の形態 2)

以下、本発明の実施の形態について、図を用いて具体的に説明する。

【 0 1 2 6 】

図 1 1 は、本発明の実施の形態 2 に係る表示装置の有する一画素部の回路構成及びその周辺回路との接続を示す図である。同図における画素部 1 0 1 は、有機 E L 素子 1 1 0 と、駆動トランジスタ 1 2 0 と、スイッチングトランジスタ 1 3 0 と、検査トランジスタ 1 6 0 と、容量素子 1 5 0 と、共通電極 1 1 5 と、電源線 1 2 5 と、走査線 2 1 と、制御線 2 2 と、データ線 3 1 と、読出し線 5 3 とを備える。また、周辺回路は、走査線駆動回路 2 0 と、データ線駆動回路 3 0 と、電圧検出回路 5 0 と、マルチプレクサ 6 0 と、電圧選択スイッチ 6 5 とを備える。本発明の実施の形態 2 における表示装置は、実施の形態 1 における表示装置と比較して、各画素列に読出し線 5 3 が配置され、また、読出し線 5 3 とデータ線駆動回路 3 0 との接続、または、データ線 3 1 とデータ線駆動回路 3 0 との接続のいずれかを選択するための電圧選択スイッチ 6 5 が配置されている点が異なる。また、画素部 1 0 1 は、画素部 1 0 0 と比較して、検査トランジスタ 1 6 0 がデータ線 3 1 ではなく読出し線 5 3 に接続されている点が異なる。以下、実施の形態 1 と同じ点は説明を省略し、異なる点のみ説明をする。

10

【 0 1 2 7 】

走査線駆動回路 2 0 は、走査線 2 1 及び制御線 2 2 に接続されており、それぞれ、画素部 1 0 1 のスイッチングトランジスタ 1 3 0 及び検査トランジスタ 1 6 0 の導通・非導通を制御する機能を有する。

20

【 0 1 2 8 】

データ線駆動回路 3 0 は、データ線 3 1 に信号電圧を供給する機能を有する。また、データ線駆動回路 3 0 は、電圧選択スイッチ 6 5 により、データ線 3 1 との接続を開放したり、ショートしたりすることを可能とする。

【 0 1 2 9 】

電圧検出回路 5 0 は、マルチプレクサ 6 0 と共に電圧検出部として機能し、マルチプレクサ 6 0 を介して読出し線 5 3 に接続されており、検査トランジスタ 1 6 0 が導通することにより、有機 E L 素子 1 1 0 のアノード電圧を検出する機能を有する。検出されたアノード電圧は、容量素子 1 5 0 に充電された駆動トランジスタ 1 2 0 のゲート電圧により、駆動トランジスタ 1 2 0 のドレイン電流により発生したドレイン電圧と等しい。

30

【 0 1 3 0 】

マルチプレクサ 6 0 は、電圧検出回路 5 0 と、電圧検出回路 5 0 に接続される読出し線 5 3 との導通・非導通の切り替えを行う機能を有する。

【 0 1 3 1 】

検査トランジスタ 1 6 0 は、第 2 スイッチ素子として機能し、そのゲートは、制御線 2 2 に接続され、そのソース及びドレインの一方が有機 E L 素子 1 1 0 の一方の端子であるアノードに接続され、そのソース及びドレインの他方が読出し線 5 3 に接続されている。つまり、制御線 2 2 の電圧レベルが H I G H となることにより検査トランジスタ 1 6 0 が O N 状態となり、有機 E L 素子 1 1 0 のアノード電圧が読出し線 5 3 を介して電圧検出回路 5 0 にて検出される。

40

【 0 1 3 2 】

容量素子 1 5 0 は、電圧を保持するコンデンサであり、その一方の端子が駆動トランジスタ 1 2 0 のゲートに接続され、その他方の端子が駆動トランジスタ 1 2 0 のソース及びドレインの一方に接続されている。この容量素子 1 5 0 により、駆動トランジスタ 1 2 0 のゲートに与えられた信号電圧が保持されるので、当該信号電圧に対応したソース・ドレイン間電流が流れている間に、読出し線 5 3、検査トランジスタ 1 6 0 及び電圧検出回路 5 0 を用いて有機 E L 素子 1 1 0 のアノード電圧が検出される。

【 0 1 3 3 】

50

上述した回路構成により、駆動トランジスタ 120 と有機 EL 素子 110 との接続点である有機 EL 素子のアノードの電圧を、通常の発光動作時にデータ線駆動回路から供給される信号電圧を用いて精度良く測定することが可能となる。測定された上記有機 EL 素子のアノード電圧は、後述する換算方法により当該有機 EL 素子に流れる電流に換算することが可能となる。この換算された電流は、上記有機 EL 素子と上記駆動トランジスタとの接続関係より、上記駆動トランジスタのソース - ドレイン間電流に等しい。よって、上記有機 EL 素子のアノード電圧を、当該電圧を測定するための専用の入力電圧を別途準備することなく、通常発光動作時の信号電圧を用いることにより、上記駆動トランジスタのソース - ドレイン間電流を簡便かつ精度良く算出することができる。

【0134】

10

加えて、有機 EL 素子の電流 - 電圧特性を測定するための電流印加パスと電圧検出パスを独立に設けているので、当該電圧検出の際に、スイッチングトランジスタ 130 による電圧降下の影響を受けずに、更に精度の高い電流 - 電圧特性計測が可能となる。

【0135】

次に、本発明の実施の形態 2 に係る表示装置の制御方法について説明をする。

【0136】

なお、本発明の実施の形態 2 に係る表示装置の制御方法を説明する動作フローチャート、及び、本発明の実施の形態 2 に係る制御部の補正方法を説明する動作フローチャートは、それぞれ、実施の形態 1 で説明した図 6 及び図 7 と同様であるので、ここでは説明を省略する。

20

【0137】

次に、図 6 に記載された動作フローチャートにおいて実行されるステップ S10 およびステップ S11 での電気信号の供給タイミング及び検出タイミングを、図 12 を用いて説明する。

【0138】

図 12 は、本発明の実施の形態 2 に係る駆動トランジスタ特性を検出するための信号電圧の供給タイミングおよび検査電圧の検出タイミングを示すタイミングチャートである。同図において、横軸は時間を表している。また縦方向には、上から順に、走査線 21 に発生する電圧の波形図、制御線 22 に発生する電圧の波形図、電圧選択スイッチ 65 に発生する電圧の波形図、データ線 31 の電圧、及び読出し線 53 の電圧の波形図が示されている。

30

【0139】

まず、時刻 t_0 において、データ線駆動回路 30 はデータ線 31 に第 1 信号電圧を出力する。

【0140】

次に、時刻 t_1 において、電圧選択スイッチ 65 の電圧を HIGH レベルとすることによりデータ線駆動回路 30 とデータ線 31 とが導通状態となり、走査線 21 の電圧のレベルが HIGH となり、スイッチングトランジスタ 130 が ON 状態となることで、駆動トランジスタ 120 のゲートへの第 1 信号電圧の印加と、容量素子 150 への第 1 信号電圧の書き込みがなされる。

40

【0141】

また、第 1 信号電圧及び第 2 信号電圧は、実際の表示動作に使用されるデータ電圧であり、時刻 t_1 において、駆動トランジスタ 120 は、第 1 信号電圧に対応した電流を有機 EL 素子 110 に流す。これにより、有機 EL 素子 110 は発光動作を開始する。

【0142】

次に、時刻 t_2 において、電圧選択スイッチ 65 の電圧を LOW レベルとすることによりデータ線駆動回路 30 と読出し線 53 とが導通状態となり、走査線 21 の電圧のレベルが LOW となり、スイッチングトランジスタ 130 が OFF 状態となることで、駆動トランジスタ 120 のゲートへの第 1 信号電圧の印加と、容量素子 150 への第 1 信号電圧書き込みとが完了する。このとき、駆動トランジスタ 120 は、容量素子 150 に保持され

50

た第 1 信号電圧に対応した電流を有機 E L 素子 1 1 0 に継続して流す。これにより、有機 E L 素子 1 1 0 は発光動作を継続する。

【 0 1 4 3 】

次に、時刻 t 4 において、制御線 2 2 の電圧レベルが H I G H となり、検査トランジスタ 1 6 0 が O N 状態となることで、有機 E L 素子 1 1 0 のアノードと読出し線 5 3 とが導通する。

【 0 1 4 4 】

次に、時刻 t 5 において、有機 E L 素子 1 1 0 が発光動作を継続している状態で、電圧検出回路 5 0 が読出し線 5 3 の電圧を検出することで、有機 E L 素子 1 1 0 のアノード電圧が検出される。

10

【 0 1 4 5 】

最後に、時刻 t 6 において、制御線 2 2 の電圧のレベルが L O W となり、検査トランジスタ 1 6 0 が O F F 状態となることで一連の動作が終了する。

【 0 1 4 6 】

なお、上述したタイミングチャートは、第 1 信号電圧を第 2 信号電圧に置き換えることにより、図 6 に記載された動作フローチャートにおいて実行されるステップ S 1 2 およびステップ S 1 3 での電気信号の供給タイミングおよび検出タイミングにも適用される。

【 0 1 4 7 】

図 6 に記載された各ステップ及び図 1 2 に記載されたタイミングチャートにより、測定された有機 E L 素子 1 1 0 の 2 つの異なるアノード電圧を、通常発光動作時にデータ線駆動回路 3 0 から供給する 2 つの異なる信号電圧を用いて精度良く測定することが可能となる。また、測定された有機 E L 素子 1 1 0 の 2 つの異なるアノード電圧は、前述した、予めメモリ 8 0 に格納されている有機 E L 素子の電圧 - 電流特性により、有機 E L 素子 1 1 0 に流れる 2 つの異なる電流へと変換されることが可能となる。そして、有機 E L 素子 1 1 0 と駆動トランジスタ 1 2 0 との接続関係より、この 2 種類の電流は、駆動トランジスタ 1 2 0 のソース - ドレイン間電流に等しい。よって、有機 E L 素子 1 1 0 のアノード電圧を、当該電圧を測定するための専用の電圧入力を別途実行することなく、通常発光動作時の 2 つの異なる信号電圧を用いることにより、駆動トランジスタ 1 2 0 のソース - ドレイン間の 2 つの異なる電流を簡便かつ精度良く算出することができる。

20

【 0 1 4 8 】

また、電圧検出回路 5 0 は、基本画素回路に接続されていない読出し線 5 3 を介して有機 E L 素子 1 1 0 のアノード電圧を検出するので、基本画素回路の構成要素であるスイッチングトランジスタ 1 3 0 などによる電圧降下の影響を受けることなく、有機 E L 素子 1 1 0 のアノード電圧を一層精度よく測定できる。

30

【 0 1 4 9 】

以上、本発明の表示装置及びその制御方法について、実施の形態 1 及び 2 を用いて説明してきたが、本発明に係る表示装置及びその制御方法は、上記実施の形態に限定されるものではない。上述した実施の形態に対して本発明の主旨を逸脱しない範囲で当業者が思いつく各種変形を施して得られる変形例や、本発明に係る表示装置を内蔵した各種機器も本発明に含まれる。

40

【 0 1 5 0 】

例えば、本発明に係る表示装置及びその制御方法は、図 1 3 に記載されたような薄型フラット T V に内蔵され、また使用される。本発明に係る表示装置及びその制御方法により、輝度ムラが抑制されたディスプレイを備えた薄型フラット T V が実現される。

【 0 1 5 1 】

また、画素部の有する発光素子は、そのカソードが駆動トランジスタのソースおよびドレインの一方に接続され、そのアノードが第 1 電源に接続され、駆動トランジスタのゲートが、上記実施の形態と同様、スイッチングトランジスタを介してデータ線に接続されており、駆動トランジスタソースおよびドレインの他方が第 2 電源に接続されていてもよい。この回路構成の場合、第 1 電源の電位は、第 2 電源の電位よりも高く設定される。また

50

、検査用トランジスタは、そのゲートが制御線に接続され、そのソースおよびドレインの一方がデータ線に接続され、そのソースおよびドレインの他方が発光素子のカソードに接続されている。この回路構成においても、本発明と同様の構成及び効果が得られる。

【0152】

また、上記実施の形態では、例えば、スイッチングトランジスタのゲートの電圧レベルがHIGHの場合にON状態になるn型トランジスタとして記述しているが、スイッチングトランジスタ、検査用トランジスタ及び駆動トランジスタをp型トランジスタで形成し、データ線、走査線及び制御線の極性を反転させた電子装置でも、駆動トランジスタのソース-ドレイン間電流並びにそれらより算出される利得係数及び閾値電圧を簡便に、かつ、高精度に取得することが可能であり、上述した各実施の形態と同様の効果を奏する。

10

【0153】

また、本発明に係る実施の形態では、駆動トランジスタ、スイッチングトランジスタ、及び検査トランジスタの各機能を有するトランジスタは、ゲート、ソース及びドレインを有するFET(Field Effect Transistor)であることを前提として説明してきたが、これらのトランジスタには、ベース、コレクタ及びエミッタを有するバイポーラトランジスタが適用されてもよい。この場合にも、本発明の目的が達成され同様の効果を奏する。

【産業上の利用可能性】

【0154】

本発明は、特に表示装置を内蔵する有機ELフラットパネルディスプレイに有用であり、画質の均一性が要求されるディスプレイの表示装置およびその特性バラツキ検出方法として用いるのに最適である。

20

【符号の説明】

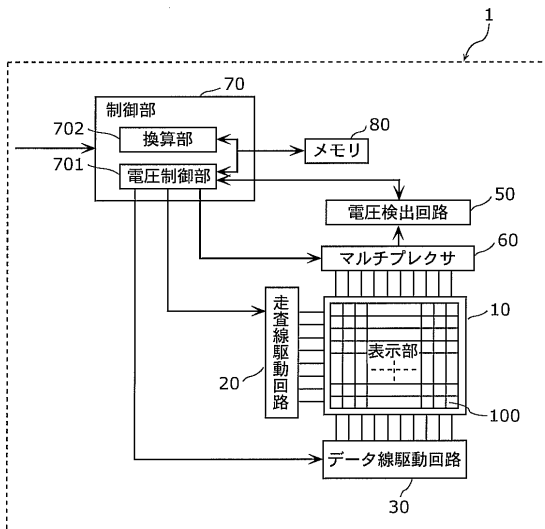
【0155】

- 1 表示装置
- 5 発光パネル
- 10 表示部
- 20 走査線駆動回路
- 21 走査線
- 22 制御線
- 30 データ線駆動回路
- 31 データ線
- 50 電圧検出回路
- 51 電圧検出器
- 53 読出し線
- 60 マルチプレクサ
- 65 電圧選択スイッチ
- 70 制御部
- 80 メモリ
- 100、101 画素部
- 110 有機EL素子
- 115 共通電極
- 120 駆動トランジスタ
- 125 電源線
- 130 スwitchングトランジスタ
- 140、160 検査トランジスタ
- 150 容量素子
- 701 電圧制御部
- 702 換算部

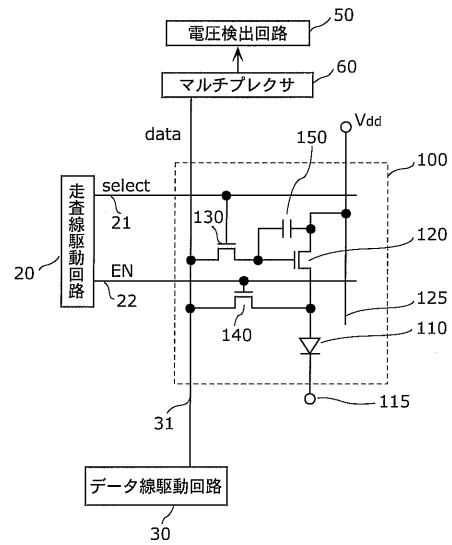
30

40

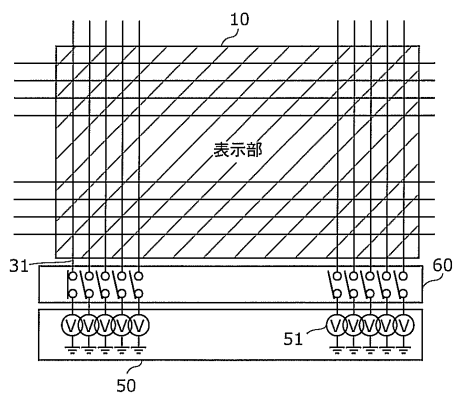
【 図 1 】



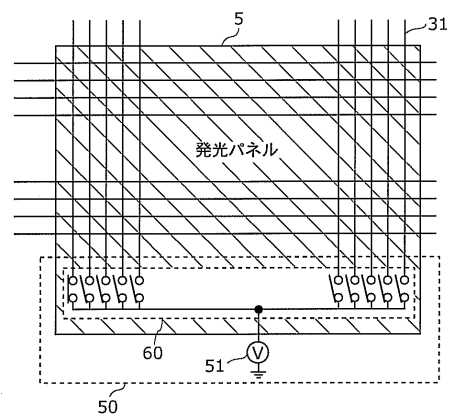
【 図 2 】



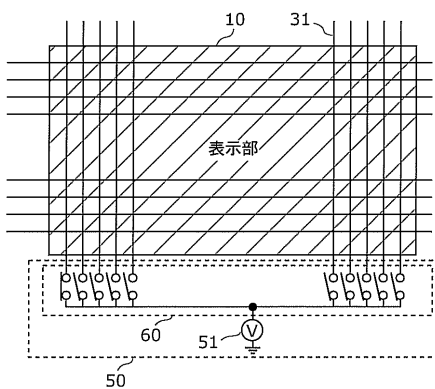
【 図 3 】



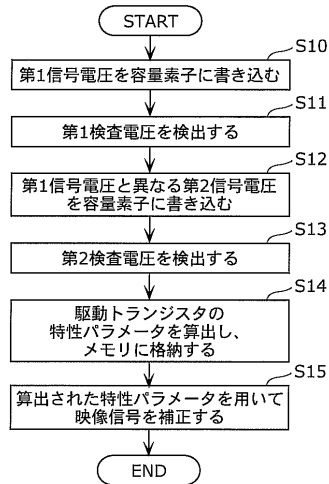
【 図 5 】



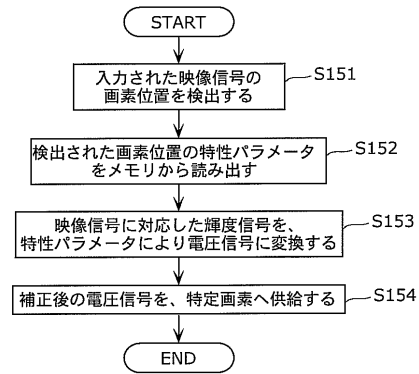
【 図 4 】



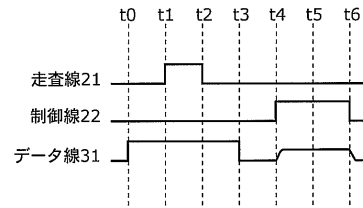
【図 6】



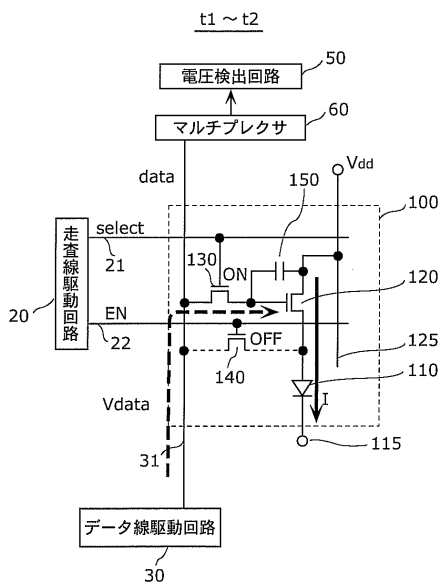
【図 7】



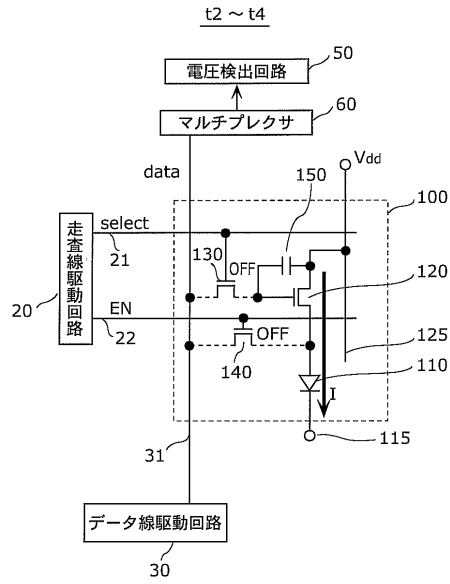
【図 8】



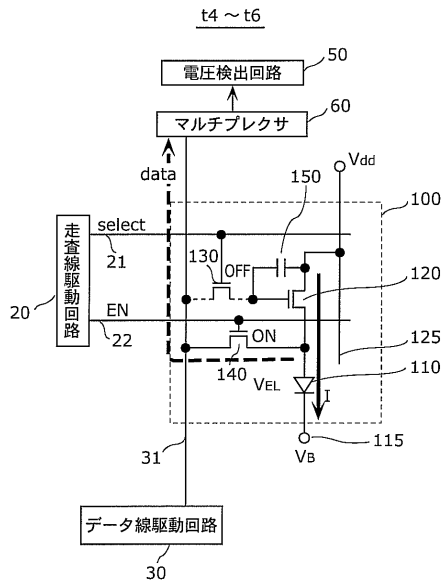
【図 9 A】



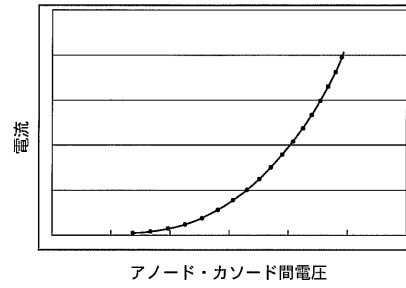
【図 9 B】



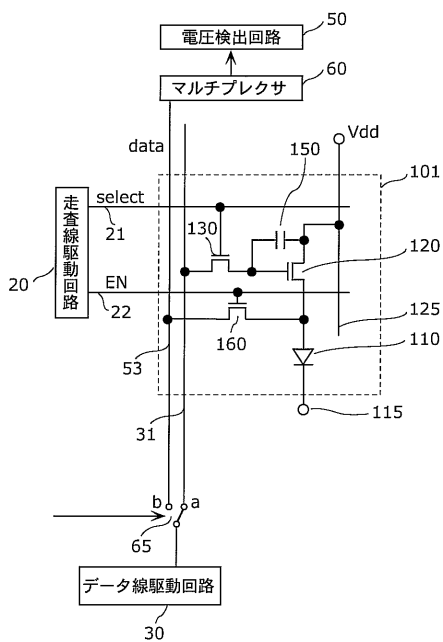
【図 9 C】



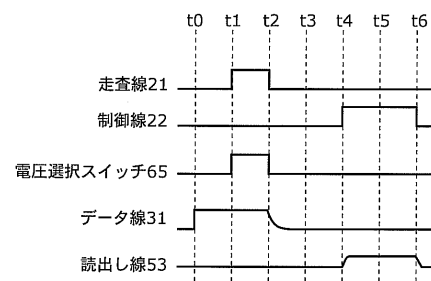
【図 1 0】



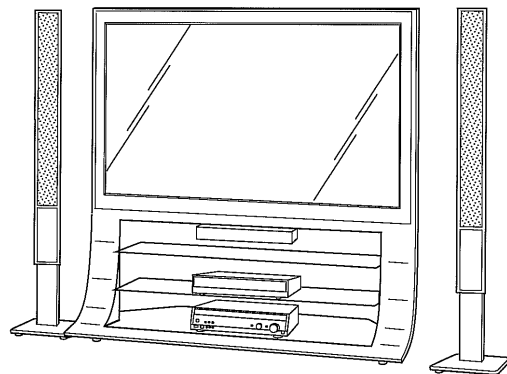
【図 1 1】



【図 1 2】



【図 1 3】



【手続補正書】

【提出日】平成21年10月20日(2009.10.20)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

発光素子と、
前記発光素子の第 1 電極に電氣的に接続される第 1 電源線と、
前記発光素子の第 2 電極に電氣的に接続される第 2 電源線と、
電圧を保持するコンデンサと、
前記第 1 電極と前記第 1 電源線との間に設けられ前記コンデンサに保持された電圧に応じた電流を前記第 1 電源線と前記第 2 電源線との間に流して前記発光素子を発光させる駆動トランジスタと、
前記コンデンサの一方の電極に信号電圧を供給するデータ線と、
前記信号電圧に対応する電圧を前記コンデンサに保持させる第 1 スイッチ素子と、
前記データ線に信号電圧の供給を行うデータ線駆動回路と、
前記データ線に接続され前記発光素子の電圧を検出する電圧検出回路と、
前記第 1 電極と前記駆動トランジスタとの接続点と、前記データ線とを接続する第 2 スイッチ素子と、
前記第 1 スイッチ素子を ON 状態とすることにより前記データ線から供給された信号電圧に対応する電圧を前記コンデンサに保持させ、前記駆動トランジスタによって前記コンデンサに保持された電圧に応じた電流を前記第 1 電源線と前記第 2 電源線との間に流して前記発光素子を発光させ、前記発光素子が発光している間に、前記第 1 スイッチ素子を OFF 状態とし、前記第 2 スイッチ素子を ON 状態とすることにより前記データ線を介して前記電圧検出回路に前記接続点における電位を検出させる制御部と、
前記電圧検出回路にて検出された前記接続点における電位を、前記駆動トランジスタのソース - ドレイン間に流れる電流に換算する換算部と、を具備する
表示装置。

【請求項 2】

(削除)

【請求項 3】

さらに、
前記発光素子の電圧 - 電流特性に対応するデータが記憶されたメモリを備え、
前記換算部は、前記メモリに記憶された前記発光素子の電圧 - 電流特性に対応するデータに基づいて、前記電圧検出回路にて検出された前記接続点における電位を、前記駆動トランジスタのソース - ドレイン間に流れる電流に換算する
請求項 1 記載の表示装置。

【請求項 4】

前記発光素子、前記コンデンサ及び前記駆動トランジスタは画素部を構成し、
前記発光素子の電圧 - 電流特性に対応するデータは、前記画素部の発光素子の電圧 - 電流特性のデータである
請求項 3 記載の表示装置。

【請求項 5】

前記発光素子、前記コンデンサ及び前記駆動トランジスタにより構成される画素部を複数有し、
前記発光素子の電圧 - 電流特性に対応するデータは、複数の前記画素部を代表する発光素子の電圧 - 電流特性のデータである

請求項 3 記載の表示装置。

【請求項 6】

前記発光素子、前記コンデンサ及び前記駆動トランジスタは画素部を構成し、
複数の前記画素部と前記複数の画素部の各々に接続される複数のデータ線とを有する発光パネルを備え、
前記電圧検出回路は、
前記複数のデータ線のうち選択された一以上のデータ線を介して、前記接続点における電位を検出する一以上の電圧検出器と、
前記複数のデータ線と前記一以上の電圧検出器との間に接続され、前記選択された一以上のデータ線と前記一以上の電圧検出器とを導通させるマルチプレクサとを備え、
前記一以上の電圧検出回路の数は、前記複数のデータ線の本数より少ない
請求項 3 記載の表示装置。

【請求項 7】

前記マルチプレクサは、前記発光パネル上に形成されている
請求項 6 記載の表示装置。

【請求項 8】

前記第 1 電極は、前記発光素子のアノード電極であり、
前記第 1 電源線の電圧は前記第 2 電源線の電圧より高く、前記第 1 電源線から前記第 2 電源線に電流が流れる
請求項 1 記載の表示装置。

【請求項 9】

発光素子と、
前記発光素子の第 1 電極に電氣的に接続される第 1 電源線と、
前記発光素子の第 2 電極に電氣的に接続される第 2 電源線と、
電圧を保持するコンデンサと、
前記第 1 電極と前記第 1 電源線との間に設けられ前記コンデンサに保持された電圧に応じた電流を前記第 1 電源線と前記第 2 電源線との間に流して前記発光素子を発光させる駆動トランジスタと、
前記コンデンサの一方の電極に信号電圧を供給するデータ線と、
前記信号電圧に対応する電圧を前記コンデンサに保持させる第 1 スイッチ素子と、
前記データ線に信号電圧の供給を行うデータ線駆動回路と、
前記データ線に接続され前記発光素子の電圧を検出する電圧検出回路と、
前記第 1 電極と前記駆動トランジスタとの接続点と、前記データ線とを接続する第 2 スイッチ素子とを具備する表示装置の制御方法であって、
前記第 1 スイッチ素子を ON 状態とすることにより前記データから供給された第 1 信号電圧に対応する電圧を前記コンデンサに保持させ、前記駆動トランジスタによって前記コンデンサに保持された電圧に応じた電流を前記第 1 電源線と前記第 2 電源線との間に流して前記発光素子を発光させ、
前記発光素子が発光している間に、前記第 1 スイッチ素子を OFF し、前記第 2 スイッチ素子を ON 状態とすることにより前記データ線を介して前記電圧検出回路に前記接続点における第 1 電位を検出させ、
前記電圧検出回路にて検出された前記接続点における第 1 電位を、前記駆動トランジスタのソース - ドレイン間に流れる第 1 電流に換算させる
ことを特徴とする表示装置の制御方法。

【請求項 10】

(削除)

【請求項 11】

前記表示装置は、前記発光素子の電圧 - 電流特性に対応するデータが記憶されたメモリを備え、
前記メモリに記憶された前記発光素子の電圧 - 電流特性に対応するデータに基づいて、

前記検出された前記接続点における第 1 電位を、前記駆動トランジスタのソース - ドレイン間に流れる第 1 電流に換算する

請求項 9 記載の表示装置の制御方法。

【請求項 1 2】

さらに、

前記第 1 スイッチ素子を ON 状態とすることにより前記データから供給された第 2 信号電圧に対応する電圧を前記コンデンサに保持させ、前記駆動トランジスタによって前記コンデンサに保持された電圧に応じた電流を前記第 1 電源線と前記第 2 電源線との間に流して前記発光素子を発光させ、

前記発光素子が発光している間に、前記第 1 スイッチ素子を OFF し、前記第 2 スイッチ素子を ON 状態とすることにより前記データ線及び前記配線を介して前記電圧検出回路に前記接続点における第 2 電位を検出させ、

前記検出された前記接続点における第 2 電位を、前記駆動トランジスタのソース - ドレイン間に流れる第 2 電流に換算し、

前記第 1 電位、前記第 2 電位、前記第 1 電流及び前記第 2 電流に基づいて、前記駆動トランジスタの利得係数及び前記閾値電圧を算出する

請求項 9 記載の表示装置の制御方法。

【請求項 1 3】

前記表示装置は、前記発光素子の電圧 - 電流特性に対応するデータが記憶されたメモリを備え、

前記メモリに記憶された前記発光素子の電圧 - 電流特性に対応するデータに基づいて、前記第 1 電位及び前記第 2 電位を、それぞれ、前記第 1 電流及び前記第 2 電流に換算する

請求項 1 2 記載の表示装置の制御方法。

【請求項 1 4】

前記駆動トランジスタのソース及びドレインの一方に接続された前記第 1 電源線に設定された電源電圧を前記第 1 信号電圧から減じた電圧を V_{gs1} 、前記電源電圧を前記第 2 信号電圧から減じた電圧を V_{gs2} 、前記第 1 電流を I_1 、前記第 2 電流を I_2 、前記駆動トランジスタのチャネル領域、酸化膜容量及び移動度に関する利得関数を β 、及び前記駆動トランジスタの閾値電圧を V_{th} とすると、

【数 1】

$$\beta = \left(\frac{\sqrt{2I_1} - \sqrt{2I_2}}{V_{gs1} - V_{gs2}} \right)^2$$

$$V_{th} = \frac{V_{gs2} \times \sqrt{2I_1} - V_{gs1} \times \sqrt{2I_2}}{\sqrt{2I_1} - \sqrt{2I_2}}$$

となる関係式を用いて、前記駆動トランジスタの利得係数及び前記閾値電圧を算出する
請求項 1 2 記載の表示装置の制御方法。

【請求項 1 5】

発光素子と、

前記発光素子の第 1 電極に電氣的に接続される第 1 電源線と、

前記発光素子の第 2 電極に電氣的に接続される第 2 電源線と、

電圧を保持するコンデンサと、

前記第 1 電極と前記第 1 電源線との間に設けられ前記コンデンサに保持された電圧に応じた電流を前記第 1 電源線と前記第 2 電源線との間に流して前記発光素子を発光させる駆動トランジスタと、

前記コンデンサの一方の電極に信号電圧を供給するデータ線と、

前記信号電圧に対応する電圧を前記コンデンサに保持させる第 1 スイッチ素子と、

前記データ線に信号電圧の供給を行うデータ線駆動回路と、
前記発光素子の電圧を讀出す讀出し線と、
前記讀出し線に接続され前記発光素子の電圧を検出する電圧検出回路と、
前記第1電極と前記駆動トランジスタとの接続点と、前記讀出し線とを接続する第2スイッチ素子と、

前記第1スイッチ素子をON状態とすることにより前記データ線から供給された信号電圧に対応する電圧を前記コンデンサに保持させ、前記駆動トランジスタによって前記コンデンサに保持された電圧に応じた電流を前記第1電源線と前記第2電源線との間に流して前記発光素子を発光させ、前記発光素子が発光している間に、前記第1スイッチ素子をOFF状態とし、前記第2スイッチ素子をON状態とすることにより前記讀出し線を介して前記接続点における電位を検出させる制御部と、

前記電圧検出回路にて検出された前記接続点における電位を、前記駆動トランジスタのソース・ドレイン間に流れる電流に換算する換算部と、を具備する

表示装置。

【手続補正書】

【提出日】平成22年2月22日(2010.2.22)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、表示装置及びその制御方法に関し、特に、半導体駆動能動素子の特性バラツキ検出方法に関する。

【背景技術】

【0002】

電流駆動型の発光素子を用いた画像表示装置として、有機EL素子(OLED: Organic Light Emitting Diode)を用いた画像表示装置(有機ELディスプレイ)が知られている。この有機ELディスプレイは、視野角特性が良好で、消費電力が少ないという利点を有するため、次世代のFPD(Flat Panel Display)候補として注目されている。

【0003】

有機ELディスプレイでは、通常、画素を構成する有機EL素子がマトリクス状に配置される。複数の行電極(走査線)と複数の列電極(データ線)との交点に有機EL素子を設け、選択した行電極と複数の列電極との間にデータ信号に相当する電圧を印加するようにして有機EL素子を駆動するものをパッシブマトリクス型の有機ELディスプレイと呼ぶ。

【0004】

一方、複数の走査線と複数のデータ線との交点に薄膜トランジスタ(TFT: Thin Film Transistor)を設け、このTFTにドライビングトランジスタのゲートを接続し、選択した走査線を通じてこのTFTをオンさせてデータ線からデータ信号をドライビングトランジスタに入力し、そのドライビングトランジスタによって有機EL素子を駆動するものをアクティブマトリクス型の有機ELディスプレイと呼ぶ。

【0005】

各行電極(走査線)を選択している期間のみ、それに接続された有機EL素子が発光するパッシブマトリクス型の有機ELディスプレイとは異なり、アクティブマトリクス型の有機ELディスプレイでは、次の走査(選択)まで有機EL素子を発光させることが可能であるため、デューティ比が上がってもディスプレイの輝度減少を招くようなことはない

。従って、低電圧で駆動できるので、低消費電力化が可能となる。しかしながら、アクティブマトリクス型の有機ＥＬディスプレイでは、ドライビングトランジスタや有機ＥＬ素子の特性のバラツキに起因して、同じデータ信号を与えても、各画素において有機ＥＬ素子の輝度が異なり、輝度ムラが発生するという欠点がある。

【０００６】

従来の有機ＥＬディスプレイにおける、ドライビングトランジスタや有機ＥＬ素子の特性のバラツキや劣化（以下、特性の不均一と総称する）による輝度ムラの補償方法としては、複雑な画素回路による補償、代表画素によるフィードバック補償、また、全画素に流れる電流の合計によるフィードバック補償などが代表的である。

【０００７】

しかし、複雑な画素回路は歩留まりを下げてしまう。また、代表画素によるフィードバックや、全画素に流れる電流の合計によるフィードバックでは、画素ごとの特性の不均一を補償できない。

【０００８】

上記理由により、簡単な画素回路で、画素ごとに特性の不均一を検出する方法がいくつか提案されている。

【０００９】

例えば、特許文献１に開示された発光パネル用基板、発光パネル用基板の検査方法及び発光パネルでは、従来の２つのトランジスタからなる電圧駆動画素回路に、ダイオード接続のトランジスタを接続し、それをＥＬに見立てることによって、ＥＬ形成前の発光パネル用基板の状態において、そのダイオード接続のトランジスタに接続されたテスト線に流れる電流を測定し、データ電圧と駆動トランジスタを流れる電流との関係を検出して、画素検査及び画素特性抽出を行うことができる。また、そのＥＬ形成後もダイオード接続のトランジスタはテスト線を用いて逆バイアスとして電流を流さないようにできるため、通常の電圧書き込み動作が行える。また、アレイの状態で検出された特性は、有機ＥＬ発光パネルを使用する際のデータ線への印加電圧の補正制御に利用することができる。

【先行技術文献】

【特許文献】

【００１０】

【特許文献１】特開２００６－１３９０７９号公報

【発明の概要】

【発明が解決しようとする課題】

【００１１】

しかしながら、画素に流れる駆動電流は非常に微小であり、微小電流の測定を当該電流測定のためのテスト線などを介して精度よく行うことは困難である。

【００１２】

特許文献１に開示された発光パネル用基板、発光パネル用基板の検査方法及び発光パネルでは、駆動トランジスタの特性を検出する際、電流測定を用いるので、特性の検出精度が悪いという課題を有する。結果的には、駆動トランジスタの特性バラツキの検出精度が低く、画素間の輝度ムラが十分に補正されない。

【００１３】

各画素の有する駆動トランジスタは、発光パネル内で共通の電源および共通の電極に接続されている。また、特許文献１に記載されたテスト線も発光パネル内で共通の電源および共通の電極に接続されている。上記微小電流の測定を精度よく行うことが困難である理由は、駆動トランジスタが共通電極及び共通電源に接続されているので、測定画素以外を発生原因とするノイズの影響も受けやすいこと、また、測定画素以外の負荷状況により電圧降下やインピーダンス変化の影響を受けやすいこと、が挙げられる。

【００１４】

また、特許文献１に記載された微小電流の測定による駆動トランジスタの特性バラツキ検出に代表されるように、実際の発光パネルの表示動作期間以外の期間を設けて当該検出

動作を実行しなければならない。そうすると、例えば、経時変化により定期的に駆動トランジスタの特性バラツキを検出して補正を更新する必要がある場合などには、当該検出動作のために表示動作期間が制限される可能性がある。

【 0 0 1 5 】

上記課題に鑑み、本発明は、単純な画素回路でありながら、各画素の駆動能動素子の電流を高効率かつ高精度に検出することを可能とする表示装置及びその制御方法を提供することを第 1 の目的とする。また、その電流検出結果を用いることにより各画素の駆動能動素子の特性バラツキを高精度に検出する方法を提供することを目的とする。

【課題を解決するための手段】

【 0 0 1 6 】

上記目的を達成するために、本発明の一態様に係る表示装置は、発光素子と、前記発光素子の第 1 電極に電氣的に接続される第 1 電源線と、前記発光素子の第 2 電極に電氣的に接続される第 2 電源線と、電圧を保持するコンデンサと、前記第 1 電極と前記第 1 電源線との間に設けられ前記コンデンサに保持された電圧に応じた電流を前記第 1 電源線と前記第 2 電源線との間に流して前記発光素子を発光させる駆動トランジスタと、前記コンデンサの一方の電極に信号電圧を供給するデータ線と、前記信号電圧に対応する電圧を前記コンデンサに保持させる第 1 スイッチ素子と、前記データ線に信号電圧の供給を行うデータ線駆動回路と、前記データ線に接続され前記発光素子の電圧を検出する電圧検出回路と、前記第 1 電極と前記駆動トランジスタとの接続点と、前記データ線とを接続する第 2 スイッチ素子と、前記第 1 スイッチ素子を ON 状態とすることにより前記データ線から供給された信号電圧に対応する電圧を前記コンデンサに保持させ、前記駆動トランジスタによって前記コンデンサに保持された電圧に応じた電流を前記第 1 電源線と前記第 2 電源線との間に流して前記発光素子を発光させ、前記発光素子が発光している間に、前記第 1 スイッチ素子を OFF 状態とし、前記第 2 スイッチ素子を ON 状態とすることにより前記データ線を介して前記電圧検出回路に前記接続点における電位を検出させる制御部とを具備する。

【発明の効果】

【 0 0 1 7 】

本発明の表示装置及びその制御方法によれば、単純な画素回路でありながら、発光動作中に、駆動トランジスタの特性に関連する検査電圧を測定することができ、当該検査電圧を用いて、各画素の駆動トランジスタのソース - ドレイン間電流を迅速に、簡便に、かつ精度よく検出することが可能となる。さらに、2 つの異なるソース - ドレイン間電流を検出することにより、上記駆動トランジスタの利得係数及び閾値電圧を算出することができるので、当該駆動トランジスタ特性の不均一に起因する画素間の輝度ムラを補正することができる。

【図面の簡単な説明】

【 0 0 1 8 】

【図 1】図 1 は、本発明の実施の形態 1 に係る表示装置の電氣的な構成を示すブロック図である。

【図 2】図 2 は、本発明の実施の形態 1 に係る表示装置の有する一画素部の回路構成及びその周辺回路との接続を示す図である。

【図 3】図 3 は、本発明の実施の形態に係る表示装置の有する電圧検出部の第 1 の構成を表す図である。

【図 4】図 4 は、本発明の実施の形態に係る表示装置の有する電圧検出部の第 2 の構成を表す図である。

【図 5】図 5 は、本発明の実施の形態に係る表示装置の有する電圧検出部の第 3 の構成を表す図である。

【図 6】図 6 は、本発明の実施の形態に係る表示装置の制御方法を説明する動作フローチャートである。

【図 7】図 7 は、本発明の実施の形態に係る制御部の補正方法を説明する動作フローチャートである。

ートである。

【図 8】図 8 は、本発明の実施の形態 1 に係る駆動トランジスタ特性を検出するための信号電圧の供給タイミングおよび検査電圧の検出タイミングを示すタイミングチャートである。

【図 9 A】図 9 A は、本発明の実施の形態 1 に係る表示装置の時刻 $t_1 \sim t_2$ における動作状態を説明する回路図である。

【図 9 B】図 9 B は、本発明の実施の形態 1 に係る表示装置の時刻 $t_2 \sim t_4$ における動作状態を説明する回路図である。

【図 9 C】図 9 C は、本発明の実施の形態 1 に係る表示装置の時刻 $t_4 \sim t_6$ における動作状態を説明する回路図である。

【図 10】図 10 は、有機 EL 素子の電圧 - 電流特性の一例を表したグラフである。

【図 11】図 11 は、本発明の実施の形態 2 に係る表示装置の有する一画素部の回路構成及びその周辺回路との接続を示す図である。

【図 12】図 12 は、本発明の実施の形態 2 に係る駆動トランジスタ特性を検出するための信号電圧の供給タイミングおよび検査電圧の検出タイミングを示すタイミングチャートである。

【図 13】図 13 は、本発明の表示装置を内蔵した薄型フラット TV の外観図である。

【発明を実施するための形態】

【0019】

請求項 1 記載の態様の表示装置は、発光素子と、前記発光素子の第 1 電極に電気的に接続される第 1 電源線と、前記発光素子の第 2 電極に電気的に接続される第 2 電源線と、電圧を保持するコンデンサと、前記第 1 電極と前記第 1 電源線との間に設けられ前記コンデンサに保持された電圧に応じた電流を前記第 1 電源線と前記第 2 電源線との間に流して前記発光素子を発光させる駆動トランジスタと、前記コンデンサの一方の電極に信号電圧を供給するデータ線と、前記信号電圧に対応する電圧を前記コンデンサに保持させる第 1 スイッチ素子と、前記データ線に信号電圧の供給を行うデータ線駆動回路と、前記データ線に接続され前記発光素子の電圧を検出する電圧検出回路と、前記第 1 電極と前記駆動トランジスタとの接続点と、前記データ線とを接続する第 2 スイッチ素子と、前記第 1 スイッチ素子を ON 状態とすることにより前記データ線から供給された信号電圧に対応する電圧を前記コンデンサに保持させ、前記駆動トランジスタによって前記コンデンサに保持された電圧に応じた電流を前記第 1 電源線と前記第 2 電源線との間に流して前記発光素子を発光させ、前記発光素子が発光している間に、前記第 1 スイッチ素子を OFF 状態とし、前記第 2 スイッチ素子を ON 状態とすることにより前記データ線を介して前記電圧検出回路に前記接続点における電位を検出させる制御部とを具備するものである。

【0020】

本態様によると、前記第 1 電源線と前記第 2 電源線との間に電流を流して前記発光素子を発光させている間に、前記データ線を介して前記電圧検出回路に前記発光素子の第 1 電極と前記駆動トランジスタとの接続点における電位を検出する。これにより、前記発光素子の第 1 電極と前記駆動トランジスタとの接続点における電位を、前記発光素子を発光する際に前記データ線から供給される信号電圧を用いて精度よく検出できる。

【0021】

この検出した電位を電流に変換すれば、この変換後の電流は、前記発光素子と前記駆動トランジスタとの接続関係により、前記駆動トランジスタのソース - ドレイン間電流となる。そのため、前記発光素子の第 1 電極と前記駆動トランジスタとの接続点における電位を検出する専用の電圧入力を用いることなく、前記発光素子を発光する際に前記データ線から供給される信号電圧を用いることで、前記駆動トランジスタのソース - ドレイン間電流を簡易かつ精度良く算出できる。

【0022】

さらに本態様の表示装置は、請求項 1 記載の表示装置において、さらに、前記電圧検出回路にて検出された前記接続点における電位を、前記駆動トランジスタのソース - ドレイ

ン間に流れる電流に換算する換算部を備えるものである。

【0023】

さらに、本態様によると、前記電圧検出回路にて検出された前記発光素子の第1電極と前記駆動トランジスタとの接続点における電位を、前記駆動トランジスタのソース・ドレイン間に流れる電流に換算する換算部を設けている。これにより、前記検出した電位を電流に変換する。この変換後の電流は、前記発光素子と前記駆動トランジスタとの接続関係により、前記駆動トランジスタのソース・ドレイン間電流となる。そのため、前記発光素子の第1電極と前記駆動トランジスタとの接続点における電位を検出する専用の電圧入力を用いることなく、前記発光素子を発光する際に前記データ線から供給される信号電圧を用いることで、前記駆動トランジスタのソース・ドレイン間電流を簡易かつ精度良く算出できる。

【0024】

請求項2記載の態様の表示装置は、請求項1記載の表示装置において、さらに、前記発光素子の電圧・電流特性に対応するデータが記憶されたメモリを備え、前記換算部は、前記メモリに記憶された前記発光素子の電圧・電流特性に対応するデータに基づいて、前記電圧検出回路にて検出された前記接続点における電位を、前記駆動トランジスタのソース・ドレイン間に流れる電流に換算するものである。

【0025】

本態様によると、本態様の表示装置は、前記発光素子の電圧・電流特性に対応するデータを記憶したメモリを設けている。これにより、予め記憶された前記発光素子の電圧・電流特性に対応するデータと、前記電圧検出回路にて検出された前記発光素子の第1電極と前記駆動トランジスタとの接続点における電位とから、前記発光素子を流れる電流が算出される。そのため、この電流と等しい駆動トランジスタのソース・ドレイン間電流が算出されることになる。その結果、駆動トランジスタのソース・ドレイン間電流を、前記電圧検出回路にて検出された電位から迅速に算出できる。

【0026】

請求項3記載の態様の表示装置は、請求項2記載の表示装置において、前記発光素子、前記コンデンサ及び前記駆動トランジスタは画素部を構成し、前記発光素子の電圧・電流特性に対応するデータは、前記画素部の発光素子の電圧・電流特性のデータであるものである。

【0027】

本態様によると、前記発光素子の電圧・電流特性に対応するデータは、前記画素部の発光素子の電圧・電流特性のデータであってもよい。

【0028】

請求項4記載の態様の表示装置は、請求項2記載の表示装置において、前記発光素子、前記コンデンサ及び前記駆動トランジスタにより構成される画素部を複数有し、前記発光素子の電圧・電流特性に対応するデータは、複数の前記画素部を代表する発光素子の電圧・電流特性のデータであるものである。

【0029】

本態様によると、前記発光素子の電圧・電流特性に対応するデータは、複数の画素部を代表する発光素子の電圧・電流特性のデータであってもよい。

【0030】

請求項5記載の態様の表示装置は、請求項2記載の表示装置において、前記発光素子、前記コンデンサ及び前記駆動トランジスタは画素部を構成し、複数の前記画素部と前記複数の画素部の各々に接続される複数のデータ線とを有する発光パネルを備え、前記電圧検出回路は、前記複数のデータ線のうち選択された一以上のデータ線を介して、前記接続点における電位を検出する一以上の電圧検出器と、前記複数のデータ線と前記一以上の電圧検出器との間に接続され、前記選択された一以上のデータ線と前記一以上の電圧検出器とを導通させるマルチプレクサとを備え、前記一以上の電圧検出回路の数は、前記複数のデータ線の本数より少ないものである。

【 0 0 3 1 】

本態様によると、前記一以上の電圧検出回路の数は、前記複数のデータ線の本数より少ない。これにより、前記発光素子の第1電極と前記駆動トランジスタとの接続点における電位を検出するために必要とされる電圧検出回路の数量を削減できるので、表示装置の省面積化や部品点数の削減を実現できる。

【 0 0 3 2 】

請求項6記載の態様の表示装置は、請求項5記載の表示装置において、前記マルチプレクサは、前記発光パネル上に形成されているものである。

【 0 0 3 3 】

本態様によると、前記マルチプレクサは、前記発光パネル上に形成されていてもよい。この場合、電圧検出回路の規模が縮小されるので、低コストを実現できる。

【 0 0 3 4 】

請求項7記載の態様の表示装置は、請求項1記載の表示装置において、前記第1電極は、前記発光素子のアノード電極であり、前記第1電源線の電圧は前記第2電源線の電圧より高く、前記第1電源線から前記第2電源線に電流が流れるものである。

【 0 0 3 5 】

本態様によると、前記発光素子の第1電極を前記発光素子のアノード電圧とし、前記第1電源線の電圧を前記第2電源線の電圧より高く、前記第1電源線から前記第2電源線に電流が流れるようにしてもよい。

【 0 0 3 6 】

請求項8記載の態様の表示装置の制御方法は、発光素子と、前記発光素子の第1電極に電氣的に接続される第1電源線と、前記発光素子の第2電極に電氣的に接続される第2電源線と、電圧を保持するコンデンサと、前記第1電極と前記第1電源線との間に設けられ前記コンデンサに保持された電圧に応じた電流を前記第1電源線と前記第2電源線との間に流して前記発光素子を発光させる駆動トランジスタと、前記コンデンサの一方の電極に信号電圧を供給するデータ線と、前記信号電圧に対応する電圧を前記コンデンサに保持させる第1スイッチ素子と、前記データ線に信号電圧の供給を行うデータ線駆動回路と、前記データ線に接続され前記発光素子の電圧を検出する電圧検出回路と、前記第1電極と前記駆動トランジスタとの接続点と、前記データ線とを接続する第2スイッチ素子とを具備する表示装置の制御方法であって、前記第1スイッチ素子をON状態とすることにより前記データから供給された第1信号電圧に対応する電圧を前記コンデンサに保持させ、前記駆動トランジスタによって前記コンデンサに保持された電圧に応じた電流を前記第1電源線と前記第2電源線との間に流して前記発光素子を発光させ、前記発光素子が発光している間に、前記第1スイッチ素子をOFFし、前記第2スイッチ素子をON状態とすることにより前記データ線を介して前記電圧検出回路に前記接続点における第1電位を検出させるものである。

【 0 0 3 7 】

本態様によると、前記第1電源線と前記第2電源線との間に電流を流して前記発光素子を発光させている間に、前記データ線を介して前記電圧検出回路に前記発光素子の第1電極と前記駆動トランジスタとの接続点における電位を検出する。これにより、前記発光素子の第1電極と前記駆動トランジスタとの接続点における電位を、前記発光素子を発光する際に前記データ線から供給される信号電圧を用いて精度よく検出できる。この検出した電位を電流に変換すれば、この変換後の電流は、前記発光素子と前記駆動トランジスタとの接続関係により、前記駆動トランジスタのソース・ドレイン間電流となる。そのため、前記発光素子の第1電極と前記駆動トランジスタとの接続点における電位を検出する専用の電圧入力を用いることなく、前記発光素子を発光する際に前記データ線から供給される信号電圧を用いることで、前記駆動トランジスタのソース・ドレイン間電流を簡易かつ精度良く算出できる。

【 0 0 3 8 】

さらに本態様の表示装置の制御方法は、請求項8記載の制御方法において、検出された

前記接続点における第 1 電位を、前記駆動トランジスタのソース - ドレイン間に流れる第 1 電流に換算するものである。

【 0 0 3 9 】

さらに、本態様によると、前記電圧検出回路にて検出された前記発光素子の第 1 電極と前記駆動トランジスタとの接続点における電位を、前記駆動トランジスタのソース - ドレイン間に流れる電流に換算する換算部を設けている。これにより、前記検出した電位を電流に変換する。この変換後の電流は、前記発光素子と前記駆動トランジスタとの接続関係により、前記駆動トランジスタのソース - ドレイン間電流となる。そのため、前記発光素子の第 1 電極と前記駆動トランジスタとの接続点における電位を検出する専用の電圧入力を用いることなく、前記発光素子を発光する際に前記データ線から供給される信号電圧を用いることで、前記駆動トランジスタのソース - ドレイン間電流を簡易かつ精度良く算出できる。

【 0 0 4 0 】

請求項 9 記載の態様の表示装置の制御方法は、請求項 8 記載の制御方法において、前記表示装置は、前記発光素子の電圧 - 電流特性に対応するデータが記憶されたメモリを備え、前記メモリに記憶された前記発光素子の電圧 - 電流特性に対応するデータに基づいて、前記検出された前記接続点における第 1 電位を、前記駆動トランジスタのソース - ドレイン間に流れる第 1 電流に換算するものである。

【 0 0 4 1 】

本態様によると、前記発光素子の電圧 - 電流特性に対応するデータを記憶したメモリを設けている。これにより、予め記憶された前記発光素子の電圧 - 電流特性に対応するデータと、前記電圧検出回路にて検出された前記発光素子の第 1 電極と前記駆動トランジスタとの接続点における電位とから、前記発光素子を流れる電流が算出される。そのため、この電流と等しい駆動トランジスタのソース - ドレイン間電流が算出されることになる。その結果、駆動トランジスタのソース - ドレイン間電流を、前記電圧検出回路にて検出された電位から迅速に算出できる。

【 0 0 4 2 】

請求項 10 記載の態様の表示装置の制御方法は、請求項 8 記載の制御方法において、さらに、前記第 1 スイッチ素子を ON 状態とすることにより前記データから供給された第 2 信号電圧に対応する電圧を前記コンデンサに保持させ、前記駆動トランジスタによって前記コンデンサに保持された電圧に応じた電流を前記第 1 電源線と前記第 2 電源線との間に流して前記発光素子を発光させ、前記発光素子が発光している間に、前記第 1 スイッチ素子を OFF し、前記第 2 スイッチ素子を ON 状態とすることにより前記データ線及び前記配線を介して前記電圧検出回路に前記接続点における第 2 電位を検出させ、前記検出された前記接続点における第 2 電位を、前記駆動トランジスタのソース - ドレイン間に流れる第 2 電流に換算し、前記第 1 電位、前記第 2 電位、前記第 1 電流及び前記第 2 電流に基づいて、前記駆動トランジスタの利得係数及び前記閾値電圧を算出するものである。

【 0 0 4 3 】

本態様によると、通常の発光素子の発光動作時の 2 つの異なる信号電圧を用いることにより、それぞれの信号電圧に対応した駆動トランジスタの 2 つの異なるソース - ドレイン間電流を検出できる。即ち、前記駆動トランジスタの利得係数及び前記閾値電圧を、前記第 1 電位、前記第 2 電位、前記第 1 電流及び前記第 2 電流を用いて算出することが可能となる。そのため、前記駆動トランジスタの利得係数及び前記閾値電圧を算出すれば、複数の画素間における前記駆動トランジスタの利得係数及び前記閾値電圧のバラツキを、簡便にかつ迅速に算出することが可能となる。その結果、複数の画素間における前記駆動トランジスタの利得係数及び前記閾値電圧の不均一に起因する輝度ムラを精度よく補正することが可能となる。

【 0 0 4 4 】

請求項 11 記載の態様の表示装置の制御方法は、請求項 10 記載の制御方法において、前記表示装置は、前記発光素子の電圧 - 電流特性に対応するデータが記憶されたメモリを

備え、前記メモリに記憶された前記発光素子の電圧 - 電流特性に対応するデータに基づいて、前記第 1 電位及び前記第 2 電位を、それぞれ、前記第 1 電流及び前記第 2 電流に換算するものである。

【 0 0 4 5 】

本態様によると、予め記憶された前記発光素子の電圧 - 電流特性に対応するデータと、前記電圧検出回路にて検出された前記発光素子の第 2 電極と前記駆動トランジスタとの接続点における電位とから、前記発光素子を流れる電流が算出される。そのため、この電流と等しい駆動トランジスタのソース - ドレイン間電流が算出されることになる。その結果、駆動トランジスタのソース - ドレイン間電流を、前記電圧検出回路にて検出された電位から迅速に算出できる。

【 0 0 4 6 】

請求項 1 2 記載の態様の表示装置の制御方法は、請求項 1 0 記載の制御方法において、前記駆動トランジスタのソース及びドレインの一方に接続された前記第 1 電源線に設定された電源電圧を前記第 1 信号電圧から減じた電圧を V_{gs1} 、前記電源電圧を前記第 2 信号電圧から減じた電圧を V_{gs2} 、前記第 1 電流を I_1 、前記第 2 電流を I_2 、前記駆動トランジスタのチャネル領域、酸化膜容量及び移動度に関する利得関数を β 、及び前記駆動トランジスタの閾値電圧を V_{th} とすると、

【 0 0 4 7 】

【 数 1 】

$$\beta = \left(\frac{\sqrt{2I_1} - \sqrt{2I_2}}{V_{gs1} - V_{gs2}} \right)^2$$

$$V_{th} = \frac{V_{gs2} \times \sqrt{2I_1} - V_{gs1} \times \sqrt{2I_2}}{\sqrt{2I_1} - \sqrt{2I_2}}$$

となる関係式を用いて、前記駆動トランジスタの利得係数及び前記閾値電圧を算出するものである。

【 0 0 4 8 】

本態様によると、前記発光素子の発光動作時に供給される第 1 信号電圧及び第 2 信号電圧に基づいて検出された前記接続点における第 1 電位及び前記接続点における第 2 電位を用いることにより、前記駆動トランジスタの利得係数及び前記閾値電圧を算出できるので、複数の画素間における前記駆動トランジスタの利得係数及び前記閾値電圧のバラツキを、簡便にかつ迅速に算出することが可能となる。その結果、複数の画素間における前記駆動トランジスタの利得係数及び前記閾値電圧の不均一に起因する輝度ムラを精度よく補正することが可能となる。

【 0 0 4 9 】

請求項 1 3 記載の態様の表示装置は、発光素子と、前記発光素子の第 1 電極に電氣的に接続される第 1 電源線と、前記発光素子の第 2 電極に電氣的に接続される第 2 電源線と、電圧を保持するコンデンサと、前記第 1 電極と前記第 1 電源線との間に設けられ前記コンデンサに保持された電圧に応じた電流を前記第 1 電源線と前記第 2 電源線との間に流して前記発光素子を発光させる駆動トランジスタと、前記コンデンサの一方の電極に信号電圧を供給するデータ線と、前記信号電圧に対応する電圧を前記コンデンサに保持させる第 1 スイッチ素子と、前記データ線に信号電圧の供給を行うデータ線駆動回路と、前記発光素子の電圧を讀出す讀出し線と、前記讀出し線に接続され前記発光素子の電圧を検出する電圧検出回路と、前記第 1 電極と前記駆動トランジスタとの接続点と、前記讀出し線とを接続する第 2 スイッチ素子と、前記第 1 スイッチ素子を ON 状態とすることにより前記デー

タ線から供給された信号電圧に対応する電圧を前記コンデンサに保持させ、前記駆動トランジスタによって前記コンデンサに保持された電圧に応じた電流を前記第１電源線と前記第２電源線との間に流して前記発光素子を発光させ、前記発光素子が発光している間に、前記第１スイッチ素子をOFF状態とし、前記第２スイッチ素子をON状態とすることにより前記読出し線を介して前記接続点における電位を検出させる制御部とを具備するものである。

【００５０】

本態様によると、前記第１電源線と前記第２電源線との間に電流を流して前記発光素子を発光させている間に、前記データ線を介して前記電圧検出回路に前記発光素子の第１電極と前記駆動トランジスタとの接続点における電位を検出する。これにより、前記発光素子の第１電極と前記駆動トランジスタとの接続点における電位を、前記発光素子を発光する際に前記データ線から供給される信号電圧を用いて精度よく検出できる。

【００５１】

この検出した電位を電流に変換すれば、この変換後の電流は、前記発光素子と前記駆動トランジスタとの接続関係により、前記駆動トランジスタのソース・ドレイン間電流となる。そのため、前記発光素子の第１電極と前記駆動トランジスタとの接続点における電位を検出する専用の電圧入力を用いることなく、前記発光素子を発光する際に前記データ線から供給される信号電圧を用いることで、前記駆動トランジスタのソース・ドレイン間電流を簡易かつ精度良く算出できる。

【００５２】

また、前記電圧検出回路に、前記データ線とは別の読出し線を介して、前記発光素子の電圧を検出させる。これにより、前記電圧検出回路は、基本回路に接続されていない読出し線を介して前記発光素子の電圧を検出するので、基本回路の構成要素である第１スイッチ素子などによる電圧降下の影響を受けることなく、前記発光素子の電圧を一層精度よく測定できる。

【００５３】

以下、本発明の好ましい実施の形態を図に基づき説明する。なお、以下では、全ての図を通じて同一又は相当する要素には同じ符号を付して、その重複する説明を省略する。

【００５４】

（実施の形態１）

以下、本発明の実施の形態について、図を用いて具体的に説明する。

【００５５】

図１は、本発明の実施の形態１に係る表示装置の電気的な構成を示すブロック図である。同図における表示装置１は、表示部１０と、走査線駆動回路２０と、データ線駆動回路３０と、電圧検出回路５０と、マルチプレクサ６０と、制御部７０と、メモリ８０とを備える。

【００５６】

図２は、本発明の実施の形態１に係る表示装置の有する一画素部の回路構成及びその周辺回路との接続を示す図である。同図における画素部１００は、有機ＥＬ素子１１０と、駆動トランジスタ１２０と、スイッチングトランジスタ１３０と、検査トランジスタ１４０と、容量素子１５０と、共通電極１１５と、電源線１２５と、走査線２１と、制御線２２と、データ線３１とを備える。また、周辺回路は、走査線駆動回路２０と、データ線駆動回路３０と、電圧検出回路５０と、マルチプレクサ６０とを備える。

【００５７】

まず、図１に記載された構成要素について、その機能を説明する。

【００５８】

表示部１０は、複数の画素部１００を備える表示パネルである。

【００５９】

走査線駆動回路２０は、走査線２１及び制御線２２に接続されており、それぞれ、画素部１００のスイッチングトランジスタ１３０及び検査トランジスタ１４０の導通・非導通

を制御する機能を有する。

【0060】

データ線駆動回路30は、データ線31に信号電圧を供給する機能を有する。また、データ線駆動回路30は、内部インピーダンスを変化させ、あるいは内蔵スイッチにより、データ線31との接続を開放したり、ショートしたりすることを可能とする。

【0061】

データ線31は、画素部100を含む画素列に接続され、データ線駆動回路30から出力された信号電圧を当該画素列の各画素部へ供給する。

【0062】

電圧検出回路50は、マルチプレクサ60と共に電圧検出部として機能し、マルチプレクサ60を介してデータ線31に接続されており、検査トランジスタ140が導通することにより、有機EL素子110のアノード電圧を検出する機能を有する。検出されたアノード電圧は、容量素子150に充電された駆動トランジスタ120のゲート電圧により、駆動トランジスタ120のドレイン電流により発生したドレイン電圧と等しい。

【0063】

マルチプレクサ60は、電圧検出回路50と、電圧検出回路50に接続されるデータ線31との導通・非導通の切り替えを行う機能を有する。

【0064】

なお、電圧検出回路50は、データ線駆動回路30とともにデータドライバICに内蔵されていてもよいし、データドライバICとは別にあってもよい。

【0065】

図3は、本発明の実施の形態に係る表示装置の有する電圧検出部の第1の構成を表す図である。同図に記載されているように、電圧検出回路50は、データ線31の本数と同数の電圧検出器51を有するものであってもよい。また、この場合、各電圧検出器51はマルチプレクサ60を介して各データ線31に接続されている。

【0066】

これに対し、図4は、本発明の実施の形態に係る表示装置の有する電圧検出部の第2の構成を表す図である。同図に記載されているように、電圧検出回路50は、データ線31の切り替えを行うマルチプレクサ60とデータ線31の本数より少ない電圧検出器51をもつものであることが好ましい。これにより、有機EL素子110のアノード電圧の測定時に必要な電圧検出器51の数量が削減されるので、電子装置の省面積化や部品点数の削減を実現することが可能となる。この場合、マルチプレクサ60は、電圧検出回路50の外部にあってもよい。

【0067】

また、図5は、本発明の実施の形態に係る表示装置の有する電圧検出部の第3の構成を表す図である。同図に記載されているように、電圧検出回路50がデータ線31の切り替えを行うマルチプレクサ60とデータ線31より少ない数の電圧検出器51をもつ場合、マルチプレクサ60は、発光パネル5上に形成されていてもよい。これにより、電圧検出回路の規模が縮小されるので、低コストで実現される。この場合においても、マルチプレクサ60は、電圧検出回路50の外部にあってもよい。

【0068】

再び、図1に記載された構成要素について、その機能を説明する。

【0069】

制御部70は、電圧制御部701および換算部702を備える。

【0070】

電圧制御部701は、走査線駆動回路20、データ線駆動回路30、電圧検出回路50、マルチプレクサ60、及びメモリ80の制御を行い、電圧検出回路50により有機EL素子110のアノード電圧を検出させる機能を有する。

【0071】

換算部702は、電圧検出回路50により検出された有機EL素子110のアノード電

圧を、予めメモリ 80 に記憶されている有機 EL 素子の電圧 - 電流特性データから、有機 EL 素子 110 を流れる電流値に換算する。さらに、換算部 702 は、変換された有機 EL 素子 110 を流れる電流値を用いて、後述する演算により、駆動トランジスタ 120 の利得係数及び閾値電圧を算出する。そして、算出された各画素部の利得係数及び閾値電圧は、換算部 702 によりメモリ 80 に書き込まれる。

【0072】

さらに、上記利得係数及び閾値電圧がメモリ 80 へ書き込まれた後の各画素部の表示動作において、制御部 70 は、当該利得係数及び閾値電圧を読み出し、外部から入力された映像信号データを、当該利得係数及び閾値電圧に基づいて補正し、データ線駆動回路 30 へと出力する。

【0073】

メモリ 80 は、制御部 70 に接続され、有機 EL 素子の電圧 - 電流特性データが格納されている。この格納されている電圧 - 電流特性データと、測定された有機 EL 素子 110 のアノード電圧とから、有機 EL 素子 110 を流れる電流が算出され、この電流と等しい駆動トランジスタのソース - ドレイン間電流が迅速に算出される。

【0074】

なお、予めメモリ 80 に格納されている電圧 - 電流特性データは、発光パネルを代表する有機 EL 素子の電圧 - 電流特性データであってもよいし、または、各画素部の有する有機 EL 素子 110 の電圧 - 電流特性のデータであってもよい。これにより、駆動トランジスタ 120 のソース - ドレイン間電流が精度良く算出される。

【0075】

また、上述した、予めメモリ 80 に格納されている有機 EL 素子の電圧 - 電流特性は、定期的に、または、有機 EL 素子 110 の特性の経時変化とともに更新されてもよい。

【0076】

次に、画素部 100 の内部回路構成について、図 2 を用いて説明する。

【0077】

有機 EL 素子 110 は、発光素子として機能し、駆動トランジスタ 120 から与えられたソース - ドレイン間電流に応じた発光動作を行う。有機 EL 素子 110 の他方の端子であるカソードは、共通電極 115 に接続されており、通常は接地されている。

【0078】

駆動トランジスタ 120 は、そのゲートが、スイッチングトランジスタ 130 を介してデータ線 31 に接続され、そのソース及びドレインの一方が、電源線 125 に接続され、そのソース及びドレインの他方が有機 EL 素子 110 の一方の端子であるアノードに接続されている。なお、電源線 125 は定電圧 V_{dd} である電源に接続されている。

【0079】

上記回路接続により、駆動トランジスタ 120 のゲートには、データ線駆動回路 30 から出力された信号電圧が、データ線 31 及びスイッチングトランジスタ 130 を介して印加される。駆動トランジスタ 120 のゲートに印加された上記信号電圧に対応したソース - ドレイン間電流が、有機 EL 素子 110 のアノードを介して有機 EL 素子 110 に流れる。

【0080】

スイッチングトランジスタ 130 は、第 1 スイッチ素子として機能し、そのゲートは走査線 21 に接続され、そのソース及びドレインの一方がデータ線 31 に接続され、そのソース及びドレインの他方が駆動トランジスタ 120 のゲート及び容量素子 150 の一方の電極に接続されている。つまり、走査線 21 の電圧レベルが HIGH となることによりスイッチングトランジスタ 130 が ON 状態となり、上記信号電圧が駆動トランジスタ 120 のゲートへ印加され、同時に上記信号電圧に対応する電圧を容量素子 150 に保持させる。

【0081】

検査トランジスタ 140 は、第 2 スイッチ素子として機能し、そのゲートは、制御線 2

2に接続され、そのソース及びドレインの一方が有機EL素子110の一方の端子であるアノードに接続され、そのソース及びドレインの他方がデータ線31に接続されている。つまり、制御線22の電圧レベルがHIGHとなることにより検査トランジスタ140がON状態となり、有機EL素子110のアノード電圧がデータ線31を介して電圧検出回路50にて検出される。

【0082】

容量素子150は、電圧を保持するコンデンサであり、その一方の端子が駆動トランジスタ120のゲートに接続され、その他方の端子が駆動トランジスタ120のソース及びドレインの一方に接続されている。この容量素子150により、駆動トランジスタ120のゲートに与えられた信号電圧が保持されるので、当該信号電圧に対応したソース・ドレイン間電流が流れている間に、データ線31、検査トランジスタ140及び電圧検出回路50を用いて有機EL素子110のアノード電圧が検出される。

【0083】

上述した回路構成により、駆動トランジスタ120と有機EL素子110との接続点である有機EL素子のアノードの電圧を、通常の発光動作時にデータ線駆動回路から供給される信号電圧を用いて精度良く測定することが可能となる。測定された上記有機EL素子のアノード電圧は、後述する換算方法により当該有機EL素子に流れる電流に換算することが可能となる。この換算された電流は、上記有機EL素子と上記駆動トランジスタとの接続関係より、上記駆動トランジスタのソース・ドレイン間電流に等しい。よって、上記有機EL素子のアノード電圧を、当該電圧を測定するための専用の入力電圧を別途準備することなく、通常発光動作時の信号電圧を用いることにより、上記駆動トランジスタのソース・ドレイン間電流を簡便かつ精度良く算出することができる。

【0084】

次に、本発明の実施の形態に係る表示装置の制御方法について説明をする。

【0085】

図6は、本発明の実施の形態に係る表示装置の制御方法を説明する動作フローチャートである。

【0086】

まず、電圧制御部701は、データ線駆動回路30から出力された第1信号電圧を容量素子150に書込み、駆動トランジスタ120に第1信号電圧に対応した第1電流を出力させる(S10)。

【0087】

次に、電圧制御部701は、第1信号電圧を与えたときの有機EL110のアノード電圧を電圧検出回路50に検出させる(S11)。

【0088】

次に、電圧制御部701は、データ線駆動回路30から出力された、第1信号電圧と異なる第2信号電圧を容量素子150に書込み、駆動トランジスタ120に第2信号電圧に対応した第2電流を出力させる(S12)。

【0089】

次に、電圧制御部701は、第2信号電圧を与えたときの有機EL110のアノード電圧を電圧検出回路50に検出させる(S13)。

【0090】

次に、換算部702は、ステップS10とステップS12で容量素子150に書き込まれた第1信号電圧及び第2信号電圧、ステップS11とステップS13で得られた第1の検査電圧及び第2の検査電圧、並びに予めメモリ80に記憶されている有機EL素子の電圧・電流特性データから、駆動トランジスタ120の利得係数及び閾値電圧を算出しメモリ80に格納する(S14)。上記駆動トランジスタ120の利得係数及び閾値電圧の算出方法については後述する。

【0091】

最後に、制御部70は、メモリ80から、算出された利得係数及び閾値電圧を読み出し

て入力された映像信号をデータ電圧として補正する（S 1 5）。

【0092】

ステップS 1 5における制御部70の動作については、例えば、以下のような動作が実行される。

【0093】

図7は、本発明の実施の形態に係る制御部の補正方法を説明する動作フローチャートである。

【0094】

まず、制御部70は、外部から入力された映像信号と同時に入力された同期信号により、画素毎に当該映像信号の位置情報を検出する（S 1 5 1）。

【0095】

次に、制御部70は、メモリ80を参照し、画素毎の利得係数及び閾値電圧を読み出す（S 1 5 2）。

【0096】

次に、制御部70は、映像信号に対応した輝度信号を、利得係数及び閾値電圧により補正されたデータ電圧に変換する（S 1 5 3）。

【0097】

最後に、制御部70は、補正されたデータ電圧をデータ線駆動回路30へ出力し、特定の画素へ補正されたデータ電圧として供給させる（S 1 5 4）。

【0098】

次に、図6に記載された動作フローチャートにおいて実行されるステップS 1 0およびステップS 1 1での電気信号の供給タイミング及び検出タイミングを、図8及び図9 A～図9 Cを用いて説明する。

【0099】

図8は、本発明の実施の形態1に係る駆動トランジスタ特性を検出するための信号電圧の供給タイミングおよび検査電圧の検出タイミングを示すタイミングチャートである。同図において、横軸は時間を表している。また縦方向には、上から順に、走査線21に発生する電圧の波形図、制御線22に発生する電圧の波形図、及びデータ線31の電圧の波形図が示されている。

【0100】

まず、時刻 t_0 において、データ線駆動回路30はデータ線31に第1信号電圧を出力する。

【0101】

次に、時刻 t_1 において、走査線21の電圧のレベルがHIGHとなり、スイッチングトランジスタ130がON状態となることで、駆動トランジスタ120のゲートへの第1信号電圧の印加と、容量素子150への第1信号電圧の書き込みがなされる。

【0102】

図9 Aは、本発明の実施の形態1に係る表示装置の時刻 $t_1 \sim t_2$ における動作状態を説明する回路図である。

【0103】

また、第1信号電圧及び第2信号電圧は、実際の表示動作に使用されるデータ電圧であり、時刻 t_1 において、駆動トランジスタ120は、第1信号電圧に対応した電流を有機EL素子110に流す。これにより、有機EL素子110は発光動作を開始する。

【0104】

次に、時刻 t_2 において、走査線21の電圧のレベルがLOWとなり、スイッチングトランジスタ130がOFF状態となることで、駆動トランジスタ120のゲートへの第1信号電圧の印加と、容量素子150への第1信号電圧書き込みとが完了する。このとき、駆動トランジスタ120は、容量素子150に保持された第1信号電圧に対応した電流を有機EL素子110に継続して流す。これにより、有機EL素子110は発光動作を継続する。

【 0 1 0 5 】

図 9 B は、本発明の実施の形態 1 に係る表示装置の時刻 $t_2 \sim t_4$ における動作状態を説明する回路図である。

【 0 1 0 6 】

次に、時刻 t_3 において、データ線駆動回路 30 からデータ線 31 への第 1 信号電圧の出力が停止し、データ線駆動回路 30 がハイインピーダンスとなることによりデータ線駆動回路 30 とデータ線 31 との接続が開放状態となる。

【 0 1 0 7 】

次に、時刻 t_4 において、制御線 22 の電圧レベルが HIGH となり、検査トランジスタ 140 が ON 状態となることで、有機 EL 素子 110 のアノードとデータ線 31 とが導通する。

【 0 1 0 8 】

図 9 C は、本発明の実施の形態 1 に係る表示装置の時刻 $t_4 \sim t_6$ における動作状態を説明する回路図である。

【 0 1 0 9 】

次に、時刻 t_5 において、有機 EL 素子 110 が発光動作を継続している状態で、電圧検出回路 50 がデータ線 31 の電圧を検出することで、有機 EL 素子 110 のアノード電圧が検出される。

【 0 1 1 0 】

最後に、時刻 t_6 において、制御線 22 の電圧のレベルが LOW となり、検査トランジスタ 140 が OFF 状態となることで一連の動作が終了する。

【 0 1 1 1 】

なお、上述したタイミングチャートは、第 1 信号電圧を第 2 信号電圧に置き換えることにより、図 6 に記載された動作フローチャートにおいて実行されるステップ S12 およびステップ S13 での電気信号の供給タイミングおよび検出タイミングにも適用される。

【 0 1 1 2 】

図 6 に記載された各ステップ及び図 8 に記載されたタイミングチャートにより、測定された有機 EL 素子 110 の 2 つの異なるアノード電圧を、通常の発光動作時にデータ線駆動回路 30 から供給する 2 つの異なる信号電圧を用いて精度良く測定することが可能となる。また、測定された有機 EL 素子 110 の 2 つの異なるアノード電圧は、前述した、予めメモリ 80 に格納されている有機 EL 素子の電圧 - 電流特性により、有機 EL 素子 110 に流れる 2 つの異なる電流へと変換されることが可能となる。そして、有機 EL 素子 110 と駆動トランジスタ 120 との接続関係より、この 2 種類の電流は、駆動トランジスタ 120 のソース - ドレイン間電流に等しい。よって、有機 EL 素子 110 のアノード電圧を、当該電圧を測定するための専用の電圧入力を別途実行することなく、通常発光動作時の 2 つの異なる信号電圧を用いることにより、駆動トランジスタ 120 のソース - ドレイン間の 2 つの異なる電流を簡便かつ精度良く算出することができる。

【 0 1 1 3 】

次に、図 6 に記載された動作フローチャートにおいて実行されるステップ S14 での駆動トランジスタ 120 の利得係数及び閾値電圧を算出する方法を説明する。つまり、検出された有機 EL 素子 110 のアノード電圧から駆動トランジスタ 120 のソース - ドレイン間電流に換算する方法、及び、上述した 2 つの異なる信号電圧及びそれらに対応した駆動トランジスタ 120 の 2 つの異なるソース - ドレイン間電流を用いて、駆動トランジスタ 120 の利得係数及び閾値電圧を算出する方法を説明する。

【 0 1 1 4 】

まず、容量素子 150 に書き込まれた信号電圧を V_{det} 、駆動トランジスタ 120 のソース端子に印加された電源電圧を V_{dd} 、及び駆動トランジスタ 120 のソース - ドレイン間電流を I_{test} とすると、以下の式 1 が成り立つ。

$$I_{test} = (\beta / 2) (V_{det} - V_{dd} - V_{th})^2 \quad (式 1)$$

【 0 1 1 5 】

ここで、 β は、駆動トランジスタ 120 のチャネル領域、酸化膜容量、及び移動度に関する利得係数であり、 V_{th} は、駆動トランジスタ 120 の閾値電圧であり移動度に関係するものである。

【0116】

ここで、駆動トランジスタ 120 のソース - ドレイン間電流は有機 EL 素子 110 のアノード電圧と、有機 EL 素子 110 の電圧 - 電流特性から求めることができる。

【0117】

図 10 は、有機 EL 素子の電圧 - 電流特性の一例を表したグラフである。同図における横軸は、有機 EL 素子のアノード - カソード間に印加される電圧を、また、縦軸は、有機 EL 素子に流れる電流を表す。この有機 EL 素子の電圧 - 電流特性は、例えば、予めメモリ 80 に格納されている。メモリ 80 に格納されている電圧 - 電流特性データは、発光パネルを代表する有機 EL 素子の電圧 - 電流特性データであることが好ましい。

【0118】

前述した図 8 の時刻 t_5 において、検出された有機 EL 素子 110 のアノード電圧と、メモリ 80 から読み出された図 10 記載の有機 EL 素子の電圧 - 電流特性とから、有機 EL 素子 110 を流れる電流が換算される。この換算された電流は、駆動トランジスタ 120 を流れるソース - ドレイン間電流に等しい。以上のようにして、有機 EL 素子 110 のアノード電圧から、駆動トランジスタ 120 のソース - ドレイン間電流 I_{test} が換算される。

【0119】

次に、式 1 より、大きさの異なる 2 種類の信号電圧 V_{det1} 、 V_{det2} を与えたときの駆動トランジスタ 120 のソース - ドレイン間電流を I_1 及び I_2 とすると、以下のような連立方程式が得られる。

$$I_1 = (\beta / 2) (V_{det1} - V_{dd} - V_{th})^2 \quad (式 2)$$

$$I_2 = (\beta / 2) (V_{det2} - V_{dd} - V_{th})^2 \quad (式 3)$$

【0120】

ここで、 $V_{gs1} = V_{det1} - V_{dd}$ 、 $V_{gs2} = V_{det2} - V_{dd}$ とおき、この連立方程式を解くと、 β と V_{th} はそれぞれ以下ようになる。

【数 2】

$$\beta = \left(\frac{\sqrt{2I_1} - \sqrt{2I_2}}{V_{gs1} - V_{gs2}} \right)^2 \quad (式 4)$$

$$V_{th} = \frac{V_{gs2} \times \sqrt{2I_1} - V_{gs1} \times \sqrt{2I_2}}{\sqrt{2I_1} - \sqrt{2I_2}}$$

【0121】

このようにして、第 1 信号電圧 V_{gs1} と第 2 信号電圧 V_{gs2} とを容量素子 150 に与え、それらにより測定された有機 EL 素子 110 のアノード電圧が換算された第 1 電流 I_1 及び第 2 電流 I_2 により、駆動トランジスタ 120 の利得係数及び閾値電圧を算出することができる。

【0122】

なお、第 1 信号電圧と第 2 信号電圧は、データ線 31 において検出することが可能であり、例えば、電圧検出回路 50 にて検出することができる。

【0123】

上記特性パラメータは、駆動トランジスタの製造バラツキなどに起因し画素間で異なる

値を有する場合がある。上述した算出方法により得られた画素部ごとの利得係数及び閾値電圧を、メモリ 80 などに格納しておくことにより、以降の発光動作時にメモリ 80 から各画素部の利得係数及び閾値電圧を読み出すことにより、映像信号データが補正され画素間での駆動トランジスタの特性バラツキによる輝度ムラが改善される。

【0124】

なお、メモリ 80 に格納されている有機 EL 素子の電圧 - 電流特性データは、各画素部の有する有機 EL 素子 110 の電圧 - 電流特性データ、または、複数の画素部を単位とするブロックごとの有機 EL 素子の電圧 - 電流特性データが複数格納されていてもよい。これにより、駆動トランジスタ 120 のソース - ドレイン間電流がより精度良く算出される。以上、本発明の実施の形態によれば、単純な画素回路でありながら、発光動作中に、駆動トランジスタの特性に関連する検査電圧を、精度よく測定することができる。また上記検査電圧と、予め格納されている発光素子の電圧 - 電流特性とを用いて、各画素の駆動トランジスタのソース - ドレイン間電流を迅速に、簡便に、かつ精度よく算出することが可能となる。さらに、上記算出されたソース - ドレイン間電流を用いることにより、各画素部の駆動トランジスタの特性パラメータを算出できる。この特性パラメータを用いて、上記駆動トランジスタ特性の不均一に起因する画素間の輝度ムラを補正することができる。

【0125】

(実施の形態 2)

以下、本発明の実施の形態について、図を用いて具体的に説明する。

【0126】

図 11 は、本発明の実施の形態 2 に係る表示装置の有する一画素部の回路構成及びその周辺回路との接続を示す図である。同図における画素部 101 は、有機 EL 素子 110 と、駆動トランジスタ 120 と、スイッチングトランジスタ 130 と、検査トランジスタ 160 と、容量素子 150 と、共通電極 115 と、電源線 125 と、走査線 21 と、制御線 22 と、データ線 31 と、読出し線 53 とを備える。また、周辺回路は、走査線駆動回路 20 と、データ線駆動回路 30 と、電圧検出回路 50 と、マルチプレクサ 60 と、電圧選択スイッチ 65 とを備える。本発明の実施の形態 2 における表示装置は、実施の形態 1 における表示装置と比較して、各画素列に読出し線 53 が配置され、また、読出し線 53 とデータ線駆動回路 30 との接続、または、データ線 31 とデータ線駆動回路 30 との接続のいずれかを選択するための電圧選択スイッチ 65 が配置されている点が異なる。また、画素部 101 は、画素部 100 と比較して、検査トランジスタ 160 がデータ線 31 ではなく読出し線 53 に接続されている点が異なる。以下、実施の形態 1 と同じ点は説明を省略し、異なる点のみ説明をする。

【0127】

走査線駆動回路 20 は、走査線 21 及び制御線 22 に接続されており、それぞれ、画素部 101 のスイッチングトランジスタ 130 及び検査トランジスタ 160 の導通・非導通を制御する機能を有する。

【0128】

データ線駆動回路 30 は、データ線 31 に信号電圧を供給する機能を有する。また、データ線駆動回路 30 は、電圧選択スイッチ 65 により、データ線 31 との接続を開放したり、ショートしたりすることを可能とする。

【0129】

電圧検出回路 50 は、マルチプレクサ 60 と共に電圧検出部として機能し、マルチプレクサ 60 を介して読出し線 53 に接続されており、検査トランジスタ 160 が導通することにより、有機 EL 素子 110 のアノード電圧を検出する機能を有する。検出されたアノード電圧は、容量素子 150 に充電された駆動トランジスタ 120 のゲート電圧により、駆動トランジスタ 120 のドレイン電流により発生したドレイン電圧と等しい。

【0130】

マルチプレクサ 60 は、電圧検出回路 50 と、電圧検出回路 50 に接続される読出し線 53 との導通・非導通の切り替えを行う機能を有する。

【 0 1 3 1 】

検査トランジスタ 1 6 0 は、第 2 スイッチ素子として機能し、そのゲートは、制御線 2 2 に接続され、そのソース及びドレインの一方が有機 E L 素子 1 1 0 の一方の端子であるアノードに接続され、そのソース及びドレインの他方が読出し線 5 3 に接続されている。つまり、制御線 2 2 の電圧レベルが H I G H となることにより検査トランジスタ 1 6 0 が O N 状態となり、有機 E L 素子 1 1 0 のアノード電圧が読出し線 5 3 を介して電圧検出回路 5 0 にて検出される。

【 0 1 3 2 】

容量素子 1 5 0 は、電圧を保持するコンデンサであり、その一方の端子が駆動トランジスタ 1 2 0 のゲートに接続され、その他方の端子が駆動トランジスタ 1 2 0 のソース及びドレインの一方に接続されている。この容量素子 1 5 0 により、駆動トランジスタ 1 2 0 のゲートに与えられた信号電圧が保持されるので、当該信号電圧に対応したソース - ドレイン間電流が流れている間に、読出し線 5 3、検査トランジスタ 1 6 0 及び電圧検出回路 5 0 を用いて有機 E L 素子 1 1 0 のアノード電圧が検出される。

【 0 1 3 3 】

上述した回路構成により、駆動トランジスタ 1 2 0 と有機 E L 素子 1 1 0 との接続点である有機 E L 素子のアノードの電圧を、通常の発光動作時にデータ線駆動回路から供給される信号電圧を用いて精度良く測定することが可能となる。測定された上記有機 E L 素子のアノード電圧は、後述する換算方法により当該有機 E L 素子に流れる電流に換算することが可能となる。この換算された電流は、上記有機 E L 素子と上記駆動トランジスタとの接続関係より、上記駆動トランジスタのソース - ドレイン間電流に等しい。よって、上記有機 E L 素子のアノード電圧を、当該電圧を測定するための専用の入力電圧を別途準備することなく、通常発光動作時の信号電圧を用いることにより、上記駆動トランジスタのソース - ドレイン間電流を簡便かつ精度良く算出することができる。

【 0 1 3 4 】

加えて、有機 E L 素子の電流 - 電圧特性を測定するための電流印加バスと電圧検出バスを独立に設けているので、当該電圧検出の際に、スイッチングトランジスタ 1 3 0 による電圧降下の影響を受けずに、更に精度の高い電流 - 電圧特性計測が可能となる。

【 0 1 3 5 】

次に、本発明の実施の形態 2 に係る表示装置の制御方法について説明をする。

【 0 1 3 6 】

なお、本発明の実施の形態 2 に係る表示装置の制御方法を説明する動作フローチャート、及び、本発明の実施の形態 2 に係る制御部の補正方法を説明する動作フローチャートは、それぞれ、実施の形態 1 で説明した図 6 及び図 7 と同様であるので、ここでは説明を省略する。

【 0 1 3 7 】

次に、図 6 に記載された動作フローチャートにおいて実行されるステップ S 1 0 およびステップ S 1 1 での電気信号の供給タイミング及び検出タイミングを、図 1 2 を用いて説明する。

【 0 1 3 8 】

図 1 2 は、本発明の実施の形態 2 に係る駆動トランジスタ特性を検出するための信号電圧の供給タイミングおよび検査電圧の検出タイミングを示すタイミングチャートである。同図において、横軸は時間を表している。また縦方向には、上から順に、走査線 2 1 に発生する電圧の波形図、制御線 2 2 に発生する電圧の波形図、電圧選択スイッチ 6 5 に発生する電圧の波形図、データ線 3 1 の電圧、及び読出し線 5 3 の電圧の波形図が示されている。

【 0 1 3 9 】

まず、時刻 t_0 において、データ線駆動回路 3 0 はデータ線 3 1 に第 1 信号電圧を出力する。

【 0 1 4 0 】

次に、時刻 t_1 において、電圧選択スイッチ 65 の電圧を HIGH レベルとすることによりデータ線駆動回路 30 とデータ線 31 とが導通状態となり、走査線 21 の電圧のレベルが HIGH となり、スイッチングトランジスタ 130 が ON 状態となることで、駆動トランジスタ 120 のゲートへの第 1 信号電圧の印加と、容量素子 150 への第 1 信号電圧の書き込みがなされる。

【0141】

また、第 1 信号電圧及び第 2 信号電圧は、実際の表示動作に使用されるデータ電圧であり、時刻 t_1 において、駆動トランジスタ 120 は、第 1 信号電圧に対応した電流を有機 EL 素子 110 に流す。これにより、有機 EL 素子 110 は発光動作を開始する。

【0142】

次に、時刻 t_2 において、電圧選択スイッチ 65 の電圧を LOW レベルとすることによりデータ線駆動回路 30 と読出し線 53 とが導通状態となり、走査線 21 の電圧のレベルが LOW となり、スイッチングトランジスタ 130 が OFF 状態となることで、駆動トランジスタ 120 のゲートへの第 1 信号電圧の印加と、容量素子 150 への第 1 信号電圧書き込みとが完了する。このとき、駆動トランジスタ 120 は、容量素子 150 に保持された第 1 信号電圧に対応した電流を有機 EL 素子 110 に継続して流す。これにより、有機 EL 素子 110 は発光動作を継続する。

【0143】

次に、時刻 t_4 において、制御線 22 の電圧レベルが HIGH となり、検査トランジスタ 160 が ON 状態となることで、有機 EL 素子 110 のアノードと読出し線 53 とが導通する。

【0144】

次に、時刻 t_5 において、有機 EL 素子 110 が発光動作を継続している状態で、電圧検出回路 50 が読出し線 53 の電圧を検出することで、有機 EL 素子 110 のアノード電圧が検出される。

【0145】

最後に、時刻 t_6 において、制御線 22 の電圧のレベルが LOW となり、検査トランジスタ 160 が OFF 状態となることで一連の動作が終了する。

【0146】

なお、上述したタイミングチャートは、第 1 信号電圧を第 2 信号電圧に置き換えることにより、図 6 に記載された動作フローチャートにおいて実行されるステップ S12 およびステップ S13 での電気信号の供給タイミングおよび検出タイミングにも適用される。

【0147】

図 6 に記載された各ステップ及び図 12 に記載されたタイミングチャートにより、測定された有機 EL 素子 110 の 2 つの異なるアノード電圧を、通常発光動作時にデータ線駆動回路 30 から供給する 2 つの異なる信号電圧を用いて精度良く測定することが可能となる。また、測定された有機 EL 素子 110 の 2 つの異なるアノード電圧は、前述した、予めメモリ 80 に格納されている有機 EL 素子の電圧 - 電流特性により、有機 EL 素子 110 に流れる 2 つの異なる電流へと変換されることが可能となる。そして、有機 EL 素子 110 と駆動トランジスタ 120 との接続関係より、この 2 種類の電流は、駆動トランジスタ 120 のソース - ドレイン間電流に等しい。よって、有機 EL 素子 110 のアノード電圧を、当該電圧を測定するための専用の電圧入力を別途実行することなく、通常発光動作時の 2 つの異なる信号電圧を用いることにより、駆動トランジスタ 120 のソース - ドレイン間の 2 つの異なる電流を簡便かつ精度良く算出することができる。

【0148】

また、電圧検出回路 50 は、基本画素回路に接続されていない読出し線 53 を介して有機 EL 素子 110 のアノード電圧を検出するので、基本画素回路の構成要素であるスイッチングトランジスタ 130 などによる電圧降下の影響を受けることなく、有機 EL 素子 110 のアノード電圧を一層精度よく測定できる。

【0149】

以上、本発明の表示装置及びその制御方法について、実施の形態 1 及び 2 を用いて説明してきたが、本発明に係る表示装置及びその制御方法は、上記実施の形態に限定されるものではない。上述した実施の形態に対して本発明の主旨を逸脱しない範囲で当業者が思いつく各種変形を施して得られる変形例や、本発明に係る表示装置を内蔵した各種機器も本発明に含まれる。

【0150】

例えば、本発明に係る表示装置及びその制御方法は、図 13 に記載されたような薄型フラット TV に内蔵され、また使用される。本発明に係る表示装置及びその制御方法により、輝度ムラが抑制されたディスプレイを備えた薄型フラット TV が実現される。

【0151】

また、画素部の有する発光素子は、そのカソードが駆動トランジスタのソースおよびドレインの一方に接続され、そのアノードが第 1 電源に接続され、駆動トランジスタのゲートが、上記実施の形態と同様、スイッチングトランジスタを介してデータ線に接続されており、駆動トランジスタソースおよびドレインの他方が第 2 電源に接続されている。この回路構成の場合、第 1 電源の電位は、第 2 電源の電位よりも高く設定される。また、検査用トランジスタは、そのゲートが制御線に接続され、そのソースおよびドレインの一方がデータ線に接続され、そのソースおよびドレインの他方が発光素子のカソードに接続されている。この回路構成においても、本発明と同様の構成及び効果が得られる。

【0152】

また、上記実施の形態では、例えば、スイッチングトランジスタのゲートの電圧レベルが HIGH の場合に ON 状態になる n 型トランジスタとして記述しているが、スイッチングトランジスタ、検査用トランジスタ及び駆動トランジスタを p 型トランジスタで形成し、データ線、走査線及び制御線の極性を反転させた電子装置でも、駆動トランジスタのソース - ドレイン間電流並びにそれらより算出される利得係数及び閾値電圧を簡便に、かつ、高精度に取得することが可能であり、上述した各実施の形態と同様の効果を奏する。

【0153】

また、本発明に係る実施の形態では、駆動トランジスタ、スイッチングトランジスタ、及び検査トランジスタの各機能を有するトランジスタは、ゲート、ソース及びドレインを有する FET (Field Effect Transistor) であることを前提として説明してきたが、これらのトランジスタには、ベース、コレクタ及びエミッタを有するバイポーラトランジスタが適用されてもよい。この場合にも、本発明の目的が達成され同様の効果を奏する。

【産業上の利用可能性】

【0154】

本発明は、特に表示装置を内蔵する有機 EL フラットパネルディスプレイに有用であり、画質の均一性が要求されるディスプレイの表示装置およびその特性バラツキ検出方法として用いるのに最適である。

【符号の説明】

【0155】

- 1 表示装置
- 5 発光パネル
- 10 表示部
- 20 走査線駆動回路
- 21 走査線
- 22 制御線
- 30 データ線駆動回路
- 31 データ線
- 50 電圧検出回路
- 51 電圧検出器
- 53 読出し線

6 0 マルチプレクサ
6 5 電圧選択スイッチ
7 0 制御部
8 0 メモリ
1 0 0、1 0 1 画素部
1 1 0 有機 E L 素子
1 1 5 共通電極
1 2 0 駆動トランジスタ
1 2 5 電源線
1 3 0 スイッチングトランジスタ
1 4 0、1 6 0 検査トランジスタ
1 5 0 容量素子
7 0 1 電圧制御部
7 0 2 換算部

【手続補正 2】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

発光素子と、
前記発光素子の第 1 電極に電氣的に接続される第 1 電源線と、
前記発光素子の第 2 電極に電氣的に接続される第 2 電源線と、
電圧を保持するコンデンサと、
前記第 1 電極と前記第 1 電源線との間に設けられ前記コンデンサに保持された電圧に応じた電流を前記第 1 電源線と前記第 2 電源線との間に流して前記発光素子を発光させる駆動トランジスタと、
前記コンデンサの一方の電極に信号電圧を供給するデータ線と、
前記信号電圧に対応する電圧を前記コンデンサに保持させる第 1 スイッチ素子と、
前記データ線に信号電圧の供給を行うデータ線駆動回路と、
前記データ線に接続され前記発光素子の電圧を検出する電圧検出回路と、
前記第 1 電極と前記駆動トランジスタとの接続点と、前記データ線とを接続する第 2 スイッチ素子と、
前記第 1 スイッチ素子を ON 状態とすることにより前記データ線から供給された信号電圧に対応する電圧を前記コンデンサに保持させ、前記駆動トランジスタによって前記コンデンサに保持された電圧に応じた電流を前記第 1 電源線と前記第 2 電源線との間に流して前記発光素子を発光させ、前記発光素子が発光している間に、前記第 1 スイッチ素子を OFF 状態とし、前記第 2 スイッチ素子を ON 状態とすることにより前記データ線を介して前記電圧検出回路に前記接続点における電位を検出させる制御部と、
前記電圧検出回路にて検出された前記接続点における電位を、前記駆動トランジスタのソース - ドレイン間に流れる電流に換算する換算部と、を具備する表示装置。

【請求項 2】

さらに、
前記発光素子の電圧 - 電流特性に対応するデータが記憶されたメモリを備え、
前記換算部は、前記メモリに記憶された前記発光素子の電圧 - 電流特性に対応するデータに基づいて、前記電圧検出回路にて検出された前記接続点における電位を、前記駆動トランジスタのソース - ドレイン間に流れる電流に換算する請求項 1 記載の表示装置。

【請求項 3】

前記発光素子、前記コンデンサ及び前記駆動トランジスタは画素部を構成し、
前記発光素子の電圧 - 電流特性に対応するデータは、前記画素部の発光素子の電圧 - 電流特性のデータである
請求項 2 記載の表示装置。

【請求項 4】

前記発光素子、前記コンデンサ及び前記駆動トランジスタにより構成される画素部を複数有し、
前記発光素子の電圧 - 電流特性に対応するデータは、複数の前記画素部を代表する発光素子の電圧 - 電流特性のデータである
請求項 2 記載の表示装置。

【請求項 5】

前記発光素子、前記コンデンサ及び前記駆動トランジスタは画素部を構成し、
複数の前記画素部と前記複数の画素部の各々に接続される複数のデータ線とを有する発光パネルを備え、
前記電圧検出回路は、
前記複数のデータ線のうち選択された一以上のデータ線を介して、前記接続点における電位を検出する一以上の電圧検出器と、
前記複数のデータ線と前記一以上の電圧検出器との間に接続され、前記選択された一以上のデータ線と前記一以上の電圧検出器とを導通させるマルチプレクサとを備え、
前記一以上の電圧検出回路の数は、前記複数のデータ線の本数より少ない
請求項 2 記載の表示装置。

【請求項 6】

前記マルチプレクサは、前記発光パネル上に形成されている
請求項 5 記載の表示装置。

【請求項 7】

前記第 1 電極は、前記発光素子のアノード電極であり、
前記第 1 電源線の電圧は前記第 2 電源線の電圧より高く、前記第 1 電源線から前記第 2 電源線に電流が流れる
請求項 1 記載の表示装置。

【請求項 8】

発光素子と、
前記発光素子の第 1 電極に電氣的に接続される第 1 電源線と、
前記発光素子の第 2 電極に電氣的に接続される第 2 電源線と、
電圧を保持するコンデンサと、
前記第 1 電極と前記第 1 電源線との間に設けられ前記コンデンサに保持された電圧に応じた電流を前記第 1 電源線と前記第 2 電源線との間に流して前記発光素子を発光させる駆動トランジスタと、
前記コンデンサの一方の電極に信号電圧を供給するデータ線と、
前記信号電圧に対応する電圧を前記コンデンサに保持させる第 1 スイッチ素子と、
前記データ線に信号電圧の供給を行うデータ線駆動回路と、
前記データ線に接続され前記発光素子の電圧を検出する電圧検出回路と、
前記第 1 電極と前記駆動トランジスタとの接続点と、前記データ線とを接続する第 2 スイッチ素子とを具備する表示装置の制御方法であって、
前記第 1 スイッチ素子を ON 状態とすることにより前記データから供給された第 1 信号電圧に対応する電圧を前記コンデンサに保持させ、前記駆動トランジスタによって前記コンデンサに保持された電圧に応じた電流を前記第 1 電源線と前記第 2 電源線との間に流して前記発光素子を発光させ、
前記発光素子が発光している間に、前記第 1 スイッチ素子を OFF し、前記第 2 スイッチ素子を ON 状態とすることにより前記データ線を介して前記電圧検出回路に前記接続点

における第 1 電位を検出させ、

前記電圧検出回路にて検出された前記接続点における第 1 電位を、前記駆動トランジスタのソース - ドレイン間に流れる第 1 電流に換算させる

ことを特徴とする表示装置の制御方法。

【請求項 9】

前記表示装置は、前記発光素子の電圧 - 電流特性に対応するデータが記憶されたメモリを備え、

前記メモリに記憶された前記発光素子の電圧 - 電流特性に対応するデータに基づいて、前記検出された前記接続点における第 1 電位を、前記駆動トランジスタのソース - ドレイン間に流れる第 1 電流に換算する

請求項 8 記載の表示装置の制御方法。

【請求項 10】

さらに、

前記第 1 スイッチ素子を ON 状態とすることにより前記データから供給された第 2 信号電圧に対応する電圧を前記コンデンサに保持させ、前記駆動トランジスタによって前記コンデンサに保持された電圧に応じた電流を前記第 1 電源線と前記第 2 電源線との間に流して前記発光素子を発光させ、

前記発光素子が発光している間に、前記第 1 スイッチ素子を OFF し、前記第 2 スイッチ素子を ON 状態とすることにより前記データ線及び前記配線を介して前記電圧検出回路に前記接続点における第 2 電位を検出させ、

前記検出された前記接続点における第 2 電位を、前記駆動トランジスタのソース - ドレイン間に流れる第 2 電流に換算し、

前記第 1 電位、前記第 2 電位、前記第 1 電流及び前記第 2 電流に基づいて、前記駆動トランジスタの利得係数及び前記閾値電圧を算出する

請求項 8 記載の表示装置の制御方法。

【請求項 11】

前記表示装置は、前記発光素子の電圧 - 電流特性に対応するデータが記憶されたメモリを備え、

前記メモリに記憶された前記発光素子の電圧 - 電流特性に対応するデータに基づいて、前記第 1 電位及び前記第 2 電位を、それぞれ、前記第 1 電流及び前記第 2 電流に換算する

請求項 10 記載の表示装置の制御方法。

【請求項 12】

前記駆動トランジスタのソース及びドレインの一方に接続された前記第 1 電源線に設定された電源電圧を前記第 1 信号電圧から減じた電圧を V_{gs1} 、前記電源電圧を前記第 2 信号電圧から減じた電圧を V_{gs2} 、前記第 1 電流を I_1 、前記第 2 電流を I_2 、前記駆動トランジスタのチャネル領域、酸化膜容量及び移動度に関する利得関数を β 、及び前記駆動トランジスタの閾値電圧を V_{th} とすると、

【数 1】

$$\beta = \left(\frac{\sqrt{2I_1} - \sqrt{2I_2}}{V_{gs1} - V_{gs2}} \right)^2$$

$$V_{th} = \frac{V_{gs2} \times \sqrt{2I_1} - V_{gs1} \times \sqrt{2I_2}}{\sqrt{2I_1} - \sqrt{2I_2}}$$

となる関係式を用いて、前記駆動トランジスタの利得係数及び前記閾値電圧を算出する
請求項 10 記載の表示装置の制御方法。

【請求項 13】

発光素子と、

前記発光素子の第 1 電極に電氣的に接続される第 1 電源線と、
前記発光素子の第 2 電極に電氣的に接続される第 2 電源線と、
電圧を保持するコンデンサと、

前記第 1 電極と前記第 1 電源線との間に設けられ前記コンデンサに保持された電圧に応じた電流を前記第 1 電源線と前記第 2 電源線との間に流して前記発光素子を発光させる駆動トランジスタと、

前記コンデンサの一方の電極に信号電圧を供給するデータ線と、
前記信号電圧に対応する電圧を前記コンデンサに保持させる第 1 スイッチ素子と、
前記データ線に信号電圧の供給を行うデータ線駆動回路と、
前記発光素子の電圧を讀出す讀出し線と、

前記讀出し線に接続され前記発光素子の電圧を検出する電圧検出回路と、

前記第 1 電極と前記駆動トランジスタとの接続点と、前記讀出し線とを接続する第 2 スイッチ素子と、

前記第 1 スイッチ素子を ON 状態とすることにより前記データ線から供給された信号電圧に対応する電圧を前記コンデンサに保持させ、前記駆動トランジスタによって前記コンデンサに保持された電圧に応じた電流を前記第 1 電源線と前記第 2 電源線との間に流して前記発光素子を発光させ、前記発光素子が発光している間に、前記第 1 スイッチ素子を OFF 状態とし、前記第 2 スイッチ素子を ON 状態とすることにより前記讀出し線を介して前記接続点における電位を検出させる制御部と、

前記電圧検出回路にて検出された前記接続点における電位を、前記駆動トランジスタのソース - ドレイン間に流れる電流に換算する換算部と、を具備する

表示装置。

【手続補正 3】

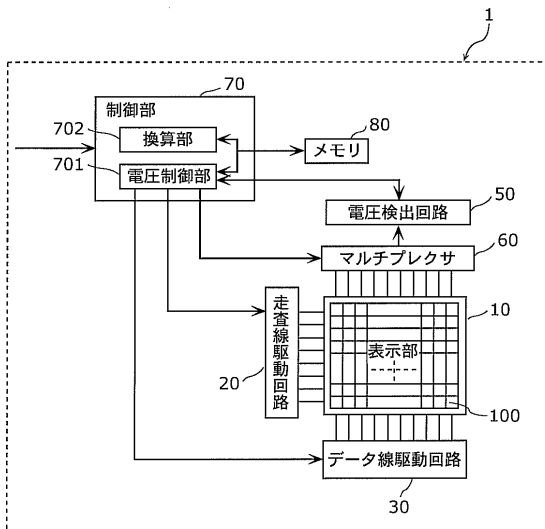
【補正対象書類名】図面

【補正対象項目名】全図

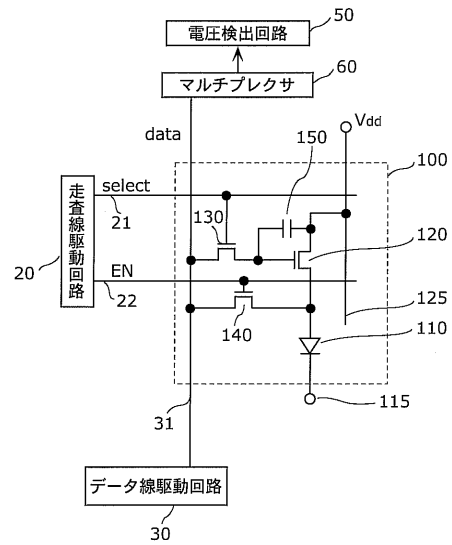
【補正方法】変更

【補正の内容】

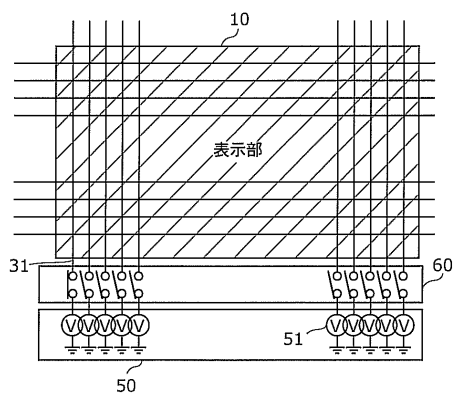
【 図 1 】



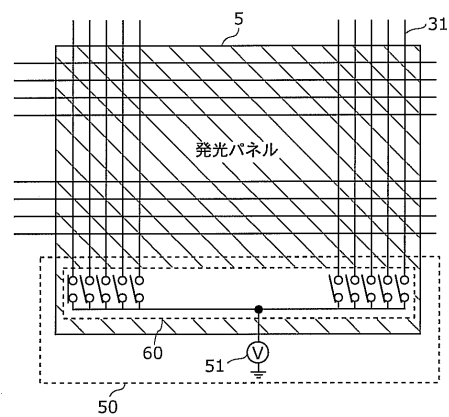
【 図 2 】



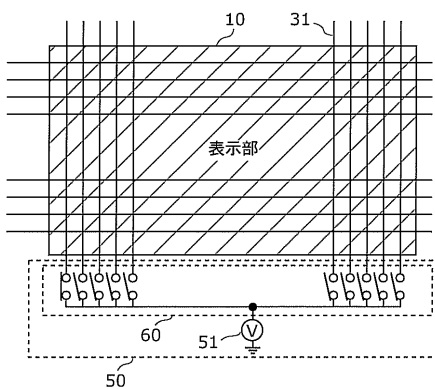
【 図 3 】



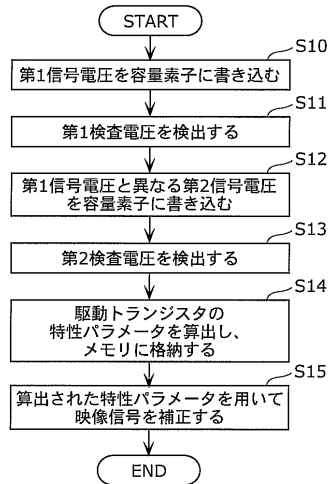
【 図 5 】



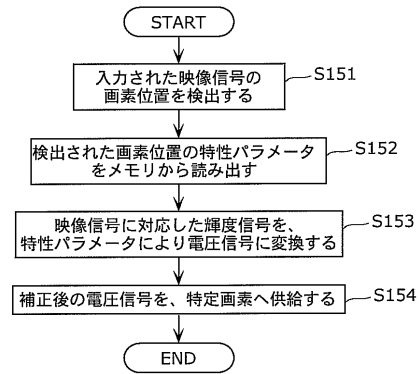
【 図 4 】



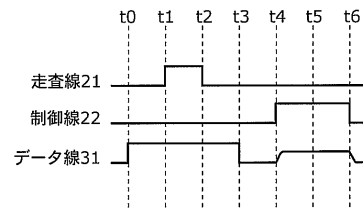
【図 6】



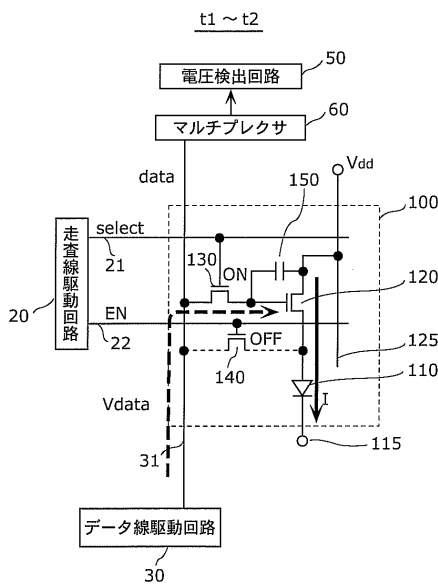
【図 7】



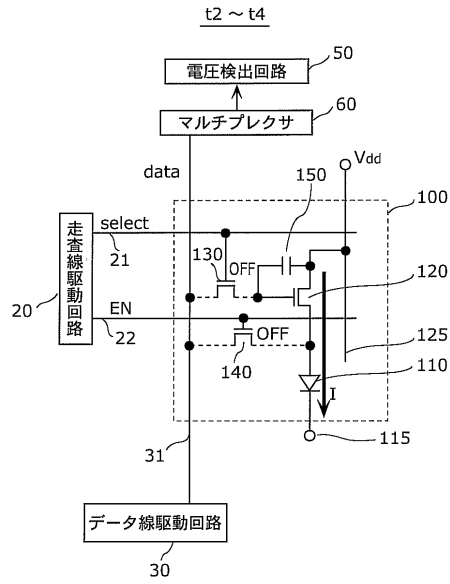
【図 8】



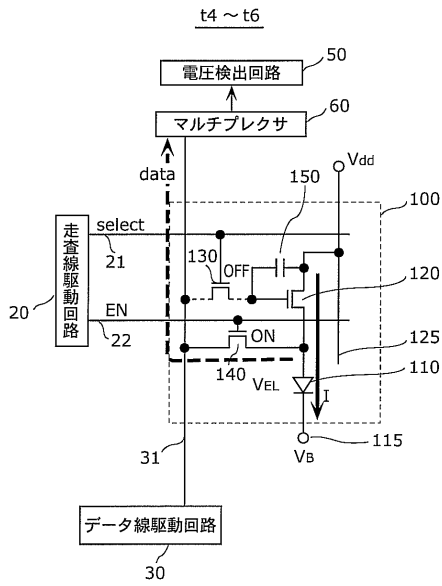
【図 9 A】



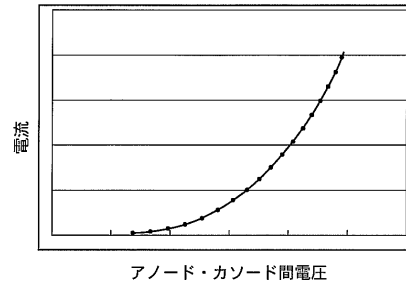
【図 9 B】



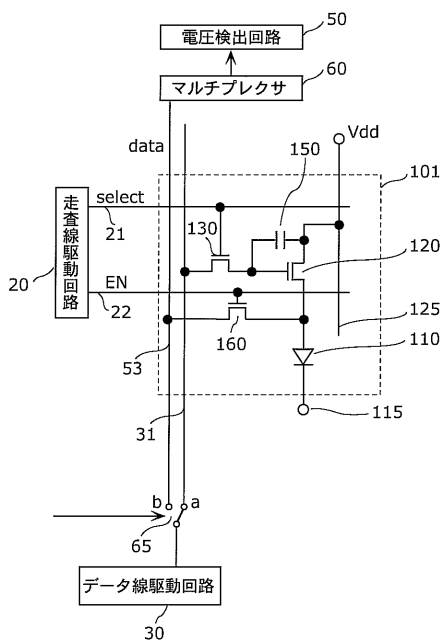
【図 9 C】



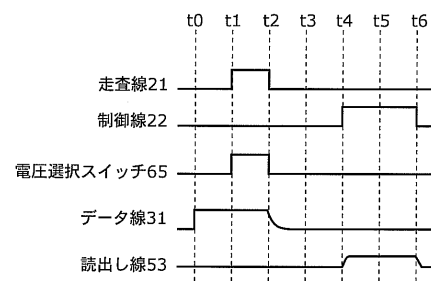
【図 1 0】



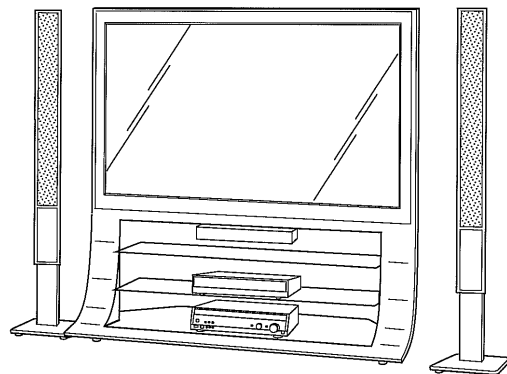
【図 1 1】



【図 1 2】



【図 1 3】



【国際調査報告】

INTERNATIONAL SEARCH REPORT		International application No. PCT/JP2009/003023									
A. CLASSIFICATION OF SUBJECT MATTER G09G3/30(2006.01)i, G09G3/20(2006.01)i, H01L51/50(2006.01)i, H05B33/12(2006.01)i According to International Patent Classification (IPC) or to both national classification and IPC											
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) G09G3/30, G09G3/20, H01L51/50, H05B33/12 Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2009 Kokai Jitsuyo Shinan Koho 1971-2009 Toroku Jitsuyo Shinan Koho 1994-2009 Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)											
C. DOCUMENTS CONSIDERED TO BE RELEVANT <table border="1"> <thead> <tr> <th>Category*</th> <th>Citation of document, with indication, where appropriate, of the relevant passages</th> <th>Relevant to claim No.</th> </tr> </thead> <tbody> <tr> <td>X</td> <td>WO 2007/090287 A1 (IGNIS INNOVATION INC.), 16 August, 2007 (16.08.07), Par. Nos. [0029] to [0035], [0081] to [0084], [0089] to [0091]; Figs. 8, 9A, 26, 28A & JP 2009-526248 A & US 2007/0195020 A1 & EP 1987507 A1 & KR 10-2008-0098057 A</td> <td>1, 8-9, 15</td> </tr> <tr> <td>X</td> <td>JP 2007-536585 A (Thomson Licensing), 13 December, 2007 (13.12.07), Par. No. [0038]; Fig. 10 & WO 2005/109389 A1 & US 2008/0030438 A1 & EP 1743314 A1 & CN 001977302 A</td> <td>1, 8-9</td> </tr> </tbody> </table>			Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.	X	WO 2007/090287 A1 (IGNIS INNOVATION INC.), 16 August, 2007 (16.08.07), Par. Nos. [0029] to [0035], [0081] to [0084], [0089] to [0091]; Figs. 8, 9A, 26, 28A & JP 2009-526248 A & US 2007/0195020 A1 & EP 1987507 A1 & KR 10-2008-0098057 A	1, 8-9, 15	X	JP 2007-536585 A (Thomson Licensing), 13 December, 2007 (13.12.07), Par. No. [0038]; Fig. 10 & WO 2005/109389 A1 & US 2008/0030438 A1 & EP 1743314 A1 & CN 001977302 A	1, 8-9
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.									
X	WO 2007/090287 A1 (IGNIS INNOVATION INC.), 16 August, 2007 (16.08.07), Par. Nos. [0029] to [0035], [0081] to [0084], [0089] to [0091]; Figs. 8, 9A, 26, 28A & JP 2009-526248 A & US 2007/0195020 A1 & EP 1987507 A1 & KR 10-2008-0098057 A	1, 8-9, 15									
X	JP 2007-536585 A (Thomson Licensing), 13 December, 2007 (13.12.07), Par. No. [0038]; Fig. 10 & WO 2005/109389 A1 & US 2008/0030438 A1 & EP 1743314 A1 & CN 001977302 A	1, 8-9									
☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.											
<table border="0"> <tr> <td> * Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed </td> <td> "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family </td> </tr> </table>			* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family							
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family										
Date of the actual completion of the international search 24 July, 2009 (24.07.09)		Date of mailing of the international search report 04 August, 2009 (04.08.09)									
Name and mailing address of the ISA/ Japanese Patent Office		Authorized officer Telephone No.									

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2009/003023

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2004-045647 A (Pioneer Corp.), 12 February, 2004 (12.02.04), Full text; all drawings & US 2004/0051684 A1 & EP 1381019 A1 & CN 1495692 A	1-15
A	JP 2008-102404 A (Hitachi Displays, Ltd.), 01 May, 2008 (01.05.08), Full text; all drawings & US 2008/0150845 A1	1-15

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2009/003023

Box No. II Observations where certain claims were found unsearchable (Continuation of item 2 of first sheet)

This international search report has not been established in respect of certain claims under Article 17(2)(a) for the following reasons:

1. ☐ Claims Nos.:
because they relate to subject matter not required to be searched by this Authority, namely:

2. ☐ Claims Nos.:
because they relate to parts of the international application that do not comply with the prescribed requirements to such an extent that no meaningful international search can be carried out, specifically:

3. ☐ Claims Nos.:
because they are dependent claims and are not drafted in accordance with the second and third sentences of Rule 6.4(a).

Box No. III Observations where unity of invention is lacking (Continuation of item 3 of first sheet)

This International Searching Authority found multiple inventions in this international application, as follows:

Document 1 WO 2007/090287 A1

Document 2 JP 2007-536585 A

The aforementioned Document 1 or Document 2 discloses a display device which includes all the configurations of the invention of claim 1. Accordingly, the invention of claim 1 has no novelty and has no special technical feature. Thus, the inventions of claims 1-15 do not have any common special technical feature and do not satisfy the requirement of unity of invention.

1. ☐ As all required additional search fees were timely paid by the applicant, this international search report covers all searchable claims.
2. ☒ As all searchable claims could be searched without effort justifying additional fees, this Authority did not invite payment of additional fees.
3. ☐ As only some of the required additional search fees were timely paid by the applicant, this international search report covers only those claims for which fees were paid, specifically claims Nos.:

4. ☐ No required additional search fees were timely paid by the applicant. Consequently, this international search report is restricted to the invention first mentioned in the claims; it is covered by claims Nos.:

Remark on Protest
the

- ☐ The additional search fees were accompanied by the applicant's protest and, where applicable, payment of a protest fee.
- ☐ The additional search fees were accompanied by the applicant's protest but the applicable protest fee was not paid within the time limit specified in the invitation.
- ☐ No protest accompanied the payment of additional search fees.

国際調査報告		国際出願番号 PCT/J P 2 0 0 9 / 0 0 3 0 2 3	
A. 発明の属する分野の分類（国際特許分類（I P C）） Int.Cl. G09G3/30(2006.01)i, G09G3/20(2006.01)i, H01L51/50(2006.01)i, H05B33/12(2006.01)i			
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（I P C）） Int.Cl. G09G3/30, G09G3/20, H01L51/50, H05B33/12			
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2009年 日本国実用新案登録公報 1996-2009年 日本国登録実用新案公報 1994-2009年			
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）			
C. 関連すると認められる文献			
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号	
X	WO 2007/090287 A1 (IGNIS INNOVA TION INC.) 2007. 08. 16, [0029] - [00 35], [0081] - [0084], [0089] - [0091], F IG. 8, 9A, 26, 28A & J P 2009-52624 8 A & US 2007/0195020 A1 & EP 1987507 A1 & KR 10-2008-009805 7 A	1, 8-9, 15	
☒ C欄の続きにも文献が列挙されている。 ☐ パテントファミリーに関する別紙を参照。			
* 引用文献のカテゴリー 「A」特に関連のある文献ではなく、一般的技術水準を示すもの 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） 「O」口頭による開示、使用、展示等に言及する文献 「P」国際出願日前で、かつ優先権の主張の基礎となる出願		の日の後に公表された文献 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」同一パテントファミリー文献	
国際調査を完了した日 24. 07. 2009		国際調査報告の発送日 04. 08. 2009	
国際調査機関の名称及びあて先 日本国特許庁（I S A / J P） 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号		特許庁審査官（権限のある職員） 長井 真一 電話番号 03-3581-1101 内線 3226	2G 3805

国際調査報告		国際出願番号 PCT/JP2009/003023
C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	J P 2007-536585 A (トムソン ライセンシング) 2007. 12. 13, 段落【0038】、【図10】 & WO 2 005/109389 A1 & US 2008/003043 8 A1 & EP 1743314 A1 & CN 0019 77302 A	1, 8-9
A	J P 2004-045647 A (パイオニア株式会社) 2004. 02. 12, 全文全図 & US 2004/0051 684 A1 & EP 1381019 A1 & CN 14 95692 A	1-15
A	J P 2008-102404 A (株式会社 日立ディスプレイズ) 2008. 05. 01, 全文全図 & US 2008/01 50845 A1	1-15

国際調査報告	国際出願番号 PCT/J P 2009/003023
第Ⅱ欄 請求の範囲の一部の調査ができないときの意見（第1ページの2の続き）	
法第8条第3項（PCT17条(2)(a)）の規定により、この国際調査報告は次の理由により請求の範囲の一部について作成しなかった。 1. ☐ 請求項 _____ は、この国際調査機関が調査をすることを要しない対象に係るものである。つまり、 2. ☐ 請求項 _____ は、有意義な国際調査をすることができる程度まで所定の要件を満たしていない国際出願の部分に係るものである。つまり、 3. ☐ 請求項 _____ は、従属請求の範囲であってPCT規則6.4(a)の第2文及び第3文の規定に従って記載されていない。	
第Ⅲ欄 発明の単一性が欠如しているときの意見（第1ページの3の続き）	
次に述べるようにこの国際出願に二以上の発明があるとこの国際調査機関は認めた。 文献1（WO 2007/090287 A1）又は文献2（JP 2007-536585 A）には、請求項1に係る発明の構成をすべて含む表示装置が記載されており、請求項1に係る発明は、文献1又は文献2に記載された発明に対して新規性が認められず、特別な技術的特徴を有さない。よって、請求項1-15に係る発明に共通する特別な技術的特徴はないため、請求項1-15に係る発明は発明の単一性の要件を満たしていない。 1. ☐ 出願人が必要な追加調査手数料をすべて期間内に納付したので、この国際調査報告は、すべての調査可能な請求項について作成した。 2. ☒ 追加調査手数料を要求するまでもなく、すべての調査可能な請求項について調査することができたので、追加調査手数料の納付を求めなかった。 3. ☐ 出願人が必要な追加調査手数料を一部のみしか期間内に納付しなかったため、この国際調査報告は、手数料の納付のあった次の請求項のみについて作成した。 4. ☐ 出願人が必要な追加調査手数料を期間内に納付しなかったため、この国際調査報告は、請求の範囲の最初に記載されている発明に係る次の請求項について作成した。 追加調査手数料の異議の申立てに関する注意 ☐ 追加調査手数料及び、該当する場合には、異議申立手数料の納付と共に、出願人から異議申立てがあった。 ☐ 追加調査手数料の納付と共に出願人から異議申立てがあったが、異議申立手数料が納付命令書に示した期間内に支払われなかった。 ☐ 追加調査手数料の納付はあったが、異議申立てはなかった。	

フロントページの続き

(51) Int.Cl.

F I

テーマコード (参考)

G 0 9 G	3/20	6 2 1 M
G 0 9 G	3/20	6 8 0 G
H 0 5 B	33/14	A

(81) 指定国 AP(BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), EP(AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, SE, SI, SK, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW

F ターム (参考) 5C380 AA01 AB06 AB18 AC07 BA13 BA19 BA36 BA37 BA38 BB04
BD03 CA12 CC09 CC26 CC27 CC33 CC48 CC63 CD013 CF06
CF17 CF52 DA02 DA06 FA02 FA28 HA03 HA12

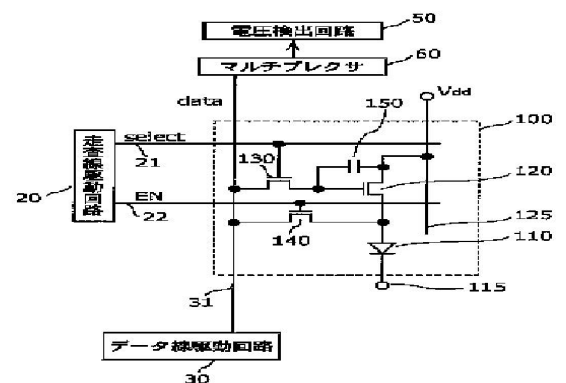
(注) この公表は、国際事務局 (W I P O) により国際公開された公報を基に作成したものである。なおこの公表に係る日本語特許出願 (日本語実用新案登録出願) の国際公開の効果は、特許法第 1 8 4 条の 1 0 第 1 項 (実用新案法第 4 8 条の 1 3 第 2 項) により生ずるものであり、本掲載とは関係ありません。

专利名称(译)	显示装置及其控制方法		
公开(公告)号	JPWO2010001590A1	公开(公告)日	2011-12-15
申请号	JP2010518916	申请日	2009-06-30
[标]申请(专利权)人(译)	松下电器产业株式会社		
申请(专利权)人(译)	松下电器产业株式会社		
[标]发明人	白水博 中村哲朗		
发明人	白水 博 中村 哲朗		
IPC分类号	G09G3/30 G09G3/20 H01L51/50		
CPC分类号	G09G3/30 G09G3/006 G09G3/3233 G09G2300/0842 G09G2320/0295 G09G2320/043 G09G2320/045 G09G2330/12		
FI分类号	G09G3/30.J G09G3/20.641.D G09G3/20.621.A G09G3/20.623.D G09G3/20.624.B G09G3/20.621.M G09G3/20.680.G H05B33/14.A		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC33 3K107/CC45 3K107/EE03 3K107/GG56 3K107/HH04 3K107/HH05 5C080/AA06 5C080/BB05 5C080/DD05 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05 5C080/JJ07 5C380/AA01 5C380/AB06 5C380/AB18 5C380/AC07 5C380/BA13 5C380/BA19 5C380/BA36 5C380/BA37 5C380/BA38 5C380/BB04 5C380/BD03 5C380/CA12 5C380/CC09 5C380/CC26 5C380/CC27 5C380/CC33 5C380/CC48 5C380/CC63 5C380/CD013 5C380/CF06 5C380/CF17 5C380/CF52 5C380/DA02 5C380/DA06 5C380/FA02 5C380/FA28 5C380/HA03 5C380/HA12		
代理人(译)	新居 広守		
优先权	2008176243 2008-07-04 JP		
其他公开文献	JP5010030B2		
外部链接	Espacenet		

摘要(译)

连接有机EL元件（110），电容元件（150）和有机EL元件（110）的阳极，并且将与保持在电容元件（150）中的电压相对应的电流施加到有机EL元件（110）。发光的驱动晶体管（120），将信号电压提供给电容器（150）的数据线（31），连接数据线（31）和电容器（150）的开关晶体管（130）以及数据。接通连接到线路（31）的电压检测电路（50）以检测阳极电压，将连接阳极和数据线（31）的检查晶体管（140）以及将开关晶体管（130）连接到信号电压。相应的电压保持在电容元件（150）中，以使有机EL元件（110）发光，并且在有机EL元件（110）发光时，开关晶体管（130）截止，检查晶体管（140）导通。提供了使电压检测电路（50）检测阳极电压的控制单元。

【図2】



50 VOLTAGE DETECTION CIRCUIT
60 MULTIPLEXER
20 SCAN LINE DRIVE CIRCUIT
30 DATA LINE DRIVE CIRCUIT