

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2014-63121
(P2014-63121A)

(43) 公開日 平成26年4月10日(2014.4.10)

(51) Int. Cl.	F I	テーマコード (参考)
G09G 3/30 (2006.01)	G09G 3/30 J	3K107
H05B 33/08 (2006.01)	H05B 33/08	5C080
H01L 51/50 (2006.01)	H05B 33/14 A	5C380
H05B 33/06 (2006.01)	H05B 33/06	
G09G 3/20 (2006.01)	G09G 3/20 622B	

審査請求 未請求 請求項の数 27 O L (全 16 頁) 最終頁に続く

(21) 出願番号 特願2013-27284 (P2013-27284)
 (22) 出願日 平成25年2月15日 (2013.2.15)
 (31) 優先権主張番号 10-2012-0104512
 (32) 優先日 平成24年9月20日 (2012.9.20)
 (33) 優先権主張国 韓国 (KR)

(71) 出願人 512187343
 三星ディスプレイ株式会社
 Samsung Display Co., Ltd.
 大韓民国京畿道龍仁市器興区三星二路95
 95, Samsung 2 Ro, Gihung-Gu, Yongin-City, Gyeonggi-Do, Korea
 (74) 代理人 100070024
 弁理士 松永 宣行
 (74) 代理人 100159042
 弁理士 辻 徹二
 (72) 発明者 張 桓 壽
 大韓民国京畿道龍仁市器興区三星二路95
 三星ディスプレイ株式会社内
 最終頁に続く

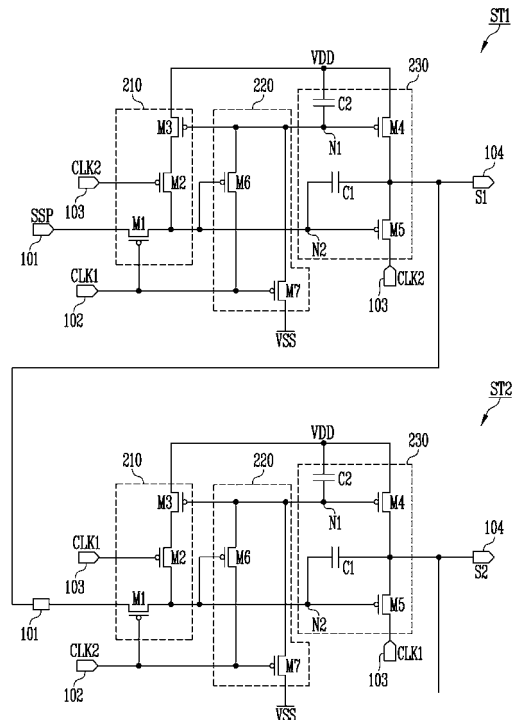
(54) 【発明の名称】 ステージ回路およびこれを用いた有機電界発光表示装置

(57) 【要約】

【課題】本発明は、安定性を向上できるようにしたステージ回路に関するものである。

【解決手段】本発明のステージ回路は、第1ノードおよび第2ノードに印加された電圧に対応して出力端子に第1電源または第3入力端子の電圧を供給するための出力部と、第1入力端子、第2入力端子および前記第3入力端子の信号に対応して前記第2ノードの電圧を制御するための第1駆動部と、前記第2入力端子および第2ノードの電圧に対応して前記第1ノードの電圧を制御するための第2駆動部とを備える。

【選択図】 図3



【特許請求の範囲】

【請求項 1】

第 1 ノードおよび第 2 ノードに印加された電圧に対応して出力端子に第 1 電源または第 3 入力端子の電圧を供給するための出力部と、

第 1 入力端子、第 2 入力端子および前記第 3 入力端子の信号に対応して前記第 2 ノードの電圧を制御するための第 1 駆動部と、

前記第 2 入力端子および第 2 ノードの電圧に対応して前記第 1 ノードの電圧を制御するための第 2 駆動部とを備えることを特徴とするステージ回路。

【請求項 2】

前記第 1 入力端子は前段ステージの出力信号または開始信号、前記第 2 入力端子は第 1 クロック信号、前記第 3 入力端子は第 2 クロック信号を受けることを特徴とする請求項 1 に記載のステージ回路。

10

【請求項 3】

前記第 1 クロック信号および第 2 クロック信号は、同一の周期を有し、位相が互いに重畳しないことを特徴とする請求項 1 または 2 に記載のステージ回路。

【請求項 4】

前記第 1 クロック信号および第 2 クロック信号は、2 水平期間 2 H の周期を有し、ロー信号が互いに異なる水平期間に供給されることを特徴とする請求項 1 ~ 3 のいずれか一項に記載のステージ回路。

【請求項 5】

前記開始信号は、前記第 1 クロック信号と重畳して供給されることを特徴とする請求項 2 に記載のステージ回路。

20

【請求項 6】

前記第 1 駆動部は、

前記第 1 入力端子と前記第 2 ノードとの間に位置し、ゲート電極が前記第 2 入力端子に接続される第 1 トランジスタと、

前記第 2 ノードと前記第 1 電源との間に直列に位置する第 2 トランジスタおよび第 3 トランジスタとを備え、

前記第 2 トランジスタのゲート電極は前記第 3 入力端子に接続され、前記第 3 トランジスタのゲート電極は前記第 1 ノードに接続されることを特徴とする請求項 2 ~ 5 のいずれか一項に記載のステージ回路。

30

【請求項 7】

前記出力部は、

前記第 1 電源と前記出力端子との間に位置し、ゲート電極が前記第 1 ノードに接続される第 4 トランジスタと、

前記出力端子と前記第 3 入力端子との間に接続され、ゲート電極が前記第 2 ノードに接続される第 5 トランジスタと、

前記第 2 ノードと前記出力端子との間に接続される第 1 キャパシタと、

前記第 1 ノードと前記第 1 電源との間に接続される第 2 キャパシタとを備えることを特徴とする請求項 2 ~ 6 のいずれか一項に記載のステージ回路。

40

【請求項 8】

前記第 2 駆動部は、

前記第 1 ノードと前記第 2 入力端子との間に位置し、ゲート電極が前記第 2 ノードに接続される第 6 トランジスタと、

前記第 1 ノードと前記第 1 電源より低い電圧に設定される第 2 電源との間に位置し、ゲート電極が前記第 2 入力端子に接続される第 7 トランジスタとを備えることを特徴とする請求項 2 ~ 7 のいずれか一項に記載のステージ回路。

【請求項 9】

前記第 2 駆動部は、

前記第 1 ノードと前記第 2 入力端子との間に位置し、ゲート電極が前記第 2 ノードに接

50

続される第 6 トランジスタと、

前記第 1 ノードと前記第 2 入力端子との間にダイオード形態で接続される第 7 トランジスタとを備えることを特徴とする請求項 2 ~ 7 のいずれか一項に記載のステージ回路。

【請求項 10】

前記第 7 トランジスタは、前記第 1 ノードから前記第 2 入力端子に電流が流れ得るように接続されることを特徴とする請求項 9 に記載のステージ回路。

【請求項 11】

前記第 1 入力端子および第 5 入力端子と前記第 1 駆動部との間に接続される双方向駆動部をさらに備えることを特徴とする請求項 1 ~ 8 のいずれか一項に記載のステージ回路。

【請求項 12】

前記双方向駆動部は、

前記第 1 入力端子と前記第 1 駆動部との間に位置し、第 1 制御信号が供給される時にターンオンされる第 10 トランジスタと、

前記第 5 入力端子と前記第 1 駆動部との間に位置し、第 2 制御信号が供給される時にターンオンされる第 11 トランジスタとを備えることを特徴とする請求項 11 に記載のステージ回路。

【請求項 13】

前記第 1 入力端子は、前段ステージの出力信号または開始信号を受け、

前記第 5 入力端子は、次段ステージの出力信号または開始信号を受けることを特徴とする請求項 12 に記載のステージ回路。

【請求項 14】

走査線およびデータ線によって区画された領域に位置する画素と、

前記データ線にデータ信号を供給するためのデータ駆動部と、

前記走査線に走査信号を供給するために前記走査線にそれぞれ接続されるステージを含む走査駆動部とを備え、

前記ステージのそれぞれは、

第 1 ノードおよび第 2 ノードに印加された電圧に対応して出力端子に第 1 電源または第 3 入力端子の電圧を供給するための出力部と、

第 1 入力端子、第 2 入力端子および前記第 3 入力端子の信号に対応して前記第 2 ノードの電圧を制御するための第 1 駆動部と、

前記第 2 入力端子および第 2 ノードの電圧に対応して前記第 1 ノードの電圧を制御するための第 2 駆動部とを備えることを特徴とする有機電界発光表示装置。

【請求項 15】

前記第 3 入力端子に供給されるクロック信号が前記走査信号として用いられることを特徴とする請求項 14 に記載の有機電界発光表示装置。

【請求項 16】

前記第 1 入力端子は、前段ステージの走査信号または開始信号を受けることを特徴とする請求項 14 又は 15 に記載の有機電界発光表示装置。

【請求項 17】

奇数番目ステージの第 2 入力端子は第 1 クロック信号、第 3 入力端子は第 2 クロック信号を受け、

偶数番目ステージの第 2 入力端子は第 2 クロック信号、第 3 入力端子は第 1 クロック信号を受けることを特徴とする請求項 16 に記載の有機電界発光表示装置。

【請求項 18】

前記第 1 クロック信号および第 2 クロック信号は、同一の周期を有し、位相が互いに重畳しないことを特徴とする請求項 17 に記載の有機電界発光表示装置。

【請求項 19】

前記第 1 駆動部は、

前記第 1 入力端子と前記第 2 ノードとの間に位置し、ゲート電極が前記第 2 入力端子に接続される第 1 トランジスタと、

10

20

30

40

50

前記第 2 ノードと前記第 1 電源との間に直列に位置する第 2 トランジスタおよび第 3 トランジスタとを備え、

前記第 2 トランジスタのゲート電極は前記第 3 入力端子に接続され、前記第 3 トランジスタのゲート電極は前記第 1 ノードに接続されることを特徴とする請求項 17 又は 18 に記載の有機電界発光表示装置。

【請求項 20】

前記出力部は、

前記第 1 電源と前記出力端子との間に位置し、ゲート電極が前記第 1 ノードに接続される第 4 トランジスタと、

前記出力端子と前記第 3 入力端子との間に接続され、ゲート電極が前記第 2 ノードに接続される第 5 トランジスタと、

前記第 2 ノードと前記出力端子との間に接続される第 1 キャパシタと、

前記第 1 ノードと前記第 1 電源との間に接続される第 2 キャパシタとを備えることを特徴とする請求項 17 ~ 19 のいずれか一項に記載の有機電界発光表示装置。

【請求項 21】

前記第 2 駆動部は、

前記第 1 ノードと前記第 2 入力端子との間に位置し、ゲート電極が前記第 2 ノードに接続される第 6 トランジスタと、

前記第 1 ノードと前記第 1 電源より低い電圧に設定される第 2 電源との間に位置し、ゲート電極が前記第 2 入力端子に接続される第 7 トランジスタとを備えることを特徴とする請求項 17 ~ 20 のいずれか一項に記載の有機電界発光表示装置。

【請求項 22】

前記第 2 駆動部は、

前記第 1 ノードと前記第 2 入力端子との間に位置し、ゲート電極が前記第 2 ノードに接続される第 6 トランジスタと、

前記第 1 ノードと前記第 2 入力端子との間にダイオード形態で接続される第 7 トランジスタとを備えることを特徴とする請求項 17 ~ 20 のいずれか一項に記載の有機電界発光表示装置。

【請求項 23】

前記第 7 トランジスタは、前記第 1 ノードから前記第 2 入力端子に電流が流れ得るように接続されることを特徴とする請求項 22 に記載の有機電界発光表示装置。

【請求項 24】

前記第 1 入力端子および第 5 入力端子と前記第 1 駆動部との間に接続される双方向駆動部をさらに備えることを特徴とする請求項 14 ~ 21 のいずれか一項に記載の有機電界発光表示装置。

【請求項 25】

前記双方向駆動部は、

前記第 1 入力端子と前記第 1 駆動部との間に位置し、第 1 制御信号が供給される時にターンオンされる第 10 トランジスタと、

前記第 5 入力端子と前記第 1 駆動部との間に位置し、第 2 制御信号が供給される時にターンオンされる第 11 トランジスタとを備えることを特徴とする請求項 24 に記載の有機電界発光表示装置。

【請求項 26】

前記第 1 入力端子は、前段ステージの出力信号または開始信号を受け、

前記第 5 入力端子は、次段ステージの出力信号または開始信号を受けることを特徴とする請求項 25 に記載の有機電界発光表示装置。

【請求項 27】

前記第 1 入力端子に供給される前段ステージの走査信号または開始信号は、前記第 2 入力端子に供給されるクロック信号と重畳することを特徴とする請求項 17 に記載の有機電界発光表示装置。

10

20

30

40

50

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、ステージ回路およびこれを用いた有機電界発光表示装置に関するものであり、特に、安定性を向上できるようにしたステージ回路およびこれを用いた有機電界発光表示装置に関するものである。

【背景技術】**【0002】**

最近、陰極線管（Cathode Ray Tube）の欠点である重量と体積を減少させることができる各種平板表示装置が開発されている。平板表示装置には、液晶表示装置（Liquid Crystal Display）、電界放出表示装置（Field Emission Display）、プラズマ表示パネル（Plasma Display Panel）および有機電界発光表示装置（Organic Light Emitting Display Device）などがある。

10

【0003】

平板表示装置のうち、有機電界発光表示装置は、電子と正孔との再結合によって光を発生する有機発光ダイオードを用いて映像を表示する。このような有機電界発光表示装置は、速い応答速度を有すると同時に、低消費電力で駆動されるという利点がある。一般的な有機電界発光表示装置は、画素ごとに形成されるトランジスタを用いてデータ信号に対応する電流を有機発光ダイオードに供給することにより、有機発光ダイオードで光が発生するようにする。

20

【0004】

このような従来の有機電界発光表示装置は、データ線にデータ信号を供給するためのデータ駆動部と、走査線に走査信号を順次に供給するための走査駆動部と、走査線およびデータ線に接続される複数の画素を含む画素部とを備える。

【0005】

画素部に含まれた画素は、走査線に走査信号が供給される時に選択され、データ線からデータ信号を受ける。データ信号を受けた画素は、データ信号に対応する所定輝度の光を生成しながら、映像を表示する。

【0006】

一方、走査駆動部は、走査線にそれぞれ接続されるステージ回路を備える。ステージは、自身に供給される信号に対応して自身に接続された走査線に走査信号を供給する。ここで、従来のステージ回路は、走査信号を供給するために複数のトランジスタ（例えば、10個以上）およびキャパシタが含まれ、これにより、安定性が低下する問題がある。つまり、ステージに複数のトランジスタが含まれる場合、工程収率（歩留まり）が低下し、これにより、駆動の安定性が低下する問題が発生する。

30

【発明の概要】**【発明が解決しようとする課題】****【0007】**

したがって、本発明の実施形態の目的は、安定性を向上できるようにしたステージ回路およびこれを用いた有機電界発光表示装置を提供することである。

40

【課題を解決するための手段】**【0008】**

本発明の実施形態にかかるステージ回路は、第1ノードおよび第2ノードに印加された電圧に対応して出力端子に第1電源または第3入力端子の電圧を供給するための出力部と、第1入力端子、第2入力端子および前記第3入力端子の信号に対応して前記第2ノードの電圧を制御するための第1駆動部と、前記第2入力端子および第2ノードの電圧に対応して前記第1ノードの電圧を制御するための第2駆動部とを備える。

【0009】

好ましくは、前記第1入力端子は前段ステージの出力信号または開始信号、前記第2入力端子は第1クロック信号、前記第3入力端子は第2クロック信号を受ける。前記第1ク

50

ロック信号および第2クロック信号は、同一の周期を有し、位相が互いに重畳しない。前記第1クロック信号および第2クロック信号は、2水平期間2Hの周期を有し、ロー信号が互いに異なる水平期間に供給される。前記開始信号は、前記第1クロック信号と重畳して供給される。

【0010】

前記第1駆動部は、前記第1入力端子と前記第2ノードとの間に位置し、ゲート電極が前記第2入力端子に接続される第1トランジスタと、前記第2ノードと前記第1電源との間に直列に位置する第2トランジスタおよび第3トランジスタとを備え、前記第2トランジスタのゲート電極は前記第3入力端子に接続され、前記第3トランジスタのゲート電極は前記第1ノードに接続される。

10

【0011】

前記出力部は、前記第1電源と前記出力端子との間に位置し、ゲート電極が前記第1ノードに接続される第4トランジスタと、前記出力端子と前記第3入力端子との間に接続され、ゲート電極が前記第2ノードに接続される第5トランジスタと、前記第2ノードと前記出力端子との間に接続される第1キャパシタと、前記第1ノードと前記第1電源との間に接続される第2キャパシタとを備える。

【0012】

前記第2駆動部は、前記第1ノードと前記第2入力端子との間に位置し、ゲート電極が前記第2ノードに接続される第6トランジスタと、前記第1ノードと前記第1電源より低い電圧に設定される第2電源との間に位置し、ゲート電極が前記第2入力端子に接続される第7トランジスタとを備える。

20

【0013】

前記第2駆動部は、前記第1ノードと前記第2入力端子との間に位置し、ゲート電極が前記第2ノードに接続される第6トランジスタと、前記第1ノードと前記第2入力端子との間にダイオード形態で接続される第7トランジスタとを備える。前記第7トランジスタは、前記第1ノードから前記第2入力端子に電流が流れ得るように接続される。前記第1入力端子および第5入力端子と前記第1駆動部との間に接続される双方向駆動部をさらに備える。

【0014】

前記双方向駆動部は、前記第1入力端子と前記第1駆動部との間に位置し、第1制御信号が供給される時にターンオンされる第10トランジスタと、前記第5入力端子と前記第1駆動部との間に位置し、第2制御信号が供給される時にターンオンされる第11トランジスタとを備える。前記第1入力端子は、前段ステージの出力信号または開始信号を受け、前記第5入力端子は、次段ステージの出力信号または開始信号を受ける。

30

【0015】

本発明の実施形態にかかる有機電界発光表示装置は、走査線およびデータ線によって区画された領域に位置する画素と、前記データ線にデータ信号を供給するためのデータ駆動部と、前記走査線に走査信号を供給するために前記走査線にそれぞれ接続されるステージを含む走査駆動部とを備え、前記ステージのそれぞれは、第1ノードおよび第2ノードに印加された電圧に対応して出力端子に第1電源または第3入力端子の電圧を供給するための出力部と、第1入力端子、第2入力端子および前記第3入力端子の信号に対応して前記第2ノードの電圧を制御するための第1駆動部と、前記第2入力端子および第2ノードの電圧に対応して前記第1ノードの電圧を制御するための第2駆動部とを備える。

40

【0016】

好ましくは、前記第3入力端子に供給されるクロック信号が前記走査信号として用いられる。前記第1入力端子は、前段ステージの走査信号または開始信号を受ける。奇数番目ステージの第2入力端子は第1クロック信号、第3入力端子は第2クロック信号を受け、偶数番目ステージの第2入力端子は第2クロック信号、第3入力端子は第1クロック信号を受ける。前記第1クロック信号および第2クロック信号は、同一の周期を有し、位相が互いに重畳しない。

50

【0017】

前記第1駆動部は、前記第1入力端子と前記第2ノードとの間に位置し、ゲート電極が前記第2入力端子に接続される第1トランジスタと、前記第2ノードと前記第1電源との間に直列に位置する第2トランジスタおよび第3トランジスタとを備え、前記第2トランジスタのゲート電極は前記第3入力端子に接続され、前記第3トランジスタのゲート電極は前記第1ノードに接続される。

【0018】

前記出力部は、前記第1電源と前記出力端子との間に位置し、ゲート電極が前記第1ノードに接続される第4トランジスタと、前記出力端子と前記第3入力端子との間に接続され、ゲート電極が前記第2ノードに接続される第5トランジスタと、前記第2ノードと前記出力端子との間に接続される第1キャパシタと、前記第1ノードと前記第1電源との間に接続される第2キャパシタとを備える。

10

【0019】

前記第2駆動部は、前記第1ノードと前記第2入力端子との間に位置し、ゲート電極が前記第2ノードに接続される第6トランジスタと、前記第1ノードと前記第1電源より低い電圧に設定される第2電源との間に位置し、ゲート電極が前記第2入力端子に接続される第7トランジスタとを備える。

【0020】

前記第2駆動部は、前記第1ノードと前記第2入力端子との間に位置し、ゲート電極が前記第2ノードに接続される第6トランジスタと、前記第1ノードと前記第2入力端子との間にダイオード形態で接続される第7トランジスタとを備える。前記第7トランジスタは、前記第1ノードから前記第2入力端子に電流が流れ得るように接続される。前記第1入力端子および第5入力端子と前記第1駆動部との間に接続される双方向駆動部をさらに備える。

20

【0021】

前記双方向駆動部は、前記第1入力端子と前記第1駆動部との間に位置し、第1制御信号が供給される時にターンオンされる第10トランジスタと、前記第5入力端子と前記第1駆動部との間に位置し、第2制御信号が供給される時にターンオンされる第11トランジスタとを備える。前記第1入力端子は、前段ステージの出力信号または開始信号を受け、前記第5入力端子は、次段ステージの出力信号または開始信号を受ける。前記第1入力端子に供給される前段ステージの走査信号または開始信号は、前記第2入力端子に供給されるクロック信号と重畳する。

30

【発明の効果】

【0022】

本発明のステージ回路およびこれを用いた有機電界発光表示装置によれば、比較的簡略な回路でステージを実現することができ、これにより、安定性を向上させることができる利点がある。また、本願発明のステージ回路は、2つのクロック信号のみを用いて走査信号を生成し、これにより、走査信号の幅を広く設定することができる利点がある。

【図面の簡単な説明】

【0023】

40

【図1】本発明の実施形態にかかる有機電界発光表示装置を示す図である。

【図2】図1に示された走査駆動部の実施形態を示す図である。

【図3】図2に示されたステージの実施形態を示す回路図である。

【図4】図3に示されたステージ回路の駆動方法を示す波形図である。

【図5】図3のステージ回路のシミュレーション結果を示す波形図である。

【図6】本発明の他の実施形態にかかるステージを示す回路図である。

【図7】本発明のさらに他の実施形態にかかるステージ回路を示す回路図である。

【発明を実施するための形態】

【0024】

以下、本発明の属する技術分野における通常の知識を有する者が本発明を容易に実施で

50

きる好ましい実施形態を、添付した図 1 ないし図 7 を参照して詳細に説明する。

【0025】

図 1 は、本発明の実施形態にかかる有機電界発光表示装置を示す図である。

【0026】

図 1 を参照すれば、本発明の実施形態にかかる有機電界発光表示装置は、走査線 $S_1 \sim S_n$ およびデータ線 $D_1 \sim D_m$ の交差部に位置する画素 30 を含む画素部 40 と、走査線 $S_1 \sim S_n$ を駆動するための走査駆動部 10 と、データ線 $D_1 \sim D_m$ を駆動するためのデータ駆動部 20 と、走査駆動部 10 およびデータ駆動部 20 を制御するためのタイミング制御部 50 とを備える。

【0027】

走査駆動部 10 は、走査線 $S_1 \sim S_n$ に走査信号を供給する。一例として、走査駆動部 10 は、走査線 $S_1 \sim S_n$ に走査信号を順次に供給することができる。この場合、画素 30 が水平ライン単位で選択される。このために、走査駆動部 10 は、走査線 $S_1 \sim S_n$ のそれぞれに接続されるステージ回路（図示せず）を備える。

【0028】

データ駆動部 20 は、走査信号に同期するようにデータ線 $D_1 \sim D_m$ にデータ信号を供給する。すると、走査信号によって選択された画素 30 に、データ信号に対応する電圧が充電される。

【0029】

タイミング制御部 50 は、走査駆動部 10 およびデータ駆動部 20 を制御する。また、タイミング制御部 50 は、外部からのデータ（図示せず）をデータ駆動部 20 に伝達する。

【0030】

画素 30 は、走査信号が供給される時に選択され、データ信号に対応する電圧を充電し、充電された電圧に対応する電流を有機発光ダイオード（図示せず）に供給しながら、所定輝度の光を生成する。

【0031】

図 2 は、図 1 に示された走査駆動部の実施形態を示す図である。図 2 では、説明の便宜のために、4 つのステージを示すものとする。

【0032】

図 2 を参照すれば、本発明の実施形態にかかる走査駆動部 10 は、複数のステージ $ST_1 \sim ST_4$ を備える。ステージ $ST_1 \sim ST_4$ のそれぞれは、走査線 $S_1 \sim S_4$ のいずれかが 1 つに接続され、クロック信号 CLK_1 、 CLK_2 に対応して駆動される。このようなステージ $ST_1 \sim ST_4$ は、同一の回路で構成される。

【0033】

ステージ $ST_1 \sim ST_4$ のそれぞれは、第 1 入力端子 101 ないし第 3 入力端子 103 と、出力端子 104 とを備える。

【0034】

ステージ $ST_1 \sim ST_4$ それぞれの第 1 入力端子 101 は、前段ステージの出力信号（すなわち、走査信号）または開始信号 SSP を受ける。一例として、一番目ステージ ST_1 の第 1 入力端子 101 は、開始信号 SSP を受け、残りのステージ $ST_2 \sim ST_4$ の第 1 入力端子 101 は、前段ステージの出力信号を受取る。

【0035】

i (i は奇数または偶数) 番目ステージ ST_i の第 2 入力端子 102 は第 1 クロック信号 CLK_1 、第 3 入力端子 103 は第 2 クロック信号 CLK_2 を受ける。 $i + 1$ 番目ステージ ST_i の第 2 入力端子 102 は第 2 クロック信号 CLK_2 、第 3 入力端子 103 は第 1 クロック信号 CLK_1 を受ける。

【0036】

例えば、 i が最小の自然数である 1 であるとき、図 2 に示すように、奇数である 1 番目ステージ ST_1 の第 2 入力端子 102 は第 1 クロック信号 CLK_1 、第 3 入力端子 103

10

20

30

40

50

は第2クロック信号CLK2を受ける。これに対して、 i が偶数である2番目ステージST2の第2入力端子102は第2クロック信号CLK2、第3入力端子103は第1クロック信号CLK1を受ける。

【0037】

同様に、奇数である3番目ステージST3の第2入力端子102は第1クロック信号CLK1、第3入力端子103は第2クロック信号CLK2を受ける。偶数である4番目ステージST2の第2入力端子102は第2クロック信号CLK2、第3入力端子103は第1クロック信号CLK1を受ける。

【0038】

第1クロック信号CLK1および第2クロック信号CLK2は、同一の周期を有し、位相が互いに重畳しない。一例として、1つの走査線に走査信号が供給される期間を1水平期間1Hとする時、クロック信号CLK1、CLK2のそれぞれは、2Hの周期を有し、互いに異なる水平期間に供給される。

10

【0039】

図3は、図2に示されたステージの実施形態を示す回路図である。図3では、説明の便宜のために、第1ステージST1および第2ステージST2を示すものとする。そして、図3では、トランジスタをPMOSで形成して示すが、本願発明はこのトランジスタタイプに限定されるものではない。一例として、トランジスタは、NMOSで形成されてもよい。

【0040】

図3を参照すれば、本発明の第1実施形態にかかるステージST1は、第1駆動部210と、第2駆動部220と、出力部230とを備える。

20

【0041】

出力部230は、第1ノードN1および第2ノードN2に印加される電圧に対応して出力端子104に供給される電圧を制御する。このために、出力部230は、第4トランジスタM4と、第5トランジスタM5と、第1キャパシタC1と、第2キャパシタC2とを備える。

【0042】

第4トランジスタM4は、第1電源VDDと出力端子104との間に位置し、ゲート電極が第1ノードN1に接続される。このような第4トランジスタM4は、第1ノードN1に印加される電圧に対応して第1電源VDDと出力端子104との接続を制御する。ここで、第1電源VDDは、ゲートオフ電圧、例えば、ハイレベルの電圧に設定される。

30

【0043】

第5トランジスタM5は、出力端子104と第3入力端子103との間に位置し、ゲート電極が第2ノードN2に接続される。このような第5トランジスタM5は、第2ノードN2に印加される電圧に対応して出力端子104と第3入力端子103との接続を制御する。

【0044】

第1キャパシタC1は、第2ノードN2と出力端子104との間に接続される。このような第1キャパシタC1は、第5トランジスタM5のターンオンおよびターンオフに対応する電圧を充電する。

40

【0045】

第2キャパシタC2は、第1ノードN1と第1電源VDDとの間に接続される。このような第2キャパシタC2は、第1ノードN1に印加される電圧を充電する。

【0046】

第1駆動部210は、第1入力端子101ないし第3入力端子103に供給される信号に対応して第2ノードN2の電圧を制御する。つまり、第1入力端子101、第2入力端子102及び第3入力端子の信号に対応して第2ノードN2の電圧を制御する。このために、第1駆動部210は、第1トランジスタM1ないし第3トランジスタM3を備える。

【0047】

50

第1トランジスタM1は、第1入力端子101と第2ノードN2との間に位置し、ゲート電極が第2入力端子102に接続される。このような第1トランジスタM1は、第2入力端子102に供給される電圧に対応して第1入力端子101と第2ノードN2との接続を制御する。

【0048】

第2トランジスタM2および第3トランジスタM3は、第2ノードN2と第1電源VDDとの間に直列に接続される。実際に、第2トランジスタM2は、第3トランジスタM3と第2ノードN2との間に位置し、ゲート電極が第3入力端子103に接続される。このような第2トランジスタM2は、第3入力端子103に供給される電圧に対応して第3トランジスタM3と第2ノードN2との接続を制御する。

10

【0049】

第3トランジスタM3は、第2トランジスタM2と第1電源VDDとの間に位置し、ゲート電極が第1ノードN1に接続される。このような第3トランジスタM3は、第1ノードN1の電圧に対応して第2トランジスタM2と第1電源VDDとの接続を制御する。

【0050】

第2駆動部220は、第2入力端子102および第2ノードN2の電圧に対応して第1ノードN1の電圧を制御する。このために、第2駆動部220は、第6トランジスタM6と、第7トランジスタM7とを備える。

【0051】

第6トランジスタM6は、第1ノードN1と第2入力端子102との間に位置し、ゲート電極が第2ノードN2に接続される。このような第6トランジスタM6は、第2ノードN2の電圧に対応して第1ノードN1と第2入力端子102との接続を制御する。

20

【0052】

第7トランジスタM7は、第1ノードN1と第2電源VSSとの間に位置し、ゲート電極が第2入力端子102に接続される。このような第7トランジスタM7は、第2入力端子102の電圧に対応して第1ノードN1と第2電源VSSとの接続を制御する。ここで、第2電源VSSは、ゲートオン電圧、例えば、ローレベルの電圧に設定される。

【0053】

なお、第2ステージST2も、同様の構成の第1駆動部210と、第2駆動部220と、出力部230とを備える。ただし、第1入力端子101には第1ステージST1の出力部230からの出力信号が供給され、また第2入力端子102には第2クロック信号CLK2が供給され、またさらに第3入力端子103には第1クロック信号CLK1が供給されるという点が、第1ステージST1とは異なる。

30

【0054】

図4は、図3に示されたステージ回路の駆動方法を示す波形図である。図4では、説明の便宜のために、第1ステージST1を用いて動作過程を説明する。

【0055】

図4を参照すれば、第1クロック信号CLK1および第2クロック信号CLK2は、2水平期間2Hの周期を有し、互いに異なる水平期間に供給される。そして、第2入力端子102に供給されるクロック信号CLK1またはCLK2に同期するように開始信号SSPが供給される。

40

【0056】

動作過程を詳細に説明すると、まず、第1クロック信号CLK1に同期するように開始信号SSPが供給される。

【0057】

第1クロック信号CLK1が供給されると、第1トランジスタM1および第7トランジスタM7がターンオンされる。第1トランジスタM1がターンオンされると、第1入力端子101と第2ノードN2とが電氣的に接続される。この場合、第1入力端子101に供給される開始信号SSPによって第2ノードN2がロー電圧に設定される。第2ノードN2がロー電圧に設定されると、第5トランジスタM5および第6トランジスタM6がター

50

ンオンされる。

【0058】

第5トランジスタM5がターンオンされると、第3入力端子103と出力端子104とが電氣的に接続される。ここで、第3入力端子103は、ハイ電圧に設定（すなわち、第2クロック信号CLK2が供給されない）され、これにより、出力端子104にもハイ電圧が出力される。第6トランジスタM6がターンオンされると、第2入力端子102と第1ノードN1とが電氣的に接続される。すると、第2入力端子102に供給される第1クロック信号CLK1の電圧、すなわち、ロー電圧が第1ノードN1に供給される。追加的に、第1クロック信号CLK1に対応して第7トランジスタM7がターンオンされ、第1ノードN1には第2電源VSSの電圧が供給される。ここで、第2電源VSSの電圧は、第1クロック信号CLK1と同一（または類似）の電圧に設定され、これにより、第1ノードN1は安定的にロー電圧を維持する。

10

【0059】

第1ノードN1にロー電圧が供給されると、第4トランジスタM4および第3トランジスタM3がターンオンされる。第3トランジスタM3がターンオンされると、第1電源VDDと第2トランジスタM2とが電氣的に接続される。ここで、第2トランジスタM2がターンオフ状態に設定されるため、第3トランジスタM3がターンオンされても、第2ノードN2は安定的にロー電圧を維持する。第4トランジスタM4がターンオンされると、出力端子104に第1電源VDDの電圧が供給される。ここで、第1電源VDDの電圧は、第3入力端子103に供給されるハイ電圧と同一の電圧に設定され、これにより、出力端子104は安定的にハイ電圧を維持する。

20

【0060】

以後、開始信号SSPおよび第1クロック信号CLK1の供給が中断される。第1クロック信号CLK1の供給が中断されると、第1トランジスタM1および第7トランジスタM7がターンオフされる。この時、第1キャパシタC1に格納された電圧に対応して、第5トランジスタM5および第6トランジスタM6はターンオン状態を維持する。

【0061】

第5トランジスタM5がターンオン状態を維持する場合、出力端子104と第3入力端子103とは電氣的接続を維持する。したがって、出力端子104は、第3入力端子103からハイ電圧を受ける。

30

【0062】

一方、第6トランジスタM6がターンオン状態を維持するため、第1ノードN1と第2入力端子102とは電氣的に接続される。ここで、第2入力端子102の電圧は、第1クロック信号CLK1の供給中断に対応してハイ電圧に設定され、これにより、第1ノードN1もハイ電圧に設定される。第1ノードN1にハイ電圧が供給されると、第4トランジスタM4がターンオフされる。

【0063】

以後、第3入力端子103に第2クロック信号CLK2が供給される。この時、第5トランジスタM5がターンオン状態に設定されるため、第3入力端子103に供給された第2クロック信号CLK2は出力端子104に供給される。この場合、出力端子104は、第2クロック信号CLK2を走査信号として走査線S1に出力する。

40

【0064】

走査線S1に走査信号が出力された後、第1クロック信号CLK1が供給される。第1クロック信号CLK1が供給されると、第1トランジスタM1および第7トランジスタM7がターンオンされる。第1トランジスタM1がターンオンされると、第1入力端子101と第2ノードN2とが電氣的に接続される。この時、第1入力端子101には開始信号SSPが供給されず、これにより、ハイ電圧に設定される。したがって、第1トランジスタM1がターンオンされると、第2ノードN2にハイ電圧が供給され、これにより、第5トランジスタM5および第6トランジスタM6がターンオフされる。

【0065】

50

第7トランジスタM7がターンオンされると、第2電源VSSが第1ノードN1に供給され、これにより、第3トランジスタM3および第4トランジスタM4がターンオンされる。第4トランジスタM4がターンオンされると、出力端子104に第1電源VDDの電圧が供給される。以後、第4トランジスタM4および第3トランジスタM3は、第2キャパシタC2に充電された電圧に対応してターンオン状態を維持し、これにより、出力端子104は第1電源VDDの電圧を安定的に受ける。

【0066】

追加的に、第2クロック信号CLK2が供給される時、第2トランジスタM2がターンオンされる。この時、第3トランジスタM3がターンオン状態に設定されるため、第2ノードN2に第1電源VDDの電圧が供給される。この場合、第5トランジスタM5および第6トランジスタM6は安定的にターンオフ状態を維持する。

10

【0067】

一方、第2ステージST2は、第2クロック信号CLK2に同期するように第1ステージST1の出力信号(すなわち、走査信号)を受ける。この場合、第2ステージST2は、第1クロック信号CLK1に同期するように第2走査線S2に走査信号を出力する。実際に、本願発明のステージSTは、前述した過程を繰り返しながら走査線に走査信号を順次に出力する。

【0068】

図5は、図3のステージ回路のシミュレーション結果を示す波形図(過度的な分析、Transient Analysis)である。

20

【0069】

図5を参照すれば、本発明の実施形態にかかるステージ回路を用いた走査駆動部は、走査線に走査信号を順次に供給する。また、本願発明のステージ回路は、第1クロック信号CLK1および第2クロック信号CLK2のみを用いて走査線に走査信号を出力する。すなわち、本願発明のステージ回路は、別の初期化信号を受けず、これにより、走査信号の幅を広く設定(例えば、1H期間)できる利点がある。

【0070】

図6は、本発明の他の実施形態にかかるステージを示す回路図である。図6において、図3と同様の構成については、同一の図面符号を割り当てると共に、詳細な説明は省略する。

30

【0071】

図6を参照すれば、本発明の他の実施形態にかかるステージにおいて、第7トランジスタM7'は、第1ノードN1と第2入力端子102との間にダイオード形態で接続される。つまり、第7トランジスタM7'は、第1ノードN1から第2入力端子102に電流が流れ得るようにダイオード形態で接続される。この場合、第2入力端子102にロー電圧が供給される場合、第1ノードN1の電圧がロー電圧まで下降する。それ以外の動作過程は、図3に示された本発明の実施形態にかかるステージと同一であるので省略する。

【0072】

図7は、本発明のさらに他の実施形態にかかるステージ回路を示す回路図である。図7において、図3と同様の構成については、同一の図面符号を割り当てると共に、詳細な説明は省略する。

40

【0073】

図7を参照すれば、本発明のさらに他の実施形態にかかるステージ回路は、双方向駆動部240をさらに備える。双方向駆動部240は、走査信号が第1方向(第1走査線S1から第n走査線Sn)または第2方向(第n走査線Snから第1走査線S1)に供給できるように制御する。このために、双方向駆動部240は、第10トランジスタM10と、第11トランジスタM11とを備える。

【0074】

第10トランジスタM10は、第1入力端子101と第1駆動部210との間に接続される。このような第10トランジスタM10は、第1制御信号CS1が供給される時にタ

50

ーンオンされる。ここで、第1入力端子101は、前段ステージの走査信号（または開始信号）を受ける。

【0075】

第11トランジスタM11は、第5入力端子105と第1駆動部210との間に接続される。このような第11トランジスタM11は、第2制御信号CS2が供給される時にターンオンされる。ここで、第5入力端子105は、次段ステージの走査信号（または開始信号）を受ける。

【0076】

動作過程を説明すると、第1制御信号CS1が供給される場合、第10トランジスタM10がターンオンされる。第10トランジスタM10がターンオンされると、ステージのそれぞれは、前段ステージの走査信号に対応して駆動され、これにより、第1方向に走査信号が順次に出力される。

10

【0077】

そして、第2制御信号CS2が供給される場合、第11トランジスタM11がターンオンされる。第11トランジスタM11がターンオンされると、ステージのそれぞれは、次段ステージの走査信号に対応して駆動され、これにより、第2方向に走査信号が出力される。それ以外の駆動過程は、図3に示された本願発明の実施形態にかかるステージと同一であるので、詳細な説明は省略する。

【0078】

本発明の技術思想は、上記の好ましい実施形態によって具体的に記述されたが、上記の実施形態は、その説明のためのものであって、それを制限するためのものではないことに気を付けなければならない。また、本発明の技術分野における通常の知識を有する者であれば、本発明の技術思想の範囲内で多様な変形例が可能であることを理解することができる。

20

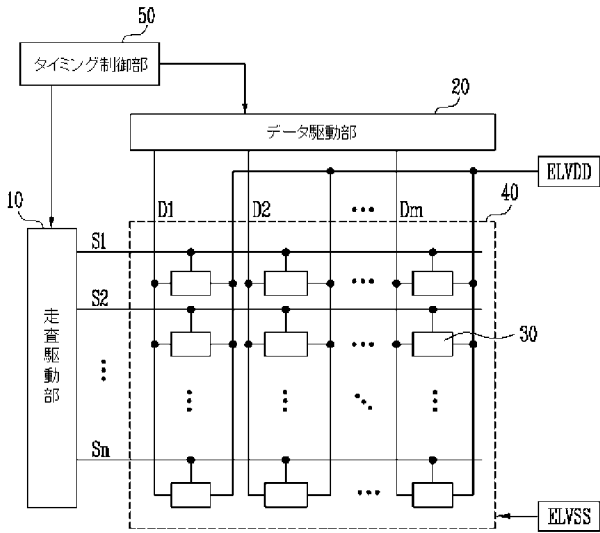
【符号の説明】

【0079】

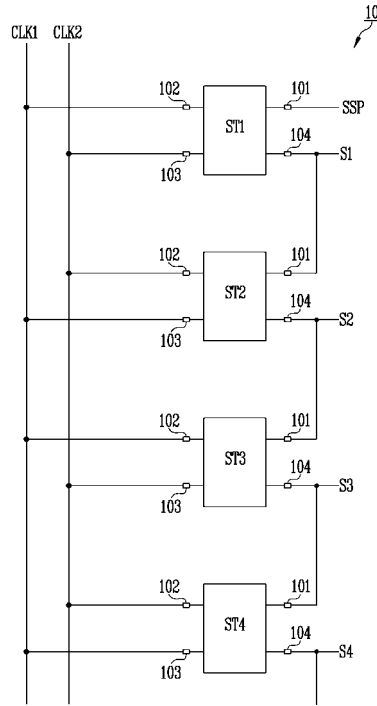
- 10：走査駆動部
- 20：データ駆動部
- 30：画素
- 40：画素部
- 50：タイミング制御部
- 101、102、103：入力端子
- 104：出力端子
- 210、220：駆動部
- 230：出力部
- 240：双方向駆動部

30

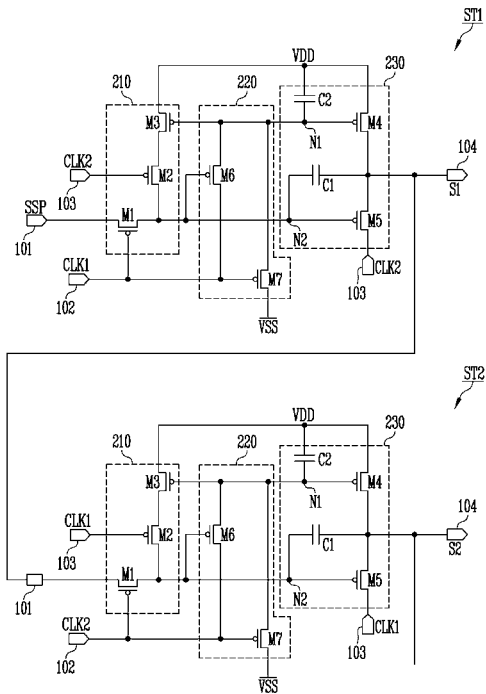
【 図 1 】



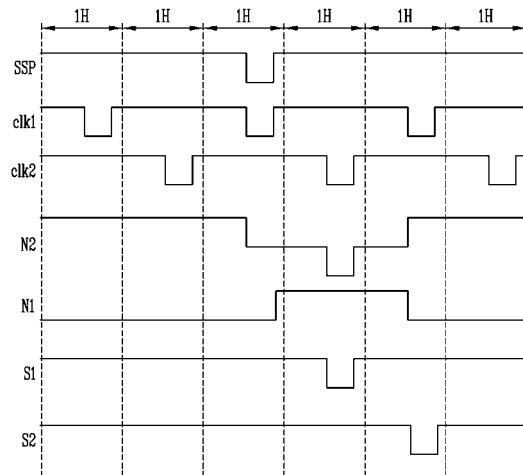
【 図 2 】



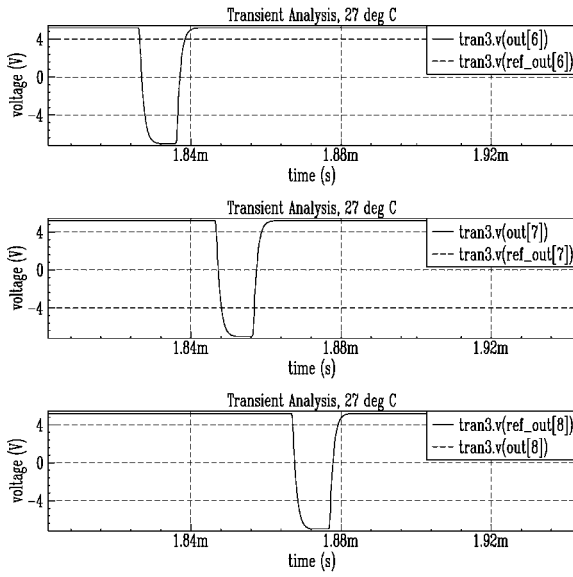
【 図 3 】



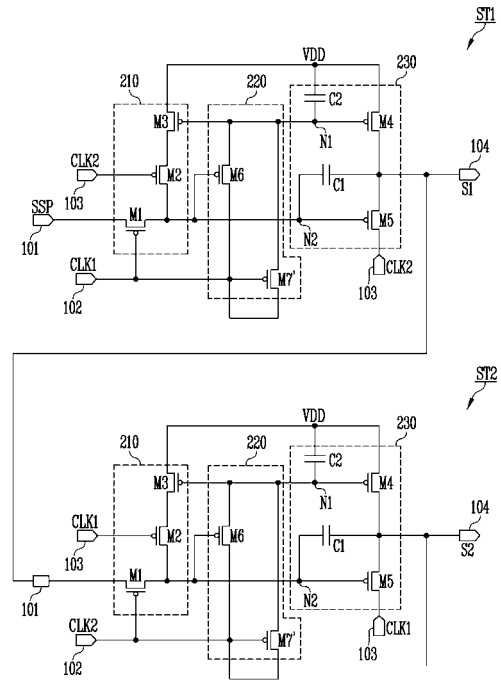
【 図 4 】



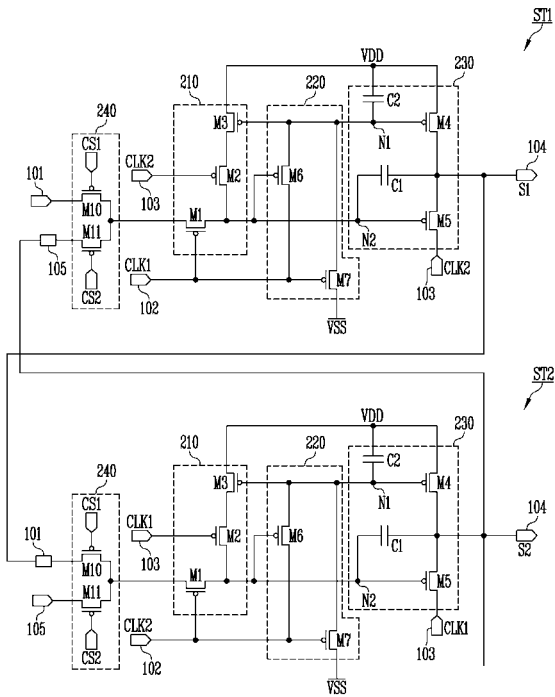
【 図 5 】



【 図 6 】



【 図 7 】



フロントページの続き

(51)Int.Cl.

F I

テーマコード(参考)

G 0 9 G 3/20 6 2 2 E

G 0 9 G 3/20 6 1 2 K

Fターム(参考) 3K107 AA01 BB01 CC31 HH04

5C080 AA06 BB05 DD09 DD28 EE29 FF11 FF12 JJ02 JJ03 JJ04

5C380 AA01 AB06 BA29 BA34 CA08 CA12 CB01 CB14 CB30 CE04

CE19 CF07 CF08 CF22 CF43 CF46 DA02 DA06

专利名称(译)	舞台电路和使用其的有机电致发光显示装置		
公开(公告)号	JP2014063121A	公开(公告)日	2014-04-10
申请号	JP2013027284	申请日	2013-02-15
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器的股票会社		
[标]发明人	張桓壽		
发明人	張 桓 壽		
IPC分类号	G09G3/30 H05B33/08 H01L51/50 H05B33/06 G09G3/20		
CPC分类号	G09G3/22 G09G3/32 G09G2310/0286 H03L7/00		
FI分类号	G09G3/30.J H05B33/08 H05B33/14.A H05B33/06 G09G3/20.622.B G09G3/20.622.E G09G3/20.612.K G09G3/3233 G09G3/3266 G09G3/3275 G09G3/3291		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC31 3K107/HH04 5C080/AA06 5C080/BB05 5C080/DD09 5C080/DD28 5C080/EE29 5C080/FF11 5C080/FF12 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C380/AA01 5C380/AB06 5C380/BA29 5C380/BA34 5C380/CA08 5C380/CA12 5C380/CB01 5C380/CB14 5C380/CB30 5C380/CE04 5C380/CE19 5C380/CF07 5C380/CF08 5C380/CF22 5C380/CF43 5C380/CF46 5C380/DA02 5C380/DA06		
代理人(译)	松永信行		
优先权	1020120104512 2012-09-20 KR		
其他公开文献	JP6163316B2		
外部链接	Espacenet		

摘要(译)

摘要：要解决的问题：提供可以提高稳定性的级电路。解决方案：级电路包括输出单元，其被配置为根据施加到第一节点和第二节点的电压将第一电源的电压或第三输入端的电压提供给输出端，第一驱动器被配置为根据第一输入端子，第二输入端子和第三输入端子的信号控制第二节点的电压，并且第二驱动器被配置为根据第二输入的电压控制第一节点的电压终端和第二节点的电压。

