

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2008-287196

(P2008-287196A)

(43) 公開日 平成20年11月27日(2008.11.27)

(51) Int.Cl.	F I	テーマコード (参考)
<b>G09G 3/30 (2006.01)</b>	G09G 3/30 J	3K107
<b>G09G 3/20 (2006.01)</b>	G09G 3/30 Z	5C080
<b>HO1L 51/50 (2006.01)</b>	G09G 3/20 670K	
	G09G 3/20 641D	
	G09G 3/20 622D	

審査請求 未請求 請求項の数 7 O L (全 18 頁) 最終頁に続く

(21) 出願番号 特願2007-134797 (P2007-134797)  
 (22) 出願日 平成19年5月21日 (2007.5.21)

(71) 出願人 000002185  
 ソニー株式会社  
 東京都港区港南1丁目7番1号  
 (74) 代理人 100092336  
 弁理士 鈴木 晴敏  
 (72) 発明者 山下 淳一  
 東京都港区港南1丁目7番1号 ソニー株式会社内  
 (72) 発明者 内野 勝秀  
 東京都港区港南1丁目7番1号 ソニー株式会社内  
 Fターム(参考) 3K107 AA01 BB01 CC21 CC33 EE03  
 HH04 HH05  
 5C080 AA06 BB05 CC03 DD19 DD29  
 EE28 FF11 JJ02 JJ03 JJ04  
 JJ06 KK07 KK43 KK47

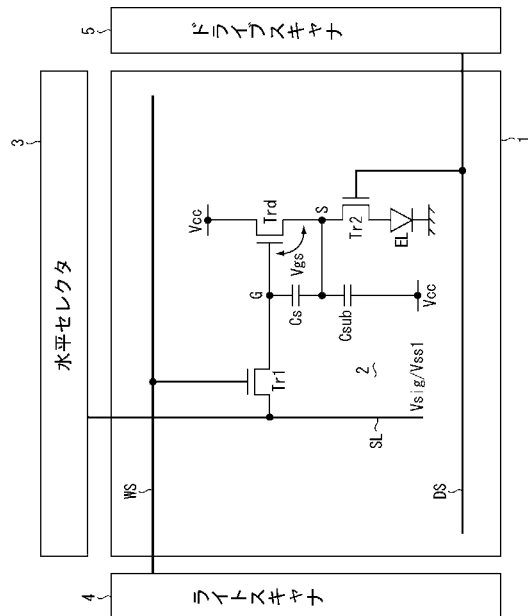
(54) 【発明の名称】 表示装置及びその駆動方法と電子機器

(57) 【要約】

【課題】画素の閾電圧補正機能や移動度補正機能を維持しつつ、電源電圧の固定化が可能な表示装置を提供する。

【解決手段】各画素2は、全てNチャンネル型のドライブトランジスタTrdとサンプリングトランジスタTr1とスイッチングトランジスタTr2を備えている。ライトスキナ4及びドライブスキナ5は、信号線SLが基準電位Vss1の時走査線WS及びDSに夫々制御信号を出力して画素2を駆動し、ドライブトランジスタTrdの閾電圧の補正動作を行う。ライトスキナ4は、信号線SLが信号電位Vsigの時走査線WSに制御信号を出力して画素2を駆動し、信号電位Vsigを保持容量Csに書き込む書込動作を行う。ドライブスキナ5は、信号電位が保持容量Csに書き込まれた後、走査線DSに制御信号を出力して画素2に固定電源Vccから通電し、発光素子ELの発光動作を行う。

【選択図】 図6



## 【特許請求の範囲】

## 【請求項 1】

画素アレイ部と駆動部とからなり、

前記画素アレイ部は、行状の第 1 走査線及び第 2 走査線と、列状の信号線と、各第 1 走査線と各信号線とが交差する部分に配された行列状の画素とを備え、

各画素は、Nチャンネル型のドライブトランジスタと、サンプリングトランジスタと、スイッチングトランジスタと、保持容量と、発光素子とを備え、

前記ドライブトランジスタは、ゲート、ソース及び電源ラインに接続したドレインを有し、

前記保持容量は、該ドライブトランジスタのゲートとソースとの間に接続し、

前記サンプリングトランジスタは、そのゲートが第 1 走査線に接続し、そのソース及びドレインが信号線とドライブトランジスタのゲートとの間に接続し、

前記スイッチングトランジスタは、そのゲートが第 2 走査線に接続し、そのドレインが該ドライブトランジスタのソースに接続し、

前記発光素子は、該スイッチングトランジスタのソースと接地ラインとの間に接続し、

前記駆動部は、各第 1 走査線に順次制御信号を供給するライトスキャナと、各第 2 走査線に順次制御信号を供給するドライブスキャナと、各信号線に映像信号となる信号電位と所定の基準電位とを交互に供給する信号セレクタとを有し、

前記ライトスキャナ及びドライブスキャナは、該信号線が基準電位の時第 1 走査線及び第 2 走査線に夫々制御信号を出力して画素を駆動し、以ってドライブトランジスタの閾電圧の補正動作を行い、

前記ライトスキャナは、該信号線が信号電位の時第 1 走査線に制御信号を出力して画素を駆動し、以って信号電位を該保持容量に書き込む書込動作を行い、

前記ドライブスキャナは、信号電位が該保持容量に書き込まれた後、第 2 走査線に制御信号を出力して画素に通電し、発光素子の発光動作を行うことを特徴とする表示装置。

## 【請求項 2】

前記ライトスキャナは、該信号線が信号電位の時第 1 走査線に制御信号を出力して該サンプリングトランジスタをオンして信号電位を該保持容量に書き込む一方、該スイッチングトランジスタはオフ状態にあって、該ドライブトランジスタのソースは該発光素子から電氣的に切り離されていることを特徴とする表示装置。

## 【請求項 3】

前記ドライブトランジスタのソースと固定電位との間に補助容量が接続されていることを特徴とする請求項 2 記載の表示装置。

## 【請求項 4】

該信号電位を該保持容量に書き込む時、該ドライブトランジスタのドレインからソースに向かって流れる電流を該保持容量に負帰還することで、該ドライブトランジスタの移動度に対する補正を該保持された信号電位にかけることを特徴とする請求項 2 記載の表示装置。

## 【請求項 5】

該ドライブトランジスタの閾電圧の補正動作を行う時、前記ライトスキャナが第 1 走査線に制御信号を出力して該サンプリングトランジスタをオンし信号線から基準電位をサンプリングして該ドライブトランジスタのゲートを該基準電位にリセットする一方、前記ドライブスキャナが第 2 走査線に制御信号を出力して該スイッチングトランジスタをオンし該ドライブトランジスタのソースの電位をリセットすることを特徴とする請求項 1 記載の表示装置。

## 【請求項 6】

画素アレイ部と駆動部とからなり、

前記画素アレイ部は、行状の第 1 走査線及び第 2 走査線と、列状の信号線と、各第 1 走査線と各信号線とが交差する部分に配された行列状の画素とを備え、

各画素は、Nチャンネル型のドライブトランジスタと、サンプリングトランジスタと、ス

10

20

30

40

50

スイッチングトランジスタと、保持容量と、発光素子とを備え、

前記ドライブトランジスタは、ゲート、ソース及び電源ラインに接続したドレインを有し、

前記保持容量は、該ドライブトランジスタのゲートとソースとの間に接続し、

前記サンプリングトランジスタは、そのゲートが第1走査線に接続し、そのソース及びドレインが信号線とドライブトランジスタのゲートとの間に接続し、

前記スイッチングトランジスタは、そのゲートが第2走査線に接続し、そのドレインが該ドライブトランジスタのソースに接続し、

前記発光素子は、該スイッチングトランジスタのソースと接地ラインとの間に接続し、

前記駆動部は、各第1走査線に順次制御信号を供給するライトスキャナと、各第2走査線に順次制御信号を供給するドライブスキャナと、各信号線に映像信号となる信号電位と所定の基準電位とを交互に供給する信号セレクトアとを有する表示装置の駆動方法であって

、  
該信号線が基準電位の時、前記ライトスキャナ及びドライブスキャナから第1走査線及び第2走査線に夫々制御信号を出力して画素を駆動し、以ってドライブトランジスタの閾電圧の補正動作を行い、

該信号線が信号電位の時、前記ライトスキャナから第1走査線に制御信号を出力して画素を駆動し、以って信号電位を該保持容量に書き込む書込動作を行い、

信号電位が該保持容量に書き込まれた後、前記ドライブスキャナから第2走査線に制御信号を出力して画素に通電し、発光素子の発光動作を行うことを特徴とする表示装置の駆動方法。

【請求項7】

請求項1に記載の表示装置を備えた電子機器。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は発光素子を画素に用いたアクティブマトリクス型の表示装置及びその駆動方法に関する。またこの種の表示装置を備えた電子機器に関する。

【背景技術】

【0002】

表示装置、例えば液晶ディスプレイなどでは、多数の液晶画素をマトリクス状に並べ、表示すべき画像情報に応じて画素毎に入射光の透過強度又は反射強度を制御することによって画像を表示する。これは、有機EL素子を画素に用いた有機ELディスプレイなどにおいても同様であるが、液晶画素と異なり有機EL素子は自発光素子である。その為、有機ELディスプレイは液晶ディスプレイに比べて画像の視認性が高く、バックライトが不要であり、応答速度が高いなどの利点を有する。又、各発光素子の輝度レベル(階調)はそれに流れる電流値によって制御可能であり、いわゆる電流制御型であるという点で液晶ディスプレイなどの電圧制御型とは大きく異なる。

【0003】

有機ELディスプレイにおいては、液晶ディスプレイと同様、その駆動方式として単純マトリクス方式とアクティブマトリクス方式とがある。前者は構造が単純であるものの、大型且つ高精細のディスプレイの実現が難しいなどの問題がある為、現在はアクティブマトリクス方式の開発が盛んに行なわれている。この方式は、各画素回路内部の発光素子に流れる電流を、画素回路内部に設けた能動素子(一般には薄膜トランジスタ、TFT)によって制御するものであり、以下の特許文献に記載がある。

【特許文献1】特開2003-255856

【特許文献2】特開2003-271095

【特許文献3】特開2004-133240

【特許文献4】特開2004-029791

【特許文献5】特開2004-093682

10

20

30

40

50

【特許文献6】特開2006-215213

【発明の開示】

【発明が解決しようとする課題】

【0004】

従来の画素回路は、制御信号を供給する行状の走査線と映像信号を供給する列状の信号線とが交差する部分に配され、少なくともサンプリングトランジスタと保持容量とドライブトランジスタと発光素子とを含む。サンプリングトランジスタは、走査線から供給される制御信号に応じ導通して信号線から供給された映像信号をサンプリングする。保持容量は、サンプリングされた映像信号の信号電位に応じた入力電圧を保持する。ドライブトランジスタは、保持容量に保持された入力電圧に応じて所定の発光期間に出力電流を駆動電流として供給する。尚一般に、出力電流はドライブトランジスタのチャネル領域のキャリア移動度及び閾電圧に対して依存性を有する。発光素子は、ドライブトランジスタから供給された出力電流により映像信号に応じた輝度で発光する。

10

【0005】

ドライブトランジスタは、保持容量に保持された入力電圧をゲートに受けてソース/ドレイン間に出力電流を流し、発光素子に通電する。一般に発光素子の発光輝度は通電量に比例している。更にドライブトランジスタの出力電流供給量はゲート電圧すなわち保持容量に書き込まれた入力電圧によって制御される。従来の画素回路は、ドライブトランジスタのゲートに印加される入力電圧を入力映像信号に応じて変化させることで、発光素子に供給する電流量を制御している。

20

【0006】

ここでドライブトランジスタの動作特性は以下の式1で表わされる。

$$I_{ds} = (1/2) \mu (W/L) C_{ox} (V_{gs} - V_{th})^2 \cdots \text{式1}$$

このトランジスタ特性式1において、 $I_{ds}$ はソース/ドレイン間に流れるドレイン電流を表わしており、画素回路では発光素子に供給される出力電流である。 $V_{gs}$ はソースを基準としてゲートに印加されるゲート電圧を表わしており、画素回路では上述した入力電圧である。 $V_{th}$ はトランジスタの閾電圧である。又 $\mu$ はトランジスタのチャネルを構成する半導体薄膜の移動度を表わしている。その他 $W$ はチャネル幅を表わし、 $L$ はチャネル長を表わし、 $C_{ox}$ はゲート容量を表わしている。このトランジスタ特性式1から明らかかな様に、薄膜トランジスタは飽和領域で動作する時、ゲート電圧 $V_{gs}$ が閾電圧 $V_{th}$ を超えて大きくなると、オン状態となってドレイン電流 $I_{ds}$ が流れる。原理的に見ると上記のトランジスタ特性式1が示す様に、ゲート電圧 $V_{gs}$ が一定であれば常に同じ量のドレイン電流 $I_{ds}$ が発光素子に供給される。従って、画面を構成する各画素に全て同一のレベルの映像信号を供給すれば、全画素が同一輝度で発光し、画面の一様性(ユニフォーミティ)が得られるはずである。

30

【0007】

しかしながら実際には、ポリシリコンなどの半導体薄膜で構成された薄膜トランジスタ(TFT)は、個々のデバイス特性にばらつきがある。特に、閾電圧 $V_{th}$ は一定ではなく、各画素毎にばらつきがある。前述のトランジスタ特性式1から明らかかな様に、各ドライブトランジスタの閾電圧 $V_{th}$ がばらつくと、ゲート電圧 $V_{gs}$ が一定であっても、ドレイン電流 $I_{ds}$ にばらつきが生じ、画素毎に輝度がばらついてしまう為、画面のユニフォーミティを損なう。従来からドライブトランジスタの閾電圧のばらつきをキャンセルする機能を組み込んだ画素回路が開発されており、例えば前記の特許文献3に開示がある。

40

【0008】

しかしながら、発光素子に対する出力電流のばらつき要因は、ドライブトランジスタの閾電圧 $V_{th}$ だけではない。上記のトランジスタ特性式1から明らかかなように、ドライブトランジスタの移動度 $\mu$ がばらついた場合にも、出力電流 $I_{ds}$ が変動する。この結果、画面のユニフォーミティが損なわれる。従来からドライブトランジスタの移動度のばらつきを補正する機能を組み込んだ画素回路が開発されており、例えば前記の特許文献6に開示がある。

50

## 【 0 0 0 9 】

従来の画素回路は、上述した閾電圧補正機能や移動度補正機能を実装するため、ドライブトランジスタ以外のトランジスタを画素回路内に形成する必要がある。画素の高精細化を図るためには、画素回路を構成するトランジスタの素子数は可能な限り少ない方が良い。例えばトランジスタ素子数をドライブトランジスタと映像信号をサンプリングするサンプリングトランジスタの2個に限定した場合、上述した閾電圧補正機能や移動度補正機能を実現するため、画素に供給する電源電圧をパルス化する必要がある。

## 【 0 0 1 0 】

この場合各画素に順次パルス化した電源電圧（電源パルス）を印加するため、電源スキマが必要である。電源スキマは各画素に安定して駆動電流を供給するため、その出力バッファのサイズを大きく取る必要がある。このため電源スキマは大面積のものが必要となり、画素アレイ部と共にパネル上に一体形成した場合、電源スキマのレイアウト面積が大きくなってしまい、表示装置の有効画面サイズを限定してしまうという課題がある。また電源スキマは線順次走査の大部分の時間で各画素に駆動電流を供給し続けるため、その出力バッファのトランジスタ特性劣化が激しく、長時間使用の信頼性が得られないという課題を抱えている。

## 【課題を解決するための手段】

## 【 0 0 1 1 】

上述した従来の技術の課題に鑑み、本発明は画素の閾電圧補正機能や移動度補正機能を維持しつつ、電源電圧の固定化が可能な表示装置を提供することを目的とする。かかる目的を達成するために以下の手段を講じた。即ち本発明にかかる表示装置は、画素アレイ部と駆動部とからなり、前記画素アレイ部は、行状の第1走査線及び第2走査線と、列状の信号線と、各第1走査線と各信号線とが交差する部分に配された行列状の画素とを備え、各画素は、Nチャンネル型のドライブトランジスタと、サンプリングトランジスタと、スイッチングトランジスタと、保持容量と、発光素子とを備え、前記ドライブトランジスタは、ゲート、ソース及び電源ラインに接続したドレインを有し、前記保持容量は、該ドライブトランジスタのゲートとソースとの間に接続し、前記サンプリングトランジスタは、そのゲートが第1走査線に接続し、そのソース及びドレインが信号線とドライブトランジスタのゲートとの間に接続し、前記スイッチングトランジスタは、そのゲートが第2走査線に接続し、そのドレインが該ドライブトランジスタのソースに接続し、前記発光素子は、該スイッチングトランジスタのソースと接地ラインとの間に接続し、前記駆動部は、各第1走査線に順次制御信号を供給するライトスキマと、各第2走査線に順次制御信号を供給するドライブスキマと、各信号線に映像信号となる信号電位と所定の基準電位とを交互に供給する信号セクタとを有し、前記ライトスキマ及びドライブスキマは、該信号線が基準電位の時第1走査線及び第2走査線に夫々制御信号を出力して画素を駆動し、以ってドライブトランジスタの閾電圧の補正動作を行い、前記ライトスキマは、該信号線が信号電位の時第1走査線に制御信号を出力して画素を駆動し、以って信号電位を該保持容量に書き込む書き込み動作を行い、前記ドライブスキマは、信号電位が該保持容量に書き込まれた後、第2走査線に制御信号を出力して画素に通電し、発光素子の発光動作を行うことを特徴とする。

## 【 0 0 1 2 】

好ましくは、前記ライトスキマは、該信号線が信号電位の時第1走査線に制御信号を出力して該サンプリングトランジスタをオンして信号電位を該保持容量に書き込む一方、該スイッチングトランジスタはオフ状態にあって、該ドライブトランジスタのソースは該発光素子から電氣的に切り離されている。又前記ドライブトランジスタのソースと固定電位との間に補助容量が接続されている。又該信号電位を該保持容量に書き込む時、該ドライブトランジスタのドレインからソースに向かって流れる電流を該保持容量に負帰還することで、該ドライブトランジスタの移動度に対する補正を該保持された信号電位にかける。又該ドライブトランジスタの閾電圧の補正動作を行う時、前記ライトスキマが第1走査線に制御信号を出力して該サンプリングトランジスタをオンし信号線から基準電位をサ

10

20

30

40

50

ンプリングして該ドライブトランジスタのゲートを該基準電位にリセットする一方、前記ドライブスキャナが第2走査線に制御信号を出力して該スイッチングトランジスタをオンし該ドライブトランジスタのソースの電位をリセットする。

【発明の効果】

【0013】

本発明によれば、画素はNチャンネル型のドライブトランジスタと、サンプリングトランジスタと、スイッチングトランジスタと、保持容量と、発光素子とで構成されている。画素の基本的な構成要素であるドライブトランジスタとサンプリングトランジスタに加え、スイッチングトランジスタをドライブトランジスタと発光素子との間に挿入している。この様にスイッチングトランジスタを加えることで、画素に供給する電源電圧をパルス化する必要がなくなり、画素の電源電圧を固定化することが可能になった。これにより従来必要とされていた電源スキャナが不要になり、これに代わって通常のスキャナを用いることが出来るため、レイアウト面積の節約となり、パネル上で画面の占める割合を大きく確保することが出来る。また寿命の短い電源スキャナを必要とせず通常のスキャナで画素アレイ部を線順次走査できるため、表示装置の寿命が長くなる。但し、本発明はドライブトランジスタをNチャンネル型とするものの、画素を構成するトランジスタを全てNチャンネル型にする必要はなく、サンプリングトランジスタとスイッチングトランジスタについては、Nチャンネル型又はPチャンネル型のいずれかを用いることができる。

10

【発明を実施するための最良の形態】

【0014】

以下図面を参照して本発明の実施の形態を詳細に説明する。その前に本発明の理解を留意にし且つ背景を明らかにするため、先行開発にかかる表示装置を参考例として説明する。図1はこの参考例にかかる表示装置の全体構成を示すブロック図である。図示するように、本表示装置は、画素アレイ部1とこれを駆動する駆動部とからなる。画素アレイ部1は、行状の走査線WSと、列状の信号線(信号ライン)SLと、両者が交差する部分に配された行列状の画素2と、各画素2の各行に対応して配された給電線(電源ライン)VLとを備えている。なお本例は、各画素2にRGB三原色のいずれかが割り当てられており、カラー表示が可能である。但しこれに限られるものではなく、単色表示のデバイスも含む。駆動部は、各走査線WSに順次制御信号を供給して画素2を行単位で線順次走査するライトスキャナ4と、この線順次走査に合わせて各給電線VLに第1電位と第2電位で切換る電源電圧を供給する電源スキャナ6と、この線順次走査に合わせて列状の信号線SLに駆動信号となる信号電位と基準電位を供給する信号セクタ(水平セクタ)3とを備えている。

20

30

【0015】

図2は、図1に示した先行開発にかかる表示装置に含まれる画素2の具体的な構成及び結線関係を示す回路図である。図示するように、この画素2は有機ELデバイスなどで代表される発光素子ELと、サンプリングトランジスタTr1と、ドライブトランジスタTrdと、保持容量Csとを含む。サンプリングトランジスタTr1は、その制御端(ゲート)が対応する走査線WSに接続し、一对の電流端(ソース及びドレイン)の片方が対応する信号線SLに接続し、他方がドライブトランジスタTrdの制御端(ゲートG)に接続する。ドライブトランジスタTrdは、一对の電流端(ソースS及びドレイン)の一方が発光素子ELに接続し、他方が対応する給電線VLに接続している。本例では、ドライブトランジスタTrdがNチャンネル型であり、そのドレインが給電線VLに接続する一方、ソースSが出力ノードとして発光素子ELのアノードに接続している。発光素子ELのカソードは所定のカソード電位Vcathに接続している。保持容量CsはドライブトランジスタTrdの片方の電流端であるソースSと制御端であるゲートGの間に接続している。

40

【0016】

かかる構成において、サンプリングトランジスタTr1は走査線WSから供給された制御信号に応じて導通し、信号線SLから供給された信号電位をサンプリングして保持容量

50

Csに保持する。ドライブトランジスタTrdは、第1電位(高電位Vcc)にある給電線VLから電流の供給を受け保持容量Csに保持された信号電位に応じて駆動電流を発光素子ELに流す。ライトスキャナ4は、信号線SLが信号電位にある時間帯にサンプリングトランジスタTr1を導通状態にするため、所定のパルス幅の制御信号を制御線WSに出力し、以って保持容量Csに信号電位を保持すると同時にドライブトランジスタTrdの移動度 $\mu$ に対する補正を信号電位に加える。この後ドライブトランジスタTrdは保持容量Csに書き込まれた信号電位Vsigに応じた駆動電流を発光素子ELに供給し、発光動作に入る。

#### 【0017】

本画素回路2は、上述した移動度補正機能に加え閾電圧補正機能も備えている。即ち電源スキャナ6は、サンプリングトランジスタTr1が信号電位Vsigをサンプリングする前に、第1タイミングで給電線VLを第1電位(高電位Vcc)から第2電位(低電位Vss2)に切替える。またライトスキャナ4は同じくサンプリングトランジスタTr1が信号電位Vsigをサンプリングする前に、第2タイミングでサンプリングトランジスタTr1を導通させて信号線SLから基準電位Vss1をドライブトランジスタTrdのゲートGに印加すると共にドライブトランジスタTrdのソースSを第2電位(Vss2)にセットする。電源スキャナ6は第2タイミングの後の第3タイミングで給電線VLを第2電位Vss2から第1電位Vccに切替えて、ドライブトランジスタTrdの閾電圧Vthに相当する電圧を保持容量Csに保持する。かかる閾電圧補正機能により、本表示装置は画素毎にばらつくドライブトランジスタTrdの閾電圧Vthの影響をキャンセルすることができる。

10

20

#### 【0018】

本画素回路2は、さらにブートストラップ機能も備えている。即ちライトスキャナ4は保持容量Csに信号電位Vsigが保持された段階で走査線WSに対する制御信号の印加を解除し、サンプリングトランジスタTr1を非導通状態にしてドライブトランジスタTrdのゲートGを信号線SLから電氣的に切り離し、以ってドライブトランジスタTrdのソースSの電位変動にゲートGの電位が連動し、ゲートGとソースS間の電圧Vgsを一定に維持することができる。

#### 【0019】

図3は、図2に示した先行開発にかかる画素回路2の動作説明に供するタイミングチャートである。時間軸を共通にして、走査線WSの電位変化、給電線VLの電位変化及び信号線SLの電位変化を表している。またこれらの電位変化と並行に、ドライブトランジスタのゲートG及びソースSの電位変化も表してある。

30

#### 【0020】

走査線WSには、サンプリングトランジスタTr1をオンするための制御信号パルスが印加される。この制御信号パルスは画素アレイ部の線順次走査に合わせて1フィールド(1f)周期で走査線WSに印加される。この制御信号パルスは一水平走査周期(1H)の間に二発のパルスを含んでいる。最初のパルスを第一パルスP1とし、後続のパルスを第二パルスP2と呼ぶ場合がある。給電線VLは同じように1フィールド周期(1f)で高電位Vccと低電位Vss2との間で切替える。信号線SLには一水平走査周期(1H)内で信号電位Vsigと基準電位Vss1が切替える駆動信号を供給している。

40

#### 【0021】

図3のタイミングチャートに示すように、画素は前のフィールドの発光期間から当該フィールドの非発光期間に入り、そのあと当該フィールドの発光期間となる。この非発光期間で準備動作、閾電圧補正動作、信号書込動作、移動度補正動作などを行う。

#### 【0022】

前フィールドの発光期間では、給電線VLが高電位Vccにあり、ドライブトランジスタTrdが駆動電流Idsを発光素子ELに供給している。駆動電流Idsは高電位Vccにある給電線VLからドライブトランジスタTrdを介して発光素子ELを通り、カソードラインに流れ込んでいる。

50

## 【 0 0 2 3 】

続いて当該フィールドの非発光期間に入るとまずタイミングT1で給電線VLを高電位Vccから低電位Vss2に切替える。これにより給電線VLはVss2まで放電され、さらにドライブトランジスタTrdのソースSの電位はVss2まで下降する。これにより発光素子ELのアノード電位（即ちドライブトランジスタTrdのソース電位）は逆バイアス状態となるため、駆動電流が流れなくなり消灯する。またドライブトランジスタのソースSの電位降下に連動してゲートGの電位も降下する。

## 【 0 0 2 4 】

続いてタイミングT2になると、走査線WSを低レベルから高レベルに切替えることで、サンプリングトランジスタTr1が導通状態になる。この時信号線SLは基準電位Vss1にある。よってドライブトランジスタTrdのゲートGの電位は導通したサンプリングトランジスタTr1を通じて信号線SLの基準電位Vss1となる。この時ドライブトランジスタTrdのソースSの電位はVss1よりも十分低い電位Vss2にある。この様にしてドライブトランジスタTrdのゲートGとソースSとの間の電圧VgsがドライブトランジスタTrdの閾電圧Vthより大きくなるように、初期化される。タイミングT1からタイミングT3までの期間T1-T3はドライブトランジスタTrdのゲートG/ソースS間電圧Vgsを予めVth以上に設定する準備期間である。

## 【 0 0 2 5 】

この後タイミングT3になると、給電線VLが低電位Vss2から高電位Vccに遷移し、ドライブトランジスタTrdのソースSの電位が上昇を開始する。やがてドライブトランジスタTrdのゲートG/ソースS間電圧Vgsが閾電圧Vthとなった所で電流がカットオフする。この様にしてドライブトランジスタTrdの閾電圧Vthに相当する電圧が保持容量Csに書き込まれる。これが閾電圧補正動作である。この時電流がもっぱら保持容量Cs側に流れ、発光素子ELには流れないようにするため、発光素子ELがカットオフとなるようにカソード電位Vcathを設定しておく。

## 【 0 0 2 6 】

タイミングT4では走査線WSがハイレベルからローレベルに戻る。換言すると、走査線WSに印加された第一パルスP1が解除され、サンプリングトランジスタはオフ状態になる。以上の説明から明らかなように、第一パルスP1は閾電圧補正動作を行うために、サンプリングトランジスタTr1のゲートに印加される。

## 【 0 0 2 7 】

この後信号線SLが基準電位Vss1から信号電位Vsigに切替える。続いてタイミングT5で走査線WSが再びローレベルからハイレベルに立上る。換言すると第二パルスP2がサンプリングトランジスタTr1のゲートに印加される。これによりサンプリングトランジスタTr1は再びオンし、信号線SLから信号電位Vsigをサンプリングする。よってドライブトランジスタTrdのゲートGの電位は信号電位Vsigになる。ここで発光素子ELは始めカットオフ状態（ハイインピーダンス状態）にあるためドライブトランジスタTrdのドレインとソースの間に流れる電流は専ら保持容量Csと発光素子ELの等価容量に流れ込み充電を開始する。この後サンプリングトランジスタTr1がオフするタイミングT6までに、ドライブトランジスタTrdのソースSの電位はVだけ上昇する。この様にして映像信号の信号電位VsigがVthに足し込まれる形で保持容量Csに書き込まれる共に、移動度補正用の電圧Vが保持容量Csに保持された電圧から差し引かれる。よってタイミングT5からタイミングT6まで期間T5-T6が信号書込期間&移動度補正期間となる。換言すると、走査線WSに第二パルスP2が印加されると、信号書込動作及び移動度補正動作が行われる。信号書込期間&移動度補正期間T5-T6は、第二パルスP2のパルス幅に等しい。即ち第二パルスP2のパルス幅が移動度補正期間を規定している。

## 【 0 0 2 8 】

この様に信号書込期間T5-T6では信号電にVsigの書込みと補正量Vの調整が同時に行われる。Vsigが高いほどドライブトランジスタTrdが供給する電流Ids

10

20

30

40

50

は大きくなり、 $V$ の絶対値も大きくなる。従って発光輝度レベルに応じた移動度補正が行われる。 $V_{sig}$ を一定とした場合、ドライブトランジスタ $T_{rd}$ の移動度 $\mu$ が大きいほど $V$ の絶対値が大きくなる。換言すると移動度 $\mu$ が大きいほど保持容量 $C_s$ に対する負帰還量 $V$ が大きくなるので、画素毎の移動度 $\mu$ のばらつきを取り除くことができる。

#### 【0029】

最後にタイミング $T_6$ になると、前述したように走査線 $W_S$ が低レベル側に遷移し、サンプリングトランジスタ $T_{r1}$ はオフ状態となる。この状態を図4に模式的に示す。これによりドライブトランジスタ $T_{rd}$ のゲート $G$ は信号線 $S_L$ から切り離される。このとき図4に示すようにドレイン電流 $I_{ds}$ が発光素子 $E_L$ を流れ始める。これにより発光素子 $E_L$ のアノード電位は駆動電流 $I_{ds}$ に応じて上昇する。発光素子 $E_L$ のアノード電位の上昇は、即ちドライブトランジスタ $T_{rd}$ のソース $S$ の電位上昇に他ならない。ドライブトランジスタ $T_{rd}$ のソース $S$ の電位が上昇すると、保持容量 $C_s$ のブートストラップ動作によりドライブトランジスタ $T_{rd}$ のゲート $G$ の電位も連動して上昇する。ゲート電位の上昇量はソース電位の上昇量に等しくなる。ゆえに発光期間中ドライブトランジスタ $T_{rd}$ のゲート $G$ /ソース $S$ 間の入力電圧 $V_{gs}$ は一定に保持される。このゲート電圧 $V_{gs}$ の値は信号電位 $V_{sig}$ に閾電圧 $V_{th}$ 及び移動量 $\mu$ の補正をかけたものとなっている。ドライブトランジスタ $T_{rd}$ は飽和領域で動作する。即ちドライブトランジスタ $T_{rd}$ は、ゲート $G$ /ソース $S$ 間の入力電圧 $V_{gs}$ に応じた駆動電流 $I_{ds}$ を出力する。このゲート電圧 $V_{gs}$ の値は信号電位 $V_{sig}$ に閾電圧 $V_{th}$ 及び移動量 $\mu$ の補正をかけたものとなっている。

10

20

#### 【0030】

図5は、図2に示した先行開発にかかる表示装置の特に電源スキャナ6を拡大表示した模式図である。図示するように電源スキャナ6は各段ごとにインパタからなる出力バッファを有しており、対応する給電線 $V_L$ に電源パルスを出力している。前述したようにこの参考例にかかる表示装置は、電源ラインをパルス化しており、電源パルス $V_L$ として電源スキャナ6から画素2側に供給されている。発光時はパネル電源が $V_{cc}$ になっているので、電源スキャナ6の最終段のバッファのPチャンネルトランジスタがオンして、その電源電圧が画素側に供給される。1画素の発光電流は数 $\mu A$ であるが、水平方向に沿って1ライン(1行)当たり1000画素程度接続されているので、合計の出力電流は数mAになる。この駆動電流を流しても電圧ドロップが生じないようにするため、出力バッファのサイズを数mm程度に大きくレイアウトする必要があり、レイアウト面積が大きくなってしまふ。さらに常に発光電流が流れ続けているので、出力バッファのトランジスタの特性劣化が激しく、長時間使用の信頼性が得られない。

30

#### 【0031】

図6は、本発明にかかる表示装置を示す回路図である。本表示装置は前述した先行開発にかかる表示装置の欠点に対処したものである。基本的にはドライブトランジスタとしてNチャンネル型のトランジスタを用い、且つドライブトランジスタと発光素子の間にスイッチングトランジスタを挿入している。かかる構成により、画素に供給する電源電圧を固定化することが可能になる。また移動度補正期間中は画素を電源電圧から切り離すことができる。

40

#### 【0032】

図6に示すように、本表示装置は基本的に画素アレイ部1と周辺駆動部とからなる。画素アレイ部1は、行状の第1走査線 $W_S$ 及び第2走査線 $D_S$ と、列状の信号線 $S_L$ と、各第1走査線 $W_S$ と各信号線 $S_L$ とが交差する部分に配された行列状の画素2とを備えている。各画素2は、Nチャンネル型のドライブトランジスタ $T_{rd}$ と、Nチャンネル型のサンプリングトランジスタ $T_{r1}$ と、Nチャンネル型のスイッチングトランジスタ $T_{r2}$ と、保持容量 $C_s$ と、発光素子 $E_L$ とを備えている。この発光素子 $E_L$ は例えば有機エレクトロルミネッセンス素子である。但し、本発明は画素を構成するトランジスタを全てNチャンネル型にする必要はなく、サンプリングトランジスタとスイッチングトランジスタについては、Pチャンネル型を用いることもできる。

50

## 【0033】

ドライブトランジスタ $T_{rd}$ は、ゲート $G$ 、ソース $S$ 及び電源ライン $V_{cc}$ に接続したドレインを有する。保持容量 $C_s$ は、その一端がドライブトランジスタ $T_{rd}$ のゲート $G$ に接続し、他端がソース $S$ に接続している。この保持容量 $C_s$ の他端には補助容量 $C_{sub}$ の一端が接続している。補助容量 $C_{sub}$ の他端は固定電位に接続されている。図示の例では、補助容量 $C_{sub}$ の他端は電源ライン $V_{cc}$ に接続している。サンプリングトランジスタ $T_{r1}$ は、そのゲートが第1走査線 $W_S$ に接続し、そのソース及びドレインが信号線 $S_L$ とドライブトランジスタ $T_{rd}$ のゲート $G$ との間に接続している。スイッチングトランジスタ $T_{r2}$ は、そのゲートが第2走査線 $D_S$ に接続し、そのドレインがドライブトランジスタ $T_{rd}$ のソース $S$ に接続している。発光素子 $E_L$ はダイオード型でアノード及びカソードを有する。発光素子 $E_L$ のアノードはスイッチングトランジスタ $T_{r2}$ のソース側に接続し、カソードは接地ラインに接続している。

10

## 【0034】

駆動部は第1走査線 $W_S$ に順次制御信号を供給するライトスキャナ4と、各第2走査線 $D_S$ に順次制御信号を供給するドライブスキャナ5と、各信号線 $S_L$ に映像信号となる信号電位 $V_{sig}$ と所定の基準電位 $V_{ss1}$ とを交互に供給する水平セクタ(信号セクタ)3とを有する。先行開発例と異なり電源ライン $V_{cc}$ は固定されており、電源パルスを提供するための電源スキャナは必要ない。これに代えてスイッチングトランジスタ $T_{r2}$ のゲートを制御するドライブスキャナ5を用いている。このドライブスキャナ5はライトスキャナ4と同じく通常のスキャナ構造を有し、特に出力バッファを大容量化する必要はない。よって画素アレイ部1がパネル上に占める面積を圧迫することが無い。

20

## 【0035】

ライトスキャナ4及びドライブスキャナ5は、信号線 $S_L$ が基準電位 $V_{ss1}$ のとき第1走査線 $W_S$ 及び第2走査線 $D_S$ にそれぞれ制御信号 $W_S$ 及び $D_S$ を出力して画素2を駆動し、以ってドライブトランジスタ $T_{rd}$ の閾電圧 $V_{th}$ の補正動作を行う。ライトスキャナ4は、信号線 $S_L$ が信号電位 $V_{sig}$ のとき第1走査線 $W_S$ に別の制御信号を出力して画素2を駆動し、以って信号電位 $V_{sig}$ を保持容量 $C_s$ に書き込む書込動作を行う。ドライブスキャナ5は、信号電位 $V_{sig}$ が保持容量 $C_s$ に書き込まれた後、第2走査線 $D_S$ に別の制御信号を出力して画素2に通電し、発光素子 $E_L$ の発光動作を行う。

30

## 【0036】

好ましくはライトスキャナ4は、信号線 $S_L$ が信号電位 $V_{sig}$ のとき第1走査線 $W_S$ に制御信号を出力してサンプリングトランジスタ $T_{r1}$ をオンし信号電位 $V_{sig}$ を保持容量 $C_s$ に書き込む一方、スイッチングトランジスタ $T_{r2}$ はオフ状態にあって、ドライブトランジスタ $T_{rd}$ のソース $S$ は発光素子 $E_L$ から電氣的に切り離されている。このようにして信号電位 $V_{sig}$ を保持容量 $C_s$ に書き込むとき、ドライブトランジスタ $T_{rd}$ のドレインからソース $S$ に向かって流れる電流を保持容量 $C_s$ に負帰還することで、ドライブトランジスタ $T_{rd}$ の移動度 $\mu$ に対する補正を保持容量 $C_s$ に保持された信号電位 $V_{sig}$ にかける。移動度補正をかけるとき、画素2側は電源系統から切り離されていることになる。

40

## 【0037】

ドライブトランジスタ $T_{rd}$ の閾電圧 $V_{th}$ の補正動作を行うとき、ライトスキャナ4が第1走査線 $W_S$ に制御信号 $W_S$ を出力してサンプリングトランジスタ $T_{r1}$ をオンし信号線 $S_L$ から基準電位 $V_{ss1}$ をサンプリングしてドライブトランジスタ $T_{rd}$ のゲート $G$ を基準電位 $V_{ss1}$ にリセットする一方、ドライブスキャナ $T_{rd}$ が第2走査線 $D_S$ に制御信号 $D_S$ を出力してスイッチングトランジスタ $T_{r2}$ をオンしドライブトランジスタ $T_{rd}$ のソース $S$ の電位を所定の動作点にリセットする。

## 【0038】

図7は、図6に示した本発明にかかる表示装置の動作説明に供するタイミングチャートである。時間軸 $T$ を共通にして、走査線 $W_S$ の電位変化、走査線 $D_S$ の電位変化及び信号線 $S_L$ の電位変化を表している。またこれらの電位変化と並行して、ドライブトランジス

50

タ T r d のゲート G 及びソース S の電位変化も表してある。

【 0 0 3 9 】

図 7 のタイミングチャートに示すように、画素は前のフィールドの発光期間からタイミング T 1 で当該フィールドの非発光期間に入り、そのあとタイミング T 6 で当該フィールドの発光期間となる。このタイミング T 1 から T 6 までの非発光期間で準備動作、閾電圧補正動作、信号書込動作、移動度補正動作などを行う。

【 0 0 4 0 】

当該フィールドの非発光期間に入るとまずタイミング T 1 で走査線 D S がハイレベルからローレベルに切り、Nチャネル型のスイッチングトランジスタ T r 2 はオフする。これによりドライブトランジスタ T r d は接地ライン側から切り離されるため、ドライブトランジスタ T r d のソース S の電位は電源電圧 V c c 近くまで上昇する。これと連動してドライブトランジスタ T r d のゲート G の電位も上方シフトする。

【 0 0 4 1 】

この後信号線 S L が基準電位 V s s 1 にある状態で走査線 W S がハイレベルとなりサンプリングトランジスタ T r 1 がオンする。これによりドライブトランジスタ T r d のゲート G に基準電位 V s s 1 が書き込まれる。その後続いてタイミング T 2 で制御信号 D S が極短時間だけハイレベルに切り、スイッチングトランジスタ T r 2 がオンする。これにより電源ライン V c c から接地ラインに向かって電流がドライブトランジスタ T r d 及び発光素子 E L を流れる。このときドライブトランジスタ T r d のソース S には所定の動作点に対応する電位が書き込まれる。この様にしてタイミング T 2 でドライブトランジスタ T r d のゲート G 及びソース S がリセットされる。

【 0 0 4 2 】

タイミング T 2 の後極短時間で制御信号 D S が解除されるためスイッチングトランジスタ T r 2 はオフする。この後ドライブトランジスタ T r d がカットオフするまで電流が流れる。カットオフした時点でドライブトランジスタ T r d のゲート G とソース S との間の電位差は V t h となる。ドライブトランジスタ T r d がカットオフするまでの時間を経過した後制御信号 W S がハイレベルからローレベルに切り、サンプリングトランジスタ T r 1 がオフする。このタイミング T 2 からタイミング T 3 までが閾電圧補正期間となる。

【 0 0 4 3 】

この後タイミング T 4 ~ T 5 まで極短時間の間、制御信号 W S が再びハイレベルとなり、サンプリングトランジスタ T r 1 がオンする。このとき信号線 S L は信号電位 V s i g になっている。よってドライブトランジスタ T r d のゲート G には信号電位 V s i g が書き込まれる。このときドライブトランジスタ T r d に流れる電流が一部保持容量 C s に負帰還され、所定の移動度補正動作が行われる。図 7 のタイミングチャートではこの負帰還量を  $V$  で表してある。以上の説明から明らかなようにタイミング T 4 ~ T 5 までの期間が信号書込み & 移動度補正期間となっている。

【 0 0 4 4 】

最後にタイミング T 6 で制御信号 D S がローレベルからハイレベルに切りスイッチングトランジスタ T r 2 がオンする。これによりドライブトランジスタ T r d と発光素子 E L が接続し、駆動電流が流れて発光期間に入る。

【 0 0 4 5 】

引き続き図 8 ~ 図 1 1 を参照して、図 6 に示した本発明にかかる表示装置の動作を詳細に説明する。図 8 は、丁度タイミング T 2 における画素の動作状態を表している。前述したようにタイミング T 2 に入る前はサンプリングトランジスタ T r 1 及びスイッチングトランジスタ T r 2 は共にオフしており、非発光期間となっている。タイミング T 2 ではまずサンプリングトランジスタ T r 1 をオンする。このとき信号線 S L は基準電位 V s s 1 となっている。よってドライブトランジスタ T r d のゲート G には基準電位 V s s 1 が書き込まれる。タイミング T 2 のすぐ後スイッチングトランジスタ T r 2 もオンする。ここで画素回路 2 は入力電位 V s s 1 に対するソースフォロワーとなり、ドライブトランジスタ T r d のソース S の電位はドライブトランジスタ T r d と発光素子 E L の動作点にて決

10

20

30

40

50

定される。この様にしてドライブトランジスタ $T_{rd}$ のゲート $G$ 及びソース $S$ の電位がリセットされる。その際ゲート $G$ とソース $S$ の間の電圧 $V_{gs}$ が閾電圧 $V_{th}$ を超えるように動作点を設定している。このスイッチングトランジスタ $T_{r2}$ がオンしている期間は電源ライン $V_{cc}$ から接地ライン $V_{cath}$ に向かって貫通電流が流れ発光素子 $EL$ が発光してしまい、いわゆる黒浮きの原因になる。そのためドライブトランジスタ $T_{r2}$ がオンしている時間は出来るだけ短く設定する必要がある。

【0046】

図9は、上述したタイミング $T_2$ の後スイッチングトランジスタ $T_{r2}$ がオフした直後の状態を表している。この時点ではサンプリングトランジスタ $T_{r1}$ は依然としてオン状態でありドライブトランジスタ $T_{rd}$ のゲート $G$ は $V_{ss1}$ に固定されているので、ドライブトランジスタ $T_{rd}$ がカットオフするまで電流が電源ライン $V_{cc}$ からソース $S$ に向かって流れる。その結果ドライブトランジスタ $T_{rd}$ のソース $S$ の電位は $V_{ss1} - V_{th}$ になる。この様にして閾電圧 $V_{th}$ 相当の電位を保持容量 $C_s$ に書き込んだ後、サンプリングトランジスタ $T_{r1}$ をオフする。

10

【0047】

図10は、信号電位書込み&移動度補正期間 $T_4 - T_5$ における画素の動作状態を模式的に表している。この期間では信号線 $SL$ を基準電位 $V_{ss1}$ から信号電位 $V_{sig}$ に切替えた後サンプリングトランジスタ $T_{r1}$ を比較的短い間だけオンする。ここで信号電位 $V_{sig}$ は電源電位 $V_{cc}$ よりも小さくして、ドライブトランジスタ $T_{rd}$ が飽和領域で駆動するように設定する。これによりドライブトランジスタ $T_{rd}$ のゲート $G$ に信号電位 $V_{sig}$ が書き込まれる一方、この信号電位 $V_{sig}$ に応じて移動度補正動作が行われ、ドライブトランジスタ $T_{rd}$ のソース $S$ の電位が決定される。このサンプリングトランジスタ $T_{r1}$ がオンしている移動度補正期間は数 $\mu s$ 以下に設定されている。この信号電位書込み&移動度補正動作が完了するとサンプリングトランジスタ $T_{r1}$ がオフする。このときドライブトランジスタ $T_{rd}$ はオンしており、 $V_{gs}$ を保持したまま、ソース $S$ の電位は $V_{cc}$ まで上昇する。

20

【0048】

図11はタイミング $T_6$ で発光期間に入ったときの動作状態を表している。図示するようにスイッチングトランジスタ $T_{r2}$ をオンするとドライブトランジスタ $T_{rd}$ と発光素子 $EL$ が電氣的に接続される。ドライブトランジスタ $T_{rd}$ は保持容量 $C_s$ に保持されたゲート電圧 $V_{gs}$ に応じた駆動電流 $I_{ds}$ を発光素子 $EL$ に流し込む。発光素子 $EL$ のアノード電圧は上昇し、その電流に相当する動作点電圧に達する。この後定常的な発光動作が行われる。

30

【0049】

以上の説明から明らかなようにドライブトランジスタ $T_{rd}$ 及びサンプリングトランジスタ $T_{r1}$ にスイッチングトランジスタ $T_{r2}$ を加えて画素を構成することにより、画素の電源電圧 $V_{cc}$ を固定化することが可能になる。先行開発例のような電源スキナは不要となるため、パネルに占める画素アレイ部の面積(画面サイズ)を可能な限り広く取ることが出来ると共に、スキナ側の長寿命化が可能になる。画素に印加する電源電圧を固定化することで、ドライブトランジスタ $T_{rd}$ のドレイン/ソース間にかかる電圧を小さく出来、その分ドライブトランジスタ $T_{rd}$ の耐圧を下げる事が可能である。よって本発明にかかる画素回路は容易にゲート絶縁膜薄膜化などのプロセスを導入することが可能である。またドライブトランジスタ $T_{rd}$ のソース $S$ と発光素子 $EL$ のアノードとの間にスイッチングトランジスタ $T_{r2}$ を挿入することで、負電源ライン $V_{cath}$ を設ける必要がなくなる。この様に負電源ラインを設けなくても閾電圧補正動作や移動度補正動作を実行することが可能である。先行開発例では閾電圧補正動作や移動度補正動作を行うとき発光素子 $EL$ に電流を流さないため発光素子 $EL$ を逆バイアス状態においていた。この逆バイアス状態にするため負電源 $V_{cath}$ が必要となっており、回路構成を複雑化していた。これに対し本発明は閾電圧補正動作や移動度補正動作のとき発光素子 $EL$ をドライブトランジスタ $T_{rd}$ のソース $S$ から切り離すことが出来るため、特に発光素子 $EL$ を逆バ

40

50

イアス状態におく必要はない。

【0050】

本発明にかかる表示装置は、図12に示すような薄膜デバイス構成を有する。本図は、絶縁性の基板に形成された画素の模式的な断面構造を表している。図示するように、画素は、複数の薄膜トランジタを含むトランジスター部（図では1個のTFTを例示）、保持容量などの容量部及び有機EL素子などの発光部とを含む。基板の上にTFTプロセスでトランジスター部や容量部が形成され、その上に有機EL素子などの発光部が積層されている。その上に接着剤を介して透明な対向基板を貼り付けてフラットパネルとしている。

【0051】

本発明にかかる表示装置は、図13に示すようにフラット型のモジュール形状のものを含む。例えば絶縁性の基板上に、有機EL素子、薄膜トランジスタ、薄膜容量等からなる画素をマトリクス状に集積形成した画素アレイ部を設ける、この画素アレイ部（画素マトリクス部）を囲むように接着剤を配し、ガラス等の対向基板を貼り付けて表示モジュールとする。この透明な対向基板には必要に応じて、カラーフィルタ、保護膜、遮光膜等を設けてもよい。表示モジュールには、外部から画素アレイ部への信号等を入出力するためのコネクタとして例えばFPC（フレキシブルプリントサーキット）を設けてもよい。

【0052】

以上説明した本発明における表示装置は、フラットパネル形状を有し、様々な電子機器、例えば、デジタルカメラ、ノート型パーソナルコンピューター、携帯電話、ビデオカメラなど、電子機器に入力された、若しくは、電子機器内で生成した駆動信号を画像若しくは映像として表示するあらゆる分野の電子機器のディスプレイに適用することが可能である。以下この様な表示装置が適用された電子機器の例を示す。

【0053】

図14は本発明が適用されたテレビであり、フロントパネル12、フィルターガラス13等から構成される映像表示画面11を含み、本発明の表示装置をその映像表示画面11に用いることにより作製される。

【0054】

図15は本発明が適用されたデジタルカメラであり、上が正面図で下が背面図である。このデジタルカメラは、撮像レンズ、フラッシュ用の発光部15、表示部16、コントロールスイッチ、メニュースイッチ、シャッター19等を含み、本発明の表示装置をその表示部16に用いることにより作製される。

【0055】

図16は本発明が適用されたノート型パーソナルコンピューターであり、本体20には文字等を入力するとき操作されるキーボード21を含み、本体カバーには画像を表示する表示部22を含み、本発明の表示装置をその表示部22に用いることにより作製される。

【0056】

図17は本発明が適用された携帯端末装置であり、左が開いた状態を表し、右が閉じた状態を表している。この携帯端末装置は、上側筐体23、下側筐体24、連結部（ここではヒンジ部）25、ディスプレイ26、サブディスプレイ27、ピクチャーライト28、カメラ29等を含み、本発明の表示装置をそのディスプレイ26やサブディスプレイ27に用いることにより作製される。

【0057】

図18は本発明が適用されたビデオカメラであり、本体部30、前方を向いた側面に被写体撮影用のレンズ34、撮影時のスタート/ストップスイッチ35、モニター36等を含み、本発明の表示装置をそのモニター36に用いることにより作製される。

【図面の簡単な説明】

【0058】

【図1】先行開発例にかかる表示装置の全体構成を示すブロック図である。

【図2】図2に示した表示装置の具体的な構成を示す回路図である。

10

20

30

40

50

- 【図3】図2に示した表示装置の動作説明に供するタイミングチャートである。
- 【図4】図2に示す表示装置の動作説明に供する模式図である。
- 【図5】同じく先行開発例にかかる表示装置を示す回路図である。
- 【図6】本発明にかかる表示装置の構成を示す回路図である。
- 【図7】図6に示した表示装置の動作説明に供するタイミングチャートである。
- 【図8】同じく図6に示した表示装置の動作説明に供する模式図である。
- 【図9】同じく動作説明に供する模式図である。
- 【図10】同じく動作説明に供する模式図である。
- 【図11】同じく動作説明に供する模式図である。
- 【図12】本発明にかかる表示装置のデバイス構成を示す断面図である。
- 【図13】本発明にかかる表示装置のモジュール構成を示す平面図である。
- 【図14】本発明にかかる表示装置を備えたテレビジョンセットを示す斜視図である。
- 【図15】本発明にかかる表示装置を備えたデジタルスチルカメラを示す斜視図である。
- 【図16】本発明にかかる表示装置を備えたノート型パーソナルコンピュータを示す斜視図である。
- 【図17】本発明にかかる表示装置を備えた携帯端末装置を示す模式図である。
- 【図18】本発明にかかる表示装置を備えたビデオカメラを示す斜視図である。

10

【符号の説明】

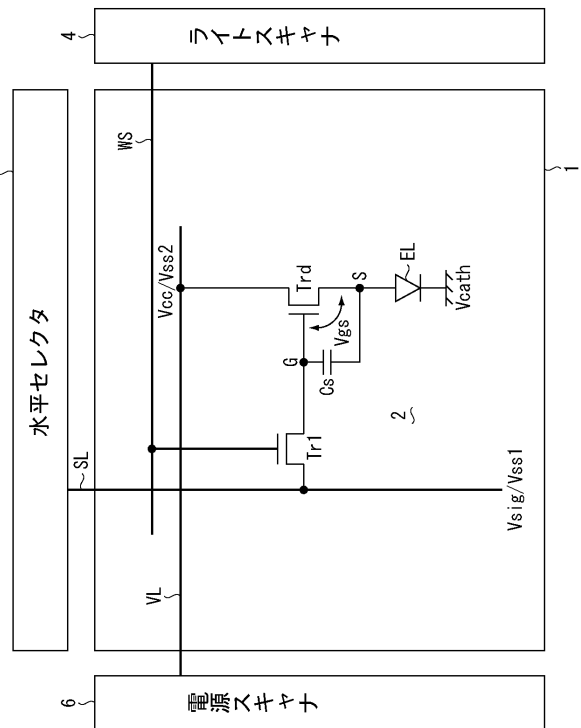
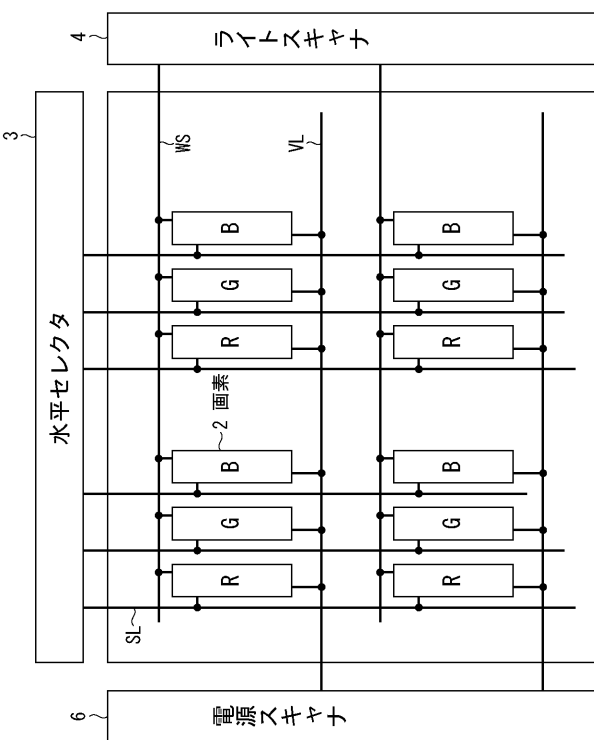
【0059】

- 1・・・画素アレイ部、2・・・画素、3・・・水平セレクタ（信号セレクタ）、4・・・ライトスキャナ、5・・・ドライブスキャナ、Tr1・・・サンプリングトランジスタ、Trd・・・ドライブトランジスタ、Tr2・・・スイッチングトランジスタ、Cs・・・保持容量、Csub・・・補助容量、EL・・・発光素子

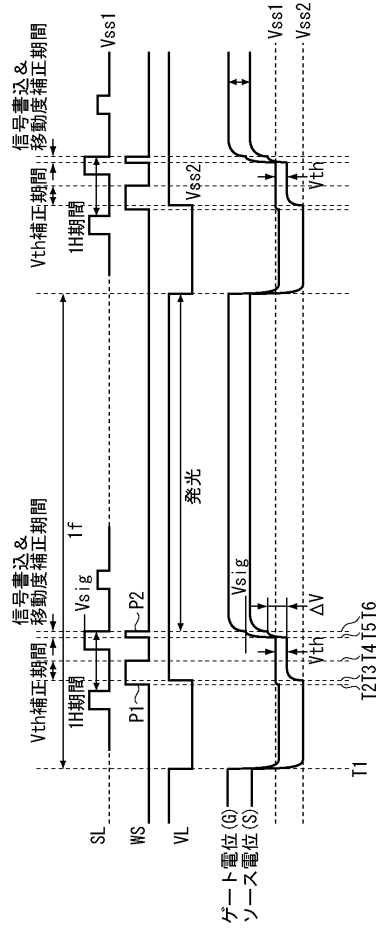
20

【図1】

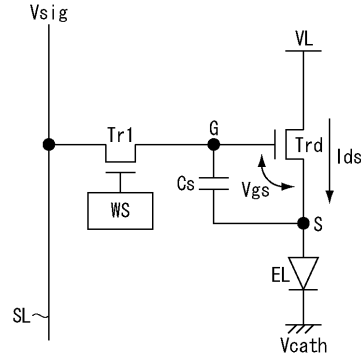
【図2】



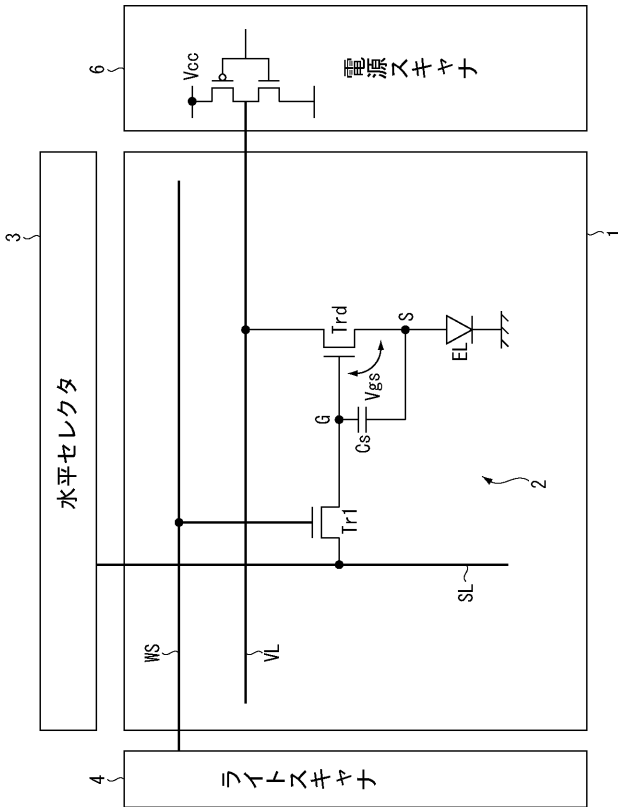
【 図 3 】



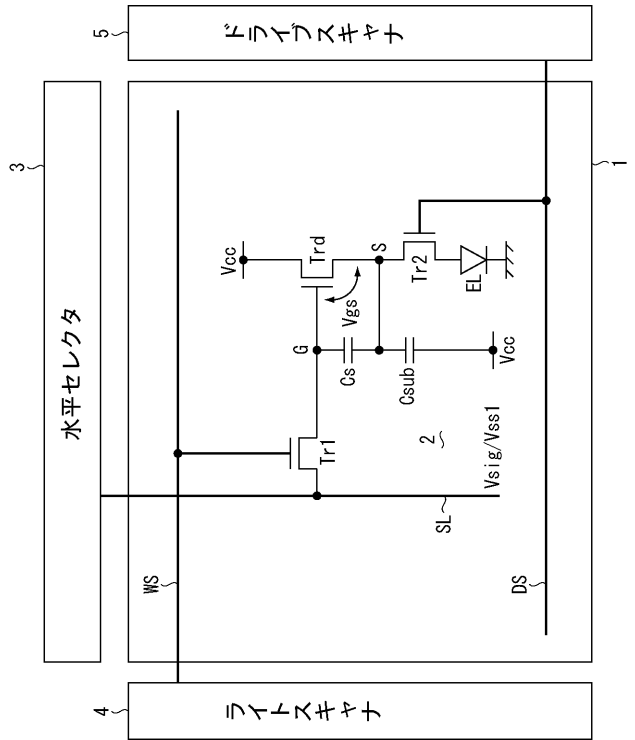
【 図 4 】



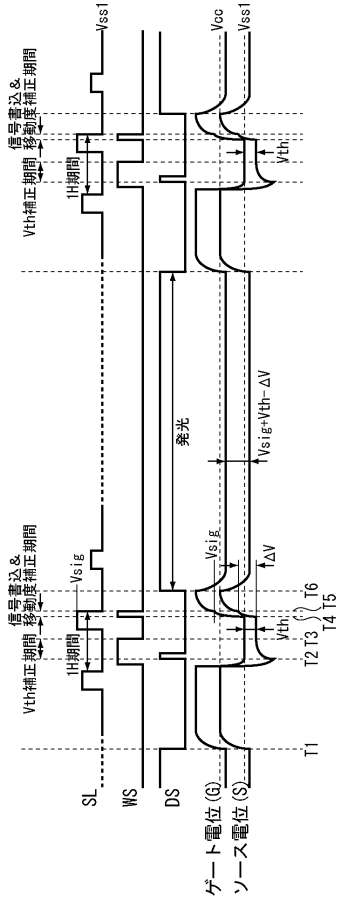
【 図 5 】



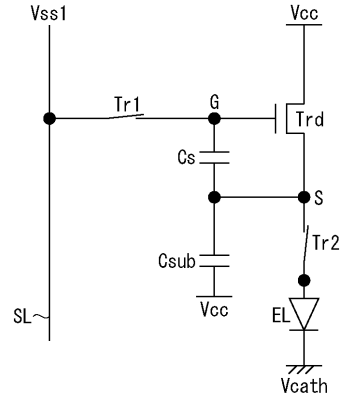
【 図 6 】



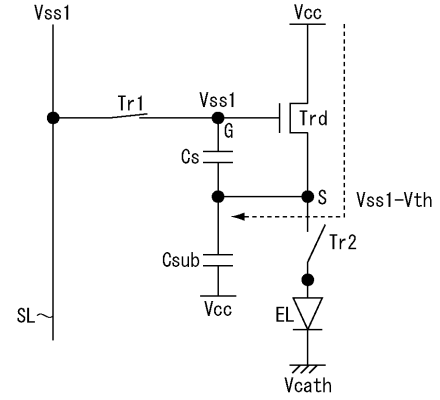
【 図 7 】



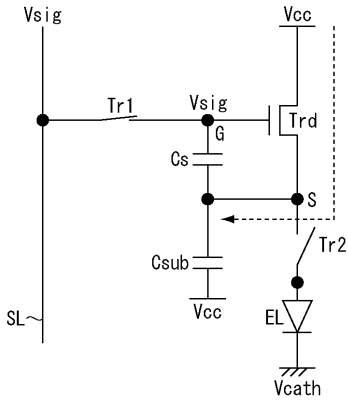
【 図 8 】



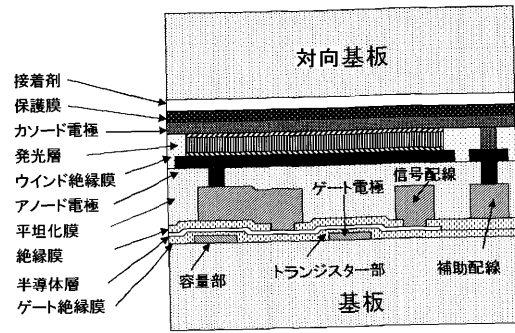
【 図 9 】



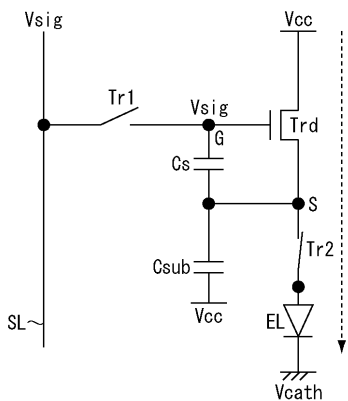
【 図 10 】



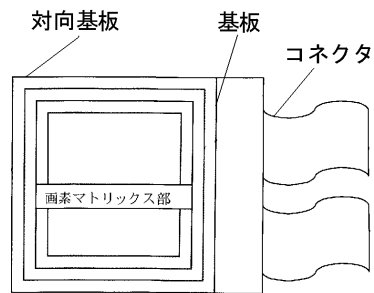
【 図 12 】



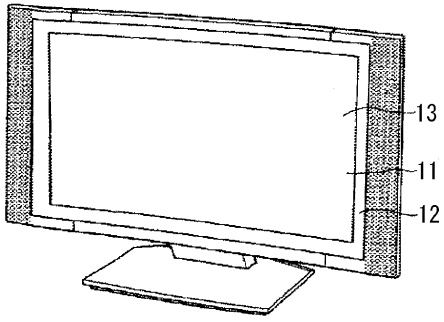
【 図 11 】



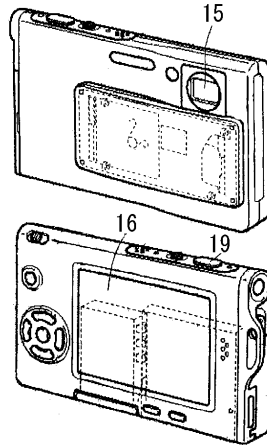
【 図 13 】



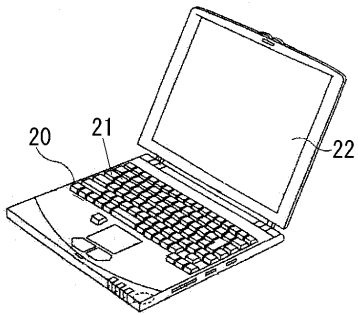
【 図 1 4 】



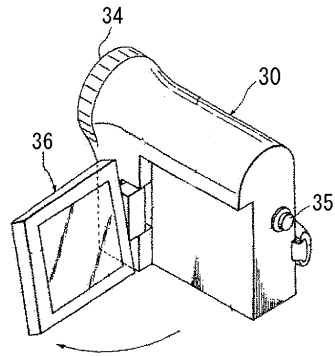
【 図 1 5 】



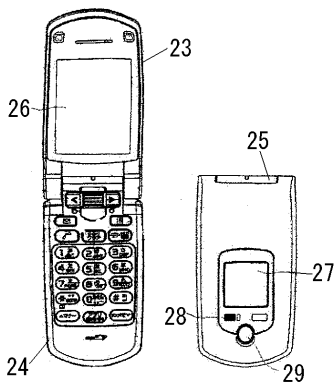
【 図 1 6 】



【 図 1 8 】



【 図 1 7 】



---

フロントページの続き

(51)Int.Cl.

F I

テーマコード(参考)

G 0 9 G 3/20 6 2 4 B

G 0 9 G 3/20 6 2 1 A

H 0 5 B 33/14 A

专利名称(译)	显示装置及其驱动方法和电子设备		
公开(公告)号	<a href="#">JP2008287196A</a>	公开(公告)日	2008-11-27
申请号	JP2007134797	申请日	2007-05-21
[标]申请(专利权)人(译)	索尼公司		
申请(专利权)人(译)	索尼公司		
[标]发明人	山下淳一 内野勝秀		
发明人	山下 淳一 内野 勝秀		
IPC分类号	G09G3/30 G09G3/20 H01L51/50		
FI分类号	G09G3/30.J G09G3/30.Z G09G3/20.670.K G09G3/20.641.D G09G3/20.622.D G09G3/20.624.B G09G3/20.621.A H05B33/14.A G09G3/3233 G09G3/3266 G09G3/3275 G09G3/3291 G11C19/28.230		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC21 3K107/CC33 3K107/EE03 3K107/HH04 3K107/HH05 5C080/AA06 5C080/BB05 5C080/CC03 5C080/DD19 5C080/DD29 5C080/EE28 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ06 5C080/KK07 5C080/KK43 5C080/KK47 5C380/AA01 5C380/AB06 5C380/AB11 5C380/AB23 5C380/AB34 5C380/AB46 5C380/AC07 5C380/AC08 5C380/AC09 5C380/AC11 5C380/BA11 5C380/BA17 5C380/BA38 5C380/BA39 5C380/BB02 5C380/BD07 5C380/CA08 5C380/CA12 5C380/CA53 5C380/CA54 5C380/CB01 5C380/CB17 5C380/CB26 5C380/CB31 5C380/CC04 5C380/CC06 5C380/CC07 5C380/CC27 5C380/CC30 5C380/CC33 5C380/CC39 5C380/CC61 5C380/CC63 5C380/CD012 5C380/CD023 5C380/DA02 5C380/DA06 5C380/DA47		
其他公开文献	JP5309470B2		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

要解决的问题：提供一种能够在保持阈值电压校正功能和像素的迁移率校正功能的同时固定电源电压的显示装置。 $\Sigma$ SOLUTION：所有像素2中的每一个都具有N沟道驱动晶体管Trd，采样晶体管Tr1和开关晶体管Tr2。当信号线SL处于参考电位Vss1以驱动像素2时，光扫描器4和驱动扫描器5分别向扫描线WS和DS输出控制信号，并执行驱动晶体管Trd的阈值电压的校正操作。当信号线SL处于信号电位Vsig以驱动像素2时，光扫描器4将控制信号输出到扫描线WS，并且执行写入操作以将信号电位Vsig写入保持电容Cs。驱动扫描器5将控制信号输出到扫描线DS以从固定电源Vcc激励像素2，并在信号电位被写入保持电容Cs之后执行发光元件EL的发光操作。Z

