

特開2003 - 108068

(P2003 - 108068A)

(43)公開日 平成15年4月11日(2003.4.11)

(51) Int.CI ⁷	識別記号	F I	テ-マコード* (参考)
G 0 9 G 3/30		G 0 9 G 3/30	J 3 K 0 0 7
G 0 9 F 9/30	365	G 0 9 F 9/30	365 Z 5 C 0 8 0
G 0 9 G 3/20	611	G 0 9 G 3/20	611 D 5 C 0 9 4
	621		621 M
	624		624 B

審査請求 未請求 請求項の数 60 L (全 9 数) 最終頁に続く

(21)出願番号 特願2001 - 304744(P2001 - 304744)

(22)出願日 平成13年9月28日(2001.9.28)

(71)出願人 000003078
株式会社東芝
東京都港区芝浦一丁目1番1号(72)発明者 仲戸川 博人
埼玉県深谷市幡羅町一丁目9番地2 株式会
社東芝深谷工場内(72)発明者 櫻井 洋介
埼玉県深谷市幡羅町一丁目9番地2 株式会
社東芝深谷工場内(74)代理人 100058479
弁理士 鈴江 武彦 (外6名)

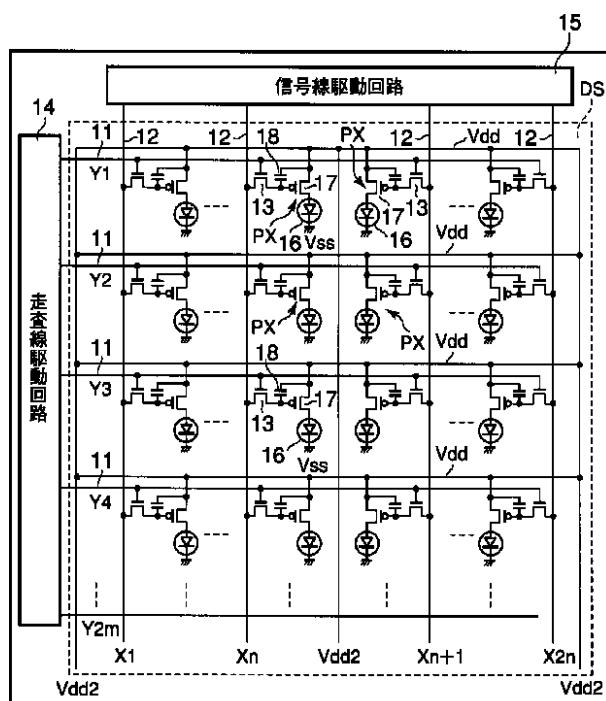
最終頁に続く

(54)【発明の名称】表示装置

(57)【要約】

【課題】駆動電源線に沿って表示画素間で発生するクロストークを低減する。

【解決手段】表示装置は複数の表示画素PXのマトリクスアレイと、複数の表示画素PXの行に沿った複数の走査線Y1-Y4と、複数の表示画素の列に沿った複数の信号線12と、複数の表示画素PXに共通に接続される電源配線とを備える。各表示画素PXは有機EL素子16、対応走査線Y1からの走査信号に応答して対応信号線12からの映像信号を取込む画素スイッチ13、この映像信号を保持する容量素子18、並びに有機EL素子16および電源配線間に接続され映像信号に対応する駆動電流を有機EL素子16に供給する駆動素子17を含み、電源配線は複数の表示画素PXの行に接続される複数の駆動電源線Vdd、および各駆動電源線Vddに沿った方向で複数の表示画素PXを複数ブロックに等分するように配置され複数の駆動電源線Vddに電源電圧を供給する補助電源線Vdd2を含む。



【特許請求の範囲】

【請求項1】 表示画面を構成する複数の表示画素のマトリクスアレイと、前記複数の表示画素の行に沿った複数の走査線と、前記複数の表示画素の列に沿った複数の信号線と、前記複数の表示画素に共通に接続される電源配線とを備え、前記各表示画素は自己発光素子、対応走査線からの走査信号に応答して対応信号線からの映像信号を取込む画素スイッチ、前記画素スイッチからの映像信号を保持する容量素子、並びに前記自己発光素子および前記電源配線間に接続され前記容量素子に保持される映像信号に対応する駆動電流を自己発光素子に供給する駆動素子を含み、前記電源配線は前記複数の表示画素の行および列の一方にそれぞれ接続される複数の駆動電源線、および前記複数の駆動電源線に直交し各駆動電源線に沿った方向において前記複数の表示画素を複数ブロックに等分するように配置され前記複数の駆動電源線に電源電圧を供給する少なくとも1本の補助電源線を含むことを特徴とする表示装置。

【請求項2】 前記自己発光素子は対向する電極間に発光層を備えた構造で、前記自己発光素子の一方の電極は前記信号線と同一平面上に形成され、各信号線と対応列の表示画素との位置関係が前記表示画面の中央で隣接する2列の表示画素間に前記補助電源線を配置するためにこれら2列の表示画素間の境界を中心にして対称的に設定されたことを特徴とする請求項1に記載の表示装置。

【請求項3】 前記複数の自己発光素子はその出射する光の主波長毎に発光面積が設定されることを特徴とする請求項1に記載の表示装置。

【請求項4】 前記複数の表示画素は前記複数の走査線、前記複数の信号線、および前記電源配線と共に基板上に形成され前記基板を透過させずに前記自己発光素子からの光を発射する上面発光型のマトリクスアレイであり、前記補助電源線は特定種類の発光色が複数列の自己発光素子に所定順序で割り当てる場合にこれら発光色のホワイトバランスにより制限される駆動電流の最大値が最小である発光色に対応する自己発光素子の列に沿って配置されることを特徴とする請求項1に記載の表示装置。

【請求項5】 前記自己発光素子は陽極と陰極との間に発光層を有する有機エレクトロルミネッセンス素子であることを特徴とする請求項1に記載の表示装置。

【請求項6】 前記画素スイッチおよび駆動素子は前記自己発光素子素子と同一基板上に形成される半導体膜を用いた薄膜トランジスタで構成されることを特徴とする請求項1に記載の表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、例えば自己発光素子が表示画面を構成する複数の表示画素に設けられる表示装置に関し、特にこれら表示画素が共通の電源配線に

接続される表示装置に関する。

【0002】

【従来の技術】 近年では、有機EL(Electro Luminescence)表示装置が軽量、薄型、高輝度という特徴を持つことから携帯用情報機器のモニタディスプレイとして注目されている。典型的な有機EL表示装置はマトリクス状に配置される複数の表示画素に自己発光素子として有機EL素子を設け、これら表示画素で構成される表示画面に画像を表示する。この表示装置では、複数の走査線がこれら表示画素の行に沿ってそれぞれ配置され、複数の信号線がこれら表示画素の列に沿ってそれぞれ配置され、複数の画素スイッチがこれら走査線および信号線の交差位置近傍に配置される。

【0003】 各表示画素は画素スイッチ、容量素子、駆動素子、および有機EL素子を含む。画素スイッチは対応走査線からの走査信号に応答して対応信号線からの映像信号を取込むように接続される。容量素子は画素スイッチからの映像信号を保持するように接続される。駆動素子は容量素子に保持される映像信号に対応する駆動電流を自己発光素子に供給するように有機EL素子および駆動電源線間に接続される。駆動素子および画素スイッチはガラスや合成樹脂などから成る基板、導電性を有する基板、あるいは半導体等の基板上にSiO₂やSiNなどの絶縁膜を形成した基板上に形成される薄膜トランジスタで構成される。

【0004】 有機EL素子は赤、緑、または青の蛍光性有機化合物を含む薄膜である発光層をカソード電極およびアノード電極間に挟持した構造を有し、発光層に電子および正孔を注入しこれらを再結合させることにより励起子を生成させ、この励起子の失活時に生じる光放出により発光する。アノード電極はITO等で構成される透明電極であり、カソード電極はアルミニウム等の金属で構成される反射電極である。この構成により、有機EL素子は10V以下の印加電圧でも100~100000cd/m²程度の輝度を得ることができる。

【0005】

【発明が解決しようとする課題】 従来、電源電圧は一般に複数の表示画素の列または行に沿ってそれぞれ配置される複数の駆動電源線の端部に印加される。この場合、表示画面中央の明るさが端部からの距離に比例して増大する駆動電源線の配線抵抗の影響で不足し易い。また、図10に示すように、表示画素の行に沿って駆動電源線が配置される表示装置において、白色ブロックを例えれば表示画面の中央に表示し、中間階調の背景をこのブロックの周囲に表示する場合、横クロストークが図10に示すC-C線上に配置された表示画素間で発生する。すなわち、比較的大きな駆動電流がC-C線上で白ブロックを表示する表示画素に供給され、これが白色ブロックの両側で背景を表示する表示画素の駆動電流を低下させる原因となる。この背景の階調は駆動電源線の端部から遠

い白色ブロックに近づくほど配線抵抗の影響で低下する。これに対して、図10に示すB-B線上に配置された表示画素は全て背景を表示するために用いられることから、C-C線上で背景を表示する表示画素ほど著しい配線抵抗の影響を受けず、ほぼ均一な中間階調で背景を表示できる。背景の階調差がこのように明確なクロストークは表示品質を著しく劣化させる結果となる。

【0006】本発明の目的はこのような問題を解消し、駆動電源線に沿って表示画素間で発生するクロストークを大幅に低減できる表示装置を提供することにある。

【0007】

【課題を解決するための手段】本発明によれば、表示画面を構成する複数の表示画素のマトリクスアレイと、複数の表示画素の行に沿った複数の走査線と、複数の表示画素の列に沿った複数の信号線と、複数の表示画素と共に接続される電源配線とを備え、各表示画素は自己発光素子、対応走査線からの走査信号に応答して対応信号線からの映像信号を取込む画素スイッチ、画素スイッチからの映像信号を保持する容量素子、並びに自己発光素子および電源配線間に接続され容量素子に保持される映像信号に基く駆動電流を自己発光素子に供給する駆動素子を含み、電源配線は複数の表示画素の行および列の一方にそれぞれ接続される複数の駆動電源線、および複数の駆動電源線に直交し各駆動電源線に沿った方向において複数の表示画素を複数ブロックに等分するように配置され複数の駆動電源線に電源電圧を供給する少なくとも1本の補助電源線を含む表示装置が提供される。

【0008】この表示装置では、少なくとも1本の補助電源線が複数の駆動電源線に直交し各駆動電源線に沿った方向において複数の表示画素を複数ブロックに等分するように配置され、これら駆動電源線に電源電圧を供給する。この場合、駆動電源線に接続された一定数の表示画素の各々から最も近い給電点、すなわち補助電源線までの距離がこの駆動電源線の長さの半分以下に設定される。一部の表示画素が大きな駆動電流を必要としたとしても、駆動電源線の配線抵抗を低減できるため、横クロストークによる表示品質の著しい劣化を避けることができる。特に、複数の表示画素が補助電源線により2ブロックに等分されるような場合には、表示画面の中央付近でも良好な明るさを得ることができる。

【0009】

【発明の実施の形態】以下、本発明の第1実施形態に係る有機EL表示装置について図面を参照して説明する。

【0010】図1は有機EL表示装置の回路配置を示す。この有機EL表示装置は、対角10.4インチ以上の表示画面、すなわち表示領域DSを構成する複数の表示画素PXのマトリクスアレイ、これら表示画素PXの行に沿って配置される複数の走査線11(Y1~Y2n)、これら表示画素PXの列に沿って配置される複数の信号線12(X1~X2n)、表示領域DSの外側に配置

(3)
4

され複数の走査線11を駆動する走査線駆動回路14、および表示領域DSの外側に配置され複数の信号線12を駆動する信号線駆動回路15を備える。複数の走査線11および信号線12の交差位置近傍には、複数の画素スイッチがそれぞれ配置される。各表示画素PXは画素スイッチ13、有機EL素子16、駆動素子17、および容量素子18を含む。各表示画素PXにおいて、画素スイッチ13は対応走査線11からの走査信号に応答して対応信号線12からの映像信号を取込むように接続される。容量素子18は画素スイッチ13からの映像信号を保持するように接続される。駆動素子17は容量素子18に保持される映像信号に対応する駆動電流を有機EL素子16に供給するように駆動電源線Vddおよび基準電源線Vss間でこの有機EL素子16に直列に接続される。電源線VddおよびVssは外部電源電圧により例えば+100Vおよび0Vの電位に設定される。有機EL素子16は赤色(R)、緑色(G)、および青色(B)という3種発光色のいずれかで発光するように構成される。これら発光色は複数列の有機EL素子16に所定順序で割り当てられる。画素スイッチ13は例えばNチャネル薄膜トランジスタにより構成され、駆動素子17はPチャネル薄膜トランジスタにより構成される。

【0011】走査線駆動回路14および信号線駆動回路15は、画素スイッチ13および駆動素子17と同一工程で形成されるNチャネル薄膜トランジスタおよびPチャネル薄膜トランジスタにより構成され、同一絶縁基板上に一体的に形成される。

【0012】走査線駆動回路14は外部回路から供給される垂直走査制御信号を受け取り、この垂直走査制御信号の制御により1フレーム期間(1F)において順次複数の走査線11に走査信号を供給する。すなわち、各走査線11は互いに異なる1水平走査期間において走査信号により駆動される。信号線駆動回路15は外部回路から供給されるデジタル映像信号および水平走査制御信号を受け取り、この水平走査制御信号の制御により各水平走査期間においてデジタル映像信号を順次階調電圧に変換し、これら階調電圧を複数の信号線12にアナログ映像信号として出力する。

【0013】各行の画素スイッチ13は対応走査線11から供給される走査信号により1水平走査期間に導通し、走査信号が再び1フレーム期間後に供給されるまで非導通となる。駆動素子17はこれら画素スイッチ13を介して容量素子18に保持されたアナログ映像信号に対応した駆動電流を有機EL素子16にそれぞれ供給する。

【0014】図2は有機EL表示装置の部分的な平面構造を示し、図3は図2に示すIII-III線に沿った断面構造を示す。表示画素PX、走査線11、信号線12、走査線駆動回路14、信号線駆動回路15、および電源線Vdd、Vssはガラス板等の光透過性絶縁基板20

と一体的に構成される。絶縁基板20はシリコン窒化膜21Aおよびシリコン酸化膜21Bとの積層体であってシリコンの拡散を阻止するバリアとなる下地層21で覆われる。

【0015】画素スイッチ13および駆動素子17等の薄膜トランジスタは、下地層21上に形成される半導体薄膜24、半導体薄膜24を覆う酸化シリコンのゲート絶縁膜25、このゲート絶縁膜25を介して半導体薄膜24上に配置されるゲート電極26、および半導体薄膜24内に所定濃度の不純物を含んで形成されるソースおよびドレインにそれぞれ接続されるソースおよびドレン電極27, 28を含む。半導体薄膜24はポリシリコンであり、ゲート電極26はMoWであり、ソースおよびドレン電極27, 28はMo/A1/Moのような金属の3層構造である。ゲート電極26および半導体薄膜24はソースおよびドレンを露出するコンタクトホールH1を持つ酸化シリコンの層間絶縁膜23で覆われる。ソース電極27およびドレン電極28はコンタクトホールH1で半導体薄膜24のソースおよびドレンにコンタクトして層間絶縁膜23上に形成される。駆動素子17のゲート電極26は画素スイッチ13のドレン電極28に接続し、また、駆動素子17のドレン電極28は有機EL素子PXに接続され、ソース電極27は駆動電源線Vddに接続される。

【0016】有機EL素子16は赤、緑、または青の蛍光性有機化合物を含む薄膜である発光層34をカソード電極36およびアノード電極30間に挟持した構造を有し、発光層34に電子および正孔を注入しこれらを再結合させることにより励起子を生成させ、この励起子の失活時に生じる光放出により発光する。ここで、励起子を効率的に生成させるため、バッファ層33が発光層34およびアノード電極30間に配置され、電子輸送層35が発光層34およびカソード電極36間に配置される。アノード電極30は例えばITOで構成される透明電極であり、カソード電極36はBa/Agのような金属の2層構造で構成される反射電極である。

【0017】アノード電極30は駆動素子17を構成する薄膜トランジスタのソースおよびドレン電極27, 28と同様に層間絶縁膜23を下地として形成され、ドレン電極28はこのアノード電極30にコンタクトするよう一部がアノード電極30上に重なるよう形成される。アノード電極30、ソースおよびドレン電極27, 28、並びに層間絶縁膜23はアノード電極30を部分的に露出する窒化シリコンの保護絶縁膜29により覆われる。保護絶縁膜29はアノード電極30を部分的に露出する酸化シリコンの親水膜31で覆われる。親水膜31はアノード電極30を部分的に露出するアクリル樹脂等の隔壁膜32で覆われる。保護絶縁膜29、親水膜31、および隔壁膜32の絶縁体はアノード電極30を部分的に露出するテーパ状の開口OPを持つ。バッフ

10 10 30 40 50

ア層33は一定量の水溶性高分子溶液をインクジェット方式で開口OP内に注入することにより形成される。発光層34は、一定量の蛍光性有機化合物を含む例えはポリフルオレン等の高分子溶液をインクジェット方式で開口OP内に注入することによりバッファ層33上に形成される。電子輸送層35は、一定量の高分子溶液をインクジェット方式で開口OP内に注入することにより発光層34上に形成される。隔壁膜32および電子輸送層35は金属蒸着により形成されるカソード電極36で覆われ、このカソード電極36はSiN、AlN等のパッシベーション層37で覆われる。このパッシベーション層37は、吸湿材として機能する。

【0018】上述の構造物は絶縁基板21の外周端部に沿って塗布されるシール材によりガラス板、金属板、樹脂板、フィルムのような封止板38に窒素雰囲気中で接着され、これにより窒素がパッシベーション層37および封止板38との間の空間39に封止される。尚、駆動素子17のゲート電極26は図2に示す駆動電源線Vddに層間絶縁膜23を介して容量結合する容量電極を兼ねて形成され、この容量結合により容量素子18を構成する。また、複数の表示画素PXは光透過性基板20を透過させて有機EL素子16からの光をここではアノード電極を介して発射する下面発光型のマトリクスアレイである。

【0019】ここで、この有機EL表示装置の電源配線について説明する。有機EL表示装置では、複数の駆動電源線Vddおよびこれら駆動電源線Vddと一体化あるいは電気的に接続される単一の補助電源線Vdd2が基準電源線Vssを基準にした電源電圧を複数の表示画素PXに供給するために設けられる。これら駆動電源線Vddは表示領域DS内において例えば複数の表示画素PXの行に沿った走査線11と平行に配置され、各々対応行の表示画素PXに共通に接続される。単一の補助電源線Vdd2は複数の表示画素PXの列に沿った信号線12と平行に配置され、この結果として複数の駆動電源線Vddと直交する。この補助電源線Vdd2は各駆動電源線Vddに沿った行方向において複数の表示画素PXを2ブロックに等分するように第n列の表示画素PXと第n+1列の表示画素PXとの間の境界上に配置され、外部からの電源電圧を供給するために複数の駆動電源線Vddに接続される。複数の表示画素PXは表示領域DSにおいて等ピッチに形成される。絶縁基板20を透過する有機EL素子16からの光を遮らないように補助電源線Vdd2を第n列の表示画素PXと第n+1列の表示画素PXとの間に配置することによりこれら表示画素PXのピッチが不規則になることを避けるため、補助電源線Vdd2の左側に配置された画素ブロックに含まれる第1列から第n列の表示画素PXと信号線X1~Xnとの位置関係と補助電源線Vdd2の右側に配置された画素ブロックに含まれる第n+1列から第2n列の表示画素PXと信号線Xn+1~

X_{2n} との位置関係はこの補助電源線 V_{dd2} を境界として対称的に設定される。いいかえると、信号線 1 2 および表示画素 P_X のパターンが駆動電源線 V_{dd} に沿った行方向において補助電源線 V_{dd2} の両側に配置される 2 ブロック間で逆となる。このようなパターンとすることにより、第 n 列の表示画素 P_X と第 $n + 1$ 列の表示画素 P_X との間に補助電源線 V_{dd2} を配置するためのスペースが設けられる。そして、補助電源線 V_{dd2} が視認されるのを抑制することができ、また特に補助電源線 V_{dd2} と信号線 $X_1 \sim X_{2n}$ の配線幅を同等とすることにより、より表示品位の良好な表示画面を得ることができる。

【0020】本実施例の有機EL表示装置では、行方向に伸びる複数の駆動電源線 V_{dd} が表示領域内 D_S で列方向に伸びる補助電源線 V_{dd2} に接続され、かつその補助配線 V_{dd2} が全信号線の略中央に配置されるため、駆動電圧の外部入力端からの距離に比例した配線抵抗の増大を抑制できる。具体的には、補助電源線 V_{dd2} は行方向において複数の表示画素 P_X を 2 ブロックに等分する。この場合、駆動電源線 V_{dd} に接続された 1 行分の表示画素 P_X の各々から最も近い給電点、すなわち補助電源線 V_{dd2} までの距離がこの駆動電源線 V_{dd} の長さの半分以下に設定される。各行の表示画素 P_X の一部が大きな駆動電流を必要としたとしても、駆動電源線 V_{dd} の配線抵抗を低減できるため、横クロストークによる表示品質の著しい劣化を避けることができる。また、複数の表示画素 P_X が補助電源線 V_{dd2} により 2 ブロックに等分されるような場合には、表示画面の中央付近でも良好な明るさを得ることができる。さらに、補助電源線 V_{dd2} は従来において信号線が存在していた場所に設けられるため開口率を一律に保つことが可能である。

【0021】また、図 1 に示す表示画素 P_X は駆動電源線 V_{dd} の幅を広くして配線抵抗を低減できるレイアウトとなっている。このため、このような構造を持たない従来の表示画素よりも明るい表示が可能である。また、各駆動電源線 V_{dd} の幅を例えば走査線 1 1 の線幅よりも広くすれば、エレクトロマイグレーションの発生も防止できる。

【0022】尚、上述の実施形態においては、各薄膜トランジスタがシングルゲート構造の場合について説明したが、本発明はそれに限定されるものではなく、ダブルゲートあるいは 3 つ以上のマルチゲート構造を有していても本実施形態と同様の効果を得ることが可能である。

【0023】また、上述の実施形態においては、半導体薄膜 2 4 は例えば多結晶シリコン膜で構成されるが、微結晶シリコン膜又は非晶質シリコン膜等を用いて構成されても良い。

【0024】また、上述の実施形態においては、画素スイッチ 1 3 の薄膜トランジスタを N チャネル薄膜トランジスタ、駆動素子 1 7 の薄膜トランジスタが P チャネル

(5) 8

薄膜トランジスタで構成されたが、本発明はそれに限定されるものではなく、制御信号の論理と電源電圧の極性を反転させる事で、画素スイッチ 1 3 の薄膜トランジスタを P チャネル薄膜トランジスタ、駆動素子 1 7 の薄膜トランジスタを N チャネル薄膜トランジスタで構成することも可能であり、さらにこれら組み合わせの一方に限定せず、これらを併用することも可能である。

【0025】また、上述の実施形態においては、アノード電極 3 0 をソース・ドレイン電極 2 7, 2 8 と同一平面上に形成する場合について説明したが、これに限定されず、カソード電極をソース・ドレイン電極 2 7, 2 8 と同一平面上に、アノード電極を発光層を介してカソード電極と対向する位置に配置しても良い。

【0026】また、上述の実施形態においては、自己発光部として各色共通に形成されるバッファ層、電子輸送層、及び各色毎に形成される発光層の 3 層積層で構成したが、機能的に複合された 2 層または単層で構成してもよい。

【0027】また、上述の実施形態においては、各表示画素 P_X が画素スイッチ 1 3 および駆動素子 1 7 として 2 個の薄膜トランジスタで構成されたが、本発明はこの構成に限定されず、駆動電流を供給することにより有機 EL 素子 1 6 のような自己発光素子に発光させる様々な表示装置に適用可能である。

【0028】また、上述の実施形態においては、発光層に高分子系の材料を用いる場合について説明したが、例えば $A_1 q_3$ 等の低分子系の材料を用いてもよく、この場合は色毎に蒸着を行って形成することができる。

【0029】さらに、上述の実施形態においては、有機 EL 表示装置について説明したが、本発明はそれに限定されるものではなく、例えば発光層が無機材料から成る無機 EL 表示装置に適用しても同様の効果が得られる。

【0030】以下、本発明の第 2 実施形態に係る有機 EL 表示装置について図面を参照して説明する。この有機 EL 表示装置は複数の表示画素 P_X の分割方向が異なることを除いて第 1 実施形態と同様に構成される。

【0031】図 4 はこの有機 EL 表示装置の回路配置を示し、図 5 は図 4 に示す有機 EL 表示装置の部分的な平面構造を示す。図 4 および図 5 では、第 1 実施形態と同様な部分を同一参照符号で表し、その説明を省略する。

【0032】すなわち、有機 EL 表示装置では、複数の駆動電源線 V_{dd} およびこれら駆動電源線 V_{dd} と一体化あるいは電気的に接続される単一の補助電源線 V_{dd2} が第 1 実施形態と同様に基準電源線 V_{ss} を基準にした電源電圧を複数の表示画素 P_X に供給するために設けられる。これら駆動電源線 V_{dd} は表示領域 D_S 内において複数の表示画素 P_X の列に沿った信号線 1 2 と平行に配置され、各々対応列の表示画素 P_X に共通に接続される。単一の補助電源線 V_{dd2} は複数の表示画素 P_X の行に沿った走査線 1 1 と平行に配置され、この結果として複数の

駆動電源線 V_{dd} と直交する。この補助電源線 V_{dd2} は各駆動電源線 V_{dd} に沿った列方向において複数の表示画素 P_X を 2 ブロックに等分するように第 m 行の表示画素 P_X と第 $m + 1$ 行の表示画素 P_X との間に境界上に配置され、外部からの電源電圧を供給するために複数の駆動電源線 V_{dd} に接続される。複数の表示画素 P_X は本実施形態の表示領域 D_S において等ピッチで形成される。絶縁基板 20 を透過する有機 EL 素子 16 からの光を遮らないように補助電源線 V_{dd2} を第 m 行の表示画素 P_X と第 $m + 1$ 行の表示画素 P_X との間に配置することによりこれら表示画素 P_X のピッチが不規則になることを避けるため、補助電源線 V_{dd2} の上側に配置された画素ブロックに含まれる第 1 行から第 m 行の表示画素 P_X と走査線 $Y_1 \sim Y_m$ との位置関係と補助電源線 V_{dd2} の下側に配置された画素ブロックに含まれる第 $m + 1$ 行から第 $2m$ 行の表示画素 P_X と走査線 $Y_{m+1} \sim Y_{2m}$ との位置関係はこの補助電源線 V_{dd2} を境界として対称的に設定される。いいかえると、走査線 1 1 および表示画素 P_X のパターンが駆動電源線 V_{dd} に沿った列方向において補助電源線 V_{dd2} の両側に配置される 2 ブロック間で逆となる。このようなパターンとすることにより、第 m 行の表示画素 P_X と第 $m + 1$ 行の表示画素 P_X との間に補助電源線 V_{dd2} を配置するためのスペースが設けられる。そして、補助電源線 V_{dd2} が視認されるのを抑制することができ、また特に補助電源線 V_{dd2} と走査線 $Y_1 \sim Y_{2m}$ と配線幅を同等とすることにより、より表示品位の良好な表示画面を得ることができる。

【0033】本実施例の有機 EL 表示装置では、列方向に伸びる複数の駆動電源線 V_{dd} が表示領域内 D_S で行方向に伸びる補助電源線 V_{dd2} に接続されるため、駆動電圧の外部入力端からの距離に比例した配線抵抗の増大を抑制できる。具体的には、補助電源線 V_{dd2} は列方向において複数の表示画素 P_X を 2 ブロックに等分する。この場合、駆動電源線 V_{dd} に接続された 1 列分の表示画素 P_X の各々から最も近い給電点、すなわち補助電源線 V_{dd2} までの距離がこの駆動電源線 V_{dd} の長さの半分以下に設定される。各列の表示画素 P_X の一部が大きな駆動電流を必要としたとしても、駆動電源線 V_{dd} の配線抵抗を低減できるため、駆動電源線 V_{dd} 方向の縦クロストークによる表示品質の著しい劣化を抑制することができる。また、複数の表示画素 P_X が補助電源線 V_{dd2} により 2 ブロックに等分されるような場合には、表示画面の中央付近でも良好な明るさを得ることができる。さらに、補助電源線 V_{dd2} は従来において走査線が存在していた場所に設けられるため開口率を一律に保つことが可能である。

【0034】以下、本発明の第3実施形態に係る有機 EL 表示装置について図面を参照して説明する。この有機 EL 表示装置は、上記の第1および第2実施形態が単一の補助電源線を有していたのに対し、複数の補助電源線を

有するものである。

【0035】図 6 はこの有機 EL 表示装置の回路配置を示し、図 7 は図 6 に示す有機 EL 表示装置の部分的な平面構造を示す。図 6 および図 7 では、第1実施形態と同様な部分を同一参照符号で表し、その説明を省略する。

【0036】各表示画素の発光面積が出射する光の主波長毎に、つまり色毎に適宜設定されるものである。例えば、ここでは R, G, B 各色に対応する表示画素が形成され、その発光面積の比が 5 : 5 : 8 となるよう構成される。この発光面積は、輝度半減時間が各色で共通となるよう電流密度を調整した大きさに設定される。

【0037】そして、複数の駆動電源線 V_{dd} およびこれら駆動電源線 V_{dd} と一体的あるいは電気的に接続される複数の補助配線 V_{dd2} が第1実施形態と同様に基準電源線 V_{ss} を基準にした電源電圧を複数の表示画素 P_X に供給するために設けられる。これら駆動電源線 V_{dd} は表示領域 D_S において複数の表示画素 P_X の行に沿った走査線 1 1 と平行に配置され、各々対応行の表示画素 P_X に共通に接続される。複数の補助電源線 V_{dd2} はアノード電極の面積が B よりも小さい R, G 表示画素列間に複数の表示画素 P_X の列に沿った信号線 1 2 と平行に配置され、この結果として複数の駆動電源線 V_{dd} に直交する。

【0038】複数の表示素子は、本実施形態の表示領域 D_S において等ピッチで形成される。つまり実質的に発光に寄与する略矩形領域の中点が等ピッチで配置されている。画素毎の輝度は一定であるため R および G 画素間に補助電源線 V_{dd2} を配置しても補助配線 V_{dd2} が視認されるのを防止することができる。

【0039】絶縁基板 20 を透過する有機 EL 素子 16 からの光を遮らないように各補助電源線 V_{dd2} を R 画素列の表示画素 P_X とこれに隣接する G 画素列の表示画素 P_X との間に配置することによりこれら表示画素 P_X のピッチが不規則になることを避けるため、補助電源線 V_{dd2} の左側に配置された画素ブロックに含まれる R 画素列の表示画素 P_X と対応する信号線 X_{31-2} ($1 = 1, 2, \dots, 2n/3$) の位置関係と補助電源線 V_{dd2} の右側に配置された画素ブロックに含まれる G 画素列の表示画素 P_X と信号線 X_{31-1} の位置関係はこの補助電源線 V_{dd2} を境界として対称的に設定される。いいかえると、信号線 1 2 および表示画素 P_X のパターンが駆動電源線 V_{dd} に沿った行方向において補助電源線 V_{dd2} の両側に配置される 2 ブロック間で逆となる。このようなパターンとすることにより、R 画素列の表示画素 P_X と G 画素列の表示画素 P_X との間に補助電源線 V_{dd2} を配置するためのスペースが設けられる。

【0040】このように、補助電源線を駆動電源と直交する方向に複数本配置することでさらにクロストークの発生を削減することができる。

【0041】図 8 は図 1 に示す有機 EL 表示装置の変形

例を示す。この変形例は、複数の表示画素 P_X が光透過性基板 20 を透過させずに有機 EL 素子 16 からの光をここではカソード電極 36 を介して発射する上面発光型のマトリクスアレイである場合に本発明を適用したものである。この有機 EL 表示装置は、図 9 に示すように画素スイッチ 13 および駆動素子 17 を構成する薄膜トランジスタのソース・ドレイン電極 27, 28、駆動電源線 V_{dd} 等の配線層上に絶縁膜 40 を介してアノード電極 30 が形成される。この場合、アノード電極 30 が絶縁膜を介して配線層とは別層に形成されるため、補助電源線 V_{dd2} を配置するスペースを確保する目的で信号線 1 2 および表示画素 P_X のレイアウト変更がなくても複数の表示画素 P_X の列方向に伸びる複数の補助電源線 V_{dd2} が設けることができ、これら複数の補助電源線 V_{dd2} に直交する行方向に伸びる複数の駆動電源線 V_{dd} に接続される。このように配線層とアノード電極とを別層に形成することで配線パターンの設計自由度を向上させることができる。ここでは、各補助電源線 V_{dd2} は赤 (R)、緑 (G)、青 (B) という順序で行方向に並ぶ発光色のうちの 1 つである青で発光する有機 EL 素子 16 を持つ列の表示画素 P_X の領域を横断するように形成される。

【0042】この変形例では、複数の表示画素 P_X が行方向において 2 ブロックを越える多数のブロックに等分されるため、駆動電源線 V_{dd} に接続された 1 行分の表示画素 P_X の各々から最も近い給電点、すなわち補助電源線 V_{dd2} までの距離がこの駆動電源線 V_{dd} の長さに対して極めて短く設定される。一部の表示画素 P_X が大きな駆動電流を必要としたとしても、駆動電源線 V_{dd} の配線抵抗の影響を受けにくく、横クロストークによる表示品質の著しい劣化を避けることができる。また、表示画面全体に渡って良好な明るさを得ることができる。さらに、赤、緑、および青という発光色のうちでホワイトバランスにより制限される駆動電流の最大値が最小である発光色が青であるため、各補助電源線 V_{dd2} がこの青で発光する有機 EL 素子 16 の列に沿って配置される。すなわち、配線抵抗の影響を受けやすい発光色で発光する有機 EL 素子 16 を持つ表示画素 P_X が最も電源電圧の給電点から短い距離に位置することになるため、表示品*

*質をさらに向上させることができる。

【0043】

【発明の効果】以上のように本発明によれば、駆動電源線に沿って表示画素間で発生するクロストークを大幅に低減することができる。

【図面の簡単な説明】

【図 1】本発明の第 1 実施形態に係る有機 EL 表示装置の回路配置を示す図である。

【図 2】図 1 に示す有機 EL 表示装置の部分的な平面構造を示す図である。

【図 3】図 2 に示す I I I - I I I 線に沿った断面構造を示す図である。

【図 4】本発明の第 2 実施形態に係る有機 EL 表示装置の回路配置を示す図である。

【図 5】図 4 に示す有機 EL 表示装置の部分的な平面構造を示す図である。

【図 6】本発明の第 3 実施形態に係る有機 EL 表示装置の回路配置を示す図である。

【図 7】図 6 に示す有機 EL 表示装置の部分的な平面構造を示す図である。

【図 8】図 1 に示す有機 EL 表示装置の変形例を説明するための図である。

【図 9】図 8 に示す有機 EL 表示装置の断面構造を示す図である。

【図 10】従来の有機 EL 表示装置の表示において発生する横クロストークを説明するための図である。

【符号の説明】

1 1 (Y1 ~ Y2m) ... 走査線

1 2 (X1 ~ X2n) ... 信号線

1 3 ... 画素スイッチ

1 6 ... 有機 EL 素子

1 7 ... 駆動素子

1 8 ... 保持容量

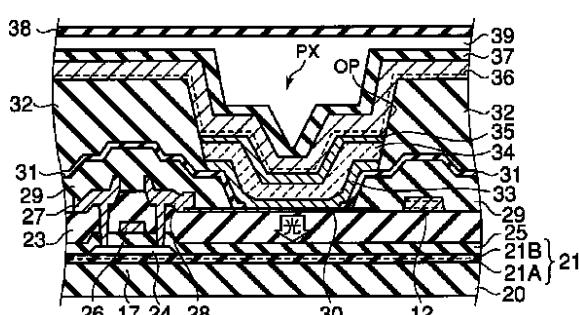
P X ... 表示画素

Vss ... 基準電源線

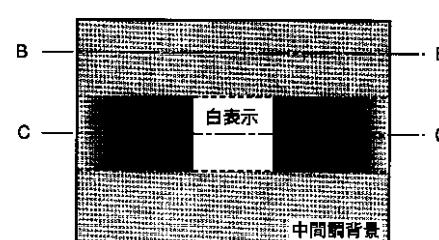
Vdd ... 駆動電源線

Vdd2 ... 補助電源線

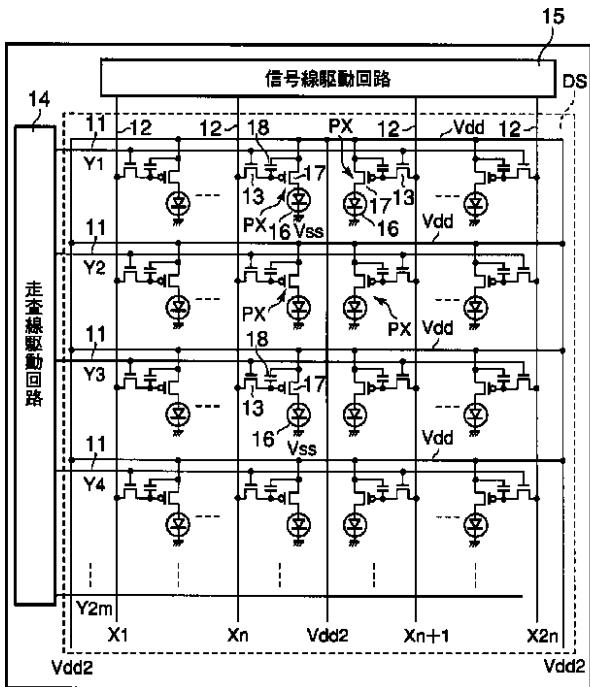
【図 3】



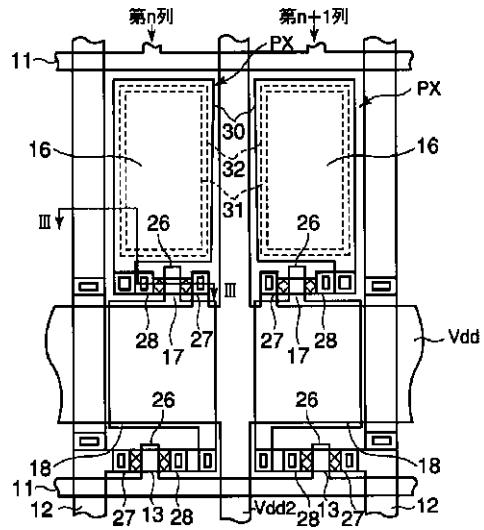
【図 10】



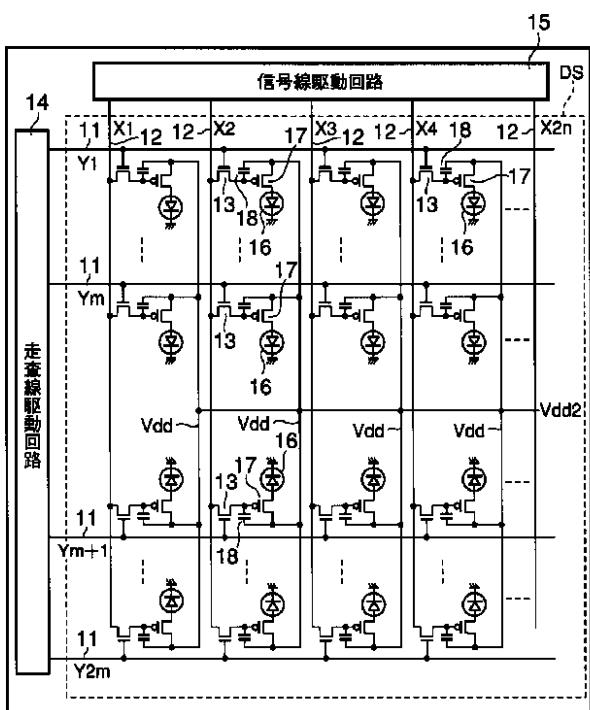
【図1】



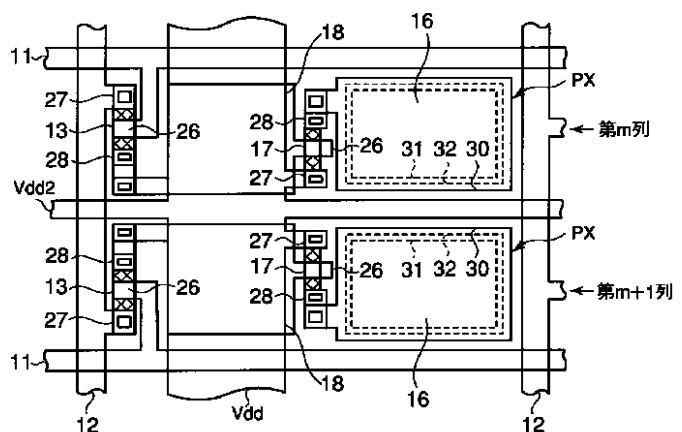
【図2】



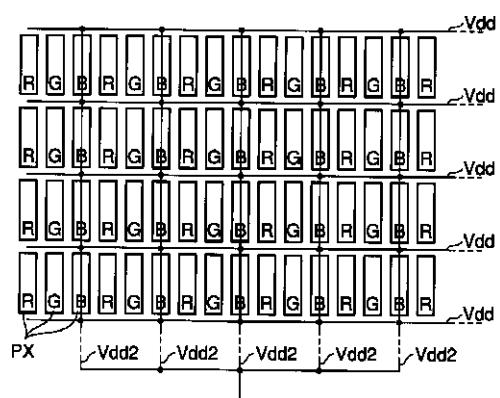
【図4】



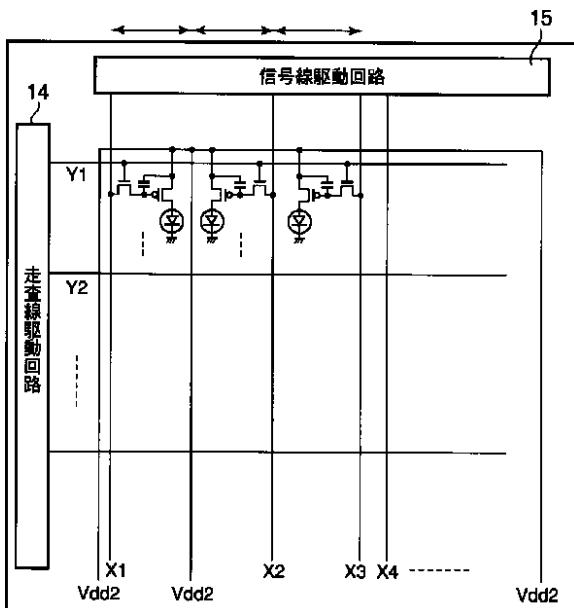
【図5】



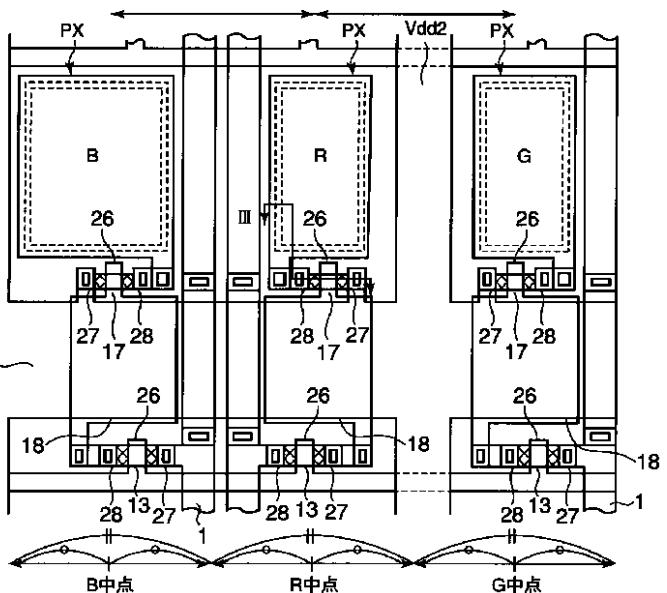
【図8】



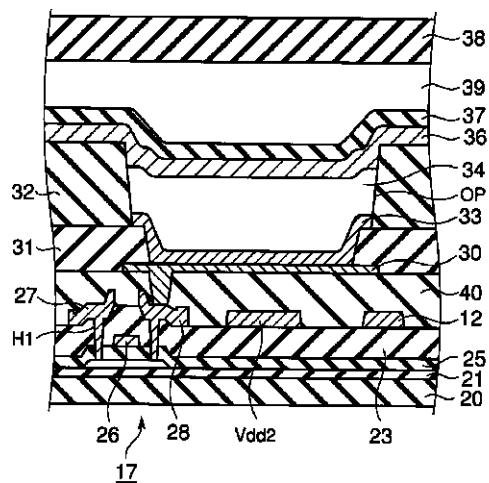
【図6】



【図7】



【図9】



フロントページの続き

(51) Int.CI.⁷ 識別記号
 G 0 9 G 3/20 6 8 0
 H 0 5 B 33/14

F I テ-マコ-ド[®] (参考)
 G 0 9 G 3/20 6 8 0 G
 H 0 5 B 33/14 A

F ターム(参考) 3K007 AB00 AB04 BA06 CA01 CB01
 DA00 DB03 EB00 FA01
 5C080 AA06 BB05 CC03 DD10 EE17
 FF11 HH10 JJ01 JJ02 JJ03
 JJ06 KK07
 5C094 AA09 BA03 BA27 CA19

专利名称(译)	表示装置		
公开(公告)号	JP2003108068A	公开(公告)日	2003-04-11
申请号	JP2001304744	申请日	2001-09-28
[标]申请(专利权)人(译)	株式会社东芝		
申请(专利权)人(译)	东芝公司		
[标]发明人	仲戸川博人 櫻井洋介		
发明人	仲戸川 博人 櫻井 洋介		
IPC分类号	H01L51/50 G09F9/30 G09G3/20 G09G3/30 H01L27/32 H05B33/14		
CPC分类号	H01L27/3279		
FI分类号	G09G3/30.J G09F9/30.365.Z G09G3/20.611.D G09G3/20.621.M G09G3/20.624.B G09G3/20.680.G H05B33/14.A G09F9/30.365 G09G3/20.642.A G09G3/3233 G09G3/3275 G09G3/3291 H01L27/32		
F-TERM分类号	3K007/AB00 3K007/AB04 3K007/BA06 3K007/CA01 3K007/CB01 3K007/DA00 3K007/DB03 3K007/EB00 3K007/FA01 5C080/AA06 5C080/BB05 5C080/CC03 5C080/DD10 5C080/EE17 5C080/FF11 5C080/HH10 5C080/JJ01 5C080/JJ02 5C080/JJ03 5C080/JJ06 5C080/KK07 5C094/AA09 5C094/BA03 5C094/BA27 5C094/CA19 3K107/AA01 3K107/BB01 3K107/CC33 3K107/DD03 3K107/DD39 3K107/EE03 3K107/EE06 3K107/EE07 5C080/DD05 5C380/AA01 5C380/AA02 5C380/AB06 5C380/AB11 5C380/AB12 5C380/AB18 5C380/AB22 5C380/AB34 5C380/AB41 5C380/AB42 5C380/AB46 5C380/AC04 5C380/BA19 5C380/BA20 5C380/BB05 5C380/BB08 5C380/BB12 5C380/BB17 5C380/BB22 5C380/CA04 5C380/CA12 5C380/CA23 5C380/CA32 5C380/CC02 5C380/CC26 5C380/CC27 5C380/CC62 5C380/CC77 5C380/CD012 5C380/DA02 5C380/DA06 5C380/DA32 5C380/DA33 5C380/DA34		
外部链接	Espacenet		

摘要(译)

减少沿驱动电源线的显示像素之间产生的串扰。显示装置包括多个显示像素PX的矩阵阵列，沿多个显示像素PX的行的多个扫描线11，沿多个显示像素的列的多个信号线12，并且电源线共同连接到多个显示像素PX。有机EL元件16中，用于从对应的扫描线11响应取的视频信号由相应的信号线12与扫描信号时，电容器18用于保持视频信号的像素开关13，以及有机EL的每个显示像素PX并且驱动元件17连接在元件16和电源布线之间，并将对应于视频信号的驱动电流提供给有机EL元件16。电源布线包括多个驱动电源线Vdd。和辅助电源线VDD2供给布置电源电压到多个驱动电源线Vdd的均匀划分的多个块的多个显示像素PX的在沿着驱动电源线Vdd的方向。

