

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3761146号

(P3761146)

(45) 発行日 平成18年3月29日(2006.3.29)

(24) 登録日 平成18年1月20日(2006.1.20)

(51) Int.Cl.	F I
H05B 33/10 (2006.01)	H05B 33/10
C09K 11/00 (2006.01)	C09K 11/00 F
C09K 11/08 (2006.01)	C09K 11/08 G
C09K 11/54 (2006.01)	C09K 11/08 J
C09K 11/55 (2006.01)	C09K 11/54 C P C
請求項の数 6 (全 14 頁) 最終頁に続く	

(21) 出願番号	特願2000-129693 (P2000-129693)	(73) 特許権者	000005049
(22) 出願日	平成12年4月28日(2000.4.28)		シャープ株式会社
(65) 公開番号	特開2001-313167 (P2001-313167A)		大阪府大阪市阿倍野区長池町22番22号
(43) 公開日	平成13年11月9日(2001.11.9)	(74) 代理人	100075557
審査請求日	平成14年7月12日(2002.7.12)		弁理士 西教 圭一郎
		(72) 発明者	井上 智
			大阪府大阪市阿倍野区長池町22番22号
			シャープ株式会社内
		審査官	里村 利光
		最終頁に続く	

(54) 【発明の名称】 カラーELパネルおよびその製造方法

(57) 【特許請求の範囲】

【請求項1】

基板と、

基板の一方面側に配置される上下電極と、

上下電極間に配置される2つの絶縁層と、

基板側の絶縁層上に、該絶縁層と接してエッチングによって発光層材料が複数パターンニングされて並置される発光層と、

発光層上に発光層と接し、前記発光層材料と結晶性の相性が良く、発光中心を含まない材料で、エッチングを含まない成膜法によって膜厚が50nmを越え200nm以下となるように形成され、発光させたい発光層部分を覆っている膜面改善層とを含むエレクトロルミネッセント素子を有することを特徴とするカラーELパネル。

【請求項2】

前記エレクトロルミネッセント素子に対向して、透光性基板上に形成されたカラーフィルタが備えられていることを特徴とする請求項1記載のカラーELパネル。

【請求項3】

前記膜面改善層の膜厚 d_m (m)は、膜面改善層の比誘電率 ϵ_m 、カラーELパネルの駆動回路によって決定される発光を開始させたい印加電圧波形の振幅値を V_a (V)、前記発光層の比誘電率を ϵ_p 、発光層が光始める発光層のしきい電界を E_{th} (V/m)、発光層の膜厚を d_p (m)、前記2つの絶縁層の膜厚の合計を d_i (m)および2つの絶縁層の見かけ上の誘電率の合計を ϵ_i としたとき、

10

20

$d m = (\epsilon m \times V a) / (\epsilon p \times E t h) - \epsilon m \times d p / \epsilon p - \epsilon m \times d i / \epsilon i$

の関係を満たすように選ばれることを特徴とする請求項 1 記載のカラー E L パネル。

【請求項 4】

基板の一方面上に下電極および絶縁層を形成する工程と、

絶縁層上に、エッチングによって発光層材料を複数パターンニングして並置することによって発光層を形成する工程と、

発光層上に、前記発光層材料と結晶性的相性が良く、発光中心を含まない材料を用い、発光させたい発光層部分を覆って、エッチングを含まない成膜法によって膜面改善層を膜厚が 50 nm を越え 200 nm 以下となるように形成する工程と、

膜面改善層上にもう一つの絶縁層を形成した後、積層形成された層を熱処理する工程と 10

、熱処理された絶縁層上に上電極を形成する工程とを含むことを特徴とするカラー E L パネルの製造方法。

【請求項 5】

前記発光層材料に Z n S : M n および S r S : C e を用い、前記膜面改善層の材料として Z n S を用いたとき、前記熱処理する工程において、温度を 400 以上とすることを特徴とする請求項 4 記載のカラー E L パネルの製造方法。

【請求項 6】

前記熱処理する工程において、温度を、前記基板の変形温度または変質温度のうち、いずれか低い方の温度より低い温度に設定することを特徴とする請求項 4 記載のカラー E L パネルの製造方法。 20

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、発光層が発光層材料を複数パターンニングして並置方式によって形成されるエレクトロルミネッセント (Electroluminescent: E L) 素子で構成されるカラー E L パネルに関し、特に該 E L 素子にカラーフィルタを組合わせて構成されるフィルタ方式のカラー E L パネルおよびその製造方法に関する。

【0002】

【従来の技術】

30

薄膜 E L パネルは、ガラスおよびセラミックス板などからなる基板上に下部電極、下部絶縁層、発光層、上部絶縁層、上部電極を順次積層した構造を有し、上部電極と下部電極との間に交流電圧を印加することによって発光を得る。従来から実用化されている薄膜 E L パネルは、発光層に Z n S : M n 薄膜を用いた黄色モノクロームディスプレイであり、下部電極に透光性導電膜、上部電極に金属電極を用い、下部電極側から光を取出す。

【0003】

近年の情報産業の発達によってカラーディスプレイの需要が高まっており、薄膜 E L パネルのカラー化への応用が盛んに進められている。薄膜 E L パネルをカラー化するため、薄膜 E L 素子とカラーフィルタとを対向させたフィルタ方式の薄膜 E L パネルが多く開発されている。フィルタ方式とは、薄膜 E L 素子から出る単一色の光を複数色の有機物からなるカラーフィルタによって分光して、複数の発光色を得る方式をいう。 40

【0004】

薄膜 E L パネルのカラー化の方式としては、フィルタ方式の他、異なる発光色の発光層をそれぞれ並べて絵素を形成する並置方式、異なる発光色の E L 素子を重ねて積層する積層方式、2 枚の基板にそれぞれ異なる発光色の E L 素子を形成して両者を重ね合わせる二重基板方式が主な方式として挙げられる。

【0005】

フィルタ方式は、E L 素子に一種類の発光層を設ければよく、製造プロセスが簡略化されて作り易く、製造原価を低くできる利点があるので、E L 素子のカラー化の方式として一般に採用されている。しかしブロードな発光スペクトルを持つ単色の発光層をカラーフィ 50

ルタで複数の発光色に分光するので、発光スペクトルの何割かがカラーフィルタでカットされて輝度が不足しやすいという問題がある。

【 0 0 0 6 】

前記問題を解決するため、所望する発光色に近い発光スペクトルを呈する発光層材料を、所望の色に対応して複数パターンニングすることによって、並置方式で形成した発光層を E L パネルに用いることを検討する。

現在、所望する発光色そのものの発光を得る目的では、輝度および寿命などの問題から、カラーフィルタ方式を全く採用していないというわけではない。所望する発光色による輝度を考慮すると、並置方式とカラーフィルタ方式とを併用するタイプの方が高い輝度が得られる。

10

【 0 0 0 7 】

発光層材料を複数パターンニングして並置方式によって発光層を形成し、E L パネルを構成したものにカラーフィルタを組合わせ、E L 素子からの発光をカラーフィルタによって分光する。これによってそれぞれの色に近い発光を呈する発光層材料を用いることができるようになるので、発光スペクトルがカラーフィルタによってカットされる部分が少なくなると、パネルの発光の効率が見かけ上高くなり、結果としてカラー E L パネルの輝度を向上させることが可能となる。

【 0 0 0 8 】

発光層をパターンニングして並置方式によってカラー E L パネルを形成する技術は、特開昭 6 1 - 1 3 5 9 7 号公報に示されている。前記公報では、発光層のパターンニング方法として、エッチング技術、フォトリソグラフィ法およびマスク蒸着法などが提案されている。カラー E L パネルの発光層パターンニング方法としては、同パネルの画素が非常に小さく画素密度も高いこと、発光層材料特性がよく知られているなどの関係で、エッチング技術が用いられることが一般的である。

20

【 0 0 0 9 】

【 発明が解決しようとする課題 】

前述のようにカラーフィルタを組合わせた並置方式のカラー E L パネルにおいては、発光層をエッチングによってパターンニングするので、エッチング時のレジスト形成およびエッチング液の沁込みなどによって、細かく見ると発光層の表面上が非常に荒れた形状となる。荒れた発光層上に上部絶縁層および上部電極を形成して E L 素子を構成した場合、その荒れた部分では結晶欠陥が生じやすいので、発光層と絶縁層界面とで電荷の浅い準位が多く形成され、発光層電界が低いところから電荷が流れて E L 素子が発光を呈し始め、E L 素子特性の輝度 - 印加電圧特性が急峻でなくなる。

30

【 0 0 1 0 】

通常 E L 素子は、発光開始電圧であるしきい電圧で、急激に輝度が増加する急峻な輝度 - 印加電圧特性を示す。輝度 - 印加電圧特性が急峻でないと、カラー E L パネルに大きな変調電圧が必要となってパネルの消費電力が増加する。また発光電界が低いところで電荷が流れるので、発光層に強い電界がかからなくなり、発光層中を流れる電荷のもつエネルギーが低くなり、その結果発光輝度が低下する。

【 0 0 1 1 】

したがって輝度 - 印加電圧特性の悪化によって生じるパネルの消費電力の増加、および駆動回路の変調電圧が固定であることによる輝度の低下について対策を採る必要もある。

40

【 0 0 1 2 】

本発明の目的は、E L 素子の発光層をパターンニングする並置方式のカラー E L パネルにおいて、消費電力の増加および発光輝度の低下を防止して表示品位のよいカラー E L パネルおよびその製造方法を提供することである。

【 0 0 1 3 】

【 課題を解決するための手段 】

本発明は、基板と、
基板の一方面側に配置される上下電極と、

50

上下電極間に配置される２つの絶縁層と、
基板側の絶縁層上に、該絶縁層と接してエッチングによって発光層材料が複数パターンニングされて並置される発光層と、

発光層上に発光層と接し、前記発光層材料と結晶性的相性が良く、発光中心を含まない材料で、エッチングを含まない成膜法によって膜厚が 50 nm を越え 200 nm 以下となるように形成され、発光させたい発光層部分を覆っている膜面改善層とを含むエレクトロルミネッセント素子を有することを特徴とするカラーＥＬパネルである。

【 0 0 1 4 】

本発明に従えば、ＥＬ素子の発光層をパターンニングする並置方式によって構成されるカラーＥＬパネルにおいて、発光層上の発光させたい部分全面に、発光層材料と結晶構造が近い、または発光層材料の結晶と結びつき易い材料を用いた膜面改善層を形成するので、発光層のパターンニング部位において発光層の結晶の連続性がよくなる。エッチングプロセスによってダメージを受け結晶性が悪くなった発光層より、エッチングプロセスを含まない蒸着法およびスパッタ法などの各種成膜方法によって形成された膜面改善層表面の方が結晶性がよいので、絶縁層と膜面改善層との間には、結晶欠陥による電荷の浅い準位ができず電荷の深い準位が形成される。これによってＥＬ素子の輝度－印加電圧特性を急峻に保つことができるので、パネルの消費電力の増加および発光輝度の低下を防止できる表示品位のよいカラーＥＬパネルを構成することができる。

【 0 0 1 5 】

本発明は、前記エレクトロルミネッセント素子に対向して、透光性基板上に形成されたカラーフィルタが備えられていることを特徴とする。

【 0 0 1 6 】

本発明に従えば、発光層材料が複数パターンニングされたＥＬ素子からの発光をカラーフィルタを用いて分光することによって、各々の色に近い発光を呈する発光層材料をそれぞれ用いることができるようになるので、発光スペクトルがカラーフィルタによってカットされる部分が少なくなつて、パネル発光の効率が見かけ上高くなり、カラーＥＬパネルの輝度を向上させることができ、さらに表示品位のよいカラーＥＬパネルを構成することが可能である。

【 0 0 1 7 】

本発明は、前記膜面改善層の膜厚 d_m (m) は、膜面改善層の比誘電率 ϵ_m 、カラーＥＬパネルの駆動回路によって決定される発光を開始させたい印加電圧波形の振幅値を V_a (V)、前記発光層の比誘電率を ϵ_p 、発光層が光始める発光層のしきい電界を E_{th} (V/m)、発光層の膜厚を d_p (m)、前記２つの絶縁層の膜厚の合計を d_i (m) および２つの絶縁層の見かけ上の誘電率の合計を ϵ_i としたとき、

$$d_m = (\epsilon_m \times V_a) / (\epsilon_p \times E_{th}) - \epsilon_m \times d_p / \epsilon_p - \epsilon_m \times d_i / \epsilon_i$$

の関係を満たすように選ばれることを特徴とする。

【 0 0 1 8 】

本発明に従えば、膜面改善層の膜厚を一定膜厚以下にすることによって、一定膜厚を越える場合のようにＥＬ素子を発光させるために必要な電圧が、設計した電圧より高くなって、カラーＥＬパネルの駆動回路の変調電圧が固定であることにより変調電圧がとれないで輝度が低下したり、駆動回路でかけられる最大電圧をかけてもＥＬ素子が発光しなくなったりする問題が生じない。また発光層が、異なる複数の材料の並置により構成されている場合は、各々の材料の部分について d_m を上記式より計算し、それらの中で最も小さい d_m をＥＬ素子全体の d_m の上限値とすればよい。

【 0 0 1 9 】

本発明は、基板の一方向上に下電極および絶縁層を形成する工程と、
絶縁層上に、エッチングによって発光層材料を複数パターンニングして並置することによって発光層を形成する工程と、

発光層上に、前記発光層材料と結晶性的相性が良く、発光中心を含まない材料を用い、発光させたい発光層部分を覆って、エッチングを含まない成膜法によって膜面改善層を膜

10

20

30

40

50

厚が50nmを越え200nm以下となるように形成する工程と、

膜面改善層上にもう一つの絶縁層を形成した後、積層形成された層を熱処理する工程と、

熱処理された絶縁層上に上電極を形成する工程とを含むことを特徴とするカラーELパネルの製造方法である。

【0020】

本発明に従えば、EL素子の発光層をパターニングする並置方式によって構成されるカラーELパネルにおいて、発光層上の発光させたい部分全面に、発光層材料と結晶構造が近い、または発光層材料の結晶と結びつき易い材料を用いた膜面改善層を形成するので、発光層のパターニング部位において発光層の結晶の連続性がよくなる。エッチングプロセスによってダメージを受け結晶性が悪くなった発光層より、エッチングプロセスを含まない蒸着法およびスパッタ法などの各種成膜方法によって形成された膜面改善層表面の方が結晶性がよいので、絶縁層と膜質改善層との間には、結晶欠陥による電荷の浅い準位ができず電荷の深い準位が形成される。また熱処理によってEL素子の発光層のパターニング面と膜面改善層との界面状態がよくなるとともに、界面部分で結晶性がよくなって結晶欠陥が少なくなるので、さらにEL素子の輝度-印加電圧特性を急峻に保て、パネルの消費電力の増加および発光輝度の低下も防止できる表示品位のよいカラーELパネルを製造することができる。

10

【0021】

本発明は、前記発光層材料にZnS:MnおよびSrS:Ceを用い、前記膜面改善層の材料としてZnSを用いたとき、前記熱処理する工程において、温度を400以上とすることを特徴とする。

20

【0022】

本発明に従えば、発光層材料としてZnS:MnおよびSrS:Ce、膜面改善層としてZnSを用いて400以上で熱処理するので、膜面改善層と発光層の界面近傍の結晶性が向上して結晶欠陥が減少するため、輝度および発光効率が高いカラーELパネルを得ることができる。

【0023】

本発明は、前記熱処理する工程において、温度を、前記基板の変形温度または変質温度のうち、いずれか低い方の温度より低い温度に設定することを特徴とする。

30

【0024】

本発明に従えば、基板が変形および変質する温度より低い温度で熱処理するので、カラーELパネルの製造中および製造後にパネルの変形を生じることなく、パネルの歩留まりをよくしてパネル原価を低くできるとともに、パネルの歪みによる表示品位の悪化を防止することができる。

【0025】

【発明の実施の形態】

第1実施形態

図1は、本発明の実施の一形態によるカラーELパネルの断面斜視図である。該カラーELパネルは、ELパネル基板123、カラーフィルタ基板120および樹脂接着剤115から成る。前記ELパネル基板123は、EL素子基板119、絶縁性液体20、シール板18、注入孔19、封止板110およびシール樹脂117を含む。

40

【0026】

EL素子基板119は、たとえば板厚1.1mm、ガラスサイズ150mm×110mmのガラス基板である基板11上に、EL素子118が形成されて成る。該EL素子118は、順次、たとえばITO(Indium-tin-oxide)が膜厚50~500nmで形成された透光性の下部電極12、 $\text{Si}_3\text{N}_4/\text{SiO}_2$ 積層膜が膜厚200~500nmで形成された下部絶縁層13、膜厚300~1000nmでZnS:MnとSrS:Ceとでストライプ状にパターニングされた発光層14、ZnS:Mnと同じ結晶構造であるZnSを用いて膜厚150nmに形成した膜面改善層15、 $\text{SiO}_2/\text{Si}_3\text{N}_4$ 積層膜が膜厚50~5

50

00nmで形成された上部絶縁層16、ITOが膜厚100~800nmで形成された透光性の上部電極17が積層されて成る。

【0027】

膜面改善層15には、発光層のZnS:Mnの母体材料と同じZnSなど、発光層との結晶性的相性がよい材料を用いる。ZnSはSrSと結晶構造は異なるが、結晶的には相性がよく、SrS:Ceを発光層とする青緑色発光EL素子の電荷の加速層としてよく用いられている。故に発光層中に電荷をスムーズに流す意味ではSrS:Ce上にZnS層を用いても問題は生じない。

【0028】

膜面改善層15が発光するような物質であると発光層をパターンングした意味がなくなり、膜面改善層15が光るとEL素子の発光色が変化してパネルの表示品位が悪化するので、膜面改善層15には発光中心の存在しない無添加(ノンドープ)の発光層材料を用いる。膜面改善層15の膜厚は、後述するように一定膜厚以下に設定する。

【0029】

カラーフィルタ基板120は、板厚1.1mmのガラス板などの透光性基板111の一面上に、膜厚1.2μmで赤、緑および青のカラーフィルタ112が順次ストライプ状に並列に形成され、各カラーフィルタ112を重ねた領域がブラックマスク113となっている。

【0030】

EL素子基板119とカラーフィルタ基板120とは、EL素子118側で、両者が接触しないでEL素子118とカラーフィルタ112が20μm程度の極近い距離となるように、樹脂接着剤115によって貼合わされている。樹脂接着剤115は、カラーフィルタ基板120の全周にあるわけではなく、カラーフィルタ基板120の四隅や一辺の一部に塗布されている。

【0031】

EL素子基板119と、たとえば板厚1.8mmのガラスの一方面が枠部分を残して0.7mmの深さに掘込まれて注入孔19が設けられたシール板18とが、表示部周辺に設けられたエポキシ樹脂などのシール樹脂117によって貼合わされている。注入孔19から、EL素子基板119とシール板18との間隙に絶縁性液体20が注入されると、前述のように樹脂接着剤115がカラーフィルタ基板120の四隅や一辺の一部に塗布されているので、EL素子118とカラーフィルタ112との間も絶縁性液体20で満たされる。注入孔19は封止板110によって封止されてELパネル基板123が形成されている。

【0032】

図2は、図1のカラーELパネルを法線方向21からみた平面図である。法線方向21からみて下部電極12と上部電極17とは互いに直交して格子形状をなし、下部電極12と上部電極17との交差部によって画素216が形成されている。ストライプ状に形成されたカラーフィルタ112同士の間にはブラックマスク113が形成され、透光性基板111とカラーフィルタ112とブラックマスク113とによってカラーフィルタ基板120が形成されている。

【0033】

図3は、膜面改善層を用いてZnS:Mnを発光層とするEL素子の輝度-印加電圧特性を示すグラフである。図4は、膜面改善層がなくZnS:Mnを発光層とするEL素子の輝度-印加電圧特性を示すグラフである。図3に用いたEL素子の素子構造は、発光層14がパターンングされていないことおよびカラーフィルタ基板120がないことを除いて図1と同様であり、膜面改善層はZnSを用いているので、発光層との結晶性的相性が極めてよい。

【0034】

図4に用いたEL素子の素子構造は、膜面改善層がないことを除いて、図3におけるEL素子の素子構造と同様である。図3および図4において、発光層には同じロットのZnS:Mnを用い、周波数100Hzおよびパルス幅35μmの同じ交流パルス電圧波形で測

10

20

30

40

50

定した。

【 0 0 3 5 】

E L 素子は、駆動時に変調電圧によって、画素の発光非発光状態を決定する。変調電圧は、輝度が 1 f t - L 以下の電圧とそれより高い必要な輝度が充分に取れる発光時の電圧 L 5 0 との差であり、その値は実用上駆動回路の性能の関係で最大値が決まり、約 5 0 V 程度が取られる。発光時の電圧 L 5 0 は、1 f t - L の輝度を示す電圧をしきい電圧とすると、

$$L 5 0 = \text{しきい電圧} + \text{変調電圧}$$

で表される。パネルの輝度が 1 f t - L 以上では人間の目に画素が発光して見え、発光時とのコントラストが落ちてパネルの表示品位が低くなるので、非発光時の電圧値は通常 1 f t - L より若干低い値が選ばれる。発光時に印加できる電圧の最大値は固定値であるので、パネルの輝度 - 印加電圧特性は急峻である必要がある。

10

【 0 0 3 6 】

図 3 では、1 f t - L 付近が急峻であるので、約 1 7 0 V 付近をしきい電圧とし、変調電圧を 5 0 V とすると、発光時の電圧 L 5 0 は約 2 2 0 V 程度になり、1 0 0 f t - L 程度の輝度が得られる。図 4 では、低電圧から発光を呈し始め、1 f t - L 付近がなだらかで、しきい電圧は 1 5 5 V 付近であり、変調電圧を 5 0 V とすると発光時の電圧 L 5 0 は 2 0 5 V で、輝度が 5 5 f t - L 程度でかなり低い。これによって膜面改善層がない従来の E L 素子をカラー E L パネルに用いた場合には表示品位が悪くなるのに対し、膜面改善層を備える E L 素子を用いた本発明のカラー E L パネルにおいては、E L 素子の輝度 - 印加電圧特性を急峻に保てパネルの消費電力の増加を防止でき、発光輝度の低下も防止して表示品位がよくなることが判る。

20

【 0 0 3 7 】

E L 素子は、発光層中を流れる電荷が発光層中の発光中心を励起することによって発光する。主に発光層中の添加物が発光中心となる。この励起には 1 M V / c m 以上の高い電界が必要で、E L 素子を効率よく、輝度がより高くなるように発光させるには発光層中を電荷がスムーズに流れるようにする必要がある。このためには絶縁層と発光層とを流れる電荷が、発光層に高い電界がかかったときに流れるようにする必要があり、発光層および絶縁層間に貯えられる電荷は、深い準位に捕獲されていることが必須である。

【 0 0 3 8 】

膜面改善層がない従来の E L 素子においては、発光層と絶縁層間にトラップされる電荷は浅い準位になりやすいのに対し、膜面改善層を備える E L 素子においては、深い準位が形成されるので、効率よく、輝度が高いカラー E L パネルを形成することができる。

30

【 0 0 3 9 】

カラー E L パネルにおいて、輝度が低下したり発光しなくなったりする問題を生じないようにするためには、膜面改善層 1 5 の膜厚を一定膜厚以下に設定する必要もある。

【 0 0 4 0 】

発光層膜厚を d_p (m)、発光層が光始める発光層のしきい電界を E_{th} (V / m)、発光層にかかる電圧を V_p (V) とすると、発光層が発光するためには、

$$d_p \times E_{th} \leq V_p \quad \dots (1)$$

40

であればよい。膜面改善層を持つ E L 素子は電氣的にみると、等価的に 3 種類のコンデンサの直列接続、すなわち膜面改善層容量 C_m 、発光層容量 C_p 、上下の絶縁層を合わせた総合容量 C_i の 3 つのコンデンサの直列接続とみることができる。 C_m と C_p と C_i とを直列接続したときの全体の容量を E L 素子の全容量 C とし、膜面改善層にかかる電圧を V_m 、絶縁層にかかる電圧を V_i とすると、この素子に電圧 V_a を印加した場合にそれぞれのコンデンサに貯えられる電荷量は電氣的関係を示す公式から、

$$C \times V_a = C_m \times V_m = C_p \times V_p = C_i \times V_i \quad \dots (2)$$

$$V_a = V_m + V_p + V_i \quad \dots (3)$$

となる。式 (2) から、

$$V_m = C \times V_a / C_m, V_p = C \times V_a / C_p, V_i = C \times V_a / C_i \quad \dots (4)$$

50

となる。式(4)を式(3)へ代入して整理すると、

$$C = 1 / (1 / C_m + 1 / C_p + 1 / C_i) \quad \dots (5)$$

となる。式(2)と式(5)とより発光層にかかる電圧 V_p は、

$$V_p = C_m \times C_i \times V_a / (C_m \times C_p + C_p \times C_i + C_m \times C_p) \quad \dots (6)$$

となる。

【0041】

真空の誘電率を ϵ_0 、膜面改善層、発光層および絶縁層の比誘電率を各々 ϵ_m 、 ϵ_p および ϵ_i 、同じ EL 素子の 3 つのコンデンサはすべて同じ面積となるので C_m 、 C_p または C_i の面積を $S (m^2)$ 、膜面改善層、発光層および絶縁膜の膜厚を各々 $d_m (m)$ 、 $d_p (m)$ および $d_i (m)$ で表すと、電気的關係を示す公式から、

$$C_m = \epsilon_0 \times \epsilon_m \times S / d_m, C_p = \epsilon_0 \times \epsilon_p \times S / d_p, C_i = \epsilon_0 \times \epsilon_i \times S / d_i \quad \dots (7) \text{ となる}$$

。式(7)を式(6)へ代入して整理すると、

$$V_p = d_p \times \epsilon_m \times \epsilon_i \times V_a / (d_p \times \epsilon_m \times \epsilon_i + d_m \times \epsilon_p \times \epsilon_i + d_i \times \epsilon_m \times \epsilon_p) \quad \dots (8) \text{ となる。}$$

式(8)を式(1)へ代入して整理すると、

$$d_m = (\epsilon_m \times V_a) / (\epsilon_p \times E_{th}) - \epsilon_m \times d_p / \epsilon_p - \epsilon_m \times d_i / \epsilon_i \quad \dots (9) \text{ となる。}$$

【0042】

膜面改善層の膜厚 d_m が、式(9)の条件を越えて厚くすると、EL 素子を発光させるために必要な電圧が、設計した電圧より高くなって変調電圧がとれないで輝度が低下したり、駆動回路でかけられる最大電圧をかけても EL 素子が発光しなくなったりする。変調電圧は、実用上駆動回路の性能の關係でその最大値が決まり、現在、技術的には 250 V 前後まで可能である。

【0043】

つぎに本発明の実施の一形態によるカラー EL パネルの製造方法について図 1 を参照して詳細に説明する。

【0044】

まず板厚 1.1 mm およびガラスサイズ 150 mm × 110 mm のガラス基板 (1737 : コーニングジャパン社製)などを基板 11 とし、基板 11 上に ITO などの透明導電膜を、たとえばスパッタ法、電子ビーム蒸着法およびスプレー法などの各種の薄膜形成方法によって 50 ~ 500 nm の膜厚に成膜した後、フォトリソグラフィプロセスによってストライプ状に形成することによって透光性の下部電極 12 を形成する。

【0045】

次いで下部電極 12 上に Si_3N_4 / SiO_2 積層膜などの透光性絶縁膜を、たとえばスパッタ法によって 200 ~ 500 nm の膜厚に成膜して下部絶縁層 13 を形成した。

【0046】

次いで下部絶縁層 13 上に基板温度を 200 ~ 300 °C に保持し、ZnS に 0.2 ~ 0.6 重量%の Mn を添加した ZnS : Mn ペレットを蒸発源とし、電子ビーム蒸着法によって 300 ~ 1000 nm の膜厚の ZnS : Mn 層を形成した。形成した ZnS : Mn 層を下部電極 12 に直交するストライプ状のパターンにエッチングした。

【0047】

具体的には、ZnS : Mn 層上に、フォトリソレジスト (OFPR 8600 : 富士フイルムオーリン社製) をスピンコート法によって塗布し、所定のストライプ状パターンにフォトマスクと紫外線露光機とによって露光した。5 倍に希釈した現像液 (FH 2130 : 富士フイルムオーリン社製) によって現像した後、基板を水洗した。35% の塩酸を用いて室温で 20 秒間 ZnS : Mn をエッチングして水洗し、フォトリソレジストをアセトンによって除去してストライプ状の ZnS : Mn を形成した。

【0048】

さらに基板温度を 500 ~ 650 °C に保持し、SrS に 0.05 ~ 0.5 重量%の Ce を添加した SrS : Ce ペレットを蒸発源として電子ビーム蒸着法によって 300 ~ 1000 nm の膜厚の SrS : Ce 層を形成した。形成した SrS : Ce 層を下部電極 12 に直交し、ZnS : Mn がいない部分にストライプ状のパターンにエッチングした。

【0049】

具体的には、SrS：Ce層上に、フォトレジスト（OFPR8600：富士フィルムオーリン社製）をスピンコート法によって塗布し、フォトマスクをZnS：Mnがない層上に用いて紫外線露光機によってストライプ状パターンに露光した。5倍に希釈した現像液（FH2130：富士フィルムオーリン社製）によって現像した後、基板を水洗した。5%のリン酸を用いて室温で5秒間SrS：Ceをエッチングして水洗し、フォトレジストをアセトンによって除去し、ZnS：MnおよびSrS：Ceがパターンニングされた発光層14を形成した。

【0050】

次いで発光層14の上に、基板温度を200～300に保持し、ZnSペレットを蒸発源として電子ビーム蒸着法によって、ZnS：Mnと同じ結晶構造であるZnSを膜面改善層15として形成した。膜面改善層15の膜厚dmは、前述のように式(9)の条件を満たす厚さとした。たとえばZnS：Mnがパターンニングされた発光層14部分では、 $\epsilon_m = 8$ 、 $V_a = 200$ (V)、 $\epsilon_p = 8$ 、 $E_{th} = 1.0$ (MV/cm)、 $d_p = 1$ (μm)、 $d_i = 0.5$ (μm) および $\epsilon_i = 5$ となるように作製した素子では、式(9)から

$$dm = (8 \times 200) / (8 \times 1.0 \times 10^6 / 1.0 \times 10^{-2}) - 8 \times 1.0 \times 10^{-6} / 8 - 8 \times 0.5 \times 10^{-6} / 5$$

$$dm = 0.2 \times 10^{-6} \text{ (m)}$$

となり、SrS：Ceがパターンニングされた発光層14部分では、 $\epsilon_m = 8$ 、 $V_a = 200$ (V)、 $\epsilon_p = 10$ 、 $\epsilon_{th} = 0.8$ (MV/cm)、 $d_p = 1$ (μm)、 $d_i = 0.5$ (μm) および $\epsilon_i = 5$ となるように作成した素子では、式(9)から同様に計算すると、

$$dm = 0.4 \times 10^{-6} \text{ (m)}$$

となるが、ZnS：Mnの方がdmがより小さいので、本実施例ではdmは0.2 (μm) 以下であればよいので、膜面改善層15の膜厚を0.15 μm に設定した。

【0051】

次いでSiO₂/Si₃N₄積層膜などの絶縁膜を、下部絶縁層13と同様にして成膜し、上部絶縁層16として順次積層する。

【0052】

このようにして各層が形成された基板を、結晶性改善などのため真空中で450～650、1～6時間熱処理した。

【0053】

EL素子は、効率よく高輝度に発光させるためには発光層中を電荷がスムーズに流れる必要があり、このために発光層の結晶性がよりよいことが要求される。前述のように膜面改善層を発光層と結晶性的に近い材料を用いて形成したので、発光層と膜面改善層とは一体として発光層と考えることができる。このような発光層と膜面改善層との間において、結晶欠陥が存在しても熱処理によって減らすことができるので、電荷の流れをスムーズにし、ELパネルの輝度および効率をよりよくすることができる。

【0054】

400 以上で熱処理したのは、発光層材料として採用したZnS：MnおよびSrS：Ceは、400 以上で結晶性が図5に示すように充分よくなって輝度が向上することが知られているからである。

【0055】

図5は、本実施例の構成によるカラーELパネルのアニール温度を300、350、400、500、650として作成したカラーELパネルのL50における輝度を示す。図5より400 以上のアニール温度で輝度が大きく向上する。400 未満で熱処理した場合には、輝度および効率が低いカラーELパネルしか形成できない。

【0056】

熱処理温度の上限値は、基板に用いたガラス基板（1737：コーニングジャパン社製）の変形変質温度より低い650としたので、基板の歪みなどによる歩留まりの悪化およ

10

20

30

40

50

び表示品位の悪化を生じることはない。発光層 14 および膜面改善層 15 中で結晶性がよくなったので、電荷がスムーズに流れるようになり、輝度、発光効率が改善した。

【0057】

最後に、ITO を下部電極 12 と同様、各種の成膜方法で 100 ~ 800 nm の膜厚に成膜した後、フォトリソグラフィングプロセスによって下部電極 12 と直交するようにストライプ状に上部電極 17 を形成する。

【0058】

このようにして形成した EL 素子 118 は、下部電極 12 に透光性電極、上部電極 17 にも透光性電極を用い、発光層からの光の取出し方向は従来のモノクローム薄膜 EL パネルとは逆に、基板 11 の EL 素子 118 形成面側の面、図 1 では上側の方向になる。また発光層 14 からの図 1 で下側方向の光は、金属電極を用いたり、下部電極 12 に Au 系などの反射性のある物質を用いると、上側に取出すことが可能である。下部電極 12 は熱処理に耐えられる耐熱性が必要である。故に Mo、W および Ta などの高融点金属を用いてもよい。

10

【0059】

発光層 14 では発光スペクトル改善のために Mg を含んでもよい。発光層の発光スペクトルを改善するために ZnS : Tb、SrAl₂S₄ : Eu が発光層中に含まれていてもよい。発光層を構成する物質の種類は、2 種類より多くてもよい。

【0060】

次に前記 EL 素子とは別に、板厚 1.1 mm のガラス板などの透光性基板 111 の一面上に、感光性樹脂に赤色顔料、緑色顔料および青色顔料をそれぞれ分散した赤色フィルタ (CR-7001: 富士フィルムオーリン社製)、緑色フィルタ (CG-7001: 富士フィルムオーリン社製) および青色フィルタ (CB-7001: 富士フィルムオーリン社製) を用いて、フォトリソグラフィ法によって赤、緑および青のカラーフィルタ 112 を膜厚 1.2 μm で順次ストライプ状に並列にして、カラーフィルタ基板 120 を形成した。形成の際、先に形成した赤色のカラーフィルタに緑色のカラーフィルタがわずかに重ね、さらに緑色のカラーフィルタに青色のカラーフィルタがわずかに重なるようにして、先に形成したカラーフィルタに次に形成するカラーフィルタを画素 216 領域外でわずかに重ねあわせた領域をブラックマスク 113 とした。

20

【0061】

次いで発光層 14 とカラーフィルタ 112 とを、ZnS : Mn が赤色および緑色、SrS : Ce が青色となるように目合わせして、カラーフィルタ基板 120 を、樹脂接着剤 115 (X-9318: 三井化学社製) を介して EL 素子基板 119 と貼合わせた。なお X-9318 は硬化前には流動性で粘度が低い変性エポキシ樹脂である。

30

【0062】

具体的には、EL 素子基板 119 上には、あらかじめ直径 20 μm のプラスチックビーズ (ミクロパール SP-220: 積水ファインケミカル社製) を、1 mm φ に数個程度となるように散布しておき、該プラスチックビーズが散布された EL 素子基板 119 を、基板の四隅に X-9318 をつまようじなどで極少量つけたカラーフィルタ基板 120 と貼合わせた。これによって EL 素子 118 とカラーフィルタ 112 との間の距離が一定で、かつ視野角問題が発生しない程度に近付けた 20 μm で貼合わせることができる。

40

【0063】

次いでシール板 18 を、エポキシ樹脂などのシール樹脂 117 を介して、カラーフィルタ基板 120 が貼合わされた EL 素子基板 119 と貼合わせた。シール板 18 は、板厚 1.8 mm のガラスの一方面を、砥石を用い、枠部分を残して 0.7 mm の深さまで掘込み、注入孔 19 も設けて、あらかじめ作製しておいた。カラーフィルタ基板 120 が貼合わされた EL 素子基板 119 とシール板とが貼合わされた基板を真空チャンバー内に入れ、注入孔 19 を通して EL 素子基板 119 とシール板 18 との間隙を充分真空排気した。

【0064】

シリカゲル 25 重量% を混合したシリコンオイルで構成される絶縁性液体 20 中に、注

50

入孔 19 を浸してから、真空チャンバー内を窒素でリークすることによって、注入孔 19 から絶縁性液体 20 を、カラーフィルタ基板 120 が貼合わされた EL 素子基板 119 とシール板 18 との間隙、および EL 素子 118 とカラーフィルタ 112 との間隙に注入した。前述のように樹脂接着剤 115 がカラーフィルタ基板 120 の四隅に塗布されているので、注入孔 19 から、EL 素子基板 119 とシール板 18 との間隙に絶縁性液体 20 が注入されると、EL 素子 118 とカラーフィルタ 112 との間も絶縁性液体 20 で満たされる。ただし、前記シリコンオイル中のシリカゲルは、粒径が EL 素子 118 とカラーフィルタ 112 との間の距離 20 μm より充分小さい、たとえば 5 μm 程度のものを用いる。

【0065】

10

該間隙に絶縁性液体 20 が満たされた後、封止板 110 をエポキシ樹脂などで注入孔 19 に接着することによって注入孔 19 を封止し、カラー EL パネルである EL パネル基板 123 を形成した。絶縁性液体 20 は湿気に極めて弱い EL 素子 118 を保護する役割を担っている。

【0066】

以上のように本発明の実施の一形態によれば、発光層上の発光させたい部分全面に、発光層材料と結晶構造に近い、または発光層材料の結晶と結びつき易い材料を用いた膜面改善層を形成することによって、発光層のパターニング部位において発光層の結晶の連続性がよくなる。

【0067】

20

またエッチングプロセスによってダメージを受け結晶性が悪くなった発光層より、エッチングプロセスを含まない蒸着法およびスパッタ法などの各種成膜方法によって形成された膜面改善層表面の方が結晶性がよいので、絶縁層と膜質改善層との間には、結晶欠陥による電荷の浅い準位ができず電荷の深い準位が形成され、EL 素子の輝度 - 印加電圧特性を急峻に保て、パネルの消費電力の増加および発光輝度の低下を防止できる。

【0068】

さらに熱処理によって EL 素子の発光層のパターニング面と膜面改善層との界面状態がよくなるとともに、界面部分で結晶性がよくなって結晶欠陥が少なくなるので、さらに EL 素子の輝度 - 印加電圧特性を急峻に保て、パネルの消費電力の増加および発光輝度の低下も防止できる表示品位のよいカラー EL パネルを提供することができる。

30

【0069】

【発明の効果】

本発明によれば、発光層のパターニング部位において発光層の結晶の連続性がよくなり、絶縁層と膜質改善層との間には、結晶欠陥による電荷の浅い準位ができず電荷の深い準位が形成され、EL 素子の輝度 - 印加電圧特性を急峻に保つことができるので、パネルの消費電力の増加および発光輝度の低下を防止できる表示品位のよいカラー EL パネルを構成することができる。

【0070】

本発明によれば、発光層材料が複数パターニングされた EL 素子からの発光をカラーフィルタを用いて分光することによって、カラー EL パネルの輝度を向上させることができ、さらに表示品位のよいカラー EL パネルを構成することが可能である。

40

【0071】

本発明によれば、膜面改善層の膜厚を一定膜厚以下にすることによって、一定膜厚を越える場合のように EL 素子を発光させるために必要な電圧が、設計した電圧より高くなって、カラー EL パネルの駆動回路の変調電圧が固定であることにより変調電圧がとれないで輝度が低下したり、駆動回路でかけられる最大電圧をかけても EL 素子が発光しなくなったりする問題が生じない。

【0072】

本発明によれば、発光層のパターニング部位において発光層の結晶の連続性がよくなり、絶縁層と膜質改善層との間には、結晶欠陥による電荷の浅い準位ができず電荷の深い準位

50

が形成される。また熱処理によってE L素子の発光層のパターニング面と膜面改善層との界面状態がよくなるとともに、界面部分で結晶性がよくなって結晶欠陥が少なくなるので、さらにE L素子の輝度 - 印加電圧特性を急峻に保て、パネルの消費電力の増加および発光輝度の低下も防止できる表示品位のよいカラーE Lパネルを製造することができる。

【0073】

本発明によれば、発光層材料としてZ n S : M nおよびS r S : C e、膜面改善層としてZ n Sを用いて400 以上で熱処理するので、輝度および発光効率が高いカラーE Lパネルを得ることができる。

【0074】

本発明によれば、基板が変形および変質する温度より低い温度で熱処理するので、カラーE Lパネルの製造中および製造後にパネルの変形を生じることなく、パネルの歩留まりをよくしてパネル原価を低くできるとともに、パネルの歪みによる表示品位の悪化を防止することができる。

10

【図面の簡単な説明】

【図1】本発明の実施の一形態によるカラーE Lパネルの斜視図である。

【図2】図1のカラーE Lパネルを法線方向21からみた平面図である。

【図3】膜面改善層を用いてZ n S : M nを発光層とするE L素子の輝度 - 印加電圧特性を示すグラフである。

【図4】膜面改善層がなくZ n S : M nを発光層とするE L素子の輝度 - 印加電圧特性を示すグラフである。

20

【図5】本発明の実施の形態によるカラーE Lパネルのアニール温度を300 ~ 650 とした場合のL50におけるカラーE Lパネルの輝度を示すグラフである。

【符号の説明】

11 基板

12 下部電極

13 部絶縁層

14 発光層

15 膜面改善層

16 上部絶縁層

17 上部電極

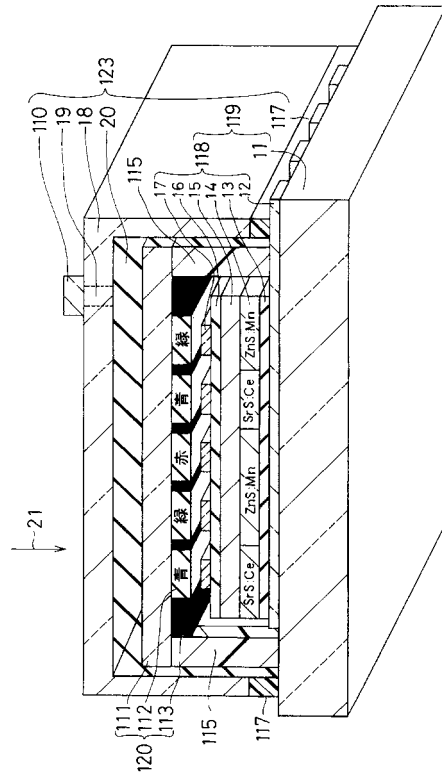
30

111 透光性基板

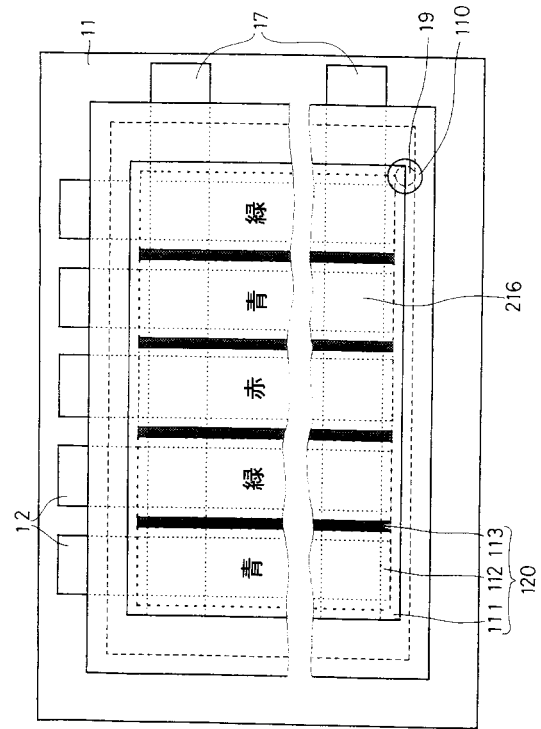
112 カラーフィルタ

113 ブラックマスク

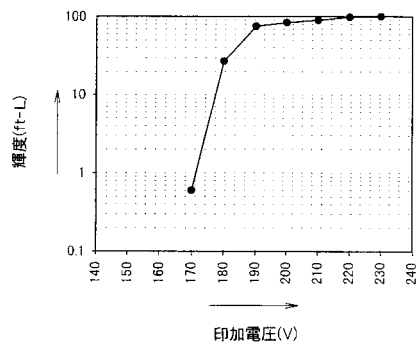
【図 1】



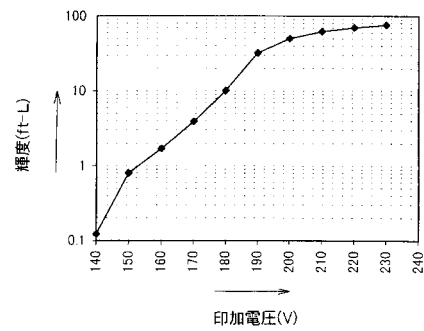
【図 2】



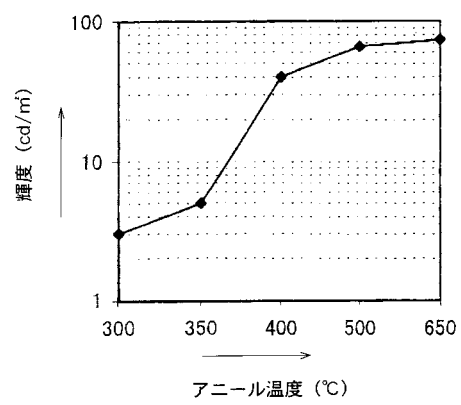
【図 3】



【図 4】



【図 5】



 フロントページの続き

(51) Int.Cl.		F I		
C 0 9 K 11/56 (2006.01)		C 0 9 K 11/55	C P C	
H 0 5 B 33/12 (2006.01)		C 0 9 K 11/56	C P C	
H 0 5 B 33/22 (2006.01)		H 0 5 B 33/12	B	
		H 0 5 B 33/22	Z	

(56)参考文献 特開平 0 9 - 2 7 4 9 9 1 (J P , A)
 特開平 0 6 - 2 9 5 7 8 7 (J P , A)
 特開 2 0 0 0 - 0 1 2 2 3 3 (J P , A)
 特表 2 0 0 3 - 5 0 0 8 0 5 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)
 H05B33/00-33/28、C09K11/06

专利名称(译)	彩色EL面板及其制造方法		
公开(公告)号	JP3761146B2	公开(公告)日	2006-03-29
申请号	JP2000129693	申请日	2000-04-28
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普公司		
当前申请(专利权)人(译)	夏普公司		
[标]发明人	井上智		
发明人	井上 智		
IPC分类号	H05B33/10 C09K11/00 C09K11/08 C09K11/54 C09K11/55 C09K11/56 H05B33/12 H05B33/22		
FI分类号	H05B33/10 C09K11/00.F C09K11/08.G C09K11/08.J C09K11/54.CPC C09K11/55.CPC C09K11/56.CPC H05B33/12.B H05B33/22.Z		
F-TERM分类号	3K007/AB02 3K007/AB03 3K007/AB11 3K007/AB18 3K007/BA06 3K007/BB01 3K007/BB03 3K007/BB05 3K007/BB06 3K007/CA01 3K007/CB01 3K007/DA05 3K007/DB01 3K007/DB02 3K007/DC02 3K007/DC04 3K007/EA02 3K007/EC03 3K007/FA01 3K007/FA02 3K007/FA03 3K107/AA07 3K107/BB01 3K107/CC02 3K107/CC21 3K107/CC45 3K107/DD55 3K107/DD56 3K107/DD90 3K107/DD95 3K107/EE22 3K107/FF04 3K107/FF15 3K107/FF17 3K107/GG12 3K107/GG28 4H001/CA05 4H001/CC07 4H001/XA16 4H001/XA30 4H001/XA38 4H001/YA25 4H001/YA58		
其他公开文献	JP2001313167A		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种具有平行图案化发光层的彩色EL面板，用于高质量显示，并通过防止功耗增加和亮度降低来提供彩色EL面板的制造方法。解决方案：通过蚀刻发光层材料形成发光层14，以便在形成于基板11的一个表面上的绝缘层13上平行地形成多个图案，并且在发光层上形成膜表面改善层15通过不包括蚀刻的成膜方法形成层，此时，用发光层材料具有结晶亲和力的材料覆盖用于发光的发光层的一部分，并且在上面形成另一个绝缘层16之后，彩色EL面板的制造包括热处理工艺。ZnS：Mn和SrS：Ce用作发光层材料，ZnS用作膜表面改性层15的材料。热处理在高于400℃且低于温度的温度下进行。转换或转换基板11。

图 1

