

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-208582
(P2005-208582A)

(43) 公開日 平成17年8月4日(2005.8.4)

(51) Int. Cl. ⁷	F I	テーマコード (参考)
G09F 9/30	G09F 9/30 338	3K007
H01L 31/12	G09F 9/30 349Z	5C094
H05B 33/14	H01L 31/12 G	5F089
	H05B 33/14 A	

審査請求 未請求 請求項の数 19 O L (全 15 頁)

(21) 出願番号	特願2004-342659 (P2004-342659)	(71) 出願人	000001889 三洋電機株式会社
(22) 出願日	平成16年11月26日 (2004.11.26)		大阪府守口市京阪本通2丁目5番5号
(31) 優先権主張番号	特願2003-427195 (P2003-427195)	(74) 代理人	100091605 弁理士 岡田 敬
(32) 優先日	平成15年12月24日 (2003.12.24)	(72) 発明者	西川 龍司 大阪府守口市京阪本通2丁目5番5号 三洋電機株式会社内
(33) 優先権主張国	日本国 (JP)	(72) 発明者	小川 隆司 大阪府守口市京阪本通2丁目5番5号 三洋電機株式会社内
		Fターム(参考)	3K007 BA06 BB00 DB03 GA00 5C094 AA15 AA43 AA44 AA45 BA03 BA27 BA31 BA43 CA19 DA20 FB14 HA02 HA08 HA10 5F089 BA03 BB06 BC02 GA10

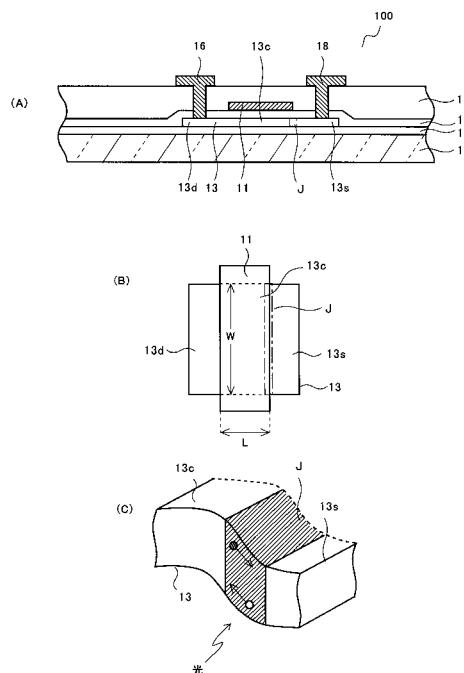
(54) 【発明の名称】 光センサおよびディスプレイ

(57) 【要約】

【課題】 従来、光センサを表示装置に備える場合、別工程で製造された別モジュールを同一筐体に組み込んでいた。しかし、部品点数やコストの削減が図れず、表示装置の小型化、薄型化も進まなかった。

【解決手段】 絶縁基板上に設けるTF Tで光センサを実現する。TF Tのオフ時に外光が入射することで発生するフォトカレントを検知して光センサとして利用する。TF Tのゲート幅Wを大きくすることで、フォトカレントの発生領域を増やし、感度の良い光センサを実現する。また、ガラス基板上に設けるTF Tで実現できるので、EL表示装置と同一基板に作りこむことができる。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

基板上に設けられたゲート電極と、該ゲート電極と絶縁膜を介して設けられた半導体層と、該半導体層に設けられたチャンネルと、該チャンネルの両側に設けられたソースおよびドレインとを有する光センサであって、

前記ゲート電極のゲート幅は該ゲート電極のゲート長の10倍以上の長さであることを特徴とする光センサ。

【請求項 2】

前記ゲート幅は、5 μm から 10000 μm であることを特徴とする請求項 1 に記載の光センサ。

【請求項 3】

前記半導体層は、前記ソースと前記チャンネル間または前記ドレインと前記チャンネル間の接合領域に光が照射するとフォトカレントが発生することを特徴とする請求項 1 に記載の光センサ。

【請求項 4】

前記半導体層の前記ソースと前記チャンネル間または前記ドレインと前記チャンネル間に低濃度不純物領域を設けることを特徴とする請求項 1 に記載の光センサ。

【請求項 5】

前記低濃度不純物領域は、入射光により発生したフォトカレントを出力する側に設けることを特徴とする請求項 4 に記載の光センサ。

【請求項 6】

所定の時間毎に前記ゲート電極に電圧を印加して当該光センサを駆動させることを特徴とする請求項 1 に記載の光センサ。

【請求項 7】

薄膜トランジスタを有する画素を複数設けた表示部と、

絶縁性基板上に設けられたゲート電極と、該ゲート電極と絶縁膜を介して設けられた半導体層と、該半導体層に設けられたチャンネルと、該チャンネルの両側に設けられたソースおよびドレインとを有する光センサとを、単一の絶縁性基板上に設けたディスプレイであって、

前記ゲート電極のゲート幅は該ゲート電極のゲート長の10倍以上の長さであることを特徴とするディスプレイ。

【請求項 8】

EL素子と薄膜トランジスタとから構成される画素を複数設けた表示部と、

絶縁性基板上に設けられたゲート電極と、該ゲート電極と絶縁膜を介して設けられた半導体層と、該半導体層に設けられたチャンネルと、該チャンネルの両側に設けられたソースおよびドレインとを有する光センサとを、単一の絶縁性基板上に設けたディスプレイであって、

前記光センサのゲート電極のゲート幅は該ゲート電極のゲート長の10倍以上の長さであることを特徴とするディスプレイ。

【請求項 9】

前記EL素子は、少なくとも第1の電極と、第2の電極と、前記第1及び第2の電極に挟まれる発光層とを有することを特徴とする請求項 8 に記載のディスプレイ。

【請求項 10】

前記光センサは、周囲の光を受光して前記表示部の輝度を制御することを特徴とする請求項 7 または請求項 8 のいずれかに記載のディスプレイ。

【請求項 11】

前記光センサに対応して設けられた発光素子を更に有し、前記光センサは前記発光素子から光の受光及び遮断を検知することを特徴とする請求項 7 または請求項 8 のいずれかに記載のディスプレイ。

【請求項 12】

10

20

30

40

50

前記光センサを複数並列に接続し、前記各光センサの総ゲート幅が $5\ \mu\text{m}$ から $10000\ \mu\text{m}$ であることを特徴とする請求項 7 または請求項 8 のいずれかに記載のディスプレイ。

【請求項 13】

前記光センサは、前記ソースと前記チャンネル間または前記ドレインと前記チャンネル間のどちらか一方の前記半導体層に低濃度不純物領域を設けることを特徴とする請求項 7 または請求項 8 のいずれかに記載のディスプレイ。

【請求項 14】

前記薄膜トランジスタは、前記光センサの前記絶縁膜および前記ゲート電極および前記半導体層と、各々同一の膜質からなる絶縁膜、ゲート電極および半導体層を有することを特徴とする請求項 7 または請求項 8 のいずれかに記載のディスプレイ。

10

【請求項 15】

一の前記光センサのゲート長に対するゲート幅の割合は、一の前記薄膜トランジスタのゲート長に対するゲート幅の割合よりも大きいことを特徴とする請求項 7 または請求項 8 のいずれかに記載のディスプレイ。

【請求項 16】

薄膜トランジスタを有する画素を複数設けた表示部と、絶縁性基板上に設けられたゲート電極と、該ゲート電極と絶縁膜を介して設けられた半導体層と、該半導体層に設けられたチャンネルと、該チャンネルの両側に設けられたソースおよびドレインとを有する光センサとを、単一の絶縁性基板上に設けたディスプレイであって、

20

前記ゲート電極のゲート幅は該ゲート電極のゲート長よりも長く、 I_{off} が $1 \times 10^{-9}\ \text{A}$ 以上であることを特徴とするディスプレイ。

【請求項 17】

前記光センサは前記表示部の周囲に複数配置されることを特徴とする請求項 7 または請求項 8 のいずれかに記載のディスプレイ。

【請求項 18】

基板上に設けられたゲート電極と、該ゲート電極と絶縁膜を介して設けられた半導体層と、該半導体層に設けられたチャンネルと、該チャンネルの両側に設けられたソースおよびドレインとを有する薄膜トランジスタを複数個並列に接続することによって構成される光センサであって、

30

前記複数の薄膜トランジスタはそれぞれの前記ゲート電極のゲート長が複数の方向に沿って配置されることを特徴とする光センサ。

【請求項 19】

前記ゲート電極はゲート長の方向が直交するように配置されることを特徴とする請求項 18 に記載の光センサ。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、光センサおよびディスプレイに係り、特に薄膜トランジスタを用いた光センサおよび光センサと表示部を同一基板上に有するディスプレイに関する。

40

【背景技術】

【0002】

現在のディスプレイデバイスは、小型化・軽量化・薄型化の市場要求により、フラットパネルディスプレイが普及している。このようなディスプレイデバイスには、例えば光を遮断することにより入力座標を検知する光学式タッチパネルや、外光を検知してディスプレイの画面の輝度をコントロールするもの等、光センサが組み込まれているものが多い。

【0003】

例えば、図 7 (A) には光学式タッチパネルの一例を示す。光学式タッチパネル 301

50

は、表示面 302 の外周に、赤外線等を発光する発光器 303 および、受光する受光器 304 を配置している。このような光学式タッチパネルは、発光器 303 が発する赤外線光を座標入力しようとしている指等で遮断することにより、受光器 304 に赤外線光が到達しない点を入力座標として検知するものである（例えば、特許文献 1 参照。）。

【0004】

また、図 7 (B) は、液晶ディスプレイ (LCD) 305 に光センサ 306 を取り付け、受光する周囲の光に応じて LCD ディスプレイ面のバックライト輝度を制御するディスプレイ装置である。この光センサとしては例えば Cds セルの光電変換素子 306 が用いられている（例えば特許文献 2 参照。）。

【特許文献 1】特開平 5 - 35402 公報（第 2 - 3 ページ、第 2 図）

10

【特許文献 2】特開平 6 - 11713 公報（第 3 ページ、第 1 図）

【発明の開示】

【発明が解決しようとする課題】

【0005】

従来フラットパネルディスプレイにおいては、一般的にディスプレイ部と、光センサとは、別個の生産設備による別個の製造プロセスを経て別個のモジュール品として製造されており、これらのモジュール部品を同一の筐体にアセンブリすることにより完成品を製造していた。このため、機器の部品点数の削減、各モジュール部品の製造コストの低減にも自ずと限界があった。

【0006】

20

特に、現在では例えば携帯電話、PDA などのモバイル端末の普及が目覚しく、これにより、ディスプレイデバイスは更なる小型化、軽量化、薄型化が要求されている。つまりこのようなディスプレイデバイスに用いる光センサについても、小型化または部品点数を削減し、安価に提供することが望まれている。

【課題を解決するための手段】

【0007】

本発明は上記の課題に鑑みてなされ、第 1 に、基板上に設けられたゲート電極と、該ゲート電極と絶縁膜を介して設けられた半導体層と、該半導体層に設けられたチャネルと、該チャネルの両側に設けられたソースおよびドレインとを有する光センサであって、前記ゲート電極のゲート幅は該ゲート電極のゲート長の 10 倍以上の長さとする事により解決するものである。

30

【0008】

また、前記ゲート幅は、5 μm から 10000 μm であることを特徴とするものである。

【0009】

また、前記半導体層は、前記ソースと前記チャネル間または前記ドレインと前記チャネル間の接合領域に光が照射するとフォトカレントが発生することを特徴とするものである。

【0010】

また、前記半導体層の前記ソースと前記チャネル間または前記ドレインと前記チャネル間に低濃度不純物領域を設けることを特徴とするものである。

40

【0011】

また、前記低濃度不純物領域は、入射光により発生したフォトカレントを出力する側に設けることを特徴とするものである。

【0012】

また、所定の時間毎に前記ゲート電極に電圧を印加して当該光センサを駆動させることを特徴とするものである。

【0013】

第 2 に、薄膜トランジスタを有する画素を複数設けた表示部と、絶縁性基板上に設けられたゲート電極と、該ゲート電極と絶縁膜を介して設けられた半導体層と、該半導体層に

50

設けられたチャネルと、該チャネルの両側に設けられたソースおよびドレインとを有する光センサとを、単一の絶縁性基板上に設けたディスプレイであって、前記ゲート電極のゲート幅は該ゲート電極のゲート長の10倍以上の長さとするにより解決するものである。

【0014】

第3に、EL素子と薄膜トランジスタとから構成される画素を複数設けた表示部と、絶縁性基板上に設けられたゲート電極と、該ゲート電極と絶縁膜を介して設けられた半導体層と、該半導体層に設けられたチャネルと、該チャネルの両側に設けられたソースおよびドレインとを有する光センサとを、単一の絶縁性基板上に設けたディスプレイであって、前記光センサのゲート電極のゲート幅は該ゲート電極のゲート長の10倍以上の長さとする

10

【0015】

また、前記EL素子は、少なくとも第1の電極と、第2の電極と、前記第1及び第2の電極に挟まれる発光層とを有することにより解決するものである。

【0016】

また、前記光センサは、周囲の光を受光して前記表示部の輝度を制御することにより解決するものである。

【0017】

また、前記光センサに対応して設けられた発光素子を更に有し、前記光センサは前記発光素子から光の受光及び遮断を検知することを特徴とするものである。

20

【0018】

また、前記光センサを複数並列に接続し、前記各光センサの総ゲート幅が5 μmから10000 μmであることを特徴とするものである。

【0019】

また、前記光センサは、前記ソースと前記チャネル間または前記ドレインと前記チャネル間のどちらか一方の前記半導体層に低濃度不純物領域を設けることを特徴とするものである。

【0020】

また、前記薄膜トランジスタは、前記光センサの前記絶縁膜および前記ゲート電極および前記半導体層と、各々同一の膜質からなる絶縁膜、ゲート電極および半導体層を有する

30

【0021】

また、一の前記光センサのゲート長に対するゲート幅の割合は、一の前記薄膜トランジスタのゲート長に対するゲート幅の割合よりも大きいことを特徴とするものである。

【0022】

第4に、薄膜トランジスタを有する画素を複数設けた表示部と、絶縁性基板上に設けられたゲート電極と、該ゲート電極と絶縁膜を介して設けられた半導体層と、該半導体層に設けられたチャネルと、該チャネルの両側に設けられたソースおよびドレインとを有する光センサとを、単一の絶縁性基板上に設けたディスプレイであって、前記ゲート電極のゲート幅は該ゲート電極のゲート長よりも長く、Ioffを 1×10^{-9} A以上にすること

40

【0023】

また、前記光センサは前記表示部の周囲に複数配置されることを特徴とするものである。

【0024】

第5に、基板上に設けられたゲート電極と、該ゲート電極と絶縁膜を介して設けられた半導体層と、該半導体層に設けられたチャネルと、該チャネルの両側に設けられたソースおよびドレインとを有する薄膜トランジスタを複数個並列に接続することによって構成される光センサであって、前記複数の薄膜トランジスタはそれぞれの前記ゲート電極のゲート長が複数の方向に沿って配置されることにより解決するものである。

50

【0025】

また、前記ゲート電極はゲート長の方向が直交するように配置されることを特徴とするものである。

【発明の効果】

【0026】

本発明によれば、TFTのオフ時に外光が入射することで発生するフォトカレントを検知して光センサとして利用することで、絶縁基板上に形成するTFTで、高性能の光センサを実現できる。TFTのゲート幅Wを大きくすることで、フォトカレントの発生領域を増やし、感度の良い光センサが得られる。ゲート幅Wはパターンの変更のみで大きくすることができるので、感度の良い光センサを別途工数を増やすことなく実現できる。また、光センサの半導体層のIoffの取り出し側をLDD構造にすることにより、リーク特性を安定させることができる。

10

【0027】

さらに、本実施形態の光センサはTFTであるので、ゲート電極に所定の電圧を印加することで、TFTをオンすることができる。すなわち、所定の時間でフォトカレントが流れる方向と反対方向に電流が流れるような電圧を光センサのゲート電極、ドレイン、及び/もしくはソースに印加することで光センサをリフレッシュさせ、光センサとしてのTFT特性を安定させることができる。

【0028】

また、光センサ100と表示部を同一基板上に設けたディスプレイを提供できる。光センサ100は表示部200が受ける光量と同等の光量を検知することができるので、周囲が明るい場合には輝度を高くし、暗い場合には輝度を低くするよう、周囲の光量に応じて自動的に輝度を調節できる。これにより視認性を高めつつも節電することができる。従って、例えばEL素子などの自発光素子を用いたディスプレイにおいては、その発光素子の寿命を長くすることができる。

20

【0029】

尚、光センサを組み込んだディスプレイでは、光センサのゲート幅/ゲート長を画素内の第1のTFTまたは第2のTFTのゲート幅/ゲート長よりも大きく、より好ましくは、画素内の第1及び第2のTFTのゲート幅/ゲート長よりも大きくすることにより、高機能・高性能なディスプレイが得られる。

30

【0030】

また、光センサを組み込んだディスプレイの小型化、薄型化に寄与できる。光センサの各構成要素は、有機EL素子を用いたディスプレイデバイスのTFTと同一工程において、同一膜質で形成できるため、表示部と光センサを同一基板に設けても製造工程の簡素化と部品点数の削減が実現できる。

【発明を実施するための最良の形態】

【0031】

本発明の実施の形態を図1から図6を参照して詳細に説明する。まず、図1から図3には第1の実施の形態を示す。

【0032】

第1の実施形態に示す光センサは、ゲート電極と、絶縁膜と、半導体層とから構成される薄膜トランジスタ(Thin Film Transistor:以下TFTと称する)である。

40

【0033】

図1(A)に示すように、石英ガラス、無アルカリガラス等からなる絶縁性基板10上にバッファ層となる絶縁膜(SiN、SiO₂等)14を設け、その上層に多結晶シリコン(Poly-Silicon、以下、「p-Si」と称する。)膜からなる半導体層13を積層する。半導体層13上にはSiN、SiO₂等からなるゲート絶縁膜12を積層し、その上にクロム(Cr)、モリブデン(Mo)などの高融点金属からなるゲート電極11を形成する。

【0034】

50

半導体層 13 には、ゲート電極 11 下方に位置し、真性又は実質真性となるチャネル 13c が設けられる。また、チャネル 13c の両側には n+ 型不純物の拡散領域であるソース 13s およびドレイン 13d が設けられる。

【0035】

ゲート絶縁膜 12 及びゲート電極 11 上の全面には、例えば SiO₂ 膜、SiN 膜、SiO₂ 膜の順に積層して層間絶縁膜 15 を積層する。ゲート絶縁膜 12 および層間絶縁膜 15 には、ドレイン 13d およびソース 13s に対応してコンタクトホールを設け、コンタクトホールにアルミニウム (Al) 等の金属を充填してドレイン電極 16 およびソース電極 18 を設け、それぞれドレイン 13d およびソース 13s にコンタクトさせる。光センサ 100 により増幅されたフォトカレントは例えばソース電極 18 側から出力される。

10

【0036】

図 1 (B) に光センサ 100 となる TFT (半導体層 13 およびゲート電極 11) の平面図を示す。TFT のゲート電極 11 は、半導体層 13 に対して直交するように配置される。このとき、ゲート電極 11 のゲート幅 W は、ゲート長 L より大幅に長くする。ゲート長 L は 0.5 μm 以上、ゲート幅 W は 5 μm 以上であれば光センサとして動作可能である。具体的には、ゲート長 L が 5 μm ~ 15 μm 程度で、ゲート幅 W は 5 ~ 10000 μm 程度が望ましい。尚、ゲート幅 W とは図の如くゲート電極 11 と半導体層 13 とが重畳する部分の幅である。ゲート長 L とゲート幅 W の比は 10 倍以上にすることが望ましい。

【0037】

図 1 (C) は半導体層 13 の、チャネル 13c とソース 13s (またはドレイン 13d)

20

【0038】

上記の構造の p-SiTFT では、TFT がオフ時に半導体層 13 に外部から光が入射すると、チャネル 13c とソース 13s またはチャネル 13c とドレイン 13d の境界近傍に接合領域 J が発生する。接合領域 J とは、図 1 (A) (B) の破線で示すようにチャネル 13c に隣接するソース 13s (またはドレイン 13d) の境界部近傍の領域をいう。実質的に真性なチャネル 13c と、所定の不純物濃度を有するソース 13s の接合面の近傍には両者の不純物濃度差によって図 1 (C) のごとく、エネルギーバンドが遷移する領域が発生する。また接合面 (境界部) 周囲の不純物濃度はチャネル 13c およびソース 13s の中間的な範囲となると考えることができる。本実施形態ではこのような境界部近傍の領域を接合領域 J と称する。

30

【0039】

接合領域 J では電子 - 正孔対が電場のために引き分けられて光起電力が生じ、フォトカレントが得られる。本実施形態ではこのようなフォトカレントの増加を光センサとして利用するものであり、このオフ時に得られるフォトカレントを以下 I_{off} と称する。I_{off} が大きければ光センサとしての感度がよいことになる。

【0040】

光の入射により電子 - 正孔対が発生するのは、図のハッチングで示したソース 13s とチャネル 13c との接合領域 J である。つまり、この接合領域 J を大きく確保すれば、より大きな I_{off} を得ることができる。本実施形態では、接合領域 J に直接寄与するゲート幅 W を広げるにより接合領域 J の面積を大きく確保し、感度のよい光センサを実現するものである。

40

【0041】

図 2 には、光センサ 100 となる TFT の V_g - I_d カーブを示す。図 2 (A) は、ゲート幅 W が 600 μm のものであり、図 2 (B) は 6 μm のものである。また、いずれもゲート長 L は 13 μm である。このグラフは、一例として n チャネル型の TFT を用い、ドレイン電圧 V_d = 10 V、ソース電圧 V_s = GND の条件で、入射光がある場合 (実線) と、入射光がない場合 (破線) を示す。

【0042】

図ではゲート電圧 V_g = 0 V ~ - 1 V 以下でオフ状態となり、ゲート電圧 V_g が閾値を

50

超えるとTFTがオン状態となりドレイン電流 I_d が増加する。例えばTFTが完全にオフ状態のゲート電圧 $V_g = -3V$ 付近に着目すると、図2(A)の場合、入射光のない場合に 1×10^{-12} A程度である I_{off} が、光が当たることにより 1×10^{-9} A程度まで増加する。

【0043】

一方、図2(B)の如く、ゲート幅 W が小さい場合、入射光がない場合 1×10^{-14} Aであるフォトカレントは、光の入射により 1×10^{-11} Aとなる。図2(B)の場合、 I_{off} として検知はできるが、このレベルのオーダーになると、ごく微小であるため I_{off} としてのフィードバックが困難となり、光センサとして機能しない可能性がある。従って、 I_{off} が 1×10^{-9} A以上となるように設計することが好ましい。

10

【0044】

このように、ゲート幅 W を大きくすることにより、同じ光量であればゲート幅 W が小さい場合と比較して大きな I_{off} を得られ、また、微量な外光であっても大きな I_{off} を得ることができる。

【0045】

また、半導体層13は、フォトカレントの取り出し側に低濃度不純物領域を設けると良く、図3に、そのエネルギーバンド図を3次元的に表した模式図を示す。

【0046】

低濃度不純物領域とは、ソース13sまたはドレイン13dのチャンネル13c側に隣接して設けられ、ソース13sまたはドレイン13dより不純物濃度の低い領域をいう。これを設けることにより、ソース13s(またはドレイン13d)端部に集中する電界を緩和することができる。ただし不純物濃度を下げすぎると電界が増加し、また低濃度不純物領域の幅(ソース13s端部からチャンネル13c方向への長さ)も電界強度に影響する。つまり、低濃度不純物領域の不純物濃度および領域幅には最適値が存在し、例えば $0.5 \mu m \sim 3 \mu m$ 程度である。

20

【0047】

本実施形態では例えばチャンネルとソース間(またはチャンネルとドレイン間)に、低濃度不純物領域13LDを設けて、いわゆるLDD(Light Doped Drain)構造とする。

【0048】

LDD構造にすると、チャンネル13cとソース13s間の中間的な不純物濃度の領域が広がることになる。すなわちハッチングで示す接合領域Jがソース13s側に広がり、エネルギーバンドの傾斜がなだらかなることを意味する。

30

【0049】

ゲート幅 W が同等の場合傾斜がなだらかな方が、フォトカレントの発生に寄与する接合領域Jをゲート長 L 方向に増加させることができる。つまり接合領域J中の不純物の原子数を増加させることができ、フォトカレントが発生しやすくなる。

【0050】

図3(B)には、LDD構造の有無を比較した場合を示す。図は、LDD構造を設けないサンプルAと、幅 $1.4 \mu m$ のLDD構造を有するサンプルBについて調査した入射光に対するドレイン電流 I_d の変化の割合を表す I_{grad} の値を示す。尚、図の $I_{grad}(ave)$ とは、白、赤、青、緑の光源の各 I_{grad} の平均である。ここで、サンプルAとサンプルBはゲート幅(W)は同じであるが、ゲート長(L)が異なる。しかし、ゲート長は $5 \mu m$ 以上の場合、ゲート長 L が異なることによる I_{off} の差はほとんどなく、比較に影響はない。

40

【0051】

これによると、LDD構造を有しないサンプルAでは $I_{grad}(ave)$ が 1.3579 であったのに比べ、LDD構造を有するサンプルBでは $I_{grad}(ave)$ が 2.05 となっている。このように、LDD構造にすることにより微量な光でより大きな I_{off} を得られることが分かる。また、例えば図2(A)及び(B)の波線で示されるように、LDD構造でない場合はオフ時の $V_g - I_d$ 特性が不安定であるが、これをLDD構

50

造にすることによりこれが安定化されるため、すなわちリーク特性が安定するため、各電圧設定のマージンができ、光センサとして利用しやすくなる。

【0052】

上述の光センサは、TFTであるので、ゲート電極11に所定の電圧を印加することで、TFTをオンすることができる。すなわち、所定の時間でフォトリントが流れる方向と反対方向に電流が流れるような電圧を光センサのゲート電極、ドレイン、及びノもしくはソースに印加することで光センサをリフレッシュさせ、光センサとしてのTFT特性を安定させることができる。しかし、これがTFTでなくダイオードの場合、ゲート電極とソース（またはドレイン）が接続されているためゲート電極とソースは常に同電位となり、ゲート電極とソースに独立して電圧を印加することができず、リフレッシュできない。さらに、pn接合型のダイオードの場合、光が当たっていない時のリーク特性が不安定であるため、光センサには不適當である。

10

【0053】

以上、いわゆるトップゲート型TFTについて説明したが、ゲート電極、ゲート絶縁膜および半導体層の積層順を逆にしたボトムゲート型TFTであっても同様である。

【0054】

次に、図4を用いて、第2の実施形態を説明する。第2の実施形態は、表示部と上記の光センサとを同一基板上に配置したディスプレイ230である。

【0055】

図4(A)には、ディスプレイ230の平面図を示す。表示部200は、有機EL素子と薄膜トランジスタとから構成される画素を複数マトリクス状に配置したものである。この表示部の周囲（例えば4隅）に、上記の光センサ100を配置する。光センサ100は、周囲の光を受光して表示部200の輝度を制御する。

20

【0056】

光センサ100は各コーナーに複数配置すると良い。TFT（光センサ100）を複数設けることで、光センサとしての冗長性、受光の平均化性を持たせることができる。このように光センサ100を複数配置する場合には、それぞれ並列に接続し、ゲート幅Wはトータルで100 μ m程度にすれば良い。また、周囲に配置できる領域は限られるため、ゲート幅Wを蛇行させるなど、パターンを工夫すると良い。

【0057】

光センサ100と表示部200は、同一絶縁性基板10上に設けられるため、光センサ100は表示部200と同等の光量を検知することができる。光センサ100は表示部200にあたる光量を検知して電流に変換し、表示部200の輝度を調節する例えばコントローラを制御する。コントローラは、光センサ100からの電流量に応じて室内が明るい場合又は屋外では表示部が明るく、また周囲が暗い場合にはそれに応じた明るさにする。すなわち、周囲が明るい場合には輝度を高くし、暗い場合には輝度を低くする。このようにして、周囲の光量に応じて自動的に輝度を調節することによって、視認性を高めつつも節電することができる。従って、例えばEL素子などの自発光素子を用いたディスプレイにおいては、その発光素子の寿命を長くすることができる。

30

【0058】

図4(B)は図4(A)の表示部の1表示画素を示す平面図であり、図4(C)は図4(A)のA-A線（画素部分は図4(B)のA'-A'線）の断面図を示す。但し、光センサ部分は簡略化のため、1つのセンサの断面図のみ示した。

40

【0059】

図4(B)に示すように、ゲート信号線151とドレイン信号線152とに囲まれた領域に表示画素が形成されている。両信号線の交点付近にはスイッチング素子である第1のTFT210が備えられており、その第1のTFT210のソース113sは後述の保持容量電極154と容量170をなす容量電極155を兼ねるとともに、有機EL素子を駆動する第2のTFT220のゲート141に接続されている。第2のTFT220のソース143sは有機EL素子の陽極161に接続され、他方のドレイン143dは有機EL

50

素子を駆動する駆動電源線 153 に接続されている。

【0060】

また、TF T の付近には、ゲート信号線 151 と並行に保持容量電極 154 が配置されている。この保持容量電極 154 はクロム等から成っており、ゲート絶縁膜 12 を介して第 1 の TF T 210 のソース 113 s と接続された容量電極 155 との間で電荷を蓄積して容量を成している。この保持容量 170 は、第 2 の TF T 220 のゲート 141 に印加される電圧を保持するために設けられている。

【0061】

図 4 (C) を用いて、スイッチング用の TF T である第 1 の TF T 210、駆動用 TF T である第 2 の TF T 220 および光センサ 100 について説明する。

10

【0062】

尚、第 1 の TF T 210 および第 2 の TF T 220 の構造は、図 1 (A) に示した第 1 の実施形態の TF T とほぼ同様であり、重複部分についての詳細な説明は省略する。

【0063】

第 1 の TF T 210 は、石英ガラス、無アルカリガラス等からなる絶縁性基板 10 上にバッファ層となる絶縁膜 14 を設ける。その上層に p - Si 膜からなる半導体層 113 を形成する。半導体層 113 には、真性又は実質真性となるチャンネル 113 c が設けられ、チャンネル 113 c の両側には低濃度領域 113 L D とその外側に高濃度領域の n 型のソース 113 s 及びドレイン 113 d が設けられて、いわゆる L D D 構造を有している。

【0064】

半導体層 113 上にはゲート絶縁膜 12 を設け、その上層に高融点金属からなるゲート電極 111 を兼ねたゲート信号線 151 および保持容量電極線 154 を設ける。

20

【0065】

ゲート絶縁膜 12、ゲート電極 111、ゲート信号線 151 及び保持容量電極線 154 上の全面には層間絶縁膜 15 を積層し、ゲート絶縁膜 12 および層間絶縁膜 15 のドレイン 113 d に対応して設けたコンタクトホールに金属を充填して、ドレイン信号線 152 を兼ねたドレイン電極 116 を設ける。なお、ソース 113 s は延在されて保持容量 170 を構成する。

【0066】

更に全面に例えば有機樹脂から成り表面を平坦にする平坦化絶縁膜 17 が設けられる。

30

【0067】

第 2 の TF T 220 は、同じ絶縁性基板 10 およびバッファ層 14 上に、半導体層 143 を設ける。半導体層 143 には、真性又は実質的に真性であるチャンネル 143 c と、このチャンネル 143 c の両側にイオンドーピングを施してソース 143 s 及びドレイン 143 d が設けられている。

【0068】

半導体層 143 上にゲート絶縁膜 12 および高融点金属からなるゲート電極 141 を順に積層・形成する。

【0069】

そして、第 1 の TF T 210 と同様に層間絶縁膜 15 を形成し、ドレイン 143 d に対応して設けたコンタクトホールに金属を充填して駆動電源に接続された駆動電源線 153 を配置する。また、ソース 143 d に対応して設けたコンタクトホールにソース電極 158 を設ける。更に全面に平坦化絶縁膜 17 を形成して、その平坦化絶縁膜 17 及び層間絶縁膜 15 のソース電極 158 に対応した位置にコンタクトホールを形成し、このコンタクトホールを介してソース電極 158 とコンタクトした I T O (Indium Tin Oxide) から成る有機 E L 素子の第 1 電極 (陽極) 161 を平坦化絶縁膜 17 上に設ける。

40

【0070】

有機 E L 層 165 は、陽極 161 上に、ホール輸送層 162、発光層 163 及び電子輸送層 164 をこの順に積層したものである。更に、マグネシウム・インジウム合金から成る第 2 電極 (陰極) 166 が積層形成される。この陰極 166 は、図 4 (B) に示した有

50

機 E L 表示装置を形成する基板 1 0 の全面、または表示部 2 0 0 の全面に設けられる。

【 0 0 7 1 】

また有機 E L 素子は、陽極から注入されたホールと、陰極から注入された電子とが発光層の内部で再結合し、発光層を形成する有機分子を励起して励起子が生じる。この励起子が放射失活する過程で発光層から光が放たれ、この光が透明な陽極から透明絶縁基板を介して外部へ放出されて発光する。

【 0 0 7 2 】

光センサ 1 0 0 となる T F T の詳細構造も、図 1 (A) に示したものと同一であるので、詳細な説明は省略するが、光センサ 1 0 0 のバッファ層 1 4、半導体層 1 3、絶縁膜 1 2、ゲート電極 1 1 および層間絶縁膜 1 5、平坦化絶縁膜 1 7 は、表示部 2 0 0 を構成する 2 つの T F T 2 1 0、2 2 0 のバッファ層 1 4、半導体層 1 1 3、1 4 3、ゲート絶縁膜 1 2、ゲート電極 1 1 1、1 4 1、および層間絶縁膜 1 5、平坦化絶縁膜 1 7 と、同一工程において形成される同一膜質の膜である。つまり、表示部の製造工程において光センサを同一基板に同時に形成することができ、表示部の構成要素と同じもので実現できるため、製造工程の簡素化と部品点数の削減に大きく寄与できるものである。

【 0 0 7 3 】

また、光センサ 1 0 0 の半導体層 1 3 の膜厚は表示部の T F T と同じ膜厚で、パターンの変更のみでゲート幅 W を大きくしている。このとき、光センサ 1 0 0 のゲート長に対するゲート幅の割合 (ゲート幅 / ゲート長) を画素内の第 1 の T F T または第 2 の T F T のゲート幅 / ゲート長よりも大きくすることが好ましい。より好ましくは、画素内の第 1 及び第 2 の T F T のゲート幅 / ゲート長よりも大きくする。これにより、高機能・高性能なディスプレイが得られる。尚、表示部 2 0 0 には、不図示の遮光膜が設けられるが、光センサ 1 0 0 上には設けないことが望ましく、これにより外光をより多く入射させることができる。

【 0 0 7 4 】

更に、図 5 を用い、第 3 の実施形態を示す。本実施形態も光センサを同一基板に組み込んだディスプレイであり、表示部に指又はペンを接触させることでその入力座標を取得する、いわゆるタッチパネル 2 5 0 である。

【 0 0 7 5 】

図 5 (A) はタッチパネル 2 5 0 の平面図であり、図 5 (B) は図 5 (A) の B - B 線断面図である。図の如く表示部 2 0 0 の周囲に発光素子 2 4 0 と、光センサ 1 0 0 を配置する。表示部 2 0 0 は、第 2 の実施形態の表示部と同様であるので、説明は省略する。発光素子 2 4 0 は、表示部 2 0 0 を構成する画素と同じ構造であり、表示部 2 0 0 周囲の 2 辺に沿って一定間隔で複数設けられる。

【 0 0 7 6 】

また、光センサ 1 0 0 は発光素子 2 4 0 と対をなして一定間隔で表示部の他の 2 辺に沿って配置され、図 1 に示す T F T と同じ構造である。更に、発光素子は基板から上方に発光するため、発光素子 2 4 0 の光が表示部 2 0 0 上部を通り光センサ 1 0 0 に到達するように、鏡などの反射材 2 6 0 が同一基板 1 0 上に設けられる。

【 0 0 7 7 】

入力座標の検出の方法の一例を説明すると、発光素子 2 4 0 のうち、一方の辺に配置された発光素子 2 4 0 が最初に素子毎に順次発光し、次に他方の辺に配置された発光素子 2 4 0 が素子毎に順次発光する。この発光は表示部 2 0 0 の上部に何もなければ常に光センサ 1 0 0 で受光されるが、指や入力ペンなどで、表示部 2 0 0 の所定の位置に触れると、特定の発光素子 2 4 0 の発光が遮断され、その発光が特定の光センサ 1 0 0 で受光されなくなる。この発光素子 2 4 0 の発光タイミングと光センサ 1 0 0 の出力から、発光が遮断された領域を 2 次元的に感知し、入力座標を検出する。

【 0 0 7 8 】

この場合も光センサ 1 0 0 は表示部の 2 辺に沿って、複数配置されるが、1 つの光センサを分割して並列に接続し、トータルのゲート幅 W が 1 0 0 μ m となるようにする。この

10

20

30

40

50

場合、例えば、ゲート幅 W とゲート長 L の長さが10倍程度異なり、1つのTFTの外形はほぼ矩形となることから、図5(C)の如く、TFTを90度回転させてその向きを交互に配置しても良い。TFTを複数設けることで、光センサとしての冗長性、受光の平均化性を持たせることができる。

【0079】

尚、このように発光素子からの光を受光する場合には、発光側は青を発光させると良い。光源の輝度とIoffの関係を示した図6からも明らかなように、青は図中の線の傾きが大きいため、微量な光であっても大きなIoffを得ることができる。

上記の如く、本実施形態のディスプレイは、感度の良い光センサおよびその光センサをフラットパネルディスプレイと同一基板上に設けるものである。従って、第2および第3の実施例に示した構造に限らず、同一基板上に表示部と光センサとを作りこむ構造であれば適用できるので、表示部は有機EL素子を用いるものに限らず、無機EL素子、液晶表示素子、プラズマ表示素子等を用いるものであっても良い。

10

【0080】

また、第2の実施例においては発光素子からの光が絶縁性基板10を介して出力されるボトムエミッション型について説明したが、本発明はこれに限定されるものではなく、発光素子からの光が絶縁性基板10とは逆方向に出力されるトップエミッション型でも良い。

【図面の簡単な説明】

20

【0081】

【図1】本発明の第1の実施形態の光センサを説明するための(A)断面図、(B)平面図、(C)概要図である。

【図2】本発明の光センサの $V_g - I_d$ の関係を示す特性図である。

【図3】本発明のLDD構造を有する光センサを説明するための(A)概要図、(B)特性図である。

【図4】本発明の第2の実施形態のディスプレイを説明する(A)平面図、(B)平面図、(C)断面図である。

【図5】本発明の第3の実施形態のディスプレイを説明する(A)平面図、(B)断面図、(C)回路概要図である。

30

【図6】本発明の光源とIoffの関係を示す特性図である。

【図7】従来技術を説明する(A)断面図、(B)平面図である。

【符号の説明】

【0082】

- 10 絶縁性基板
- 11、111、141 ゲート電極
- 12 ゲート絶縁膜
- 13、113、143 半導体層
- 13c、113c、143c チャンネル
- 13d、113d、143d ドレイン
- 13s、113s、143s ソース
- 13LD、113LD 低濃度不純物領域
- 14 バッファ層
- 15 層間絶縁膜
- 16 ドレイン電極
- 18 ソース電極
- 100 光センサ
- 151 ゲート信号線
- 152 ドレイン信号線
- 153 駆動電源線

40

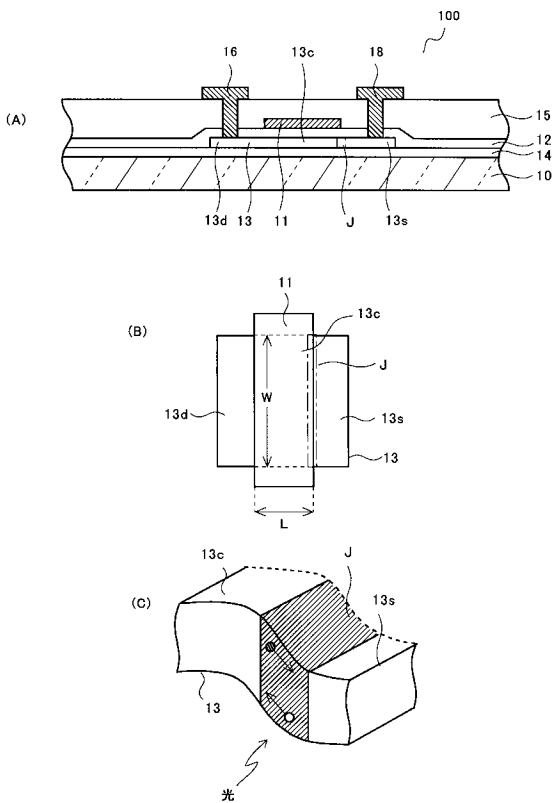
50

- 1 5 4 保持容量電極
- 1 5 5 容量電極
- 1 5 8 ソース電極
- 1 6 1 陽極
- 1 6 2 ホール輸送層
- 1 6 3 発光層
- 1 6 4 電子輸送層
- 1 6 5 有機EL層
- 1 6 6 陰極
- 1 7 0 保持容量
- 2 0 0 表示部
- 2 1 0 第1のTFT
- 2 2 0 第2のTFT
- 2 3 0 ディスプレイ
- 2 4 0 発光素子
- 2 5 0 タッチパネル
- 2 6 0 反射材
- 3 0 2 表示面
- 3 0 3 発光器
- 3 0 4 受光器
- 3 0 5 液層ディスプレイ
- 3 0 6 光センサ
- W ゲート幅
- L ゲート長

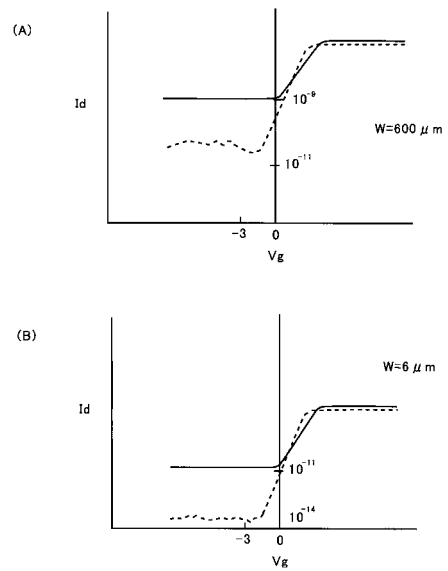
10

20

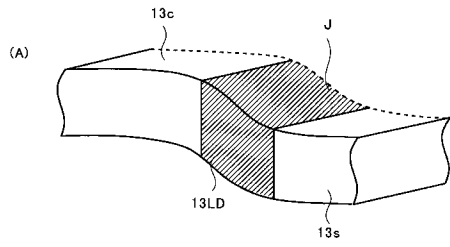
【図1】



【図2】



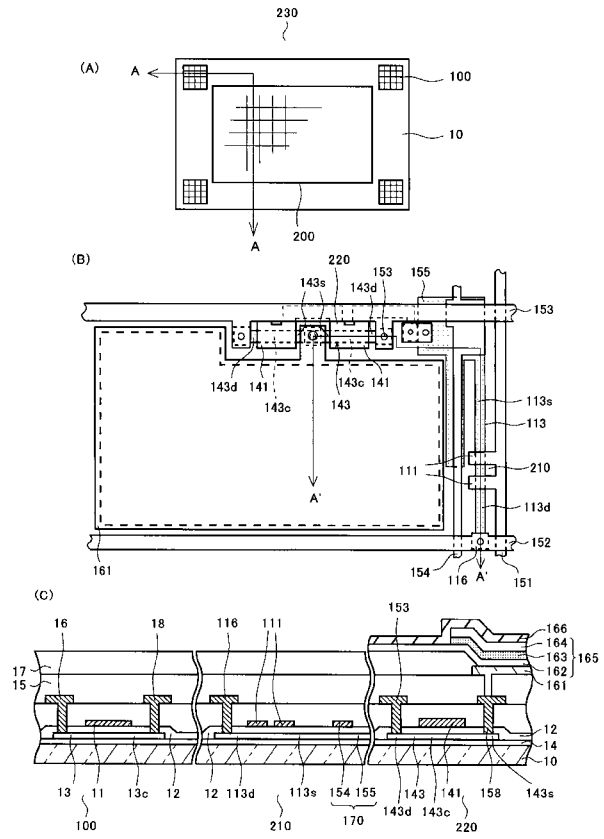
【 図 3 】



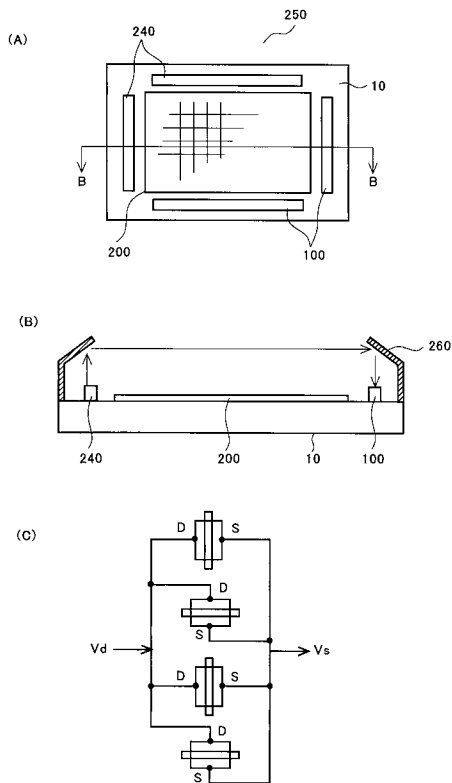
(B)

Sample	A	B
W	20	20
L	7.5	8.5
LDD	0	1.4
Igrad(ave)	1.3579	2.05

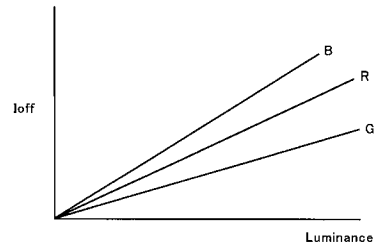
【 図 4 】



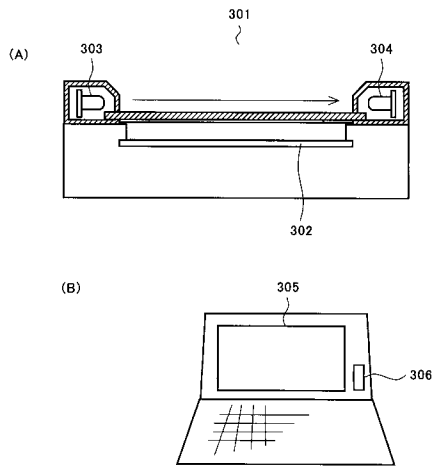
【 図 5 】



【 図 6 】



【 図 7 】



专利名称(译)	光传感器和显示器		
公开(公告)号	JP2005208582A	公开(公告)日	2005-08-04
申请号	JP2004342659	申请日	2004-11-26
[标]申请(专利权)人(译)	三洋电机株式会社		
申请(专利权)人(译)	三洋电机株式会社		
[标]发明人	西川龍司 小川隆司		
发明人	西川 龍司 小川 隆司		
IPC分类号	H01L51/50 G02F1/1368 G09F9/30 H01L27/12 H01L27/146 H01L29/04 H01L29/786 H01L31/10 H01L31/12 H05B33/14		
CPC分类号	H01L27/12 G02F1/1368 G02F2001/13312 H01L27/14643		
FI分类号	G09F9/30.338 G09F9/30.349.Z H01L31/12.G H05B33/14.A		
F-TERM分类号	3K007/BA06 3K007/BB00 3K007/DB03 3K007/GA00 5C094/AA15 5C094/AA43 5C094/AA44 5C094/AA45 5C094/BA03 5C094/BA27 5C094/BA31 5C094/BA43 5C094/CA19 5C094/DA20 5C094/FB14 5C094/HA02 5C094/HA08 5C094/HA10 5F089/BA03 5F089/BB06 5F089/BC02 5F089/GA10 3K107/AA01 3K107/BB01 3K107/CC43 3K107/CC45 3K107/DD44 3K107/DD46 3K107/EE04 3K107/EE68 3K107/FF04 3K107/FF15 3K107/HH04 5F889/BA03 5F889/BB06 5F889/BC02 5F889/GA10		
代理人(译)	冈田 敬		
优先权	2003427195 2003-12-24 JP		
外部链接	Espacenet		

摘要(译)

常规地，当在显示装置中提供光传感器时，以另一种方法制造的另一模块被结合在同一壳体中。但是，不能减少零件数量和成本，并且不能使显示装置更小和更薄。光学传感器由设置在绝缘基板上的TFT实现。通过检测TFT关闭时外部光进入时产生的光电流，将其用作光学传感器。通过增加TFT的栅极宽度W，增加了光电流产生面积并且实现了高灵敏度的光传感器。此外，由于可以通过设置在玻璃基板上的TFT来实现，因此可以与EL显示装置安装在同一基板上。[选型图]图1

