

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5514406号
(P5514406)

(45) 発行日 平成26年6月4日 (2014.6.4)

(24) 登録日 平成26年4月4日 (2014.4.4)

(51) Int.Cl.	F I
G09G 3/30 (2006.01)	G09G 3/30 J
G09G 3/20 (2006.01)	G09G 3/20 611H
H05B 33/12 (2006.01)	G09G 3/20 624B
H01L 51/50 (2006.01)	G09G 3/20 641B
	G09G 3/20 621E
請求項の数 11 (全 23 頁) 最終頁に続く	

(21) 出願番号	特願2008-139654 (P2008-139654)	(73) 特許権者	000116024
(22) 出願日	平成20年5月28日 (2008.5.28)		ローム株式会社
(65) 公開番号	特開2009-288435 (P2009-288435A)		京都府京都市右京区西院溝崎町2 1 番地
(43) 公開日	平成21年12月10日 (2009.12.10)	(74) 代理人	100083806
審査請求日	平成23年5月19日 (2011.5.19)		弁理士 三好 秀和
		(74) 代理人	100133514
			弁理士 寺山 啓進
		(74) 代理人	100122910
			弁理士 三好 広之
		(74) 代理人	100117064
			弁理士 伊藤 市太郎
		(72) 発明者	西ノ原 大介
			京都府京都市右京区西院溝崎町2 1 番地
			ローム株式会社内

最終頁に続く

(54) 【発明の名称】 有機ELディスプレイ装置

(57) 【特許請求の範囲】

【請求項 1】

列方向に延伸して配置され、映像データ信号が供給される複数のデータ線、前記データ線と直交し、行方向に延伸して配置され、パルス数変調信号が供給される複数の走査線、および乗算器を備える駆動回路と、

前記駆動回路上に配置された下部電極と、

前記下部電極上に共通に配置された有機EL層と、

前記有機EL層上に配置された上部電極と

を1つのピクセルに備え、前記駆動回路と前記有機EL層が前記下部電極を介して垂直方向に集積化され、

前記ピクセルは複数のサブピクセルからなり、前記駆動回路は、前記サブピクセルごとに分割されて配置され、

前記複数の走査線に供給されたパルス数変調信号と前記複数のデータ線に供給された映像データ信号とを前記乗算器にて掛け合わせることによって得られた有機EL点滅信号を、前記有機EL層に供給して輝度制御することを特徴とする有機ELディスプレイ装置。

【請求項 2】

前記上部電極は、共通電極として配置されたことを特徴とする請求項1に記載の有機ELディスプレイ装置。

【請求項 3】

前記上部電極上にカラーフィルタを備えることを特徴とする請求項2に記載の有機EL

ディスプレイ装置。

【請求項４】

前記駆動回路は、相補型ＭＯＳ集積回路により構成されることを特徴とする請求項１に記載の有機ＥＬディスプレイ装置。

【請求項５】

前記有機ＥＬ層は、前記下部電極上に配置される正孔輸送層と、前記正孔輸送層上に配置される発光層と、前記発光層上に配置される電子輸送層とを備えることを特徴とする請求項１に記載の有機ＥＬディスプレイ装置。

【請求項６】

前記駆動回路は、
前記複数のデータ線と前記複数の走査線の上に接続されたデータスイッチと、
前記有機ＥＬ層と前記複数の走査線の上に接続されるパルス数変調スイッチと、
行方向に延伸して配置されたワード線と、
前記データスイッチと前記パルス数変調スイッチとの間に配置された保持キャパシタとを備えることを特徴とする請求項１に記載の有機ＥＬディスプレイ装置。

【請求項７】

前記保持キャパシタにより、前記有機ＥＬ層への前記映像データ信号を保持し、前記映像データ信号によって前記有機ＥＬ層がスタティック駆動されることを特徴とする請求項６に記載の有機ＥＬディスプレイ装置。

【請求項８】

前記有機ＥＬディスプレイ装置は、アクティブマトリックス型であることを特徴とする請求項１～７のいずれか１項に記載の有機ＥＬディスプレイ装置。

【請求項９】

前記有機ＥＬ点滅信号を電圧供給によって前記有機ＥＬ層に供給することで、輝度制御することを特徴とする請求項１に記載の有機ＥＬディスプレイ装置。

【請求項１０】

前記有機ＥＬ点滅信号を電流供給によって前記有機ＥＬ層に供給することで、輝度制御することを特徴とする請求項１に記載の有機ＥＬディスプレイ装置。

【請求項１１】

前記有機ＥＬ点滅信号を前記有機ＥＬ層に流す電流を制御するトランジスタのゲートに供給することで、輝度制御することを特徴とする請求項１に記載の有機ＥＬディスプレイ装置。

【発明の詳細な説明】

【技術分野】

【０００１】

本発明は、有機ＥＬディスプレイ装置に関し、特に、シリコン集積回路上に配置される有機ＥＬディスプレイからなる有機ＥＬディスプレイ装置に関する。

【背景技術】

【０００２】

一般的に、ディスプレイ装置の駆動方式には、ダイナミック方式とスタティック方式がある。ダイナミック方式とは、テレビジョンなどに適用される瞬間点灯方式によるものである。一方、スタティック方式とは、各ピクセルを常時点灯する方式であり、アナログ電圧制御方式が一般的である。

【０００３】

従来のデジタルディスプレイ装置において、駆動回路はデジタル回路で構成され、一方、ピクセルアレイ部は、精度の高いアナログ制御方式を採用している。すなわち、従来のデジタル／アナログ混載のＥＬ（Electroluminescence）ディスプレイ装置においては、ピクセルアレイ部の周辺に配置される垂直走査回路と、水平走査回路をデジタル回路で構成し、水平走査回路に隣接してデジタル－アナログ変換器を介して、水平走査信号をアナログ化して、ピクセルアレイ部を駆動している。一般的に、この方式では、ピ

10

20

30

40

50

クセル回路にアナログ電圧保持機構が備わっている。

【 0 0 0 4 】

また、有機 E L ディスプレイ装置の駆動方法において、従来のアナログ制御においては、発光デバイスを駆動する素子の微小電流領域を用いて輝度の制御を行っている。微小電流領域を用いて輝度の制御を行うため、発光デバイスの駆動素子の特性ばらつきがそのまま輝度のばらつきに影響し、画素間のばらつきが生じやすい。

【 0 0 0 5 】

ピクセルサイズが微細化されたマイクロディスプレイにおいては、駆動回路をデジタル回路で構成し、かつピクセルアレイ部分もデジタル制御の完全デジタル化された方式は、現状では、ダイナミック方式のものが開示されている（例えば、特許文献 1 参照。）。すなわち、従来のデジタル制御・ダイナミック駆動方式の E L ディスプレイ装置においては、ピクセルアレイ部の周辺に配置される垂直走査回路と水平走査回路をデジタル回路で構成し、ピクセルアレイ部では保持素子を使用していない。

【 0 0 0 6 】

特許文献 1 においては、パルス数変調（ P N M : Pulse Number Modulation ）されたデータにより、有機 E L 素子を横一行が選択されている時間のみ駆動するため、瞬時的に非常に高い輝度が必要となる。そのため、有機 E L 素子への負担が大きく、信頼性の低下は免れない。

【 0 0 0 7 】

完全デジタル制御を実現するためには、デジタルデータをラッチする必要がある。マイクロディスプレイでは、ピクセルサイズが微細化されるため、ピクセルアレイが配置される基板面と同一平面上で、駆動回路およびピクセル制御回路を薄膜トランジスタ（ T F T : Thin Film Transistor ）からなるデジタル回路で形成することは、ピクセルアレイ部の周辺面積を増加し、面積的に非常に厳しい。

【 0 0 0 8 】

一方、アクティブマトリックス型 E L 表示装置において、画素を構成する T F T の特性のバラつきや、表示装置を使用する環境温度の変化に対して、輝度表示のバラつきを抑えるために、時間階調方式を用い、かつ E L 駆動用 T F T を、オン状態において飽和領域で動作させ、 E L 駆動用 T F T のドレイン電流を一定に保つことにより、 E L 素子に一定の電流を流すことができ、正確な階調表示の高画質なアクティブマトリックス型 E L 表示装置が開示されている（特許文献 2 参照。）。

【 0 0 0 9 】

同様に、 E L 層の加熱や溶媒の残留による特性劣化が無く、膜厚が不均一であっても実用的な表示装置を提供するために、画素が発光しない低電圧値を非選択状態、画素内の発光領域が飽和する高電圧値を選択状態とするデジタル階調駆動方法により、階調制御性に優れた E L ディスプレイ装置が開示されている（特許文献 3 参照。）。

【 0 0 1 0 】

しかしながら、上記の特許文献 2 および特許文献 3 の制御方式は、いずれも T F T のパルス幅変調（ P W M : Pulse Width Modulation ）制御方式を採用している。

【 0 0 1 1 】

上述した P W M 制御方式においては、パルスの幅を用いて時間軸変調で輝度の制御を行っているため、変調時のデータ遅延による階調線形性が悪く、比較的低周波動作であるため、低次フィルタでの D C 化が困難である。

【 0 0 1 2 】

また、従来の T F T を用いた P N M 駆動方式では、高周波での駆動が困難であるため、 E L ディスプレイ装置の表示面のちらつきが目立つ。

【特許文献 1】特開 2 0 0 3 - 7 6 3 2 5 号公報（第 3 図および第 5 図、第 4 - 5 頁）

【特許文献 2】特開 2 0 0 2 - 1 0 8 2 8 5 号公報（第 1 図、第 6 頁）

【特許文献 3】特開 2 0 0 4 - 1 3 9 8 2 5 号公報（第 1 図、第 6 頁）

【発明の開示】

【発明が解決しようとする課題】

【0013】

本発明者らは、大規模集積回路（LSI:Large Scale Integration）上に有機EL層を配置し、微細化された金属 - 酸化物 - 半導体電界効果トランジスタ（MOSET: Metal Oxide Semiconductor Field Effect Transistor）を単位として形成されたLSIを用いて、有機EL層を駆動することにより、スタティック駆動方式のPNM制御を適用することで、有機ELディスプレイ装置における完全デジタル制御化を実現できることを見出した。

【0014】

本発明の目的は、信頼性が向上し、輝度（明るさ）も確保でき、かつ完全デジタル制御のため、ノイズの影響も受けにくい有機ELディスプレイ装置を提供することにある。

10

【0015】

本発明の目的は、画素間の駆動素子の特性ばらつきによる輝度ばらつき（ざらざら感）をなくすことができ、クリアな画質の有機ELディスプレイ装置を提供することにある。

【0016】

本発明の目的は、PNM変調により、変調時のデータ遅延が抑制され、階調線形性が良好で、かつ比較的高周波なため低次フィルタでDC化しやすい有機ELディスプレイ装置を提供することにある。

【課題を解決するための手段】

【0017】

20

上記目的を達成するための本発明の一態様によれば、列方向に延伸して配置され、映像データ信号が供給される複数のデータ線、前記データ線と直交し、行方向に延伸して配置され、パルス数変調信号が供給される複数の走査線、および乗算器を備える駆動回路と、前記駆動回路上に配置された下部電極と、前記下部電極上に共通に配置された有機EL層と、前記有機EL層上に配置された上部電極とを1つのピクセルに備え、前記駆動回路と前記有機EL層が前記下部電極を介して垂直方向に集積化され、前記ピクセルは複数のサブピクセルからなり、前記駆動回路は、前記サブピクセルごとに分割されて配置され、前記複数の走査線に供給されたパルス数変調信号と前記複数のデータ線に供給された映像データ信号とを前記乗算器にて掛け合わせることによって得られた有機EL点滅信号を、前記有機EL層に供給して輝度制御することを特徴とする有機ELディスプレイ装置が提供される。このように、信頼性の高いデジタル制御のマイクロディスプレイを提供するために、デジタルデータをピクセル内で保持し、有機ELを常時点灯方式で駆動すればよい。

30

【発明の効果】

【0019】

本発明によれば、信頼性が向上し、輝度（明るさ）も確保でき、かつ完全デジタル制御のため、ノイズの影響も受けにくい有機ELディスプレイ装置を提供することができる。

【0020】

本発明によれば、画素間の駆動素子の特性ばらつきによる輝度ばらつき（ざらざら感）をなくすことができ、クリアな画質の有機ELディスプレイ装置を提供することができる。

40

【0021】

本発明によれば、PNM変調により、変調時のデータ遅延の階調線形性への影響が抑制され、かつ比較的高周波なため低次フィルタでDC化しやすい有機ELディスプレイ装置を提供することができる。

【発明を実施するための最良の形態】

【0022】

次に、図面を参照して、本発明の実施の形態を説明する。以下において、同じブロックまたは要素には同じ符号を付して説明の重複を避け、説明を簡略にする。図面は模式的な

50

ものであり、現実のものとは異なることに留意すべきである。また、図面相互間においても互いの寸法の関係や比率が異なる部分が含まれていることはもちろんである。

【 0 0 2 3 】

以下に示す実施の形態は、この発明の技術的思想を具体化するための装置や方法を例示するものであって、この発明の実施の形態は、各構成部品の配置などを下記のものに特定するものでない。この発明の実施の形態は、特許請求の範囲において、種々の変更を加えることができる。

【 0 0 2 4 】

[第 1 の実施の形態]

本発明の第 1 の実施の形態に係る有機 E L ディスプレイ装置の 1 ピクセル部分の模式的断面構造は、図 1 に示すように、駆動回路 3 4 R , 3 4 G , および 3 4 B と、各駆動回路 3 4 R , 3 4 G , および 3 4 B 上にそれぞれ配置された V I A 電極 3 2 と、各 V I A 電極 3 2 上に配置された有機 E L 下部電極 3 0 と、有機 E L 下部電極 3 0 上に共通領域として配置された有機 E L 層 3 6 と、有機 E L 層 3 6 上に配置された上部電極 3 8 と、上部電極 3 8 上に配置されたカラーフィルタ 4 0 R , 4 0 G , および 4 0 B とを備える。

10

【 0 0 2 5 】

駆動回路 3 4 R , 3 4 G , および 3 4 B は、それぞれ赤色 (Red) 、緑色 (Green) 、青色 (Blue) 用の駆動回路 3 4 を示す。

【 0 0 2 6 】

同様に、カラーフィルタ 4 0 R , 4 0 G , および 4 0 B は、それぞれ赤色 (Red) 、緑色 (Green) 、青色 (Blue) 用のカラーフィルタ 4 0 を示す。

20

【 0 0 2 7 】

駆動回路 3 4 R , 3 4 G , 3 4 B と、各駆動回路 3 4 R , 3 4 G , および 3 4 B 上にそれぞれ配置された V I A 電極 3 2 は、さらに詳細には、図 2 に示すように、半導体基板 5 8 上に配置された相補型 (C : Complementary) M O S L S I 6 0 を構成する。 C M O S F E T のゲート電極 5 6 , さらに電極配線層を形成する M 1 電極 5 2 , M 2 電極 5 4 など、層間絶縁膜および V I A 電極を介して接続されるが、図 2 では、詳細は省略している。

【 0 0 2 8 】

有機 E L 層 3 6 は、図 2 に示すように、有機 E L 下部電極 3 0 と上部電極 3 8 の間に挟まれ、有機 E L 下部電極 3 0 上に配置される正孔輸送層 5 0 と、正孔輸送層 5 0 上に配置される発光層 4 8 と、発光層 4 8 上に配置される電子輸送層 4 6 とを備える。

30

【 0 0 2 9 】

さらに、第 1 の実施の形態に係る有機 E L ディスプレイ装置は、図 2 に示すように、電子輸送層 4 6 上に配置された上部電極 3 8 と、上部電極 3 8 上に配置されたシール層 4 4 と、シール層 4 4 上に配置されたカラーフィルタ 4 0 と、カラーフィルタ 4 0 上に配置された透明保護膜 4 2 とを備える。

【 0 0 3 0 】

図 1 および図 2 には、 1 つのピクセル 6 に対応しており、第 1 の実施の形態に係る有機 E L ディスプレイ装置は、このようなピクセル 6 の構造が、例えば、マトリックス状に配置される。

40

【 0 0 3 1 】

図 1 および図 2 の例では、上部電極 3 8 を共通電極として形成し、有機 E L 下部電極 3 0 を分割された電極として構成しているが、反対に、上部電極 3 8 を分割電極として形成し、有機 E L 下部電極 3 0 を共通電極として構成してもよい。この場合には、各 V I A 電極 3 2 は、分割電極として形成される上部電極 3 8 にそれぞれ接続される。さらに、図 1 の構成において、上部電極 3 8 も分割された電極として形成してもよい。

【 0 0 3 2 】

また、図 2 では、有機 E L 下部電極 3 0 に接する層として正孔輸送層 5 0 が配置され、上部電極 3 0 に接する層として電子輸送層 4 6 が配置されている例が示されているが、こ

50

れに限定されるものではなく、有機EL下部電極30に接する層として電子輸送層46が配置され、上部電極30に接する層として正孔輸送層50が配置されていてもよい。但しこの場合には、CMOSLSI60からの配線が変更される。また、上述の上部電極38を分割電極として形成し、有機EL下部電極30を共通電極とする構成と組み合わせてもよい。

【0033】

第1の実施の形態に係る有機ELディスプレイ装置の断面SEM写真の例を図3に示す。第1の実施の形態に係る有機ELディスプレイ装置は、図3に示すように、CMOSLSI60上に、有機EL下部電極30を介して、有機EL層36が積層化されている。なお、図2ではM1電極52、M2電極54の2層メタルの構造を示しているが、これに限

10

【0034】

図1および図2には、複数のデータ線と複数の走査線の交差部に配置された1つのピクセル（画素）の構成が示されており、半導体基板58上に形成されるCMOSFETからなるCMOSLSI60は、論理回路を構成し、1つのピクセル内においては、駆動回路34R、34G、および34Bを構成している。

【0035】

また、第1の実施の形態に係る有機ELディスプレイ装置において、CMOSLSI60は、ピクセルアレイを駆動するための水平走査回路、垂直走査回路、ロードライバ、カラムドライバ、データラッチ回路、PNMドライバなどを構成する。

20

【0036】

図1および図2に示す構成において、CMOSFET領域および各層間絶縁膜を介するM1電極52、M2電極54などの形成は、微細化シリコンプロセスと同様である。

【0037】

このようなM1電極52、M2電極54などの電極間は、所定のコンタクト部分において、例えば、メタルダマシ構造によって、VIA電極を介して接続される。

【0038】

透明保護膜42は、例えば、クリアレジスト、ガラス、透明絶縁膜などで形成することができる。

30

【0039】

可視光領域において、カラー画像を表示するためには、カラーフィルタ40をシール層44上に配置する。カラーフィルタは、赤色（Red）用、緑色（Green）用、青色（Blue）用を、隣り合う1つのピクセル内に設けて3組で1つのピクセルを構成する。カラーフィルタは、例えば、ガラスの多層膜や、ゼラチン膜の多層化によって形成することができる。

【0040】

シール層44は、上部電極38、有機EL層36、および有機EL下部電極30を保護し、これらを封止するものである。シール層44の材質としては、ガラス、或いはセラミック等を用いる。また、シール層44は、熱を外部に放熱する機能を担っているので、熱伝導率の高いものが望ましい。

40

【0041】

上部電極38は、光を透過可能であり、ITO（インジウム - スズ酸化物）、IZO（インジウム - 亜鉛酸化物）などの無機導電体材料、PEDOTなどの有機導電体材料で形成することができる。望ましくは、厚さが、例えば、約150～160nm程度のITOの透明電極からなる。

【0042】

電子輸送層46は、上部電極38から注入された電子を円滑に発光層48に輸送するためのものであり、厚さが、例えば、約35nm程度のAlq₃（アルミニウムキノリノール錯体）からなる。ここで、Alq₃は、アルミニウム8 - ヒドロキシキノリネート（Al

50

uminum 8-hydroxyquinolate) 或いは、トリ 8 - キノリノラトアルミニウムと呼ばれる材料である。

【 0 0 4 3 】

電子輸送層 4 6 を形成する他の電子輸送材料としては、t-butyl-P B D、T A Z、シロール誘導体、ホウ素置換型トリアリール系化合物、フェニルキノキサリン誘導体などがある。また、B C P、オキサジアゾール二量体、スターバーストオキサジアゾールなどが適用可能である。

【 0 0 4 4 】

発光層 4 8 は、注入された正孔及び電子が再結合して発光するためのものであり、例えば発光種であるクマリン化合物 (C ₅ ₄ ₅ T) が、例えば、約 1 % 程度ドーピングされた厚さが、例えば、約 3 0 n m 程度の A l q ₃ からなる。

10

【 0 0 4 5 】

発光層 4 8 には、例えば、キャリア輸送性発光材料、或いは発光ドーパントとホスト材料の混合層を適用することもできる。キャリア輸送性発光材料としては、例えば、A l q、A l m q、M g q、B e B q₂、Z n P B O、Z n P B T、B e (5 F l a)₂、E u 錯体、B P V B i、B A l q、B e p p₂、B D P H V B i、spiro-B D P V B i、(P S A)₂ N p - 5、(P P A) (P S A) P e - 1、B S N、A P D、B S B などの材料を用いることができる。発光ドーパントとホスト材料としては、例えば、クマリン 6、C 5 4 5 T、Q d 4、D E Q、ベリレン、D P T、D C M 2、D C J T B、ルブレネン、D P P、C B P、A B T X、D S A、D S A アミン、C o - 6、P M D F B、キナクリドン、B T X、D C M、D C J T などの材料を用いることができる。また、リン光発光材料とホスト、周辺材料としては、P t O E P、T P B I、b t p₂ I r (a c a c)、I r (p p y)₃、F l r p i c、C D B P、m - C P、デンドリマー I r (p p y)₃、T C T A、C F - X、C F - Y などの材料を用いることができる。

20

【 0 0 4 6 】

正孔輸送層 5 0 は、有機 E L 下部電極 3 0 から注入された正孔を円滑に発光層 4 8 に輸送するためのものであり、厚さが、例えば、約 6 0 n m 程度の N P B (N、N - ジ (ナフタリル) - N、N - ジフェニル - ベンジデン) からなる。他の正孔輸送層としては、例えば、- N P D を用いることができる。ここで、- N P D は、4, 4 - ビス N - (1 - ナフチル - 1 -) [N - フェニル - アミノ] - ビフェニル (4,4-bis[N-(1-naphtyl-1-)N-phenyl-amino]-biphenyl) と呼ばれる。

30

【 0 0 4 7 】

正孔輸送層 5 0 を形成する正孔輸送材料の分子構造例としては、G P D、spiro-T A D、spiro-N P D、oxidized-T P D を適用することができる。さらに別の正孔輸送材料としては、T D A P B、M T D A T A などがある。

【 0 0 4 8 】

有機 E L 下部電極 3 0 は、厚さが、例えば、約 1 5 0 n m 程度で、材質がアルミニウムからなる。

【 0 0 4 9 】

なお、発光層 4 8 は、上記、正孔輸送層、電子輸送層以外の層、例えば、正孔注入層、電子注入層等を用いて構成しても良い。

40

【 0 0 5 0 】

第 1 の実施の形態に係る有機 E L ディスプレイ装置の動作原理は以下の通りである。

【 0 0 5 1 】

まず、有機 E L 下部電極 3 0 および上部電極 3 8 を介して、有機 E L 層 3 6 の正孔輸送層 5 0 および電子輸送層 4 6 の間に一定の電圧が印加される。これにより、正孔輸送層 5 0 発光層 4 8 に正孔が注入されるとともに、電子輸送層 4 6 から発光層 4 8 に電子が注入される。そして、発光層 4 8 に注入された正孔と電子とが再結合することによって、白色光を発光する。発光された白色光 h は、上部電極 3 8 を透過し、カラーフィルタ 4 0 を介して外部に出力される。

50

【 0 0 5 2 】

有機 E L 層 3 6 を構成する正孔輸送層 5 0 の H O M O (Highest Occupied Molecular Orbital) のエネルギー準位の絶対値が有機 E L 下部電極の仕事関数の絶対値よりも大きくすると良い。

【 0 0 5 3 】

ここで、H O M O のエネルギー準位とは、有機分子の基底状態を表す。また、L U M O (Lowest Unoccupied Molecular Orbital) のエネルギー準位とは、有機分子の励起状態を表す。ここで、L U M O 準位は最低励起一重項準位 (S_1) に対応する。さらに電子や正孔が有機物に注入され、ラジカルアニオン (M^-)、ラジカルカチオン (M^+) が形成された場合の正孔および電子の準位は、励起子結合エネルギーが存在しない分、H O M O 準位、L U M O 準位の外側の位置に電子伝導準位、正孔伝導準位が位置することになる。

10

【 0 0 5 4 】

また、電子輸送層 4 6 の L U M O のエネルギー準位の絶対値が上部電極 3 8 の仕事関数の絶対値よりも小さくすれば良い。

【 0 0 5 5 】

第 1 の実施の形態に係る有機 E L ディスプレイ装置の構造において、各電極、各層はそれぞれスパッタ、蒸着、塗布などにより成膜される。

【 0 0 5 6 】

第 1 の実施の形態に係る有機 E L ディスプレイ装置の構造において、発光層 4 8 と正孔輸送層 5 0 の間、若しくは有機 E L 下部電極 3 0 と正孔輸送層 5 0 の間に、p 型有機半導体層を介在させてもよい。同様に、発光層 4 8 と電子輸送層 4 6 の間、若しくは上部電極 3 8 と電子輸送層 4 6 の間に、n 型有機半導体層を介在させてもよい。

20

【 0 0 5 7 】

(有機 E L ディスプレイ装置の駆動方法)

第 1 の実施の形態に係る有機 E L ディスプレイ装置の駆動方法の動作原理説明図であって、PNM 制御の動作波形のタイミングチャートは、図 4 に示すように表され、ブロック構成は、図 5 に示すように表される。

【 0 0 5 8 】

図 5 に示すように、PNM 基準信号発生部 2 より出力された PNM 信号と、映像データ信号発生部 4 より出力された映像データ信号 V D とを乗算器 5 において、掛け合わせることで、有機 E L 点滅信号 O E L D を得ることができる。

30

【 0 0 5 9 】

PNM 制御とは、図 4 に示すように、単位時間当たりのパルス数によって、階調を表現する制御方式である。遅延によるデータの誤差が少ないために、直線性の良好な変調制御方式を提供している。周波数成分が PWM 制御に比べて、相対的に高周波となるため、第 1 の実施の形態に係る有機 E L ディスプレイ装置のディスプレイは、ちらつきが見えにくいという利点がある。C M O S L S I によって PNM ドライバなどの駆動回路を形成することにより、PNM 制御方式において要求される高速応答にも対応することができる。図 4 の例では、図示しない 4 ビットの映像データ信号 V D (1 0 0 1) と、4 ビットの PNM 信号 P N 0 , P N 1 , P N 2 , P N 3 の波形を乗算器 5 において、掛け合わせることで、図 4 中に示すような有機 E L 点滅信号 O E L D が得られている。

40

【 0 0 6 0 】

第 1 の実施の形態に係る有機 E L ディスプレイ装置の有機 E L 層に流す電流を制御する駆動素子 (M O S トランジスタ) のドレイン電流 $I_{ds}(A)$ とゲート電圧 $V_{gs}(V)$ の特性例は、図 6 に示すように表される。図 6 において、P はオフ状態の動作点、Q は弱反転領域の動作点、R は飽和領域の動作点を表す。

【 0 0 6 1 】

弱反転領域のドレイン電流 $I_{ds}(A)$ とゲート電圧 $V_{gs}(V)$ の関係は、次式のように表される。すなわち、

$$I_{ds} = \exp(V_{gs} - V_{th}) \cdot (1 - \exp(-e V_{ds} / k T)) \quad \dots (1)$$

50

ここで、 L はデバイスのチャネル長、チャネル幅などのデバイスサイズ、材料で決まる定数である。 V_{th} はしきい値電圧、 e は単位電荷量、 k はボルツマン定数を示す。

【 0 0 6 2 】

例えば、弱反転領域に動作点が存在する場合には、動作点 Q の例で、 $V_{gs}(V)$ がわずかに $0.18V$ の変化で、 $I_{ds}(A)$ は、約 1 桁程度も変化する。

【 0 0 6 3 】

飽和領域のドレイン電流 $I_{ds}(A)$ とゲート電圧 $V_{gs}(V)$ の関係は、次式のように表される。すなわち、

$$I_{ds} = \frac{1}{2} \cdot (V_{gs} - V_{th})^2 \cdot (1 + \lambda V_{ds}) \quad \dots (2)$$

ここで、 λ はデバイスサイズ、材料で決まる定数である。

10

【 0 0 6 4 】

弱反転領域の動作点 Q で第 1 の実施の形態に係る有機 EL ディスプレイ装置を駆動すると、弱反転領域のドレイン電流 $I_{ds}(A)$ とゲート電圧 $V_{gs}(V)$ の関係から明らかなように、有機 EL ディスプレイ装置の駆動素子の素子特性のパラツキが直接的にディスプレイの輝度のパラツキの原因となる。

【 0 0 6 5 】

これに対して、飽和領域の動作点 R で第 1 の実施の形態に係る有機 EL ディスプレイ装置を駆動すると、飽和領域のドレイン電流 $I_{ds}(A)$ とゲート電圧 $V_{gs}(V)$ の関係から明らかなように、PNM 制御パルスの電圧値が変動したとしても、出力電流 I_{ds} の値の変動は極めて少ない。このため、第 1 の実施の形態に係る有機 EL ディスプレイ装置の駆動素子の素子特性のパラツキを抑制し、その結果、ディスプレイの輝度のパラツキを抑制することができる。

20

【 0 0 6 6 】

アナログ制御方式においては、弱反転領域を使用しているのに対して、第 1 の実施の形態に係る有機 EL ディスプレイ装置のデジタル制御方式においては、飽和領域を使用する。

【 0 0 6 7 】

本発明の比較例として、PWM 制御の動作波形のタイミングチャートは、図 7 に示すように表される。PWM 制御の場合、理想的な 1 コマ分のパルス面積 100 に対して、点線で表すように、データ遅延が存在するために、実際の 1 コマ分のパルス面積は 80 となる。同様に、PWM 制御の場合、2 コマ分のパルス面積 200 に対して、点線で表すように、データ遅延が存在するために、2 コマ分のパルス面積は 180 となる。同様に、PWM 制御の場合、4 コマ分のパルス面積 400 に対して、点線で表すように、データ遅延が存在するために、4 コマ分のパルス面積は 380 となる。このように PWM 制御方式では、データ遅延が存在すると、パルス幅と輝度との関係の線形性が悪い。

30

【 0 0 6 8 】

第 1 の実施の形態に係る有機 EL ディスプレイ装置の駆動方法に適用する PNM 制御の動作波形のタイミングチャートは、図 8 に示すように表される。点線で示されるデータ遅延を考慮したとしても、パルスカウント数 1 の時のパルス面積は、80 となり、パルスカウント数 2 の時のパルス面積は、160 となり、パルスカウント数 4 の時のパルス面積は、320 となる。このように PNM 制御方式では、データ遅延が存在しても、パルス数と輝度との関係の線形性が良好となる。しかも、立上りと立下りのデータ遅延が異なっても直線性のよい変調方式となる。

40

【 0 0 6 9 】

第 1 の実施の形態に係る有機 EL ディスプレイ装置の駆動方法における PNM 制御のステップ数と輝度 (cd/m^2) との関係は、図 9 に示すように表される。階調評価結果として、128 ステップまで、輝度 (cd/m^2) の線形性が良好となることが確認されている。

【 0 0 7 0 】

第 1 の実施の形態に係る有機 EL ディスプレイ装置の駆動方法においては、PNM 制御

50

方式を採用することで、周波数成分がPWM制御に比べ、高周波となるため、ディスプレイ上のちらつきが目に見えにくい。また、PNM制御方式では高速応答性が要求されるが、LSI上に第1の実施の形態に係る有機ELディスプレイ装置を実現することにより、高速応答性を達成可能である。

【0071】

(カウンタ回路およびPNM信号生成回路)

第1の実施の形態に係る有機ELディスプレイ装置のPNM基準信号発生部2に適用するカウンタ回路の構成例は、図10に示すように、NANDゲート130・138と、NORゲート134と、インバータ132・136・140とを備える。

【0072】

第1の実施の形態に係る有機ELディスプレイ装置のPNM基準信号発生部2に適用するPNM信号生成回路の構成例は、図11に示すように、インバータ142₀・142₁・142₂・142₃...と、ANDゲート140₀・140₁・140₂・140₃...と、ANDゲート148₁・148₂・148₃...と、フリップフロップ回路(FF)146₀・146₁・146₂・146₃...とを備える。

【0073】

図10において、信号Aは、前段のキャリア信号、信号Bは、FF146₀・146₁・146₂・146₃...からのフィードバック(FB)値、信号CAは、次段へのキャリア出力、信号Sは、FF146₀・146₁・146₂・146₃...への加算出力を表す。

【0074】

図10に示されるカウンタ回路は、例えば8ビット分存在し、各カウンタ回路からの出力信号Sは、図11に示すPNM信号生成回路の入力端子Q₀・Q₁・Q₂・Q₃...に入力される。

【0075】

図11において、インバータ142₀・142₁・142₂・142₃...と、ANDゲート140₀・140₁・140₂・140₃...と、ANDゲート148₁・148₂・148₃...とによって、デコーダ回路が構成されており、このデコーダ出力が、FF146₀・146₁・146₂・146₃...においてリサンプルされて、PNM信号PNM0・PNM1・PNM2・PNM3...を発生している。

【0076】

(有機ELディスプレイ装置の駆動回路)

第1の実施の形態に係る有機ELディスプレイ装置においては、1ピクセルの駆動回路の実効面積を削減するために、ラッチ以外の手段で各ビットのデータ“1”、“0”を保持する手段として、データ保持キャパシタC_oを適用している。図12に示すように、データスイッチSDおよびパルス数変調スイッチSPからなるスイッチ2個と、データ保持キャパシタC_o1個によって、1ビット分の駆動回路を構成している。

【0077】

第1の実施の形態に係る有機ELディスプレイ装置の駆動回路34は、図12に示すように、例えば、列(カラム)方向に延伸して配置された複数のデータ線D₀・D₁・D₂・D₃...と、複数のデータ線D₀・D₁・D₂・D₃...と直交し、行(ロー)方向に延伸して配置された複数の走査線K₀・K₁・K₂・K₃...と、ロー方向に延伸して配置されたワード線WLと、複数のデータ線D₀・D₁・D₂・D₃...と複数の走査線K₀・K₁・K₂・K₃...との間に接続されるデータスイッチSD₀・SD₁・SD₂・SD₃...・SD_mと、ダイオードD(B,G,R)で示される有機EL層と複数の走査線K₀・K₁・K₂・K₃...との間に接続されるパルス数変調スイッチSP₀・SP₁・SP₂・SP₃...・SP_mとを備える。

【0078】

データ線D₀・D₁・D₂・D₃...には、映像データ信号発生部4からの映像データ信号VD(VD₀・VD₁・VD₂...)がそれぞれ入力される。

【0079】

10

20

30

40

50

走査線 $K_0 \cdot K_1 \cdot K_2 \cdot K_3 \dots$ には、PNM基準信号発生部2よりのPNM信号($PNM_0 \cdot PNM_1 \cdot PNM_2 \cdot PNM_3 \dots$)がそれぞれ入力される。

【0080】

ワード線WLに入力されるローインーブル信号REによって、データスイッチ $SD_0 \cdot SD_1 \cdot SD_2 \cdot SD_3 \dots \cdot SD_m$ がオン/オフされる。ローインーブル信号REがハイレベルのとき、データスイッチ $SD_0 \cdot SD_1 \cdot SD_2 \cdot SD_3 \dots \cdot SD_m$ がオンになされ、データ線 $D_0 \cdot D_1 \cdot D_2 \cdot D_3 \dots$ に入力されるの映像データ信号VD($VD_0 \cdot VD_1 \cdot VD_2 \dots$)がそれぞれの保持キャパシタCoに2値のデータ“0”または“1”として、保持される。保持キャパシタCoに保持されるデータが“1”の場合には、その保持キャパシタCoに接続されるパルス数変調スイッチ $SP_0 \cdot SP_1 \cdot SP_2 \cdot SP_3 \dots \cdot SP_m$ がオンになされ、対応する走査線 $K_0 \cdot K_1 \cdot K_2 \cdot K_3 \dots$ を介して、PNM信号($PNM_0 \cdot PNM_1 \cdot PNM_2 \cdot PNM_3 \dots$)が加算されて生成された有機EL点滅信号OELDが、ダイオードD(B, G, R)で示される有機EL層に入力される。

10

【0081】

第1の実施の形態に係る有機ELディスプレイ装置においては、デジタルデータ(2値)の各ビットを保持キャパシタCoで保持し、そのデータで有機EL駆動素子のオン/オフを行っており、アクティブマトリックス型完全デジタル制御有機ELディスプレイ装置が得られている。

【0082】

図12に示す駆動回路34においては、結果として、図5のブロック構成と同等の機能を実現している。すなわち、映像データ信号発生部4よりの映像データ信号VD($VD_0 \cdot VD_1 \cdot VD_2 \dots$)とPNM基準信号発生部2よりのPNM信号($PNM_0 \cdot PNM_1 \cdot PNM_2 \cdot PNM_3 \dots$)を図12に示す駆動回路34の構成によって回路機能として掛け合わせ、結果として、PNM信号($PNM_0 \cdot PNM_1 \cdot PNM_2 \cdot PNM_3 \dots$)が加算されて、映像データ信号発生部4よりの映像データ信号VDに応じて、有機EL点滅信号OELDを生成している。

20

【0083】

なお、図12に示す駆動回路は、ピクセルアレイ10内の各ピクセル6に対応して、ピクセルアレイ10の下部に形成されるCMOSLSI60によって形成されることは、図1～図2に示した通りである。また、図12の左側に示すピクセルアレイ10の周辺部にブロック構成で示される水平シフトレジスタ12および垂直シフトレジスタ14などもピクセルアレイ10の周辺部に限らず、ピクセルアレイ10の下部に形成されるCMOSLSI60によって形成されていてもよい。

30

【0084】

第1の実施の形態に係る有機ELディスプレイ装置の駆動回路34として、図12に対応する具体的回路構成例は、図13に示すように表される。図13においては、データスイッチ $SD_0 \cdot SD_1 \cdot SD_2 \cdot SD_3 \dots \cdot SD_m$ をpMOSFET $QD_0 \cdot QD_1 \cdot QD_2 \cdot QD_3 \dots \cdot QD_m$ で構成し、パルス数変調スイッチ $SP_0 \cdot SP_1 \cdot SP_2 \cdot SP_3 \dots \cdot SP_m$ をpMOSFET $QP_0 \cdot QP_1 \cdot QP_2 \cdot QP_3 \dots \cdot QP_m$ で構成している。なお、図13の駆動回路34は一例であって、様々な変形例が構成可能である。また使用するトランジスタ素子もpチャネル素子に限定されず、nチャネル素子を使用してもよい。

40

【0085】

4ビットの場合の1つのピクセル6の駆動回路の平面レイアウトパターン構成において、拡散層、ゲート配線およびコンタクト部分の平面レイアウトパターンは、図14(a)に示すように表される。また、図14(b)は、図14(a)に対応し、サブピクセル6Rを駆動する駆動回路の回路構成を示す。

【0086】

1つのピクセル6のサイズ $W_1 \times W_2$ は、例えば、約 $15 \mu m \times 15 \mu m$ 程度である。したがって、サブピクセル6R, 6G, 6Bのサイズ $W_1 \times W_2 / 3$ は、例えば、約15

50

$\mu\text{m} \times 5 \mu\text{m}$ 程度である。このような微細寸法を有するサブピクセル6 R内に、例えば、図14(a)に示すように、データスイッチ用のpMOSFET QD0と、パルス数変調スイッチ用のpMOSFET QP0と、保持キャパシタCo(図示省略)とからなる1ビット駆動回路と同等の回路構成を4ビット対応で、4個配置している。サブピクセル6 Gおよび6 R内においても同様に配置されている。

【0087】

ソース・ドレインコンタクトおよびゲート配線のレイアウトパターン上、データスイッチ用のpMOSFET QD0のソースコンタクトS1、ゲート電極G1およびドレインコンタクトDC1は、図14(a)に示すように表される。同様に、レイアウトパターン上、パルス数変調スイッチ用のpMOSFET QP0のソースコンタクトS2、ゲート電極G2およびドレインコンタクトDC2は、図14(a)に示すように表される。

10

【0088】

以下同様であり、データスイッチ用のpMOSFETとパルス数変調スイッチ用のpMOSFETの組み合わせ(QD0, QP0)、(QD1, QP1)、(QD2, QP2)、(QD3, QP3)からなる平面パターンが、サブピクセル6 R内に図14(a)に示すように、コンパクトに配置されている。サブピクセル6 Gおよび6 R内においても同様に配置されている。

【0089】

M1配線を示すレイアウトパターン上、PNM信号PNM0・PNM1・PNM2・PNM3を送信する配線パターンと、ローインネブル信号REを送信する配線パターンは、図15に示すように表される。

20

【0090】

M2配線・M3配線を重ね合わせて示すレイアウトパターン上、データ線D0・D1・D2・D3の配線パターンは、図16(a)に示すように表される。また、図16(b)は、サブピクセルを駆動する駆動回路の回路構成を表し、図16(a)に対応して、中央線CLにおけるノードコンタクトNCが示されている。中央線CLにおけるノードコンタクトNCにおいて、4ビットのPNM信号PNM0・PNM1・PNM2・PNM3を加算して有機EL点滅信号OELDを生成し、有機EL層に伝送している。ここで、M0~M3配線は、図2に示したようなM1電極52, M2電極54などと同様の配線である。

【0091】

30

サブピクセル6 R, 6 G, 6 Bのレイアウトパターン上に、有機EL下部電極30を配置した平面レイアウトパターン構成は、図17に示すように表される。有機EL下部電極30は、サブピクセル6 R, 6 G, 6 Bの中央線CLにおけるノードコンタクトNCに電気的に接続される。

【0092】

上記の平面パターン例においては、ピクセル6およびサブピクセル6 R, 6 G, 6 Bの形状は、いずれも矩形パターンを有するが、これに限定されるものではない。3角形パターン、6角形パターン、8角形パターンであってもよい。また、これらの形状を組み合わせたものでもよい。

【0093】

40

(有機ELディスプレイ装置のブロック構成)

第1の実施の形態に係る有機ELディスプレイ装置8の周辺回路を含めた模式的ブロック構成は、図18に示すように、ピクセルアレイ10と、ピクセルアレイ10の列方向に隣接して配置されるカラムドライバ20と、カラムドライバ20の列方向に隣接して配置されるデータラッチ回路16と、データラッチ回路16の列方向に隣接して配置される水平シフトレジスタ12と、ピクセルアレイ10の行方向に隣接して配置されるロードドライバ18と、ロードドライバ18に隣接して配置される垂直シフトレジスタ14と、ピクセルアレイ10の行方向に隣接して配置されるPNMドライバ22とを備える。

【0094】

カラムドライバ20には、ピクセルアレイ10内のピクセル6を駆動するデータ線D0

50

・ D 1 ・ D 2 ・ D 3 ... が接続される。

【 0 0 9 5 】

データラッチ回路 1 6 は、図 1 8 の例では、4 ビットの映像データ信号 R E D [3 : 0]、G R E E N [3 : 0]、および B L U E [3 : 0] をラッチする回路である。また、データラッチ回路 1 6 は外部信号として、ラッチイネーブル信号 L E を入力することで、アクティブになされる。

【 0 0 9 6 】

水平シフトレジスタ 1 2 は、ピクセルアレイ 1 0 を水平方向にスキャンする回路であり、ピクセルクロック信号 H C L K、シフト/ホールド切替信号 D E H、水平同期リセット信号 H S Y N C を受信している。

10

【 0 0 9 7 】

ロードライバ 1 8 には、ピクセルアレイ 1 0 内のピクセル 6 を駆動する走査線 K 0 ・ K 1 ・ K 2 ・ K 3 ・ ... およびワード線 W L が接続される。

【 0 0 9 8 】

垂直シフトレジスタ 1 4 は、ピクセルアレイ 1 0 を垂直方向にスキャンする回路であり、クロック信号 V C K、シフト/ホールド切替信号 D E V、垂直同期リセット信号 V S Y N C を受信する。

【 0 0 9 9 】

P N M ドライバ 2 2 は、走査線 K 0 ・ K 1 ・ K 2 ・ K 3 ・ ... に P N M 信号 P N M 0 ・ P N M 1 ・ P N M 2 ・ P N M 3 ... を伝送する。P N M ドライバ 2 2 には、P N M クロック信号 R C K および P N M リセット信号 R R S T N が入力される。

20

【 0 1 0 0 】

また、第 1 の実施の形態に係る有機 E L ディスプレイ装置 8 には、例えば約マイナス 5 V 程度のディスプレイ電源 V d i s p、例えば約 3 . 3 V 程度のシステム電源 V D D が供給され、かつ V s s の共通接地電位も与えられている。

【 0 1 0 1 】

なお、図 1 8 のピクセルアレイ 1 0 内の各ピクセルは、本実施形態においては、例えば図 1 7 に示すように矩形状なのであるが、ここでは参考のために、R G B 用のサブピクセルを六角形を基本パターンとするピクセル構造を示した。

30

【 0 1 0 2 】

(動作タイミングチャート)

例えば、6 4 0 × 4 8 0 ドット、4 0 9 6 色の表示が可能な V G A 解像度を実現するための

水平走査の動作タイミングチャートは、図 1 9 に示すように表され、垂直走査の動作タイミングチャートは、図 2 0 に示すように表される。

【 0 1 0 3 】

図 1 9 には、ピクセルクロック信号 H C L K、シフト/ホールド切替信号 D E、ラッチイネーブル信号 L E、および垂直走査クロック信号 V C K が表示されている。

【 0 1 0 4 】

タイミング 0 ~ t 1 の期間 T 1 は、水平アクティブ期間であり、6 4 0 H C L K が含まれる。

40

【 0 1 0 5 】

タイミング t 1 ~ t 2 の期間 T 2 およびタイミング t 5 ~ t 6 の期間は、ラッチ待機期間である。

【 0 1 0 6 】

タイミング t 2 ~ t 3 の期間 T 3 およびタイミング t 6 ~ t 7 の期間は、ラッチ期間を表す。

【 0 1 0 7 】

タイミング t 3 ~ t 4 の期間 T 4 およびタイミング t 7 ~ t 8 の期間は、次のデータ待機期間を表す。

50

【0108】

期間 ($T_2 + T_3 + T_4$) が、水平ブランク期間であり、ピクセルクロック信号 HCLK が 160 サイクル含まれる。

【0109】

タイミング 0 ~ t₄ の期間 ($T_1 + T_2 + T_3 + T_4$) は、周波数 25 MHz に相当し、ピクセルクロック信号 HCLK が 800 サイクル含まれる。

【0110】

図 20 には、クロック信号 VCK, 垂直同期リセット信号 VSYNC, およびシフト/ホールド切替信号 DEV が表示されている。

【0111】

タイミング 0 ~ t₁ の期間 U₁ は、垂直アクティブスキャン期間であり、クロック信号 VCK が 480 サイクル含まれる。

【0112】

タイミング t₂ ~ t₃ の期間 U₃ は、リセット待機期間である。

【0113】

タイミング t₃ ~ t₄ の期間 U₄ は、リセット期間を表す。

【0114】

タイミング t₄ ~ t₅ の期間 U₅ は、リセットホールド期間を表す。

【0115】

タイミング t₁ ~ t₅ の期間 ($U_2 + U_3 + U_4 + U_5$) が、垂直ブランク期間であり、クロック信号 VCK が 45 サイクルが含まれる。

【0116】

タイミング 0 ~ t₅ の期間 ($U_1 + U_2 + U_3 + U_4 + U_5$) は、周波数 31 kHz に相当し、クロック信号 VCK が 525 サイクルが含まれる。

【0117】

動作タイミングチャートにより、以下の動作が実行される。

【0118】

(a) ピクセルクロック信号 HCLK によって映像データ信号 RED[3:0]、GREEN[3:0]、および BLUE[3:0] をデータラッチ回路 16 に格納する。例えば、VGA であれば、640 画素分になる。

【0119】

(b) 次に、水平ブランク期間のクロック信号 VCK によって、選択する行 (ロー) を変更し、ラッチイネーブル信号 LE がアクティブにされるタイミングで、ピクセルアレイ 10 内のピクセル 6 に映像データ信号 RED[3:0]、GREEN[3:0]、および BLUE[3:0] を伝送する。

【0120】

(c) 上記動作を垂直走査行数分繰り返す。例えば、VGA であれば、480 行になる。
(d) 次に、垂直ブランク期間に、垂直同期リセット信号 VSYNC によって、選択行を先頭に戻す。先頭は、有効 1 行目ではなく、ダミー行であってもよい。

【0121】

(他の実施形態に係る有機 EL ディスプレイ装置の駆動方法)

本発明の他の実施形態に係る有機 EL ディスプレイ装置の駆動方法を説明する模式的回路構成は、図 21 に示すように表される。

【0122】

図 21 に示す方式は、有機 EL 層に流す電流を制御するトランジスタのゲートにパルス数変調データを入力することで輝度を制御する方式である。これにより、有機 EL ディスプレイ装置における完全デジタル制御が実現される。

【0123】

図 21 の構成例では、ダイオード D (B, G, R) で表される有機 EL 層と、システム電源 VDD との間に直列に接続される 2 個の MOS トランジスタ QS および QD を備える

10

20

30

40

50

。

【0124】

MOSTランジスタQSは、ローイネーブル信号REによってオン/オフ制御されるデータスイッチ用のpMOSFETであり、MOSTランジスタQDは、有機EL点滅信号OELDによってオン/オフ制御されるパルス数変調スイッチ用のpMOSFETである。

。

【0125】

データスイッチ用のpMOSFETQDのゲートに入力される有機EL点滅信号OELDは、加算器1において加算されたパルス変調映像データ信号PNV0・PNV1・PNV2・PNV3・...を表す。

10

【0126】

PNM基準信号発生部2よりのPNM信号PNM0と、映像データ信号発生部4よりの映像データ信号VD0を乗算器5において掛け合わせて得られる信号が、パルス変調映像データ信号PNV0である。同様に、PNM基準信号発生部2よりのPNM信号PNM1、映像データ信号発生部4よりの映像データ信号VD1を乗算器5において掛け合わせて得られる信号が、パルス変調映像データ信号PNV1である。このようにして得られたパルス変調映像データ信号PNV0・PNV1・PNV2・PNV3・...を加算器1において加算することで、有機EL点滅信号OELDを生成している。

【0127】

ここで、MOSTランジスタQSおよびQDは、pチャネル素子で構成される例を示しているが、これに限定されるものではなく、nチャネル素子で構成してもよい。

20

【0128】

本発明によれば、信頼性が向上し、輝度（明るさ）も確保でき、かつ完全デジタル制御のため、ノイズの影響も受けにくい有機ELディスプレイ装置、および有機ELディスプレイ装置の駆動回路を提供することができる。

【0129】

本発明によれば、画素間の駆動素子の特性ばらつきによる輝度ばらつき（ざらざら感）をなくすことができ、クリアな画質の有機ELディスプレイ装置、および有機ELディスプレイ装置の駆動回路を提供することができる。

【0130】

本発明によれば、PNM変調により、変調時のデータ遅延が抑制され、階調線形性が良好で、かつ比較的高周波なため低次フィルタでDC化しやすい有機ELディスプレイ装置、および有機ELディスプレイ装置の駆動回路を提供することができる。

30

【0131】

[その他の実施の形態]

上記のように、本発明は第1の実施の形態によって記載したが、この開示の一部をなす論述および図面は例示的なものであり、この発明を限定するものであると理解すべきではない。この開示から当業者には様々な代替実施の形態、実施例および運用技術が明らかとなろう。

【0132】

本発明の第1の実施の形態に係る有機半導体装置の構成に適用される有機半導体材料は、例えば、真空蒸着法、カラムクロマトグラフィー、再結晶法などの化学的精製法、昇華精製法、高分子材料の場合には、スピコート、ディップコート、ブレードコート、インクジェット法などの湿式成膜法などを用いて形成することができる。

40

【0133】

このように、本発明はここでは記載していない様々な実施の形態などを含む。

【産業上の利用可能性】

【0134】

本発明の有機ELディスプレイ装置は、ディスプレイ分野、ヘッドマウントディスプレイ、有機集積回路分野、有機発光デバイス、フラットパネルディスプレイ、フレキシブル

50

ディスプレイエレクトロニクス分野、および透明エレクトロニクス分野において適用可能である。

【図面の簡単な説明】

【0135】

【図1】本発明の第1の実施の形態に係る有機ELディスプレイ装置の1ピルセル部分の模式的断面構造図。

【図2】本発明の第1の実施の形態に係る有機ELディスプレイ装置の1ピルセル部分の模式的鳥瞰図。

【図3】本発明の第1の実施の形態に係る有機ELディスプレイ装置の断面SEM写真。

【図4】本発明の第1の実施の形態に係る有機ELディスプレイ装置の駆動方法の動作原理説明図であって、PNM制御の動作波形のタイミングチャート図。

【図5】本発明の第1の実施の形態に係る有機ELディスプレイ装置の駆動方法の動作原理を説明するブロック構成図。

【図6】本発明の第1の実施の形態に係る有機ELディスプレイ装置の有機EL層に流す電流を制御する駆動素子(MOSトランジスタ)のドレイン電流 I_{ds} (A)とゲート電圧 V_{gs} (V)の特性例。

【図7】本発明の比較例として、PWM制御の動作波形のタイミングチャート図。

【図8】本発明の第1の実施の形態に係る有機ELディスプレイ装置の駆動方法に適用するPNM制御の動作波形のタイミングチャート図。

【図9】本発明の第1の実施の形態に係る有機ELディスプレイ装置の駆動方法におけるPNM制御のステップ数と輝度(cd/m^2)との関係を表す特性図。

【図10】本発明の第1の実施の形態に係る有機ELディスプレイ装置のPNM基準信号発生部に適用するカウンタ回路の構成例を表す図。

【図11】本発明の第1の実施の形態に係る有機ELディスプレイ装置のPNM基準信号発生部に適用するPNM信号生成回路の構成例を表す図。

【図12】本発明の第1の実施の形態に係る有機ELディスプレイ装置の駆動回路の模式的回路構成図。

【図13】図12に対応する具体的回路構成図。

【図14】(a)本発明の第1の実施の形態に係る有機ELディスプレイ装置の4ビットの場合の1ピクセルの駆動回路の拡散層、ゲート配線およびコンタクト部分の平面レイアウトパターン構成図、(b)(a)に対応し、サブピクセルを駆動する駆動回路の回路構成図。

【図15】本発明の第1の実施の形態に係る有機ELディスプレイ装置の4ビットの場合の1ピクセルの駆動回路のPNM信号と、ローイネーブル信号REを伝送する配線の平面レイアウトパターン構成図。

【図16】(a)本発明の第1の実施の形態に係る有機ELディスプレイ装置の4ビットの場合の1ピクセルの駆動回路のデータ線の配線を示す平面レイアウトパターン構成図、(b)(a)に対応し、サブピクセルを駆動する駆動回路の回路構成図。

【図17】本発明の第1の実施の形態に係る有機ELディスプレイ装置の4ビットの場合の1ピクセルの駆動回路上に有機EL下部電極を配置した平面レイアウトパターン構成図。

【図18】本発明の第1の実施の形態に係る有機ELディスプレイ装置の周辺回路を含めた模式的ブロック構成図。

【図19】本発明の第1の実施の形態に係る有機ELディスプレイ装置の水平走査の動作タイミングチャート図。

【図20】本発明の第1の実施の形態に係る有機ELディスプレイ装置の垂直走査の動作タイミングチャート図。

【図21】本発明の他の実施例に係る有機ELディスプレイ装置の別の駆動方法に適用する駆動回路の模式的回路構成図。

【符号の説明】

10

20

30

40

50

【 0 1 3 6 】

1 ...加算器	
2 ... P N M 基準信号発生部	
4 ...映像データ信号発生部	
5 ...乗算器	
6 ...ピクセル	
6 R ・ 6 G ・ 6 B ...サブピクセル	
8 ...有機 E L ディスプレイ装置	
1 0 ...ピクセルアレイ	
1 2 ...水平シフトレジスタ (H シフトレジスタ)	10
1 4 ...垂直シフトレジスタ (V シフトレジスタ)	
1 6 ...データラッチ回路	
1 8 ...ロードドライバ	
2 0 ...カラムドライバ	
2 2 ... P N M ドライバ	
3 0 ...有機 E L 下部電極	
3 2 ... V I A 電極	
3 4 ・ 3 4 R ・ 3 4 G ・ 3 4 B ...駆動回路	
3 6 ...有機 E L 層 (白色発光)	
3 8 ...上部電極	20
4 0 ・ 4 0 R ・ 4 0 G ・ 4 0 B ...カラーフィルタ	
4 2 ...透明保護膜	
4 4 ...シール層	
4 6 ...電子輸送層	
4 8 ...発光層	
5 0 ...正孔輸送層	
5 2 ... M 1 電極	
5 4 ... M 2 電極	
5 6 ...ゲート電極	
5 8 ...半導体基板	30
6 0 ... C M O S L S I	
1 3 0 ・ 1 3 8 ... N A N D ゲート	
1 3 2 ・ 1 3 6 ・ 1 4 0 ・ 1 4 2 ₀ ・ 1 4 2 ₁ ・ 1 4 2 ₂ ・ 1 4 2 ₃ ...インバータ	
1 3 4 ... N O R ゲート	
1 4 4 ₀ ~ 1 4 4 ₃ , 1 4 8 ₁ ~ 1 4 8 ₃ ... A N D ゲート	
1 4 6 ₀ ~ 1 4 6 ₃ ... フリップフロップ回路 (F F)	
C L ...中央線	
W L ...ワード線	
D 0 ・ D 1 ・ D 2 ・ D 3 ・ ... ・ D m ...データ線	
K 0 ・ K 1 ・ K 2 ・ K 3 ・ ... ・ K m ...走査線	40
R E ...ローイネーブル信号	
S D 0 ・ S D 1 ・ S D 2 ・ S D 3 ... ・ S D m ...データスイッチ	
V D , V D 0 ・ V D 1 ・ V D 2 ...映像データ信号	
P N M 0 ・ P N M 1 ・ P N M 2 ・ P N M 3 ... P N M 信号	
C o ...保持キャパシタ	
S P 0 ・ S P 1 ・ S P 2 ・ S P 3 ... ・ S P m ...パルス数変調スイッチ	
O E L D ...有機 E L 点滅信号	
H C L K ...ピクセルクロック信号	
D E , D E H , D E V ...シフト / ホールド切替信号	
L E ...ラッチイネーブル信号	50

VCK...クロック信号

HSYNC...水平同期リセット信号

VSYNC...垂直同期リセット信号

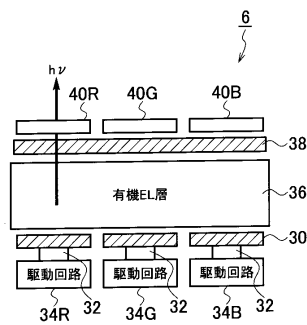
RED[3:0], GREEN[3:0], BLUE[3:0]...映像データ信号

PNV0・PNV1・PNV2・PNV3・...パルス変調映像データ信号

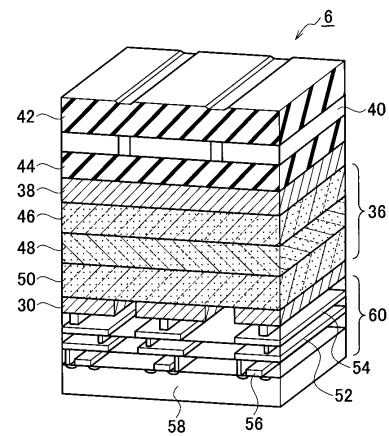
QP, SD0・SD1・SD2・SD3...・SDm...パルス数変調スイッチ用のpMOSFET

QD, QD0・QD1・QD2・QD3...・QDm...データスイッチ用のpMOSFET

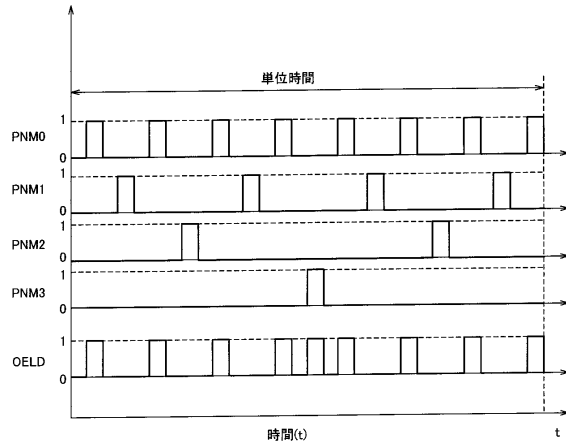
【図1】



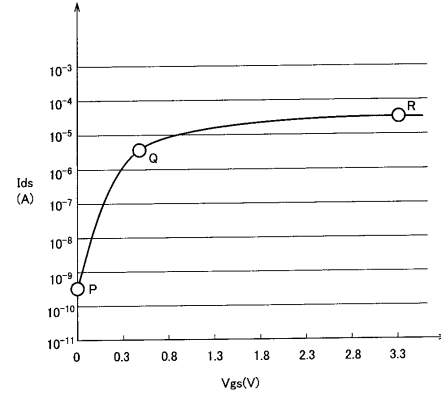
【図2】



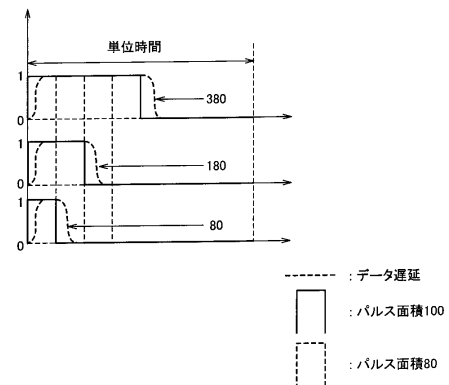
【図 4】



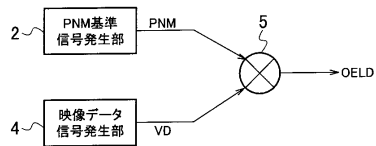
【図 6】



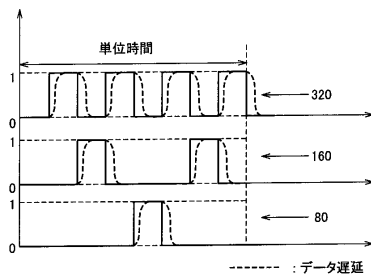
【図 7】



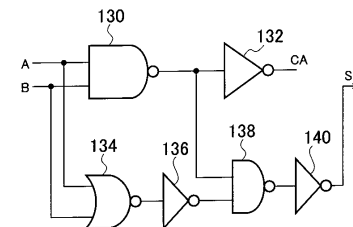
【図 5】



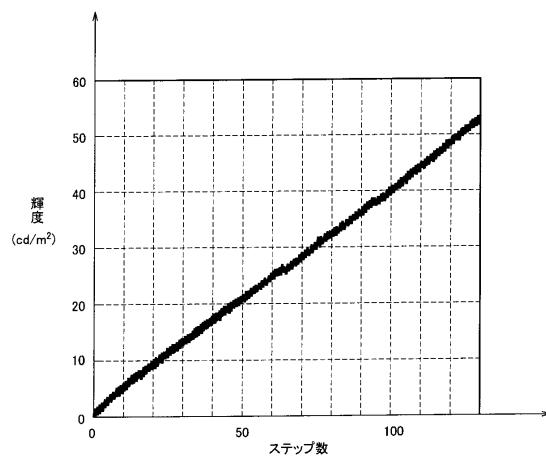
【図 8】



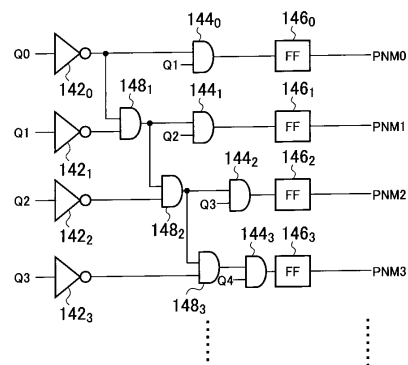
【図 10】



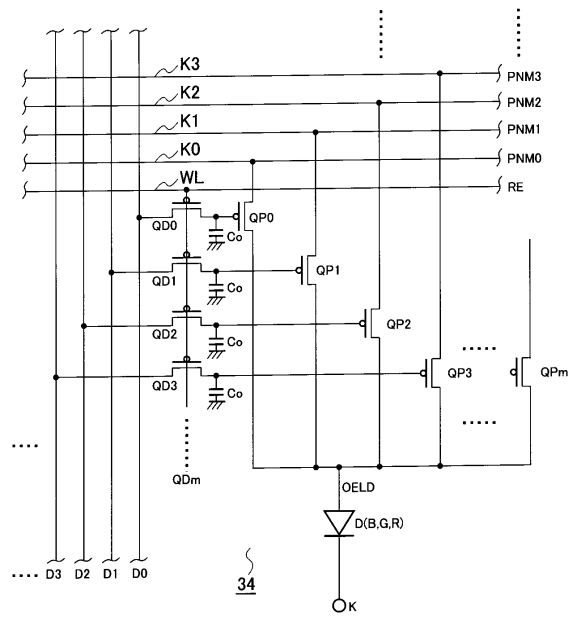
【図 9】



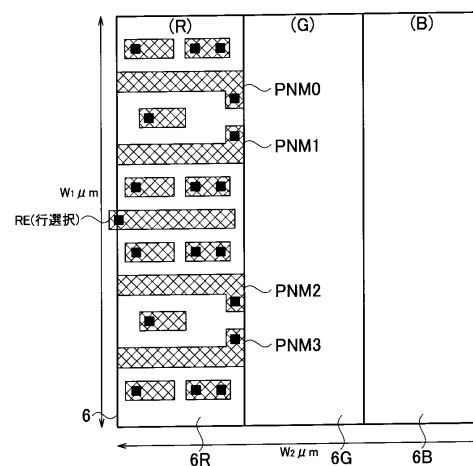
【図 11】



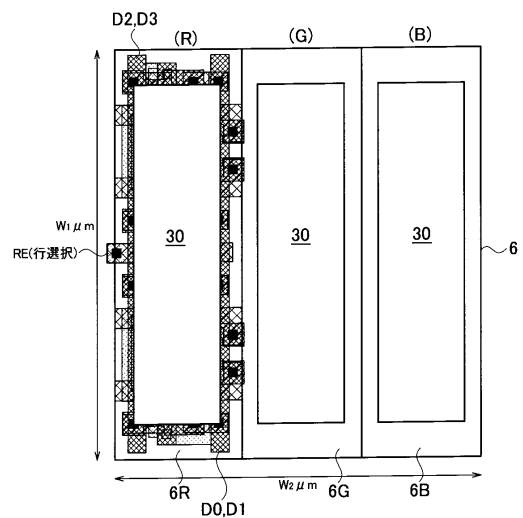
【 図 1 3 】



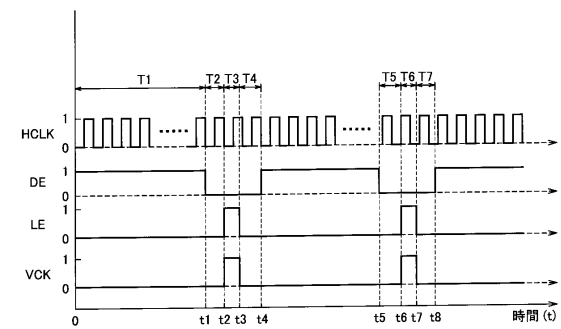
【圖 15】



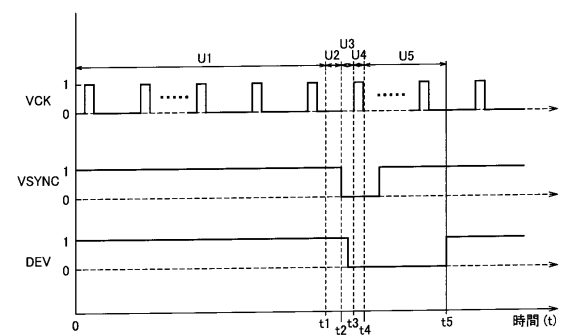
【 図 1 7 】



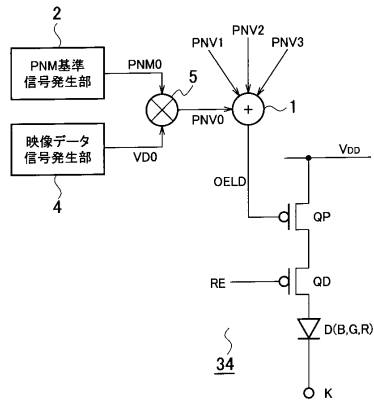
【 図 1 9 】



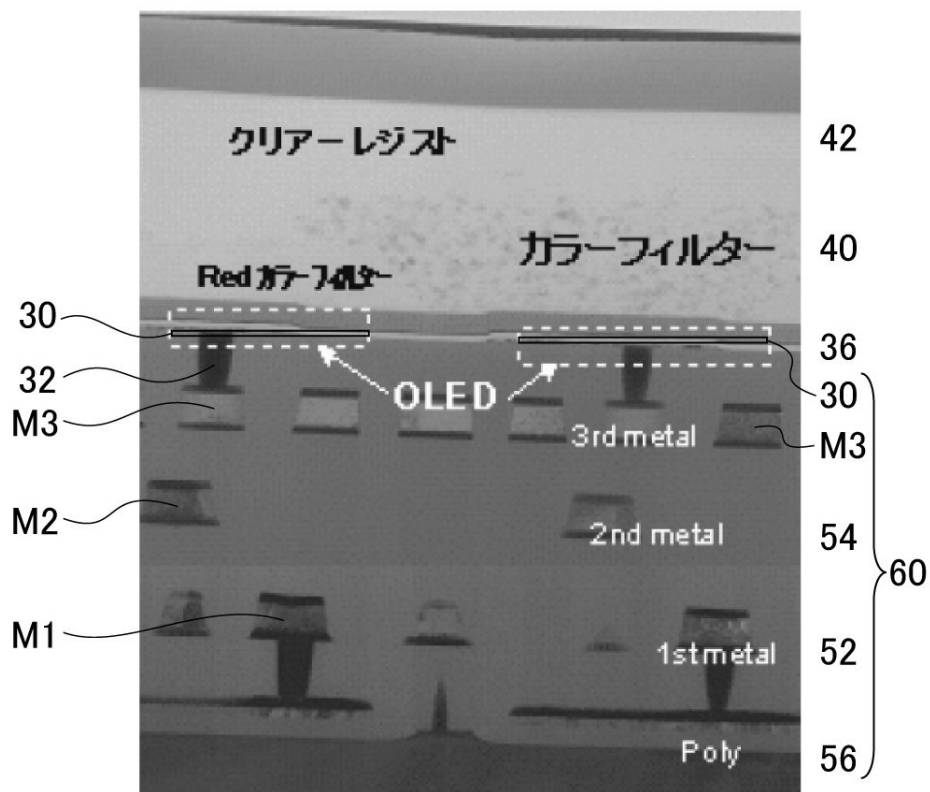
【圖 20】



【図 2 1】



【図 3】



フロントページの続き

(51)Int.Cl. F I
G 0 9 G 3/20 6 2 0 A
G 0 9 G 3/30 H
G 0 9 G 3/30 K
G 0 9 G 3/20 6 2 1 M
H 0 5 B 33/12 E
H 0 5 B 33/14 A

(72)発明者 淵上 貴昭
京都府京都市右京区西院溝崎町 2 1 番地 ローム株式会社内

審査官 橋本 直明

(56)参考文献 特開 2 0 0 2 - 1 0 8 2 8 5 (J P , A)
特開 2 0 0 5 - 1 9 5 7 6 4 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)
G 0 9 G 3 / 3 0
G 0 9 G 3 / 2 0
H 0 1 L 5 1 / 5 0
H 0 5 B 3 3 / 1 2

专利名称(译)	有机EL显示装置		
公开(公告)号	JP5514406B2	公开(公告)日	2014-06-04
申请号	JP2008139654	申请日	2008-05-28
[标]申请(专利权)人(译)	罗姆股份有限公司		
申请(专利权)人(译)	ROHM株式会社		
当前申请(专利权)人(译)	ROHM株式会社		
[标]发明人	西ノ原大介 淵上貴昭		
发明人	西ノ原 大介 淵上 貴昭		
IPC分类号	G09G3/30 G09G3/20 H05B33/12 H01L51/50		
FI分类号	G09G3/30.J G09G3/20.611.H G09G3/20.624.B G09G3/20.641.B G09G3/20.621.E G09G3/20.620.A G09G3/30.H G09G3/30.K G09G3/20.621.M H05B33/12.E H05B33/14.A G09G3/3225 G09G3/3266 G09G3/3275		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC02 3K107/CC16 3K107/CC21 3K107/CC33 3K107/DD02 3K107/EE03 3K107/EE22 3K107/EE57 3K107/HH02 3K107/HH04 5C080/AA06 5C080/BB05 5C080/CC03 5C080/DD05 5C080/FF08 5C080/FF11 5C080/FF12 5C080/HH09 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05 5C080/JJ06 5C380/AA01 5C380/AB06 5C380/AB11 5C380/AB18 5C380/AB21 5C380/AB34 5C380/AB41 5C380/AB42 5C380/AC20 5C380/BA08 5C380/BA17 5C380/BA20 5C380/BA50 5C380/BB02 5C380/BB09 5C380/BB22 5C380/BD16 5C380/CA04 5C380/CB26 5C380/CC24 5C380/CC26 5C380/CC27 5C380/CC30 5C380/CC62 5C380/CC77 5C380/CD049 5C380/CF09 5C380/CF10 5C380/CF18 5C380/CF19 5C380/CF23 5C380/CF32 5C380/CF33 5C380/CF56 5C380/CF64 5C380/DA05		
代理人(译)	三好秀 三好浩之		
审查员(译)	Naoaki桥本		
其他公开文献	JP2009288435A		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供高图像质量，高灰度线性度，高频率，低噪声，提高可靠性。 解决方案：有机电致发光显示装置包括驱动电路34R，34G，34B，设置在驱动电路34R，34G，34B上的下电极30，共同设置在下电极30上的有机EL层36，有机EL层36并且布置在上侧的上电极38设置在一个像素中，驱动电路34R，34G和34B以及有机EL层36经由下电极30在垂直方向上集成，并且脉冲数调制信号PNM一种有机EL显示装置及其驱动方法，用于通过提供有机EL闪烁信号OELD来控制亮度，所述有机EL闪烁信号OELD是通过电压供应或电流供应将图像数据信号VD与有机EL层相乘得到的。 点域1

