

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4136799号
(P4136799)

(45) 発行日 平成20年8月20日 (2008. 8. 20)

(24) 登録日 平成20年6月13日 (2008. 6. 13)

(51) Int. Cl.	F I
H O 5 B 33/02 (2006. 01)	H O 5 B 33/02
H O 1 L 51/50 (2006. 01)	H O 5 B 33/14 A
H O 5 B 33/10 (2006. 01)	H O 5 B 33/10

請求項の数 9 (全 12 頁)

(21) 出願番号	特願2003-164010 (P2003-164010)	(73) 特許権者	306037311
(22) 出願日	平成15年6月9日 (2003. 6. 9)		富士フイルム株式会社
(65) 公開番号	特開2004-111354 (P2004-111354A)		東京都港区西麻布2丁目2番30号
(43) 公開日	平成16年4月8日 (2004. 4. 8)	(74) 代理人	100079049
審査請求日	平成17年4月13日 (2005. 4. 13)		弁理士 中島 淳
(31) 優先権主張番号	特願2002-215371 (P2002-215371)	(74) 代理人	100084995
(32) 優先日	平成14年7月24日 (2002. 7. 24)		弁理士 加藤 和詳
(33) 優先権主張国	日本国 (JP)	(74) 代理人	100085279
			弁理士 西元 勝一
		(74) 代理人	100099025
			弁理士 福田 浩志
		(72) 発明者	橋本 康宣
			神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

最終頁に続く

(54) 【発明の名称】 E L表示素子の形成方法

(57) 【特許請求の範囲】

【請求項 1】

表示基板の表示画面と対向する側の面上に、画素単位でその発光が電氣的に制御される固体または液体からなる発光層と、前記発光層の各画素部分の少なくとも一部を区画する隔壁とを有し、前記表示基板の表面の各画素に対応する部分の少なくとも一部は最高部と最低部の高低差が0.4 μm以上の凹凸面を有するE L表示素子の形成方法であって、前記表示基板材料の前記隔壁および前記凹凸面を形成する側の表面に隔壁形成部分に対応してマスク材料を形成する工程と、
前記表示基板の前記マスク材料を形成した側の表面に第一のサンドブラスト粒子を吹き付けて隔壁及び凹凸面を形成する工程と、
前記表示基板の第一のサンドブラスト粒子を吹き付けた面に、前記第一のサンドブラスト粒子よりも平均粒径の小さな第二のサンドブラスト粒子を吹き付けて凹凸面の寸法を調節する工程と、

を有することを特徴とするE L表示素子の形成方法。

【請求項 2】

表示基板の表示画面と対向する側の面上に、画素単位でその発光が電氣的に制御される固体または液体からなる発光層と、前記発光層の画素単位の発光を制御する、個々の画素に対応して設けられたスイッチング素子と、前記発光層の各画素部分の少なくとも一部を区画する隔壁とを有し、前記各スイッチング素子が前記隔壁の頂部に設けられ、前記表示基板の表面の各画素に対応する部分の少なくとも一部は最高部と最低部の高低差が0.4 μ

m以上の凹凸面を有するE L表示素子の形成方法であって、
前記表示基板材料の前記隔壁および前記凹凸面を形成する側の表面に隔壁形成部分に対応してマスク材料を形成する工程と、
前記表示基板の前記マスク材料を形成した側の表面に第一のサンドブラスト粒子を吹き付けて隔壁及び凹凸面を形成する工程と、
前記表示基板の第一のサンドブラスト粒子を吹き付けた面に、前記第一のサンドブラスト粒子よりも平均粒径の小さな第二のサンドブラスト粒子を吹き付けて凹凸面の寸法を調節する工程と、

を有することを特徴とするE L表示素子の形成方法。

【請求項3】

前記隔壁は井桁状に形成され、前記スイッチング素子は、前記隔壁の井桁状の交差部付近に配置され、かつ、前記スイッチング素子の各々のオン/オフを制御する信号を印加する走査バスラインと、前記発光層に駆動用の信号を供給するためのデータバスラインの少なくともいずれかは、前記隔壁頂部に、前記隔壁と並行な方向に配置されることを特徴とする請求項2記載のE L表示素子の形成方法。

【請求項4】

前記隔壁の側面は、前記隔壁の頂部から前記画素に対応する部分に向かうテーパを形成することを特徴とする請求項1乃至3のいずれかに記載のE L表示素子の形成方法。

【請求項5】

前記表示基板の前記画素部分の凹凸面の表面と前記発光層との間に、前記表示基板とは異なる屈折率を有する平坦化層を形成した事を特徴とする請求項1乃至4のいずれかに記載のE L表示素子の形成方法。

【請求項6】

前記平坦化層の屈折率は、該平坦化層上に形成した電極層のうちの、少なくとも一つの層の屈折率よりも大きいことを特徴とする請求項5記載のE L表示素子の形成方法。

【請求項7】

前記表示基板をサンドブラスト法により切削することにより前記隔壁および前記凹凸面を形成し、切削後の当該表示基板の切削面を前記スイッチング素子の構造内に含まれる材料に対するエッチング手段によるパターンニング工程においてエッチングして、前記隔壁のエッジ部および前記凹凸面に残存する鋭利な部分の角を丸めることを特徴とする請求項2乃至6のいずれかに記載のE L表示素子の形成方法。

【請求項8】

前記隔壁および前記凹凸面を形成するサンドブラスト工程は、前記スイッチング素子の最上層の絶縁膜を形成した後に行われ、当該最上層の絶縁膜に対するパターンニング工程において、前記隔壁のエッジ部および前記凹凸面に残存する鋭利な部分の角を丸めることを特徴とする請求項7記載のE L表示素子の形成方法。

【請求項9】

前記隔壁は、前記表示基板と同一材質からなることを特徴とする請求項1乃至8のいずれかに記載のE L表示素子の形成方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明はE L表示素子の形成方法に関し、特に、表示領域を区画する隔壁を有するE L表示素子の形成方法に関する。

【0002】

【従来の技術】

液晶、エレクトロルミネセンス(E L)等に代表される平面型表示装置は、携帯端末等の普及に伴い、その用途が拡大している。

【0003】

中でも、有機型に代表されるE Lは、自発光型であり、また、駆動電圧も比較的低く、さ

10

20

30

40

50

らに多色の表示も可能である事から注目を集めており、研究開発の結果、すでに携帯電話の表示装置等として実用化されている。さらに、今後大型化してパソコンやテレビ等の各種表示用途に応用されるものと期待されている。

【 0 0 0 4 】

図 9 に代表的な E L 素子である有機 E L 素子の断面構造の一例を示す。図において、1 はガラス等からなる基板、2 は I T O (酸化インジウム) 等の透明電極材料からなる陽極、3 はホール輸送層、4 は E L 層、5 は例えばフッ化リチウム / カルシウム / アルミの三層構造等からなる陰極である。有機 E L 素子は、D C 駆動であり、陽極と陰極の間に直流電圧を印加すると、ホール輸送層 3 よりホールが E L 層 4 に注入されて陰極から注入される電子と結合する際に、E L 層 4 に含まれるホスト材料あるいは発光中心を励起して発光を生じる。

10

【 0 0 0 5 】

ここで、E L 層 4 の材料は、一般的に水分を吸収すると特性が劣化するものが多い。そのため、E L 層 4 および、それ以降の各層の形成工程には、エッチング等のウェットプロセスを用いるパターニングは適さない。そこで、通常、E L 層 4 や陰極 5 等は、印刷あるいはマスク蒸着等の方法により形成される。さらに、表示を多色にする場合には、複数種の発光層の塗り分けが必要であるが、上記の印刷やマスク蒸着による E L 層の形成方法では、形成時に隣接する他の色の領域への発光層材料の回り込みが生じやすく、混色が発生すると言う問題がある。そのため、例えば R、G、B の 3 色の画素を組み合わせで 1 絵素としてフルカラー表示を行うようにした素子を例にすると、図 1 0 のように、各色の画素 (4 R、4 G、4 B) の境界部に隔壁 6 を形成して形成時の他の色の発光層材料の回り込みを防止している。なお、E L 層の発光を制御できる最小単位領域を「画素」、異なる色の組合せによる最小単位 (ここでは R、G、B 各 1 画素ずつからなる 3 画素で 1 単位であるが、単色の素子の場合には画素と同一となる) を「絵素」と表記して区別する。この隔壁 6 を含めた、有機 E L 素子の形成工程は図 1 1 のようになる。まず、図 1 1 (a) のようにガラス等の基板 1 上に I T O を形成し、所定の形状にパターニングして陽極 2 とする。次に、図 1 1 (b) のように隔壁材料として、例えばレジスト等の樹脂材料 7 を、陽極 2 を形成した基板 1 の表面全面に塗布し、仮焼成した後、図 1 1 (c) のようにマスク露光と現像により隔壁 6 の形状に残し、焼成する。その上に、図 1 1 (d) のようにホール輸送層 3、E L 層 4、陰極 5 を印刷やマスク蒸着等により順次形成する。なお、図 1 1 (d) では、上記のホール輸送層 3、E L 層 4、陰極 5 を一つにまとめて「E L 構造 8」として示している。

20

30

【 0 0 0 6 】

【発明が解決しようとする課題】

ここで、表示の輝度や効率を高めるために、E L 素子を形成する各層の屈折率と、基板や大気の屈折率との関係が問題となる。すなわち、図 1 2 に示すように、各層の屈折率の違いにより、例えば、図 1 2 の b の矢印に示す光路のように、E L 構造 8 からガラス基板に屈折しながら入射した光が、基板の観察面側 (視角側) の表面と大気間の屈折率の比によって入射角が臨界角以上となり、基板内部から出られないままに減衰したり、図 1 2 の c の矢印に示す光路のように、E L 構造 8 の内部で反射を繰り返して、外部に出られないまま減衰したりするため、基板外部への光の取り出し効率は 1 5 ~ 2 0 % 程度にしかない。

40

【 0 0 0 7 】

この問題を解決する方法として、米国特許第 4 7 7 4 4 3 5 号に開示される、図 1 3 に示す構造のように、基板 1 の E L 構造形成側の表面に光の波長よりも大きい凹凸 9 を設け、この凹凸 9 による乱反射により光の取り出し効率を向上するというものがある。

【 0 0 0 8 】

この凹凸 9 は、基板表面をエッチング等により加工することにより得られ、凹凸 9 形成後に、陽極 2、ホール輸送層 3、E L 層 4、陰極 5 を順次形成する。

【 0 0 0 9 】

50

ここで、先の米国特許第4774435号には述べられていないが、図10で説明した隔壁6とこの凹凸9とを組み合わせる場合、凹凸9の形成と隔壁6の形成の2回の加工工程が必要となり、工程数の増加によるコストが問題となる。

【0010】

さらに、このEL素子の画素毎の輝度をより向上し、かつ精密に制御するために、薄膜トランジスタ(TFT)等のスイッチング素子を画素毎に設けるアクティブマトリクス方式のものが有効であるが、スイッチング素子のパネル内での特性の均一化を図るためには、スイッチング素子を形成する場所の下地表面は平坦である事が必要であり、基板表面の凹凸を設ける際に、平坦な部分を残すようにレジスト等によるマスク形成が必要になることから、これもコスト増加の要因になる。

10

【0011】

本発明の目的は、隔壁と凹凸を少ない工程で形成し、さらに、スイッチング素子形成に適した平坦領域も同時に確保するEL表示素子の形成方法を提供するものである。

【0012】

【課題を解決するための手段】

本発明のEL表示素子の形成方法は、表示基板の表示画面と対向する側の表面上に、画素単位でその発光が電氣的に制御される固体または液体からなる発光層と、前記発光層の各画素部分の少なくとも一部を区画する隔壁とを有し、前記基板の表面の各画素に対応する部分の少なくとも一部は最高部と最低部の高低差が $0.4\mu\text{m}$ 以上の凹凸面を有するEL表示素子の形成方法であって、前記表示基板材料の前記隔壁および前記凹凸面を形成する側の表面に隔壁形成部分に対応してマスク材料を形成する工程と、前記表示基板の前記マスク材料を形成した側の表面に第一のサンドブラスト粒子を吹き付けて隔壁及び凹凸面を形成する工程と、前記表示基板の第一のサンドブラスト粒子を吹き付けた面に、前記第一のサンドブラスト粒子よりも平均粒径の小さな第二のサンドブラスト粒子を吹き付けて凹凸面の寸法を調節する工程と、を有することを特徴とする。

20

【0013】

また、本発明の他のEL表示素子の形成方法は、前記隔壁の頂部に、前記画素単位の発光を制御するスイッチング素子を、前記画素の個々に対応して形成することを特徴とする。

【0014】

発明者らは、ガラス等の基板をサンドブラスト法等により直接切削加工して隔壁を形成する技術に着目し、加工条件を最適化する事で、隔壁の形成および発光領域部分表面への光の波長より大きい $0.4\mu\text{m}$ 以上の凹凸の形成とを同時に行える事を見いだした。

30

【0015】

さらに、アクティブマトリクス方式を適用する場合には、隔壁頂部の平坦部にスイッチング素子を形成すれば、パネル内でスイッチング素子の特性を均一にできることを見いだした。

【0016】

【発明の実施の形態】

〔実施例1〕

図1に、本発明のEL表示素子の一実施例の断面図を示す。なお、以後、従来例の説明で用いた構成要素と共通する部分については、参照番号を共通として、詳細説明を省略する。本実施例の特徴は、表示基板表面の画素部分に形成した凹凸部9、隔壁10を、表示基板1の表面を直接削り出して形成したことである。なお、図中、隔壁10の部分には識別のためにハッチングを設けているが、実際には隔壁10は表示基板1の一部であり、表示基板1と隔壁10との間には境界は無い。(以下の図面でも同様)

40

以下に、図2に示す、この素子の主要形成工程毎の基板要部断面図を用いて形成工程の説明を行う。

【0017】

図2(a)では、ガラスからなる表示基板1の表面全体に、サンドブラスト加工時のマスクとなる厚さ $40\mu\text{m}$ のドライフィルム11を貼り付けた。次に、ピッチ $300\mu\text{m}$ 、幅

50

100 μm のストライプパターンのフォトマスクを用いてドライフィルム11を露光、現像して、図2(b)のように、隔壁10として残す部分の上にだけドライフィルム12を残した。次に、図2(c)のように、例えばアルミナ粒子等を吹き付けるサンドブラスト法により、表示基板1の表面の隔壁部10以外の部分を削り、加工後にドライフィルムを剥離した。これによって、隔壁と隔壁の間の画素形成領域に対応する基板表面に凹凸9が形成される。ここで、凹凸9により光を乱反射させて、基板内部での散乱による減衰をできるだけ少なくするには、凹凸9の大きさは少なくとも光の波長よりも大きい必要があり、最小でも0.4 μm 、望ましくは1 μm 程度以上にする必要がある。この寸法の凹凸9を実現するために、最初に、平均粒径約20 μm のアルミナ粒子の研磨剤を吹き付けて、底部の平均深さが10 μm 程度になるように削った後、粒径約10 μm の研磨剤を吹き付けることにより切削部表面の凹凸9の寸法を調節した。この結果、切削部表面の平均粗さは1.0 ~ 1.5 μm となった。隔壁10の側面は、頂部から画素領域に向かってなだらかなテーパ形状をなしており、これにより、陰極5が隔壁10を横切る際の隔壁10の側面やエッジにおける断線を防止している。このテーパは、サンドブラストの粒子径を調節することで形成することができる。

【0018】

この基板に、陽極2の材料として、厚さ50 nmのITOをスパッタにより形成し、通常のフォトリソグラフィにより隔壁に沿う方向にストライプ状にパターンニングした。次に、ホール輸送層3として厚さ50 nmのPEDOT/PPSを、スピンコートにより表示面全面に塗布し、加熱処理した後、赤、緑、青の各EL層としてそれぞれ、PPVにローダミンを添加したものの、PPV、ポリ-ジオクチルフルオレンを厚さ50 nmとなるように順次、隔壁10に沿う方向にストライプ状に、印刷により形成した。最後に、陰極5として、フッ化リチウム、カルシウム、アルミを隔壁10に直交する方向のストライプ状マスクを用いて、蒸着により連続的に積層形成した。(図2(d))

このようにして作成したEL表示素子を駆動した結果、凹凸のない基板上に各層の膜厚等、凹凸以外の条件を同一にして形成したEL表示素子を同一条件で駆動した場合と比較して、約50%の輝度向上が見られた。

【0019】

〔実施例2〕

図3には、本発明の第二の実施例のEL表示素子の断面図を示す。先の実施例1においては、凹凸部9に鋭利なエッジが形成される事があり、この部分で、この上に積層する各層に亀裂や断線等が生じると言う問題がある。本実施例は、その問題を解決するもので、凹凸の上に平坦化層を設けたものである。図3において、13は、凹凸9上に設けた例えば酸化ジルコニウム等からなる平坦化層であり、これにより、凹凸9上に積層する陽極2、ホール輸送層3、EL層4、陰極5等の各層に亀裂や断線等が生じにくくなる。なお、この平坦化層13の材料としては、少なくともその屈折率が基板材料の屈折率と異なる必要があり、かつ、この平坦化層13上に接して積層される電極(ここでは陽極2)よりも大きな屈折率を持つ事が望ましい。ここで、平坦化層は、凹凸の間を完全に埋めて、それ以降に電極やEL構造を積層する側の表面を平面にする必要はなく、上に積層される層に断線や亀裂が生じない程度になだらかになっていればよい。

【0020】

この平坦化層13は、実施例1の隔壁10および凹凸9の形成工程を行ったあと、ジルコニウムの脂肪酸塩溶液を基板表面にスピンコートにより塗布し、焼成する事により形成した。なお、その他の平坦化層材料としては、酸化ハフニウムや酸化チタン、酸化亜鉛等が使用でき、いずれも、それらの金属の脂肪酸塩溶液を塗布して焼成することで形成できる。

【0021】

また、第一および第二の実施例の変形例としては、図4に示すように、陽極2が隔壁10と直交方向のストライプとして形成されるものや、図5に示す隔壁として、縦方向と横方向とで異なる高さの隔壁を井桁状に組み合わせたものを使用したもの等が考えられる。

【 0 0 2 2 】

〔 実施例 3 〕

図 6 は、本発明を薄膜トランジスタ（ T F T ）を用いたアクティブマトリクス型の E L 表示素子に適用した場合の例である。図 6 において、 1 4 は、井桁状に 1 画素の周囲を囲む隔壁、 1 5 は各画素に対応して、隔壁頂部の平坦な領域に形成された T F T であり、 1 6 は T F T のソースに接続部 1 7 を介して接続された透明な表示電極である。なお、表示電極 1 6 上にはホール輸送層と E L 層を積層した発光層が、また陰極となる共通電極が表示基板 1 上の表示領域のほぼ全面に渡って形成されるが、この図では省略している。

【 0 0 2 3 】

また、図 7 には、表示電極 1 6 までを形成した状態の本実施例の E L 素子用基板の要部断面図を示す。隔壁 1 4 の側壁部分は、先の実施例と同様に、テーパ形状とする事で T F T のソースと表示電極 1 6 との接続部 1 7 での断線を防止できる。

10

【 0 0 2 4 】

T F T は、平坦な下地の部分に形成する必要がある。また、T F T のゲートのオン / オフ制御を行う走査バス、T F T のドレイン / ソースを介して表示電極に電流を供給するためのデータバスラインについても、配設部分の下地は平坦である事が望ましいが、本発明では、サンドブラストにより掘った画素領域の表面には凹凸があり、ここに T F T 1 5 や走査・データの各バスラインを配設するためには、その部分だけを平坦化する必要がある。しかし、図 6 に示す、本実施例のように、井桁状をなす隔壁 1 4 において、図面上の横方向の隔壁、縦方向の隔壁の頂部にそれぞれデータバス 1 8、走査バス 1 9 を配設するとともに、隔壁 1 4 の頂部の平坦な領域に T F T 1 5 を配設すれば、平坦化工程は不要となる。

20

【 0 0 2 5 】

なお、本実施例においても、隔壁は先の実施例のようなストライプ状のものでも構わない。この場合、T F T と一方のバスラインは隔壁頂部に配設できるが、他方のバスラインは、隔壁と画素領域を横切るように配設される。

【 0 0 2 6 】

また、それ以外にも、これらの実施例の内容は適宜組合せを行うことができ、例えば、井桁状の隔壁と、先の実施例の単純マトリクス方式の E L 表示素子の組合せ、アクティブマトリクス方式のパネルと平坦化層との組合せ等もちろん可能である。

30

【 0 0 2 7 】

さらに、発光表示媒体としては、有機 E L 材料を用いて説明したが、他に無機の薄膜 E L や分散型 E L、液体状の発光材料である E C L 材料等を用いた場合にも同様の効果がある。

【 0 0 2 8 】

〔 実施例 4 〕

実施例 2 にも述べたように、サンドブラスト工程により隔壁や凹凸を形成すると、凹凸に鋭利なエッジが形成され、断線等の不良発生につながる危険がある。また、隔壁エッジにも鋭利な部分が生じ、特に、図 6、7 のように T F T 等のスイッチング素子 1 5 を隔壁上に形成した場合、表示電極 1 6 との接続部 1 7 で断線が発生する危険がある。そのため、実施例 2 においては平坦化層を導入したが、この場合、平坦化層の塗布、硬化の工程が必要となる。一方、隔壁 1 4 や凹凸 9 を形成した後、エッチング工程によりエッジの鋭利な部分をなだらかにする方法も考えられるが、この場合にもそのためのエッチング工程が必要となる。

40

【 0 0 2 9 】

本実施例は、これらの、エッジ対策専用の工程を追加することなしに、鋭利なエッジ部分をなだらかにするものである。

【 0 0 3 0 】

図 8 には、本実施例の発光型表示装置の形成工程毎の要部断面図を示す。ここでは、ゲート電極が最下層（基板表面側）側に配置される逆スタガ型 T F T を用いた例で説明する。

50

本実施例の特徴は、基板上にＴＦＴ１５の形成を行う工程の途中に隔壁１４および凹凸９の形成のためのサンドブラスト工程を挿入し、スイッチング素子の構造中に含まれる絶縁膜のパターニングのためのエッチング工程の際に、隔壁１４および凹凸９に発生している鋭利なエッジを同時に上記エッチング工程により除去するものである。

【００３１】

まず、図８（ａ）に示すように、まだ隔壁および凹凸を形成していないガラス基板１'に通常のＴＦＴ形成工程により、ソース／ドレイン電極までを形成する。（形成途中のＴＦＴを１５'として示す。）次に、（ｂ）のように、たとえば二酸化珪素（ SiO_2 ）などからなる保護絶縁膜２１を基板全面にプラズマＣＶＤ法などにより形成する。一般には、この保護絶縁膜は２００ｎｍ程度の厚さである。次に（ｃ）のように、この基板上にドライフィルムを貼り付け、隔壁として残す部分以外の前記ドライフィルムを露光・現像により除去する。次に（ｄ）のように、サンドブラストにより隔壁１４および凹凸９を形成し、ドライフィルム１２を除去する。この際、ドライフィルムに覆われていない部分の保護絶縁膜２１は、サンドブラストの際に除去される。ここで、形成途中のＴＦＴ１５'は、ドライフィルム１２により保護され、サンドブラストによるダメージは受けない。次に基板全面にフォトレジストを塗布し、保護絶縁膜として残す部分以外を露光・現像により除去する（ｅ）。さらに、緩衝弗酸をエッチング液として保護絶縁膜の除去部分をエッチングする。（ｆ）この際、隔壁１４のエッジ部や凹凸部は露出しているため、同時にエッチングされ、鋭利なエッジ部をなだらかにする事ができる。これ以降は、接続部や表示電極の形成等、通常のＴＦＴおよびＥＬ素子の形成を行い、発光型表示装置を形成する。

【００３２】

なお、本実施例では、ＴＦＴ構造内で絶縁層としては最上層となる保護絶縁膜の形成後、該保護絶縁膜のパターニング前にサンドブラスト工程を行っているが、保護絶縁膜の厚さや膜質の条件によっては、この一回のパターニング工程では隔壁１４や凹凸９の鋭利なエッジ部が十分にエッチングしきれない場合もある。その場合、スイッチング素子においてより下層にある膜、例えば、ゲート絶縁膜等のように、そのエッチング手段が基板材料を同時にエッチングできる材料からなる膜のパターニング工程前にサンドブラストを行う事で、前記鋭利なエッジ部に複数回のエッチングを行い、なだらかにすることもできる。

【００３３】

このように、本実施例では、サンドブラストにより生じる、隔壁や凹凸の鋭利なエッジを除去するための専用の工程を追加せずに、エッジ部をなだらかにすることができる。

【００３４】

なお、本実施例ではスイッチング素子として、逆スタガ型のＴＦＴを使用しているが、その他、スタガ型のＴＦＴや薄膜ダイオード等、その構造中の少なくとも一層が、その材料のパターニングに使用するエッチング手段により同時に基板材料をエッチングできるような材料からなるものであれば同じ効果が得られる。

【００３５】

【発明の効果】

本発明によれば、有機ＥＬ等のＥＬ表示素子の形成方法において、簡単な工程で、異なる色の発光層の間の分離を行い、色のにじみを防止すると同時に、観察面での表示輝度を向上する事ができる。さらに、このような構造の基板では形成が難しいアクティブマトリクス用のスイッチング素子の形成も容易に行える。

【図面の簡単な説明】

【図１】本発明のＥＬ素子の第一の実施例の平面図および断面図

【図２】本発明のＥＬ素子の第一の実施例の形成工程を説明する図

【図３】本発明のＥＬ素子の第二の実施例の断面図

【図４】本発明の第一、第二の実施例の変形例（１）を示す図

【図５】本発明の第一、第二の実施例の変形例（２）を示す図

【図６】本発明のＥＬ素子の第三の実施例の斜視断面図

【図７】本発明のＥＬ素子の第三の実施例の要部断面図

【図 8】本発明の E L 素子の第四の実施例の基板形成工程を説明する図

【図 9】有機 E L 素子の構造を示す図

【図 10】隔壁により 3 色の塗り分けをした E L 素子を示す図

【図 11】隔壁を有する E L 素子の形成工程を説明する図

【図 12】内部反射による光のロス进行説明する図

【図 13】内部反射による光ロスを低減するための従来技術を説明する図

【符号の説明】

1, 1'・・・表示基板

2・・・陽極

3・・・ホール輸送層

4、4 R、4 G、4 B・・・E L 層

5・・・陰極

6、10、14・・・隔壁

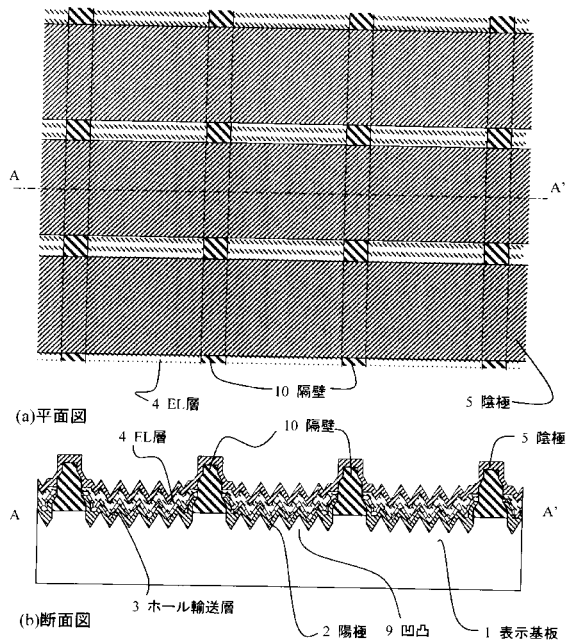
9・・・凹凸

15・・・T F T

10

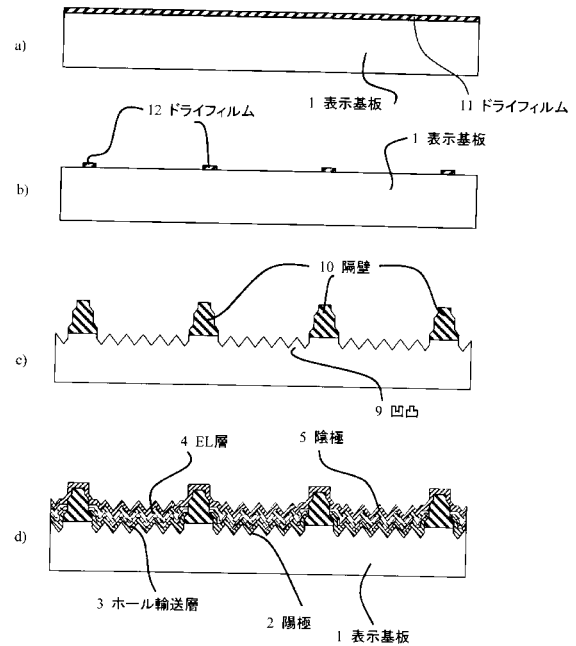
【図 1】

本発明の E L 素子の第一の実施例の平面図および断面図



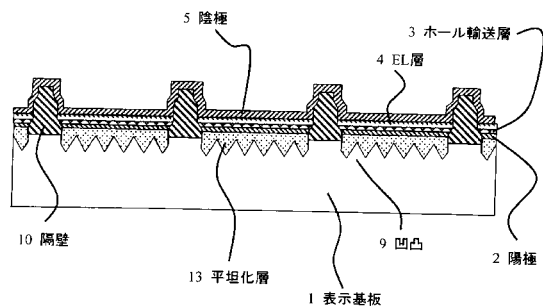
【図 2】

本発明の E L 素子の第一の実施例の形成工程を説明する図



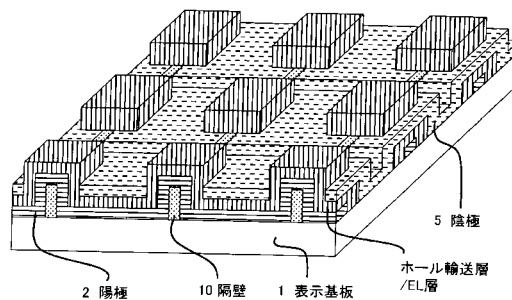
【図 3】

本発明のEL素子の第二の実施例の断面図



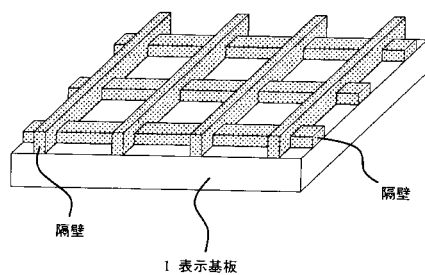
【図 4】

本発明の第一、第二の実施例の変形例(1)



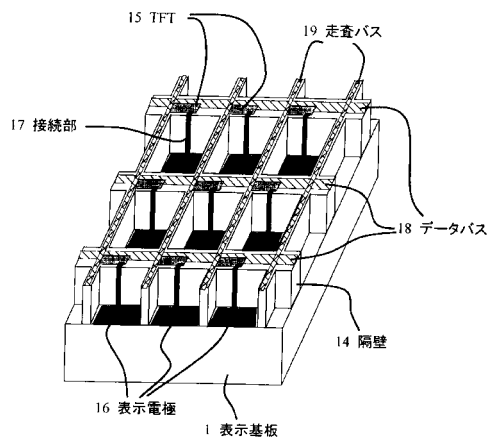
【図 5】

本発明の第一、第二の実施例の変形例(2)

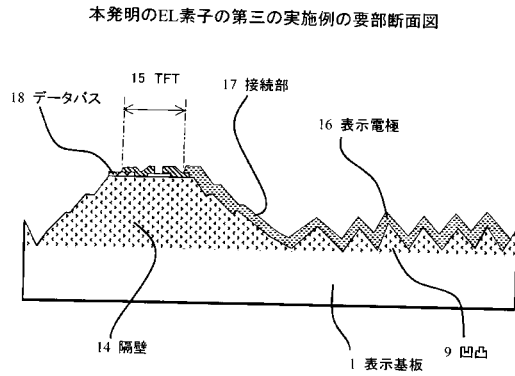


【図 6】

本発明のEL素子の第三の実施例の斜視断面図

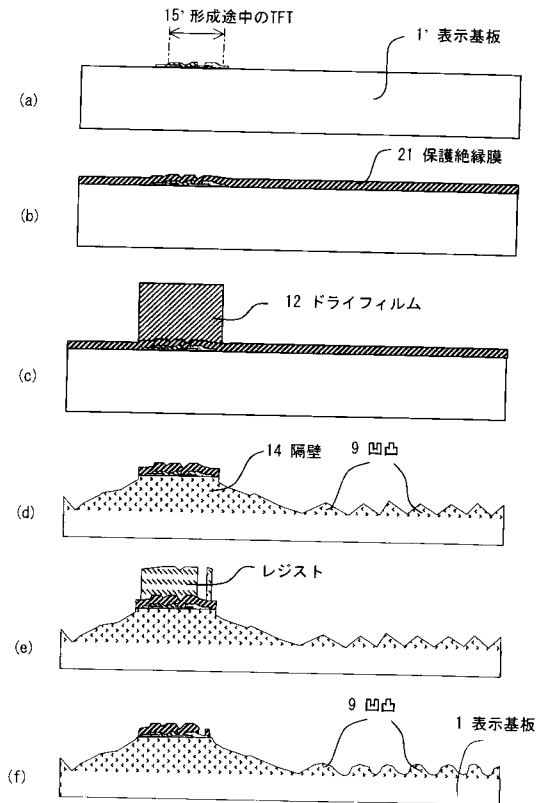


【図 7】

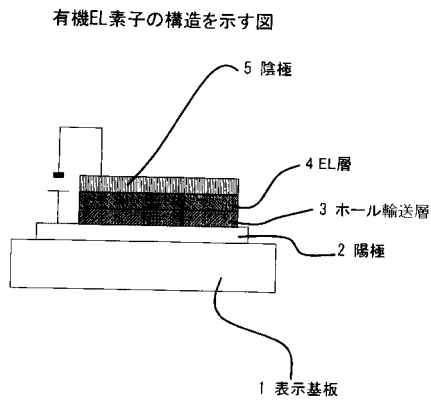


【図 8】

本発明のEL素子の第四の実施例の基板形成工程を説明する図

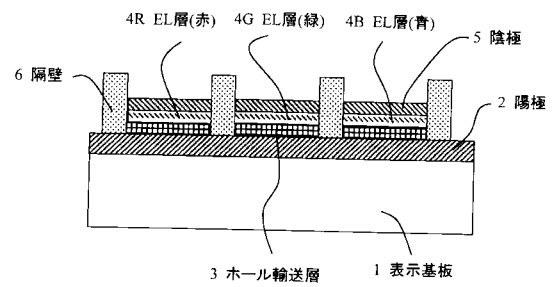


【図 9】



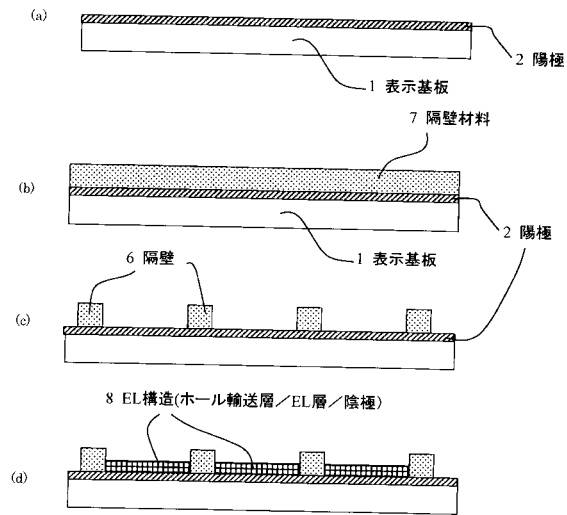
【図 10】

隔壁により3色の塗り分けをしたEL素子



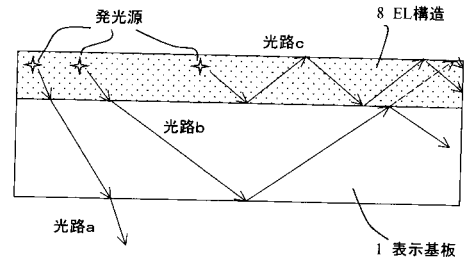
【図 1 1】

隔壁の形成工程



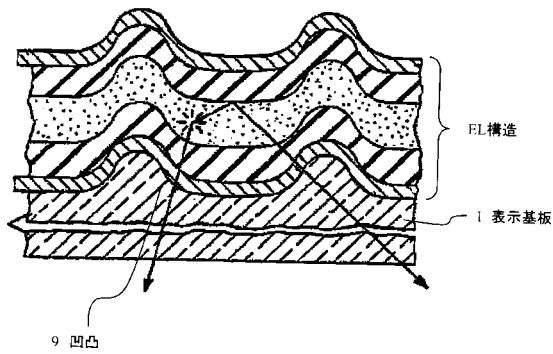
【図 1 2】

内部反射による光のロスを説明する図



【図 1 3】

内部反射による光ロスを低減するための従来技術



フロントページの続き

- (72)発明者 瀬尾 欣穂
神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内
- (72)発明者 糸川 直樹
神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内
- (72)発明者 木舩 素成
神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内
- (72)発明者 大川 泰史
神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

審査官 池田 博一

- (56)参考文献 特開昭61-156691(JP, A)
特開2001-291587(JP, A)
国際公開第99/048339(WO, A1)
特開平10-247588(JP, A)
特開平10-241856(JP, A)
特開平09-330793(JP, A)

- (58)調査した分野(Int.Cl., DB名)
H01L 51/00-51/56
H01L 27/32
H05B 33/00-33/28

专利名称(译)	形成EL显示元件的方法		
公开(公告)号	JP4136799B2	公开(公告)日	2008-08-20
申请号	JP2003164010	申请日	2003-06-09
[标]申请(专利权)人(译)	富士通株式会社		
申请(专利权)人(译)	富士通株式会社		
当前申请(专利权)人(译)	富士胶片株式会社		
[标]发明人	橋本康宣 瀬尾欣穂 糸川直樹 木舩素成 大川泰史		
发明人	橋本 康宣 瀬尾 欣穂 糸川 直樹 木舩 素成 大川 泰史		
IPC分类号	H05B33/02 H01L51/50 H05B33/10 H01L27/15 H01L27/32 H01L51/52 H01L51/56 H05B33/22		
CPC分类号	H01L27/3283 H01L27/156 H01L27/3246 H01L33/22 H01L51/52 H01L51/5268 H01L51/56		
FI分类号	H05B33/02 H05B33/14.A H05B33/10		
F-TERM分类号	3K007/AB03 3K007/AB18 3K007/CA00 3K007/DB03 3K007/FA00 3K107/AA01 3K107/BB01 3K107/CC05 3K107/CC45 3K107/DD39 3K107/DD89 3K107/EE03 3K107/EE28 3K107/FF08 3K107/GG00 3K107/GG22 3K107/HH05		
代理人(译)	中岛敦 福田浩		
审查员(译)	池田弘		
优先权	2002215371 2002-07-24 JP		
其他公开文献	JP2004111354A		
外部链接	Espacenet		

摘要(译)

要解决的问题：改善诸如有机EL的发光显示元件中的光的外部提取效率，并且通过简单的工艺防止不同颜色的发光层之间的颜色混合。通过喷砂处理其上形成有显示元件的诸如玻璃的显示基板的表面，以形成用于分离相邻的发光层的阻挡肋，同时，在像素部分中形成大于光的波长的不均匀性。通过这样做，通过重复全反射而在基板内部衰减的无效光被不规则性不规则地反射并被取出到外部。点域1

【 図 2 】

本発明のEL素子の第一の実施例の形成工程を説明する図

