

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2012-507041

(P2012-507041A)

(43) 公表日 平成24年3月22日(2012.3.22)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/30 (2006.01)	G09G 3/30 J	5C080
G09G 3/20 (2006.01)	G09G 3/20 624B	5C380
	G09G 3/20 642P	
	G09G 3/20 611H	
	G09G 3/20 642A	
審査請求 未請求 予備審査請求 未請求 (全 18 頁) 最終頁に続く		

(21) 出願番号 特願2011-533173 (P2011-533173)
(86) (22) 出願日 平成21年10月21日 (2009.10.21)
(85) 翻訳文提出日 平成23年5月17日 (2011.5.17)
(86) 国際出願番号 PCT/US2009/005724
(87) 国際公開番号 W02010/047791
(87) 国際公開日 平成22年4月29日 (2010.4.29)
(31) 優先権主張番号 12/258,388
(32) 優先日 平成20年10月25日 (2008.10.25)
(33) 優先権主張国 米国 (US)

(71) 出願人 510048417
グローバル・オーエーディー・テクノロジー・リミテッド・ライアビリティ・カンパニー
GLOBAL OLED TECHNOLOGY LLC.
アメリカ合衆国、バージニア州、ハーンドン、パーク・センター・ロード 13873、スイート 330
13873 Park Center Road, Suite 330, Herndon, VA 20171, United States of America

最終頁に続く

(54) 【発明の名称】 初期不均一性を補償するエレクトロルミネッセントディスプレイ

(57) 【要約】

読出しトランジスタ80を有する複数のエレクトロルミネッセントELサブピクセルの特性の差を補償する方法であり、第1のスイッチ51を通じて各サブピクセルの駆動トランジスタ70に接続される第1の電圧源PVD及び第2のスイッチ52を通じて各サブピクセルのELエミッタ50に接続される第2の電圧源CVを設けること；第3のスイッチ53及び第4のスイッチ54を通じて読出しトランジスタに接続される電流源160及び電流シンク165を設けること；サブピクセルに試験電圧を与えること；第1及び第4のスイッチだけを閉じて読出しトランジスタ電圧を測定し駆動トランジスタの特性を表す第1の信号を与えること；第2及び第3のスイッチだけを閉じて電圧を測定しELエミッタの特性を表す第2の信号を与えること；サブピクセル毎に繰り返すこと；サブピクセル毎の第1及び第2の信号を用いてELサブピクセルの特性の差を補償することを含む。

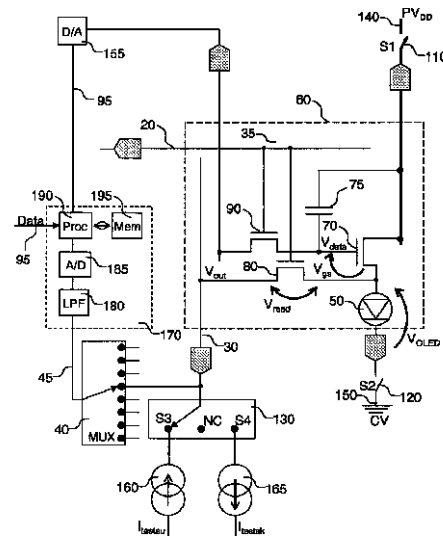


FIG. 2

【特許請求の範囲】

【請求項 1】

複数のエレクトロルミネッセント (E L) サブピクセルの特性の差を補償する方法であって、

(a) 複数の E L サブピクセルのそれぞれについて、第 1 の電極、第 2 の電極及びゲート電極を有する駆動トランジスタを設けること、

(b) 第 1 の電圧源と、該第 1 の電圧源を各前記駆動トランジスタの前記第 1 の電極に選択的に接続するための第 1 のスイッチとを設けること、

(c) 個々の前記駆動トランジスタの前記第 2 の電極に接続される E L サブピクセル毎の E L エミッタと、第 2 の電圧源と、各前記 E L エミッタを該第 2 の電圧源に選択的に接続するための第 2 のスイッチとを設けること、

(d) 前記 E L サブピクセル毎に、第 1 の電極及び第 2 の電極を有する読出しトランジスタを設けると共に、各該読出しトランジスタの該第 1 の電極を個々の前記駆動トランジスタの前記第 2 の電極に接続すること、

(e) 電流源と、該電流源を各前記読出しトランジスタの前記第 2 の電極に選択的に接続するための第 3 のスイッチとを設けること、

(f) 電流シンクと、該電流シンクを各前記読出しトランジスタの前記第 2 の電極に選択的に接続するための第 4 のスイッチとを設けること、

(g) E L サブピクセルと、該 E L サブピクセルの対応する前記駆動トランジスタ、前記読出しトランジスタ及び前記 E L エミッタとを選択すること、

(h) 前記選択された駆動トランジスタの前記ゲート電極に試験電圧を与えると共に、前記選択された読出しトランジスタの前記第 2 の電極に接続される電圧測定回路を設けること、

(i) 前記第 1 のスイッチ及び前記第 4 のスイッチを閉じ、前記第 2 のスイッチ及び前記第 3 のスイッチを開くと共に、前記電圧測定回路を用いることであって、前記選択された読出しトランジスタの前記第 2 の電極において電圧を測定して、前記選択された駆動トランジスタの特性を表す対応する第 1 の信号を与えること、

(j) 前記第 1 のスイッチ及び前記第 4 のスイッチを開き、前記第 2 のスイッチ及び前記第 3 のスイッチを閉じると共に、前記電圧測定回路を用いることであって、前記選択された読出しトランジスタの前記第 2 の電極において電圧を測定して、前記選択された E L エミッタの特性を表す対応する第 2 の信号を与えること、

(k) 前記複数の E L サブピクセル内の残りの E L サブピクセル毎に前記ステップ g ~ j を繰り返すこと、並びに

(l) 前記サブピクセル毎の前記第 1 の信号及び前記第 2 の信号を用いることであって、前記複数の E L サブピクセルの特性の差を補償することを含む、方法。

【請求項 2】

前記電圧測定回路はアナログ / デジタルコンバーターを含む、請求項 1 に記載の方法。

【請求項 3】

前記電圧測定回路はローパスフィルターをさらに備える、請求項 2 に記載の方法。

【請求項 4】

前記ステップ g ~ 前記ステップ j は所定の数の前記 E L サブピクセルに対して実行され、その間、該所定の数の E L サブピクセルが同時に駆動される、請求項 1 に記載の方法。

【請求項 5】

前記ステップ j は、前記複数の E L サブピクセルのそれぞれについて前記測定された第 1 の信号及び第 2 の信号をそれぞれ第 1 のターゲット信号及び第 2 のターゲット信号と比較することであって、前記 E L サブピクセルの特性の差を補償することを含む、請求項 1 に記載の方法。

【請求項 6】

前記 E L サブピクセルは行及び列に配列され、行毎に、該行内の前記選択トランジスタ

10

20

30

40

50

の前記ゲート電極に接続される選択線を設けると共に、列毎に、該列内の前記読出しトランジスタの前記第2の電極に接続される読出し線を設けることをさらに含む、請求項1に記載の方法。

【請求項7】

前記所定の数のELサブピクセルのための前記第1の信号及び前記第2の信号を順次に読み出すために前記複数の読出し線に接続されるマルチプレクサを用いることをさらに含む、請求項6に記載の方法。

【請求項8】

前記駆動トランジスタの前記ゲート電極に接続される選択トランジスタを設けることをさらに含み、該選択トランジスタの該ゲート電極は前記読出しトランジスタの前記ゲート電極に接続される、請求項1に記載の方法。

10

【請求項9】

各前記ELエミッタはOLEDエミッタであり、各前記ELサブピクセルはOLEDサブピクセルである、請求項1に記載の方法。

【請求項10】

各前記駆動トランジスタは低温ポリシリコン駆動トランジスタである、請求項1に記載の方法。

【請求項11】

前記複数のELサブピクセルはELディスプレイを構成し、前記ステップg～kの測定は、該ELディスプレイの動作寿命前に行われる、請求項1に記載の方法。

20

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、固体エレクトロルミネッセントフラットパネルディスプレイに関し、より詳細には、そのようなディスプレイを構成する種々の構成要素の特性の差を補償する手段を有するディスプレイに関する。

【背景技術】

【0002】

エレクトロルミネッセント(EL)デバイスは何年にもわたって知られており、最近になって市販のディスプレイデバイスにおいて使用されるようになった。そのようなデバイスは、アクティブマトリクス制御方式及びパッシブマトリクス制御方式の両方を利用し、複数のサブピクセルを利用することができる。各サブピクセルは、ELエミッタと、ELエミッタに流れる電流を駆動するための駆動トランジスタとを含む。サブピクセルは通常、2次元のアレイに配列され、サブピクセル毎に1つの行及び列アドレスがあり、サブピクセルには1つのデータ値が関連付けられる。赤色、緑色、青色及び白色のような異なる色のサブピクセルをグループ化して、ピクセルを形成する。ELディスプレイは、コーティング可能な無機発光ダイオード、量子ドット及び有機発光ダイオード(OLED)を含む、種々のエミッタ技術から形成することができる。しかしながら、そのようなディスプレイは種々の欠陥によって劣化し、ディスプレイの品質が制限される。詳細には、OLEDディスプレイは、ディスプレイにわたって、サブピクセル間に目に見える不均一が生じるという問題を抱える。これらの不均一性は、ディスプレイ内のELエミッタ、及びアクティブマトリクスディスプレイの場合には、ELエミッタを駆動するために用いられる薄膜トランジスタのばらつきの双方に原因があると考えられることができる。図5はサブピクセルルミナンスの例示的なヒストグラムを示しており、ピクセル間の特性の差を示す。同じレベルで駆動されたので、全てのサブピクセルが同じルミナンスを有するはずであった。図5に示されるように、結果として生成されるルミナンスは、いずれの方向においても20パーセントだけ異なった。この結果として、ディスプレイ性能は容認できなくなる。

30

40

【0003】

低温ポリシリコン(LTPS)のようないくつかのトランジスタ技術によって駆動トラ

50

ンジスタを製造することができるが、それらのトランジスタは、ディスプレイの表面にわたって様々な移動度及びしきい値電圧を有する（非特許文献 1 を参照されたい）。これによって、目に見える望ましくない不均一が生じる。さらに、O L E D 材料を不均一に堆積すると、様々な効率を有するエミッタが形成される可能性があり、それにより同様に、目に見える望ましくない不均一が生じる。これらの不均一性は、パネルがエンドユーザーに販売される時点で存在するので、初期不均一性と呼ばれる。

【 0 0 0 4 】

ディスプレイ内の各ピクセルの性能を測定すること、その後、ピクセルの性能を補正して、ディスプレイにわたってより均一な出力を与えることが当該技術分野において知られている。石塚（Ishizuki）他による特許文献 1 は、ルミナンスを不揃いにすることなく高品質の画像を提供するためのディスプレイパネル駆動デバイス及び駆動方法を開示している。各ピクセルが連続して、かつ独立して光を放射する間に、発光駆動電流の流れが測定される。その後、測定された駆動電流値に基づいて、入力ピクセルデータ毎にルミナンスが補正される。別の態様によれば、1つの駆動電流値が所定の基準電流に等しくなるように、駆動電圧が調整される。さらなる態様では、ディスプレイパネルの漏れ電流に対応するオフセット電流を、駆動電圧発生器回路から出力される電流に加算しながら電流が測定され、結果として生成される電流がピクセル部分のそれぞれに供給される。その測定技法は繰返し行なわれるので、低速である。さらに、この技法は、初期不均一性ではなく、経年変化を補償することを対象とする。

10

【 0 0 0 5 】

「整合した固体ピクセルを有するマトリックスディスプレイ（Matrix Display with Matched Solid-State Pixel）」と題するサラム（Salam）による特許文献 2 は、ピクセル内の輝度の変動を低減するためのプロセス及び制御回路部を備えるディスプレイマトリックスを記述している。この特許は、ディスプレイ内の最も弱いピクセルの輝度と、各ピクセルの輝度との間の比に基づいて、ピクセル毎に線形スケーリング方法を使用することを記述している。しかしながら、この手法では、結局、ディスプレイのダイナミックレンジ及び輝度を全体的に低減することになり、かつピクセルを動作させることができるビット深度の低減及び変動を引き起こすことになる。

20

【 0 0 0 6 】

「個々のピクセルを較正することによって有機発光ディスプレイの表示均一性を改善する方法（Methods of improving display uniformity of organic light emitting displays by calibrating individual pixel）」と題するファン（Fan）による特許文献 3 は、O L E D のディスプレイ均一性を改善する方法を記述する。O L E D のディスプレイ均一性を改善するために、全ての有機発光素子の表示特性が測定され、対応する有機発光素子の測定された表示特性から、有機発光素子毎の較正パラメータが得られる。各有機発光素子の較正パラメータは、較正メモリ内に格納される。その技法は、ルックアップテーブル及び計算回路部の組み合わせを用いて、不均一性の補正を実施する。しかしながら、記述される手法は、ピクセル毎の完全な特性を与えるルックアップテーブルを必要とするか、又はデバイスコントローラ内に大規模な計算回路部を必要とする。これは費用がかかり、大抵の用途において実用的でない可能性が高い。

30

40

【 0 0 0 7 】

「ディスプレイ装置の校正及び時間にわたる該ディスプレイ装置の効率低下の自動的な補償を行うための方法及び器具（Methods and Apparatus for calibrating display devices and automatically compensating for loss in their efficiency over time）」と題するShen他による特許文献 4 は、ピクセルに加えられる累積駆動電流に基づいて各ピクセルの光出力効率の低下を計算及び予測することによって O L E D ディスプレイデバイス内の個々の有機発光ダイオードの発光効率の長期変動を補償し、ピクセル毎に次の駆動電流に適用される補正係数を導出する方法及び関連するシステムを記述している。この特許は、等しい大きさの複数のサブエリアの画像を取得するためにカメラを使用することを記述している。そのようなプロセスは時間がかかり、複数のサブエリア画像を取得するため

50

の機械的な取付具を必要とする。

【 0 0 0 8 】

Kasai他による特許文献 5 は、複数の外乱因子に対応する補正処理を実行することによって表示品質を安定させる電気光学デバイスを記述している。グレースケール特性生成ユニットが、換算表を参照して、ピクセルのグレースケールを規定する表示データのグレースケール特性を変更することによって得られるグレースケール特性を有する変換データを生成し、その換算表の記述内容は補正係数を含む。しかしながら、彼らの方法は、処理を実行するために、その全てが常に使用されているとは限らない多数の L U T を必要とし、それらの L U T を実装するための方法を記述していない。

【 0 0 0 9 】

10

Guによる特許文献 6 は、パルス幅変調 (P W M) 機構を用いて、ディスプレイ (たとえば、ディスプレイ素子のアレイを形成する複数のディスプレイ素子) を制御可能に駆動することを記述している。均一なパルス間隔クロックから不均一なパルス間隔クロックが生成され、その後、そのクロックを用いて、駆動信号の幅を変調し、オプショで増幅して、ディスプレイ素子のアレイの 1 つ又は複数のディスプレイ素子を制御可能に駆動する。初期不均一性の補償と合わせて、ガンマ補正が提供される。しかしながら、この技法は、パッシブマトリックスディスプレイにのみ適用可能であり、一般的に利用される、より高性能のアクティブマトリックスディスプレイには適用可能でない。

【 0 0 1 0 】

それゆえ、エレクトロルミネッセントディスプレイ内の構成要素間の差を補償し、具体的にはそのようなディスプレイの初期不均一性を補償するためのより完全な手法が必要とされている。

20

【 先行技術文献 】

【 特許文献 】

【 0 0 1 1 】

【 特許文献 1 】 米国特許出願公開第 2 0 0 3 / 0 1 2 2 8 1 3 号

【 特許文献 2 】 米国特許第 6 , 0 8 1 , 0 7 3 号

【 特許文献 3 】 米国特許第 6 , 4 7 3 , 0 6 5 号

【 特許文献 4 】 米国特許第 6 , 4 1 4 , 6 6 1 号

【 特許文献 5 】 米国特許出願公開第 2 0 0 5 / 0 0 0 7 3 9 2 号

30

【 特許文献 6 】 米国特許第 6 , 8 9 7 , 8 4 2 号

【 非特許文献 】

【 0 0 1 2 】

【 非特許文献 1 】 Kuo, Yue編 「薄膜トランジスタ：材料及びプロセス、第 2 巻：多結晶薄膜トランジスタ (Thin Film Transistors: Materials and Processes, vol. 2: Polycrystalline Thin Film Transistors)」 (Boston: Kluwer Academic Publishers, 2004, p g. 412)

【 発明の概要 】

【 発明が解決しようとする課題 】

【 0 0 1 3 】

40

それゆえ、本発明の目的は、複数のエレクトロルミネッセント (E L) サブピクセルの特性の差を補償することである。

【 課題を解決するための手段 】

【 0 0 1 4 】

この目的は、複数のエレクトロルミネッセント (E L) サブピクセルの特性の差を補償する方法であって、

(a) 複数の E L サブピクセルのそれぞれについて、第 1 の電極、第 2 の電極及びゲート電極を有する駆動トランジスタを設けること、

(b) 第 1 の電圧源と、該第 1 の電圧源を各前記駆動トランジスタの前記第 1 の電極に選択的に接続するための第 1 のスイッチとを設けること、

50

(c) 個々の前記駆動トランジスタの前記第 2 の電極に接続される E L サブピクセル毎の E L エミッタと、第 2 の電圧源と、各前記 E L エミッタを該第 2 の電圧源に選択的に接続するための第 2 のスイッチとを設けること、

(d) 前記 E L サブピクセル毎に、第 1 の電極及び第 2 の電極を有する読出しトランジスタを設けると共に、各該読出しトランジスタの該第 1 の電極を個々の前記駆動トランジスタの前記第 2 の電極に接続すること、

(e) 電流源と、該電流源を各前記読出しトランジスタの前記第 2 の電極に選択的に接続するための第 3 のスイッチとを設けること、

(f) 電流シンクと、該電流シンクを各前記読出しトランジスタの前記第 2 の電極に選択的に接続するための第 4 のスイッチとを設けること、

(g) E L サブピクセルと、該 E L サブピクセルの対応する前記駆動トランジスタ、前記読出しトランジスタ及び前記 E L エミッタとを選択すること、

(h) 前記選択された駆動トランジスタの前記ゲート電極に試験電圧を与えると共に、前記選択された読出しトランジスタの前記第 2 の電極に接続される電圧測定回路を設けること、

(i) 前記第 1 のスイッチ及び前記第 4 のスイッチを閉じ、前記第 2 のスイッチ及び前記第 3 のスイッチを開くと共に、前記電圧測定回路を用いることであって、前記選択された読出しトランジスタの前記第 2 の電極において電圧を測定して、前記選択された駆動トランジスタの特性を表す対応する第 1 の信号を与えること、

(j) 前記第 1 のスイッチ及び前記第 4 のスイッチを開き、前記第 2 のスイッチ及び前記第 3 のスイッチを閉じると共に、前記電圧測定回路を用いることであって、前記選択された読出しトランジスタの前記第 2 の電極において電圧を測定して、前記選択された E L エミッタの特性を表す対応する第 2 の信号を与えること、

(k) 前記複数の E L サブピクセル内の残りの E L サブピクセル毎に前記ステップ g ~ j を繰り返すこと、並びに

(l) 前記サブピクセル毎の前記第 1 の信号及び前記第 2 の信号を用いることであって、前記複数の E L サブピクセルの特性の差を補償することを含む、方法によって達成される。

【発明の効果】

【0015】

本発明の利点は、使用中又は動作時に発光素子の連続的な測定値を累積するための大規模又は複雑な回路部を必要とすることなく、エレクトロルミネッセント (E L) ディスプレイを構成する E L サブピクセルの特性の差を補償し、詳細には、ディスプレイの初期不均一性を補償する E L ディスプレイである。本発明のさらなる別の利点は、そのディスプレイが簡単な電圧測定回路部を使用することである。本発明のさらなる利点は、電圧の全ての測定を行なうことによって、電流を測定する方法よりも、変化に反応しやすくなることである。本発明のさらなる利点は、O L E D 変化の補償と共に、駆動トランジスタ特性の変化の補償を実行することができ、それにより補償の完全な解決策を提供することである。本発明のさらなる利点は、測定及び補償の両方の態様 (O L E D 及び駆動トランジスタ) を、その 2 つを混同することなく迅速に達成できることである。これは、都合のよいことに、補償測定値において高い信号対雑音比を提供する。本発明のさらなる利点は、単一の選択線を用いて、データ入力及びデータを読出しを可能にすることができることである。本発明のさらなる利点は、サブピクセル内の駆動トランジスタ及び E L エミッタの特性評価及び特性補償が特定のサブピクセルに特有であり、開放又は短絡している場合がある他のサブピクセルによって影響を及ぼされないことである。

【図面の簡単な説明】

【0016】

【図 1】本発明を実施する際に用いることができるエレクトロルミネッセント (E L) ディスプレイの一実施形態の概略図である。

【図 2】本発明を実施する際に用いることができる E L サブピクセルの一実施形態の概略

10

20

30

40

50

図である。

【図 3】 2 つの E L サブピクセルの特性の差がデバイス電流に及ぼす影響を示す図である。

【図 4】 本発明の方法の一実施形態のブロック図である。

【図 5】 ピクセル間の特性の差を示すピクセルルミナンスのヒストグラムである。

【発明を実施するための形態】

【0017】

ここで図 1 を参照すると、本発明を実施する際に用いることができるエレクトロルミネッセント (E L) ディスプレイの一実施形態の概略図が示される。E L ディスプレイ 10 は、行及び列に配列される所定の数の E L サブピクセル 60 のアレイを含む。行及び列は、ここで図示されるのとは異なる方向に向けることができることに留意されたい。たとえば、それらの行及び列は 90 度回転させることができる。E L ディスプレイ 10 は複数の選択線 20 を含み、E L サブピクセル 60 の各行が 1 つの選択線 20 を有する。E L ディスプレイ 10 は複数の読出し線 30 を含み、E L サブピクセル 60 の各列が 1 つの読出し線 30 を有する。各読出し線 30 はスイッチブロック 130 に接続され、スイッチブロックは、較正プロセス中に、電流源 160 又は電流シンク 165 のいずれかに読出し線 30 を接続する。明確に例示するために図示されないが、E L サブピクセル 60 の各列は、当該技術分野において既知のデータ線も有する。複数の読出し線 30 は 1 つ又は複数のマルチプレクサ 40 に接続され、これによって、後に明らかになるように、E L サブピクセル 60 から信号を並列 / 順次に読み出すことができるようになる。マルチプレクサ 40 は E L ディスプレイ 10 と同じ構造の一部とすることもできるし、E L ディスプレイ 10 に対し接続することも切り離すこともできる別の構成とすることもできる。

【0018】

ここで図 2 を参照すると、本発明を実施する際に用いることができる E L サブピクセルの一実施形態の概略図が示される。E L サブピクセル 60 は、E L エミッタ 50 と、駆動トランジスタ 70 と、キャパシタ 75 と、読出しトランジスタ 80 と、選択トランジスタ 90 とを備える。トランジスタのそれぞれは、第 1 の電極と、第 2 の電極と、ゲート電極とを有する。第 1 のスイッチ 110 によって駆動トランジスタ 70 の第 1 の電極に第 1 の電圧源 140 を選択的に接続することができ、第 1 のスイッチは E L ディスプレイ基板上に、又は別の基板上に配置することができる。「接続される」は、要素が直に接続されるか、又は別の構成要素、たとえば、スイッチ、ダイオード若しくは別のトランジスタを介して電氣的に接続されることを意味する。駆動トランジスタ 70 の第 2 の電極は E L エミッタ 50 に接続され、第 2 のスイッチ 120 によって E L エミッタ 50 に第 2 の電圧源 150 を選択的に接続することができ、第 2 のスイッチ 120 も同様に E L ディスプレイ基板から離れて存在することができる。その E L ディスプレイのために、少なくとも 1 つの第 1 のスイッチ 110 及び第 2 のスイッチ 120 が設けられる。E L ディスプレイが、電力を供給される複数のピクセルサブグループを有する場合には、さらなる第 1 のスイッチ及び第 2 のスイッチを設けることができる。通常の実表示モードでは、第 1 のスイッチ及び第 2 のスイッチは閉じられる一方、他のスイッチ (後に説明される) は開いている。駆動トランジスタ 70 のゲート電極は選択トランジスタ 90 に接続され、それにより、当該技術分野においてよく知られているように、データ線 35 から駆動トランジスタ 70 に選択的にデータを与える。選択線 20 は、E L サブピクセル 60 の行内の選択トランジスタ 90 のゲート電極に接続される。選択トランジスタ 90 のゲート電極は、読出しトランジスタ 80 のゲート電極に接続される。

【0019】

読出しトランジスタ 80 の第 1 の電極は駆動トランジスタ 70 の第 2 の電極、及び E L エミッタ 50 に接続される。読出し線 30 は、サブピクセル 60 の列内の読出しトランジスタ 80 の第 2 の電極に接続される。読出し線 30 はスイッチブロック 130 に接続される。E L サブピクセル 60 の列毎に 1 つのスイッチブロック 130 が設けられる。スイッチブロック 130 は、第 3 のスイッチ S3 及び第 4 のスイッチ S4 と、未接続状態 NC と

を含む。第3のスイッチ及び第4のスイッチは個別のエンティティとすることができるが、この方法では、それらのスイッチは決して同時に閉じることはなく、それゆえ、スイッチブロック130は、2つのスイッチの好都合な実施形態を提供する。第3のスイッチによって、電流源160を讀出しトランジスタ80の第2の電極に選択的に接続できるようになる。電流源160は、第3のスイッチによって接続されると、ELサブピクセル60の中に所定の定電流が流れ込むことができるようにする。第4のスイッチは、讀出しトランジスタ80の第2の電極にを選択的に接続できるようになる。電流シンク165は、第4のスイッチによって接続されると、データ線35に所定のデータ値が加えられるときにELサブピクセル60から所定の定電流が流れ出すことができるようにする。スイッチブロック130、電流源160及び電流シンク165は、ELディスプレイ基板上に配置することもでき、該基板から離れて配置することもできる。

10

【0020】

複数のELサブピクセルを含むELディスプレイにおいて、単一の電流源及び電流シンクが、それぞれ第3のスイッチ及び第4のスイッチを通じて、複数のELサブピクセル内の各讀出しトランジスタの第2の電極に選択的に接続される。讀出しトランジスタの第2の電極がいつでも1つの電流源若しくは1つの電流シンクのいずれかに選択的に接続されるか、又はいずれにも接続されないという条件で、2つ以上の電流源又は電流シンクを用いることができる。

【0021】

讀出しトランジスタ80の第2の電極は電圧測定回路170にも接続され、該電圧測定回路は電圧を測定し、ELサブピクセル60の特性を表す信号を与える。電圧測定回路170は、電圧測定値をデジタル信号に変換するためのアナログ/デジタルコンバーター185と、プロセッサ190とを含む。アナログ/デジタルコンバーター185からの信号はプロセッサ190に送信される。電圧測定回路170は、電圧測定値を格納するためのメモリ195、及び必要に応じてローパスフィルター180も含むことができる。電圧測定回路170は、所定の数のELサブピクセル60から電圧を順次に読み出すために、マルチプレクサ出力線45及びマルチプレクサ40を通じて、複数の讀出し線30及び讀出しトランジスタ80に接続することができる。複数のマルチプレクサ40が存在する場合には、それぞれが自らのマルチプレクサ出力線45を有することができる。こうして、所定の数のELサブピクセル60を同時に駆動することができる。複数のマルチプレクサ40によって、種々のマルチプレクサ40から電圧を並列に読み出すことができるようになる一方、各マルチプレクサ40によって、そのマルチプレクサに取り付けられる讀出し線30を順次に読み出すことができるようになるであろう。本明細書において、これを並列/順次プロセスと呼ぶ。

20

30

【0022】

プロセッサ190は、制御線95及びデジタル/アナログコンバーター155を通じて、データ線35にも接続することができる。こうして、プロセッサ190は本明細書において説明される測定プロセス中にデータ線35に所定のデータ値を与えることができる。また、プロセッサ190はデータ入力85を介して表示データを受信し、本明細書において後に説明されるように変化を補償できるようにし、それにより、表示プロセス中にデータ線35に補償済みのデータを与えることができる。

40

【0023】

図1に示される実施形態は、非反転NMOSサブピクセルである。本発明と共に、当該技術分野において知られているような他の構成も用いることができる。各トランジスタ(70、80、90)はNチャネル又はPチャネルとすることができるが、ELエミッタ50は、反転又は非反転構成において、駆動トランジスタ70に接続することができる。ELエミッタ50は、限定はしないが、タン(Tang)等による米国特許第4,769,292号及びヴァンスライク(VanSlyke)等による米国特許第5,061,569号において開示されるような有機発光ダイオード(OLED)エミッタ、又は当該技術分野において知られている他のエミッタタイプとすることができる。ELエミッタ50がOLEDエミッタ

50

であるとき、ELサブピクセル60はOLEDサブピクセルであり、ELディスプレイ10はOLEDディスプレイである。駆動トランジスタ70及び他のトランジスタ(80、90)は、低温ポリシリコン(LTPS)、酸化亜鉛(ZnO)、又はアモルファスシリコン(a-Si)トランジスタ、或いは当該技術分野において知られている別のタイプのトランジスタとすることができる。

【0024】

ELサブピクセル60の駆動トランジスタ70のようなトランジスタは、しきい値電圧 V_{th} 及び移動度 μ を含む特性を有する。駆動トランジスタ70のゲート電極上の電圧は、しきい値電圧よりも高くして、第1の電極と第2の電極との間に大きな電流が流れることができるようにしなければならない。移動度は、トランジスタが導通しているときの電流の量に関連する。低温ポリシリコン(LTPS)トランジスタのトランジスタバックプレーンと共にディスプレイを用いるとき、ディスプレイ内の全てのトランジスタが必ずしも同一の V_{th} 又は移動度値を有するとは限らない。ELサブピクセル60内の種々の駆動トランジスタの特性間に差がある結果として、全ての駆動トランジスタが同じゲート・ソース電圧 V_{gs} によって駆動されるときに、ディスプレイの表面にわたって、光出力に目に見える不均一が生じる可能性がある。そのような不均一性は、ディスプレイの異なる部分における輝度及びカラーバランスの差を含むことができる。そのような問題を防ぐために、しきい値電圧及び移動度のそのような差を補償することが望ましい。また、効率又は抵抗のような、ELエミッタ50の特性にも差がある可能性があり、それが同じく目に見える不均一を引き起こす可能性がある。

10

20

【0025】

本発明は、任意の所望の時点において、特性の差、及びその結果として生じる不均一性を補償することができる。しかしながら、不均一性は、初めてディスプレイを見るエンドユーザーにとって特に望ましくない。ELディスプレイの動作寿命は、エンドユーザーがそのディスプレイにおいて最初に画像を見てから、そのディスプレイが廃棄されるまでの時間である。初期不均一性は、ディスプレイの動作寿命の開始時に存在する任意の不均一性である。本発明は、都合のよいことに、ELディスプレイの動作寿命が始まる前に測定を行なうことによって、初期不均一性を補正することができる。測定は、ディスプレイの製造の一部として工場において行なうことができる。また、測定は、そのディスプレイにおいて最初の画像を見る直前に、ユーザーがELディスプレイを含む製品を最初に起動した後に行なうこともできる。これにより、ディスプレイは、エンドユーザーが最初に見るときに、高品質の画像を提示できるようになり、それによって、ディスプレイに対するユーザーの第一印象が好意的になるであろう。

30

【0026】

ここで図3を参照すると、2つのELエミッタ若しくは駆動トランジスタ、又はその両方の特性の差がELサブピクセル電流に及ぼす影響を例示する図が示される。図3の横座標は駆動トランジスタ70のゲート電圧を表す。縦座標は、ELエミッタ50の中に流れる電流に関する底を10とする対数である。第1のELサブピクセルI-V特性230及び第2のELサブピクセルI-V特性240は、2つの異なるELサブピクセル60に関するI-V曲線を示す。特性240の場合、所望の電流を得るために、特性230の場合よりも高い電圧が必要とされる。すなわち、その曲線は、量 V だけ右にシフトされる。

40

V は、図に示されるように、しきい値電圧の変化(V_{th} 、210)と、ELエミッタ抵抗の変化から生じるEL電圧の変化(V_{EL} 、220)との和である。この変化の結果として、特性230及び240をそれぞれ有するサブピクセル間に不均一な光放射が生じる。所与のゲート電圧では、特性230よりも、特性240において電流が少なく制御され、それゆえ光が少なく制御されることになる。

【0027】

EL電流(それは駆動トランジスタの中を流れるドレイン・ソース間電流でもある)、EL電圧、及び飽和時のしきい値電圧の間の関係は以下の通りである。

【0028】

50

【数 1】

$$I_{EL} = \frac{W\mu C_0}{2L} (V_{gs} - V_{th})^2 = \frac{K}{2} (V_g - V_{EL} - V_{th})^2 \quad (\text{式 1})$$

【0029】

ただし、WはTFTチャネル幅であり、LはTFTチャネル長であり、 μ はTFT移動度であり、 C_0 は単位面積当たりの酸化物キャパシタンスであり、 V_g はゲート電圧であり、 V_{gs} は駆動トランジスタのゲートとソースとの間の電圧差である。簡単にするために、 μ が V_{gs} に依存するのを無視する。したがって、特性230及び240を有するサブピクセルから同じ電流を生成するために、 V_{th} 及び V_{EL} の差を補償しなければならない。それゆえ、両方の変化を測定することが望ましい。

【0030】

ここで図4を参照し、合わせて図2も参照すると、本発明の方法の一実施形態のブロック図が示される。データ線35に所定の試験電圧(V_{data})が与えられる(ステップ310)。第1のスイッチ110が閉じられ、第2のスイッチ120が開けられる。第4のスイッチは閉じられ、第3のスイッチは開けられる。すなわち、スイッチブロック130はS4に切り替えられる(ステップ315)。駆動トランジスタ70のゲート電極に試験電圧を与え、かつ選択されたELサブピクセル内の読出しトランジスタ80をオンにするために、選択された行のための選択線20がアクティブにされる(ステップ320)。これにより、選択されたELサブピクセルの駆動トランジスタ、読出しトランジスタ及びELエミッタが選択される。こうして、第1の電圧源140から、駆動トランジスタ70を通して、電流シンク165まで電流が流れる。電流シンク165の中に流れる電流(I_{testsk})の値は、 V_{data} の印加に起因して駆動トランジスタ70の中に結果として流れる電流よりも小さくなるように選択される。通常値は、1マイクロアンペア～5マイクロアンペアの範囲内にあり、特定の測定セットにおいて行なわれる全ての測定について一定になるであろう。選択された V_{data} 値は、そのような全ての測定について一定であり、それゆえ、ディスプレイの寿命中に予想される経年変化後であっても、駆動トランジスタ70の中に、電流シンク165における電流よりも大きな電流を流すのに十分な値でなければならない。こうして、駆動トランジスタ70の中に流れる電流の限界値は、電流シンク165によって完全に制御されることになり、それは駆動トランジスタ70の中に流れるのと同じになる。 V_{data} の値は、駆動トランジスタ70の既知又は所定の電流-電圧特性及び経年変化特性に基づいて選択することができる。このプロセスにおいて2つ以上の測定値を用いることができ、たとえば、1、2及び3マイクロアンペアにおいて測定を行なうことを選択することができる。最も大きな試験電流以上の電流を流すのに十分である V_{data} の値が用いられなければならない。電圧測定回路170を用いて、読出し線30上の電圧を測定し、その電圧は、選択された読出しトランジスタ80の第2の電極における電圧 V_{out} であり、駆動トランジスタ70のしきい値電圧 V_{th} を含む、選択された駆動トランジスタ70の特性を表す対応する第1の信号 V_1 を与える(ステップ325)。ELディスプレイが複数のELサブピクセルを組み込み、かつ測定される行内にさらなるELサブピクセルが存在する場合には、複数の読出し線30に接続されるマルチプレクサ40を用いて、電圧測定回路170が所定の数のELサブピクセル、たとえば、行内の全てのサブピクセルから第1の信号 V_1 を順次に読み出すことができるようにする(ステップ330)。ディスプレイが十分に大きい場合には、複数のマルチプレクサを必要とする可能性があり、並列/順次プロセスにおいて第1の信号を与えることができる。測定されるべきさらなるサブピクセル行が存在する場合には(ステップ335)、異なる選択線によって異なる行が選択され、その測定が繰り返される。

【0031】

各サブピクセル内の構成要素の電圧は以下の式によって関連付けることができる。

$$V_1 = V_{data} - V_{gs(Itestsk)} - V_{read} \quad (\text{式 2})$$

ただし、 $V_{gs(I_{testsk})}$ は、そのドレイン - ソース電流 I_{ds} が I_{testsk} に等しいように駆動トランジスタ 70 に印加されなければならないゲート - ソース間電圧である。これらの電圧の値によって、読出しトランジスタ 80 の第 2 の電極における電圧 (V_{out} 、それは V_1 を与えるために読み出される) は式 2 を満たすように調整される。上記の条件下で、 V_{data} は或る設定された値であり、 V_{read} は、一定であると仮定することができる。 V_{gs} は、電流シンク 165 によって設定される電流値、及び駆動トランジスタ 70 の電流 - 電圧特性によって制御され、駆動トランジスタのしきい値電圧の値が異なる場合に異なる。移動度の変動を補償するために、 I_{testsk} の異なる値において、 V_1 の 2 つの値が得られなければならない。

【0032】

第 1 の信号 V_1 の値は、電流シンク 165 のための選択された値と共にピクセル毎に記録することができる。その後、最大の V_1 (したがって最小の $V_{gs(testsk)}$ 、それゆえ最小の V_{th}) を有するサブピクセルが、測定されるサブピクセルの母集団から第 1 のターゲット信号 $V_{1target}$ として選択される。代替的には、全ての V_1 値の最小値若しくは平均値、又は当業者に明らかである他の関数の結果を $V_{1target}$ として選択することができる。その後、以下のように、サブピクセル毎に測定された第 1 の信号 V_1 を第 1 のターゲット信号 $V_{1target}$ と比較して、サブピクセル毎にデルタ V_1 を形成することができる。

$$V_1 = -V_{th} = V_1 - V_{1target} \quad (\text{式 3})$$

V_1 は各サブピクセルとターゲットとの間のしきい値電圧の差を表す。

【0033】

単一の EL サブピクセルでは、比較するものが存在しないために特性の差が生じないので、本発明は複数の EL サブピクセルにのみ適用されることに留意されたい。すなわち、単一の EL サブピクセルの場合、 $V_1 = V_{1target}$ であるので、常に $V_1 = 0$ である。

【0034】

図 4 に戻ると、EL エミッタを測定するために、その後、第 1 のスイッチ 110 が開けられ、第 2 のスイッチ 120 が閉じられる。スイッチブロック 130 は S3 に切り替えられ、それにより第 4 のスイッチを開き、第 3 のスイッチを閉じる (ステップ 340)。読出しトランジスタ 70 をオンにするために、選択された行のための選択線 20 がアクティブにされる (ステップ 345)。こうして、電流 I_{testsu} が、電流源 160 から、EL エミッタ 50 を通って、第 2 の電圧源 150 まで流れる。電流源 160 の中に流れる電流の値は、EL エミッタ 50 の中に流れることができる最大電流よりも小さくなるように選択される。通常、値は、1 マイクロアンペア ~ 5 マイクロアンペアの範囲にあり、特定の測定セットにおいて行なわれる全ての測定について一定となる。このプロセスにおいて 2 つ以上の測定値を用いることができ、たとえば、1、2 及び 3 マイクロアンペアにおいて測定を行なうようにすることができる。電圧測定回路 170 を用いて、読出し線 30 上の電圧を測定し、その電圧は、選択された読出しトランジスタ 80 の第 2 の電極における電圧 V_{out} であり、EL エミッタ 50 の抵抗を含む、選択された EL エミッタ 50 の特性を表す第 2 の信号 V_2 を与える (ステップ 350)。その行内に測定されるべきさらなる EL サブピクセルが存在する場合には、複数の読出し線 30 に接続されるマルチプレクサ 40 を用いて、電圧測定回路 170 が所定の数の EL サブピクセル、たとえば、その行内の全てのサブピクセルのための第 2 の信号 V_2 を順次に読み出すことができるようにすることができる (ステップ 355)。ディスプレイが十分に大きい場合には、複数のマルチプレクサを必要とする可能性があり、並列 / 順次プロセスにおいて第 2 の信号を与えることができる。EL ディスプレイ 10 内に測定されるべきさらなるサブピクセル行が存在する場合には、行毎にステップ 345 ~ 355 が繰り返される (ステップ 360)。

【0035】

各サブピクセル内の構成要素の電圧は以下の式によって関連付けることができる。

$$V_2 = CV + V_{EL} - V_{read} \quad (\text{式 4})$$

これらの電圧の値によって、読出しトランジスタ 80 の第 2 の電極における電圧 (V_{out} 、それは V_2 を与えるために読み出される) は式 4 を満たすように調整される。上記の条

10

20

30

40

50

件下で、 C_V は或る設定された値であり、 V_{read} は、一定であると仮定することができる。 V_{EL} は、電流源160によって設定される電流値、及びELエミッタ50の電流 - 電圧特性によって制御される。 V_{EL} は、異なるELエミッタ50の場合に異なる可能性がある。

【0036】

第2の信号 V_2 の値は、電流源160のための選択された値と共に、サブピクセル毎に記録することができる。その後、最小の V_{EL} （すなわち、測定される最小の V_2 ）を有するサブピクセルが、測定されるサブピクセルの母集団から第2のターゲット信号 $V_{2target}$ として選択される。代替的には、全ての V_2 値の最大値若しくは平均値、又は当業者に明らかである他の関数の結果を $V_{2target}$ として選択することができる。その後、以下のよう

10

に、サブピクセル毎に測定された第2の信号 V_2 を第2のターゲット信号 $V_{2target}$ と比較して、デルタ V_2 を形成することができる。

$$V_2 = V_{EL} = V_2 - V_{2target} \quad (式5)$$

V_2 は各サブピクセルとターゲットとの間のELエミッタ電圧の差を表す。

【0037】

複数のELサブピクセル内の各ELサブピクセルを測定するとき、図4に示されるように、全てのELサブピクセルのための第1の信号を読み出すことができ、その後、全てのELサブピクセルのための第2の信号を読み出すことができる。しかしながら、その測定は交互に行なうこともできる。複数のELサブピクセル内の全てのELサブピクセルのための第1の信号及び第2の信号が読み出されるまで、第1のELサブピクセルのための第1の信号を読み出すことができ、その後、第1のELサブピクセルのための第2の信号を読み出すことができ、その後、第2のELサブピクセルのための第1の信号を読み出すことができ、その後、第2のELサブピクセルのための第2の信号を読み出すことができ、それ以降も同様である。

20

【0038】

その後、各ELサブピクセルの第1及び第2の信号それぞれのデルタ V_1 及び V_2 を用いて、ELディスプレイのような、複数のELサブピクセル内の異なるELサブピクセル60の特性の差を補償することができる（ステップ370）。複数のサブピクセル間の電流の差を補償するために、 V_{th} （ V_1 に関連する）及び V_{EL} （ V_2 に関連する）の補正を行なう必要がある。

30

【0039】

ELサブピクセル60の特性の差を補償するために、以下の形の式において第1の信号及び第2の信号のデルタを用いることができる。

$$V_{data} = f_1(V_1) + f_2(V_2) \quad (式7)$$

ただし、 V_{data} は、選択された V_{data} によって指定される所望のルミナンスを保持するために必要な駆動トランジスタ70のゲート電極上のオフセット電圧であり、 $f_1(V_1)$ はしきい値電圧の差の補正であり、 $f_2(V_2)$ はEL抵抗の差の補正である。 V_1 は式3において与えられる通りであり、 V_2 は式5において与えられる通りである。たとえば、ELディスプレイはコントローラーを含むことができ、コントローラーはELエミッタ毎のオフセット電圧を計算するルックアップテーブル又はアルゴリズムを含むことができる。たとえば、駆動トランジスタの I_{ds} は $V_{gs} - V_{th}$ によって求められるので、 f_1 は一次関数とすることができ、それゆえ、 V_{th} が変化すると仮定すると、 V_{data} （それは概ね V_g に等しい）を同じ量だけ変更することによって V_1 を補償することができる。駆動トランジスタのソース端子に接続されるELエミッタを有する実施形態では、同じような理由から f_2 も一次関数とすることができ、ソース電圧を変更することによって、 V_{gs} が同じ量だけ変更される。さらに複雑な場合には、SPICEシミュレーションのよう

40

な当該技術分野において知られている技法によってシステムをモデル化することができ、 f_1 及び f_2 は、予め計算された値のルックアップテーブルとして実現される。移動度の変動を補償するために、異なる I_{testsk} 値において測定された2つの V_1 値を用いて、オフセット及び利得を求めることができ、それにより、サブピクセル毎のI - V曲線が、全

50

てのサブピクセルの $I - V$ 曲線の平均値、最小値又は最大値として選択される基準 $I - V$ 曲線上にマッピングされる。オフセット及び利得を用いて、基準曲線上の V_{data} を変換された曲線上の等価な電圧に変換することができる。この一次変換は、 V_{th} 及び移動度の差を同時に考慮に入れることができる。

【 0 0 4 0 】

オフセット電圧 V_{data} を計算して、駆動トランジスタ 70 のしきい値電圧及び移動度の差、並びに EL エミッタ 50 の抵抗の差に起因する電流の差の補正を与える。これは、補償の完全な解決策を提供する。これらの変更はコントローラーによって適用され、光出力を所望の公称ルミナンス値に補正することができる。EL エミッタに適用される信号を制御することによって、一定のルミナンス出力を有し、かつ所与のルミナンスにおいて寿命が延長された EL エミッタが達成される。この方法はディスプレイ内の EL エミッタ毎に補正を与えるので、複数の EL サブピクセルの特性の差を補償することになり、それゆえ、複数の EL サブピクセルを有する EL ディスプレイの初期不均一性を補償することができる。

10

【 符号の説明 】

【 0 0 4 1 】

- 1 0 EL ディスプレイ
- 2 0 選択線
- 3 0 読出し線
- 3 5 データ線
- 4 0 マルチプレクサ
- 4 5 マルチプレクサ出力線
- 5 0 EL エミッタ
- 6 0 EL サブピクセル
- 7 0 駆動トランジスタ
- 7 5 キャパシタ
- 8 0 読出しトランジスタ
- 8 5 データ入力
- 9 0 選択トランジスタ
- 9 5 制御線
- 1 1 0 第 1 のスイッチ
- 1 2 0 第 2 のスイッチ
- 1 3 0 スイッチブロック
- 1 4 0 第 1 の電圧源
- 1 5 0 第 2 の電圧源
- 1 5 5 デジタル / アナログコンバーター
- 1 6 0 電流源
- 1 6 5 電流シンク
- 1 7 0 電圧測定回路
- 1 8 0 ローパスフィルター
- 1 8 5 アナログ / デジタルコンバーター
- 1 9 0 プロセッサ
- 1 9 5 メモリ
- 2 1 0 V_{th}
- 2 2 0 V_{EL}
- 2 3 0 第 1 の EL サブピクセル $I - V$ 特性
- 2 4 0 第 2 の EL サブピクセル $I - V$ 特性
- 3 1 0 ステップ
- 3 1 5 ステップ
- 3 2 0 ステップ

20

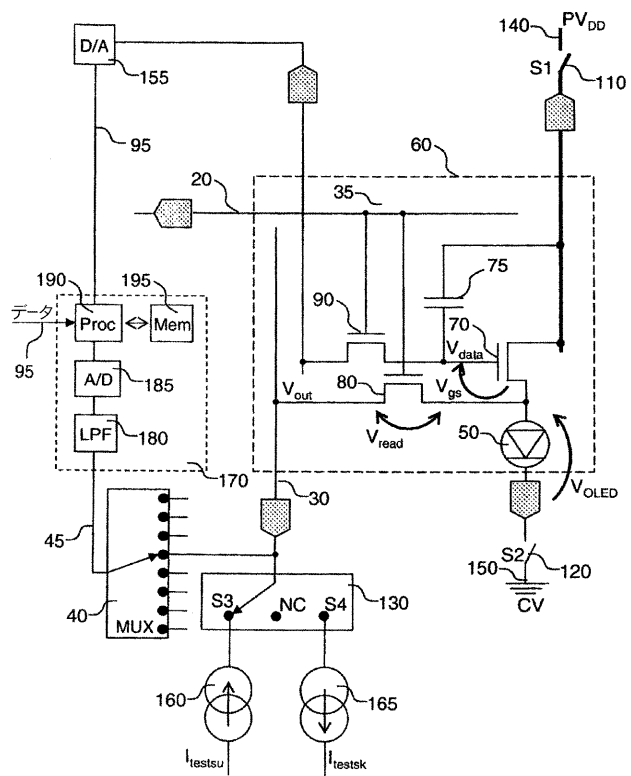
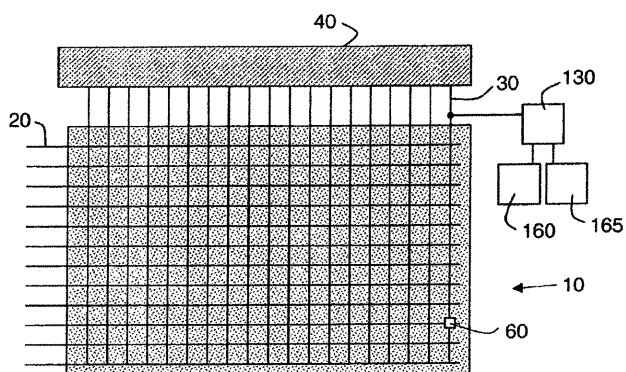
30

40

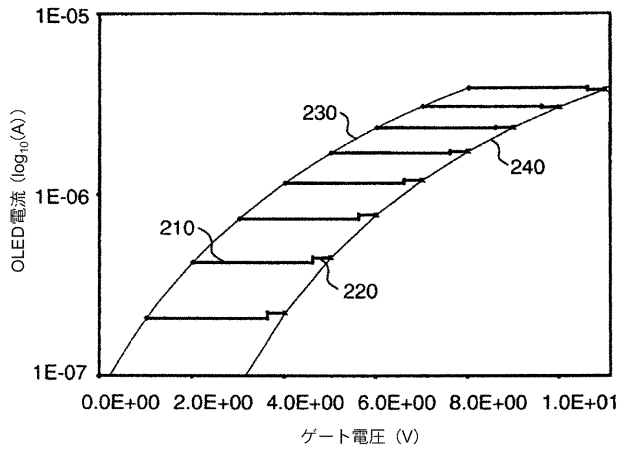
50

3 2 5	ステップ
3 3 0	判断ステップ
3 3 5	判断ステップ
3 4 0	ステップ
3 4 5	ステップ
3 5 0	ステップ
3 5 5	判断ステップ
3 6 0	判断ステップ
3 7 0	ステップ

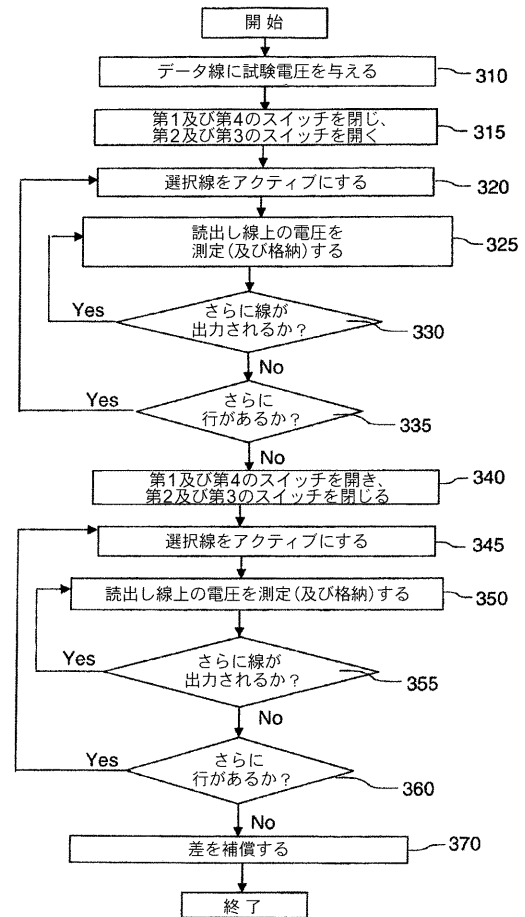
【 图 2 】



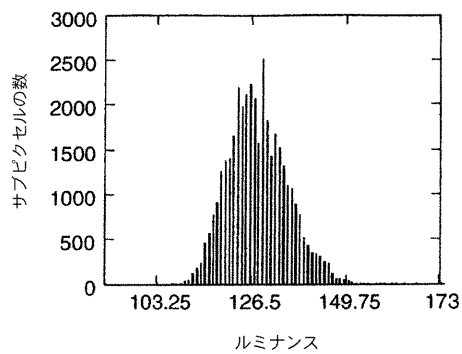
【図 3】



【図 4】



【図 5】



【国際調査報告】

INTERNATIONAL SEARCH REPORT

International application No
PCT/US2009/005724

A. CLASSIFICATION OF SUBJECT MATTER
INV. G09G3/32

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
G09G

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practical, search terms used)

EPO-Internal

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 2008/252568 A1 (KWON OH-KYONG [KR]) 16 October 2008 (2008-10-16) paragraphs [0065] - [0084] paragraphs [0027] - [0056]; figures 2-7	1-11
P,X	HAI-JUNG IN ET AL: "External Compensation of Nonuniform Electrical Characteristics of Thin-Film Transistors and Degradation of OLED Devices in AMOLED Displays" IEEE ELECTRON DEVICE LETTERS, IEEE SERVICE CENTER, NEW YORK, NY, US, vol. 30, no. 4, 1 April 2009 (2009-04-01), pages 377-379, XP011253063 ISSN: 0741-3106 the whole document	1-11

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:

- *A* document defining the general state of the art which is not considered to be of particular relevance
- *E* earlier document but published on or after the international filing date
- *L* document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
- *O* document referring to an oral disclosure, use, exhibition or other means
- *P* document published prior to the international filing date but later than the priority date claimed

- *T* later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
- *X* document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
- *Y* document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art.
- *A* document member of the same patent family

Date of the actual completion of the international search

15 January 2010

Date of mailing of the international search report

26/01/2010

Name and mailing address of the ISA/
European Patent Office, P.B. 5818 Patentlaan 2
NL - 2280 HV Rijswijk
Tel. (+31-70) 340-2040,
Fax: (+31-70) 340-3016

Authorized officer

Demin, Stefan

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No

PCT/US2009/005724

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
US 2008252568 A1	16-10-2008	KR 100846970 B1	17-07-2008

フロントページの続き

(51)Int.Cl.

F I

テーマコード(参考)

G 0 9 G 3/20 6 7 0 Q

(81)指定国 AP(BW,GH,GM,KE,LS,MW,MZ,NA,SD,SL,SZ,TZ,UG,ZM,ZW),EA(AM,AZ,BY,KG,KZ,MD,RU,TJ,TM),
 EP(AT,BE,BG,CH,CY,CZ,DE,DK,EE,ES,FI,FR,GB,GR,HR,HU,IE,IS,IT,LT,LU,LV,MC,MK,MT,NL,NO,PL,PT,RO,SE,SI,S
 K,SM,TR),OA(BF,BJ,CF,CG,CI,CM,GA,GN,GQ,GW,ML,MR,NE,SN,TD,TG),AE,AG,AL,AM,AO,AT,AU,AZ,BA,BB,BG,BH,BR,
 BW,BY,BZ,CA,CH,CL,CN,CO,CR,CU,CZ,DE,DK,DM,DO,DZ,EC,EE,EG,ES,FI,GB,GD,GE,GH,GM,GT,HN,HR,HU,ID,IL,IN,I
 S,JP,KE,KG,KM,KN,KP,KR,KZ,LA,LC,LK,LR,LS,LT,LU,LY,MA,MD,ME,MG,MK,MN,MW,MX,MY,MZ,NA,NG,NI,NO,NZ,OM,PE
 ,PG,PH,PL,PT,RO,RS,RU,SC,SD,SE,SG,SK,SL,SM,ST,SV,SY,TJ,TM,TN,TR,TT,TZ,UA,UG,US,UZ,VC,VN,ZA,ZM,ZW

(74)代理人 100110423

弁理士 曾我 道治

(74)代理人 100084010

弁理士 古川 秀利

(74)代理人 100094695

弁理士 鈴木 憲七

(74)代理人 100111648

弁理士 梶並 順

(74)代理人 100147566

弁理士 上田 俊一

(72)発明者 リーヴィー、チャールズ・アイ

アメリカ合衆国、ニューヨーク州、ロチェスター、ステイト・ストリート 3 4 3

(72)発明者 パレット、ギャリー

アメリカ合衆国、ニューヨーク州、ロチェスター、ステイト・ストリート 3 4 3

Fターム(参考) 5C080 AA06 BB05 DD05 DD22 FF11 JJ02 JJ03 JJ05 JJ07

5C380 AA01 AB06 AB22 AB24 BA11 BA36 BA38 BA39 BB04 CA12

CC02 CC09 CC26 CC27 CC30 CC33 CC52 CC62 CD013 CE04

CF05 CF48 CF49 CF51 CF52 CF62 DA02 DA06 DA50 FA02

FA21 FA28 GA18

专利名称(译)	电致发光显示器补偿初始不均匀性		
公开(公告)号	JP2012507041A	公开(公告)日	2012-03-22
申请号	JP2011533173	申请日	2009-10-21
[标]申请(专利权)人(译)	全球OLED TECH		
申请(专利权)人(译)	全球豪迪E.科技有限责任公司		
[标]发明人	リーヴィーチャールズアイ パレットギャラリー		
发明人	リーヴィー、チャールズ・アイ パレット、ギャラリー		
IPC分类号	G09G3/30 G09G3/20		
CPC分类号	G09G3/3233 G09G2300/0819 G09G2320/0233 G09G2320/0285 G09G2320/0295 G09G2320/043 G09G2320/045 G09G2320/0693		
FI分类号	G09G3/30.J G09G3/20.624.B G09G3/20.642.P G09G3/20.611.H G09G3/20.642.A G09G3/20.670.Q		
F-TERM分类号	5C080/AA06 5C080/BB05 5C080/DD05 5C080/DD22 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/ /JJ05 5C080/JJ07 5C380/AA01 5C380/AB06 5C380/AB22 5C380/AB24 5C380/BA11 5C380/BA36 5C380/BA38 5C380/BA39 5C380/BB04 5C380/CA12 5C380/CC02 5C380/CC09 5C380/CC26 5C380/ /CC27 5C380/CC30 5C380/CC33 5C380/CC52 5C380/CC62 5C380/CD013 5C380/CE04 5C380/CF05 5C380/CF48 5C380/CF49 5C380/CF51 5C380/CF52 5C380/CF62 5C380/DA02 5C380/DA06 5C380/ /DA50 5C380/FA02 5C380/FA21 5C380/FA28 5C380/GA18		
代理人(译)	英年古河 Kajinami秩序 上田俊一		
优先权	12/258388 2008-10-25 US		
外部链接	Espacenet		

摘要(译)

一种补偿具有读出晶体管的多个电致发光 (EL) 子像素的特性差异的方法, 包括提供通过第一开关连接到每个子像素的驱动晶体管的第一电压源和通过第二开关连接到每个子像素的第二电压源。EL发射器;提供通过第三开关连接的电流源和通过第四开关连接的电流吸收器到读出晶体管;向子像素提供测试电压;仅关闭第一和第四开关并测量读出晶体管电压, 以提供代表驱动晶体管特性的第一信号;仅关闭第二和第三开关并测量电压以提供代表EL发射器特性的第二信号;重复每个子像素;并且使用每个子像素的第一和第二信号来补偿EL子像素的特性差异。

