

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2012-190023

(P2012-190023A)

(43) 公開日 平成24年10月4日(2012.10.4)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/30 (2006.01)	G09G 3/30 J	3K107
G09G 3/20 (2006.01)	G09G 3/20 611H	5C080
H01L 51/50 (2006.01)	G09G 3/20 641P	5C380
H05B 33/12 (2006.01)	G09G 3/20 642A	
	G09G 3/20 621F	
審査請求 有 請求項の数 12 O L (全 29 頁) 最終頁に続く		

(21) 出願番号	特願2012-87861 (P2012-87861)	(71) 出願人	000005821
(22) 出願日	平成24年4月6日(2012.4.6)		パナソニック株式会社
(62) 分割の表示	特願2010-518918 (P2010-518918) の分割	(74) 代理人	100109210 弁理士 新居 広守
原出願日	平成21年6月30日(2009.6.30)	(72) 発明者	白水 博 大阪府門真市大字門真1006番地 パナ ソニック株式会社内
(31) 優先権主張番号	特願2008-176375 (P2008-176375)	(72) 発明者	中村 哲朗 大阪府門真市大字門真1006番地 パナ ソニック株式会社内
(32) 優先日	平成20年7月4日(2008.7.4)	Fターム(参考)	3K107 AA01 BB01 CC33 CC34 CC45 DD21 EE03 GG56 HH02 HH04 HH05
(33) 優先権主張国	日本国(JP)		
		最終頁に続く	

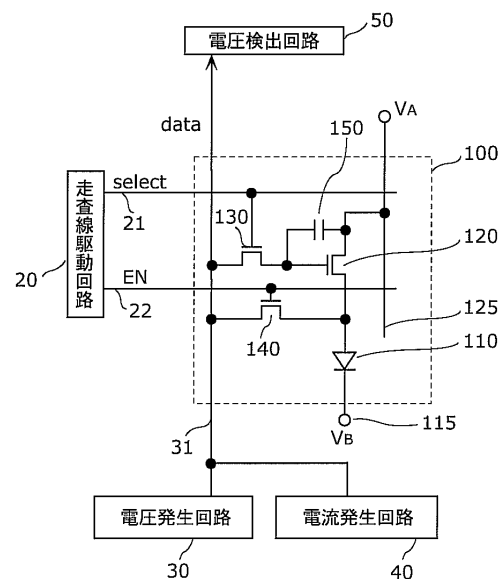
(54) 【発明の名称】 表示装置及びその制御方法

(57) 【要約】 (修正有)

【課題】表示装置において、有機EL素子のI-V特性を正確かつ高速に検出できる半導体特性評価方法およびその装置を提供する。

【解決手段】有機EL素子110と、データ線31と、有機EL素子110のアノードとデータ線31との間に挿入された検査トランジスタ140と、データ線31に接続された電流発生回路40と、データ線31に接続された電圧発生回路30と、データ線31に接続された電圧検出回路50と、検査トランジスタ140を導通にして、データ線31に対して電圧発生回路30からのプリチャージを実行させた後、有機EL素子110に対して電流発生回路40から電流を印加させている間に有機EL素子110のアノード電圧を電圧検出回路50に計測させ、電圧検出回路50で計測された有機EL素子110のアノード電圧が安定でないと判定した場合、プリチャージの条件を更新する。

【選択図】図3



【特許請求の範囲】

【請求項 1】

発光素子と、
前記発光素子の第 1 電極に電氣的に接続される第 1 電源線と、
前記発光素子の第 2 電極に電氣的に接続される第 2 電源線と、
電圧を保持するコンデンサと、
前記第 1 電極と前記第 1 電源線との間に設けられ前記コンデンサに保持された電圧に応じた電流を前記第 1 電源線と前記第 2 電源線との間に流して前記発光素子を発光させる駆動素子と、
前記コンデンサの一方の電極に信号電圧を供給するデータ線と、
前記信号電圧に対応する電圧を前記コンデンサに保持させる第 1 スイッチ素子と、
前記データ線に信号電圧の供給を行い、また、前記データ線に所定の電圧を供給して前記データ線に対して電圧のプリチャージを行う電圧発生回路と、
前記データ線に接続され前記発光素子に所定の調査電流を供給する電流発生回路と、
前記データ線に接続され前記発光素子の電圧を検出する電圧検出回路と、
前記第 1 電極と前記データ線との間に設けられた配線と、
前記配線に設けられ、前記第 1 電極と前記データ線とを接続する第 2 スイッチ素子と、
前記発光素子の発光動作期間中に前記第 1 スイッチ素子を ON にして前記駆動素子を OFF にする電位を前記コンデンサに書き込み、前記駆動素子を OFF とし、前記第 1 スイッチ素子を OFF にし、前記第 2 スイッチ素子を ON にして前記電圧発生回路から前記データ線に前記所定の電圧を供給させて前記データ線に対して電圧のプリチャージを行わせた状態で、前記電流発生回路から前記データ線及び前記配線を介して前記発光素子に前記所定の調査電流を供給させ、前記所定の調査電流が供給された状態での前記第 1 電極の電圧を、前記データ線及び前記配線を介して、前記電圧検出回路に検出させる制御部とを具備する
表示装置。

【請求項 2】

前記制御部は、
前記電流発生回路から前記データ線及び前記配線を介して前記発光素子に前記所定の調査電流を、複数回、供給させ、
前記所定の調査電流が供給された状態の前記第 1 電極の電圧を、前記データ線及び前記配線を介して、前記電圧検出回路に複数回検出させ、
前記検出された複数の前記第 1 電極の電圧値の差が所定値以上の場合、前記電圧発生回路から前記データ線に前記所定の電圧より大きい更新電圧を供給させて前記データ線に対する電圧のプリチャージを再度行わせる
請求項 1 に記載の表示装置。

【請求項 3】

さらに、データを格納するメモリを有し、
前記制御部は、
前記電圧発生回路から前記データ線に前記所定の電圧より大きい更新電圧を供給させて前記データ線に対する電圧のプリチャージを再度行わせた後、前記電流発生回路から前記データ線及び前記配線を介して前記発光素子に前記所定の調査電流を、複数回、供給させ、
前記所定の調査電流が供給された状態の前記第 1 電極の電圧を、前記データ線及び前記配線を介して、前記電圧検出回路に複数回検出させ、
前記検出された複数の前記第 1 電極の電圧値の差が所定値未満の場合、前記電圧検出回路により検出された前記第 1 電極の電圧を前記メモリに保持する
請求項 2 に記載の表示装置。

【請求項 4】

さらに、データを格納するメモリを有し、

前記制御部は、

前記電流発生回路から前記データ線及び前記配線を介して前記発光素子に前記所定の調査電流を、複数回、供給させ、

前記所定の調査電流が供給された状態の前記第1電極の電圧を、前記データ線及び前記配線を介して、前記電圧検出回路に複数回検出させ、

前記検出された複数の前記第1電極の電圧値の差が所定値未満の場合、前記電圧検出回路により検出された前記第1電極の電圧を前記メモリに保持する

請求項1に記載の表示装置。

【請求項5】

前記制御部は、

前記電圧検出回路により検出された複数の前記第1電極の電圧値のうち、最後に検出された前記第1電極の電圧を前記メモリに保持する

請求項3または4に記載の表示装置。

【請求項6】

前記制御部は、

前記所定の調査電流と前記保持された前記第1電極の電圧とに基づいて前記発光素子の電流 - 電圧特性を演算し、

外部から入力された映像信号を、前記発光素子の電流 - 電圧特性に基づいて補正し、前記電圧発生回路から、前記補正後の映像信号に対応した信号電圧を前記データ線に供給させる

請求項3乃至請求項5のいずれか1項に記載の表示装置。

【請求項7】

前記制御部は、

前記データ線が外部から入力される映像信号に対応した信号電圧によって使用されていない期間に、

前記第1スイッチ素子をOFFにして前記駆動素子をOFFとし、前記第2スイッチ素子をONにして前記電圧発生回路から前記データ線に前記所定の電圧を供給させて前記データ線に対して電圧のプリチャージを行わせた状態で、前記電流発生回路から前記データ線及び前記配線を介して前記発光素子に前記所定の調査電流を供給させ、

前記所定の調査電流が供給された状態での前記第1電極の電圧を、前記データ線及び前記配線を介して、前記電圧検出回路に検出させる

請求項1乃至請求項6のいずれか1項に記載の表示装置。

【請求項8】

前記映像信号は、フレーム単位に分割され、前記フレーム単位毎に、前記映像信号の各画素に対応する信号電圧を前記コンデンサに書き込む書き込み期間と前記信号電圧を前記コンデンサに書き込まない非書き込み期間とを有し、

前記データ線が外部から入力される映像信号に対応した信号電圧によって使用されていない期間は、前記非書き込み期間である

請求項7に記載の表示装置。

【請求項9】

前記映像信号は、フレーム単位に分割され、前記フレーム単位毎に、前記映像信号の各画素に対応する信号電圧を前記コンデンサに書き込む書き込み期間と前記信号電圧を前記コンデンサに書き込まない非書き込み期間とを有し、

前記データ線が外部から入力される映像信号に対応した信号電圧によって使用されていない期間は、前記非書き込み期間であり、

前記電圧発生回路から前記データ線に前記所定の電圧を供給させて前記データ線に対して電圧のプリチャージを行わせた状態で、前記所定の調査電流が供給された状態での前記第1電極の電圧を検出させる第1の非書き込み期間と、

前記電圧発生回路に対して前記データ線に前記所定の電圧を供給させて前記データ線に対して電圧のプリチャージを再度行わせた状態で、前記所定の調査電流が供給された状態

10

20

30

40

50

での前記第 1 電極の電圧を検出させる第 2 の非書き込み期間と、は別の非書き込み期間である

請求項 3 に記載の表示装置。

【請求項 10】

前記発光素子と前記駆動素子とを含む画素部を複数有し、

前記複数の画素部はマトリクス状に配置されている

請求項 1 乃至請求項 9 のいずれか 1 項に記載の表示装置。

【請求項 11】

前記発光素子の第 1 電極は、アノード電極であり、

前記第 1 電源線の電圧は前記第 2 電源線の電圧より高く、前記第 1 電源線から前記第 2 電源線に電流が流れる

請求項 1 乃至請求項 10 のいずれか 1 項に記載の表示装置。

【請求項 12】

発光素子と、

前記発光素子の第 1 電極に電氣的に接続される第 1 電源線と、

前記発光素子の第 2 電極に電氣的に接続される第 2 電源線と、

電圧を保持するコンデンサと、

前記第 1 電極と前記第 1 電源線との間に設けられ前記コンデンサに保持された電圧に応じた電流を前記第 1 電源線と前記第 2 電源線との間に流して前記発光素子を発光させる駆動素子と、

前記コンデンサの一方の電極に信号電圧を供給するデータ線と、

前記信号電圧に対応する電圧を前記コンデンサに保持させる第 1 スイッチ素子と、

前記データ線に信号電圧の供給を行い、また、前記データ線に所定の電圧を供給して前記データ線に対して電圧のプリチャージを行う電圧発生回路と、

前記データ線に接続され前記発光素子に所定の調査電流を供給する電流発生回路と、

前記データ線に接続され前記発光素子の電圧を検出する電圧検出回路と、

前記第 1 電極と前記データ線との間に設けられた配線と、

前記配線に設けられ、前記第 1 電極と前記データ線とを接続する第 2 スイッチ素子と、を具備する表示装置の制御方法であって、

前記発光素子の発光動作期間中に前記第 1 スイッチ素子を ON にして前記駆動素子を OFF にする電位を前記コンデンサに書き込み、前記駆動素子を OFF とし、

前記第 1 スイッチ素子を OFF にし、

前記第 2 スイッチ素子を ON にし、

前記電圧発生回路から前記データ線に前記所定の電圧を供給させて前記データ線に対して電圧のプリチャージを行わせ、

前記プリチャージがされた状態で前記電流発生回路から前記データ線及び前記配線を介して前記発光素子に前記所定の調査電流を供給させ、

前記所定の調査電流が供給された状態での前記発光素子の第 1 電極の電圧を、前記データ線及び前記配線を介して、前記電圧検出回路に検出させる

表示装置の制御方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、表示装置及びその制御方法に関し、特に、発光素子特性の評価方法に関する。

【背景技術】

【0002】

電流駆動型の発光素子を用いた画像表示装置として、有機 EL 素子 (OLED: Organic Light Emitting Diode) を用いた画像表示装置 (有機 EL ディスプレイ) が知られている。この有機 EL ディスプレイは、視野角特性が良好で、

消費電力が少ないという利点を有するため、次世代のFPD (Flat Panel Display) 候補として注目されている。

【0003】

有機ELディスプレイでは、通常、画素を構成する有機EL素子がマトリクス状に配置される。複数の行電極（走査線）と複数の列電極（データ線）との交点に有機EL素子を設け、選択した行電極と複数の列電極との間にデータ信号に相当する電圧を印加するようにして有機EL素子を駆動するものをパッシブマトリクス型の有機ELディスプレイと呼ぶ。

【0004】

一方、複数の走査線と複数のデータ線との交点に薄膜トランジスタ（TFT: Thin Film Transistor）を設け、このTFTにドライビングトランジスタのゲートを接続し、選択した走査線を通じてこのTFTをオンさせてデータ線からデータ信号をドライビングトランジスタに入力し、そのドライビングトランジスタによって有機EL素子を駆動するものをアクティブマトリクス型の有機ELディスプレイと呼ぶ。

10

【0005】

各行電極（走査線）を選択している期間のみ、それに接続された有機EL素子が発光するパッシブマトリクス型の有機ELディスプレイとは異なり、アクティブマトリクス型の有機ELディスプレイでは、次の走査（選択）まで有機EL素子を発光させることが可能であるため、デューティ比が上がってもディスプレイの輝度減少を招くようなことはない。従って、低電圧で駆動できるので、低消費電力化が可能となる。しかしながら、アクティブマトリクス型の有機ELディスプレイでは、ドライビングトランジスタや有機EL素子の特性のばらつきに起因して、同じデータ信号を与えても、各画素において有機EL素子の輝度が異なり、輝度ムラが発生するという欠点がある。

20

【0006】

従来の有機ELディスプレイにおける、製造工程で生じるドライビングトランジスタや有機EL素子の特性のばらつき（以下、特性の不均一と総称する）による輝度ムラの補償方法としては、複雑な画素回路による補償、外部メモリでの補償などが代表的である。

【0007】

しかし、複雑な画素回路は歩留まりを下げってしまう。また、各画素の有機EL素子の発光効率の不均一を補償できない。

30

【0008】

上記理由により、外部メモリにより、画素ごとに特性の不均一を補償する方法がいくつか提案されている。

【0009】

例えば、特許文献1に開示された発光パネル用基板、発光パネル用基板の検査方法及び発光パネルでは、従来の2つのトランジスタからなる電圧駆動画素回路に、ダイオード接続のトランジスタを接続し、それをELに見立てることによって、EL形成前の発光パネル用基板の状態において、そのダイオード接続のトランジスタに接続されたテスト線に流れる電流を測定し、信号電圧と駆動トランジスタを流れる電流との関係を検出して、画素検査及び画素特性抽出がなされている。また、そのEL形成後もダイオード接続のトランジスタはテスト線を用いて逆バイアスとして電流を流さないようにできるため、通常の電圧書き込み動作が行える。また、アレイの状態で検出された特性は、有機EL発光パネルを使用する際のデータ線への印加電圧の補正制御に利用することができる。

40

【先行技術文献】

【特許文献】

【0010】

【特許文献1】特開2006-139079号公報

【発明の概要】

【発明が解決しようとする課題】

【0011】

50

しかしながら、上述したような有機ＥＬ素子を有する表示装置では、初期の特性ばらつきや劣化による特性変化は、トランジスタにのみ起こるものではなく、有機ＥＬ素子にも起こるものなので、有機ＥＬ特性を検出ししない従来の方法では、画素の輝度の不均一を補償できない。

【００１２】

特に、有機ＥＬ発光素子には経時変化による劣化現象である、焼付きの問題を抱えている。焼付き問題については、有機ＥＬ発光素子の電流－電圧特性をフィードバックすることにより、補償できることが考えられるが、実際の画素回路では、配線抵抗、スイッチ素子の内部抵抗が高く、更に寄生容量が大きいため、ＩＶ特性調査のための電流を流して有機ＥＬ素子の電圧を読み取るまでに長い充電時間が必要である。よって、従来のような、有機ＥＬ素子を有する表示装置は、有機ＥＬ素子の特性を正確かつ高速に補償できないという課題を有する。

10

【００１３】

上記課題に鑑み、本発明は、有機ＥＬ素子に代表される発光素子を構成要素とする電子回路において、上記発光素子の電流－電圧特性を正確かつ高速に検出できる表示装置及びその制御方法を提供することを目的とする。

【課題を解決するための手段】

【００１４】

上記目的を達成するために、本発明の一態様に係る表示装置は、発光素子と、前記発光素子の第１電極に電氣的に接続される第１電源線と、前記発光素子の第２電極に電氣的に接続される第２電源線と、電圧を保持するコンデンサと、前記第１電極と前記第１電源線との間に設けられ前記コンデンサに保持された電圧に応じた電流を前記第１電源線と前記第２電源線との間に流して前記発光素子を発光させる駆動素子と、前記コンデンサの一方の電極に信号電圧を供給するデータ線と、前記信号電圧に対応する電圧を前記コンデンサに保持させる第１スイッチ素子と、前記データ線に信号電圧の供給を行い、また、前記データ線に所定の電圧を供給して前記データ線に対して電圧のプリチャージを行う電圧発生回路と、前記データ線に接続され前記発光素子に所定の調査電流を供給する電流発生回路と、前記データ線に接続され前記発光素子の電圧を検出する電圧検出回路と、前記第１電極と前記データ線との間に設けられた配線と、前記配線に設けられ、前記第１電極と前記データ線とを接続する第２スイッチ素子と、前記発光素子の発光動作期間中に前記第１スイッチ素子をＯＮにして前記駆動素子をＯＦＦにする電位を前記コンデンサに書き込み、前記駆動素子をＯＦＦとし、前記第１スイッチ素子をＯＦＦにし、前記第２スイッチ素子をＯＮにして前記電圧発生回路から前記データ線に前記所定の電圧を供給させて前記データ線に対して電圧のプリチャージを行わせた状態で、前記電流発生回路から前記データ線及び前記配線を介して前記発光素子に前記所定の調査電流を供給させ、前記所定の調査電流が供給された状態での前記第１電極の電圧を、前記データ線及び前記配線を介して、前記電圧検出回路に検出させる制御部とを具備する。

20

30

【発明の効果】

【００１５】

本発明の表示装置及びその制御方法によれば、半導体素子を含む電子回路や発光素子を含む表示装置において、予め導通線にプリチャージをしてから、当該半導体素子や発光素子の電流－電圧特性を測定でき、上記プリチャージにより測定された電圧が不安定な場合には、プリチャージ条件を再設定するので、高速かつ正確な電流－電圧特性の測定が可能となる。

40

【図面の簡単な説明】

【００１６】

【図１】図１は、一般的なアクティブマトリクス型表示装置の表示部の状態遷移図である。

【図２】図２は、本発明の実施の形態１に係る表示装置の機能構成図である。

【図３】図３は、本発明の実施の形態１に係る表示部の有する一画素部の回路構成及びそ

50

の周辺回路との接続を示す図である。

【図４】図４は、本発明の実施の形態１に係る表示装置の有する電圧検出回路の第１の構成を表す図である。

【図５】図５は、本発明の実施の形態１に係る表示装置の有する電圧検出回路の第２の構成を表す図である。

【図６】図６は、本発明の実施の形態１に係る表示装置の有する電圧検出回路の第３の構成を表す図である。

【図７】図７は、本発明の実施の形態１及び２に係る制御部の、有機ＥＬ素子の電流－電圧特性を検出する場合の動作フローチャートである。

【図８】図８は、本発明の実施の形態１に係る有機ＥＬ素子の電流－電圧特性を検出する時のタイミングチャートである。

10

【図９Ａ】図９Ａは、本発明の実施の形態１に係る表示装置の時刻 $t_1 \sim t_2$ における動作状態を説明する回路図である。

【図９Ｂ】図９Ｂは、本発明の実施の形態１に係る表示装置の時刻 $t_2 \sim t_3$ における動作状態を説明する回路図である。

【図９Ｃ】図９Ｃは、本発明の実施の形態１に係る表示装置の時刻 $t_3 \sim t_4$ における動作状態を説明する回路図である。

【図９Ｄ】図９Ｄは、本発明の実施の形態１に係る表示装置の時刻 $t_4 \sim t_6$ における動作状態を説明する回路図である。

【図１０】図１０は、本発明の実施の形態２に係る表示装置の機能構成図である。

20

【図１１】図１１は、本発明の実施の形態２に係る表示部の有する一画素部の回路構成及びその周辺回路との接続を示す図である。

【図１２】図１２は、本発明の実施の形態２に係る有機ＥＬ素子の電流－電圧特性を検出する時のタイミングチャートである。

【図１３】図１３は、本発明の表示装置を内蔵した薄型フラットＴＶの外観図である。

【発明を実施するための形態】

【００１７】

本発明に係る表示装置の一態様は、発光素子と、前記発光素子の第１電極に電氣的に接続される第１電源線と、前記発光素子の第２電極に電氣的に接続される第２電源線と、電圧を保持するコンデンサと、前記第１電極と前記第１電源線との間に設けられ前記コンデンサに保持された電圧に応じた電流を前記第１電源線と前記第２電源線との間に流して前記発光素子を発光させる駆動素子と、前記コンデンサの一方の電極に信号電圧を供給するデータ線と、前記信号電圧に対応する電圧を前記コンデンサに保持させる第１スイッチ素子と、前記データ線に信号電圧の供給を行い、また、前記データ線に所定の電圧を供給して前記データ線に対して電圧のプリチャージを行う電圧発生回路と、前記データ線に接続され前記発光素子に所定の調査電流を供給する電流発生回路と、前記データ線に接続され前記発光素子の電圧を検出する電圧検出回路と、前記第１電極と前記データ線との間に設けられた配線と、前記配線に設けられ、前記第１電極と前記データ線とを接続する第２スイッチ素子と、前記発光素子の発光動作期間中に前記第１スイッチ素子をＯＮにして前記駆動素子をＯＦＦにする電位を前記コンデンサに書き込み、前記駆動素子をＯＦＦとし、前記第１スイッチ素子をＯＦＦにし、前記第２スイッチ素子をＯＮにして前記電圧発生回路から前記データ線に前記所定の電圧を供給させて前記データ線に対して電圧のプリチャージを行わせた状態で、前記電流発生回路から前記データ線及び前記配線を介して前記発光素子に前記所定の調査電流を供給させ、前記所定の調査電流が供給された状態での前記第１電極の電圧を、前記データ線及び前記配線を介して、前記電圧検出回路に検出させる制御部とを具備するものである。

30

40

【００１８】

本態様によると、前記電圧発生回路に対して前記データ線に前記所定の電圧を供給させて前記データ線に対して電圧のプリチャージを行わせ、前記電流発生回路に対して前記データ線を介して前記発光素子に前記所定の調査電流を供給させ、前記電圧検出回路に対し

50

て前記データ線を介して、前記所定の調査電流が供給された状態の前記発光素子の第1電極の電圧を検出させる。これにより、前記調査電流を前記発光素子に流す前に、前記データ線に前記所定の電圧を供給させて前記データ線に対して電圧のプリチャージを行い、前記データ線に接続された分布容量を所定の電圧に充電した状態とする。そのため、前記調査電流を前記発光素子に流してから前記発光素子の第1電極の電圧を検出するまでに必要とされる充電期間を大幅に短縮できる。その結果、経年変化によって劣化する前記発光素子の特性に応じた映像信号の補正を正確かつ高速に行うことができる。

【0019】

また、前記制御部は、前記電流発生回路から前記データ線及び前記配線を介して前記発光素子に前記所定の調査電流を、複数回、供給させ、前記所定の調査電流が供給された状態の前記第1電極の電圧を、前記データ線及び前記配線を介して、前記電圧検出回路に複数回検出させ、前記検出された複数の前記第1電極の電圧値の差が所定値以上の場合、前記電圧発生回路から前記データ線に前記所定の電圧より大きい更新電圧を供給させて前記データ線に対する電圧のプリチャージを再度行わせるものである。

10

【0020】

本態様によると、検出された複数の前記第1電極の電圧値の差が所定値以上の場合、前記発光素子の電圧が不安定であると判断し、前記データ線に前記所定の電圧より大きい更新電圧を供給させて前記データ線に対する電圧のプリチャージを再度行わせる。これにより、不安定な状態で検出された前記発光素子の第1電極の電位に基づいて前記発光素子の電圧を判断しない。そのため、前記調査電流を前記発光素子に流してから前記発光素子の第1電極の電圧を検出するまでに必要とされる充電期間を大幅に短縮しつつ、前記発光素子の電圧を正確に検出できる。その結果、前記発光素子の第1電極の電圧が不安定な状態で前記発光素子の電圧を検出して、前記発光素子の電圧を誤判断するのを防止できる。

20

【0021】

また、本発明に係る表示装置の一態様は、さらに、データを格納するメモリを有し、前記制御部は、前記電圧発生回路から前記データ線に前記所定の電圧より大きい更新電圧を供給させて前記データ線に対する電圧のプリチャージを再度行わせた後、前記電流発生回路から前記データ線及び前記配線を介して前記発光素子に前記所定の調査電流を、複数回、供給させ、前記所定の調査電流が供給された状態の前記第1電極の電圧を、前記データ線及び前記配線を介して、前記電圧検出回路に複数回検出させ、前記検出された複数の前記第1電極の電圧値の差が所定値未満の場合、前記電圧検出回路により検出された前記第1電極の電圧を前記メモリに保持するものである。

30

【0022】

本態様によると、前記データ線に対する電圧のプリチャージを再度行った後、検出された複数の前記第1電極の電圧値の差が所定値未満の場合、前記発光素子の電圧が安定していると判断し、前記電圧検出回路によって検出された前記発光素子の第1電極の電圧を前記メモリに保持する。これにより、前記発光素子の第1電極の電圧が安定した状態で前記発光素子の電圧を判断する。そのため、前記調査電流を前記発光素子に流してから前記発光素子の第1電極の電圧を検出するまでに必要とされる充電期間を大幅に短縮しつつ、前記発光素子の電圧を正確に検出できる。その結果、前記発光素子の第1電極の電圧が不安定な状態で前記発光素子の電圧を検出して、前記発光素子の電圧を誤判断するのを防止できる。

40

【0023】

また、本発明に係る表示装置の一態様は、さらに、データを格納するメモリを有し、前記制御部は、前記電流発生回路から前記データ線及び前記配線を介して前記発光素子に前記所定の調査電流を、複数回、供給させ、前記所定の調査電流が供給された状態の前記第1電極の電圧を、前記データ線及び前記配線を介して、前記電圧検出回路に複数回検出させ、前記検出された複数の前記第1電極の電圧値の差が所定値未満の場合、前記電圧検出回路により検出された前記第1電極の電圧を前記メモリに保持するものである。

【0024】

50

本態様によると、検出された複数の前記第 1 電極の電圧値の差が所定値未満の場合、前記発光素子の電圧が安定していると判断し、前記電圧検出回路によって検出された前記発光素子の第 1 電極の電圧を前記メモリに保持する。これにより、前記発光素子の電圧が安定した状態で検出された前記発光素子の第 1 電極の電圧に基づいて前記発光素子の電圧を判断する。そのため、前記調査電流を前記発光素子に流してから前記発光素子の電圧を検出するまでに必要とされる充電期間を大幅に短縮しつつ、前記発光素子の電圧を正確に検出できる。

【 0 0 2 5 】

また、本発明に係る表示装置の一態様は、前記制御部は、前記電圧検出回路により検出された複数の前記第 1 電極の電圧値のうち、最後に検出された前記第 1 電極の電圧を前記メモリに保持するものである。

10

【 0 0 2 6 】

本態様によると、前記電圧検出回路によって複数回検出された中の最後に検出された前記発光素子の第 1 電極の電圧を前記メモリに保持してもよい。

【 0 0 2 7 】

また、本発明に係る表示装置の一態様は、前記制御部は、前記所定の調査電流と前記保持された前記第 1 電極の電圧とに基づいて前記発光素子の電流 - 電圧特性を演算し、外部から入力された映像信号を、前記発光素子の電流 - 電圧特性に基づいて補正し、前記電圧発生回路から、前記補正後の映像信号に対応した信号電圧を前記データ線に供給させるものである。

20

【 0 0 2 8 】

本態様によると、前記所定の調査電流と前記保持された前記発光素子の第 1 電極の電圧とに基づいて前記発光素子の電流 - 電圧特性を算出し、外部から入力された映像信号に対して、前記発光素子の電流 - 電圧特性に基づいて補正し、前記補正後の映像信号に対応した信号電圧を前記データ線に供給する。これにより、前記調査電流を前記発光素子に流してから前記発光素子の電圧を検出するまでに必要とされる充電期間を大幅に短縮しつつも、正確に判断された前記発光素子の電圧に基づいて前記発光素子の電流 - 電圧特性を算出するので、経年変化によって劣化する前記発光素子の特性に応じた映像信号の補正を正確かつ高速に行うことができる。

【 0 0 2 9 】

30

また、本発明に係る表示装置の一態様は、前記制御部は、前記データ線が外部から入力される映像信号に対応した信号電圧によって使用されていない期間に、前記第 1 スイッチ素子を OFF にして前記駆動素子を OFF とし、前記第 2 スイッチ素子を ON にして前記電圧発生回路から前記データ線に前記所定の電圧を供給させて前記データ線に対して電圧のプリチャージを行わせた状態で、前記電流発生回路から前記データ線及び前記配線を介して前記発光素子に前記所定の調査電流を供給させ、前記所定の調査電流が供給された状態での前記第 1 電極の電圧を、前記データ線及び前記配線を介して、前記電圧検出回路に検出させるものである。

【 0 0 3 0 】

40

本態様によると、前記データ線が外部から入力される映像信号に対応した信号電圧によって使用されていない期間に、前記データ線に対する電圧のプリチャージを行って、前記発光素子の電圧を検出する。これにより、表示装置に映像信号を出力している最中であっても、その間データ線を使用していない時間を利用して前記発光素子の電圧を検出できるので、前記発光素子の電流 - 電圧特性の算出が可能となる。その結果、前記発光素子の電流 - 電圧特性の算出のための期間を、表示装置に映像信号を出力している期間と別に設定する必要はなくなり、表示装置への映像信号の出力と同時に、経年変化によって劣化する前記発光素子の特性に迅速に対応した映像信号の補正を実現できる。

【 0 0 3 1 】

また、本発明に係る表示装置の一態様は、前記映像信号は、フレーム単位に分割され、前記フレーム単位毎に、前記映像信号の各画素に対応する信号電圧を前記コンデンサに書

50

き込む書き込み期間と前記信号電圧を前記コンデンサに書き込まない非書き込み期間とを有し、前記データ線が外部から入力される映像信号に対応した信号電圧によって使用されていない期間は、前記非書き込み期間であるものである。

【0032】

本態様によると、前記データ線が外部から入力される映像信号に対応した信号電圧によって使用されていない期間を、非書き込み期間としてもよい。

【0033】

また、本発明に係る表示装置の一態様は、前記映像信号は、フレーム単位に分割され、前記フレーム単位毎に、前記映像信号の各画素に対応する信号電圧を前記コンデンサに書き込む書き込み期間と前記信号電圧を前記コンデンサに書き込まない非書き込み期間とを有し、前記データ線が外部から入力される映像信号に対応した信号電圧によって使用されていない期間は、前記非書き込み期間であり、前記電圧発生回路から前記データ線に前記所定の電圧を供給させて前記データ線に対して電圧のプリチャージを行わせた状態で、前記所定の調査電流が供給された状態での前記第1電極の電圧を検出させる第1の非書き込み期間と、前記電圧発生回路に対して前記データ線に前記所定の電圧を供給させて前記データ線に対して電圧のプリチャージを再度行わせた状態で、前記所定の調査電流が供給された状態での前記第1電極の電圧を検出させる第2の非書き込み期間と、は別の非書き込み期間であるものである。

【0034】

本態様によると、前記電圧発生回路に対して前記データ線に前記所定の電圧を供給させて前記データ線に対して電圧のプリチャージを行わせ、前記所定の調査電流が供給された状態の前記第1電極の電圧を検出させる第1の非書き込み期間と、前記電圧発生回路に対して前記データ線に前記所定の電圧を供給させて前記データ線に対して電圧のプリチャージを再度行わせ、前記所定の調査電流が供給された状態の前記第1電極の電圧を検出させる第2の非書き込み期間と、は別の非書き込み期間としてもよい。

【0035】

また、本発明に係る表示装置の一態様は、前記発光素子と前記駆動素子とを含む画素部を複数有し、前記複数の画素部はマトリクス状に配置されているものである。

【0036】

本態様によると、表示装置を、前記表示素子と前記駆動素子とを含む画素部を複数マトリクス状に配置した表示装置としてもよい。

【0037】

また、本発明に係る表示装置の一態様は、前記発光素子の第1電極は、アノード電極であり、前記第1電源線の電圧は前記第2電源線の電圧より高く、前記第1電源線から前記第2電源線に電流が流れるものである。

【0038】

本態様によると、前記発光素子の第1電極をアノード電圧とし、前記第1電源線の電圧を前記第2電源線の電圧より高く、前記第1電源線から前記第2電源線に電流が流れるようにしてもよい。

【0039】

また、本発明に係る表示装置の制御方法の一態様は、発光素子と、前記発光素子の第1電極に電氣的に接続される第1電源線と、前記発光素子の第2電極に電氣的に接続される第2電源線と、電圧を保持するコンデンサと、前記第1電極と前記第1電源線との間に設けられ前記コンデンサに保持された電圧に応じた電流を前記第1電源線と前記第2電源線との間に流して前記発光素子を発光させる駆動素子と、前記コンデンサの一方の電極に信号電圧を供給するデータ線と、前記信号電圧に対応する電圧を前記コンデンサに保持させる第1スイッチ素子と、前記データ線に信号電圧の供給を行い、また、前記データ線に所定の電圧を供給して前記データ線に対して電圧のプリチャージを行う電圧発生回路と、前記データ線に接続され前記発光素子に所定の調査電流を供給する電流発生回路と、前記データ線に接続され前記発光素子の電圧を検出する電圧検出回路と、前記第1電極と前記デ

10

20

30

40

50

ータ線との間に設けられた配線と、前記配線に設けられ、前記第 1 電極と前記データ線とを接続する第 2 スイッチ素子と、を具備する表示装置の制御方法であって、前記発光素子の発光動作期間中に前記第 1 スイッチ素子を ON にして前記駆動素子を OFF にする電位を前記コンデンサに書き込み、前記駆動素子を OFF とし、前記第 1 スイッチ素子を OFF にし、前記第 2 スイッチ素子を ON し、前記電圧発生回路から前記データ線に前記所定の電圧を供給させて前記データ線に対して電圧のプリチャージを行わせ、前記プリチャージがされた状態で前記電流発生回路から前記データ線及び前記配線を介して前記発光素子に前記所定の調査電流を供給させ、前記所定の調査電流が供給された状態での前記発光素子の第 1 電極の電圧を、前記データ線及び前記配線を介して、前記電圧検出回路に検出させるものである。

10

【0040】

また、本発明に係る表示装置の一態様は、発光素子と、前記発光素子の第 1 電極に電氣的に接続される第 1 電源線と、前記発光素子の第 2 電極に電氣的に接続される第 2 電源線と、電圧を保持するコンデンサと、前記第 1 電極と前記第 1 電源線との間に設けられ前記コンデンサに保持された電圧に応じた電流を前記第 1 電源線と前記第 2 電源線との間に流して前記発光素子を発光させる駆動素子と、前記コンデンサの一方の電極に信号電圧を供給するデータ線と、前記信号電圧に対応する電圧を前記コンデンサに保持させる第 1 スイッチ素子と、前記データ線に信号電圧の供給を行い、また、前記データ線に所定の電圧を供給して前記データ線に対して電圧のプリチャージを行う電圧発生回路と、前記データ線に接続され前記発光素子に所定の調査電流を供給する電流発生回路と、前記第 1 電極の電圧を讀出す讀出し線と、前記讀出し線に接続され前記第 1 電極の電圧を検出する電圧検出回路と、前記第 1 電極と前記データ線との間に設けられた第 1 配線と、前記第 1 配線に設けられ、前記第 1 電極と前記データ線とを接続する第 2 スイッチ素子と、前記第 1 電極と前記讀出し線との間に設けられた第 2 配線と、前記第 2 配線に設けられ、前記第 1 電極と前記讀出し線とを接続する第 3 スイッチ素子と、前記電圧発生回路を前記データ線及び前記讀出し線のいずれかに接続する第 4 スイッチ素子と、前記第 1 スイッチ素子を OFF にして前記駆動素子を OFF とし、前記第 4 スイッチ素子に前記電圧発生回路と前記データ線とを接続させ、前記第 2 スイッチ素子を ON にして前記電圧発生回路から前記データ線に前記所定の電圧を供給させて前記データ線に対して電圧のプリチャージを行わせた状態で、前記電流発生回路から前記データ線及び前記第 1 配線を介して前記発光素子に前記所定の調査電流を供給させ、その後、前記第 4 スイッチに前記電圧検出回路と前記データ線とを接続させ、前記第 2 スイッチ素子を OFF にし、前記第 3 スイッチ素子を ON にし、前記所定の調査電流が供給された状態の前記第 1 電極の電圧を前記讀出し線及び前記第 2 配線を介して、前記電圧検出回路に検出させる制御部とを具備するものである。

20

30

【0041】

本態様によると、前記第 4 スイッチ素子に前記電圧発生回路と前記データ線とを接続させ、前記電圧発生回路に対して前記データ線に前記所定の電圧を供給させて前記データ線に対して電圧のプリチャージを行わせ、前記電流発生回路に対して前記データ線を介して前記発光素子に前記所定の調査電流を供給させ、一方、前記第 4 スイッチ素子に前記電圧検出回路と前記データ線とを接続させ、前記電圧検出回路に対して前記データ線を介して、前記所定の調査電流が供給された状態の前記発光素子の第 1 電極の電圧を検出させる。これにより、前記調査電流を前記発光素子に流す前に、前記データ線に前記所定の電圧を供給させて前記データ線に対して電圧のプリチャージを行い、前記データ線に接続された分布容量を所定の設定電圧に充電した状態とする。そのため、前記調査電流を前記発光素子に流してから前記半導体素子の電圧を検出するまでに必要とされる充電期間を大幅に短縮できる。その結果、経年変化によって劣化する前記半導体素子の特性に応じた映像信号の補正を正確かつ高速に行うことができる。

40

【0042】

また、前記電圧検出回路に、前記データ線とは別の讀出し線を介して、前記発光素子の電圧を検出させる。そして、前記電圧発生回路を前記データ線又は前記讀出し線といずれ

50

かに接続する第４スイッチ素子を設け、前記データ線に対して電圧のプリチャージを行わせる場合には、前記第４スイッチ素子に前記電圧発生回路と前記データ線とを接続させ、一方、前記所定の調査電流が供給された状態の前記発光素子の電圧を検出する場合には、前記第４スイッチ素子に前記電圧検出回路と前記データ線とを接続させる。これにより、前記電圧検出回路は、基本回路に接続されていない読出し線を介して前記発光素子の電圧を検出するので、基本回路の構成要素である駆動素子による電圧降下の影響を受けることなく、前記発光素子の電圧を一層精度よく測定できる。

【００４３】

以下、本発明の好ましい実施の形態を図に基づき説明する。なお、以下では、全ての図を通じて同一又は相当する要素には同じ符号を付して、その重複する説明を省略する。

10

【００４４】

（実施の形態１）

図１は、一般的なアクティブマトリクス型表示装置の表示部の状態遷移図である。同図には、ある画素列における、画素行（ライン）ごとの書き込み期間及び非書き込み期間が表されている。縦方向は画素行を、また、横軸は経過時間を示す。ここで、書き込み期間とは、各画素へ信号電圧を供給するために、データ線が使用されている期間のことである。この書き込み期間内において、信号電圧の書き込み動作が、画素行順に実行される。本表示装置の画素回路では、書き込み期間において容量素子への電圧保持と、駆動トランジスタのゲートへの電圧印加が同時に行われるため、当該書き込み動作の後、続けて発光動作が実行される。

20

【００４５】

従来の表示装置では、経時劣化した有機ＥＬ素子の電流－電圧特性を高精度に測定するためには、画素回路の寄生容量が大きいため、電流を流して有機ＥＬ素子の電圧を読み取るまでに長い充電時間が必要であった。このため、図１に記載されたような書き込み期間や発光動作期間に上記電流－電圧特性調査を行うことができず、書き込み期間や発光動作期間とは別に当該電流－電圧特性を調査する期間を設ける必要があった。

【００４６】

本発明の実施の形態１に係る表示装置及びその制御方法によれば、表示装置に映像信号を出力している最中であっても、その間データ線を使用していない非書き込み期間を利用して有機ＥＬ素子の電流－電圧特性調査を実行することができる。その結果、有機ＥＬ素子の電流－電圧特性の算出のための期間を、表示装置に映像信号を出力している期間と別に設定する必要はなくなり、表示装置への映像信号の出力と同時に、経年変化によって劣化する有機ＥＬ素子の特性に迅速に対応した映像信号の補正を実現できる。

30

【００４７】

以下、本発明の実施の形態１に係る表示装置が、非書き込み期間内でも、有機ＥＬ素子の電流－電圧特性を正確かつ高速に検出できることを、図を用いて説明する。

【００４８】

図２は、本発明の実施の形態１に係る表示装置の機能構成図である。同図における表示装置１は、表示部１０と、走査線駆動回路２０と、電圧発生回路３０と、電流発生回路４０と、電圧検出回路５０と、制御部７０と、メモリ８０とを備える。

40

【００４９】

図３は、本発明の実施の形態１に係る表示部の有する一画素部の回路構成及びその周辺回路との接続を示す図である。同図における画素部１００は、有機ＥＬ素子１１０と、駆動トランジスタ１２０と、スイッチングトランジスタ１３０と、検査トランジスタ１４０と、容量素子１５０と、共通電極１１５と、電源線１２５と、走査線２１と、制御線２２と、データ線３１とを備える。また、周辺回路は、走査線駆動回路２０と、電圧発生回路３０と、電流発生回路４０と、電圧検出回路５０とを備える。

【００５０】

まず、図２に記載された構成要素について、その機能を説明する。

【００５１】

50

表示部 10 は、複数の画素部 100 を備える。

【0052】

走査線駆動回路 20 は、走査線 21 及び制御線 22 に接続されており、走査線 21 及び制御線 22 の電圧レベルを制御することにより、画素部 100 のスイッチングトランジスタ 130 及び検査トランジスタ 140 の導通・非導通を制御する機能を有する。

【0053】

電圧発生回路 30 は、データ線 31 に接続されており、信号電圧をデータ線 31 に供給するデータ線駆動回路としての機能を有する。また、電圧発生回路 30 は、所定の電圧を出力して、データ線 31 に対してプリチャージを行う電圧源としての機能を有する。また、電圧発生回路 30 は、データ線 31 との接続を開放したり、ショートしたりすることが可能なスイッチを有する。

10

【0054】

ここで、プリチャージとは、予め所定の回路に充電することである。本実施の形態では、表示部 10 は、様々な回路素子を有する薄膜積層構造であるため、例えば、データ線 31 は、画素ごとに走査線や電源線と交叉する部分に寄生容量を有する。この寄生容量を有するデータ線 31 に微小電流を流す場合、当該微小電流によりデータ線 31 が定常状態となるには、上記寄生容量にも電荷が保持される必要がある。また、当該寄生容量への電荷蓄積には時間がかかる。

【0055】

本実施の形態におけるプリチャージとは、上記寄生容量に予め電荷を蓄積させておくため、電圧発生回路 30 からデータ線 31 に対し電圧印加による充電をしておくことである。

20

【0056】

データ線 31 は、第 2 の導通線であり、画素部 100 を含む画素列に接続され、電圧発生回路 30 から出力された信号電圧を当該画素列の各画素部へ供給する。電流発生回路 40 は、データ線 31 に接続されており、有機 EL 素子 110 に対して調査電流を流す電流源としての機能を有する。また、電流発生回路 40 は、データ線 31 との接続を開放したり、ショートしたりすることが可能なスイッチを有する。

【0057】

ここで、調査電流とは、有機 EL 素子 110 の経時劣化状況を正確かつ高速に把握するために、有機 EL 素子 110 に流す電流のことである。この調査電流を有機 EL 素子 110 に流すことにより発生した有機 EL 素子 110 のアノード電圧を電圧検出回路 50 で検出することにより、現状での有機 EL 素子 110 の電流 - 電圧特性を取得することが可能となる。

30

【0058】

電圧検出回路 50 は、データ線 31 に接続されており、検査トランジスタ 140 が導通することにより、有機 EL 素子 110 のアノード電圧を検出する機能を有する。

【0059】

なお、電圧検出回路 50 は、電圧発生回路 30 とともにデータドライバ IC に内蔵されていてもよいし、データドライバ IC とは別にあってもよい。

40

【0060】

図 4 は、本発明の実施の形態 1 に係る表示装置の有する電圧検出回路の第 1 の構成を表す図である。同図に記載されているように、電圧検出回路 50 は、データ線 31 の本数と同数の電圧検出器 51 を有するものであってもよい。

【0061】

これに対し、図 5 は、本発明の実施の形態 1 に係る表示装置の有する電圧検出回路の第 2 の構成を表す図である。同図に記載されているように、電圧検出回路 50 は、データ線 31 の切り替えを行うマルチプレクサ 52 とデータ線 31 の本数より少ない電圧検出器 51 をもつものであることが好ましい。これにより、有機 EL 素子 110 のアノード電圧の測定時に必要な電圧検出器 51 の数量が削減されるので、電子装置の省面積化や部品点数

50

の削減を実現することが可能となる。

【 0 0 6 2 】

また、図 6 は、本発明の実施の形態 1 に係る表示装置の有する電圧検出回路の第 3 の構成を表す図である。同図に記載されているように、電圧検出回路 5 0 がデータ線 3 1 の切り替えを行うマルチプレクサ 5 2 とデータ線 3 1 より少ない数の電圧検出器 5 1 をもつ場合、マルチプレクサ 5 2 は、発光パネル 5 上に形成されていてもよい。これにより、電圧検出回路の規模が縮小されるので、低コストで実現できる。

【 0 0 6 3 】

制御部 7 0 は、走査線駆動回路 2 0、電圧発生回路 3 0、電流発生回路 4 0、電圧検出回路 5 0 及びメモリ 8 0 の制御を行う機能を有する。また、制御部 7 0 は、計測制御部 7 0 1 と、判定部 7 0 2 と、プリチャージ更新部 7 0 3 とを備える。

10

【 0 0 6 4 】

計測制御部 7 0 1 は、検査トランジスタ 1 4 0 を導通にして、データ線 3 1 に対し電圧発生回路 3 0 にプリチャージを実行させる。その後、有機 E L 素子 1 1 0 に対して電流発生回路 4 0 から電流を印加させている間に、有機 E L 素子 1 1 0 のアノード電圧を電圧検出回路 5 0 に計測させる。そして、計測された有機 E L 素子 1 1 0 のアノード電圧を判定部 7 0 2 へ出力する。

【 0 0 6 5 】

判定部 7 0 2 は、電圧検出回路 5 0 で計測された有機 E L 素子 1 1 0 のアノード電圧が安定であるか否かを判定する。そして、判定結果をプリチャージ更新部 7 0 3 へ出力する。有機 E L 素子 1 1 0 のアノード電圧の安定性についての判断方法及びその基準については図 8 を用いて後述する。

20

【 0 0 6 6 】

プリチャージ更新部 7 0 3 は、判定部 7 0 2 により、有機 E L 素子 1 1 0 のアノード電圧が安定でないと判定された場合、電圧発生回路 3 0 からデータ線 3 1 へのプリチャージの条件を更新する。プリチャージの更新方法およびその設定については図 8 を用いて後述する。

【 0 0 6 7 】

また制御部 7 0 は、上記構成により取得した有機 E L 素子 1 1 0 の電流 - 電圧特性データを、デジタル変換し、演算により特性パラメータを算出する。そして、算出された特性パラメータをメモリ 8 0 に書き込む。特性パラメータをメモリ 8 0 へ書き込んだ後は、制御部 7 0 は、メモリ 8 0 に書き込まれた特性パラメータを読み出し、外部から入力された映像信号データを、その特性パラメータに基づいて補正して、データ線駆動回路としての機能を有する電圧発生回路 3 0 へと出力する。これにより、各画素部の有する有機 E L 素子の発光効率の不均一が補正され、輝度ムラが低減される。

30

【 0 0 6 8 】

次に、画素部 1 0 0 の内部回路構成について、図 3 を用いて説明する。

【 0 0 6 9 】

有機 E L 素子 1 1 0 は、発光素子として機能し、駆動トランジスタ 1 2 0 から与えられたソース - ドレイン間電流に応じた発光動作を行う。有機 E L 素子 1 1 0 の他方の端子であるカソードは、共通電極 1 1 5 に接続されており、通常は接地されている。

40

【 0 0 7 0 】

駆動トランジスタ 1 2 0 は、ゲートが、スイッチングトランジスタ 1 3 0 を介してデータ線 3 1 に接続され、ソース及びドレインの一方が有機 E L 素子 1 1 0 のアノードに接続され、ソース及びドレインの他方が、電源線 1 2 5 に接続されている。

【 0 0 7 1 】

上記回路接続により、駆動トランジスタ 1 2 0 のゲートには、電圧発生回路 3 0 から出力された信号電圧が、データ線 3 1 及びスイッチングトランジスタ 1 3 0 を介して印加される。駆動トランジスタ 1 2 0 のゲートに印加された上記信号電圧に対応したソース - ドレイン間電流が、有機 E L 素子 1 1 0 のアノードを介して有機 E L 素子 1 1 0 に流れる。

50

【 0 0 7 2 】

スイッチングトランジスタ 1 3 0 は、ゲートが走査線 2 1 に接続され、ソース及びドレインの一方がデータ線 3 1 に接続され、ソース及びドレインの他方が駆動トランジスタ 1 2 0 のゲートに接続されている。つまり、走査線 2 1 の電圧レベルが HIGH となることによりスイッチングトランジスタ 1 3 0 がオン状態となり、上記信号電圧が駆動トランジスタ 1 2 0 のゲートへ印加される。

【 0 0 7 3 】

検査トランジスタ 1 4 0 は、有機 EL 素子 1 1 0 のアノード電圧をデータ線 3 1 により測定する電圧パスを形成するスイッチ素子である。検査トランジスタ 1 4 0 のゲートは、制御線 2 2 に接続され、ソース及びドレインの一方が有機 EL 素子 1 1 0 のアノードに接続され、ソース及びドレインの他方が、データ線 3 1 に接続されている。つまり、制御線 2 2 の電圧レベルが HIGH となることにより検査トランジスタ 1 4 0 がオン状態となり、有機 EL 素子 1 1 0 のアノード電圧がデータ線 3 1 を介して電圧検出回路 5 0 にて検出される。

10

【 0 0 7 4 】

容量素子 1 5 0 は、その一方の端子が駆動トランジスタ 1 2 0 のゲートに接続され、その他方の端子が駆動トランジスタ 1 2 0 のソース及びドレインの一方に接続されている。発光動作時には、容量素子 1 5 0 により、駆動トランジスタ 1 2 0 のゲートに与えられた信号電圧が保持されるので、当該信号電圧に対応したソース - ドレイン間電流が流れる。

20

【 0 0 7 5 】

なお、図 2、図 3 には記載されていないが、電源線 1 2 5 はすべて同じ電源に接続されている。また、共通電極 1 1 5 も電源に接続されている。

【 0 0 7 6 】

次に、本発明の実施の形態 1 に係る表示装置 1 の制御方法について説明をする。本制御方法により、有機 EL 素子 1 1 0 の特性の検出が可能である。

【 0 0 7 7 】

図 7 は、本発明の実施の形態 1 に係る制御部の、有機 EL 素子の電流 - 電圧特性を検出する場合の動作フローチャートである。

【 0 0 7 8 】

最初に、計測制御部 7 0 1 は、電圧発生回路 3 0 から駆動トランジスタ 1 2 0 をオフ状態にする電圧を出力させ、その電圧を容量素子 1 5 0 に書き込み、駆動トランジスタ 1 2 0 をオフ状態にする (S 1 0) 。

30

【 0 0 7 9 】

次に、計測制御部 7 0 1 は、走査線駆動回路 2 0 から制御線 2 2 にオン電圧を与えることにより、検査トランジスタ 1 4 0 をオン状態にし、有機 EL 素子 1 1 0 への電流印加パスを確保する (S 1 1) 。

【 0 0 8 0 】

次に、計測制御部 7 0 1 は、電圧発生回路 3 0 から、予め設定されたプリチャージ電圧を導通線であるデータ線 3 1 に与え、有機 EL 素子 1 1 0 までの配線に対して電圧プリチャージを行う (S 1 2) 。

40

【 0 0 8 1 】

ここで、プリチャージ電圧とは、後のステップで電流発生回路 4 0 からデータ線 3 1 に調査電流を流したときに、データ線 3 1 の電圧が高速で収束することに貢献するための予測電圧である。よって、プリチャージ電圧値は、データ線 3 1 の寄生容量値や調査電流値を考慮して設定される。

【 0 0 8 2 】

次に、計測制御部 7 0 1 は、電流発生回路 4 0 からデータ線 3 1 に調査電流を出力させる (S 1 3) 。また、このとき、電圧発生回路 3 0 からの出力はされていない。

【 0 0 8 3 】

次に、計測制御部 7 0 1 は、電圧検出回路 5 0 により第 1 回目の導通線電圧の検出を実

50

行させる（Ｓ１４）。そして、計測制御部７０１は、その結果を判定部７０２に出力する。

【００８４】

次に、計測制御部７０１は、ステップＳ１４から所定の時間が経過した後、電圧検出回路５０により第２回目の導通線電圧の検出を実行させる（Ｓ１５）。そして、計測制御部７０１は、その結果を判定部７０２に出力する。ここで、ステップＳ１４及びステップＳ１５における導通線電圧とは、データ線３１の電圧のことである。

【００８５】

次に、判定部７０２は、計測制御部７０１から取得した上記２つの導通線電圧の差が所定値以上であるか否かを判定する（Ｓ１６）。 10

【００８６】

最後に、ステップＳ１６において、導通線電圧の差が所定値以上であれば（Ｓ１６で不安定）、判定部７０２は当該導通線電圧の測定が不安定であると判断し、プリチャージ更新部７０３はプリチャージ電圧を更新する（Ｓ１７）。そして、次の電流－電圧特性測定のタイミングで、再度ステップＳ１０からの一連のシーケンスを実行する。なお、この場合、更新されたプリチャージ電圧は、例えば、ステップＳ１５で検出された第２回目の導通線電圧を設定する。

【００８７】

一方、ステップＳ１６において、導通線電圧の差が所定値よりも小さければ（Ｓ１６で安定）、判定部７０２は当該導通線電圧の測定が安定であると判断し、ステップＳ１５で得られた第２回目の導通線電圧を上記調査電流に対する電圧値としてメモリ８０に格納する（Ｓ１８）。 20

【００８８】

なお、ステップＳ１４及びステップＳ１５において、電圧検出回路５０により検出された第１回目の導通線電圧及び第２回目の導通線電圧は、計測制御部７０１から判定部７０２に出力されずに、計測制御部７０１からメモリ８０に記憶されてもよい。その場合、ステップＳ１６において、判定部７０２はメモリ８０から上記２つの導通線電圧を読み出して上記判定を実行する。

【００８９】

なお、上述した有機ＥＬ素子の電流－電圧特性の評価方法では、ステップＳ１４及びステップＳ１５にて２回の導通線電圧の検出を実行したが、計測制御部７０１が当該導通線電圧を３回以上検出することにより、判定部７０２が検出された３回以上の電圧値の安定性を判断してもよい。 30

【００９０】

次に、図７に記載された動作フローチャートにおける電気信号のタイミングを説明する。

【００９１】

図８は、本発明の実施の形態１における有機ＥＬ素子の電流－電圧特性を検出する時のタイミングチャートである。同図は、先述した図１の非書き込み期間の詳細一例を示すものであり、図１の非書き込み期間内に例えば図８のＴ１－Ｔ６での各ステップが実行される。前記実行後に非書き込み期間に時間の余裕がある場合は、さらに図８に示すＴ７－Ｔ１３での各ステップによるプリチャージを実行することもできる。 40

【００９２】

同図において、横軸は時間を表している。また縦方向には、上から順に、走査線２１に発生する電圧の波形図、制御線２２に発生する電圧の波形図、電圧発生回路３０が出力する電圧の波形図、導通線電圧及び電流発生回路４０が出力する電流の波形図の波形図が示されている。また図中の矢印は電圧検出タイミングを示す。なお、本実施の形態１において、図８に記載された導通線電圧とは、データ線３１の電圧である。

【００９３】

最初に、時刻ｔ０において、データ線３１は、駆動トランジスタの１２０をオフ状態に 50

するための電圧に設定される。

【0094】

次に、時刻 t_1 において、走査線 21 の電圧レベルが、スイッチングトランジスタ 130 がオン状態となる電圧レベルとなる。このとき、駆動トランジスタ 120 はオフ状態となる。よって、有機 EL 素子 110 には駆動トランジスタ 120 のソース - ドレイン間電流が流れない。この時刻 t_0 および時刻 t_1 における動作は、図 7 に記載されたステップ S10 に相当する。

【0095】

図 9A は、本発明の実施の形態 1 に係る表示装置の時刻 $t_1 \sim t_2$ における動作状態を説明する回路図である。

10

【0096】

なお、図 9A ~ 図 9D には、画素部 100 の回路構成の他、データ線 31 と走査線 21 との間に形成される寄生容量 220、データ線 31 と表示部 10 内で共通となっている電源線 125 との間に形成される寄生容量 210 が表されている。

【0097】

次に、時刻 t_2 において、走査線 21 の電圧レベルが、スイッチングトランジスタ 130 がオフ状態となる電圧レベルとなる。また、これと同時に、制御線 22 の電圧レベルが、検査トランジスタ 140 がオン状態となる電圧レベルとなる。これにより、データ線 31 から有機 EL 素子 110 へ電流供給できる電流パスが確保される。この時刻 t_2 における動作は、図 7 に記載されたステップ S11 に相当する。

20

【0098】

図 9B は、本発明の実施の形態 1 に係る表示装置の時刻 $t_2 \sim t_3$ における動作状態を説明する回路図である。

【0099】

次に、時刻 t_3 において、電圧発生回路 30 は、データ線 31 に対し、予め設定されたプリチャージ電圧を出力する。このときデータ線 31 に対してのプリチャージが行われる。この時刻 t_3 における動作は、図 7 に記載されたステップ S12 に相当する。

【0100】

図 9C は、本発明の実施の形態 1 に係る表示装置の時刻 $t_3 \sim t_4$ における動作状態を説明する回路図である。図 9C に記載されたように、データ線 31 に対しての上記プリチャージにより、寄生容量 210 及び 220 は充電されている。

30

【0101】

次に、時刻 t_4 において、電流発生回路 40 は、データ線 31 を介して有機 EL 素子 110 に調査電圧を出力する。また、これと同時に、電圧発生回路 30 は電圧出力を停止する。この時刻 t_4 における動作は、図 7 に記載されたステップ S13 に相当する。

【0102】

図 9D は、本発明の実施の形態 1 に係る表示装置の時刻 $t_4 \sim t_6$ における動作状態を説明する回路図である。

【0103】

次に、時刻 t_5 において、電圧検出回路 50 は、データ線 31 の 1 回目の導通線電圧を検出する。この時刻 t_5 における動作は、図 7 に記載されたステップ S14 に相当する。

40

【0104】

次に、時刻 t_6 において、電圧検出回路 50 は、データ線 31 の 2 回目の導通線電圧を検出する。このとき検出された 1 回目の導通線電圧値と 2 回目の導通線電圧値との差が所定の電圧値以上であれば、次の有機 EL 素子 110 の電流 - 電圧特性の検出時には、プリチャージ電圧を変えて再度行う。

【0105】

ここでは、検出された 1 回目の導通線電圧値と 2 回目の導通線電圧値との差が所定の電圧値以上であった場合を想定して、その次の有機 EL 素子 110 の電流 - 電圧特性の検出タイミングを t_7 から t_{13} に示す。

50

【 0 1 0 6 】

時刻 t_7 において、データ線 3 1 は、駆動トランジスタの 1 2 0 をオフ状態にするための電圧に設定される。

【 0 1 0 7 】

次に、時刻 t_8 において、走査線 2 1 の電圧レベルが、スイッチングトランジスタ 1 3 0 がオン状態となる電圧レベルとなる。このとき、駆動トランジスタ 1 2 0 はオフ状態となる。よって、有機 E L 素子 1 1 0 には駆動トランジスタ 1 2 0 のソース - ドレイン間電流が流れない。

【 0 1 0 8 】

次に、時刻 t_9 において、走査線 2 1 の電圧レベルが、スイッチングトランジスタ 1 3 0 がオフ状態となる電圧レベルとなる。また、これと同時に、制御線 2 2 の電圧レベルが、検査トランジスタ 1 4 0 がオン状態となる電圧レベルとなる。これにより、データ線 3 1 から有機 E L 素子 1 1 0 へ電流供給できる電流パスが確保される。

【 0 1 0 9 】

次に、時刻 t_{10} において、電圧発生回路 3 0 は、データ線 3 1 に対し、予め設定された電圧を出力する。このときデータ線 3 1 に対してのプリチャージが行われる。

【 0 1 1 0 】

次に、時刻 t_{11} において、電流発生回路 4 0 は、データ線 3 1 を介して有機 E L 素子 1 1 0 に調査電流を出力する。また、これと同時に、電圧発生回路 3 0 は電圧出力を停止する。

【 0 1 1 1 】

次に、時刻 t_{12} において、電圧検出回路 5 0 は、データ線 3 1 の 1 回目の導通線電圧を検出する。

【 0 1 1 2 】

次に、時刻 t_{13} において、電圧検出回路 5 0 は、データ線 3 1 の 2 回目の導通線電圧を検出する。このとき検出された 1 回目の導通線電圧値と 2 回目の導通線電圧値との差が所定の電圧値より小さくなったため、この 2 回目の導通線電圧値が測定された有機 E L 素子 1 1 0 のアノード電圧としてメモリ 8 0 に格納される。

【 0 1 1 3 】

上述した表示装置のように、複数の画素部を含む画素列ごとにデータ線が配置されているような回路規模において、予めデータ線をプリチャージして有機 E L 素子の電圧を検出する時間は、プリチャージしない電圧検出時間と比較して桁違いに短縮化される。この検出時間の短縮化により、検出された電圧の安定性を判定して電圧を再検出するステップを、許容された時間内に組み込むことができるので、正確な電圧測定を実現することができる。また、この高速かつ正確な有機 E L 素子の電流 - 電圧特性検出により、発光パネルが映像出力中でも、その間のデータ線を使用していない時間を用いて有機 E L 素子の電流 - 電圧特性の検出が可能となる。例えば、フレーム単位ごとに割り当てられた非書き込み期間内に、上述した有機 E L 素子の電流 - 電圧特性検出の各ステップを実行することが可能となる。

【 0 1 1 4 】

また、例えば、所定の非書き込み期間に図 7 に記載されたステップ S 1 0 ~ ステップ S 1 6 を実行し、別の非書き込み期間に、更新されたプリチャージ電圧を用いて同様のステップ S 1 0 ~ ステップ S 1 6 を実行するという形式をとってもよい。

【 0 1 1 5 】

(実施の形態 2)

図 1 0 は、本発明の実施の形態 2 に係る表示装置の機能構成図である。同図における表示装置 2 は、表示部 1 1 と、走査線駆動回路 2 0 と、電圧発生回路 3 0 と、電流発生回路 4 0 と、電圧検出回路 5 0 と、電圧選択スイッチ 6 0 と、制御部 7 0 と、メモリ 8 0 とを備える。

【 0 1 1 6 】

図 1 1 は、本発明の実施の形態 2 に係る表示部の有する一画素部の回路構成及びその周辺回路との接続を示す図である。同図における画素部 1 0 1 は、有機 E L 素子 1 1 0 と、駆動トランジスタ 1 2 0 と、スイッチングトランジスタ 1 3 0 と、検査トランジスタ 1 4 0 と、容量素子 1 5 0 と、読出しトランジスタ 1 6 0 と、共通電極 1 1 5 と、電源線 1 2 5 と、走査線 2 1 と、制御線 2 2 と、データ線 3 1 と、読出し線 5 3 とを備える。また、周辺回路は、走査線駆動回路 2 0 と、電圧発生回路 3 0 と、電流発生回路 4 0 と、電圧検出回路 5 0 と、電圧選択スイッチ 6 0 とを備える。

【 0 1 1 7 】

本発明の実施の形態 2 における表示装置 2 は、実施の形態 1 における表示装置 1 と比較して、各画素列に読出し線 5 3 が配置され、また、読出し線 5 3 と電圧発生回路 3 0 との接続、または、データ線 3 1 と電圧発生回路 3 0 との接続のいずれかを選択するための電圧選択スイッチ 6 0 が配置されている点が異なる。また、画素部 1 0 1 は、画素部 1 0 0 と比較して、読出しトランジスタ及び電圧検出パスが配置されている点が異なる。以下、実施の形態 1 における図 1 および図 2 と同じ点は説明を省略し、異なる点のみ説明をする。

10

【 0 1 1 8 】

表示部 1 1 は、複数の画素部 1 0 1 を備える。

【 0 1 1 9 】

走査線駆動回路 2 0 は、走査線 2 1 及び制御線 2 2 に接続されており、走査線 2 1 及び制御線 2 2 の電圧レベルを制御することにより、画素部 1 0 0 のスイッチングトランジスタ 1 3 0、検査トランジスタ 1 4 0 及び読出しトランジスタ 1 6 0 の導通・非導通を制御する機能を有する。

20

【 0 1 2 0 】

電圧発生回路 3 0 は、電圧選択スイッチ 6 0 を経由してデータ線 3 1 または読出し線 5 3 に接続されている。データ線 3 1 に接続されている場合には、電圧発生回路 3 0 は、信号電圧をデータ線 3 1 に供給するデータ線駆動回路としての機能を有する。また、読出し線 5 3 に接続されている場合には、電圧発生回路 3 0 は、所定の電圧を出力して、読出し線 5 3 に対して電圧プリチャージを行う電圧源としての機能を有する。また、電圧発生回路 3 0 は、読出し線 5 3 との接続を開放したり、ショートしたりすることが可能なスイッチを有する。

30

【 0 1 2 1 】

データ線 3 1 は、第 2 の導通線であり、画素部 1 0 1 を含む画素列に接続され、電圧発生回路 3 0 から出力された信号電圧を当該画素列の各画素部へ供給する。

【 0 1 2 2 】

電圧検出回路 5 0 は、読出し線 5 3 に接続されており、読出しトランジスタ 1 6 0 が導通することにより、有機 E L 素子 1 1 0 のアノード電圧を検出する機能を有する。

【 0 1 2 3 】

読出し線 5 3 は、画素部 1 0 1 を含む画素列に接続され、有機 E L 素子 1 1 0 のアノード電圧を読み出す第 1 の導通線として機能する。

【 0 1 2 4 】

電圧選択スイッチ 6 0 は、電圧発生回路 3 0 と、読出し線 5 3 及びデータ線 3 1 との間に配置され、読出し線 5 3 と電圧発生回路 3 0 との接続、または、データ線 3 1 と電圧発生回路 3 0 との接続のいずれかを選択する機能を有する。

40

【 0 1 2 5 】

制御部 7 0 は、走査線駆動回路 2 0、電圧発生回路 3 0、電流発生回路 4 0、電圧検出回路 5 0、電圧選択スイッチ 6 0、及びメモリ 8 0 の制御を行う機能を有する。また、制御部 7 0 は、計測制御部 7 0 1 と、判定部 7 0 2 と、プリチャージ更新部 7 0 3 とを備える。

【 0 1 2 6 】

計測制御部 7 0 1 は、読出しトランジスタ 1 6 0 を導通にして、読出し線 5 3 に対し電

50

圧発生回路 30 にプリチャージを実行させる。また同時に、検査トランジスタ 140 を導通にして、有機 EL 素子 110 に対して電流発生回路 40 から電流を印加させている間に、有機 EL 素子 110 のアノード電圧を電圧検出回路 50 に計測させる。そして、計測された有機 EL 素子 110 のアノード電圧を判定部 702 へ出力する。

【0127】

プリチャージ更新部 703 は、判定部 702 により、有機 EL 素子 110 のアノード電圧が安定でないと判定された場合、電圧発生回路 30 から読出し線 53 へのプリチャージの条件を更新する。

【0128】

検査トランジスタ 140 は、有機 EL 素子 110 への電流バスを形成するスイッチ素子である。検査トランジスタ 140 のゲートは、制御線 22 に接続され、ソース及びドレインの一方が有機 EL 素子 110 のアノードに接続され、ソース及びドレインの他方が、データ線 31 に接続されている。

10

【0129】

読出しトランジスタ 160 は、有機 EL 素子 110 のアノード電圧を読出し線 53 により測定する電圧バスを形成するスイッチ素子である。読出しトランジスタ 160 のゲートは、制御線 22 に接続され、ソース及びドレインの一方が有機 EL 素子 110 のアノードに接続され、ソース及びドレインの他方が、読出し線 53 に接続されている。

【0130】

次に、本発明の実施の形態 2 に係る表示装置 2 の制御方法について説明をする。本制御方法により、有機 EL 素子 110 の特性の検出が可能である。

20

【0131】

図 7 は、本発明の実施の形態 2 に係る制御部の、有機 EL 素子の電流 - 電圧特性を検出する場合の動作フローチャートである。

【0132】

最初に、計測制御部 701 は、電圧発生回路 30 とデータ線 31 とが接続されるよう電圧選択スイッチ 60 を制御し（図 11 に記載された電圧選択スイッチ 60 の接点 a を選択し）、電圧発生回路 30 から駆動トランジスタ 120 をオフ状態にする電圧を出力させ、その電圧を容量素子 150 に書き込み、駆動トランジスタ 120 をオフ状態にする（S10）。

30

【0133】

次に、計測制御部 701 は、電圧発生回路 30 と読出し線 53 とが接続されるよう電圧選択スイッチ 60 を制御し（図 11 に記載された電圧選択スイッチ 60 の接点 b を選択し）、走査線駆動回路 20 から制御線 22 にオン電圧を与えることにより、検査トランジスタ 140 及び読出しトランジスタ 160 をオン状態にし、有機 EL 素子 110 への電流印加バス及び有機 EL 素子 110 のアノード電圧検出バスを確保する（S11）。

【0134】

次に、計測制御部 701 は、電圧発生回路 30 から読出し線 53 に対して、予め設定されたプリチャージ電圧を与え、有機 EL 素子 110 までの配線に対して電圧プリチャージを行う（S12）。

40

【0135】

次に、計測制御部 701 は、電流発生回路 40 からデータ線 31 に調査電流を出力させる（S13）。また、このとき、電圧発生回路 30 からの出力はされていない。

【0136】

次に、計測制御部 701 は、電圧検出回路 50 により第 1 回目の導通線電圧の検出を実行させる（S14）。そして、計測制御部 701 は、その結果を判定部 702 に出力する。

【0137】

次に、計測制御部 701 は、ステップ S14 から所定の時間が経過した後、電圧検出回路 50 により第 2 回目の導通線電圧の検出を実行させる（S15）。そして、計測制御部

50

701は、その結果を判定部702に出力する。ここで、ステップS14及びステップS15における導通線電圧とは、読出し線53の電圧のことである。

【0138】

次に、判定部702は、計測制御部701から取得した上記2つの導通線電圧の差が所定値以上であるか否かを判定する(S16)。

【0139】

最後に、ステップS16において、導通線電圧の差が所定値以上であれば(S16で不安定)、判定部702は当該導通線電圧の測定が不安定であると判断し、プリチャージ更新部703はプリチャージ電圧を更新する(S17)。そして、次の電流 - 電圧特性測定のタイミングで、再度ステップS10からの一連のシーケンスを実行する。なお、更新されたプリチャージ電圧は、ステップS15で検出された第2回目の導通線電圧を設定する。

10

【0140】

一方、ステップS16において、導通線電圧の差が所定値よりも小さければ(S16で安定)、判定部702は当該導通線電圧の測定が安定であると判断し、ステップS15で得られた第2回目の導通線電圧を上記調査電流に対する電圧値としてメモリ80に格納する(S18)。

【0141】

なお、ステップS14及びステップS15において、電圧検出回路50により検出された第1回目の導通線電圧及び第2回目の導通線電圧は、計測制御部701から判定部702に出力されずに、計測制御部701からメモリ80に記憶されてもよい。その場合、ステップS16において、判定部702はメモリ80から上記2つの導通線電圧を読み出して上記判定を実行する。

20

【0142】

なお、上述した有機EL素子の電流 - 電圧特性の評価方法では、ステップS14及びステップS15にて2回の導通線電圧の検出を実行したが、計測制御部701が当該導通線電圧を3回以上検出することにより、判定部702が検出された3回以上の電圧値の安定性を判断してもよい。

【0143】

次に、図7に記載された動作フローチャートにおける電気信号のタイミングを説明する。

30

【0144】

図12は、本発明の実施の形態2における有機EL素子の電流 - 電圧特性を検出する時のタイミングチャートである。なお、本実施の形態2において、図12に記載された導通線電圧とは、読出し線53の電圧である。以下、実施の形態1におけるタイミングと同じ点は説明を省略し、異なる点のみ説明をする。

【0145】

最初に、時刻t0において、電圧発生回路30は、駆動トランジスタの120をオフ状態にするための電圧に設定されている。

【0146】

40

次に、時刻t1において、電圧選択スイッチ60の電圧レベルがHIGHレベルとなり(図11に記載された電圧選択スイッチ60の接点aが選択され)、電圧発生回路30とデータ線31との接続が選択される。同時に、走査線21の電圧レベルが、スイッチングトランジスタ130がオン状態となる電圧レベルとなる。このとき、駆動トランジスタ120はオフ状態となる。よって、有機EL素子110には駆動トランジスタ120のソース - ドレイン間電流が流れない。この時刻t0および時刻t1における動作は、図7に記載されたステップS10に相当する。

【0147】

次に、時刻t2において、電圧選択スイッチ60の電圧レベルがLOWレベルとなり(図11に記載された電圧選択スイッチ60の接点bが選択され)、電圧発生回路30と読

50

出し線 5 3 との接続が選択される。同時に、走査線 2 1 の電圧レベルが、スイッチングトランジスタ 1 3 0 がオフ状態となる電圧レベルとなる。また、これと同時に、制御線 2 2 の電圧レベルが、検査トランジスタ 1 4 0 及び読出しトランジスタ 1 6 0 がオン状態となる電圧レベルとなる。これにより、データ線 3 1 から有機 E L 素子 1 1 0 へ電流供給できる電流パス及び読出し線 5 3 にて有機 E L 素子 1 1 0 のアノード電圧を検出する電圧パスが確保される。

【 0 1 4 8 】

次に、時刻 t_3 において、電圧発生回路 3 0 は、読出し線 5 3 に対し、予め設定された電圧を出力する。このとき読出し線 5 3 に対してのプリチャージが行われる。

【 0 1 4 9 】

時刻 t_5 において、電圧検出回路 5 0 は、読出し線 5 3 の 1 回目の導通線電圧を検出する。

【 0 1 5 0 】

次に、時刻 t_6 において、電圧検出回路 5 0 は、読出し線 5 3 の 2 回目の導通線電圧を検出する。

【 0 1 5 1 】

次に、時刻 t_7 において、電圧発生回路 3 0 は、駆動トランジスタの 1 2 0 をオフ状態にするための電圧に設定されている。

【 0 1 5 2 】

次に、時刻 t_8 において、電圧選択スイッチ 6 0 の電圧レベルが H I G H レベルとなり（図 1 1 に記載された電圧選択スイッチ 6 0 の接点 a が選択され）、電圧発生回路 3 0 とデータ線 3 1 との接続が選択される。同時に、走査線 2 1 の電圧レベルが、スイッチングトランジスタ 1 3 0 がオン状態となる電圧レベルとなる。このとき、駆動トランジスタ 1 2 0 はオフ状態となる。よって、有機 E L 素子 1 1 0 には駆動トランジスタ 1 2 0 のソース - ドレイン間電流が流れない。

【 0 1 5 3 】

次に、時刻 t_9 において、電圧選択スイッチ 6 0 の電圧レベルが L O W レベルとなり（図 1 1 に記載された電圧選択スイッチ 6 0 の接点 b が選択され）、電圧発生回路 3 0 と読出し線 5 3 との接続が選択される。同時に、走査線 2 1 の電圧レベルが、スイッチングトランジスタ 1 3 0 がオフ状態となる電圧レベルとなる。また、これと同時に、制御線 2 2 の電圧レベルが、検査トランジスタ 1 4 0 及び読出しトランジスタ 1 6 0 がオン状態となる電圧レベルとなる。これにより、データ線 3 1 から有機 E L 素子 1 1 0 へ電流供給できる電流パス及び読出し線 5 3 にて有機 E L 素子 1 1 0 のアノード電圧を検出する電圧パスが確保される。

【 0 1 5 4 】

次に、時刻 t_{10} において、電圧発生回路 3 0 は、読出し線 5 3 に対し、予め設定された電圧を出力する。このとき読出し線 5 3 に対してのプリチャージが行われる。

【 0 1 5 5 】

時刻 t_{12} において、電圧検出回路 5 0 は、読出し線 5 3 の 1 回目の導通線電圧を検出する。

【 0 1 5 6 】

次に、時刻 t_{13} において、電圧検出回路 5 0 は、読出し線 5 3 の 2 回目の導通線電圧を検出する。

【 0 1 5 7 】

上述した実施の形態 2 に係る表示装置及びその制御方法によれば、実施の形態 1 に係る表示装置及びその制御方法と同様の効果を奏することが可能となる。

【 0 1 5 8 】

加えて、有機 E L 素子の電流 - 電圧特性を測定するための電流印加バスと電圧検出バスを独立に設けているので、当該電圧検出の際に、スイッチングトランジスタ 1 3 0 による電圧降下の影響を受けずに、更に精度の高い電流 - 電圧特性計測が可能となる。

10

20

30

40

50

【 0 1 5 9 】

以上実施の形態 1 及び 2 について述べてきたが、本発明に係る表示装置及びその制御方法は、上記実施の形態に限定されるものではない。実施の形態 1 及び 2 における任意の構成要素を組み合わせることで実現される別の実施の形態や、実施の形態 1 及び 2 に対して本発明の主旨を逸脱しない範囲で当業者が思いつく各種変形を施して得られる変形例や、本発明に係る半導体特性評価装置を内蔵した各種機器も本発明に含まれる。

【 0 1 6 0 】

例えば、本発明に係る表示装置及びその制御方法は、図 1 3 に記載されたような薄型フラット TV に内蔵され、また使用される。本発明に係る表示装置及びその制御方法により、発光素子の輝度ムラが抑制されたディスプレイを備えた薄型フラット TV が実現される。

10

【 0 1 6 1 】

また、画素部の有する発光素子は、そのカソードが駆動トランジスタのソースおよびドレインの一方に接続され、そのアノードが第 1 電源に接続され、駆動トランジスタのゲートが、実施の形態と同様、スイッチングトランジスタを介してデータ線に接続されており、駆動トランジスタソースおよびドレインの他方が第 2 電源に接続されていてもよい。この回路構成の場合、第 1 電源の電位は、第 2 電源の電位よりも高く設定される。また、検査トランジスタは、そのゲートが制御線に接続され、そのソースおよびドレインの一方がデータ線に接続され、そのソースおよびドレインの他方が発光素子のカソードに接続されている。また、読出しトランジスタは、そのゲートが制御線に接続され、そのソースおよびドレインの一方が読出し線に接続され、そのソースおよびドレインの他方が発光素子のカソードに接続されている。この回路構成においても、本発明と同様の構成及び効果が得られる。

20

【 0 1 6 2 】

また、実施の形態 1 及び 2 では、例えば、スイッチングトランジスタのゲートの電圧レベルが HIGH の場合にオン状態になる n 型トランジスタとして記述しているが、スイッチングトランジスタ、検査用トランジスタ、読出しトランジスタ及び駆動トランジスタを p 型トランジスタで形成し、ゲート線、走査線及び制御線の極性を反転させた表示装置でも、上述した各実施の形態と同様の効果を奏する。

【 0 1 6 3 】

また、本発明の実施の形態では、駆動トランジスタ、スイッチングトランジスタ、検査トランジスタ及び読出しトランジスタの各機能を有するトランジスタは、ゲート、ソース及びドレインを有する FET (Field Effect Transistor) であることを前提として説明してきたが、これらのトランジスタには、ベース、コレクタ及びエミッタを有するバイポーラトランジスタが適用されてもよい。この場合にも、本発明の目的が達成され同様の効果を奏する。

30

【 0 1 6 4 】

また、本発明の実施の形態では、表示装置の有する有機 EL 素子の電流 - 電圧特性を高速かつ正確に測定する構成および方法を説明してきたが、本発明に係る表示装置の制御方法は、有機 EL 素子のみならず、電子装置に組み込まれた半導体素子の電流 - 電圧特性を測定する場合に適用されても同様の効果を奏する。この場合、電子装置の回路規模が大きいほど、つまり、上記半導体素子の電流 - 電圧特性を測定するための導通線が長くなるほど、また、周辺回路素子の数が多くなるほど本発明を適用する効果は大きい。

40

【産業上の利用可能性】

【 0 1 6 5 】

本発明は、特に表示装置を内蔵する有機 EL フラットパネルディスプレイに有用であり、特性変化の補正が要求されるディスプレイの表示装置およびその駆動方法として用いるのに最適である。

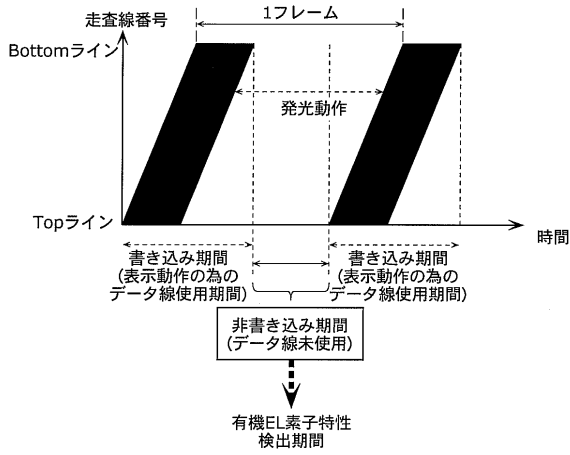
【符号の説明】

【 0 1 6 6 】

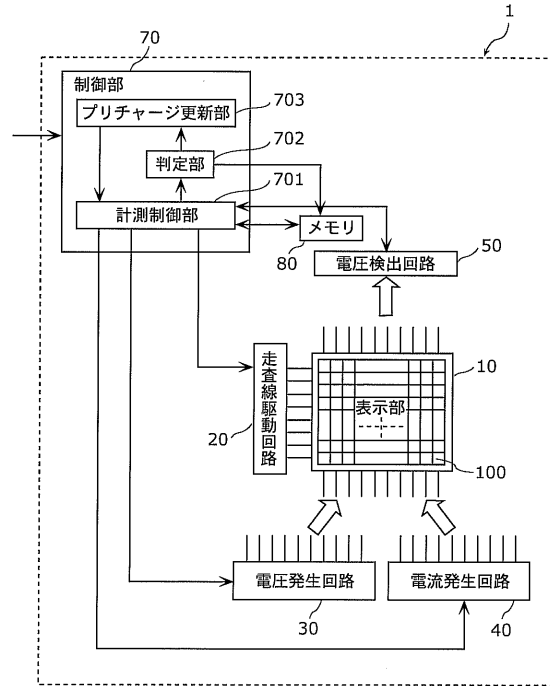
50

1、2	表示装置	
5	発光パネル	
10、11	表示部	
20	走査線駆動回路	
21	走査線	
22	制御線	
30	電圧発生回路	
31	データ線	
40	電流発生回路	
50	電圧検出回路	10
51	電圧検出器	
52	マルチプレクサ	
53	読出し線	
60	電圧選択スイッチ	
70	制御部	
80	メモリ	
100、101	画素部	
110	有機EL素子	
115	共通電極	
120	駆動トランジスタ	20
125	電源線	
130	スイッチングトランジスタ	
140	検査トランジスタ	
150	容量素子	
160	読出しトランジスタ	
210、220	寄生容量	
701	計測制御部	
702	判定部	
703	プリチャージ更新部	

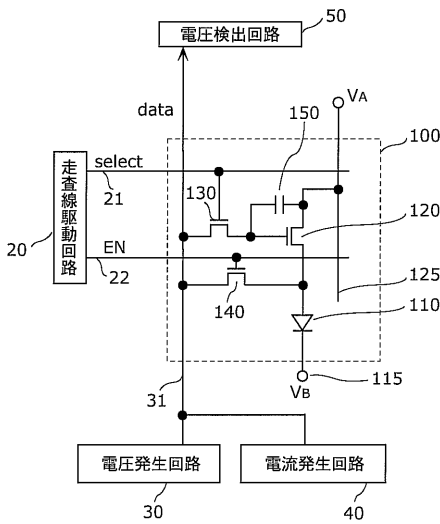
【図 1】



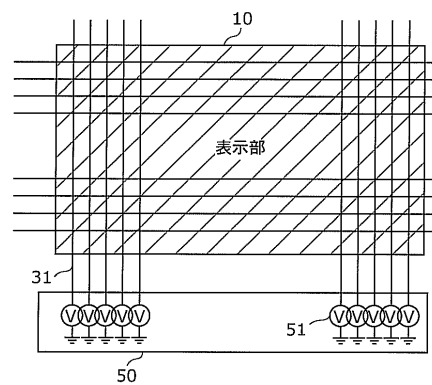
【図 2】



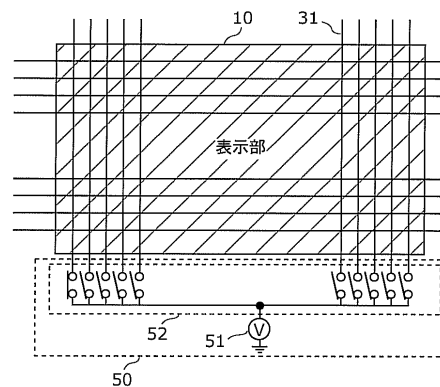
【図 3】



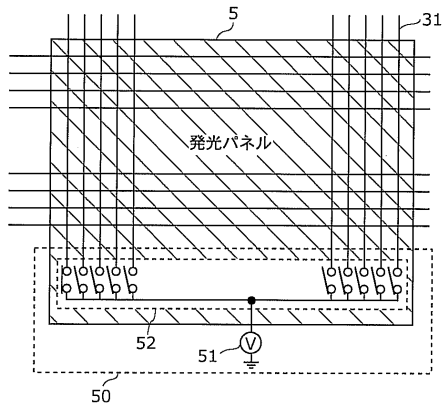
【図 4】



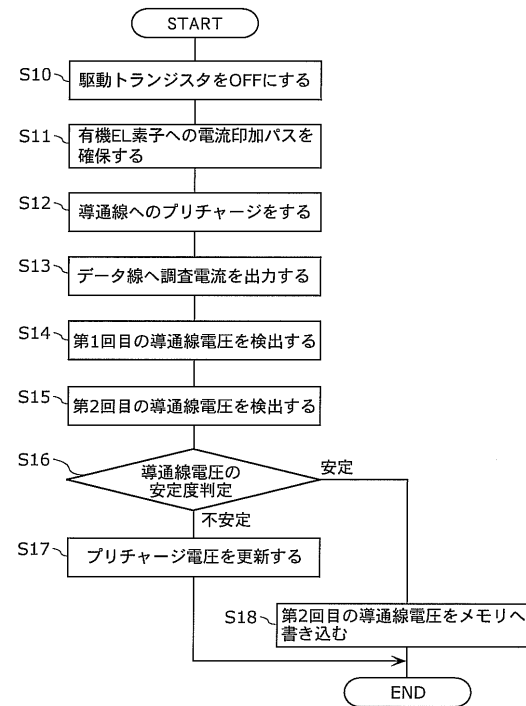
【図 5】



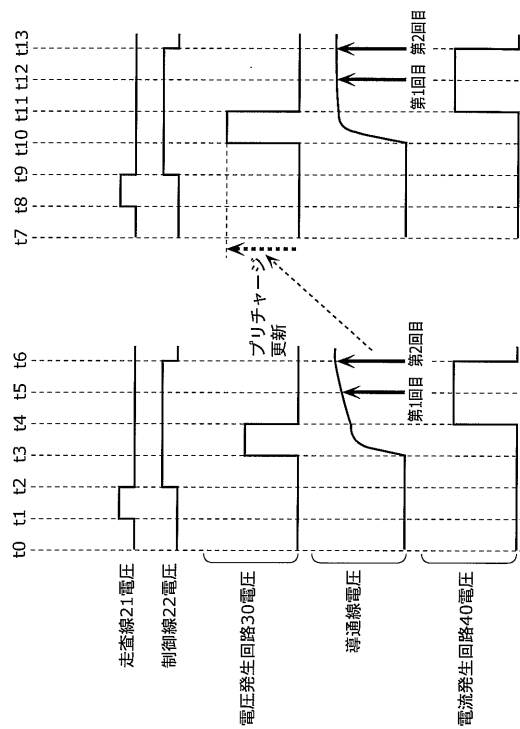
【図 6】



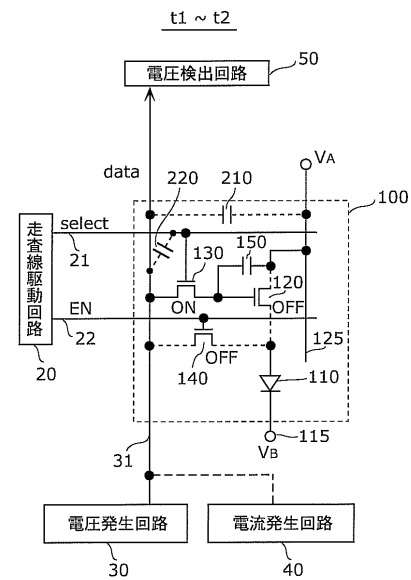
【図 7】



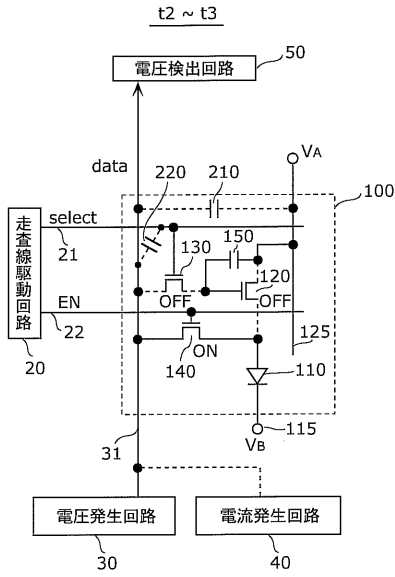
【図 8】



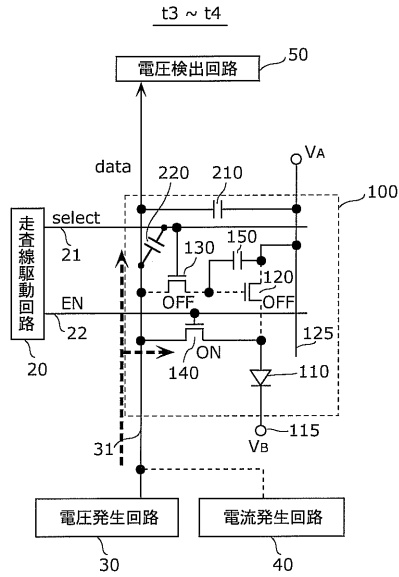
【図 9 A】



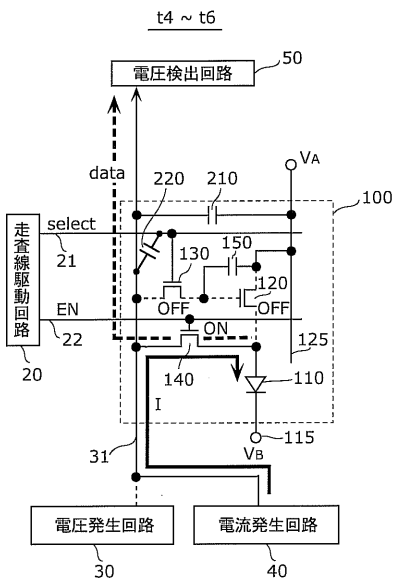
【図 9 B】



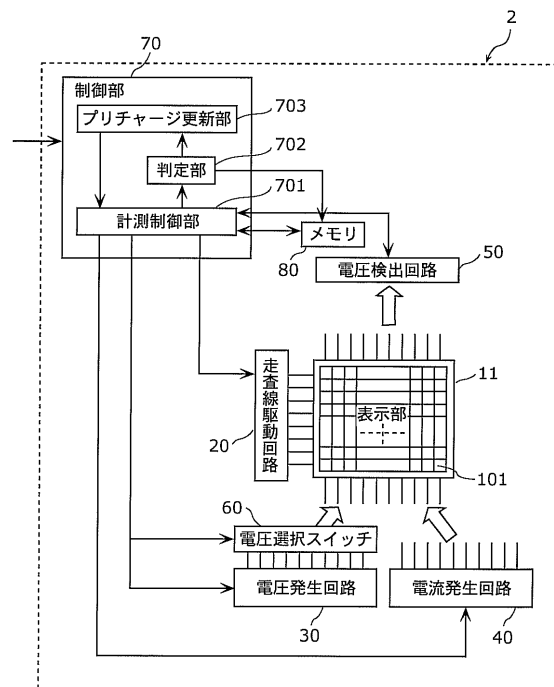
【図 9 C】



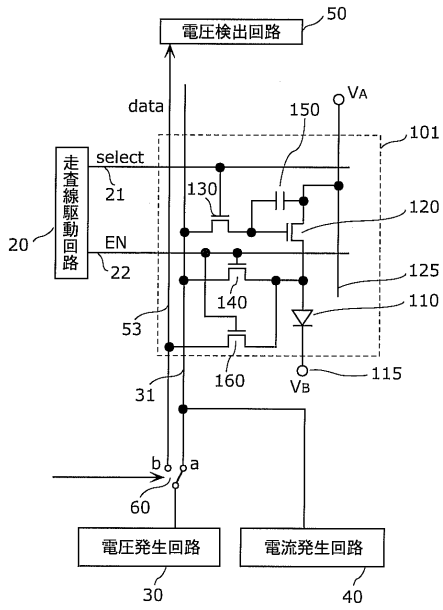
【図 9 D】



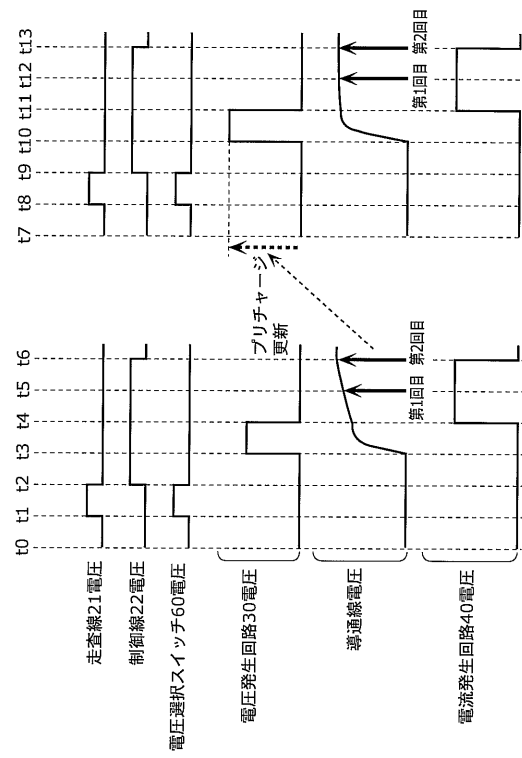
【図 10】



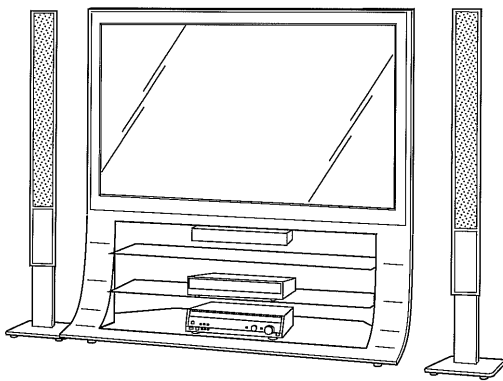
【図 1 1】



【図 1 2】



【図 1 3】



 フロントページの続き

(51) Int.Cl.

F I

テーマコード (参考)

G 0 9 G	3/20	6 2 3 R
G 0 9 G	3/20	6 2 4 B
G 0 9 G	3/20	6 3 1 V
G 0 9 G	3/20	6 4 1 D
G 0 9 G	3/20	6 7 0 J
H 0 5 B	33/14	A
H 0 5 B	33/12	Z

F ターム(参考) 5C080 AA06 BB05 CC03 DD05 FF11 HH09 JJ02 JJ03 JJ04 JJ07
 KK43
 5C380 AA01 AB06 AB08 AB19 AB32 AC07 BA14 BA28 BA29 BA36
 BB04 BC02 BC06 BC09 BC13 BD04 CA12 CA29 CC02 CC09
 CC26 CC33 CC63 CD013 CD014 CE04 CF13 CF49 CF51 CF52
 DA02 DA06 DA35 EA02 FA02 FA21 FA24 FA28

专利名称(译)	显示装置及其控制方法		
公开(公告)号	JP2012190023A	公开(公告)日	2012-10-04
申请号	JP2012087861	申请日	2012-04-06
[标]申请(专利权)人(译)	松下电器产业株式会社		
申请(专利权)人(译)	松下电器产业株式会社		
[标]发明人	白水博 中村哲朗		
发明人	白水 博 中村 哲朗		
IPC分类号	G09G3/30 G09G3/20 H01L51/50 H05B33/12		
CPC分类号	G09G3/3291 G09G3/3233 G09G2310/0248		
FI分类号	G09G3/30.J G09G3/20.611.H G09G3/20.641.P G09G3/20.642.A G09G3/20.621.F G09G3/20.623.R G09G3/20.624.B G09G3/20.631.V G09G3/20.641.D G09G3/20.670.J H05B33/14.A H05B33/12.Z G09G3/3233 G09G3/3275 G09G3/3291		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC33 3K107/CC34 3K107/CC45 3K107/DD21 3K107/EE03 3K107/GG56 3K107/HH02 3K107/HH04 3K107/HH05 5C080/AA06 5C080/BB05 5C080/CC03 5C080/DD05 5C080/FF11 5C080/HH09 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ07 5C080/KK43 5C380/AA01 5C380/AB06 5C380/AB08 5C380/AB19 5C380/AB32 5C380/AC07 5C380/BA14 5C380/BA28 5C380/BA29 5C380/BA36 5C380/BB04 5C380/BC02 5C380/BC06 5C380/BC09 5C380/BC13 5C380/BD04 5C380/CA12 5C380/CA29 5C380/CC02 5C380/CC09 5C380/CC26 5C380/CC33 5C380/CC63 5C380/CD013 5C380/CD014 5C380/CE04 5C380/CF13 5C380/CF49 5C380/CF51 5C380/CF52 5C380/DA02 5C380/DA06 5C380/DA35 5C380/EA02 5C380/FA02 5C380/FA21 5C380/FA24 5C380/FA28		
代理人(译)	新居 広守		
优先权	2008176375 2008-07-04 JP		
其他公开文献	JP5536134B2		
外部链接	Espacenet		

摘要(译)

解决的问题：提供一种能够在显示装置中准确且高速地检测有机EL元件的IV特性的半导体特性评价方法及其装置。有机EL元件（110），数据线（31），插入在有机EL元件（110）的阳极与数据线（31）之间的检查晶体管（140），以及与数据线（31）连接的电流产生电路（40），连接至数据线31的电压生成电路30，连接至数据线31的电压检测电路50和检查晶体管140导通，并且数据线31从电压生成电路30被预充电。之后，在将电流从电流产生电路40施加到有机EL元件110的同时，通过电压检测电路50测量有机EL元件110的阳极电压，并且测量通过电压检测电路50测量的有机EL元件。如果确定元件110的阳极电压不稳定，则预充电条件被更新。[选择图]图3

