

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2006-58800

(P2006-58800A)

(43) 公開日 平成18年3月2日(2006.3.2)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/30 (2006.01)	G09G 3/30 J	3K007
G09G 3/20 (2006.01)	G09G 3/30 K	5C080
H01L 51/50 (2006.01)	G09G 3/20 624B	
	G09G 3/20 642B	
	H05B 33/14 A	
審査請求 未請求 請求項の数 7 O L (全 9 頁)		

(21) 出願番号 特願2004-243131 (P2004-243131)
 (22) 出願日 平成16年8月24日 (2004.8.24)

(71) 出願人 000221926
 東北パイオニア株式会社
 山形県天童市大字久野本字日光1105番地
 (74) 代理人 100101878
 弁理士 木下 茂
 (72) 発明者 関 修一
 山形県米沢市八幡原四丁目3146番地7
 東北パイオニア株式会社米沢工場内
 Fターム(参考) 3K007 AB17 BA06 DB03 GA00 GA04
 5C080 AA06 BB05 DD05 EE29 FF11
 JJ02 JJ03

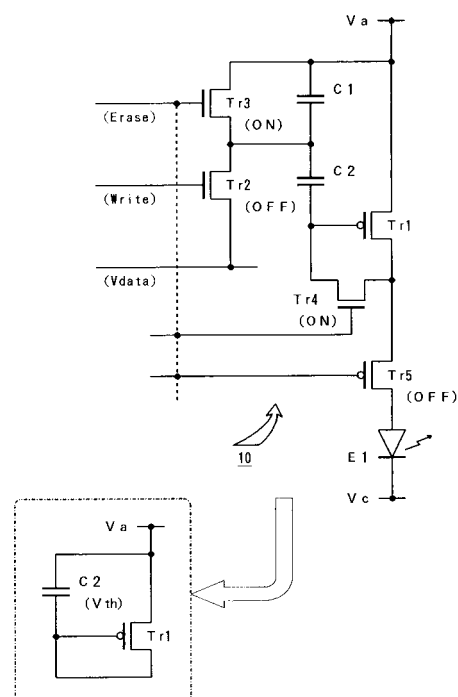
(54) 【発明の名称】 発光表示装置および同装置を搭載した電子機器、並びに発光表示装置の駆動方法。

(57) 【要約】 (修正有)

【課題】 発光駆動用トランジスタのスレッシュホールド電圧のばらつきに起因する各画素間の輝度むらを抑制する。

【解決手段】 有機EL素子E1と発光駆動用トランジスタTr1、データ書き込み用トランジスタTr2、発光維持用コンデンサC1における電荷を消去することができる消去用トランジスタTr3を備えたSES駆動方式の画素構成に、補正電圧保持用コンデンサC2、補正電圧書き込み用トランジスタTr4、スイッチング用トランジスタTr5が加えられている。トランジスタTr3のオン動作に伴い、トランジスタTr4がオンされ、トランジスタTr5はオフされる。この状態で、コンデンサC2にはトランジスタTr1のスレッシュホールド電圧(V_{th})が書き込まれる。画素が点灯される場合においては、コンデンサC1に書き込まれたデータ電圧に、コンデンサC2に書き込まれたスレッシュホールド電圧を加算したゲート・ソース間電圧により、トランジスタTr1のドレイン電流が流れる。

【選択図】 図3



【特許請求の範囲】

【請求項 1】

データ信号に対応して発光維持用コンデンサを充電するデータ書き込み用トランジスタと、前記発光維持用コンデンサへの充電電圧に基づいて発光素子に対して駆動電流を供給する発光駆動用トランジスタと、前記発光維持用コンデンサに充電された充電電圧を放電させることができる消去用トランジスタとを備えた構成の画素を多数配列してなる発光表示装置であって、

前記消去用トランジスタがオン動作されるタイミングにおいて、前記発光駆動用トランジスタのゲート・ドレイン間を短絡する補正電圧書き込み用トランジスタと、当該トランジスタの短絡動作により前記発光駆動用トランジスタのゲート・ソース間に発生するスレッシュホールド電圧が書き込まれる補正電圧保持用コンデンサがさらに具備され、 10

前記発光駆動用トランジスタは前記発光維持用コンデンサと前記補正電圧保持用コンデンサに充電された両充電電圧に基づいて、前記発光素子に対して駆動電流を供給するように構成したことを特徴とする発光表示装置。

【請求項 2】

前記発光駆動用トランジスタと発光素子との間に、スイッチング用トランジスタが直列に接続され、前記補正電圧書き込み用トランジスタが前記発光駆動用トランジスタのゲート・ドレイン間を短絡する状態において、前記スイッチング用トランジスタがカットオフ状態に制御されるように構成したことを特徴とする請求項 1 に記載の発光表示装置。

【請求項 3】

前記消去用トランジスタと補正電圧書き込み用トランジスタとは同一チャンネルの TFT により構成され、前記スイッチング用トランジスタは前記二つの TFT とは異なるチャンネルの TFT により構成され、かつ前記消去用トランジスタ、前記補正電圧書き込み用トランジスタ、前記スイッチング用トランジスタの各ゲートは共通接続されていることを特徴とする請求項 2 に記載の発光表示装置。 20

【請求項 4】

前記発光素子は、少なくとも一層以上の発光機能層を有する有機 EL 素子によって構成されていることを特徴とする請求項 1 ないし請求項 3 のいずれか 1 項に記載の発光表示装置。

【請求項 5】

請求項 1 ないし請求項 4 のいずれか 1 項に記載の発光表示装置を搭載したことを特徴とする電子機器。 30

【請求項 6】

データ信号に対応して発光維持用コンデンサを充電するデータ書き込み用トランジスタと、前記発光維持用コンデンサへの充電電圧に基づいて発光素子に対して駆動電流を供給する発光駆動用トランジスタと、前記発光維持用コンデンサに充電された充電電圧を放電させることができる消去用トランジスタとを備えた構成の画素を多数配列してなる発光表示装置の駆動方法であって、

前記消去用トランジスタがオン動作されるタイミングにおいて、前記発光駆動用トランジスタのゲート・ドレイン間を短絡させて、当該発光駆動用トランジスタのゲート・ソース間に発生するスレッシュホールド電圧を補正電圧保持用コンデンサに書き込む第 1 ステップと、 40

前記補正電圧保持用コンデンサに書き込まれた前記スレッシュホールド電圧と、前記データ信号に対応して発光維持用コンデンサに充電された電圧とに基づいて、前記発光駆動用トランジスタにより前記発光素子に対して発光駆動電流を供給する第 2 ステップと、

を順次繰り返して実行することを特徴とする発光表示装置の駆動方法。

【請求項 7】

前記消去用トランジスタがオン動作されるタイミングにおいて、補正電圧書き込み用トランジスタにより前記発光駆動用トランジスタのゲート・ドレイン間を短絡状態にして、前記スレッシュホールド電圧を補正電圧保持用コンデンサに書き込むと共に、前記発光駆動用 50

トランジスタと発光素子との間に直列に接続されたスイッチング用トランジスタをカットオフ状態に制御することを特徴とする請求項6に記載の発光表示装置の駆動方法。

【発明の詳細な説明】

【技術分野】

【0001】

この発明は、画素を構成する発光素子を例えばTFT（Thin Film Transistor）によってアクティブ駆動させる発光表示装置に関し、特に前記発光素子の個々に駆動電流を与える発光駆動用トランジスタの特性のばらつきに起因して発生する各画素間の輝度むらを効果的に抑制させることができる発光表示装置に関する。

【背景技術】

【0002】

携帯電話機や携帯型情報端末機（PDA）などの普及によって、高精細な画像表示機能を有し、薄型かつ低消費電力を実現することができる表示パネルの需要が増大しており、従来より液晶表示パネルがその要求を満たすものとして多くの製品に採用されてきた。一方、昨今においては自発光型表示素子であるという特質を生かした有機EL素子を利用した発光表示パネルが製品化され、これが従来の液晶表示パネルに代わる次世代の表示パネルとして注目されている。これは素子の発光層に、良好な発光特性を期待することができる有機化合物を使用することによって、実用に耐え得る高効率化および長寿命化が進んだことも背景にある。

【0003】

前記した有機EL素子は、基本的にはガラス等の透明基板上に、例えばITOによる透明電極と発光機能層と金属電極とが順次積層されることで構成されている。そして、前記発光機能層は、有機発光層の単一層、あるいは有機正孔輸送層と有機発光層からなる二層構造、または有機正孔輸送層と有機発光層および有機電子輸送層からなる三層構造、さらにこれらの適切な層間に電子もしくは正孔の注入層を挿入した多層構造になされる場合もある。

【0004】

前記した有機EL素子は、電気的にはダイオード特性を有する発光エレメントと、この発光エレメントに並列に結合する寄生容量成分とによる構成に置き換えることができ、有機EL素子は容量性の発光素子であると言えることができる。この有機EL素子は、発光駆動電圧が印加されると、先ず、当該素子の電気容量に相当する電荷が電極に変位電流として流れ込み蓄積される。続いて当該素子固有の一定の電圧（発光閾値電圧＝ V_{th} ）を越えると、一方の電極（ダイオード成分のアノード側）から発光層を構成する有機層に電流が流れ初め、この電流に比例した強度で発光すると考えることができる。

【0005】

かかる有機EL素子を用いた表示パネルとして、EL素子を単にマトリクス状に配列したパッシブマトリクス型表示パネルと、マトリクス状に配列したEL素子の各々に、例えばTFTからなる能動素子を加えたアクティブマトリクス型表示パネルが提案されている。後者のアクティブマトリクス型表示パネルは、前者のパッシブマトリクス型表示パネルに比べて、低消費電力化を実現することができ、また画素間のクロストークが少ない等の特質を備えており、特に大画面を構成する高精細度のディスプレイに適している。

【0006】

図1は、既に提案されているアクティブマトリクス型表示パネルにおける1つの画素10に対応する回路構成の例を示している。なお、この図1に示す画素10の回路構成は、時分割階調表現を実現するSES（Simultaneous Erasing Scan）方式と呼ばれる点灯駆動方法を採用した例を示している。

【0007】

この画素10の構成においては、データドライバ11からの映像信号に対応したデータ信号Vdataが、表示パネルに配列されたデータ線を介して走査選択トランジスタ、すなわちデータ書き込み用トランジスタTr2のソースSに供給されるように構成されている。ま

10

20

30

40

50

た、前記データ書き込み用トランジスタTr2のゲートGには、走査ドライバ12から走査選択線を介してデータ書き込み信号Writeが供給されるように構成されている。

【0008】

前記データ書き込み用トランジスタTr2のドレインDは、発光駆動用トランジスタTr1のゲートGに接続されると共に、発光維持用コンデンサC1の一方の端子に接続されている。また、発光駆動用トランジスタTr1のソースSは、前記コンデンサC1の他方の端子に接続されると共に、アノード側駆動電源Vaに接続されている。さらに、発光駆動用トランジスタTr1のドレインDは、発光素子としての有機EL素子E1のアノード端子に接続され、この有機EL素子E1のカソード端子は、カソード側駆動電源Vcに接続されている。

10

【0009】

さらに、図1に示す画素構成においては消去用トランジスタTr3が備えられ、この消去用トランジスタTr3のゲートには、消去信号線を介して消去ドライバ13より消去信号Eraseが供給されるように構成されている。そして、消去用トランジスタTr3のソースSおよびドレインDが、前記発光維持用コンデンサC1の各端部にそれぞれ接続されている。

【0010】

なお、図1に示す画素10においては、発光駆動用トランジスタTr1のみがpチャンネル型TFTにより構成され、他はnチャンネル型TFTにより構成されている。そして、前記した構成の画素10は、行および列方向にマトリクス状に多数配列されて表示パネルが構成されている。

20

【0011】

図1に示した画素10の構成において、データ書き込み用トランジスタTr2のゲートには、アドレス期間において走査ドライバ12より走査信号としてのオン電圧Writeが供給される。これにより、データ書き込み用トランジスタTr2のソース・ドレインを介して、データドライバ11から供給されるデータ信号Vdataに対応した電流が発光維持用コンデンサC1に流れ、コンデンサC1は充電される。そして、その充電電圧が発光駆動用トランジスタTr1のゲートに供給されて、トランジスタTr1はそのゲート電圧と、ソースに供給される駆動電源Vaに基づくゲート・ソース間電圧(Vgs)に対応したドレイン電流IdをEL素子E1に流し、これによりEL素子E1は発光する。

【0012】

そして、アドレス期間が経過してデータ書き込み用トランジスタTr2のゲートがオフ電圧になると、トランジスタTr2はいわゆるカットオフ状態となる。しかしながら、コンデンサC1に蓄積された電荷により発光駆動用トランジスタTr1のゲート電圧が保持され、これによりEL素子E1への駆動電流が維持される。したがって、EL素子E1は次のアドレス動作に至る期間（例えば、次の1フレーム期間もしくは次の1サブフレーム期間）まで、前記データ信号Vdataに対応した点灯状態を継続することができる。

30

【0013】

一方、前記EL素子E1の点灯期間の途中（例えば、1フレーム期間もしくは1サブフレーム期間の途中）において、前記消去ドライバ13より消去用トランジスタTr3をオンさせる消去信号Eraseが供給されるように構成されている。この消去用トランジスタTr3がオン動作した場合には、コンデンサC1にチャージされている電荷は瞬時に消去（放電）され、この結果、発光駆動用トランジスタTr1はカットオフ状態となり、EL素子E1は直ちに消灯される。

40

【0014】

換言すれば、消去ドライバ13からのゲートオン電圧の出力タイミングを制御することで、例えば1フレームもしくは1サブフレーム期間内における前記EL素子E1の点灯期間が制御され、これにより多階調表現を実現することができる。なお、前記したようにデータ書き込み用トランジスタTr2と発光駆動用トランジスタTr1に加えて、消去用トランジスタTr3を備えた画素の構成は、次に示す特許文献1に開示されている。

【特許文献1】特開2001-343933号公報

50

【発明の開示】

【発明が解決しようとする課題】

【0015】

ところで、前記した有機EL素子に代表されるこの種の多くの発光素子は、駆動電流に対応して発光輝度が決定される電流依存性を有している。一方、前記した画素構成に用いられる発光駆動用トランジスタにおいては、ゲート・ソース間電圧 V_{gs} に対するドレイン電流 I_d の特性、特にドレイン電流 I_d が流れ始めるゲート・ソース間電圧 V_{gs} 、すなわちスレッシュホールド（閾値）特性にばらつきが発生する。これにより、同一レベルのデータ信号 V_{data} を供給しているにもかかわらず、画素間で発光輝度にばらつきが発生する結果となる。

10

【0016】

このような画素間における発光輝度のばらつきは、特に動画画像を再生する場合などにおいて、不定形な縞模様やちらつきに似たような現象を発生させるなどして表示品質を著しく下げるという問題が抱えている。そこで、前記した問題を解消するには表示パネルに形成されるTFTの特性を揃えることが必要であり、この点については従来より種々の検討および開発がなされている。しかしながら、これには半導体素材やその他の素材の選択の問題、製造プロセスの問題、製造環境の問題などを含めて数多くの技術的な課題が存在しており、根本的な解決を求めることは困難である。

【0017】

この発明は、前記した技術的な観点に基づいてなされたものであり、発光画素を構成する発光駆動用トランジスタのスレッシュホールド特性を各画素内において補正することで、画素間において生ずる発光輝度のばらつきを抑制し得る画素回路を備えた発光表示装置を提供しようとするものであり、特に先に説明したSES駆動方式の構成に対して好適に採用し得る画素回路を備えた発光表示装置およびその駆動方法を提供することを課題とするものである。

20

【課題を解決するための手段】

【0018】

前記した課題を解決するためになされたこの発明にかかる発光表示装置は、請求項1に記載のとおり、データ信号に対応して発光維持用コンデンサを充電するデータ書き込み用トランジスタと、前記発光維持用コンデンサへの充電電圧に基づいて発光素子に対して駆動電流を供給する発光駆動用トランジスタと、前記発光維持用コンデンサに充電された充電電圧を放電させることができる消去用トランジスタとを備えた構成の画素を多数配列してなる発光表示装置であって、前記消去用トランジスタがオン動作されるタイミングにおいて、前記発光駆動用トランジスタのゲート・ドレイン間を短絡する補正電圧書き込み用トランジスタと、当該トランジスタの短絡動作により前記発光駆動用トランジスタのゲート・ソース間に発生するスレッシュホールド電圧が書き込まれる補正電圧保持用コンデンサがさらに具備され、前記発光駆動用トランジスタは前記発光維持用コンデンサと前記補正電圧保持用コンデンサに充電された両充電電圧に基づいて、前記発光素子に対して駆動電流を供給するように構成した点に特徴を有する。

30

【0019】

また前記した課題を解決するためになされたこの発明にかかる発光表示装置の駆動方法は、請求項6に記載のとおり、データ信号に対応して発光維持用コンデンサを充電するデータ書き込み用トランジスタと、前記発光維持用コンデンサへの充電電圧に基づいて発光素子に対して駆動電流を供給する発光駆動用トランジスタと、前記発光維持用コンデンサに充電された充電電圧を放電させることができる消去用トランジスタとを備えた構成の画素を多数配列してなる発光表示装置の駆動方法であって、前記消去用トランジスタがオン動作されるタイミングにおいて、前記発光駆動用トランジスタのゲート・ドレイン間を短絡させて、当該発光駆動用トランジスタのゲート・ソース間に発生するスレッシュホールド電圧を補正電圧保持用コンデンサに書き込む第1ステップと、前記補正電圧保持用コンデンサに書き込まれた前記スレッシュホールド電圧と、前記データ信号に対応して発光維持用コン

40

50

デンサに充電された電圧とに基づいて、前記発光駆動用トランジスタにより前記発光素子に対して発光駆動電流を供給する第2ステップとを順次繰り返して実行することを特徴とするものである。

【発明を実施するための最良の形態】

【0020】

以下、この発明にかかる発光表示装置およびその駆動方法について、図に示す実施の形態に基づいて説明する。図2～図4はいずれもこの発明にかかる発光表示装置の実施の形態を示したものであり、図2はその1つの画素10の構成を説明するものである。また、図3は同じ画素構成において補正電圧を書き込む状態を説明するものであり、さらに図4は同じ画素構成においてデータ書き込みを行なう状態、およびこれに続く発光素子としてのE L素子を発光駆動させる状態を示している。

10

【0021】

まず、図2に示す構成において、データドライバ11、走査ドライバ12、消去ドライバ13、発光駆動用トランジスタTr1、データ書き込み用トランジスタTr2、消去用トランジスタTr3、発光維持用コンデンサC1、発光素子としての有機E L素子E1、アノード側駆動電源Va、カソード側駆動電源Vcは、それぞれすでに説明した図1示す各構成要素と同一機能を果たすものである。したがって、前記した個々の説明は省略する。

【0022】

図2に示す画素10の構成においては、消去用トランジスタTr3のドレイン、すなわち発光維持用コンデンサC1の一方の端子と、発光駆動用トランジスタTr1のゲートとの間に、補正電圧保持用コンデンサC2が介在されている。また、図2に示す画素構成においては、前記発光駆動用トランジスタTr1のゲートとドレイン間にnチャンネル型T F Tにより構成された補正電圧書き込み用トランジスタTr4のドレインおよびソースが接続されている。

20

【0023】

さらに図2に示す画素構成においては、前記発光駆動用トランジスタTr1のドレインとE L素子のアノード端子との間にpチャンネル型T F Tにより構成されたスイッチング用トランジスタTr5のソースおよびドレインが直列に接続されている。そして、前記した補正電圧書き込み用トランジスタTr4のゲート、およびスイッチング用トランジスタTr5のゲートは、好ましくは破線で示すように消去用トランジスタTr3のゲートに共通接続され、前記した消去ドライバ13よりもたらされる消去信号Eraseによって、それぞれオンもしくはオフ制御がなされるように構成されている。

30

【0024】

すなわち、nチャンネル型T F Tにより構成された前記消去用トランジスタTr3と、前記補正電圧書き込み用トランジスタTr4とは、前記消去ドライバ13よりもたらされる消去信号Eraseがレベル“H”の状態において共にオン状態になされる。この時、pチャンネル型T F Tにより構成された前記スイッチング用トランジスタTr5はオフ状態になされる。また、前記消去信号Eraseがレベル“L”の状態においては、消去用トランジスタTr3と補正電圧書き込み用トランジスタTr4とは共にオフ状態になされ、スイッチング用トランジスタTr5はオン状態になされる。

40

【0025】

図3は先に説明したとおり、補正電圧を書き込む状態を説明するものであり、この場合においては消去ドライバからの消去信号Eraseはレベル“H”になされる。また、この状態においては走査ドライバからのデータ書き込み信号Writeはレベル“L”の状態になされる。したがって、消去用トランジスタTr3および補正電圧書き込み用トランジスタTr4は共にオン状態になされ、データ書き込み用トランジスタTr2およびスイッチング用トランジスタTr5は共にオフ状態になされる。

【0026】

これにより、前記発光維持用コンデンサC1の両端部は消去用トランジスタTr3により短絡されて、補正電圧保持用コンデンサC2の一端はアノード側駆動電源Vaに接続され

50

る。換言すれば、前記補正電圧保持用コンデンサC2の各端子は、それぞれ発光駆動用トランジスタTr1のゲートとソース間に接続されることになる。この時、発光駆動用トランジスタTr1のゲートとドレイン間は、前記した補正電圧書き込み用トランジスタTr4により短絡されている。したがって、補正電圧保持用コンデンサC2と発光駆動用トランジスタTr1とは、図3の左下に鎖線で囲んだ等価回路の状態になされる。

【0027】

その等価回路から理解されたとおり、前記補正電圧保持用コンデンサC2には、発光駆動用トランジスタTr1におけるスレッシュホールド（閾値）電圧（ V_{th} ）が書き込まれる。なお、この状態においては、発光駆動用トランジスタTr1には僅かにドレイン電流が流れ始めるバイアス状態になされるため、前記スイッチング用トランジスタTr5は前記したと

10

【0028】

続いて図4はデータ書き込みを行なう状態を示しており、この状態においては消去ドライバからの消去信号Eraseはレベル“L”になされる。また、この状態においては走査ドライバからのデータ書き込み信号Writeはレベル“H”の状態になされる。したがって、消去用トランジスタTr3および補正電圧書き込み用トランジスタTr4は共にオフ状態になされ、データ書き込み用トランジスタTr2およびスイッチング用トランジスタTr5は共にオン状態になされる。

【0029】

20

この時、データドライバからは画素を点灯制御させる場合においては、データ信号Vdataとしてレベル“H”が供給され、画素を消灯制御させる場合においては、レベル“L”が供給される。したがって、発光維持用コンデンサC1における端子電圧、すなわちコンデンサC1における補正電圧保持用コンデンサC2との接続点の電位は、画素を点灯させる場合においては、レベル“L”になされ、画素を消灯させる場合においては、レベル“H”になされる。

【0030】

ここで、例えば画素が点灯される場合においては、発光維持用コンデンサC1に書き込まれたレベル“L”の端子電圧に、補正電圧保持用コンデンサC2に書き込まれた発光駆動用トランジスタのスレッシュホールド電圧（ V_{th} ）が加算され、これが発光駆動用トランジ

30

【0031】

すなわち、発光維持用コンデンサC1に書き込まれたデータ電圧に、前記したスレッシュホールド電圧（ V_{th} ）が加算されることで、発光駆動用トランジスタTr1における個々のスレッシュホールド電圧のばらつきが補正されたデータ電圧が発光駆動用トランジスタTr1のゲート・ソース間に供給されることになる。

【0032】

したがって、発光駆動用トランジスタTr1のスレッシュホールド電圧にたとえばばらつきが存在しても、各画素は発光維持用コンデンサC1に書き込まれたデータ電圧にしたがって各EL素子E1の点灯動作を実行することになる。これにより、各画素間においては発光駆動用トランジスタのスレッシュホールド電圧のばらつきに起因する発光輝度のばらつきが抑制された状態で点灯動作がなされる。

40

【0033】

これに加えて、この実施の形態においてはすでに説明したとおり、例えば1フレーム期間もしくは1サブフレーム期間の途中において、消去ドライバより消去用トランジスタTr3をオンさせる消去信号Eraseが供給され、これにより多階調表現を実現することができる。このように消去用トランジスタTr3をオンさせるタイミングにおいて、図3に基づいて説明したように補正電圧保持用コンデンサC2に対して再び発光駆動用トランジスタのスレッシュホールド電圧を書き込む動作が実行される。そして、以下図3および図4に基づいて説明した動作の繰り返しにより、画素の点灯動作が継続される。

50

【0034】

以上の説明で明らかなように、この発明にかかる発光表示装置およびその駆動方法によると、発光駆動用トランジスタのスレッシュホールド電圧のばらつきを補正することができるので、各画素間における発光輝度のばらつきの発生を効果的に抑えることができる。これにより、不定形な縞模様やちらつきに似たような現象を発生させるなど、表示品質を著しく下げるという問題を解消させることができる。

【0035】

また、実施の形態として示したSES駆動方式の画素構成に、この発明を採用した場合においては、前記した補正電圧書き込み用トランジスタ、およびスイッチング用トランジスタのゲート電圧を制御する信号線を格別に配設する必要はない。また、消去用トランジスタによる発光維持用コンデンサの電荷の消去動作と同時に、補正電圧保持用コンデンサに対してスレッシュホールド電圧の書き込み動作を実行することができるので、その動作が合理的であり、画素の点灯制御も容易になし得る。

10

【0036】

なお、以上説明した実施の形態においては、発光素子として有機EL素子を用いているが、この発光素子は有機EL素子に限らず、駆動電流に対応して発光輝度が決定される電流依存性の発光素子を利用した場合においても、前記と同様の作用効果を得ることができる。そして、前記した発光表示装置は冒頭に記述した携帯電話機や携帯型情報端末機のほか、この種の表示装置を必要とする種々の電子機器に採用することによって、すでに説明した作用効果をそのまま享受することができる。

20

【図面の簡単な説明】

【0037】

【図1】従来のSES駆動方式の画素構成を示した回路構成図である。

【図2】この発明にかかる発光表示装置において採用される画素構成の例を示した回路構成図である。

【図3】図2に示す画素構成において補正電圧を書き込む状態を説明する図である。

【図4】同じく図2に示す画素構成においてデータ書き込みを行なう状態を説明する図である。

【符号の説明】

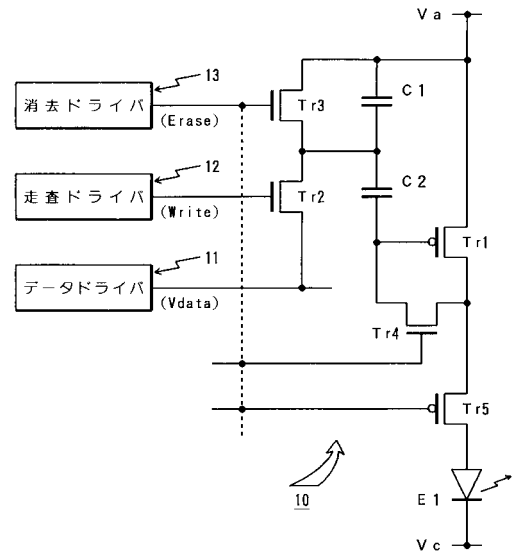
【0038】

30

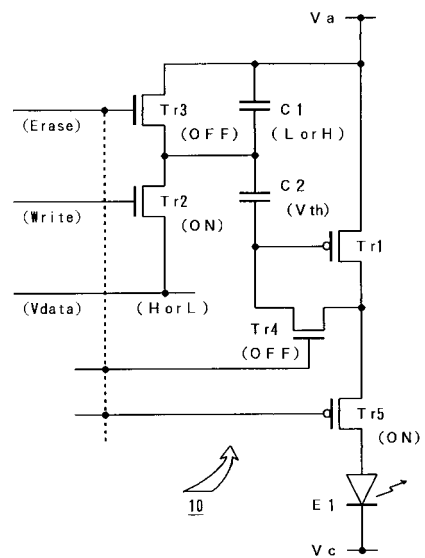
- 10 画素
- 11 データドライバ
- 12 走査ドライバ
- 13 消去ドライバ
- C1 発光維持用コンデンサ
- C2 補正電圧保持用コンデンサ
- E1 発光素子（有機EL素子）
- Tr1 発光駆動用トランジスタ
- Tr2 データ書き込み用トランジスタ（走査選択トランジスタ）
- Tr3 消去用トランジスタ
- Tr4 補正電圧書き込み用トランジスタ
- Tr5 スwitchング用トランジスタ

40

【図 2】



【図 4】



专利名称(译)	静电显示装置，具有该装置的电子装置以及用于驱动发光显示器的方法		
公开(公告)号	JP2006058800A	公开(公告)日	2006-03-02
申请号	JP2004243131	申请日	2004-08-24
[标]申请(专利权)人(译)	东北先锋股份有限公司		
申请(专利权)人(译)	日本东北先锋公司		
[标]发明人	関修一		
发明人	関 修一		
IPC分类号	G09G3/30 G09G3/20 H01L51/50		
CPC分类号	G09G3/3233 G09G3/2022 G09G2300/043 G09G2300/0819 G09G2300/0852 G09G2300/0861 G09G2320/0233		
FI分类号	G09G3/30.J G09G3/30.K G09G3/20.624.B G09G3/20.642.B H05B33/14.A G09G3/3225 G09G3/3266 G09G3/3275 G09G3/3291		
F-TERM分类号	3K007/AB17 3K007/BA06 3K007/DB03 3K007/GA00 3K007/GA04 5C080/AA06 5C080/BB05 5C080/DD05 5C080/EE29 5C080/FF11 5C080/JJ02 5C080/JJ03 3K107/AA01 3K107/BB01 3K107/CC02 3K107/CC33 3K107/CC45 3K107/EE03 3K107/HH04 3K107/HH05 5C380/AA01 5C380/AB06 5C380/AC11 5C380/AC12 5C380/BA38 5C380/BA39 5C380/BB02 5C380/CA12 5C380/CA14 5C380/CB16 5C380/CB17 5C380/CC04 5C380/CC26 5C380/CC33 5C380/CC38 5C380/CC39 5C380/CC52 5C380/CC53 5C380/CC63 5C380/CD013 5C380/CD025 5C380/DA06 5C380/DA09 5C380/DA47		
代理人(译)	木下茂		
外部链接	Espacenet		

摘要(译)

摘要：抑制了由于发光驱动晶体管的阈值电压的变化而导致的像素之间的亮度不均。 解决方案：纠正了一种SES驱动型像素配置，包括有机EL元件E1，发光驱动晶体管Tr1，数据写入晶体管Tr2和能够擦除发光保持电容器C1中电荷的擦除晶体管Tr3。添加了电压保持电容器C2，校正电压写入晶体管Tr4和开关晶体管Tr5。通过晶体管Tr3的导通操作，晶体管Tr4导通并且晶体管Tr5截止。在这种状态下，晶体管Tr1的阈值电压（ V_{th} ）被写入电容器C2。当像素导通时，晶体管Tr1的漏极电流由于通过将写入电容器C2中的阈值电压与写入电容器C1中的数据电压相加而获得的栅极-源极电压而流动。 [选择图]图3

