

(19) 日本国特許庁(JP)

再公表特許(A1)

(11) 国際公開番号

W02014/174806

発行日 平成29年2月23日 (2017. 2. 23)

(43) 国際公開日 平成26年10月30日 (2014. 10. 30)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/30 (2006.01)	G09G 3/30 K	3K107
G09G 3/20 (2006.01)	G09G 3/30 J	5C080
H01L 51/50 (2006.01)	G09G 3/20 670Q	5C380
H05B 33/12 (2006.01)	G09G 3/20 641P	
H05B 33/10 (2006.01)	G09G 3/20 642A	

審査請求 未請求 予備審査請求 未請求 (全 23 頁) 最終頁に続く

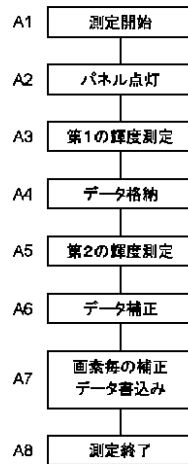
出願番号 特願2015-513552 (P2015-513552)	(71) 出願人 514188173 株式会社 J O L E D 東京都千代田区神田錦町三丁目23番地
(21) 国際出願番号 PCT/JP2014/002160	
(22) 国際出願日 平成26年4月16日 (2014. 4. 16)	
(31) 優先権主張番号 特願2013-89025 (P2013-89025)	(74) 代理人 100189430 弁理士 吉川 修一
(32) 優先日 平成25年4月22日 (2013. 4. 22)	(74) 代理人 100190805 弁理士 傍島 正朗
(33) 優先権主張国 日本国 (JP)	(72) 発明者 杉山 和史 大阪府門真市大字門真1006番地 パナソニック株式会社内
	(72) 発明者 福島 幹 大阪府門真市大字門真1006番地 パナソニック株式会社内

最終頁に続く

(54) 【発明の名称】 E L表示装置の製造方法

(57) 【要約】

複数個の画素を配列して配置した発光部と、発光部の発光を制御する薄膜トランジスタアレイ装置とを備えた E L 表示装置の製造方法であって、発光部を発光させて各画素の輝度を測定する輝度測定工程を有し、輝度測定工程は、発光部の画素の解像度に対応する解像度を有する第 1 の撮像装置により各画素の発光を測定して輝度データを取得する第 1 の輝度測定工程と、第 1 の輝度測定工程の後、第 1 の撮像装置より低い解像度を有する第 2 の撮像装置により複数の画素の発光を測定して輝度データの補正を行う第 2 の輝度測定工程とを有している。



A1 Start measurement
 A2 Light up panel
 A3 Measure first luminance
 A4 Store data
 A5 Measure second luminance
 A6 Correct data
 A7 Write correction data by each pixel
 A8 End measurement

【特許請求の範囲】

【請求項 1】

複数個の画素を配列して配置した発光部と、前記発光部の発光を制御する薄膜トランジスタアレイ装置とを備えた E L 表示装置の製造方法であって、前記発光部を発光させて前記各画素の輝度を測定する輝度測定工程を有し、

前記輝度測定工程は、前記発光部の画素の解像度に対応する解像度を有する第 1 の撮像装置により各画素の発光を測定して輝度データを取得する第 1 の輝度測定工程と、前記第 1 の輝度測定工程の後、前記第 1 の撮像装置より低い解像度を有する第 2 の撮像装置により複数の画素の発光を測定して前記輝度データの補正を行う第 2 の輝度測定工程とを有していることを特徴とする E L 表示装置の製造方法。

10

【請求項 2】

第 2 の輝度測定工程は、X 個 × Y 個の複数個の画素領域を点灯させ、第 2 の撮像装置の x (X より小さい整数) 個 × y (Y より小さい整数) 個の撮像素子により、X 個 × Y 個の複数個の画素の点灯領域の発光を測定することを特徴とする請求項 1 に記載の E L 表示装置の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本技術は、E L 表示装置の製造方法に関するものである。

【背景技術】

20

【0002】

近年、次世代の表示装置が盛んに開発されており、駆動用基板に、第 1 電極、発光層を含む複数の有機層および第 2 電極を順に積層した E L (Electroluminescence) 表示装置が注目されている。E L 表示装置は、自発光型であるので視野角が広く、バックライトを必要としないので省電力が期待でき、応答性が高く、装置の厚みを薄くできるなどの特徴を有している。そのため、テレビ等の大画面表示装置への応用が強く望まれている。

【0003】

カラーディスプレイ用としては赤と青と緑の三色の画素による表示が最も一般的であり、省電力化や信頼性などを目的として赤と青と緑と白や赤と青と緑と薄青などの四色の画素による表示技術も各社で開発が進んでいる。

30

【0004】

有機 E L 発光素子においては画素ごとに赤と青と緑の三色や赤と青と緑と白などの四色に有機 E L 発光部を形成する必要がある。

【0005】

個別の有機 E L 部を形成する工法として最も一般的な工法は微細な穴の開いたファインメタルマスクを用いて、穴の部分だけに蒸着により有機 E L 部を形成する工法である。例えば、赤用ファインメタルマスクにより赤色に発色する有機 E L 部を蒸着により形成し、緑用ファインメタルマスクにより緑色に発色する有機 E L 部を蒸着により形成し、青用ファインメタルマスクにより青色に発色する有機 E L 部を蒸着により形成して、赤と緑と青の発光部が形成される。

40

【0006】

一方大型の有機 E L 発光素子の作成やコストダウンには大型基板による有機 E L 発光素子技術の開発が重要である。

【0007】

近年、大型基板による有機 E L 発光素子を形成する方法として二つの方法が注目されている。

【0008】

一つ目の工法は白色有機 E L 素子を表示領域全域に形成し、赤と緑と青と白の四色のカラーフィルターにより着色表示させる方法である。この方法は大画面を形成したり、高精

50

細ディスプレイを作成したりするには有効な方法である。

【 0 0 0 9 】

大型基板による有機 E L 発光素子の形成方法として注目されているもうひとつの工法は、塗布法により有機 E L 発光部を形成する方法である。塗布法としては様々な工法が検討されてきたが、大きく分けると凸版印刷やフレキソ印刷やスクリーン印刷やグラビア印刷などを用いるものとインクジェット法を用いるものである（特許文献 1 参照）。

【 先行技術文献 】

【 特許文献 】

【 0 0 1 0 】

【 特許文献 1 】 特開 2 0 1 1 - 2 4 9 0 8 9 号公報

10

【 発明の概要 】

【 0 0 1 1 】

本技術は、複数個の画素を配列して配置した発光部と、発光部の発光を制御する薄膜トランジスタアレイ装置とを備えた E L 表示装置の製造方法であって、発光部を発光させて各画素の輝度を測定する輝度測定工程を有し、輝度測定工程は、発光部の画素の解像度に対応する解像度を有する第 1 の撮像装置により各画素の発光を測定して輝度データを取得する第 1 の輝度測定工程と、第 1 の輝度測定工程の後、第 1 の撮像装置より低い解像度を有する第 2 の撮像装置により複数の画素の発光を測定して輝度データの補正を行う第 2 の輝度測定工程とを有していることを特徴とする。

【 0 0 1 2 】

20

本技術によれば、E L 表示装置を製造する際に、歩留まりを向上させることが可能となる。

【 図面の簡単な説明 】

【 0 0 1 3 】

【 図 1 】 図 1 は、本技術の一実施の形態による有機 E L 表示装置の斜視図である。

【 図 2 】 図 2 は、画素を駆動する画素回路の回路構成を示す電気回路図である。

【 図 3 】 図 3 は、E L 表示装置において、R G B のサブピクセル部分の断面構造を示す断面図である。

【 図 4 】 図 4 は、本技術の一実施の形態による E L 表示装置の製造方法において、発光部を発光させて各画素の輝度を測定する輝度測定工程の様子を示す斜視図である。

30

【 図 5 】 図 5 は、図 4 の側面方向より見た側面図である。

【 図 6 】 図 6 は、本技術による E L 表示装置において、輝度測定工程により各画素の補正データを作成するステップの一例を示すフローチャートである。

【 図 7 】 図 7 は、第 1 の撮像装置による各画素の発光の測定を行う第 1 の輝度測定工程を説明するための説明図である。

【 図 8 】 図 8 は、第 2 の撮像装置による複数の画素の発光の測定を行う第 2 の輝度測定工程を説明するための説明図である。

【 発明を実施するための形態 】

【 0 0 1 4 】

以下、本技術の一実施の形態による E L 表示装置の製造方法について、図 1 ~ 図 8 の図面を用いて説明する。但し、必要以上に詳細な説明は省略する場合がある。例えば、既によく知られた事項の詳細説明や実質的に同一の構成に対する重複説明を省略する場合がある。これは、以下の説明が不必要に冗長になるのを避け、当業者の理解を容易にするためである。

40

【 0 0 1 5 】

なお、添付図面および以下の説明は、当業者が本開示を十分に理解するために、提供されるのであって、これらにより請求の範囲に記載の主題を限定することは意図されていない。

【 0 0 1 6 】

図 1 は本技術の一実施の形態による E L 表示装置の概略構成を示す斜視図、図 2 は画素

50

を駆動する画素回路の回路構成を示す図である。

【 0 0 1 7 】

図 1、図 2 に示すように、E L 表示装置は、下層より、複数個の薄膜トランジスタを配置した薄膜トランジスタアレイ装置 1 と、下部電極である陽極 2、有機材料からなる発光層 3 及び透明な上部電極である陰極 4 からなる発光部との積層構造により構成され、発光部は薄膜トランジスタアレイ装置 1 により発光制御される。また、発光部は、一對の電極である陽極 2 と陰極 4 との間に発光層 3 を配置した構成であり、陽極 2 と発光層 3 の間には正孔輸送層が積層形成され、発光層 3 と透明な陰極 4 の間には電子輸送層が積層形成されている。薄膜トランジスタアレイ装置 1 には、複数の画素 5 がマトリックス状に配置されている。

10

【 0 0 1 8 】

各画素 5 は、それぞれに設けられた画素回路 6 によって駆動される。また、薄膜トランジスタアレイ装置 1 は、行状に配置される複数のゲート配線 7 と、ゲート配線 7 と交差するように列状に配置される複数の信号配線としてのソース配線 8 と、ソース配線 8 に平行に延びる複数の電源配線 9 (図 1 では省略) とを備える。

【 0 0 1 9 】

ゲート配線 7 は、画素回路 6 のそれぞれに含まれるスイッチング素子として動作する薄膜トランジスタ 1 0 のゲート電極 1 0 g を行毎に接続する。ソース配線 8 は、画素回路 6 のそれぞれに含まれるスイッチング素子として動作する薄膜トランジスタ 1 0 のソース電極 1 0 s を列毎に接続する。電源配線 9 は、画素回路 6 のそれぞれに含まれる駆動素子として動作する薄膜トランジスタ 1 1 のドレイン電極 1 1 d を列毎に接続する。

20

【 0 0 2 0 】

図 2 に示すように、画素回路 6 は、スイッチ素子として動作する薄膜トランジスタ 1 0 と、駆動素子として動作する薄膜トランジスタ 1 1 と、対応する画素に表示するデータを記憶するキャパシタ 1 2 とで構成される。

【 0 0 2 1 】

薄膜トランジスタ 1 0 は、ゲート配線 7 に接続されるゲート電極 1 0 g と、ソース配線 8 に接続されるソース電極 1 0 s と、キャパシタ 1 2 及び薄膜トランジスタ 1 1 のゲート電極 1 1 g に接続されるドレイン電極 1 0 d と、半導体膜 (図示せず) とで構成される。この薄膜トランジスタ 1 0 は、接続されたゲート配線 7 及びソース配線 8 に電圧が印加されると、当該ソース配線 8 に印加された電圧値を表示データとしてキャパシタ 1 2 に保存する。

30

【 0 0 2 2 】

薄膜トランジスタ 1 1 は、薄膜トランジスタ 1 0 のドレイン電極 1 0 d に接続されるゲート電極 1 1 g と、電源配線 9 及びキャパシタ 1 2 に接続されるドレイン電極 1 1 d と、陽極 2 に接続されるソース電極 1 1 s と、半導体膜 (図示せず) とで構成される。この薄膜トランジスタ 1 1 は、キャパシタ 1 2 が保持している電圧値に対応する電流を電源配線 9 からソース電極 1 1 s を通じて陽極 2 に供給する。すなわち、上記構成の E L 表示装置は、ゲート配線 7 とソース配線 8 との交点に位置する画素 5 毎に表示制御を行うアクティブマトリックス方式を採用している。

40

【 0 0 2 3 】

また、E L 表示装置において、少なくとも赤色、緑色および青色の発光色で発光する発光部は、少なくとも赤色 (R)、緑色 (G)、青色 (B) の発光層を有するサブピクセルが複数個マトリックス状に配列されて複数個の画素が形成されている。各画素を構成するサブピクセルは、バンクによって互いに分離されている。このバンクは、ゲート配線 7 に平行に延びる突条と、ソース配線 8 に平行に延びる突条とが互いに交差するように形成することにより設けられる。そして、この突条で囲まれる部分、すなわちバンクの開口部に R G B の発光層を有するサブピクセルが形成されている。

【 0 0 2 4 】

図 3 は、E L 表示装置において、R G B のサブピクセル部分の断面構造を示す断面図で

50

ある。図 3 に示すように、EL 表示装置は、ガラス基板、フレキシブル樹脂基板などのベース基板 2 1 上に、上述した画素回路 6 を構成する薄膜トランジスタアレイ装置 2 2 を形成している。また、薄膜トランジスタアレイ装置 2 2 には、平坦化絶縁膜（図示せず）を介して下部電極である陽極 2 3 が形成されている。そして、陽極 2 3 上には、正孔輸送層 2 4、有機材料からなる RGB に発光する発光層 2 5、電子輸送層 2 6、透明な上部電極である陰極 2 7 が順に積層形成され、これにより RGB の有機 EL 発光部が構成されている。

【 0 0 2 5 】

また、発光部の発光層 2 5 は、絶縁層であるバンク 2 8 により区画された領域に形成されている。バンク 2 8 は、陽極 2 3 と陰極 2 7 との絶縁性を確保するとともに、発光領域を所定の形状に区画するためのものであり、例えば酸化シリコンまたはポリイミドなどの感光性樹脂により構成されている。

10

【 0 0 2 6 】

なお、上記実施の形態においては、正孔輸送層 2 4、電子輸送層 2 6 のみを示しているが、正孔輸送層 2 4、電子輸送層 2 6 それぞれには、正孔注入層、電子注入層が積層形成されている。

【 0 0 2 7 】

このように構成された発光部は、窒化ケイ素などの封止層 2 9 により被覆され、さらにこの封止層 2 9 上に接着層 3 0 を介して透明なガラス基板、フレキシブル樹脂基板などの封止用基板 3 1 が全面にわたって貼り合わされることにより封止されている。

20

【 0 0 2 8 】

ここで、ベース基板 2 1 としては、その形状、材質、大きさ等については、特に制限はなく、目的に応じて適宜選択することができる。例えば、無アルカリガラス、ソーダガラスなどのガラス材料やシリコン基板でも金属基板でも良い。また、軽量化やフレキシブル化を目的として高分子系材料を用いても良い。高分子系材料としては、ポリエチレンテレフタレート、ポリカーボネート、ポリエチレンナフタレート、ポリアミド、ポリイミドなどが適しているが、その他のアセテート系樹脂やアクリル系樹脂やポリエチレンやポリプロピレンやポリ塩化ビニル樹脂などの既知の高分子基板材料を用いても良い。高分子系材料を基板として用いるときには、ガラスなどの剛性のある基材の上に高分子基板を塗布法や貼り付けなどで形成した後、有機 EL 発光素子を形成し、その後ガラスなどの剛性のある基材を除去する製造方法が用いられる。

30

【 0 0 2 9 】

陽極 2 3 は、アルミニウムやアルミニウム合金や銅などの導電性の良い金属材料や、光透過性の IZO、ITO、酸化スズ、酸化インジウム、酸化亜鉛などの電気伝導度の高い金属酸化物や金属硫化物などにより構成される。成膜方法としては、真空蒸着法やスパッタリング法やイオンプレーティング法などの薄膜形成法が用いられる。

【 0 0 3 0 】

正孔輸送層 2 4 は、ポリビニルカルバゾール系材料、ポリシラン系材料、ポリシロキサン誘導体、銅フタロシアニンなどのフタロシアニン系化合物や芳香族アミン系化合物等などが用いられる。成膜方法としては、各種の塗布工法を用いることが可能であり、10 nm ~ 200 nm 程度の厚みに形成される。また、正孔輸送層 2 4 に積層される正孔注入層は、陽極 2 3 からの正孔注入を高める層であり、酸化モリブデンや酸化バナジウムや酸化アルミニウムなどの金属酸化物、金属窒化物、金属酸化窒化物をスパッタ法により形成される。

40

【 0 0 3 1 】

発光層 2 5 は、蛍光や燐光などを発光する有機系材料を主成分とし、必要に応じてドーパントを添加して特性を改善する。印刷法に適した高分子系有機材料としては、ポリビニルカルバゾール誘導体、ポリパラフェニリン誘導体、ポリフルオレン誘導体、ポリフェニレンビニレン誘導体などが用いられる。ドーパントは、発光波長のシフトや発光効率の改善のために用いられるものであり、色素系および金属錯体系のドーパントが数多く開発さ

50

れている。また、大型基板に発光層 25 を形成する場合には印刷法が適しており、各種の印刷法の中でもインクジェット法が用いられ、20 nm ~ 200 nm 程度の厚みの発光層 25 が形成される。

【0032】

電子輸送層 26 は、ベンゾキノン誘導体、ポリキノリン誘導体、オキサジアゾール誘導体などの材料が用いられる。成膜方法としては、真空蒸着法や塗布法が用いられ、通常 10 nm ~ 200 nm 程度の厚みに形成される。また、電子注入層は、バリウム、フタロシアン、フッ化リチウムなどの材料が用いられ、真空蒸着法や塗布法により形成される。

【0033】

陰極 27 は、光の取り出し方向により材料が異なり、陰極 27 側から光を取り出す場合は、ITO、IZO、酸化スズ、酸化亜鉛などの光透光性の導電材料を用いる。陽極 23 側から光を取り出す場合は、白金、金、銀、銅、タンゲステン、アルミニウム及びアルミニウム合金などの材料を用いる。成膜方法としては、スパッタ法や真空蒸着法が用いられ、50 nm ~ 500 nm 程度の厚みに形成される。

10

【0034】

バンク 28 は、領域内に発光層 25 の材料を含む溶液を十分な量で充填するために必要な構造物で、フォトリソ法によって所定の形状に形成される。バンク 28 の形状により、有機 EL 発光部のサブピクセルの形状を制御することができる。

【0035】

封止層 29 は、窒化ケイ素膜を成膜することにより形成され、成膜法としては CVD (化学気相成長) 法が用いられる。

20

【0036】

このような EL 表示装置においては、製造工程で発生する薄膜トランジスタアレイ装置や発光部の特性のばらつきにより、同じ駆動信号を供給しても各画素において発光輝度が異なり、輝度むらが生じる。そこで、EL 表示装置においては、各画素の輝度の測定を行い、その測定により得られたデータに基づいて、予め各画素に供給する駆動信号を補正する補正データを求め、EL 表示装置を発光させる際に、各画素に供給する電流を補正する駆動方法が用いられる。

【0037】

次に、本技術による製造方法において、補正データを求めるための輝度測定工程について説明する。

30

【0038】

図 4 は、本技術の一実施の形態による EL 表示装置の製造方法において、発光部を発光させて各画素の輝度を測定する輝度測定工程の様子を示す斜視図である。図 5 は、図 4 の側面方向より見た側面図である。

【0039】

図 4、図 5 に示すように、図 3 で説明した EL 表示装置 41 を作製した後、X 方向および Y 方向に移動可能なステージ 42 上に載置する。その後、RGB のサブピクセル毎に駆動信号を供給して点灯させ、CCD カメラによる第 1 の撮像装置 43 により各画素の発光を測定する。第 1 の撮像装置 43 は、発光部の画素の解像度に対応するように、EL 表示装置の解像度と同じ解像度を有する。

40

【0040】

次に、第 1 の撮像装置 43 による各画素の発光の測定が終了した後は、第 1 の撮像装置 43 より低い解像度を有する CCD カメラによる第 2 の撮像装置 44 により測定可能な位置に EL 表示装置 41 を移動させ、第 2 の撮像装置 44 により複数の画素の発光を測定する。

【0041】

この第 1 の撮像装置 43 および第 2 の撮像装置 44 により測定した画像データは、それぞれ画像処理部 45 に送られる。画像処理部 45 では、第 1 の撮像装置 43 および第 2 の撮像装置 44 により測定した画像データに基づいて、輝度データを取得し、各画素の補正

50

データを作成する。

【 0 0 4 2 】

図 6 は、本技術による E L 表示装置において、輝度測定工程により各画素の補正データを作成するステップの一例を示すフローチャートである。図 7 は、第 1 の撮像装置による各画素の発光の測定を行う第 1 の輝度測定工程を説明するための説明図である。図 8 は、第 2 の撮像装置による複数の画素の発光の測定を行う第 2 の輝度測定工程を説明するための説明図である。

【 0 0 4 3 】

図 6 に示すように、発光部を発光させて各画素の輝度を測定する輝度測定工程においては、まず、測定開始工程 A 1 において、図 4、図 5 に示すように、X 方向および Y 方向に移動可能なステージ 4 2 上に載置する。

10

【 0 0 4 4 】

次に、パネル点灯工程 A 2 において、R G B のサブピクセル毎に駆動信号を供給して点灯させる。

【 0 0 4 5 】

次に、第 1 の輝度測定工程 A 3 においては、ステージ 4 2 を移動させながら、発光部の画素の解像度に対応する解像度を有する C C D カメラによる第 1 の撮像装置 4 3 により各画素の発光を測定する。第 1 の輝度測定工程 A 3 においては、図 7 に示すように、E L 表示装置 4 1 の画素 4 1 a を順次点灯させ、その点灯させた画素 4 1 a を撮影できるように、第 1 の撮像装置 4 3 の位置合わせを行いながら、パネル全体に亘って各画素の発光を測定する。このとき、第 1 の撮像装置 4 3 は、画素 4 1 a の解像度に対応する解像度を有する撮像素子 4 3 a により測定する。図 7 は、第 1 の撮像装置 4 3 が 4 個 × 4 個の 1 6 個の撮像素子を有する場合の例である。

20

【 0 0 4 6 】

第 1 の輝度測定工程 A 3 で取得された画像に基づき、画像処理部 4 5 は画像処理を行って、全ての各画素の輝度データを取得し、書込み・読出し可能な R A M などの記憶媒体に一時的にデータを書き込むデータ格納 A 4 の動作を行う。

【 0 0 4 7 】

次に、第 2 の輝度測定工程 A 5 においては、第 1 の撮像装置 4 3 より低い解像度を有する C C D カメラによる第 2 の撮像装置 4 4 により複数の画素の発光を測定する。第 2 の輝度測定工程 A 5 においては、図 8 に示すように、E L 表示装置 4 1 の縦方向 (X 個) × 横方向 (Y 個) の領域、例えば X 個 × Y 個が 3 × 3 の 9 個の画素領域 4 1 b を 1 グループとして順次点灯させる。その後、その点灯させた画素領域 4 1 b を撮影できるように、第 2 の撮像装置 4 4 の位置合わせを行いながら、複数の画素による画素領域 4 1 b の発光を測定する。このとき、第 2 の撮像装置 4 4 は、3 個 × 3 個の 9 個の画素の点灯領域を、x (X より小さい整数) 個 × y (Y より小さい整数) 個、例えば x 個 × y 個が 2 × 2 の 4 個の撮像素子 4 4 a で測定する。図 8 は、第 2 の撮像装置 4 4 が 4 個 × 4 個の 1 6 個の撮像素子を有する場合の例である。

30

【 0 0 4 8 】

第 2 の輝度測定工程 A 5 で取得された画像に基づき、画像処理部 4 5 は画像処理を行って、測定領域の輝度データを取得し、第 1 の輝度測定工程 A 3 により取得したデータと演算処理を行い、第 1 の輝度測定工程 A 3 により取得したデータの補正を行うデータ補正 A 6 の動作を行う。また、画像処理部 4 5 は、データの補正動作を行った後、再度記憶媒体に書き込む画素毎の補正データ書込み A 7 の動作を行い、測定終了 A 8 となる。

40

【 0 0 4 9 】

このように輝度測定工程は、発光部の画素の解像度に対応する解像度を有する第 1 の撮像装置 4 3 により各画素の発光を測定して輝度データを取得する第 1 の輝度測定工程 A 3 と、第 1 の輝度測定工程 A 3 の後、第 1 の撮像装置 4 3 より低い解像度を有する第 2 の撮像装置 4 4 により複数の画素の発光を測定して輝度データの補正を行う第 2 の輝度測定工程 A 5 とを有している。これにより、E L 表示装置を駆動するための各画素の補正データ

50

を求めるとき、画素を個々に発光させた各画素の画像データを取得して補正データを求め、この補正データに対し、複数の画素領域を発光させた画像データに基づく補正を行うこととなり、表示画面全体に亘って、より均一な発光輝度を有するEL表示装置を得ることが可能となり、EL表示装置の製造時の歩留まり向上を実現することができる。

【0050】

なお、上記実施の形態においては、より高精細化を実現しやすい構造であるトップエミッション型で作成したが、本技術はボトムエミッション構造にも有効な技術である。

【0051】

以上のように、本技術の例示として、上記の実施の形態を説明した。しかしながら、本技術は、これに限定されず、変更、置き換え、付加、省略などを行った実施の形態にも適用できる。

10

【産業上の利用可能性】

【0052】

以上のように本技術によれば、EL表示装置を製造する際の歩留まりを向上させる上で有用である。

【符号の説明】

【0053】

1, 22 薄膜トランジスタアレイ装置

2, 23 陽極

3, 25 発光層

4, 27 陰極

5 画素

6 画素回路

7 ゲート配線

8 ソース配線

9 電源配線

10, 11 薄膜トランジスタ

21 ベース基板

24 正孔輸送層

26 電子輸送層

28 バンク

29 封止層

30 接着層

31 封止用基板

41 EL表示装置

41a 画素

41b 画素領域

42 ステージ

43 第1の撮像装置

43a 撮像素子

44 第2の撮像装置

44a 撮像素子

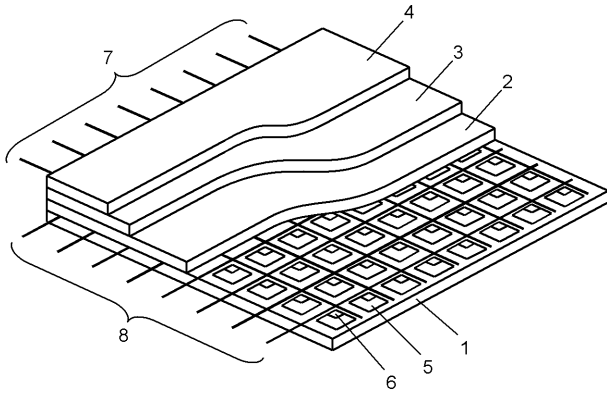
45 画像処理部

20

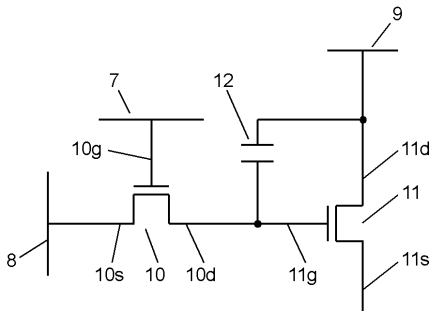
30

40

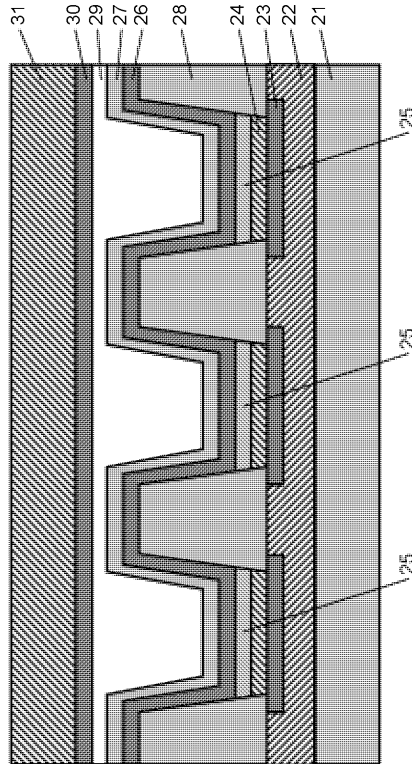
【 図 1 】



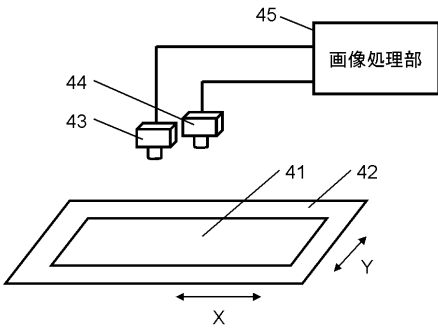
【 図 2 】



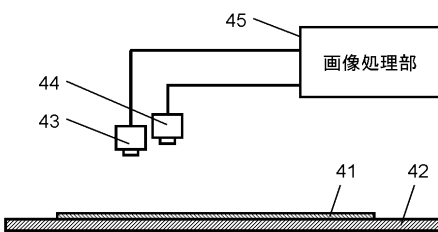
【 図 3 】



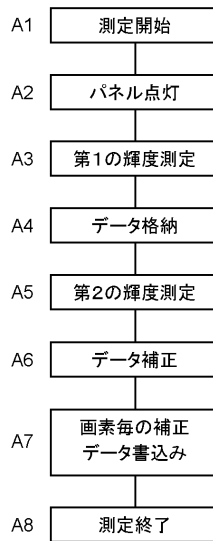
【 図 4 】



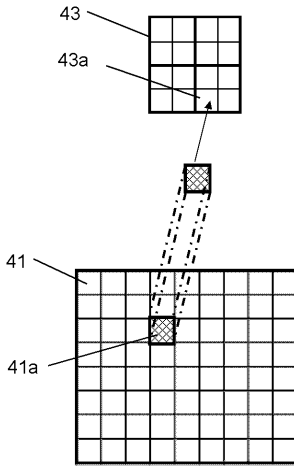
【 図 5 】



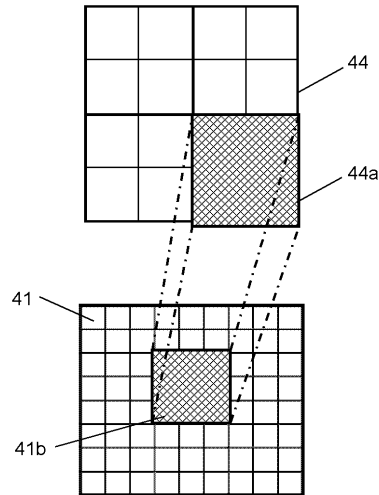
【 図 6 】



【図 7】



【図 8】



【手続補正書】

【提出日】平成26年12月24日(2014.12.24)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【発明の詳細な説明】

【技術分野】

【0001】

本技術は、EL表示装置の製造方法に関するものである。

【背景技術】

【0002】

近年、次世代の表示装置が盛んに開発されており、駆動用基板に、第1電極、発光層を含む複数の有機層および第2電極を順に積層したEL(Electroluminescence)表示装置が注目されている。EL表示装置は、自発光型であるので視野角が広く、バックライトを必要としないので省電力が期待でき、応答性が高く、装置の厚みを薄くできるなどの特徴を有している。そのため、テレビ等の大画面表示装置への応用が強く望まれている。

【0003】

カラーディスプレイ用としては赤と青と緑の三色の画素による表示が最も一般的であり、省電力化や信頼性などを目的として赤と青と緑と白や赤と青と緑と薄青などの四色の画素による表示技術も各社で開発が進んでいる。

【0004】

有機EL発光素子においては画素ごとに赤と青と緑の三色や赤と青と緑と白などの四色

に有機EL発光部を形成する必要がある。

【0005】

個別の有機EL部を形成する工法として最も一般的な工法は微細な穴の開いたファインメタルマスクを用いて、穴の部分だけに蒸着により有機EL部を形成する工法である。例えば、赤用ファインメタルマスクにより赤色に発色する有機EL部を蒸着により形成し、緑用ファインメタルマスクにより緑色に発色する有機EL部を蒸着により形成し、青用ファインメタルマスクにより青色に発色する有機EL部を蒸着により形成して、赤と緑と青の発光部が形成される。

【0006】

一方大型の有機EL発光素子の作成やコストダウンには大型基板による有機EL発光素子技術の開発が重要である。

【0007】

近年、大型基板による有機EL発光素子を形成する方法として二つの方法が注目されている。

【0008】

一つ目の工法は白色有機EL素子を表示領域全域に形成し、赤と緑と青と白の四色のカラーフィルターにより着色表示させる方法である。この方法は大画面を形成したり、高精細ディスプレイを作成したりするには有効な方法である。

【0009】

大型基板による有機EL発光素子の形成方法として注目されているもうひとつの工法は、塗布法により有機EL発光部を形成する方法である。塗布法としては様々な工法が検討されてきたが、大きく分けると凸版印刷やフレキソ印刷やスクリーン印刷やグラビア印刷などを用いるものとインクジェット法を用いるものである（特許文献1参照）。

【先行技術文献】

【特許文献】

【0010】

【特許文献1】特開2011-249089号公報

【発明の概要】

【0011】

本技術は、複数個の画素を配列して配置した発光部と、発光部の発光を制御する薄膜トランジスタアレイ装置とを備えたEL表示装置の製造方法であって、発光部を発光させて各画素の輝度を測定する輝度測定工程を有し、輝度測定工程は、発光部の画素の解像度に対応する解像度を有する第1の撮像装置により各画素の発光を測定して輝度データを取得する第1の輝度測定工程と、第1の輝度測定工程の後、第1の撮像装置より低い解像度を有する第2の撮像装置により複数の画素の発光を測定して輝度データの補正を行う第2の輝度測定工程とを有していることを特徴とする。

【0012】

本技術によれば、EL表示装置を製造する際に、歩留まりを向上させることが可能となる。

【図面の簡単な説明】

【0013】

【図1】図1は、本技術の一実施の形態による有機EL表示装置の斜視図である。

【図2】図2は、画素を駆動する画素回路の回路構成を示す電気回路図である。

【図3】図3は、EL表示装置において、RGBのサブピクセル部分の断面構造を示す断面図である。

【図4】図4は、本技術の一実施の形態によるEL表示装置の製造方法において、発光部を発光させて各画素の輝度を測定する輝度測定工程の様子を示す斜視図である。

【図5】図5は、図4の側面方向より見た側面図である。

【図6】図6は、本技術によるEL表示装置において、輝度測定工程により各画素の補正データを作成するステップの一例を示すフローチャートである。

【図 7】図 7 は、第 1 の撮像装置による各画素の発光の測定を行う第 1 の輝度測定工程を説明するための説明図である。

【図 8】図 8 は、第 2 の撮像装置による複数の画素の発光の測定を行う第 2 の輝度測定工程を説明するための説明図である。

【発明を実施するための形態】

【0014】

以下、本技術の一実施の形態による EL 表示装置の製造方法について、図 1 ~ 図 8 の図面を用いて説明する。但し、必要以上に詳細な説明は省略する場合がある。例えば、既によく知られた事項の詳細説明や実質的に同一の構成に対する重複説明を省略する場合がある。これは、以下の説明が不必要に冗長になるのを避け、当業者の理解を容易にするためである。

【0015】

なお、添付図面および以下の説明は、当業者が本開示を十分に理解するために、提供されるのであって、これらにより請求の範囲に記載の主題を限定することは意図されていない。

【0016】

図 1 は本技術の一実施の形態による有機 EL 表示装置の概略構成を示す斜視図、図 2 は画素を駆動する画素回路の回路構成を示す図である。

【0017】

図 1、図 2 に示すように、EL 表示装置は、下層より、複数個の薄膜トランジスタを配置した薄膜トランジスタアレイ装置 1 と、下部電極である陽極 2、有機材料からなる発光層 3 及び透明な上部電極である陰極 4 からなる発光部との積層構造により構成され、発光部は薄膜トランジスタアレイ装置 1 により発光制御される。また、発光部は、一对の電極である陽極 2 と陰極 4 との間に発光層 3 を配置した構成であり、陽極 2 と発光層 3 の間には正孔輸送層が積層形成され、発光層 3 と透明な陰極 4 の間には電子輸送層が積層形成されている。薄膜トランジスタアレイ装置 1 には、複数の画素 5 がマトリックス状に配置されている。

【0018】

各画素 5 は、それぞれに設けられた画素回路 6 によって駆動される。また、薄膜トランジスタアレイ装置 1 は、行状に配置される複数のゲート配線 7 と、ゲート配線 7 と交差するように列状に配置される複数の信号配線としてのソース配線 8 と、ソース配線 8 に平行に延びる複数の電源配線 9 (図 1 では省略) とを備える。

【0019】

ゲート配線 7 は、画素回路 6 のそれぞれに含まれるスイッチング素子として動作する薄膜トランジスタ 10 のゲート電極 10g を行毎に接続する。ソース配線 8 は、画素回路 6 のそれぞれに含まれるスイッチング素子として動作する薄膜トランジスタ 10 のソース電極 10s を列毎に接続する。電源配線 9 は、画素回路 6 のそれぞれに含まれる駆動素子として動作する薄膜トランジスタ 11 のドレイン電極 11d を列毎に接続する。

【0020】

図 2 に示すように、画素回路 6 は、スイッチ素子として動作する薄膜トランジスタ 10 と、駆動素子として動作する薄膜トランジスタ 11 と、対応する画素に表示するデータを記憶するキャパシタ 12 とで構成される。

【0021】

薄膜トランジスタ 10 は、ゲート配線 7 に接続されるゲート電極 10g と、ソース配線 8 に接続されるソース電極 10s と、キャパシタ 12 及び薄膜トランジスタ 11 のゲート電極 11g に接続されるドレイン電極 10d と、半導体膜 (図示せず) とで構成される。この薄膜トランジスタ 10 は、接続されたゲート配線 7 及びソース配線 8 に電圧が印加されると、当該ソース配線 8 に印加された電圧値を表示データとしてキャパシタ 12 に保存する。

【0022】

薄膜トランジスタ 11 は、薄膜トランジスタ 10 のドレイン電極 10 d に接続されるゲート電極 11 g と、電源配線 9 及びキャパシタ 12 に接続されるドレイン電極 11 d と、陽極 2 に接続されるソース電極 11 s と、半導体膜（図示せず）とで構成される。この薄膜トランジスタ 11 は、キャパシタ 12 が保持している電圧値に対応する電流を電源配線 9 からソース電極 11 s を通じて陽極 2 に供給する。すなわち、上記構成の E L 表示装置は、ゲート配線 7 とソース配線 8 との交点に位置する画素 5 毎に表示制御を行うアクティブマトリックス方式を採用している。

【0023】

また、E L 表示装置において、少なくとも赤色、緑色および青色の発光色で発光する発光部は、少なくとも赤色（R）、緑色（G）、青色（B）の発光層を有するサブピクセルが複数個マトリクス状に配列されて複数個の画素が形成されている。各画素を構成するサブピクセルは、バンクによって互いに分離されている。このバンクは、ゲート配線 7 に平行に延びる突条と、ソース配線 8 に平行に延びる突条とが互いに交差するように形成することにより設けられる。そして、この突条で囲まれる部分、すなわちバンクの開口部に R G B の発光層を有するサブピクセルが形成されている。

【0024】

図 3 は、E L 表示装置において、R G B のサブピクセル部分の断面構造を示す断面図である。図 3 に示すように、E L 表示装置のパネル部は、ガラス基板、フレキシブル樹脂基板などのベース基板 21 上に、上述した画素回路 6 を構成する薄膜トランジスタアレイ装置 22 を形成している。また、薄膜トランジスタアレイ装置 22 には、平坦化絶縁膜（図示せず）を介して下部電極である陽極 23 が形成されている。そして、陽極 23 上には、正孔輸送層 24、有機材料からなる R G B に発光する発光層 25、電子輸送層 26、透明な上部電極である陰極 27 が順に積層形成され、これにより R G B の有機 E L 発光部が構成されている。

【0025】

また、発光部の発光層 25 は、絶縁層であるバンク 28 により区画された領域に形成されている。バンク 28 は、陽極 23 と陰極 27 との絶縁性を確保するとともに、発光領域を所定の形状に区画するためのものであり、例えば酸化シリコンまたはポリイミドなどの感光性樹脂により構成されている。

【0026】

なお、上記実施の形態においては、正孔輸送層 24、電子輸送層 26 のみを示しているが、正孔輸送層 24、電子輸送層 26 それぞれには、正孔注入層、電子注入層が積層形成されている。

【0027】

このように構成された発光部は、窒化ケイ素などの封止層 29 により被覆され、さらにこの封止層 29 上に接着層 30 を介して透明なガラス基板、フレキシブル樹脂基板などの封止用基板 31 が全面にわたって貼り合わされることにより封止されている。

【0028】

ここで、ベース基板 21 としては、その形状、材質、大きさ等については、特に制限はなく、目的に応じて適宜選択することができる。例えば、無アルカリガラス、ソーダガラスなどのガラス材料やシリコン基板でも金属基板でも良い。また、軽量化やフレキシブル化を目的として高分子系材料を用いても良い。高分子系材料としては、ポリエチレンテレフタレート、ポリカーボネート、ポリエチレンナフタレート、ポリアミド、ポリイミドなどが適しているが、その他のアセテート系樹脂やアクリル系樹脂やポリエチレンやポリプロピレンやポリ塩化ビニル樹脂などの既知の高分子基板材料を用いても良い。高分子系材料を基板として用いるときには、ガラスなどの剛性のある基材の上に高分子基板を塗布法や貼り付けなどで形成した後、有機 E L 発光素子を形成し、その後ガラスなどの剛性のある基材を除去する製造方法が用いられる。

【0029】

陽極 23 は、アルミニウムやアルミニウム合金や銅などの導電性の良い金属材料や、光

透過性のIZO、ITO、酸化スズ、酸化インジウム、酸化亜鉛などの電気伝導度の高い金属酸化物や金属硫化物などにより構成される。成膜方法としては、真空蒸着法やスパッタリング法やイオンプレーティング法などの薄膜形成法が用いられる。

【0030】

正孔輸送層24は、ポリビニルカルバゾール系材料、ポリシラン系材料、ポリシロキサン誘導体、銅フタロシアニンなどのフタロシアニン系化合物や芳香族アミン系化合物等などが用いられる。成膜方法としては、各種の塗布工法を用いることが可能であり、10nm~200nm程度の厚みに形成される。また、正孔輸送層24に積層される正孔注入層は、陽極23からの正孔注入を高める層であり、酸化モリブデンや酸化バナジウムや酸化アルミニウムなどの金属酸化物、金属窒化物、金属酸化窒化物によりスパッタ法を用いて形成される。

【0031】

発光層25は、蛍光や燐光などを発光する有機系材料を主成分とし、必要に応じてドーパントを添加して特性を改善する。印刷法に適した高分子系有機材料としては、ポリビニルカルバゾール誘導体、ポリパラフェニリン誘導体、ポリフルオレン誘導体、ポリフェニレンビニレン誘導体などが用いられる。ドーパントは、発光波長のシフトや発光効率の改善のために用いられるものであり、色素系および金属錯体系のドーパントが数多く開発されている。また、大型基板に発光層25を形成する場合には印刷法が適しており、各種の印刷法の中でもインクジェット法が用いられ、20nm~200nm程度の厚みの発光層25が形成される。

【0032】

電子輸送層26は、ベンゾキノン誘導体、ポリキノリン誘導体、オキサジアゾール誘導体などの材料が用いられる。成膜方法としては、真空蒸着法や塗布法が用いられ、通常10nm~200nm程度の厚みに形成される。また、電子注入層は、バリウム、フタロシアニン、フッ化リチウムなどの材料が用いられ、真空蒸着法や塗布法により形成される。

【0033】

陰極27は、光の取り出し方向により材料が異なり、陰極27側から光を取り出す場合は、ITO、IZO、酸化スズ、酸化亜鉛などの光透光性の導電材料を用いる。陽極23側から光を取り出す場合は、白金、金、銀、銅、タングステン、アルミニウム及びアルミニウム合金などの材料を用いる。成膜方法としては、スパッタ法や真空蒸着法が用いられ、50nm~500nm程度の厚みに形成される。

【0034】

バンク28は、領域内に発光層25の材料を含む溶液を十分な量で充填するために必要な構造物で、フォトリソ法によって所定の形状に形成される。バンク28の形状により、有機EL発光部のサブピクセルの形状を制御することができる。

【0035】

封止層29は、窒化ケイ素膜を成膜することにより形成され、成膜法としてはCVD(化学気相成長)法が用いられる。

【0036】

このようなEL表示装置においては、製造工程で発生する薄膜トランジスタアレイ装置や発光部の特性のばらつきにより、同じ駆動信号を供給しても各画素において発光輝度が異なり、輝度むらが生じる。そこで、EL表示装置においては、各画素の輝度の測定を行い、その測定により得られたデータに基づいて、予め各画素に供給する駆動信号を補正する補正データを求め、EL表示装置を発光させる際に、各画素に供給する電流を補正する駆動方法が用いられる。

【0037】

次に、本技術による製造方法において、補正データを求めるための輝度測定工程について説明する。

【0038】

図4は、本技術の一実施の形態によるEL表示装置の製造方法において、発光部を発光

させて各画素の輝度を測定する輝度測定工程の様子を示す斜視図である。図5は、図4の側面方向より見た側面図である。

【0039】

図4、図5に示すように、図3で説明したEL表示装置41を作製した後、X方向およびY方向に移動可能なステージ42上に載置する。その後、RGBのサブピクセル毎に駆動信号を供給して点灯させ、CCDカメラによる第1の撮像装置43により各画素の発光を測定する。第1の撮像装置43は、発光部の画素の解像度に対応するように、EL表示装置の解像度と同じ解像度を有する。

【0040】

次に、第1の撮像装置43による各画素の発光の測定が終了した後は、第1の撮像装置43より低い解像度を有するCCDカメラによる第2の撮像装置44により測定可能な位置にEL表示装置41を移動させ、第2の撮像装置44により複数の画素の発光を測定する。

【0041】

この第1の撮像装置43および第2の撮像装置44により測定した画像データは、それぞれ画像処理部45に送られる。画像処理部45では、第1の撮像装置43および第2の撮像装置44により測定した画像データに基づいて、輝度データを取得し、各画素の補正データを作成する。

【0042】

図6は、本技術によるEL表示装置において、輝度測定工程により各画素の補正データを作成するステップの一例を示すフローチャートである。図7は、第1の撮像装置による各画素の発光の測定を行う第1の輝度測定工程を説明するための説明図である。図8は、第2の撮像装置による複数の画素の発光の測定を行う第2の輝度測定工程を説明するための説明図である。

【0043】

図6に示すように、発光部を発光させて各画素の輝度を測定する輝度測定工程においては、まず、測定開始工程A1において、図4、図5に示すように、X方向およびY方向に移動可能なステージ42上に載置する。

【0044】

次に、パネル点灯工程A2において、RGBのサブピクセル毎に駆動信号を供給して点灯させる。

【0045】

次に、第1の輝度測定工程A3においては、ステージ42を移動させながら、発光部の画素の解像度に対応する解像度を有するCCDカメラによる第1の撮像装置43により各画素の発光を測定する。第1の輝度測定工程A3においては、図7に示すように、EL表示装置41の画素41aを順次点灯させ、その点灯させた画素41aを撮影できるように、第1の撮像装置43の位置合わせを行いながら、パネル全体に亘って各画素の発光を測定する。このとき、第1の撮像装置43は、画素41aの解像度に対応する解像度を有する撮像素子43aにより測定する。図7は、第1の撮像装置43が4個×4個の16個の撮像素子を有する場合の例である。

【0046】

第1の輝度測定工程A3で取得された画像に基づき、画像処理部45は画像処理を行って、全ての各画素の輝度データを取得し、書込み・読出し可能なRAMなどの記憶媒体に一時的にデータを書き込むデータ格納A4の動作を行う。

【0047】

次に、第2の輝度測定工程A5においては、第1の撮像装置43より低い解像度を有するCCDカメラによる第2の撮像装置44により複数の画素の発光を測定する。第2の輝度測定工程A5においては、図8に示すように、EL表示装置41の縦方向(X個)×横方向(Y個)の領域、例えばX個×Y個が3×3の9個の画素領域41bを1グループとして順次点灯させる。その後、その点灯させた画素領域41bを撮影できるように、第2

の撮像装置 4 4 の位置合わせを行いながら、複数の画素による画素領域 4 1 b の発光を測定する。このとき、第 2 の撮影装置 4 4 は、3 個 × 3 個の 9 個の画素の点灯領域を、 x (X より小さい整数) 個 × y (Y より小さい整数) 個、例えば x 個 × y 個が 2×2 の 4 個の撮像素子 4 4 a で測定する。図 8 は、第 2 の撮像装置 4 4 が 4 個 × 4 個の 16 個の撮像素子を有する場合の例である。

【0048】

第 2 の輝度測定工程 A 5 で取得された画像に基づき、画像処理部 4 5 は画像処理を行って、測定領域の輝度データを取得し、第 1 の輝度測定工程 A 3 により取得したデータと演算処理を行い、第 1 の輝度測定工程 A 3 により取得したデータの補正を行うデータ補正 A 6 の動作を行う。また、画像処理部 4 5 は、データの補正動作を行った後、再度記憶媒体に書き込む画素毎の補正データ書込み A 7 の動作を行い、測定終了 A 8 となる。

【0049】

このように輝度測定工程は、発光部の画素の解像度に対応する解像度を有する第 1 の撮像装置 4 3 により各画素の発光を測定して輝度データを取得する第 1 の輝度測定工程 A 3 と、第 1 の輝度測定工程 A 3 の後、第 1 の撮像装置 4 3 より低い解像度を有する第 2 の撮像装置 4 4 により複数の画素の発光を測定して輝度データの補正を行う第 2 の輝度測定工程 A 5 とを有している。これにより、EL 表示装置を駆動するための各画素の補正データを求める際に、画素を個々に発光させた各画素の画像データを取得して補正データを求め、この補正データに対し、複数の画素領域を発光させた画像データに基づく補正を行うこととなり、表示画面全体に亘って、より均一な発光輝度を有する EL 表示装置を得ることが可能となり、EL 表示装置の製造時の歩留まり向上を実現することができる。

【0050】

なお、上記実施の形態においては、より高精細化を実現しやすい構造であるトップエミッション型で作成したが、本技術はボトムエミッション構造にも有効な技術である。

【0051】

以上のように、本出願において開示する技術の例示として、上記の実施の形態を説明した。しかしながら、本開示における技術は、これに限定されず、変更、置き換え、付加、省略などを行った実施の形態にも適用できる。

【産業上の利用可能性】

【0052】

以上のように本技術によれば、EL 表示装置を製造する際の歩留まりを向上させる上で有用である。

【符号の説明】

【0053】

- 1, 2 2 薄膜トランジスタアレイ装置
- 2, 2 3 陽極
- 3, 2 5 発光層
- 4, 2 7 陰極
- 5 画素
- 6 画素回路
- 7 ゲート配線
- 8 ソース配線
- 9 電源配線
- 10, 1 1 薄膜トランジスタ
- 2 1 ベース基板
- 2 4 正孔輸送層
- 2 6 電子輸送層
- 2 8 パンク
- 2 9 封止層
- 3 0 接着層

- 3 1 封止用基板
- 4 1 E L 表示装置
- 4 1 a 画素
- 4 1 b 画素領域
- 4 2 ステージ
- 4 3 第 1 の撮像装置
- 4 3 a 撮像素子
- 4 4 第 2 の撮像装置
- 4 4 a 撮像素子
- 4 5 画像処理部

【手続補正 2】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

複数個の画素を配列して配置した発光部と、前記発光部の発光を制御する薄膜トランジスタアレイ装置とを備えた E L 表示装置の製造方法であって、前記発光部を発光させて前記画素の発光を測定してその画素の輝度データを取得する輝度測定工程を有し、前記輝度測定工程は、前記複数個の画素の全てを点灯させ、前記発光部の画素の解像度に対応する解像度を有する第 1 の撮像装置により各画素の発光を測定して全ての各画素の輝度データを取得する第 1 の輝度測定工程と、前記第 1 の輝度測定工程の後、前記複数個の画素を、 X 個 \times Y 個の複数個の画素領域を 1 グループとして順次点灯させ、前記第 1 の撮像装置より低い解像度を有する第 2 の撮像装置により x (X より小さい整数) 個 \times y (Y より小さい整数) 個の画素の発光を測定して x 個 \times y 個の画素の輝度データを取得し、前記第 1 の輝度測定工程で取得した前記各画素の輝度データの補正を前記取得した x 個 \times y 個の画素の輝度データに基づいて行う第 2 の輝度測定工程とを有していることを特徴とする E L 表示装置の製造方法。

【手続補正 3】

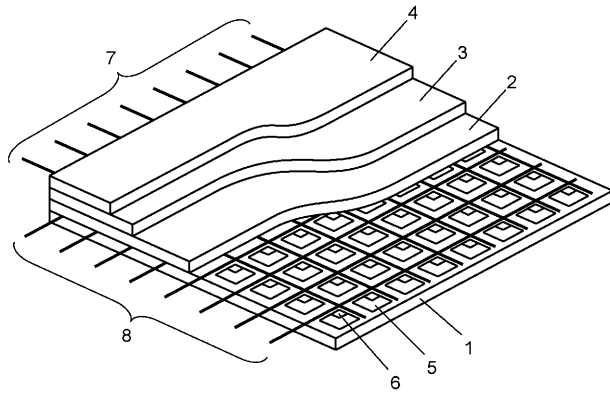
【補正対象書類名】図面

【補正対象項目名】全図

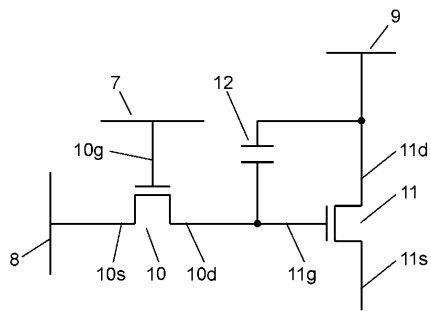
【補正方法】変更

【補正の内容】

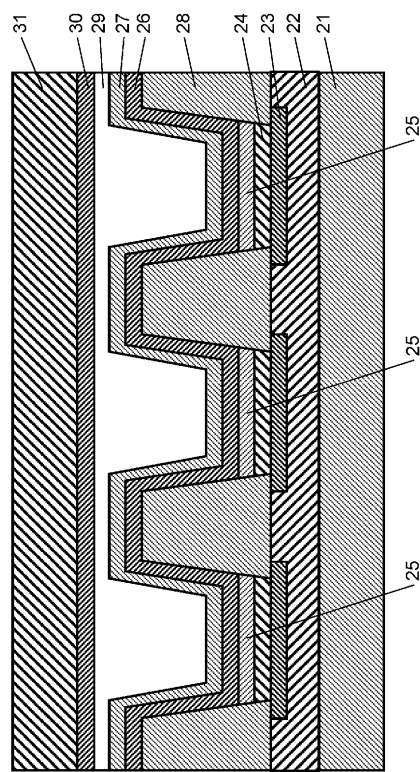
【 図 1 】



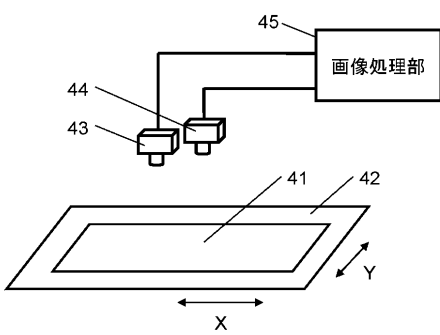
【 図 2 】



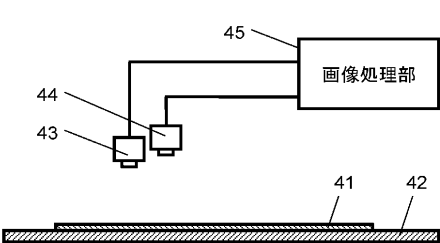
【 図 3 】



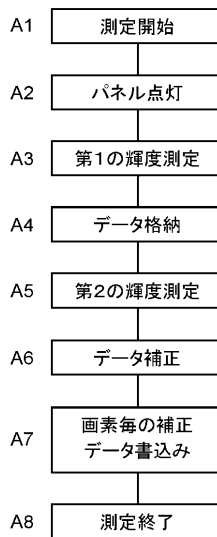
【 図 4 】



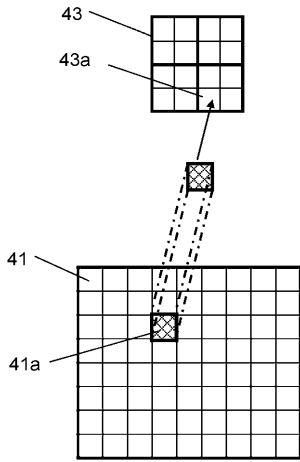
【 図 5 】



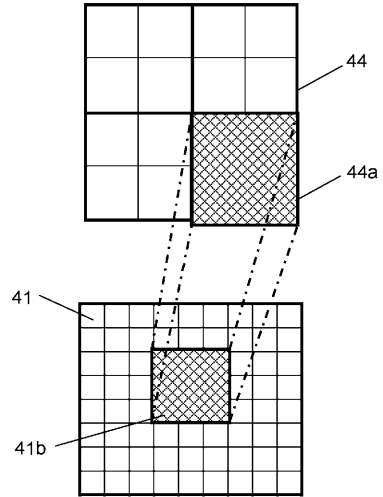
【 図 6 】



【 図 7 】



【 図 8 】



【 国際調査報告 】

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2014/002160

A. CLASSIFICATION OF SUBJECT MATTER G09G3/30(2006.01)i, G09F9/00(2006.01)i, G09F9/30(2006.01)i, G09G3/20 (2006.01)i, H01L27/32(2006.01)i, H01L51/50(2006.01)i, H05B33/10(2006.01)i, H05B33/12(2006.01)i According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) G09G3/30, G09F9/00, G09F9/30, G09G3/20, H01L27/32, H01L51/50, H05B33/10, H05B33/12 Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2014 Kokai Jitsuyo Shinan Koho 1971-2014 Toroku Jitsuyo Shinan Koho 1994-2014 Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2001-350442 A (Matsushita Electric Industrial Co., Ltd.), 21 December 2001 (21.12.2001), entire text; all drawings & US 7227519 B1 & EP 1225557 A1 & WO 2001/026085 A1 & TW 472277 B & CN 1377495 A	1-2
Y	JP 2006-148756 A (Noritsu Koki Co., Ltd.), 08 June 2006 (08.06.2006), entire text; all drawings & US 2006/0110032 A1 & EP 1662316 A2 & CN 1779564 A	1-2
<input checked="" type="checkbox"/> Further documents are listed in the continuation of Box C. <input type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search 14 July, 2014 (14.07.14)		Date of mailing of the international search report 22 July, 2014 (22.07.14)
Name and mailing address of the ISA/ Japanese Patent Office		Authorized officer
Facsimile No.		Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2014/002160

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
P, X	JP 2013-250420 A (Panasonic Corp.), 12 December 2013 (12.12.2013), entire text; all drawings (Family: none)	1-2

国際調査報告		国際出願番号 PCT/J P 2 0 1 4 / 0 0 2 1 6 0	
A. 発明の属する分野の分類 (国際特許分類 (IPC)) Int.Cl. G09G3/30(2006.01)i, G09F9/00(2006.01)i, G09F9/30(2006.01)i, G09G3/20(2006.01)i, H01L27/32(2006.01)i, H01L51/50(2006.01)i, H05B33/10(2006.01)i, H05B33/12(2006.01)i			
B. 調査を行った分野 調査を行った最小限資料 (国際特許分類 (IPC)) Int.Cl. G09G3/30, G09F9/00, G09F9/30, G09G3/20, H01L27/32, H01L51/50, H05B33/10, H05B33/12			
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2014年 日本国実用新案登録公報 1996-2014年 日本国登録実用新案公報 1994-2014年			
国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)			
C. 関連すると認められる文献			
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号	
Y	JP 2001-350442 A (松下電器産業株式会社) 2001.12.21, 全文, 全図 & US 7227519 B1 & EP 1225557 A1 & WO 2001/026085 A1 & TW 472277 B & CN 1377495 A	1-2	
Y	JP 2006-148756 A (ノーリツ鋼機株式会社) 2006.06.08, 全文, 全図 & US 2006/0110032 A1 & EP 1662316 A2 & CN 1779564 A	1-2	
P, X	JP 2013-250420 A (パナソニック株式会社) 2013.12.12, 全文, 全図 (ファミリーなし)	1-2	
<input type="checkbox"/> C欄の続きにも文献が列挙されている。		<input type="checkbox"/> パテントファミリーに関する別紙を参照。	
* 引用文献のカテゴリー 「A」特に関連のある文献ではなく、一般的技術水準を示すもの 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す) 「O」口頭による開示、使用、展示等に言及する文献 「P」国際出願日前で、かつ優先権の主張の基礎となる出願		の日の後に公表された文献 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」同一パテントファミリー文献	
国際調査を完了した日 14.07.2014		国際調査報告の発送日 22.07.2014	
国際調査機関の名称及びあて先 日本国特許庁 (ISA/J P) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号		特許庁審査官 (権限のある職員) 武田 悟	2G 9307
		電話番号 03-3581-1101 内線 3226	

フロントページの続き

(51) Int.Cl.	F I	テーマコード(参考)
	H 0 5 B 33/14	A
	H 0 5 B 33/12	B
	H 0 5 B 33/10	

(81) 指定国 AP(BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, RU, TJ, TM), EP(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US

(72) 発明者 今井 佑紀

大阪府門真市大字門真 1 0 0 6 番地 パナソニック株式会社内

(72) 発明者 根来 靖典

大阪府門真市大字門真 1 0 0 6 番地 パナソニック株式会社内

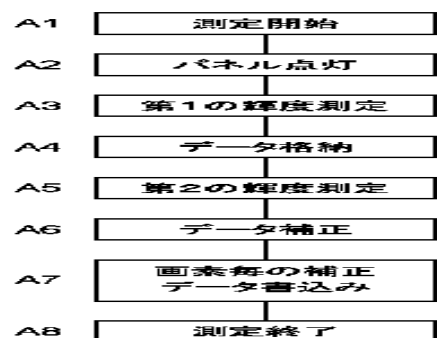
F ターム(参考) 3K107 AA01 BB01 CC02 CC42 CC45 EE03 GG56
 5C080 AA06 BB05 CC03 DD05 DD15 DD28 EE29 EE30 FF11 GG07
 HH10 JJ01 JJ03 JJ06 JJ07
 5C380 AA01 AB06 AB11 AB12 AB34 BA29 BB04 CA12 CC02 CC09
 CC26 CC33 CC62 CD012 DA02 DA06 DA31 FA05 FA21 FA28
 GA02 GA18

(注) この公表は、国際事務局(WIPO)により国際公開された公報を基に作成したものである。なおこの公表に係る日本語特許出願(日本語実用新案登録出願)の国際公開の効果は、特許法第184条の10第1項(実用新案法第48条の13第2項)により生ずるものであり、本掲載とは関係ありません。

专利名称(译)	EL显示器件的制造方法		
公开(公告)号	JPWO2014174806A1	公开(公告)日	2017-02-23
申请号	JP2015513552	申请日	2014-04-16
[标]申请(专利权)人(译)	日本有机雷特显示器股份有限公司		
申请(专利权)人(译)	株式会社JOLED		
[标]发明人	杉山和史 福島幹 今井佑紀 根来靖典		
发明人	杉山 和史 福島 幹 今井 佑紀 根来 靖典		
IPC分类号	G09G3/30 G09G3/20 H01L51/50 H05B33/12 H05B33/10		
CPC分类号	H01L51/0031 G01J3/506 G01J2001/4247 G09G3/006 G09G3/32 G09G2320/0693 H01L27/3244 H05B33/10		
FI分类号	G09G3/30.K G09G3/30.J G09G3/20.670.Q G09G3/20.641.P G09G3/20.642.A H05B33/14.A H05B33/12.B H05B33/10		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC02 3K107/CC42 3K107/CC45 3K107/EE03 3K107/GG56 5C080/AA06 5C080/BB05 5C080/CC03 5C080/DD05 5C080/DD15 5C080/DD28 5C080/EE29 5C080/EE30 5C080/FF11 5C080/GG07 5C080/HH10 5C080/JJ01 5C080/JJ03 5C080/JJ06 5C080/JJ07 5C380/AA01 5C380/AB06 5C380/AB11 5C380/AB12 5C380/AB34 5C380/BA29 5C380/BB04 5C380/CA12 5C380/CC02 5C380/CC09 5C380/CC26 5C380/CC33 5C380/CC62 5C380/CD012 5C380/DA02 5C380/DA06 5C380/DA31 5C380/FA05 5C380/FA21 5C380/FA28 5C380/GA02 5C380/GA18		
代理人(译)	吉川修 Sobashima正雄		
优先权	2013089025 2013-04-22 JP		
外部链接	Espacenet		

摘要(译)

一种制造具有发光部分的EL显示装置的方法，其中排列有多个像素，以及控制发光部分的发光的薄膜晶体管阵列装置，包括获得亮度数据的亮度测量步骤像素，发光部分被点亮。亮度测量步骤包括第一亮度测量步骤和第二亮度测量步骤。在第一亮度测量步骤中，第一成像装置通过测量每个像素的发光来获得亮度数据。第一装置具有与发光部分的像素的分辨率相对应的分辨率。在第一步骤之后的第二亮度测量步骤中，第二成像装置测量多个像素的发光，以校正第一亮度测量步骤中获得的每个像素的亮度数据。第二成像装置的分辨率低于第一成像装置。



- A1 Start measurement
- A2 Light up panel
- A3 Measure first luminance
- A4 Store data
- A5 Measure second luminance
- A6 Correct data
- A7 Write correction data by each pixel
- A8 End measurement