

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5940769号
(P5940769)

(45) 発行日 平成28年6月29日 (2016. 6. 29)

(24) 登録日 平成28年5月27日 (2016. 5. 27)

(51) Int. Cl.

F I

G O 9 G 3/30 (2006. 01)

G O 9 G 3/30 J

G O 9 G 3/20 (2006. 01)

G O 9 G 3/30 K

H O 1 L 51/50 (2006. 01)

G O 9 G 3/20 6 2 2 E

G O 9 G 3/20 6 2 2 D

G O 9 G 3/20 6 2 4 B

請求項の数 22 (全 18 頁) 最終頁に続く

(21) 出願番号 特願2011-124258 (P2011-124258)
 (22) 出願日 平成23年6月2日 (2011. 6. 2)
 (65) 公開番号 特開2012-145906 (P2012-145906A)
 (43) 公開日 平成24年8月2日 (2012. 8. 2)
 審査請求日 平成26年5月30日 (2014. 5. 30)
 (31) 優先権主張番号 10-2011-0001419
 (32) 優先日 平成23年1月6日 (2011. 1. 6)
 (33) 優先権主張国 韓国 (KR)

(73) 特許権者 512187343
 三星ディスプレイ株式会社
 Samsung Display Co.,
 Ltd.
 大韓民国京畿道龍仁市器興区三星路 1
 (74) 代理人 110000671
 八田国際特許業務法人
 (72) 発明者 張 桓 壽
 大韓民国京畿道龍仁市器興区農書洞山 2 4
 (72) 発明者 卞 昌 洙
 大韓民国京畿道龍仁市器興区農書洞山 2 4
 審査官 橋本 直明

最終頁に続く

(54) 【発明の名称】 発光制御線駆動部及びこれを用いた有機電界発光表示装置

(57) 【特許請求の範囲】

【請求項 1】

それぞれが発光制御信号を外部に供給する第 1 から第 n ステージを備える発光制御線駆動部において、

第 1 ステージには外部からの開始信号が供給でき、第 2 から第 n ステージには前段ステージからのサンプリング信号が供給できるように、前記第 1 から第 n ステージが接続され、

前記第 1 から第 n ステージのそれぞれは、

前記発光制御信号を外部に供給する第 1 出力端子と第 1 電源との間に接続され、第 1 ノードに印加された電圧に対応してターンオンまたはターンオフされる第 1 トランジスタと

10

前記第 1 出力端子と前記第 1 電源よりも低い電圧の第 2 電源との間に接続され、第 2 ノードに印加された電圧に対応してターンオンまたはターンオフされる第 2 トランジスタと

前記外部からの開始信号または前記前段ステージからのサンプリング信号が供給される第 4 入力端子と前記第 1 ノードとの間に接続され、ゲート電極が第 1 入力端子に接続される第 3 トランジスタと、

前記第 1 電源と前記第 2 ノードとの間に接続され、ゲート電極が前記第 1 ノードに接続される第 4 トランジスタと、

前記第 1 入力端子及び第 2 入力端子に接続され、次段ステージの第 4 入力端子と接続さ

20

れる第2出力端子に前記サンプリング信号を供給するための第1制御部と、

前記第1入力端子及び第3入力端子に接続され、前記第2ノードの電圧を制御するための第2制御部と、

前記第2入力端子と前記第2ノードとの間に接続される第1キャパシタとを備え、

前記第1制御部は、

前記第4入力端子と第3ノードとの間に接続され、ゲート電極が前記第1入力端子に接続される第5トランジスタと、

第6ノードと前記第2入力端子との間に接続され、ゲート電極が前記第3ノードに接続される第6トランジスタと、

前記第6ノードと前記第1電源との間に接続され、ゲート電極が前記第1出力端子に接続される第7トランジスタと、

前記第3ノードと前記第6ノードとの間に接続される第3キャパシタと、

前記第1出力端子と前記第1電源との間に接続される第4キャパシタとを備え、

前記第2制御部は、

前記第1入力端子と第4ノードとの間に接続され、ゲート電極が前記第1ノードに接続される第8トランジスタと、

前記第4ノードと前記第2電源との間に接続され、ゲート電極が前記第1入力端子に接続される第9トランジスタと、

前記第2ノードと第5ノードとの間に接続され、ゲート電極が前記第3入力端子に接続される第10トランジスタと、

前記第5ノードと前記第3入力端子との間に接続され、ゲート電極が前記第4ノードに接続される第11トランジスタと、

前記第4ノードと前記第5ノードとの間に接続される第5キャパシタとを備えることを特徴とする発光制御線駆動部。

【請求項2】

前記第1ノードと前記第1電源との間に接続される第2キャパシタをさらに備えることを特徴とする請求項1に記載の発光制御線駆動部。

【請求項3】

前記第1入力端子は第1クロック信号、前記第2入力端子は第2クロック信号、及び前記第3入力端子は第3クロック信号を受け、前記第4入力端子は、前記外部からの開始信号または前記前段ステージからのサンプリング信号を受けることを特徴とする請求項1または2に記載の発光制御線駆動部。

【請求項4】

前記第1クロック信号、第2クロック信号、及び第3クロック信号は、互いに重畳しないことを特徴とする請求項3に記載の発光制御線駆動部。

【請求項5】

前記第1クロック信号及び第2クロック信号のそれぞれは、 i (i は自然数) 水平期間の周期に設定され、前記第3クロック信号は、 $i/2$ 水平期間の周期に設定されることを特徴とする請求項3または4に記載の発光制御線駆動部。

【請求項6】

水平期間の間、前記第1クロック信号または第2クロック信号が供給された後、前記第3クロック信号が供給されることを特徴とする請求項5に記載の発光制御線駆動部。

【請求項7】

前記第2出力端子は、前記第6ノードに電氣的に接続されることを特徴とする請求項1から6のいずれかに記載の発光制御線駆動部。

【請求項8】

前記第4入力端子と前記第3トランジスタとの間に接続され、第1制御信号が供給されたときにターンオンされる第12トランジスタと、

第5入力端子と前記第1制御部との間に接続され、第2制御信号が供給されたときにターンオンされる第13トランジスタとをさらに備えることを特徴とする請求項1から7の

10

20

30

40

50

いずれかに記載の発光制御線駆動部。

【請求項 9】

前記第 1 制御信号及び第 2 制御信号は、互いに重畳しないことを特徴とする請求項 8 に記載の発光制御線駆動部。

【請求項 10】

前記第 5 入力端子は、開始信号または次段ステージのサンプリング信号を受けることを特徴とする請求項 8 または 9 に記載の発光制御線駆動部。

【請求項 11】

前記第 1 ノードと前記第 2 電源との間に接続され、リセット信号が供給されたときにターンオンされる第 1 4 トランジスタをさらに備えることを特徴とする請求項 1 から 10 のいずれかに記載の発光制御線駆動部。

10

【請求項 12】

前記リセット信号は、すべてのステージに共通に供給されることを特徴とする請求項 11 に記載の発光制御線駆動部。

【請求項 13】

走査線に走査信号を順次に供給するための走査駆動部と、
データ線にデータ信号を供給するためのデータ駆動部と、
発光制御線に発光制御信号を供給するための発光制御線駆動部と、
前記走査線、データ線、及び発光制御線の交差部に位置する画素と、を備え、
前記発光制御線駆動部は、前記発光制御線のそれぞれに接続され、それぞれが発光制御信号を外部に供給する第 1 から第 n ステージを備え、

20

第 1 ステージには外部からの開始信号が供給でき、第 2 から第 n ステージには前段ステージからのサンプリング信号が供給できるように、前記第 1 から第 n ステージが接続され、

前記第 1 から第 n ステージのそれぞれは、

前記発光制御信号を外部に供給する第 1 出力端子と第 1 電源との間に接続され、第 1 ノードに印加された電圧に対応してターンオンまたはターンオフされる第 1 トランジスタと、

前記第 1 出力端子と前記第 1 電源よりも低い電圧の第 2 電源との間に接続され、第 2 ノードに印加された電圧に対応してターンオンまたはターンオフされる第 2 トランジスタと、

30

前記外部からの開始信号または前記前段ステージからのサンプリング信号が供給される第 4 入力端子と前記第 1 ノードとの間に接続され、ゲート電極が第 1 入力端子に接続される第 3 トランジスタと、

前記第 1 電源と前記第 2 ノードとの間に接続され、ゲート電極が前記第 1 ノードに接続される第 4 トランジスタと、

前記第 1 入力端子及び第 2 入力端子に接続され、次段ステージの第 4 入力端子と接続される第 2 出力端子に前記サンプリング信号を供給するための第 1 制御部と、

前記第 1 入力端子及び第 3 入力端子に接続され、前記第 2 ノードの電圧を制御するための第 2 制御部と、

40

前記第 2 入力端子と前記第 2 ノードとの間に接続される第 1 キャパシタとを備え、

前記第 1 制御部は、

前記第 4 入力端子と第 3 ノードとの間に接続され、ゲート電極が前記第 1 入力端子に接続される第 5 トランジスタと、

第 6 ノードと前記第 2 入力端子との間に接続され、ゲート電極が前記第 3 ノードに接続される第 6 トランジスタと、

前記第 6 ノードと前記第 1 電源との間に接続され、ゲート電極が前記第 1 出力端子に接続される第 7 トランジスタと、

前記第 3 ノードと前記第 6 ノードとの間に接続される第 3 キャパシタと、

前記第 1 出力端子と前記第 1 電源との間に接続される第 4 キャパシタとを備え、

50

前記第 2 制御部は、

前記第 1 入力端子と第 4 ノードとの間に接続され、ゲート電極が前記第 1 ノードに接続される第 8 トランジスタと、

前記第 4 ノードと前記第 2 電源との間に接続され、ゲート電極が前記第 1 入力端子に接続される第 9 トランジスタと、

前記第 2 ノードと第 5 ノードとの間に接続され、ゲート電極が前記第 3 入力端子に接続される第 10 トランジスタと、

前記第 5 ノードと前記第 3 入力端子との間に接続され、ゲート電極が前記第 4 ノードに接続される第 11 トランジスタと、

前記第 4 ノードと前記第 5 ノードとの間に接続される第 5 キャパシタとを備えることを特徴とする有機電界発光表示装置。

10

【請求項 14】

前記第 1 ノードと前記第 1 電源との間に接続される第 2 キャパシタをさらに備えることを特徴とする請求項 13 に記載の有機電界発光表示装置。

【請求項 15】

i (i は奇数または偶数) 番目のステージに接続された前記第 1 入力端子は第 1 クロック信号、前記第 2 入力端子は第 2 クロック信号、及び前記第 3 入力端子は第 3 クロック信号を受け、前記第 4 入力端子は、前記外部からの開始信号または前記前段ステージからのサンプリング信号を受けることを特徴とする請求項 13 または 14 に記載の有機電界発光表示装置。

20

【請求項 16】

$i + 1$ 番目のステージに接続された前記第 1 入力端子は第 2 クロック信号、前記第 2 入力端子は第 1 クロック信号、及び前記第 3 入力端子は第 3 クロック信号を受け、前記第 4 入力端子は、前記外部からの開始信号または前記前段ステージからのサンプリング信号を受けることを特徴とする請求項 15 に記載の有機電界発光表示装置。

【請求項 17】

前記第 1 クロック信号及び第 2 クロック信号のそれぞれは、 i (i は自然数) 水平期間の周期に設定され、前記第 3 クロック信号は、 $i / 2$ 水平期間の周期に設定されることを特徴とする請求項 16 に記載の有機電界発光表示装置。

【請求項 18】

30

水平期間の間、前記第 1 クロック信号または第 2 クロック信号が供給された後、前記第 3 クロック信号が供給されることを特徴とする請求項 16 または 17 に記載の有機電界発光表示装置。

【請求項 19】

前記 i 番目のステージ及び $i + 1$ 番目のステージに供給される前記第 3 クロック信号は、互いに異なる伝送線を経由して供給されることを特徴とする請求項 16 から 18 のいずれかに記載の有機電界発光表示装置。

【請求項 20】

前記第 2 出力端子は、前記第 6 ノードに電氣的に接続されることを特徴とする請求項 13 から 19 のいずれかに記載の有機電界発光表示装置。

40

【請求項 21】

前記第 4 入力端子と前記第 3 トランジスタとの間に接続され、第 1 制御信号が供給されたときにターンオンされる第 12 トランジスタと、

第 5 入力端子と前記第 1 制御部との間に接続され、第 2 制御信号が供給されたときにターンオンされる第 13 トランジスタとをさらに備え、

前記第 12 トランジスタ及び第 13 トランジスタは、互いに異なる時間にターンオンされることを特徴とする請求項 13 から 20 のいずれかに記載の有機電界発光表示装置。

【請求項 22】

前記第 1 ノードと前記第 2 電源との間に接続され、リセット信号が供給されたときにターンオンされる第 14 トランジスタをさらに備えることを特徴とする請求項 13 から 21

50

のいずれかに記載の有機電界発光表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、発光制御線駆動部及びこれを用いた有機電界発光表示装置に関し、特に、出力の安定性を確保するとともに、発光制御信号の幅を自由に調整できるようにした発光制御線駆動部及びこれを用いた有機電界発光表示装置に関する。

【背景技術】

【0002】

最近、陰極線管 (Cathode Ray Tube) の欠点である重量及び体積を減らすことが可能な各種平板表示装置が開発されている。平板表示装置には、液晶表示装置 (Liquid Crystal Display)、電界放出表示装置 (Field Emission Display)、プラズマ表示パネル (Plasma Display Panel)、及び有機電界発光表示装置 (Organic Light Emitting Display Device) などがある。

【0003】

平板表示装置のうち、有機電界発光表示装置は、電子と正孔との再結合により光を発生する有機発光ダイオードを用いて映像を表示する。有機電界発光表示装置は、応答速度が速く、かつ、低消費電力で駆動できるという利点がある。一般的な有機電界発光表示装置は、画素ごとに形成されるトランジスタを用いて、データ信号に対応する電流を有機発光ダイオードに供給することにより、有機発光ダイオードから光が発生するようにする。

【0004】

従来の有機電界発光表示装置は、データ線にデータ信号を供給するためのデータ駆動部と、走査線に走査信号を順次に供給するための走査駆動部と、発光制御線に発光制御信号を供給するための発光制御線駆動部と、データ線、走査線、及び発光制御線に接続される複数の画素を含む画素部とを備える。

【0005】

画素部に含まれた画素は、走査線に走査信号が供給されたときに選択され、データ線からデータ信号を受ける。データ信号を受けた画素は、データ信号に対応する所定輝度の光を生成しながら、所定の映像を表示する。ここで、画素の発光時間は、発光制御線から供給される発光制御信号によって制御される。一般的に、発光制御信号は、1つの走査線または2つの走査線に供給される走査信号と重畳するように供給されながら、データ信号が供給される画素を非発光状態に設定する。

【0006】

このため、発光制御線駆動部は、発光制御線のそれぞれに接続されるステージを備える。ステージは、4つ以上のクロック信号を受けてハイまたはロー (Low) の電圧を出力線に出力する。

【0007】

しかし、従来の発光制御線駆動部に備えられるステージは、4つ以上のクロック信号によって駆動されるため、多数のトランジスタを含み、これにより、製造費用が増加するとともに、駆動の信頼性の確保が難しいという問題があった。また、発光制御線駆動部をPMOSTランジスタで構成する場合、ローレベルの出力が不安定であるという問題があった。

【0008】

詳細には、発光制御線にロー信号を供給する場合、ロー信号を出力するトランジスタのゲート電極は、ロー信号より低い電圧を維持しなければならない。しかし、リーク電流などによってトランジスタのゲート電極の電圧が上昇し、これにより、ロー信号の出力が不安定になるという問題があった。

【先行技術文献】

【特許文献】

10

20

30

40

50

【 0 0 0 9 】

【特許文献 1】大韓民国特許公開第 2 0 1 0 - 0 0 8 7 8 7 0 号明細書

【特許文献 2】大韓民国特許公開第 2 0 1 0 - 0 0 8 7 8 7 1 号明細書

【特許文献 3】大韓民国特許公開第 2 0 1 0 - 0 0 9 3 7 3 8 号明細書

【発明の概要】

【発明が解決しようとする課題】

【 0 0 1 0 】

そこで、本発明の目的は、出力の安定性を確保するとともに、発光制御信号の幅を自由に調整できるようにした発光制御線駆動部及びこれを用いた有機電界発光表示装置を提供することである。

10

【課題を解決するための手段】

【 0 0 1 1 】

本発明に係る発光制御線駆動部は、それぞれが発光制御信号を外部に供給する第 1 から第 n ステージを備える発光制御線駆動部において、第 1 ステージには外部からの開始信号が供給でき、第 2 から第 n ステージには前段ステージからのサンプリング信号が供給できるように、前記第 1 から第 n ステージが接続され、前記第 1 から第 n ステージのそれぞれは、前記発光制御信号を外部に供給する第 1 出力端子と第 1 電源との間に接続され、第 1 ノードに印加された電圧に対応してターンオンまたはターンオフされる第 1 トランジスタと、前記第 1 出力端子と前記第 1 電源よりも低い電圧の第 2 電源との間に接続され、第 2 ノードに印加された電圧に対応してターンオンまたはターンオフされる第 2 トランジスタと、前記外部からの開始信号または前記前段ステージからのサンプリング信号が供給される第 4 入力端子と前記第 1 ノードとの間に接続され、ゲート電極が第 1 入力端子に接続される第 3 トランジスタと、前記第 1 電源と前記第 2 ノードとの間に接続され、ゲート電極が前記第 1 ノードに接続される第 4 トランジスタと、前記第 1 入力端子及び第 2 入力端子に接続され、次段ステージの第 4 入力端子と接続される第 2 出力端子に前記サンプリング信号を供給するための第 1 制御部と、前記第 1 入力端子及び第 3 入力端子に接続され、前記第 2 ノードの電圧を制御するための第 2 制御部と、前記第 2 入力端子と前記第 2 ノードとの間に接続される第 1 キャパシタとを備え、前記第 1 制御部は、前記第 4 入力端子と第 3 ノードとの間に接続され、ゲート電極が前記第 1 入力端子に接続される第 5 トランジスタと、第 6 ノードと前記第 2 入力端子との間に接続され、ゲート電極が前記第 3 ノードに接続される第 6 トランジスタと、前記第 6 ノードと前記第 1 電源との間に接続され、ゲート電極が前記第 1 出力端子に接続される第 7 トランジスタと、前記第 3 ノードと前記第 6 ノードとの間に接続される第 3 キャパシタと、前記第 1 出力端子と前記第 1 電源との間に接続される第 4 キャパシタとを備え、前記第 2 制御部は、前記第 1 入力端子と第 4 ノードとの間に接続され、ゲート電極が前記第 1 ノードに接続される第 8 トランジスタと、前記第 4 ノードと前記第 2 電源との間に接続され、ゲート電極が前記第 1 入力端子に接続される第 9 トランジスタと、前記第 2 ノードと第 5 ノードとの間に接続され、ゲート電極が前記第 3 入力端子に接続される第 10 トランジスタと、前記第 5 ノードと前記第 3 入力端子との間に接続され、ゲート電極が前記第 4 ノードに接続される第 11 トランジスタと、前記第 4 ノードと前記第 5 ノードとの間に接続される第 5 キャパシタとを備える。

20

30

40

【 0 0 1 2 】

好ましくは、前記第 1 ノードと前記第 1 電源との間に接続される第 2 キャパシタをさらに備える。前記第 1 入力端子は第 1 クロック信号、前記第 2 入力端子は第 2 クロック信号、及び前記第 3 入力端子は第 3 クロック信号を受け、前記第 4 入力端子は、前記外部からの開始信号または前記前段ステージからのサンプリング信号を受ける。前記第 1 クロック信号、第 2 クロック信号、及び第 3 クロック信号は、互いに重畳しない。前記第 1 クロック信号及び第 2 クロック信号のそれぞれは、 i (i は自然数) 水平期間の周期に設定され、前記第 3 クロック信号は、 $i / 2$ 水平期間の周期に設定される。水平期間の間、前記第 1 クロック信号または第 2 クロック信号が供給された後、前記第 3 クロック信号が供給される。

50

【0013】

前記第1制御部は、前記第4入力端子と第3ノードとの間に接続され、ゲート電極が前記第1入力端子に接続される第5トランジスタと、第6ノードと前記第2入力端子との間に接続され、ゲート電極が前記第3ノードに接続される第6トランジスタと、前記第6ノードと前記第1電源との間に接続され、ゲート電極が前記第1出力端子に接続される第7トランジスタと、前記第3ノードと前記第6ノードとの間に接続される第3キャパシタと、前記第1出力端子と前記第1電源との間に接続される第4キャパシタとを備える。前記第2出力端子は、前記第6ノードに電氣的に接続される。

【0014】

前記第2制御部は、前記第1入力端子と第4ノードとの間に接続され、ゲート電極が前記第1ノードに接続される第8トランジスタと、前記第4ノードと前記第2電源との間に接続され、ゲート電極が前記第1入力端子に接続される第9トランジスタと、前記第2ノードと第5ノードとの間に接続され、ゲート電極が前記第3入力端子に接続される第10トランジスタと、前記第5ノードと前記第3入力端子との間に接続され、ゲート電極が前記第4ノードに接続される第11トランジスタと、前記第4ノードと前記第5ノードとの間に接続される第5キャパシタとを備える。

【0015】

前記第4入力端子と前記第3トランジスタとの間に接続され、第1制御信号が供給されたときにターンオンされる第12トランジスタと、第5入力端子と前記第1制御部との間に接続され、第2制御信号が供給されたときにターンオンされる第13トランジスタとをさらに備える。前記第1制御信号及び第2制御信号は、互いに重畳しない。前記第1ノードと前記第2電源との間に接続され、リセット信号が供給されたときにターンオンされる第14トランジスタをさらに備える。前記リセット信号は、すべてのステージに共通に供給される。

【0016】

本発明に係る有機電界発光表示装置は、走査線に走査信号を順次に供給するための走査駆動部と、データ線にデータ信号を供給するためのデータ駆動部と、発光制御線に発光制御信号を供給するための発光制御線駆動部と、前記走査線、データ線、及び発光制御線の交差部に位置する画素と、を備え、前記発光制御線駆動部は、前記発光制御線のそれぞれに接続され、それぞれが発光制御信号を外部に供給するステージを備え、第1ステージには外部からの開始信号が供給でき、第2から第nステージには前段ステージからのサンプリング信号が供給できるように、前記第1から第nステージが接続され、前記第1から第nステージのそれぞれは、前記発光制御信号を外部に供給する第1出力端子と第1電源との間に接続され、第1ノードに印加された電圧に対応してターンオンまたはターンオフされる第1トランジスタと、前記第1出力端子と前記第1電源よりも低い電圧の第2電源との間に接続され、第2ノードに印加された電圧に対応してターンオンまたはターンオフされる第2トランジスタと、前記外部からの開始信号または前記前段ステージからのサンプリング信号が供給される第4入力端子と前記第1ノードとの間に接続され、ゲート電極が第1入力端子に接続される第3トランジスタと、前記第1電源と前記第2ノードとの間に接続され、ゲート電極が前記第1ノードに接続される第4トランジスタと、前記第1入力端子及び第2入力端子に接続され、次段ステージの第4入力端子と接続される第2出力端子に前記サンプリング信号を供給するための第1制御部と、前記第1入力端子及び第3入力端子に接続され、前記第2ノードの電圧を制御するための第2制御部と、前記第2入力端子と前記第2ノードとの間に接続される第1キャパシタとを備え、前記第1制御部は、前記第4入力端子と第3ノードとの間に接続され、ゲート電極が前記第1入力端子に接続される第5トランジスタと、第6ノードと前記第2入力端子との間に接続され、ゲート電極が前記第3ノードに接続される第6トランジスタと、前記第6ノードと前記第1電源との間に接続され、ゲート電極が前記第1出力端子に接続される第7トランジスタと、前記第3ノードと前記第6ノードとの間に接続される第3キャパシタと、前記第1出力端子と前記第1電源との間に接続される第4キャパシタとを備え、前記第2制御部は、前記第1

10

20

30

40

50

入力端子と第４ノードとの間に接続され、ゲート電極が前記第１ノードに接続される第８トランジスタと、前記第４ノードと前記第２電源との間に接続され、ゲート電極が前記第１入力端子に接続される第９トランジスタと、前記第２ノードと第５ノードとの間に接続され、ゲート電極が前記第３入力端子に接続される第１０トランジスタと、前記第５ノードと前記第３入力端子との間に接続され、ゲート電極が前記第４ノードに接続される第１１トランジスタと、前記第４ノードと前記第５ノードとの間に接続される第５キャパシタとを備える。

【発明の効果】

【００１７】

本発明に係る発光制御線駆動部及びこれを用いた有機電界発光表示装置によれば、クロック信号を用いてロー信号を出力するトランジスタのゲート電極の電圧を周期的に下降させるため、出力の安定性を確保することができる。また、本発明では、開始信号の幅に対応して発光制御信号の幅を調整できるという利点がある。さらに、本発明では、ステージが３つのクロック信号を受けることから、回路構成を単純化することができる。

【図面の簡単な説明】

【００１８】

【図１】本発明の実施形態に係る有機電界発光表示装置を示す図である。

【図２】図１における発光制御線駆動部のステージを概略的に示す図である。

【図３】図２におけるステージの第１実施形態を示す回路図である。

【図４】図３におけるステージの動作過程を示すタイミングチャートである。

【図５】図２におけるステージの第２実施形態を示す回路図である。

【図６】図２におけるステージの第３実施形態を示す回路図である。

【発明を実施するための形態】

【００１９】

以下、本発明の属する技術分野における通常の知識を有する者が本発明を容易に実施できる好ましい実施形態を、添付した図１～図６を参照して詳細に説明する。

【００２０】

図１は、本発明の実施形態に係る有機電界発光表示装置を示す図である。

【００２１】

図１に示すように、本発明の実施形態に係る有機電界発光表示装置は、走査線Ｓ１～Ｓ_n、データ線Ｄ１～Ｄ_m、及び発光制御線Ｅ１～Ｅ_nの交差部に位置する画素５０を含む画素部４０と、走査線Ｓ１～Ｓ_nを駆動するための走査駆動部１０と、データ線Ｄ１～Ｄ_mを駆動するためのデータ駆動部２０と、発光制御線Ｅ１～Ｅ_nを駆動するための発光制御線駆動部３０と、駆動部１０、２０、３０を制御するためのタイミング制御部６０とを備える。

【００２２】

走査駆動部１０は、走査線Ｓ１～Ｓ_nに走査信号を順次に供給する。走査線Ｓ１～Ｓ_nに走査信号が供給されると、画素５０が水平ライン単位で選択される。

【００２３】

データ駆動部２０は、走査信号に同期するように、データ線Ｄ１～Ｄ_mにデータ信号を供給する。データ線Ｄ１～Ｄ_mに供給されたデータ信号は、走査信号によって選択された画素５０に供給される。

【００２４】

発光制御線駆動部３０は、発光制御線Ｅ１～Ｅ_nに発光制御信号を順次に供給する。ここで、発光制御線駆動部３０は、データ信号に対応する電圧を充電する期間の間、画素５０が非発光状態に設定されるように発光制御信号を供給する。このため、*i*（*i*は自然数）番目の発光制御線Ｅ_{*i*}に供給される発光制御信号は、*i*番目の走査線Ｓ_{*i*}に供給される走査信号と重畳する。一方、発光制御信号の幅は、画素５０の構造、実現しようとする輝度などに対応して自由に設定可能である。

【００２５】

10

20

30

40

50

図 2 は、図 1 における発光制御線駆動部のステージを概略的に示す図である。

【 0 0 2 6 】

図 2 に示すように、本発明の発光制御線駆動部 3 0 は、 n 本の発光制御線 $E_1 \sim E_n$ に発光制御信号を供給するために、 n 個のステージ 3 2 1 ~ 3 2 n を備える。ステージ 3 2 1 ~ 3 2 n のそれぞれは、発光制御線 $E_1 \sim E_n$ に接続され、3 つのクロック信号 $CLK_1 \sim CLK_3$ によって駆動される。

【 0 0 2 7 】

ステージ 3 2 1 ~ 3 2 n のそれぞれは、第 1 入力端子 3 3 と、第 2 入力端子 3 4 と、第 3 入力端子 3 5 と、第 4 入力端子 3 6 とを備える。

【 0 0 2 8 】

k (k は奇数または偶数) 番目のステージ 3 2 k に含まれた第 1 入力端子 3 3 は、第 1 クロック信号 CLK_1 を受け、第 2 入力端子 3 4 は、第 2 クロック信号 CLK_2 を受ける。そして、 $k + 1$ 番目のステージ 3 2 $k + 1$ に含まれた第 1 入力端子 3 3 は、第 2 クロック信号 CLK_2 を受け、第 2 入力端子 3 4 は、第 1 クロック信号 CLK_1 を受ける。ステージ 3 2 1 ~ 3 2 n のそれぞれに含まれた第 3 入力端子 3 5 には、第 3 クロック信号 CLK_3 が供給され、第 4 入力端子 3 6 には、開始信号 FLM または前段ステージのサンプリング信号が供給される。

【 0 0 2 9 】

これらのステージ 3 2 1 ~ 3 2 n は、同一の回路で構成され、開始信号 FLM に対応して幅が変化する発光制御信号を生成する。

【 0 0 3 0 】

図 3 は、図 2 におけるステージの第 1 実施形態を示す回路図である。図 3 では、説明の便宜上、第 1 ステージ 3 2 1 を示すものとする。

【 0 0 3 1 】

図 3 に示すように、本発明の第 1 実施形態に係るステージ 3 2 1 は、第 1 トランジスタ M_1 ~ 第 4 トランジスタ M_4 と、第 1 キャパシタ C_1 と、第 2 キャパシタ C_2 と、第 1 制御部 1 0 0 と、第 2 制御部 1 0 2 とを備える。

【 0 0 3 2 】

第 1 トランジスタ M_1 は、第 1 出力端子 3 7 と第 1 電源 VDD との間に接続される。そして、第 1 トランジスタ M_1 のゲート電極は第 1 ノード N_1 に接続される。第 1 トランジスタ M_1 は、第 1 ノード N_1 に印加された電圧に対応して第 1 出力端子 3 7 の電圧を制御する。実際に、第 1 トランジスタ M_1 がターンオンされると、第 1 電源 VDD 、すなわち、ハイ電圧が第 1 出力端子 3 7 に供給される。第 1 出力端子 3 7 は、発光制御線 E_1 に接続されるため、第 1 出力端子 3 7 に供給されたハイ電圧は発光制御信号として用いられる。

【 0 0 3 3 】

第 2 トランジスタ M_2 は、第 1 出力端子 3 7 と第 2 電源 VSS との間に接続される。そして、第 2 トランジスタ M_2 のゲート電極は第 2 ノード N_2 に接続される。第 2 トランジスタ M_2 は、第 2 ノード N_2 に印加された電圧に対応して第 1 出力端子 3 7 の電圧を制御する。実際に、第 2 トランジスタ M_2 がターンオンされると、第 2 電源 VSS 、すなわち、ロー電圧が第 1 出力端子 3 7 に供給される。

【 0 0 3 4 】

第 3 トランジスタ M_3 は、第 4 入力端子 3 6 と第 1 ノード N_1 との間に接続される。そして、第 3 トランジスタ M_3 のゲート電極は第 1 入力端子 3 3 に接続される。第 3 トランジスタ M_3 は、第 1 入力端子 3 3 に供給される第 1 クロック信号 CLK_1 に対応してターンオンまたはターンオフされる。第 3 トランジスタ M_3 がターンオンされると、第 4 入力端子 3 6 と第 1 ノード N_1 とが電氣的に接続され、第 4 入力端子 3 6 に開始信号 FLM (または前段のサンプリング信号) が供給されたとき、第 1 トランジスタ M_1 がターンオンされる。

【 0 0 3 5 】

第4トランジスタM4は、第1電源VDDと第2ノードN2との間に接続される。そして、第4トランジスタM4のゲート電極は第1ノードN1に接続される。第4トランジスタM4は、第1ノードN1に印加された電圧に対応してターンオンまたはターンオフされながら、第2ノードN2の電圧を制御する。すなわち、第4トランジスタM4は、第1ノードN1にロー電圧が印加された場合にターンオンされ、第2ノードN2に第1電源VDDの電圧を供給する。第1ノードN1にロー電圧が供給された場合、第2ノードN2にはハイ電圧が供給され、これにより、第1トランジスタM1及び第2トランジスタM2は、互いに異なる時間にターンオンまたはターンオフされる。

【0036】

第1キャパシタC1は、第2入力端子34と第2ノードN2との間に接続される。第1キャパシタC1は、第2入力端子34に供給される第2クロック信号CLK2に対応して第2ノードN2の電圧を制御する。第1キャパシタC1の詳細な動作過程は後述する。

10

【0037】

第2キャパシタC2は、第1ノードN1と第1電源VDDとの間に接続される。第2キャパシタC2は、第1トランジスタM1のターンオンまたはターンオフに対応する電圧を充電する。

【0038】

第1制御部100は、第1クロック信号CLK1及び第2クロック信号CLK2に対応して第2出力端子38にサンプリング信号を供給する。このため、第1制御部100は、第5トランジスタM5と、第6トランジスタM6と、第7トランジスタM7と、第3キャパシタC3と、第4キャパシタC4とを備える。

20

【0039】

第5トランジスタM5は、第4入力端子36と第3ノードN3との間に接続される。そして、第5トランジスタM5のゲート電極は第1入力端子33に接続される。第5トランジスタM5は、第1入力端子33に供給される第1クロック信号CLK1に対応してターンオンまたはターンオフされながら、第3ノードN3の電圧を制御する。

【0040】

第6トランジスタM6は、第6ノードN6と第2入力端子34との間に接続される。そして、第6トランジスタM6のゲート電極は第3ノードN3に接続される。第6トランジスタM6は、第3ノードN3に印加された電圧に対応して第6ノードN6の電圧を制御する。

30

【0041】

第7トランジスタM7は、第1電源VDDと第6ノードN6との間に接続される。そして、第7トランジスタM7のゲート電極は第1出力端子37に接続される。第7トランジスタM7は、第1出力端子37に印加された電圧に対応してターンオンまたはターンオフされながら、第6ノードN6の電圧を制御する。

【0042】

第3キャパシタC3は、第3ノードN3と第6ノードN6との間に接続される。第3キャパシタC3は、第6トランジスタM6のターンオンまたはターンオフに対応する電圧を充電する。

40

【0043】

第4キャパシタC4は、第1電源VDDと第1出力端子37との間に接続される。第4キャパシタC4は、第7トランジスタM7のターンオンまたはターンオフに対応する電圧を充電する。

【0044】

一方、第2出力端子38は第6ノードN6に接続される。第2出力端子38は、第6ノードN6に印加された電圧をサンプリング信号として次段ステージ322（図2参照）に供給する。

【0045】

第2制御部102は、第1クロック信号CLK1及び第3クロック信号CLK3に対応

50

して第2ノードN2の電圧を制御する。実際に、第2制御部102は、第1出力端子37に発光制御信号が供給されない期間の間、第2ノードN2の電圧をロー電圧に維持する。このため、第2制御部102は、第8トランジスタM8と、第9トランジスタM9と、第10トランジスタM10と、第11トランジスタM11と、第5キャパシタC5とを備える。

【0046】

第8トランジスタM8は、第1入力端子33と第4ノードN4との間に接続される。そして、第8トランジスタM8のゲート電極は第1ノードN1に接続される。第8トランジスタM8は、第1ノードN1に印加された電圧に対応してターンオンまたはターンオフされながら、第4ノードN4の電圧を制御する。

10

【0047】

第9トランジスタM9は、第4ノードN4と第2電源VSSとの間に接続される。そして、第9トランジスタM9のゲート電極は第1入力端子33に接続される。第9トランジスタM9は、第1入力端子33に供給される第1クロック信号CLK1に対応してターンオンまたはターンオフされながら、第4ノードN4の電圧を制御する。

【0048】

第10トランジスタM10は、第2ノードN2と第5ノードN5との間に接続される。そして、第10トランジスタM10のゲート電極は第3入力端子35に接続される。第10トランジスタM10は、第3入力端子35に供給される第3クロック信号CLK3に対応してターンオンまたはターンオフされながら、第2ノードN2の電圧を制御する。

20

【0049】

第11トランジスタM11は、第5ノードN5と第3入力端子35との間に接続される。そして、第11トランジスタM11のゲート電極は第4ノードN4に接続される。第11トランジスタM11は、第4ノードN4に印加された電圧に対応してターンオンまたはターンオフされながら、第5ノードN5の電圧を制御する。

【0050】

第5キャパシタC5は、第4ノードN4と第5ノードN5との間に接続される。第5キャパシタC5は、第11トランジスタM11のターンオンまたはターンオフに対応する電圧を充電する。

【0051】

30

図4は、図3におけるステージの駆動方法を示す図である。

【0052】

図4に示すように、第1クロック信号CLK1及び第2クロック信号CLK2は、 i (i は自然数) H の周期で供給され、第3クロック信号CLK3は、 $i/2 H$ の周期で供給される。図4では、説明の便宜上、第1クロック信号CLK1及び第2クロック信号CLK2は、 $2 H$ の周期に設定され、第3クロック信号CLK3は、 $1 H$ の周期に設定されることを示している。

【0053】

一方、第1クロック信号CLK1及び第2クロック信号CLK2は、互いに異なる水平期間 H に供給され、第3クロック信号CLK3は、第1クロック信号CLK1及び第3クロック信号CLK3と重畳しないように、水平期間 H ごとに供給される。そして、水平期間 H の間、第1クロック信号CLK1または第2クロック信号CLK2が供給された後、第3クロック信号CLK3が供給される。つまり、特定の水平期間には、第1クロック信号CLK1が供給された後に第3クロック信号CLK3が供給され、次の水平期間には、第2クロック信号CLK2が供給された後に第3クロック信号CLK3が供給される。

40

【0054】

動作過程を詳細に説明すると、まず、第4入力端子36に開始信号FLM(ロー信号)が供給される。第4入力端子36に開始信号が供給された後に、第1入力端子33に第1クロック信号CLK1が供給される。第1クロック信号CLK1が供給されると、第3トランジスタM3、第5トランジスタM5、及び第9トランジスタM9がターンオンされる

50

。

【 0 0 5 5 】

第 3 トランジスタ M 3 がターンオンされると、第 1 ノード N 1 に開始信号 F L M が供給される。第 1 ノード N 1 に開始信号 F L M が供給されると、第 1 トランジスタ M 1、第 4 トランジスタ M 4、及び第 8 トランジスタ M 8 がターンオンされる。第 1 トランジスタ M 1 がターンオンされたとき、第 2 キャパシタ C 2 には、第 1 トランジスタ M 1 のターンオンに対応する電圧が充電される。

【 0 0 5 6 】

第 1 トランジスタ M 1 がターンオンされると、第 1 電源 V D D の電圧が第 1 出力端子 3 7 に供給される。この場合、発光制御線 E 1 には発光制御信号が供給される。

10

【 0 0 5 7 】

第 4 トランジスタ M 4 がターンオンされると、第 2 ノード N 2 に第 1 電源 V D D が供給される。第 2 ノード N 2 に第 1 電源 V D D が供給されると、第 2 トランジスタ M 2 がターンオフされる。第 2 トランジスタ M 2 がターンオフされると、安定的に第 1 電源 V D D が第 1 出力端子 3 7 に供給可能である。

【 0 0 5 8 】

第 8 トランジスタ M 8 がターンオンされると、第 4 ノード N 4 と第 1 入力端子 3 3 とが電氣的に接続される。このとき、第 1 入力端子 3 3 に第 1 クロック信号 C L K 1 が供給されるため、第 4 ノード N 4 はロー電圧を受ける。

【 0 0 5 9 】

20

第 5 トランジスタ M 5 がターンオンされると、開始信号が第 3 ノード N 3 に供給される。開始信号が第 3 ノード N 3 に供給されると、第 6 トランジスタ M 6 がターンオンされる。第 6 トランジスタ M 6 がターンオンされると、第 6 ノード N 6 と第 2 入力端子 3 4 とが電氣的に接続される。ここで、第 2 入力端子 3 4 には第 2 クロック信号 C L K 2 が供給されないため、第 6 ノード N 6 はハイ電圧を維持し、これにより、第 2 出力端子 3 8 にサンプリング信号が供給されない。一方、第 6 トランジスタ M 6 がターンオンされるため、第 3 キャパシタ C 3 には第 6 トランジスタ M 6 のターンオンに対応する電圧が充電される。

【 0 0 6 0 】

第 9 トランジスタ M 9 がターンオンされると、第 2 電源 V S S の電圧が第 4 ノード N 4 に供給される。第 4 ノード N 4 に第 2 電源 V S S が供給されると、第 1 1 トランジスタ M 1 1 がターンオンされる。第 1 1 トランジスタ M 1 1 がターンオンされると、第 5 ノード N 5 と第 3 入力端子 3 5 とが電氣的に接続される。ここで、第 3 入力端子 3 5 には第 3 クロック信号 C L K 3 が供給されないため、第 5 ノード N 5 はハイ電圧を維持する。一方、第 1 1 トランジスタ M 1 1 がターンオンされるため、第 5 キャパシタ C 5 には第 1 1 トランジスタのターンオンに対応する電圧が充電される。

30

【 0 0 6 1 】

以後、第 1 入力端子 3 3 への第 1 クロック信号 C L K 1 の供給が中断される。第 1 クロック信号 C L K 1 の供給が中断されると、第 3 トランジスタ M 3、第 5 トランジスタ M 5、及び第 9 トランジスタ M 9 がターンオフされる。

【 0 0 6 2 】

40

第 3 トランジスタ M 3 がターンオフされると、第 4 入力端子 3 6 と第 1 ノード N 1 とが電氣的に遮断される。このとき、第 1 ノード N 1 は、第 2 キャパシタ C 2 によってロー電圧を維持する。したがって、第 1 トランジスタ M 1 はターンオン状態を維持し、これにより、第 1 出力端子 3 7 には第 1 電源 V D D の電圧が出力される。同様に、第 2 キャパシタ C 2 の電圧により第 4 トランジスタ M 4 がターンオン状態を維持するため、第 2 トランジスタ M 2 は安定的にターンオフ状態を維持する。

【 0 0 6 3 】

第 5 トランジスタ M 5 がターンオフされると、第 4 入力端子 3 6 と第 3 ノード N 3 とが電氣的に遮断される。このとき、第 3 キャパシタ C 3 に充電された電圧に対応して、第 6 トランジスタ M 6 はターンオン状態を維持し、これにより、第 2 出力端子 3 8 は前の電圧

50

を維持する。

【 0 0 6 4 】

第 9 トランジスタ M 9 がターンオフされると、第 4 ノード N 4 と第 2 電源 V S S とが電氣的に遮断される。ここで、第 1 ノード N 1 に印加された電圧に対応して第 8 トランジスタ M 8 がターンオン状態を維持するため、第 4 ノード N 4 は第 1 入力端子 3 3 と電氣的接続を維持する。したがって、第 4 ノード N 4 は、第 1 入力端子 3 3 に供給される電圧、すなわち、ハイ信号の電圧に上昇する。第 4 ノード N 4 がハイ信号の電圧を受けると、第 1 1 トランジスタ M 1 1 がターンオフされる。このとき、第 5 キャパシタ C 5 は、第 1 1 トランジスタ M 1 1 のターンオフに対応する電圧を充電する。

【 0 0 6 5 】

以後、第 3 入力端子 3 5 に第 3 クロック信号 C L K 3 が供給される。第 3 クロック信号 C L K 3 が供給されると、第 1 0 トランジスタ M 1 0 がターンオンされる。第 1 0 トランジスタ M 1 0 がターンオンされると、第 2 ノード N 2 と第 5 ノード N 5 とが電氣的に接続される。このとき、第 4 トランジスタ M 4 がターンオン状態を維持するとともに、第 1 1 トランジスタ M 1 1 がターンオフ状態を維持するため、第 2 ノード N 2 は第 1 電源 V D D の電圧を維持する。

【 0 0 6 6 】

第 3 クロック信号 C L K 3 が供給された後、次の水平期間に第 2 入力端子 3 4 に第 2 クロック信号 C L K 2 が供給される。このとき、第 6 トランジスタ M 6 がターンオン状態に設定されるため、第 6 ノード N 6 には第 2 クロック信号 C L K 2 が供給される。第 6 ノード N 6 に供給された第 2 クロック信号 C L K 2 は、サンプリング信号として第 2 出力端子 3 8 を経由して次段ステージに供給される。一方、第 6 ノード N 2 に第 2 クロック信号 C L K 2 が供給されたとき、第 3 キャパシタ C 3 のカップリングによって第 3 ノード N 3 の電圧も下降する。したがって、第 6 トランジスタ M 6 は安定的にターンオン状態を維持する。

【 0 0 6 7 】

また、第 2 入力端子 3 4 に供給された第 2 クロック信号 C L K 2 は、第 1 キャパシタ C 1 のカップリングによって第 2 ノード N 2 に伝達される。ここで、第 2 ノード N 2 は、第 1 電源 V D D を受けるため、電圧が変化することなく、第 1 電源 V D D の電圧を維持する。

【 0 0 6 8 】

以後、第 3 入力端子 3 5 に第 3 クロック信号 C L K 3 が供給される。第 3 クロック信号 C L K 3 が供給されると、第 1 0 トランジスタ M 1 0 がターンオンされる。第 1 0 トランジスタ M 1 0 がターンオンされると、第 2 ノード N 2 と第 5 ノード N 5 とが電氣的に接続される。このとき、第 4 トランジスタ M 4 がターンオン状態を維持するとともに、第 1 1 トランジスタ M 1 1 がターンオフ状態を維持するため、第 2 ノード N 2 は第 1 電源 V D D の電圧を維持する。

【 0 0 6 9 】

第 3 クロック信号 C L K 3 が供給された後、次の水平期間に開始信号 F L M の供給が中断（すなわち、ハイ電圧）されるとともに、第 1 入力端子 3 3 に第 1 クロック信号 C L K 1 が供給される。

【 0 0 7 0 】

第 1 クロック信号 C L K 1 が供給されると、第 3 トランジスタ M 3、第 5 トランジスタ M 5、及び第 9 トランジスタ M 9 がターンオンされる。

【 0 0 7 1 】

第 3 トランジスタ M 3 がターンオンされると、第 1 ノード N 1 と第 4 入力端子 3 6 とが電氣的に接続される。このとき、第 1 ノード N 1 にハイ電圧が供給されるため、第 1 トランジスタ M 1、第 4 トランジスタ M 4、及び第 8 トランジスタ M 8 がターンオフされる。第 1 トランジスタ M 1 がターンオフされると、第 1 出力端子 3 7 はフローティング状態に設定される。この場合、第 1 出力端子 3 7 は、前の期間の出力信号であるハイ電圧を維持

10

20

30

40

50

する。

【 0 0 7 2 】

実際に、発光制御線 E 1 に供給された発光制御信号は画素 5 0 に供給されるため、画素それぞれのキャパシタによって充電される。したがって、第 1 出力端子 3 7 がフローティング状態に設定されても、画素 5 0 及び発光制御線の寄生キャパシタなどによって前の期間の出力電圧を維持する。

【 0 0 7 3 】

第 5 トランジスタ M 5 がターンオンされると、第 3 ノード N 3 にハイ電圧が供給され、これにより、第 6 トランジスタ M 6 がターンオフされる。第 6 トランジスタ M 6 がターンオフされると、第 6 ノード N 6 と第 2 入力端子 3 4 との電氣的接続が遮断される。このとき、第 3 キャパシタ C 3 は、第 6 トランジスタ M 6 のターンオフに対応する電圧を充電する。

10

【 0 0 7 4 】

第 9 トランジスタ M 9 がターンオンされると、第 4 ノード N 4 と第 2 電源 V S S とが電氣的に接続される。このとき、第 4 ノード N 4 は第 2 電源 V S S の電圧を受け、これにより、第 1 1 トランジスタ M 1 1 がターンオンされる。第 1 1 トランジスタ M 1 1 がターンオンされると、第 5 ノード N 5 と第 3 入力端子 3 5 とが電氣的に接続される。一方、第 5 キャパシタ C 5 には第 1 1 トランジスタ M 1 1 のターンオンに対応する電圧が充電される。

【 0 0 7 5 】

20

以後、第 3 入力端子 3 5 に第 3 クロック信号 C L K 3 が供給される。第 3 クロック信号 C L K 3 が供給されると、第 1 0 トランジスタ M 1 0 がターンオンされる。第 1 0 トランジスタ M 1 0 がターンオンされると、第 5 ノード N 5 を経由して第 2 ノード N 2 と第 3 入力端子 3 5 とが電氣的に接続される。このとき、第 2 ノード N 2 には第 3 クロック信号 C L K 3、すなわち、ロー電圧が供給される。第 2 ノード N 2 にロー電圧が供給されると、第 2 トランジスタ M 2 がターンオンされ、これにより、第 1 出力端子 3 7 に第 2 電源 V S S の電圧が出力される。この場合、発光制御線 E 1 に発光制御信号の供給が中断される。第 1 出力端子 3 7 に第 2 電源 V S S が供給されると、第 7 トランジスタ M 7 がターンオンされる。第 7 トランジスタ M 7 がターンオンされると、第 6 ノード N 6 に第 1 電源 V D D の電圧が供給される。

30

【 0 0 7 6 】

一方、本発明では、第 2 トランジスタ M 2 が安定的にターンオンできるように、第 3 クロック信号 C L K 3 が第 2 電源 V S S より低い電圧に設定可能である。以後、ステージ 3 2 1 (図 2 参照) は、次の開始信号 F L M が供給される前まで、第 1 出力端子 3 7 に第 1 電源 V D D の電圧を出力する。

【 0 0 7 7 】

また、本発明では、第 2 クロック信号 C L K 2 が供給されるたびに、第 1 キャパシタ C 1 のカップリングによって第 2 ノード N 2 の電圧が下降する。したがって、第 2 ノード N 2 の電圧は安定的にロー電圧を維持し、これにより、第 1 出力端子 3 7 に第 2 電源 V S S の電圧を安定的に出力することができる。

40

【 0 0 7 8 】

一方、サンプリング信号は、第 2 クロック信号 C L K 2 に同期するように、次段ステージに供給される (次段ステージは、第 1 入力端子に第 2 クロック信号 C L K 2 が供給される)。この場合、次段ステージは、サンプリング信号を用いて安定的に発光制御信号を出力する。

【 0 0 7 9 】

また、図 4 には、開始信号 F L M に対応して 1 つのサンプリング信号が生成されることが示されているが、本発明はこれに限定されない。例えば、開始信号 F L M が 2 つの第 1 クロック信号 C L K 1 と重畳する場合、2 つのサンプリング信号が次段ステージに供給される。したがって、本発明では、開始信号 F L M の幅を制御することにより、発光制御信

50

号の幅を自由に調整することができる。

【 0 0 8 0 】

図 5 は、図 2 におけるステージの第 2 実施形態を示す図である。図 5 を説明するにあたり、図 3 と同一の構成については同一の図面符号を割り当てるとともに、詳細な説明は省略する。

【 0 0 8 1 】

図 5 に示すように、本発明の第 2 実施形態に係るステージ 3 2 1 は、双方向駆動のために、第 1 2 トランジスタ M 1 2 と、第 1 3 トランジスタ M 1 3 とをさらに備える。

【 0 0 8 2 】

第 1 2 トランジスタ M 1 2 は、第 4 入力端子 3 6 と第 3 トランジスタ M 3 との間に接続される。そして、第 1 2 トランジスタ M 1 2 のゲート電極は第 1 制御信号 C S 1 を受ける。第 1 2 トランジスタ M 1 2 は、第 1 制御信号 C S 1 が供給されたときにターンオンされる。

10

【 0 0 8 3 】

第 1 3 トランジスタ M 1 3 は、第 5 入力端子 3 9 と第 5 トランジスタ M 5（または第 1 制御部）との間に接続される。そして、第 1 3 トランジスタ M 1 3 のゲート電極は第 2 制御信号 C S 2 を受ける。第 1 3 トランジスタ M 1 3 は、第 2 制御信号 C S 2 が供給されたときにターンオンされる。第 5 入力端子 3 9 は、開始信号または次段ステージのサンプリング信号を受ける。

【 0 0 8 4 】

20

ここで、第 1 制御信号 C S 1 及び第 2 制御信号 C S 2 は、互いに異なる時間に供給される。例えば、発光制御信号が第 1 方向（パネルの上から下へ）に供給された場合、第 1 制御信号 C S 1 が供給されて第 1 2 トランジスタ M 1 2 がターンオンされ、第 1 3 トランジスタ M 1 3 がターンオフ状態を維持する。そして、発光制御信号が第 2 方向（パネルの下から上へ）に供給された場合、第 2 制御信号 C S 2 が供給されて第 1 3 トランジスタ M 1 3 がターンオンされ、第 1 2 トランジスタ M 1 2 がターンオフ状態を維持する。

【 0 0 8 5 】

このような本発明の第 2 実施形態に係るステージ 3 2 1 は、双方向駆動のために、第 1 2 トランジスタ M 1 2 及び第 1 3 トランジスタ M 1 3 が追加されるだけであって、動作過程は、図 3 に示す第 1 実施形態と同様である。

30

【 0 0 8 6 】

図 6 は、図 2 におけるステージの第 3 実施形態を示す図である。図 6 を説明するにあたり、図 3 と同一の構成については同一の図面符号を割り当てるとともに、詳細な説明は省略する。

【 0 0 8 7 】

図 6 に示すように、本発明の第 3 実施形態に係るステージ 3 2 1 は、第 1 ノード N 1 と第 2 電源 V S S との間に接続される第 1 4 トランジスタ M 1 4 をさらに備える。第 1 4 トランジスタ M 1 4 は、リセット信号 R e s e t が供給されたときにターンオンされ、第 2 電源 V S S の電圧を第 1 ノード N 1 に供給する。第 1 ノード N 1 に第 2 電源 V S S が供給されると、第 1 トランジスタ M 1 がターンオンされ、これにより、第 1 出力端子 3 7 に第 1 電源 V D D の電圧が供給される。

40

【 0 0 8 8 】

ここで、リセット信号 R e s e t は、電源のオン及び／またはオフ時にすべてのステージ 3 2 1 ~ 3 2 n に共通に供給される。このように、電源のオン及び／またはオフ時にリセット信号 R e s e t が供給されると、発光制御線 E 1 ~ E n に発光制御信号が供給され、これにより、画素 5 0 が非発光状態に設定される。すなわち、本発明の第 3 実施形態では、リセット信号を用いて電源のオン及び／またはオフ時に過電流が流れたり、不要な光が生成されたりすることを防止することができる。

【 0 0 8 9 】

また、図 2 では、第 3 クロック信号 C L K 3 がすべてのステージ 3 2 1 ~ 3 2 n に供給

50

されることが示されているが、本発明はこれに限定されない。例えば、偶数及び奇数番目のステージのそれぞれは、互いに異なるラインを經由して第3クロック信号CLK3が供給可能である。このようにすると、第3クロック信号CLK3の負荷が最小化し、駆動の安定性を向上させることができる。

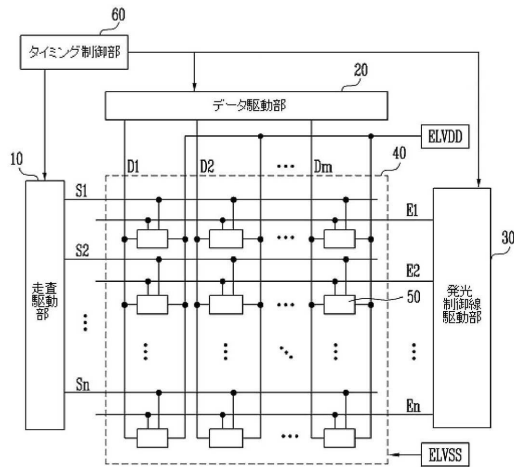
【符号の説明】

【0090】

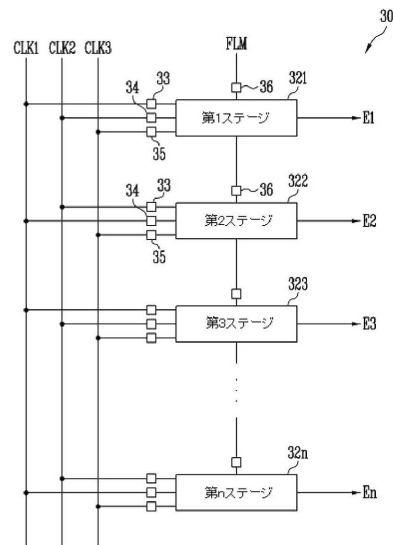
- 10：走査駆動部、
- 20：データ駆動部、
- 30：発光制御線駆動部、
- 40：画素部、
- 50：画素、
- 60：タイミング制御部、
- 321～32n：ステージ、
- C1～C6：キャパシタ、
- M1～M14：トランジスタ、
- N1～N6：ノード。

10

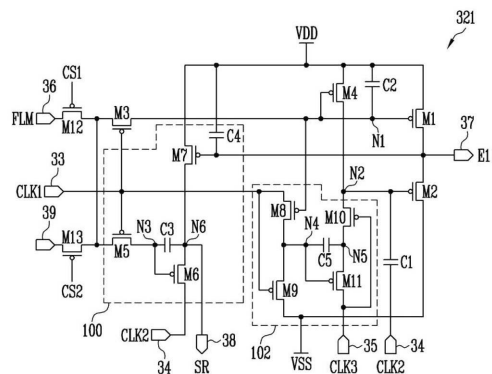
【図1】



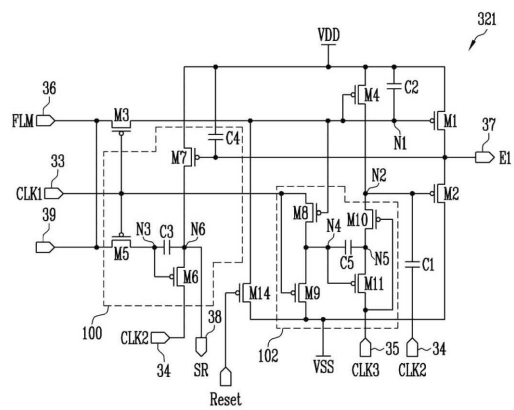
【図2】



【 図 5 】



【 図 6 】



フロントページの続き

(51)Int.Cl. F I
G 0 9 G 3/20 6 7 0 E
H 0 5 B 33/14 A

(56)参考文献 特開 2 0 0 8 - 0 8 9 9 1 5 (J P , A)
米国特許出願公開第 2 0 0 7 / 0 0 6 3 9 3 3 (U S , A 1)
米国特許出願公開第 2 0 1 0 / 0 1 8 8 3 1 6 (U S , A 1)

(58)調査した分野(Int.Cl. , D B 名)
G 0 9 G 3 / 3 0
G 0 9 G 3 / 2 0
H 0 1 L 5 1 / 5 0

专利名称(译)	发射控制线驱动部分和使用其的有机电致发光显示装置		
公开(公告)号	JP5940769B2	公开(公告)日	2016-06-29
申请号	JP2011124258	申请日	2011-06-02
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星移动显示的股票会社		
当前申请(专利权)人(译)	三星显示器的股票会社		
[标]发明人	張桓壽 卞昌洙		
发明人	張 桓 壽 卞 昌 洙		
IPC分类号	G09G3/30 G09G3/20 H01L51/50		
CPC分类号	G09G3/3266 G09G2300/0861 G09G2310/0262 G09G2310/0283 G09G2310/0286 G09G2330/025 G09G2330/027 G11C19/184 G11C19/28		
FI分类号	G09G3/30.J G09G3/30.K G09G3/20.622.E G09G3/20.622.D G09G3/20.624.B G09G3/20.670.E H05B33/14.A G09G3/3225 G09G3/3266 G09G3/3275		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC02 3K107/CC11 3K107/CC45 3K107/HH00 3K107/HH04 5C080 /AA06 5C080/BB05 5C080/DD22 5C080/HH09 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C380/AA01 5C380/AB06 5C380/BA11 5C380/CA08 5C380/CB01 5C380/CB17 5C380/CB18 5C380/CB31 5C380 /CC37 5C380/CF07 5C380/CF43		
审查员(译)	Naoaki桥本		
优先权	1020110001419 2011-01-06 KR		
其他公开文献	JP2012145906A		
外部链接	Espacenet		

摘要(译)	<p>(经修改) 要解决的问题 : 确保输出稳定性并自由调节发光控制信号的宽度。第一输出端37被连接在第一电源VDD之间, 以及第一晶体管 (TR) M1被施加到第一节点N1的电压, 第一输出端37和VDD导通/截止第二TrM连接在第四输入端和N1之间, 并通过施加到节点N2的电压导通/截止, 以及连接到第一输入端33的栅电极和3TrM3连接到连接在V DD和N2, 并且4TrM4连接到N1的栅电极之间, 被连接到第一输入端子33以及第二输入端子34, 采样的第二输出端子38用于供给的信号的第一控制单元100, 被连接到第一输入端33和第三输入端35, 用于控制N2的电压的第二控制单元102, 以及第二输入端子34 N2并且第一电容器C1连接在它们之间。 点域</p>	<p>(21) 出願番号 特願2011-124258 (P2011-124258) (22) 出願日 平成23年6月2日 (2011. 6. 2) (65) 公開番号 特開2012-145906 (P2012-145906A) (43) 公開日 平成24年8月2日 (2012. 8. 2) 審査請求日 平成26年5月30日 (2014. 5. 30) (31) 優先権主張番号 10-2011-0001419 (32) 優先日 平成23年1月6日 (2011. 1. 6) (33) 優先権主張国 韓国 (KR)</p>	<p>(73) 特許権者 512187343 三星ディスプレイ株式会社 Samsung Display Co. , Ltd. 大韓民国京畿道龍仁市器興区三星路 1 (74) 代理人 110000671 八田国際特許業務法人 (72) 発明者 張 桓 壽 大韓民国京畿道龍仁市器興区農書洞山 2 4 (72) 発明者 卞 昌 洙 大韓民国京畿道龍仁市器興区農書洞山 2 4 審査官 橋本 直明</p>
		最終頁に続く	