

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5010030号
(P5010030)

(45) 発行日 平成24年8月29日(2012.8.29)

(24) 登録日 平成24年6月8日(2012.6.8)

(51) Int.Cl.

F 1

G09G	3/30	(2006.01)	G09G	3/30	J
G09G	3/20	(2006.01)	G09G	3/20	621A
H01L	51/50	(2006.01)	G09G	3/20	621M
			G09G	3/20	623D
			G09G	3/20	624B

請求項の数 13 (全 27 頁) 最終頁に続く

(21) 出願番号 特願2010-518916 (P2010-518916)
 (86) (22) 出願日 平成21年6月30日 (2009.6.30)
 (86) 国際出願番号 PCT/JP2009/003023
 (87) 国際公開番号 WO2010/001590
 (87) 国際公開日 平成22年1月7日 (2010.1.7)
 審査請求日 平成22年2月22日 (2010.2.22)
 (31) 優先権主張番号 特願2008-176243 (P2008-176243)
 (32) 優先日 平成20年7月4日 (2008.7.4)
 (33) 優先権主張国 日本国 (JP)

(73) 特許権者 000005821
 パナソニック株式会社
 大阪府門真市大字門真1006番地
 (74) 代理人 100109210
 弁理士 新居 広守
 (72) 発明者 白水 博
 日本国大阪府門真市大字門真1006番地
 パナソニック株式会社内
 (72) 発明者 中村 哲朗
 日本国大阪府門真市大字門真1006番地
 パナソニック株式会社内

審査官 森口 忠紀

最終頁に続く

(54) 【発明の名称】表示装置及びその制御方法

(57) 【特許請求の範囲】

【請求項 1】

発光素子と、
 前記発光素子の第1電極に電気的に接続される第1電源線と、
 前記発光素子の第2電極に電気的に接続される第2電源線と、
 電圧を保持するコンデンサと、
 前記第1電極と前記第1電源線との間に設けられ前記コンデンサに保持された電圧に応じた電流を前記第1電源線と前記第2電源線との間に流して前記発光素子を発光させる駆動トランジスタと、

前記コンデンサの一方の電極に信号電圧を供給するデータ線と、
 前記信号電圧に対応する電圧を前記コンデンサに保持させる第1スイッチ素子と、
 前記データ線に信号電圧の供給を行うデータ線駆動回路と、
 前記データ線に接続され前記発光素子の電圧を検出する電圧検出回路と、
 前記第1電極と前記駆動トランジスタとの接続点と、前記データ線とを接続する第2スイッチ素子と、

前記第1スイッチ素子をON状態とすることにより前記データ線から供給された信号電圧に対応する電圧を前記コンデンサに保持させ、前記駆動トランジスタによって前記コンデンサに保持された電圧に応じた電流を前記第1電源線と前記第2電源線との間に流して前記発光素子を発光させ、前記発光素子が発光している間に、前記第1スイッチ素子をOFF状態とし、前記第2スイッチ素子をON状態とすることにより前記データ線を介して

10

20

前記電圧検出回路に前記接続点における電位を検出させる制御部と、
前記電圧検出回路にて検出された前記接続点における電位を、前記駆動トランジスタのソース - ドレイン間に流れる電流に換算する換算部と、を具備する表示装置。

【請求項 2】

さらに、

前記発光素子の電圧 - 電流特性に対応するデータが記憶されたメモリを備え、

前記換算部は、前記メモリに記憶された前記発光素子の電圧 - 電流特性に対応するデータに基づいて、前記電圧検出回路にて検出された前記接続点における電位を、前記駆動トランジスタのソース - ドレイン間に流れる電流に換算する

10

請求項 1 記載の表示装置。

【請求項 3】

前記発光素子、前記コンデンサ及び前記駆動トランジスタは画素部を構成し、

前記発光素子の電圧 - 電流特性に対応するデータは、前記画素部の発光素子の電圧 - 電流特性のデータである

請求項 2 記載の表示装置。

【請求項 4】

前記発光素子、前記コンデンサ及び前記駆動トランジスタにより構成される画素部を複数有し、

前記発光素子の電圧 - 電流特性に対応するデータは、複数の前記画素部を代表する発光素子の電圧 - 電流特性のデータである

20

請求項 2 記載の表示装置。

【請求項 5】

前記発光素子、前記コンデンサ及び前記駆動トランジスタは画素部を構成し、

複数の前記画素部と前記複数の画素部の各々に接続される複数のデータ線とを有する発光パネルを備え、

前記電圧検出回路は、

前記複数のデータ線のうち選択された一以上のデータ線を介して、前記接続点における電位を検出する一以上の電圧検出器と、

前記複数のデータ線と前記一以上の電圧検出器との間に接続され、前記選択された一以上のデータ線と前記一以上の電圧検出器とを導通させるマルチプレクサとを備え、

30

前記一以上の電圧検出回路の数は、前記複数のデータ線の本数より少ない

請求項 2 記載の表示装置。

【請求項 6】

前記マルチプレクサは、前記発光パネル上に形成されている

請求項 5 記載の表示装置。

【請求項 7】

前記第 1 電極は、前記発光素子のアノード電極であり、

前記第 1 電源線の電圧は前記第 2 電源線の電圧より高く、前記第 1 電源線から前記第 2 電源線に電流が流れる

40

請求項 1 記載の表示装置。

【請求項 8】

発光素子と、

前記発光素子の第 1 電極に電気的に接続される第 1 電源線と、

前記発光素子の第 2 電極に電気的に接続される第 2 電源線と、

電圧を保持するコンデンサと、

前記第 1 電極と前記第 1 電源線との間に設けられ前記コンデンサに保持された電圧に応じた電流を前記第 1 電源線と前記第 2 電源線との間に流して前記発光素子を発光させる駆動トランジスタと、

前記コンデンサの一方の電極に信号電圧を供給するデータ線と、

50

前記信号電圧に対応する電圧を前記コンデンサに保持させる第1スイッチ素子と、
 前記データ線に信号電圧の供給を行うデータ線駆動回路と、
 前記データ線に接続され前記発光素子の電圧を検出する電圧検出回路と、
 前記第1電極と前記駆動トランジスタとの接続点と、前記データ線とを接続する第2スイッチ素子とを具備する表示装置の制御方法であって、

前記第1スイッチ素子をON状態とすることにより前記データ線から供給された第1信号電圧に対応する電圧を前記コンデンサに保持させ、前記駆動トランジスタによって前記コンデンサに保持された電圧に応じた電流を前記第1電源線と前記第2電源線との間に流して前記発光素子を発光させ、

前記発光素子が発光している間に、前記第1スイッチ素子をOFFし、前記第2スイッチ素子をON状態とすることにより前記データ線を介して前記電圧検出回路に前記接続点における第1電位を検出させ、

前記電圧検出回路にて検出された前記接続点における第1電位を、前記駆動トランジスタのソース-ドレン間に流れる第1電流に換算する
 ことを特徴とする表示装置の制御方法。

【請求項9】

前記表示装置は、前記発光素子の電圧-電流特性に対応するデータが記憶されたメモリを備え、

前記メモリに記憶された前記発光素子の電圧-電流特性に対応するデータに基づいて、前記検出された前記接続点における第1電位を、前記駆動トランジスタのソース-ドレン間に流れる第1電流に換算する

請求項8記載の表示装置の制御方法。

【請求項10】

さらに、

前記第1スイッチ素子をON状態とすることにより前記データ線から供給された第2信号電圧に対応する電圧を前記コンデンサに保持させ、前記駆動トランジスタによって前記コンデンサに保持された電圧に応じた電流を前記第1電源線と前記第2電源線との間に流して前記発光素子を発光させ、

前記発光素子が発光している間に、前記第1スイッチ素子をOFFし、前記第2スイッチ素子をON状態とすることにより前記データ線を介して前記電圧検出回路に前記接続点における第2電位を検出させ、

前記検出された前記接続点における第2電位を、前記駆動トランジスタのソース-ドレン間に流れる第2電流に換算し、

前記第1電位、前記第2電位、前記第1電流及び前記第2電流に基づいて、前記駆動トランジスタの利得係数及び閾値電圧を算出する

請求項8記載の表示装置の制御方法。

【請求項11】

前記表示装置は、前記発光素子の電圧-電流特性に対応するデータが記憶されたメモリを備え、

前記メモリに記憶された前記発光素子の電圧-電流特性に対応するデータに基づいて、前記第1電位及び前記第2電位を、それぞれ、前記第1電流及び前記第2電流に換算する

請求項10記載の表示装置の制御方法。

【請求項12】

前記駆動トランジスタのソース及びドレンの一方に接続された前記第1電源線に設定された電源電圧を前記第1信号電圧から減じた電圧をV_{gs1}、前記電源電圧を前記第2信号電圧から減じた電圧をV_{gs2}、前記第1電流をI₁、前記第2電流をI₂、前記駆動トランジスタのチャネル領域、酸化膜容量及び移動度に関する利得関数を、及び前記駆動トランジスタの閾値電圧をV_{th}とすると、

10

20

30

40

【数1】

$$\beta = \left(\frac{\sqrt{2I_1} - \sqrt{2I_2}}{V_{gs1} - V_{gs2}} \right)^2$$

$$V_{th} = \frac{V_{gs2} \times \sqrt{2I_1} - V_{gs1} \times \sqrt{2I_2}}{\sqrt{2I_1} - \sqrt{2I_2}}$$

となる関係式を用いて、前記駆動トランジスタの利得係数及び前記閾値電圧を算出する請求項10記載の表示装置の制御方法。

【請求項13】

10

発光素子と、

前記発光素子の第1電極に電気的に接続される第1電源線と、

前記発光素子の第2電極に電気的に接続される第2電源線と、

電圧を保持するコンデンサと、

前記第1電極と前記第1電源線との間に設けられ前記コンデンサに保持された電圧に応じた電流を前記第1電源線と前記第2電源線との間に流して前記発光素子を発光させる駆動トランジスタと、

前記コンデンサの一方の電極に信号電圧を供給するデータ線と、

前記信号電圧に対応する電圧を前記コンデンサに保持させる第1スイッチ素子と、

前記データ線に信号電圧の供給を行うデータ線駆動回路と、

前記発光素子の電圧を読み出す読み出し線と、

前記読み出し線に接続され前記発光素子の電圧を検出する電圧検出回路と、

前記第1電極と前記駆動トランジスタとの接続点と、前記読み出し線とを接続する第2スイッチ素子と、

前記第1スイッチ素子をON状態とすることにより前記データ線から供給された信号電圧に対応する電圧を前記コンデンサに保持させ、前記駆動トランジスタによって前記コンデンサに保持された電圧に応じた電流を前記第1電源線と前記第2電源線との間に流して前記発光素子を発光させ、前記発光素子が発光している間に、前記第1スイッチ素子をOFF状態とし、前記第2スイッチ素子をON状態とすることにより前記読み出し線を介して前記接続点における電位を検出させる制御部と、

前記電圧検出回路にて検出された前記接続点における電位を、前記駆動トランジスタのソース-ドレイン間に流れる電流に換算する換算部と、を具備する

表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、表示装置及びその制御方法に関し、特に、半導体駆動能動素子の特性バラツキ検出方法に関する。

【背景技術】

【0002】

電流駆動型の発光素子を用いた画像表示装置として、有機EL素子(OLED:Organic Light Emitting Diode)を用いた画像表示装置(有機ELディスプレイ)が知られている。この有機ELディスプレイは、視野角特性が良好で、消費電力が少ないという利点を有するため、次世代のFPD(Flat Panel Display)候補として注目されている。

【0003】

有機ELディスプレイでは、通常、画素を構成する有機EL素子がマトリクス状に配置される。複数の行電極(走査線)と複数の列電極(データ線)との交点に有機EL素子を設け、選択した行電極と複数の列電極との間にデータ信号に相当する電圧を印加するようにして有機EL素子を駆動するものをパッシブマトリクス型の有機ELディスプレイと呼

40

50

ぶ。

【0004】

一方、複数の走査線と複数のデータ線との交点に薄膜トランジスタ (TFT: Thin Film Transistor) を設け、このTFTにドライビングトランジスタのゲートを接続し、選択した走査線を通じてこのTETをオンさせてデータ線からデータ信号をドライビングトランジスタに入力し、そのドライビングトランジスタによって有機EL素子を駆動するものをアクティブマトリクス型の有機ELディスプレイと呼ぶ。

【0005】

各行電極（走査線）を選択している期間のみ、それに接続された有機EL素子が発光するパッシブマトリクス型の有機ELディスプレイとは異なり、アクティブマトリクス型の有機ELディスプレイでは、次の走査（選択）まで有機EL素子を発光させることができるので、デューティ比が上がってもディスプレイの輝度減少を招くようなことはない。従って、低電圧で駆動できるので、低消費電力化が可能となる。しかしながら、アクティブマトリクス型の有機ELディスプレイでは、ドライビングトランジスタや有機EL素子の特性のバラツキに起因して、同じデータ信号を与えて、各画素において有機EL素子の輝度が異なり、輝度ムラが発生するという欠点がある。

10

【0006】

従来の有機ELディスプレイにおける、ドライビングトランジスタや有機EL素子の特性のバラツキや劣化（以下、特性の不均一と総称する）による輝度ムラの補償方法としては、複雑な画素回路による補償、代表画素によるフィードバック補償、また、全画素に流れる電流の合計によるフィードバック補償などが代表的である。

20

【0007】

しかし、複雑な画素回路は歩留まりを下げてしまう。また、代表画素によるフィードバックや、全画素に流れる電流の合計によるフィードバックでは、画素ごとの特性の不均一を補償できない。

【0008】

上記理由により、簡単な画素回路で、画素ごとに特性の不均一を検出する方法がいくつか提案されている。

【0009】

例えば、特許文献1に開示された発光パネル用基板、発光パネル用基板の検査方法及び発光パネルでは、従来の2つのトランジスタからなる電圧駆動画素回路に、ダイオード接続のトランジスタを接続し、それをELに見立てることによって、EL形成前の発光パネル用基板の状態において、そのダイオード接続のトランジスタに接続されたテスト線に流れる電流を測定し、データ電圧と駆動トランジスタを流れる電流との関係を検出して、画素検査及び画素特性抽出を行うことができる。また、そのEL形成後もダイオード接続のトランジスタはテスト線を用いて逆バイアスとして電流を流さないようにできるため、通常の電圧書き込み動作が行える。また、アレイの状態で検出された特性は、有機EL発光パネルを使用する際のデータ線への印加電圧の補正制御に利用することができる。

30

【先行技術文献】

【特許文献】

40

【0010】

【特許文献1】特開2006-139079号公報

【発明の概要】

【発明が解決しようとする課題】

【0011】

しかしながら、画素に流れる駆動電流は非常に微小であり、微小電流の測定を当該電流測定のためのテスト線などを介して精度よく行うことは困難である。

【0012】

特許文献1に開示された発光パネル用基板、発光パネル用基板の検査方法及び発光パネルでは、駆動トランジスタの特性を検出する際、電流測定を用いるので、特性の検出精度

50

が悪いという課題を有する。結果的には、駆動トランジスタの特性バラツキの検出精度が低く、画素間の輝度ムラが十分に補正されない。

【0013】

各画素の有する駆動トランジスタは、発光パネル内で共通の電源および共通の電極に接続されている。また、特許文献1に記載されたテスト線も発光パネル内で共通の電源および共通の電極に接続されている。上記微小電流の測定を精度よく行うことが困難である理由は、駆動トランジスタが共通電極及び共通電源に接続されているので、測定画素以外を発生原因とするノイズの影響も受けやすいこと、また、測定画素以外の負荷状況により電圧降下やインピーダンス変化の影響を受けやすいこと、が挙げられる。

【0014】

また、特許文献1に記載された微小電流の測定による駆動トランジスタの特性バラツキ検出に代表されるように、実際の発光パネルの表示動作期間以外の期間を設けて当該検出動作を実行しなければならない。そうすると、例えば、経時変化により定期的に駆動トランジスタの特性バラツキを検出して補正を更新する必要がある場合などには、当該検出動作のために表示動作期間が制限される可能性がある。

【0015】

上記課題に鑑み、本発明は、単純な画素回路でありながら、各画素の駆動能動素子の電流を高効率かつ高精度に検出することを可能とする表示装置及びその制御方法を提供することを第1の目的とする。また、その電流検出結果を用いることにより各画素の駆動能動素子の特性バラツキを高精度に検出する方法を提供することを目的とする。

【課題を解決するための手段】

【0016】

上記目的を達成するために、本発明の一態様に係る表示装置は、発光素子と、前記発光素子の第1電極に電気的に接続される第1電源線と、前記発光素子の第2電極に電気的に接続される第2電源線と、電圧を保持するコンデンサと、前記第1電極と前記第1電源線との間に設けられ前記コンデンサに保持された電圧に応じた電流を前記第1電源線と前記第2電源線との間に流して前記発光素子を発光させる駆動トランジスタと、前記コンデンサの一方の電極に信号電圧を供給するデータ線と、前記信号電圧に対応する電圧を前記コンデンサに保持させる第1スイッチ素子と、前記データ線に信号電圧の供給を行うデータ線駆動回路と、前記データ線に接続され前記発光素子の電圧を検出する電圧検出回路と、前記第1電極と前記駆動トランジスタとの接続点と、前記データ線とを接続する第2スイッチ素子と、前記第1スイッチ素子をON状態とすることにより前記データ線から供給された信号電圧に対応する電圧を前記コンデンサに保持させ、前記駆動トランジスタによって前記コンデンサに保持された電圧に応じた電流を前記第1電源線と前記第2電源線との間に流して前記発光素子を発光させ、前記発光素子が発光している間に、前記第1スイッチ素子をOFF状態とし、前記第2スイッチ素子をON状態とすることにより前記データ線を介して前記電圧検出回路に前記接続点における電位を検出させる制御部とを具備する。

【発明の効果】

【0017】

本発明の表示装置及びその制御方法によれば、単純な画素回路でありながら、発光動作中に、駆動トランジスタの特性に関連する検査電圧を測定することができ、当該検査電圧を用いて、各画素の駆動トランジスタのソース-ドレイン間電流を迅速に、簡単に、かつ精度よく検出することが可能となる。さらに、2つの異なるソース-ドレイン間電流を検出することにより、上記駆動トランジスタの利得係数及び閾値電圧を算出することができる、当該駆動トランジスタ特性の不均一に起因する画素間の輝度ムラを補正することができる。

【図面の簡単な説明】

【0018】

【図1】図1は、本発明の実施の形態1に係る表示装置の電気的な構成を示すブロック図

10

20

30

40

50

である。

【図2】図2は、本発明の実施の形態1に係る表示装置の有する一画素部の回路構成及びその周辺回路との接続を示す図である。

【図3】図3は、本発明の実施の形態に係る表示装置の有する電圧検出部の第1の構成を表す図である。

【図4】図4は、本発明の実施の形態に係る表示装置の有する電圧検出部の第2の構成を表す図である。

【図5】図5は、本発明の実施の形態に係る表示装置の有する電圧検出部の第3の構成を表す図である。

【図6】図6は、本発明の実施の形態に係る表示装置の制御方法を説明する動作フローチャートである。 10

【図7】図7は、本発明の実施の形態に係る制御部の補正方法を説明する動作フローチャートである。

【図8】図8は、本発明の実施の形態1に係る駆動トランジスタ特性を検出するための信号電圧の供給タイミングおよび検査電圧の検出タイミングを示すタイミングチャートである。

【図9A】図9Aは、本発明の実施の形態1に係る表示装置の時刻t1～t2における動作状態を説明する回路図である。

【図9B】図9Bは、本発明の実施の形態1に係る表示装置の時刻t2～t4における動作状態を説明する回路図である。 20

【図9C】図9Cは、本発明の実施の形態1に係る表示装置の時刻t4～t6における動作状態を説明する回路図である。

【図10】図10は、有機EL素子の電圧-電流特性の一例を表したグラフである。

【図11】図11は、本発明の実施の形態2に係る表示装置の有する一画素部の回路構成及びその周辺回路との接続を示す図である。

【図12】図12は、本発明の実施の形態2に係る駆動トランジスタ特性を検出するための信号電圧の供給タイミングおよび検査電圧の検出タイミングを示すタイミングチャートである。

【図13】図13は、本発明の表示装置を内蔵した薄型フラットTVの外観図である。

【発明を実施するための形態】

【0019】

請求項1記載の態様の表示装置は、発光素子と、前記発光素子の第1電極に電気的に接続される第1電源線と、前記発光素子の第2電極に電気的に接続される第2電源線と、電圧を保持するコンデンサと、前記第1電極と前記第1電源線との間に設けられ前記コンデンサに保持された電圧に応じた電流を前記第1電源線と前記第2電源線との間に流して前記発光素子を発光させる駆動トランジスタと、前記コンデンサの一方の電極に信号電圧を供給するデータ線と、前記信号電圧に対応する電圧を前記コンデンサに保持させる第1スイッチ素子と、前記データ線に信号電圧の供給を行うデータ線駆動回路と、前記データ線に接続され前記発光素子の電圧を検出する電圧検出回路と、前記第1電極と前記駆動トランジスタとの接続点と、前記データ線とを接続する第2スイッチ素子と、前記第1スイッチ素子をON状態とすることにより前記データ線から供給された信号電圧に対応する電圧を前記コンデンサに保持させ、前記駆動トランジスタによって前記コンデンサに保持された電圧に応じた電流を前記第1電源線と前記第2電源線との間に流して前記発光素子を発光させ、前記発光素子が発光している間に、前記第1スイッチ素子をOFF状態とし、前記第2スイッチ素子をON状態とすることにより前記データ線を介して前記電圧検出回路に前記接続点における電位を検出させる制御部とを具備するものである。 40

【0020】

本態様によると、前記第1電源線と前記第2電源線との間に電流を流して前記発光素子を発光させている間に、前記データ線を介して前記電圧検出回路に前記発光素子の第1電極と前記駆動トランジスタとの接続点における電位を検出する。これにより、前記発光素 50

子の第1電極と前記駆動トランジスタとの接続点における電位を、前記発光素子を発光する際に前記データ線から供給される信号電圧を用いて精度よく検出できる。

【0021】

この検出した電位を電流に変換すれば、この変換後の電流は、前記発光素子と前記駆動トランジスタとの接続関係により、前記駆動トランジスタのソース - ドレイン間電流となる。そのため、前記発光素子の第1電極と前記駆動トランジスタとの接続点における電位を検出する専用の電圧入力を用いることなく、前記発光素子を発光する際に前記データ線から供給される信号電圧を用いることで、前記駆動トランジスタのソース - ドレイン間電流を簡易かつ精度良く算出できる。

【0022】

さらに本態様の表示装置は、請求項1記載の表示装置において、さらに、前記電圧検出回路にて検出された前記接続点における電位を、前記駆動トランジスタのソース - ドレイン間に流れる電流に換算する換算部を備えるものである。

【0023】

さらに、本態様によると、前記電圧検出回路にて検出された前記発光素子の第1電極と前記駆動トランジスタとの接続点における電位を、前記駆動トランジスタのソース - ドレイン間に流れる電流に換算する換算部を設けている。これにより、前記検出した電位を電流に変換する。この変換後の電流は、前記発光素子と前記駆動トランジスタとの接続関係により、前記駆動トランジスタのソース - ドレイン間電流となる。そのため、前記発光素子の第1電極と前記駆動トランジスタとの接続点における電位を検出する専用の電圧入力を用いることなく、前記発光素子を発光する際に前記データ線から供給される信号電圧を用いることで、前記駆動トランジスタのソース - ドレイン間電流を簡易かつ精度良く算出できる。

【0024】

請求項2記載の態様の表示装置は、請求項1記載の表示装置において、さらに、前記発光素子の電圧 - 電流特性に対応するデータが記憶されたメモリを備え、前記換算部は、前記メモリに記憶された前記発光素子の電圧 - 電流特性に対応するデータに基づいて、前記電圧検出回路にて検出された前記接続点における電位を、前記駆動トランジスタのソース - ドレイン間に流れる電流に換算するものである。

【0025】

本態様によると、本態様の表示装置は、前記発光素子の電圧 - 電流特性に対応するデータを記憶したメモリを設けている。これにより、予め記憶された前記発光素子の電圧 - 電流特性に対応するデータと、前記電圧検出回路にて検出された前記発光素子の第1電極と前記駆動トランジスタとの接続点における電位とから、前記発光素子を流れる電流が算出される。そのため、この電流と等しい駆動トランジスタのソース - ドレイン間電流が算出されることになる。その結果、駆動トランジスタのソース - ドレイン間電流を、前記電圧検出回路にて検出された電位から迅速に算出できる。

【0026】

請求項3記載の態様の表示装置は、請求項2記載の表示装置において、前記発光素子、前記コンデンサ及び前記駆動トランジスタは画素部を構成し、前記発光素子の電圧 - 電流特性に対応するデータは、前記画素部の発光素子の電圧 - 電流特性のデータであるものである。

【0027】

本態様によると、前記発光素子の電圧 - 電流特性に対応するデータは、前記画素部の発光素子の電圧 - 電流特性のデータであってもよい。

【0028】

請求項4記載の態様の表示装置は、請求項2記載の表示装置において、前記発光素子、前記コンデンサ及び前記駆動トランジスタにより構成される画素部を複数有し、前記発光素子の電圧 - 電流特性に対応するデータは、複数の前記画素部を代表する発光素子の電圧 - 電流特性のデータであるものである。

10

20

30

40

50

【0029】

本態様によると、前記発光素子の電圧 - 電流特性に対応するデータは、複数の画素部を代表する発光素子の電圧 - 電流特性のデータであってもよい。

【0030】

請求項 5 記載の態様の表示装置は、請求項 2 記載の表示装置において、前記発光素子、前記コンデンサ及び前記駆動トランジスタは画素部を構成し、複数の前記画素部と前記複数の画素部の各々に接続される複数のデータ線とを有する発光パネルを備え、前記電圧検出回路は、前記複数のデータ線のうち選択された一以上のデータ線を介して、前記接続点における電位を検出する一以上の電圧検出器と、前記複数のデータ線と前記一以上の電圧検出器との間に接続され、前記選択された一以上のデータ線と前記一以上の電圧検出器とを導通させるマルチプレクサとを備え、前記一以上の電圧検出回路の数は、前記複数のデータ線の本数より少ないのである。10

【0031】

本態様によると、前記一以上の電圧検出回路の数は、前記複数のデータ線の本数より少ない。これにより、前記発光素子の第 1 電極と前記駆動トランジスタとの接続点における電位を検出するために必要とされる電圧検出回路の数量を削減できるので、表示装置の省面積化や部品点数の削減を実現できる。

【0032】

請求項 6 記載の態様の表示装置は、請求項 5 記載の表示装置において、前記マルチプレクサは、前記発光パネル上に形成されているものである。20

【0033】

本態様によると、前記マルチプレクサは、前記発光パネル上に形成されていてよい。この場合、電圧検出回路の規模が縮小されるので、低コストを実現できる。

【0034】

請求項 7 記載の態様の表示装置は、請求項 1 記載の表示装置において、前記第 1 電極は、前記発光素子のアノード電極であり、前記第 1 電源線の電圧は前記第 2 電源線の電圧より高く、前記第 1 電源線から前記第 2 電源線に電流が流れるものである。

【0035】

本態様によると、前記発光素子の第 1 電極を前記発光素子のアノード電圧とし、前記第 1 電源線の電圧を前記第 2 電源線の電圧より高く、前記第 1 電源線から前記第 2 電源線に電流が流れるようにしてよい。30

【0036】

請求項 8 記載の態様の表示装置の制御方法は、発光素子と、前記発光素子の第 1 電極に電気的に接続される第 1 電源線と、前記発光素子の第 2 電極に電気的に接続される第 2 電源線と、電圧を保持するコンデンサと、前記第 1 電極と前記第 1 電源線との間に設けられ前記コンデンサに保持された電圧に応じた電流を前記第 1 電源線と前記第 2 電源線との間に流して前記発光素子を発光させる駆動トランジスタと、前記コンデンサの一方の電極に信号電圧を供給するデータ線と、前記信号電圧に対応する電圧を前記コンデンサに保持させる第 1 スイッチ素子と、前記データ線に信号電圧の供給を行うデータ線駆動回路と、前記データ線に接続され前記発光素子の電圧を検出する電圧検出回路と、前記第 1 電極と前記駆動トランジスタとの接続点と、前記データ線とを接続する第 2 スイッチ素子とを具備する表示装置の制御方法であって、前記第 1 スイッチ素子を ON 状態とすることにより前記データ線から供給された第 1 信号電圧に対応する電圧を前記コンデンサに保持させ、前記駆動トランジスタによって前記コンデンサに保持された電圧に応じた電流を前記第 1 電源線と前記第 2 電源線との間に流して前記発光素子を発光させ、前記発光素子が発光している間に、前記第 1 スイッチ素子を OFF し、前記第 2 スイッチ素子を ON 状態とすることにより前記データ線を介して前記電圧検出回路に前記接続点における第 1 電位を検出させるものである。40

【0037】

本態様によると、前記第 1 電源線と前記第 2 電源線との間に電流を流して前記発光素子

を発光させている間に、前記データ線を介して前記電圧検出回路に前記発光素子の第1電極と前記駆動トランジスタとの接続点における電位を検出する。これにより、前記発光素子の第1電極と前記駆動トランジスタとの接続点における電位を、前記発光素子を発光する際に前記データ線から供給される信号電圧を用いて精度よく検出できる。この検出した電位を電流に変換すれば、この変換後の電流は、前記発光素子と前記駆動トランジスタとの接続関係により、前記駆動トランジスタのソース - ドレイン間電流となる。そのため、前記発光素子の第1電極と前記駆動トランジスタとの接続点における電位を検出する専用の電圧入力を用いることなく、前記発光素子を発光する際に前記データ線から供給される信号電圧を用いることで、前記駆動トランジスタのソース - ドレイン間電流を簡易かつ精度良く算出できる。

10

【0038】

さらに本態様の表示装置の制御方法は、請求項8記載の制御方法において、検出された前記接続点における第1電位を、前記駆動トランジスタのソース - ドレイン間に流れる第1電流に換算するものである。

【0039】

さらに、本態様によると、前記電圧検出回路にて検出された前記発光素子の第1電極と前記駆動トランジスタとの接続点における電位を、前記駆動トランジスタのソース - ドレイン間に流れる電流に換算する換算部を設けている。これにより、前記検出した電位を電流に変換する。この変換後の電流は、前記発光素子と前記駆動トランジスタとの接続関係により、前記駆動トランジスタのソース - ドレイン間電流となる。そのため、前記発光素子の第1電極と前記駆動トランジスタとの接続点における電位を検出する専用の電圧入力を用いることなく、前記発光素子を発光する際に前記データ線から供給される信号電圧を用いることで、前記駆動トランジスタのソース - ドレイン間電流を簡易かつ精度良く算出できる。

20

【0040】

請求項9記載の態様の表示装置の制御方法は、請求項8記載の制御方法において、前記表示装置は、前記発光素子の電圧 - 電流特性に対応するデータが記憶されたメモリを備え、前記メモリに記憶された前記発光素子の電圧 - 電流特性に対応するデータに基づいて、前記検出された前記接続点における第1電位を、前記駆動トランジスタのソース - ドレイン間に流れる第1電流に換算するものである。

30

【0041】

本態様によると、前記発光素子の電圧 - 電流特性に対応するデータを記憶したメモリを設けている。これにより、予め記憶された前記発光素子の電圧 - 電流特性に対応するデータと、前記電圧検出回路にて検出された前記発光素子の第1電極と前記駆動トランジスタとの接続点における電位とから、前記発光素子を流れる電流が算出される。そのため、この電流と等しい駆動トランジスタのソース - ドレイン間電流が算出されることになる。その結果、駆動トランジスタのソース - ドレイン間電流を、前記電圧検出回路にて検出された電位から迅速に算出できる。

【0042】

請求項10記載の態様の表示装置の制御方法は、請求項8記載の制御方法において、さらに、前記第1スイッチ素子をON状態とすることにより前記データ線から供給された第2信号電圧に対応する電圧を前記コンデンサに保持させ、前記駆動トランジスタによって前記コンデンサに保持された電圧に応じた電流を前記第1電源線と前記第2電源線との間に流して前記発光素子を発光させ、前記発光素子が発光している間に、前記第1スイッチ素子をOFFし、前記第2スイッチ素子をON状態とすることにより前記データ線を介して前記電圧検出回路に前記接続点における第2電位を検出させ、前記検出された前記接続点における第2電位を、前記駆動トランジスタのソース - ドレイン間に流れる第2電流に換算し、前記第1電位、前記第2電位、前記第1電流及び前記第2電流に基づいて、前記駆動トランジスタの利得係数及び閾値電圧を算出するものである。

40

【0043】

50

本態様によると、通常の発光素子の発光動作時の2つの異なる信号電圧を用いることにより、それぞれの信号電圧に対応した駆動トランジスタの2つの異なるソース - ドレイン間電流を検出できる。即ち、前記駆動トランジスタの利得係数及び前記閾値電圧を、前記第1電位、前記第2電位、前記第1電流及び前記第2電流を用いて算出することが可能となる。そのため、前記駆動トランジスタの利得係数及び前記閾値電圧を算出すれば、複数の画素間における前記駆動トランジスタの利得係数及び前記閾値電圧のバラツキを、簡便にかつ迅速に算出することが可能となる。その結果、複数の画素間における前記駆動トランジスタの利得係数及び前記閾値電圧の不均一に起因する輝度ムラを精度よく補正することが可能となる。

【0044】

10

請求項11記載の態様の表示装置の制御方法は、請求項10記載の制御方法において、前記表示装置は、前記発光素子の電圧 - 電流特性に対応するデータが記憶されたメモリを備え、前記メモリに記憶された前記発光素子の電圧 - 電流特性に対応するデータに基づいて、前記第1電位及び前記第2電位を、それぞれ、前記第1電流及び前記第2電流に換算するものである。

【0045】

20

本態様によると、予め記憶された前記発光素子の電圧 - 電流特性に対応するデータと、前記電圧検出回路にて検出された前記発光素子の第2電極と前記駆動トランジスタとの接続点における電位とから、前記発光素子を流れる電流が算出される。そのため、この電流と等しい駆動トランジスタのソース - ドレイン間電流が算出されることになる。その結果、駆動トランジスタのソース - ドレイン間電流を、前記電圧検出回路にて検出された電位から迅速に算出できる。

【0046】

請求項12記載の態様の表示装置の制御方法は、請求項10記載の制御方法において、前記駆動トランジスタのソース及びドレインの一方に接続された前記第1電源線に設定された電源電圧を前記第1信号電圧から減じた電圧をVgs1、前記電源電圧を前記第2信号電圧から減じた電圧をVgs2、前記第1電流をI1、前記第2電流をI2、前記駆動トランジスタのチャネル領域、酸化膜容量及び移動度に関する利得関数をβ、及び前記駆動トランジスタの閾値電圧をVthとすると、

【0047】

30

【数1】

$$\beta = \left(\frac{\sqrt{2I_1} - \sqrt{2I_2}}{V_{gs1} - V_{gs2}} \right)^2$$

$$Vth = \frac{V_{gs2} \times \sqrt{2I_1} - V_{gs1} \times \sqrt{2I_2}}{\sqrt{2I_1} - \sqrt{2I_2}}$$

40

となる関係式を用いて、前記駆動トランジスタの利得係数及び前記閾値電圧を算出するものである。

【0048】

本態様によると、前記発光素子の発光動作時に供給される第1信号電圧及び第2信号電圧に基づいて検出された前記接続点における第1電位及び前記接続点における第2電位を用いることにより、前記駆動トランジスタの利得係数及び前記閾値電圧を算出できるので、複数の画素間における前記駆動トランジスタの利得係数及び前記閾値電圧のバラツキを、簡便にかつ迅速に算出することが可能となる。その結果、複数の画素間における前記駆動トランジスタの利得係数及び前記閾値電圧の不均一に起因する輝度ムラを精度よく補正

50

することが可能となる。

【0049】

請求項13記載の態様の表示装置は、発光素子と、前記発光素子の第1電極に電気的に接続される第1電源線と、前記発光素子の第2電極に電気的に接続される第2電源線と、電圧を保持するコンデンサと、前記第1電極と前記第1電源線との間に設けられ前記コンデンサに保持された電圧に応じた電流を前記第1電源線と前記第2電源線との間に流して前記発光素子を発光させる駆動トランジスタと、前記コンデンサの一方の電極に信号電圧を供給するデータ線と、前記信号電圧に対応する電圧を前記コンデンサに保持させる第1スイッチ素子と、前記データ線に信号電圧の供給を行うデータ線駆動回路と、前記発光素子の電圧を読出す読出し線と、前記読出し線に接続され前記発光素子の電圧を検出する電圧検出回路と、前記第1電極と前記駆動トランジスタとの接続点と、前記読出し線とを接続する第2スイッチ素子と、前記第1スイッチ素子をON状態とすることにより前記データ線から供給された信号電圧に対応する電圧を前記コンデンサに保持させ、前記駆動トランジスタによって前記コンデンサに保持された電圧に応じた電流を前記第1電源線と前記第2電源線との間に流して前記発光素子を発光させ、前記発光素子が発光している間に、前記第1スイッチ素子をOFF状態とし、前記第2スイッチ素子をON状態とすることにより前記読出し線を介して前記接続点における電位を検出させる制御部とを具備するものである。

10

【0050】

本態様によると、前記第1電源線と前記第2電源線との間に電流を流して前記発光素子を発光させている間に、前記データ線を介して前記電圧検出回路に前記発光素子の第1電極と前記駆動トランジスタとの接続点における電位を検出する。これにより、前記発光素子の第1電極と前記駆動トランジスタとの接続点における電位を、前記発光素子を発光する際に前記データ線から供給される信号電圧を用いて精度よく検出できる。

20

【0051】

この検出した電位を電流に変換すれば、この変換後の電流は、前記発光素子と前記駆動トランジスタとの接続関係により、前記駆動トランジスタのソース-ドレイン間電流となる。そのため、前記発光素子の第1電極と前記駆動トランジスタとの接続点における電位を検出する専用の電圧入力を用いることなく、前記発光素子を発光する際に前記データ線から供給される信号電圧を用いることで、前記駆動トランジスタのソース-ドレイン間電流を簡易かつ精度良く算出できる。

30

【0052】

また、前記電圧検出回路に、前記データ線とは別の読出し線を介して、前記発光素子の電圧を検出させる。これにより、前記電圧検出回路は、基本回路に接続されていない読出し線を介して前記発光素子の電圧を検出するので、基本回路の構成要素である第1スイッチ素子などによる電圧降下の影響を受けることなく、前記発光素子の電圧を一層精度よく測定できる。

【0053】

以下、本発明の好ましい実施の形態を図に基づき説明する。なお、以下では、全ての図を通じて同一又は相当する要素には同じ符号を付して、その重複する説明を省略する。

40

【0054】

(実施の形態1)

以下、本発明の実施の形態について、図を用いて具体的に説明する。

【0055】

図1は、本発明の実施の形態1に係る表示装置の電気的な構成を示すブロック図である。同図における表示装置1は、表示部10と、走査線駆動回路20と、データ線駆動回路30と、電圧検出回路50と、マルチプレクサ60と、制御部70と、メモリ80とを備える。

【0056】

図2は、本発明の実施の形態1に係る表示装置の有する一画素部の回路構成及びその周

50

辺回路との接続を示す図である。同図における画素部100は、有機EL素子110と、駆動トランジスタ120と、スイッチングトランジスタ130と、検査トランジスタ140と、容量素子150と、共通電極115と、電源線125と、走査線21と、制御線22と、データ線31とを備える。また、周辺回路は、走査線駆動回路20と、データ線駆動回路30と、電圧検出回路50と、マルチブレクサ60とを備える。

【0057】

まず、図1に記載された構成要素について、その機能を説明する。

【0058】

表示部10は、複数の画素部100を備える表示パネルである。

【0059】

走査線駆動回路20は、走査線21及び制御線22に接続されており、それぞれ、画素部100のスイッチングトランジスタ130及び検査トランジスタ140の導通・非導通を制御する機能を有する。

【0060】

データ線駆動回路30は、データ線31に信号電圧を供給する機能を有する。また、データ線駆動回路30は、内部インピーダンスを変化させ、あるいは内蔵スイッチにより、データ線31との接続を開放したり、ショートしたりすることを可能とする。

【0061】

データ線31は、画素部100を含む画素列に接続され、データ線駆動回路30から出力された信号電圧を当該画素列の各画素部へ供給する。

【0062】

電圧検出回路50は、マルチブレクサ60と共に電圧検出部として機能し、マルチブレクサ60を介してデータ線31に接続されており、検査トランジスタ140が導通することにより、有機EL素子110のアノード電圧を検出する機能を有する。検出されたアノード電圧は、容量素子150に充電された駆動トランジスタ120のゲート電圧により、駆動トランジスタ120のドレイン電流により発生したドレイン電圧と等しい。

【0063】

マルチブレクサ60は、電圧検出回路50と、電圧検出回路50に接続されるデータ線31との導通・非導通の切り替えを行う機能を有する。

【0064】

なお、電圧検出回路50は、データ線駆動回路30とともにデータドライバICに内蔵されていてもよいし、データドライバICとは別にあってもよい。

【0065】

図3は、本発明の実施の形態に係る表示装置の有する電圧検出部の第1の構成を表す図である。同図に記載されているように、電圧検出回路50は、データ線31の本数と同数の電圧検出器51を有するものであってもよい。また、この場合、各電圧検出器51はマルチブレクサ60を介して各データ線31に接続されている。

【0066】

これに対し、図4は、本発明の実施の形態に係る表示装置の有する電圧検出部の第2の構成を表す図である。同図に記載されているように、電圧検出回路50は、データ線31の切り替えを行うマルチブレクサ60とデータ線31の本数より少ない電圧検出器51をもつものであることが好ましい。これにより、有機EL素子110のアノード電圧の測定時に必要な電圧検出器51の数量が削減されるので、電子装置の省面積化や部品点数の削減を実現することが可能となる。この場合、マルチブレクサ60は、電圧検出回路50の外部にあってもよい。

【0067】

また、図5は、本発明の実施の形態に係る表示装置の有する電圧検出部の第3の構成を表す図である。同図に記載されているように、電圧検出回路50がデータ線31の切り替えを行うマルチブレクサ60とデータ線31より少ない数の電圧検出器51をもつ場合、マルチブレクサ60は、発光パネル5上に形成されていてもよい。これにより、電圧検出

10

20

30

40

50

回路の規模が縮小されるので、低コストで実現される。この場合においても、マルチブレクサ60は、電圧検出回路50の外部にあってもよい。

【0068】

再び、図1に記載された構成要素について、その機能を説明する。

【0069】

制御部70は、電圧制御部701および換算部702を備える。

【0070】

電圧制御部701は、走査線駆動回路20、データ線駆動回路30、電圧検出回路50、マルチブレクサ60、及びメモリ80の制御を行い、電圧検出回路50により有機EL素子110のアノード電圧を検出させる機能を有する。

10

【0071】

換算部702は、電圧検出回路50により検出された有機EL素子110のアノード電圧を、予めメモリ80に記憶されている有機EL素子の電圧-電流特性データから、有機EL素子110を流れる電流値に換算する。さらに、換算部702は、変換された有機EL素子110を流れる電流値を用いて、後述する演算により、駆動トランジスタ120の利得係数及び閾値電圧を算出する。そして、算出された各画素部の利得係数及び閾値電圧は、換算部702によりメモリ80に書き込まれる。

【0072】

さらに、上記利得係数及び閾値電圧がメモリ80へ書き込まれた後の各画素部の表示動作において、制御部70は、当該利得係数及び閾値電圧を読み出し、外部から入力された映像信号データを、当該利得係数及び閾値電圧に基づいて補正し、データ線駆動回路30へと出力する。

20

【0073】

メモリ80は、制御部70に接続され、有機EL素子の電圧-電流特性データが格納されている。この格納されている電圧-電流特性データと、測定された有機EL素子110のアノード電圧とから、有機EL素子110を流れる電流が算出され、この電流と等しい駆動トランジスタのソース-ドレイン間電流が迅速に算出される。

【0074】

なお、予めメモリ80に格納されている電圧-電流特性データは、発光パネルを代表する有機EL素子の電圧-電流特性データであってもよいし、または、各画素部の有する有機EL素子110の電圧-電流特性のデータであってもよい。これにより、駆動トランジスタ120のソース-ドレイン間電流が精度良く算出される。

30

【0075】

また、上述した、予めメモリ80に格納されている有機EL素子の電圧-電流特性は、定期的に、または、有機EL素子110の特性の経時変化とともに更新されてもよい。

【0076】

次に、画素部100の内部回路構成について、図2を用いて説明する。

【0077】

有機EL素子110は、発光素子として機能し、駆動トランジスタ120から与えられたソース-ドレイン間電流に応じた発光動作を行う。有機EL素子110の他方の端子であるカソードは、共通電極115に接続されており、通常は接地されている。

40

【0078】

駆動トランジスタ120は、そのゲートが、スイッチングトランジスタ130を介してデータ線31に接続され、そのソース及びドレインの一方が、電源線125に接続され、そのソース及びドレインの他方が有機EL素子110の一方の端子であるアノードに接続されている。なお、電源線125は定電圧Vddである電源に接続されている。

【0079】

上記回路接続により、駆動トランジスタ120のゲートには、データ線駆動回路30から出力された信号電圧が、データ線31及びスイッチングトランジスタ130を介して印加される。駆動トランジスタ120のゲートに印加された上記信号電圧に対応したソース

50

- ドレイン間電流が、有機 E L 素子 110 のアノードを介して有機 E L 素子 110 に流れ
る。

【 0 0 8 0 】

スイッチングトランジスタ 130 は、第 1 スイッチ素子として機能し、そのゲートは走査線 21 に接続され、そのソース及びドレインの一方がデータ線 31 に接続され、そのソース及びドレインの他方が駆動トランジスタ 120 のゲート及び容量素子 150 の一方の電極に接続されている。つまり、走査線 21 の電圧レベルが H I G H となることによりスイッチングトランジスタ 130 が ON 状態となり、上記信号電圧が駆動トランジスタ 120 のゲートへ印加され、同時に上記信号電圧に対応する電圧を容量素子 150 に保持させる。

10

【 0 0 8 1 】

検査トランジスタ 140 は、第 2 スイッチ素子として機能し、そのゲートは、制御線 22 に接続され、そのソース及びドレインの一方が有機 E L 素子 110 の一方の端子であるアノードに接続され、そのソース及びドレインの他方がデータ線 31 に接続されている。つまり、制御線 22 の電圧レベルが H I G H となることにより検査トランジスタ 140 が ON 状態となり、有機 E L 素子 110 のアノード電圧がデータ線 31 を介して電圧検出回路 50 にて検出される。

【 0 0 8 2 】

容量素子 150 は、電圧を保持するコンデンサであり、その一方の端子が駆動トランジスタ 120 のゲートに接続され、その他方の端子が駆動トランジスタ 120 のソース及びドレインの一方へ接続されている。この容量素子 150 により、駆動トランジスタ 120 のゲートに与えられた信号電圧が保持されるので、当該信号電圧に対応したソース - ドレイン間電流が流れている間に、データ線 31 、検査トランジスタ 140 及び電圧検出回路 50 を用いて有機 E L 素子 110 のアノード電圧が検出される。

20

【 0 0 8 3 】

上述した回路構成により、駆動トランジスタ 120 と有機 E L 素子 110 との接続点である有機 E L 素子のアノードの電圧を、通常の発光動作時にデータ線駆動回路から供給される信号電圧を用いて精度良く測定することが可能となる。測定された上記有機 E L 素子のアノード電圧は、後述する換算方法により当該有機 E L 素子に流れる電流に換算することが可能となる。この換算された電流は、上記有機 E L 素子と上記駆動トランジスタとの接続関係より、上記駆動トランジスタのソース - ドレイン間電流に等しい。よって、上記有機 E L 素子のアノード電圧を、当該電圧を測定するための専用の入力電圧を別途準備することなく、通常発光動作時の信号電圧を用いることにより、上記駆動トランジスタのソース - ドレイン間電流を簡便かつ精度良く算出することができる。

30

【 0 0 8 4 】

次に、本発明の実施の形態に係る表示装置の制御方法について説明をする。

【 0 0 8 5 】

図 6 は、本発明の実施の形態に係る表示装置の制御方法を説明する動作フローチャートである。

【 0 0 8 6 】

40

まず、電圧制御部 701 は、データ線駆動回路 30 から出力された第 1 信号電圧を容量素子 150 に書き込み、駆動トランジスタ 120 に第 1 信号電圧に対応した第 1 電流を出力させる (S10) 。

【 0 0 8 7 】

次に、電圧制御部 701 は、第 1 信号電圧を与えたときの有機 E L 110 のアノード電圧を電圧検出回路 50 に検出させる (S11) 。

【 0 0 8 8 】

次に、電圧制御部 701 は、データ線駆動回路 30 から出力された、第 1 信号電圧と異なる第 2 信号電圧を容量素子 150 に書き込み、駆動トランジスタ 120 に第 2 信号電圧に対応した第 2 電流を出力させる (S12) 。

50

【0089】

次に、電圧制御部701は、第2信号電圧を与えたときの有機EL110のアノード電圧を電圧検出回路50に検出させる(S13)。

【0090】

次に、換算部702は、ステップS10とステップS12で容量素子150に書き込まれた第1信号電圧及び第2信号電圧、ステップS11とステップS13で得られた第1の検査電圧及び第2の検査電圧、並びに予めメモリ80に記憶されている有機EL素子の電圧・電流特性データから、駆動トランジスタ120の利得係数及び閾値電圧を算出しメモリ80に格納する(S14)。上記駆動トランジスタ120の利得係数及び閾値電圧の算出方法については後述する。

10

【0091】

最後に、制御部70は、メモリ80から、算出された利得係数及び閾値電圧を読み出して入力された映像信号をデータ電圧として補正する(S15)。

【0092】

ステップS15における制御部70の動作については、例えば、以下のような動作が実行される。

【0093】

図7は、本発明の実施の形態に係る制御部の補正方法を説明する動作フローチャートである。

【0094】

まず、制御部70は、外部から入力された映像信号と同時に入力された同期信号により、画素毎に当該映像信号の位置情報を検出する(S151)。

20

【0095】

次に、制御部70は、メモリ80を参照し、画素毎の利得係数及び閾値電圧を読み出す(S152)。

【0096】

次に、制御部70は、映像信号に対応した輝度信号を、利得係数及び閾値電圧により補正されたデータ電圧に変換する(S153)。

【0097】

最後に、制御部70は、補正されたデータ電圧をデータ線駆動回路30へ出力し、特定の画素へ補正されたデータ電圧として供給させる(S154)。

30

【0098】

次に、図6に記載された動作フローチャートにおいて実行されるステップS10およびステップS11での電気信号の供給タイミング及び検出タイミングを、図8及び図9A～図9Cを用いて説明する。

【0099】

図8は、本発明の実施の形態1に係る駆動トランジスタ特性を検出するための信号電圧の供給タイミングおよび検査電圧の検出タイミングを示すタイミングチャートである。同図において、横軸は時間を表している。また縦方向には、上から順に、走査線21に発生する電圧の波形図、制御線22に発生する電圧の波形図、及びデータ線31の電圧の波形図が示されている。

40

【0100】

まず、時刻t0において、データ線駆動回路30はデータ線31に第1信号電圧を出力する。

【0101】

次に、時刻t1において、走査線21の電圧のレベルがHIGHとなり、スイッチングトランジスタ130がON状態となることで、駆動トランジスタ120のゲートへの第1信号電圧の印加と、容量素子150への第1信号電圧の書き込みがなされる。

【0102】

図9Aは、本発明の実施の形態1に係る表示装置の時刻t1～t2における動作状態を

50

説明する回路図である。

【0103】

また、第1信号電圧及び第2信号電圧は、実際の表示動作に使用されるデータ電圧であり、時刻 t_1 において、駆動トランジスタ120は、第1信号電圧に対応した電流を有機EL素子110に流す。これにより、有機EL素子110は発光動作を開始する。

【0104】

次に、時刻 t_2 において、走査線21の電圧のレベルがLOWとなり、スイッチングトランジスタ130がOFF状態となることで、駆動トランジスタ120のゲートへの第1信号電圧の印加と、容量素子150への第1信号電圧書き込みとが完了する。このとき、駆動トランジスタ120は、容量素子150に保持された第1信号電圧に対応した電流を有機EL素子110に継続して流す。これにより、有機EL素子110は発光動作を継続する。

【0105】

図9Bは、本発明の実施の形態1に係る表示装置の時刻 $t_2 \sim t_4$ における動作状態を説明する回路図である。

【0106】

次に、時刻 t_3 において、データ線駆動回路30からデータ線31への第1信号電圧の出力が停止し、データ線駆動回路30がハイインピーダンスとなることによりデータ線駆動回路30とデータ線31との接続が開放状態となる。

【0107】

次に、時刻 t_4 において、制御線22の電圧レベルがHIGHとなり、検査トランジスタ140がON状態となることで、有機EL素子110のアノードとデータ線31とが導通する。

【0108】

図9Cは、本発明の実施の形態1に係る表示装置の時刻 $t_4 \sim t_6$ における動作状態を説明する回路図である。

【0109】

次に、時刻 t_5 において、有機EL素子110が発光動作を継続している状態で、電圧検出回路50がデータ線31の電圧を検出することで、有機EL素子110のアノード電圧が検出される。

【0110】

最後に、時刻 t_6 において、制御線22の電圧のレベルがLOWとなり、検査トランジスタ140がOFF状態となることで一連の動作が終了する。

【0111】

なお、上述したタイミングチャートは、第1信号電圧を第2信号電圧に置き換えることにより、図6に記載された動作フローチャートにおいて実行されるステップS12およびステップS13での電気信号の供給タイミングおよび検出タイミングにも適用される。

【0112】

図6に記載された各ステップ及び図8に記載されたタイミングチャートにより、測定された有機EL素子110の2つの異なるアノード電圧を、通常の発光動作時にデータ線駆動回路30から供給する2つの異なる信号電圧を用いて精度良く測定することが可能となる。また、測定された有機EL素子110の2つの異なるアノード電圧は、前述した、予めメモリ80に格納されている有機EL素子の電圧-電流特性により、有機EL素子110に流れる2つの異なる電流へと変換されることが可能となる。そして、有機EL素子110と駆動トランジスタ120との接続関係より、この2種類の電流は、駆動トランジスタ120のソース-ドレイン間電流に等しい。よって、有機EL素子110のアノード電圧を、当該電圧を測定するための専用の電圧入力を別途実行することなく、通常発光動作時の2つの異なる信号電圧を用いることにより、駆動トランジスタ120のソース-ドレイン間の2つの異なる電流を簡便かつ精度良く算出することができる。

【0113】

10

20

30

40

50

次に、図6に記載された動作フローチャートにおいて実行されるステップS14での駆動トランジスタ120の利得係数及び閾値電圧を算出する方法を説明する。つまり、検出された有機EL素子110のアノード電圧から駆動トランジスタ120のソース-ドレイン間電流に換算する方法、及び、上述した2つの異なる信号電圧及びそれらに対応した駆動トランジスタ120の2つの異なるソース-ドレイン間電流を用いて、駆動トランジスタ120の利得係数及び閾値電圧を算出する方法を説明する。

【0114】

まず、容量素子150に書き込まれた信号電圧を V_{det} 、駆動トランジスタ120のソース端子に印加された電源電圧を V_{dd} 、及び駆動トランジスタ120のソース-ドレイン間電流を I_{test} とすると、以下の式1が成り立つ。

$$I_{test} = (/ 2) (V_{det} - V_{dd} - V_{th})^2 \quad (式1)$$

【0115】

ここで、 $/$ は、駆動トランジスタ120のチャネル領域、酸化膜容量、及び移動度に関する利得係数であり、 V_{th} は、駆動トランジスタ120の閾値電圧であり移動度に関するものである。

【0116】

ここで、駆動トランジスタ120のソース-ドレイン間電流は有機EL素子110のアノード電圧と、有機EL素子110の電圧-電流特性から求めることができる。

【0117】

図10は、有機EL素子の電圧-電流特性の一例を表したグラフである。同図における横軸は、有機EL素子のアノード-カソード間に印加される電圧を、また、縦軸は、有機EL素子に流れる電流を表す。この有機EL素子の電圧-電流特性は、例えば、予めメモリ80に格納されている。メモリ80に格納されている電圧-電流特性データは、発光パネルを代表する有機EL素子の電圧-電流特性データであることが好ましい。

【0118】

前述した図8の時刻 t_5 において、検出された有機EL素子110のアノード電圧と、メモリ80から読み出された図10記載の有機EL素子の電圧-電流特性とから、有機EL素子110を流れる電流が換算される。この換算された電流は、駆動トランジスタ120を流れるソース-ドレイン間電流に等しい。以上のようにして、有機EL素子110のアノード電圧から、駆動トランジスタ120のソース-ドレイン間電流 I_{test} が換算される。

【0119】

次に、式1より、大きさの異なる2種類の信号電圧 V_{det1} 、 V_{det2} を与えたときの駆動トランジスタ120のソース-ドレイン間電流を I_1 及び I_2 とすると、以下のような連立方程式が得られる。

$$I_1 = (/ 2) (V_{det1} - V_{dd} - V_{th})^2 \quad (式2)$$

$$I_2 = (/ 2) (V_{det2} - V_{dd} - V_{th})^2 \quad (式3)$$

【0120】

ここで、 $V_{g s 1} = V_{det1} - V_{dd}$ 、 $V_{g s 2} = V_{det2} - V_{dd}$ とおき、この連立方程式を解くと、 $/$ と V_{th} はそれぞれ以下のようになる。

10

20

30

40

【数2】

$$\beta = \left(\frac{\sqrt{2I_1} - \sqrt{2I_2}}{V_{gs1} - V_{gs2}} \right)^2 \quad (式4)$$

$$V_{th} = \frac{V_{gs2} \times \sqrt{2I_1} - V_{gs1} \times \sqrt{2I_2}}{\sqrt{2I_1} - \sqrt{2I_2}}$$

10

【0121】

このようにして、第1信号電圧 V_{gs1} と第2信号電圧 V_{gs2} とを容量素子150に与え、それらにより測定された有機EL素子110のアノード電圧が換算された第1電流 I_1 及び第2電流 I_2 により、駆動トランジスタ120の利得係数及び閾値電圧を算出することができる。

【0122】

なお、第1信号電圧と第2信号電圧は、データ線31において検出することが可能であり、例えば、電圧検出回路50にて検出することができる。

20

【0123】

上記特性パラメータは、駆動トランジスタの製造バラツキなどに起因し画素間で異なる値を有する場合がある。上述した算出方法により得られた画素部ごとの利得係数及び閾値電圧を、メモリ80などに格納しておくことにより、以降の発光動作時にメモリ80から各画素部の利得係数及び閾値電圧を読み出すことにより、映像信号データが補正され画素間での駆動トランジスタの特性バラツキによる輝度ムラが改善される。

【0124】

なお、メモリ80に格納されている有機EL素子の電圧-電流特性データは、各画素部の有する有機EL素子110の電圧-電流特性データ、または、複数の画素部を単位とするブロックごとの有機EL素子の電圧-電流特性データが複数格納されていてもよい。これにより、駆動トランジスタ120のソース-ドレイン間電流がより精度良く算出される。以上、本発明の実施の形態によれば、単純な画素回路でありながら、発光動作中に、駆動トランジスタの特性に関連する検査電圧を、精度よく測定することができる。また上記検査電圧と、予め格納されている発光素子の電圧-電流特性とを用いて、各画素の駆動トランジスタのソース-ドレイン間電流を迅速に、簡便に、かつ精度よく算出することができる。さらに、上記算出されたソース-ドレイン間電流を用いることにより、各画素部の駆動トランジスタの特性パラメータを算出できる。この特性パラメータを用いて、上記駆動トランジスタ特性の不均一に起因する画素間の輝度ムラを補正することができる。

30

【0125】

(実施の形態2)

40

以下、本発明の実施の形態について、図を用いて具体的に説明する。

【0126】

図11は、本発明の実施の形態2に係る表示装置の有する一画素部の回路構成及びその周辺回路との接続を示す図である。同図における画素部101は、有機EL素子110と、駆動トランジスタ120と、スイッチングトランジスタ130と、検査トランジスタ160と、容量素子150と、共通電極115と、電源線125と、走査線21と、制御線22と、データ線31と、読み出し線53とを備える。また、周辺回路は、走査線駆動回路20と、データ線駆動回路30と、電圧検出回路50と、マルチプレクサ60と、電圧選択スイッチ65とを備える。本発明の実施の形態2における表示装置は、実施の形態1における表示装置と比較して、各画素列に読み出し線53が配置され、また、読み出し線53と

50

データ線駆動回路 30 との接続、または、データ線 31 とデータ線駆動回路 30 との接続のいずれかを選択するための電圧選択スイッチ 65 が配置されている点が異なる。また、画素部 101 は、画素部 100 と比較して、検査トランジスタ 160 がデータ線 31 ではなく読み出し線 53 に接続されている点が異なる。以下、実施の形態 1 と同じ点は説明を省略し、異なる点のみ説明をする。

【0127】

走査線駆動回路 20 は、走査線 21 及び制御線 22 に接続されており、それぞれ、画素部 101 のスイッチングトランジスタ 130 及び検査トランジスタ 160 の導通・非導通を制御する機能を有する。

【0128】

データ線駆動回路 30 は、データ線 31 に信号電圧を供給する機能を有する。また、データ線駆動回路 30 は、電圧選択スイッチ 65 により、データ線 31 との接続を開放したり、ショートしたりすることを可能とする。

【0129】

電圧検出回路 50 は、マルチプレクサ 60 と共に電圧検出部として機能し、マルチプレクサ 60 を介して読み出し線 53 に接続されており、検査トランジスタ 160 が導通することにより、有機 EL 素子 110 のアノード電圧を検出する機能を有する。検出されたアノード電圧は、容量素子 150 に充電された駆動トランジスタ 120 のゲート電圧により、駆動トランジスタ 120 のドレイン電流により発生したドレイン電圧と等しい。

【0130】

マルチプレクサ 60 は、電圧検出回路 50 と、電圧検出回路 50 に接続される読み出し線 53 との導通・非導通の切り替えを行う機能を有する。

【0131】

検査トランジスタ 160 は、第 2 スイッチ素子として機能し、そのゲートは、制御線 22 に接続され、そのソース及びドレインの一方が有機 EL 素子 110 の一方の端子であるアノードに接続され、そのソース及びドレインの他方が読み出し線 53 に接続されている。つまり、制御線 22 の電圧レベルが HIGH となることにより検査トランジスタ 160 が ON 状態となり、有機 EL 素子 110 のアノード電圧が読み出し線 53 を介して電圧検出回路 50 にて検出される。

【0132】

容量素子 150 は、電圧を保持するコンデンサであり、その一方の端子が駆動トランジスタ 120 のゲートに接続され、その他方の端子が駆動トランジスタ 120 のソース及びドレインの一方へ接続されている。この容量素子 150 により、駆動トランジスタ 120 のゲートに与えられた信号電圧が保持されるので、当該信号電圧に対応したソース・ドレイン間電流が流れている間に、読み出し線 53 、検査トランジスタ 160 及び電圧検出回路 50 を用いて有機 EL 素子 110 のアノード電圧が検出される。

【0133】

上述した回路構成により、駆動トランジスタ 120 と有機 EL 素子 110 との接続点である有機 EL 素子のアノードの電圧を、通常の発光動作時にデータ線駆動回路から供給される信号電圧を用いて精度良く測定することが可能となる。測定された上記有機 EL 素子のアノード電圧は、後述する換算方法により当該有機 EL 素子に流れる電流に換算することが可能となる。この換算された電流は、上記有機 EL 素子と上記駆動トランジスタとの接続関係より、上記駆動トランジスタのソース・ドレイン間電流に等しい。よって、上記有機 EL 素子のアノード電圧を、当該電圧を測定するための専用の入力電圧を別途準備することなく、通常発光動作時の信号電圧を用いることにより、上記駆動トランジスタのソース・ドレイン間電流を簡便かつ精度良く算出することができる。

【0134】

加えて、有機 EL 素子の電流・電圧特性を測定するための電流印加バスと電圧検出バスを独立に設けているので、当該電圧検出の際に、スイッチングトランジスタ 130 による電圧降下の影響を受けずに、更に精度の高い電流・電圧特性計測が可能となる。

10

20

30

40

50

【0135】

次に、本発明の実施の形態2に係る表示装置の制御方法について説明をする。

【0136】

なお、本発明の実施の形態2に係る表示装置の制御方法を説明する動作フローチャート、及び、本発明の実施の形態2に係る制御部の補正方法を説明する動作フローチャートは、それぞれ、実施の形態1で説明した図6及び図7と同様であるので、ここでは説明を省略する。

【0137】

次に、図6に記載された動作フローチャートにおいて実行されるステップS10およびステップS11での電気信号の供給タイミング及び検出タイミングを、図12を用いて説明する。

10

【0138】

図12は、本発明の実施の形態2に係る駆動トランジスタ特性を検出するための信号電圧の供給タイミングおよび検査電圧の検出タイミングを示すタイミングチャートである。同図において、横軸は時間を表している。また縦方向には、上から順に、走査線21に発生する電圧の波形図、制御線22に発生する電圧の波形図、電圧選択スイッチ65に発生する電圧の波形図、データ線31の電圧、及び読出し線53の電圧の波形図が示されている。

【0139】

まず、時刻t0において、データ線駆動回路30はデータ線31に第1信号電圧を出力する。

20

【0140】

次に、時刻t1において、電圧選択スイッチ65の電圧をHIGHレベルとすることによりデータ線駆動回路30とデータ線31とが導通状態となり、走査線21の電圧のレベルがHIGHとなり、スイッチングトランジスタ130がON状態となることで、駆動トランジスタ120のゲートへの第1信号電圧の印加と、容量素子150への第1信号電圧の書き込みがなされる。

【0141】

また、第1信号電圧及び第2信号電圧は、実際の表示動作に使用されるデータ電圧であり、時刻t1において、駆動トランジスタ120は、第1信号電圧に対応した電流を有機EL素子110に流す。これにより、有機EL素子110は発光動作を開始する。

30

【0142】

次に、時刻t2において、電圧選択スイッチ65の電圧をLOWレベルとすることによりデータ線駆動回路30と読出し線53とが導通状態となり、走査線21の電圧のレベルがLOWとなり、スイッチングトランジスタ130がOFF状態となることで、駆動トランジスタ120のゲートへの第1信号電圧の印加と、容量素子150への第1信号電圧書き込みとが完了する。このとき、駆動トランジスタ120は、容量素子150に保持された第1信号電圧に対応した電流を有機EL素子110に継続して流す。これにより、有機EL素子110は発光動作を継続する。

【0143】

40

次に、時刻t4において、制御線22の電圧レベルがHIGHとなり、検査トランジスタ160がON状態となることで、有機EL素子110のアノードと読出し線53とが導通する。

【0144】

次に、時刻t5において、有機EL素子110が発光動作を継続している状態で、電圧検出回路50が読出し線53の電圧を検出することで、有機EL素子110のアノード電圧が検出される。

【0145】

最後に、時刻t6において、制御線22の電圧のレベルがLOWとなり、検査トランジスタ160がOFF状態となることで一連の動作が終了する。

50

【0146】

なお、上述したタイミングチャートは、第1信号電圧を第2信号電圧に置き換えることにより、図6に記載された動作フローチャートにおいて実行されるステップS12およびステップS13での電気信号の供給タイミングおよび検出タイミングにも適用される。

【0147】

図6に記載された各ステップ及び図12に記載されたタイミングチャートにより、測定された有機EL素子110の2つの異なるアノード電圧を、通常の発光動作時にデータ線駆動回路30から供給する2つの異なる信号電圧を用いて精度良く測定することが可能となる。また、測定された有機EL素子110の2つの異なるアノード電圧は、前述した、予めメモリ80に格納されている有機EL素子の電圧-電流特性により、有機EL素子110に流れる2つの異なる電流へと変換されることが可能となる。そして、有機EL素子110と駆動トランジスタ120との接続関係より、この2種類の電流は、駆動トランジスタ120のソース-ドレイン間電流に等しい。よって、有機EL素子110のアノード電圧を、当該電圧を測定するための専用の電圧入力を別途実行することなく、通常発光動作時の2つの異なる信号電圧を用いることにより、駆動トランジスタ120のソース-ドレイン間の2つの異なる電流を簡便かつ精度良く算出することができる。

【0148】

また、電圧検出回路50は、基本画素回路に接続されていない読出し線53を介して有機EL素子110のアノード電圧を検出するので、基本画素回路の構成要素であるスイッチングトランジスタ130などによる電圧降下の影響を受けることなく、有機EL素子110のアノード電圧を一層精度よく測定できる。

【0149】

以上、本発明の表示装置及びその制御方法について、実施の形態1及び2を用いて説明してきたが、本発明に係る表示装置及びその制御方法は、上記実施の形態に限定されるものではない。上述した実施の形態に対して本発明の主旨を逸脱しない範囲で当業者が思いつく各種変形を施して得られる変形例や、本発明に係る表示装置を内蔵した各種機器も本発明に含まれる。

【0150】

例えば、本発明に係る表示装置及びその制御方法は、図13に記載されたような薄型フラットTVに内蔵され、また使用される。本発明に係る表示装置及びその制御方法により、輝度ムラが抑制されたディスプレイを備えた薄型フラットTVが実現される。

【0151】

また、画素部の有する発光素子は、そのカソードが駆動トランジスタのソースおよびドレインの一方に接続され、そのアノードが第1電源に接続され、駆動トランジスタのゲートが、上記実施の形態と同様、スイッチングトランジスタを介してデータ線に接続されており、駆動トランジスタソースおよびドレインの他方が第2電源に接続されていてもよい。この回路構成の場合、第1電源の電位は、第2電源の電位よりも高く設定される。また、検査用トランジスタは、そのゲートが制御線に接続され、そのソースおよびドレインの一方がデータ線に接続され、そのソースおよびドレインの他方が発光素子のカソードに接続されている。この回路構成においても、本発明と同様の構成及び効果が得られる。

【0152】

また、上記実施の形態では、例えば、スイッチングトランジスタのゲートの電圧レベルがHIGHの場合にON状態になるn型トランジスタとして記述しているが、スイッチングトランジスタ、検査用トランジスタ及び駆動トランジスタをp型トランジスタで形成し、データ線、走査線及び制御線の極性を反転させた電子装置でも、駆動トランジスタのソース-ドレイン間電流並びにそれより算出される利得係数及び閾値電圧を簡便に、かつ、高精度に取得することが可能であり、上述した各実施の形態と同様の効果を奏する。

【0153】

また、本発明に係る実施の形態では、駆動トランジスタ、スイッチングトランジスタ、及び検査トランジスタの各機能を有するトランジスタは、ゲート、ソース及びドレインを

10

20

30

40

50

有する F E T (F i e l d E f f e c t T r a n s i s t o r) であることを前提として説明してきたが、これらのトランジスタには、ベース、コレクタ及びエミッタを有するバイポーラトランジスタが適用されてもよい。この場合にも、本発明の目的が達成され同様の効果を奏する。

【産業上の利用可能性】

【 0 1 5 4 】

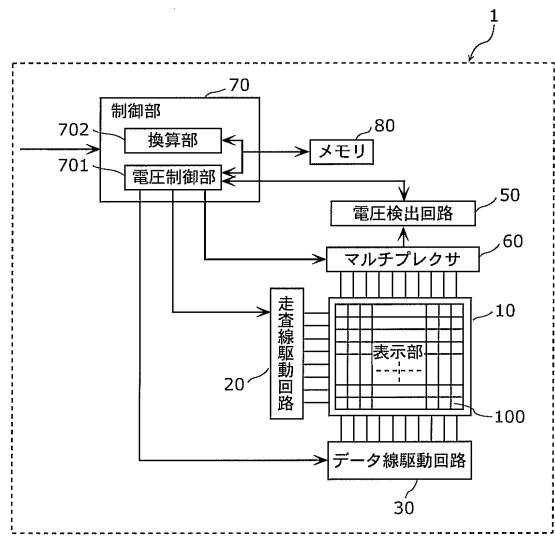
本発明は、特に表示装置を内蔵する有機 E L フラットパネルディスプレイに有用であり、画質の均一性が要求されるディスプレイの表示装置およびその特性バラツキ検出方法として用いるのに最適である。

【 符号の説明 】

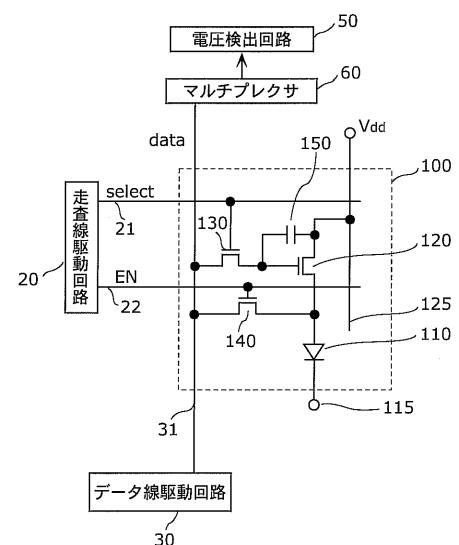
【 0 1 5 5 】

1	表示装置	10
5	発光パネル	
1 0	表示部	
2 0	走査線駆動回路	
2 1	走査線	
2 2	制御線	
3 0	データ線駆動回路	20
3 1	データ線	
5 0	電圧検出回路	
5 1	電圧検出器	
5 3	読出し線	
6 0	マルチプレクサ	
6 5	電圧選択スイッチ	
7 0	制御部	
8 0	メモリ	
1 0 0、1 0 1	画素部	
1 1 0	有機 E L 素子	
1 1 5	共通電極	
1 2 0	駆動トランジスタ	30
1 2 5	電源線	
1 3 0	スイッチングトランジスタ	
1 4 0、1 6 0	検査トランジスタ	
1 5 0	容量素子	
7 0 1	電圧制御部	
7 0 2	換算部	

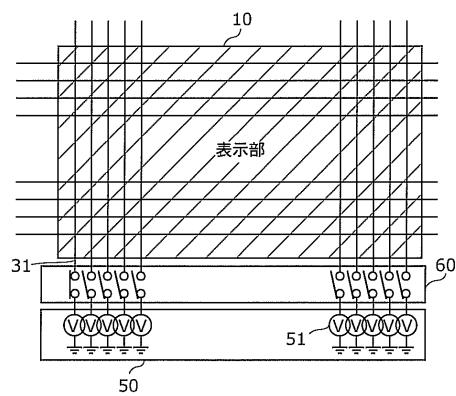
【図1】



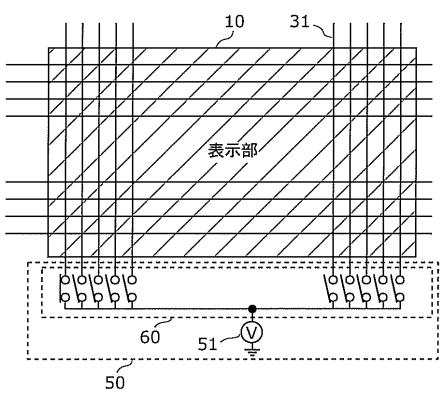
【図2】



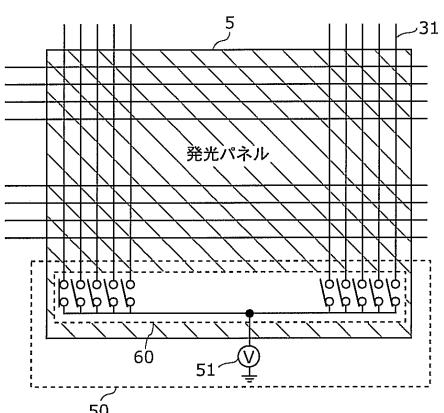
【図3】



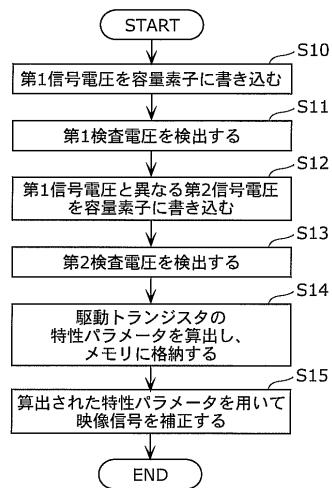
【図4】



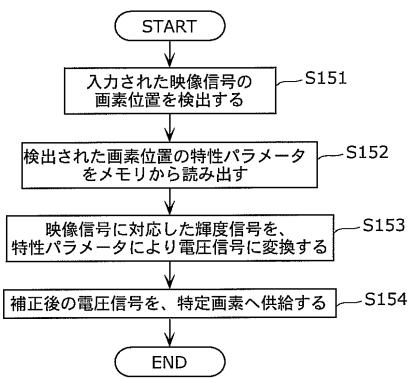
【図5】



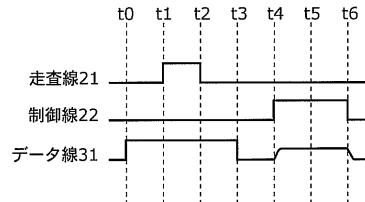
【図6】



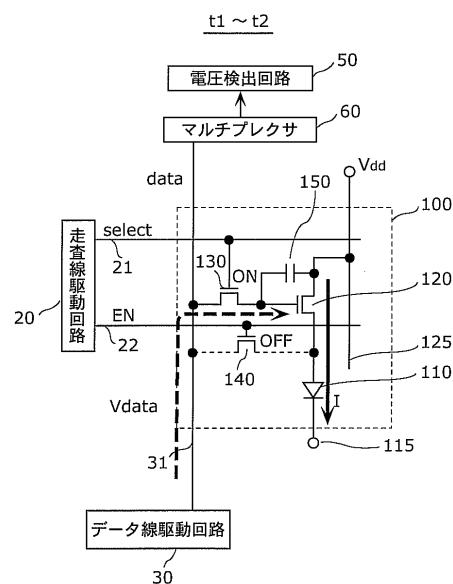
【図7】



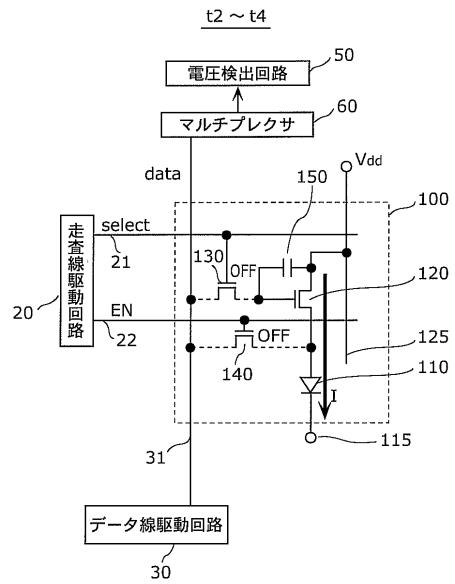
【図8】



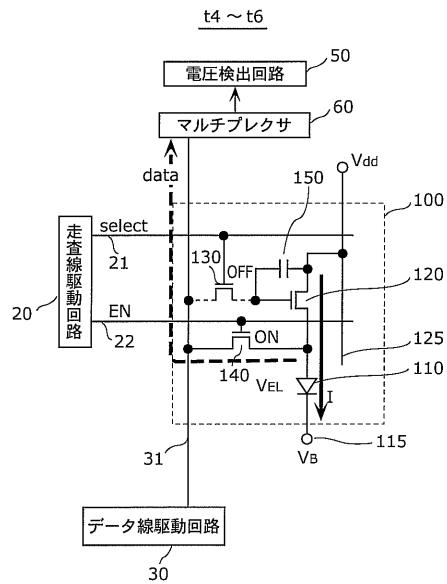
【図9A】



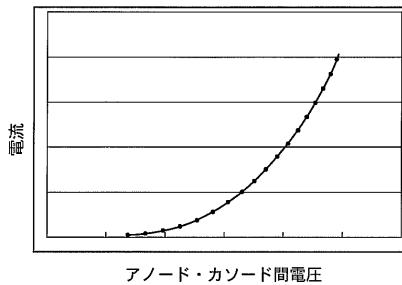
【図9B】



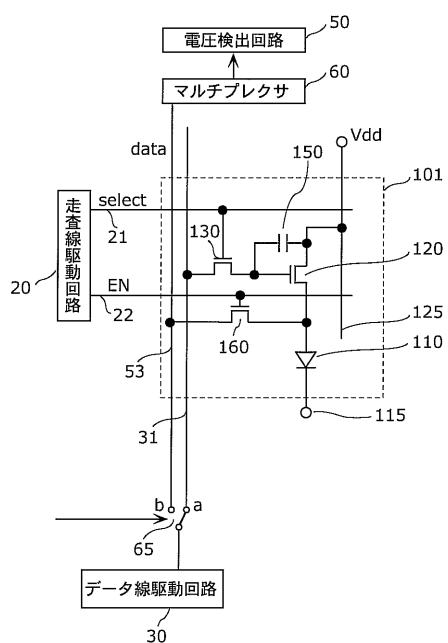
【図 9 C】



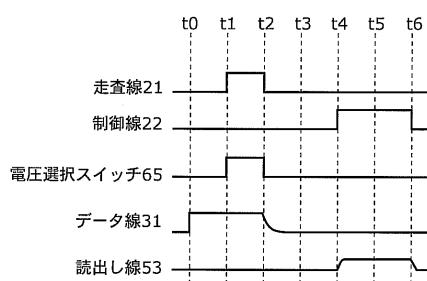
【図 10】



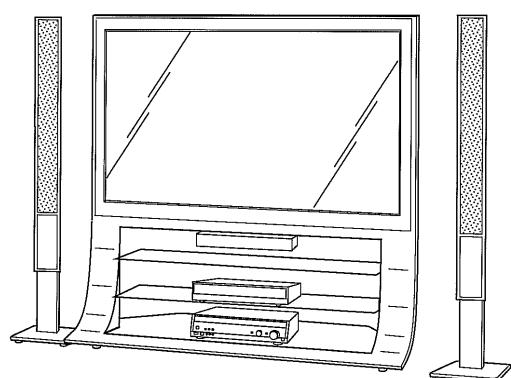
【図 11】



【図 12】



【図 13】



フロントページの続き

(51)Int.Cl.

F I		
G 09 G	3/20	6 4 1 D
G 09 G	3/20	6 4 2 A
G 09 G	3/20	6 4 2 P
G 09 G	3/20	6 8 0 G
H 05 B	33/14	A

(56)参考文献 国際公開第2007/090287 (WO, A1)

特表2007-536585 (JP, A)

特開2004-045647 (JP, A)

特開2008-102404 (JP, A)

特開2009-031712 (JP, A)

(58)調査した分野(Int.Cl., DB名)

G09G 3/00-3/38

专利名称(译)	显示装置及其控制方法		
公开(公告)号	JP5010030B2	公开(公告)日	2012-08-29
申请号	JP2010518916	申请日	2009-06-30
[标]申请(专利权)人(译)	松下电器产业株式会社		
申请(专利权)人(译)	松下电器产业株式会社		
当前申请(专利权)人(译)	松下电器产业株式会社		
[标]发明人	白水博 中村哲朗		
发明人	白水 博 中村 哲朗		
IPC分类号	G09G3/30 G09G3/20 H01L51/50		
CPC分类号	G09G3/30 G09G3/006 G09G3/3233 G09G2300/0842 G09G2320/0295 G09G2320/043 G09G2320/045 G09G2330/12		
FI分类号	G09G3/30.J G09G3/20.621.A G09G3/20.621.M G09G3/20.623.D G09G3/20.624.B G09G3/20.641.D G09G3/20.642.A G09G3/20.642.P G09G3/20.680.G H05B33/14.A		
代理人(译)	新居 広守		
优先权	2008176243 2008-07-04 JP		
其他公开文献	JPWO2010001590A1		
外部链接	Espacenet		

摘要(译)

对应于连接到有机EL元件(110)的电容元件(150)中保持的电压,电容元件(150)和有机EL元件(110)的阳极的电流被提供给有机EL元件(110)。用于发光的驱动晶体管(120),用于向电容元件(150)提供信号电压的数据线(31),用于连接数据线(31)和电容元件(150)的开关晶体管(130),数据电压检测电路(50)连接到线路(31)以检测阳极电压,检查晶体管(140)连接阳极和数据线(31),以及开关晶体管(130)接通作为信号电压相应的电压保持在电容元件(150)中以使有机EL元件(110)发光,并且有机EL元件(110)的发光被切换和用于检测阳极电压施加到所述晶体管(130)的控制单元被关闭和打开的检查晶体管(140)通过所述电压检测电路(50)。

$$\beta = \left(\frac{\sqrt{2I_1} - \sqrt{2I_2}}{V_{gs1} - V_{gs2}} \right)^2$$

$$V_{th} = \frac{V_{gs2} \times \sqrt{2I_1} - V_{gs1} \times \sqrt{2I_2}}{\sqrt{2I_1} - \sqrt{2I_2}}$$