

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5555689号
(P5555689)

(45) 発行日 平成26年7月23日(2014.7.23)

(24) 登録日 平成26年6月6日(2014.6.6)

(51) Int.Cl.	F I
G09G 3/30 (2006.01)	G09G 3/30 K
G09G 3/20 (2006.01)	G09G 3/20 624B
H01L 51/50 (2006.01)	G09G 3/20 631V
H05B 33/08 (2006.01)	G09G 3/20 641P
H05B 33/10 (2006.01)	G09G 3/30 J

請求項の数 14 (全 39 頁) 最終頁に続く

(21) 出願番号 特願2011-511932 (P2011-511932)
 (86) (22) 出願日 平成22年4月5日(2010.4.5)
 (86) 国際出願番号 PCT/JP2010/002484
 (87) 国際公開番号 W02011/125113
 (87) 国際公開日 平成23年10月13日(2011.10.13)
 審査請求日 平成24年12月19日(2012.12.19)

(73) 特許権者 000005821
 パナソニック株式会社
 大阪府門真市大字門真1006番地
 (74) 代理人 100109210
 弁理士 新居 広守
 (72) 発明者 瀬川 泰生
 日本国大阪府門真市大字門真1006番地
 パナソニック株式会社内
 (72) 発明者 中村 哲朗
 日本国大阪府門真市大字門真1006番地
 パナソニック株式会社内
 (72) 発明者 小野 晋也
 日本国大阪府門真市大字門真1006番地
 パナソニック株式会社内

最終頁に続く

(54) 【発明の名称】 有機EL表示装置および有機EL表示装置の製造方法

(57) 【特許請求の範囲】

【請求項1】

発光素子と、前記発光素子への電流の供給を制御する電圧駆動の駆動素子と、第1電極が前記駆動素子のゲート電極に接続され第2電極が前記駆動素子のソース電極及びドレイン電極の一方に接続されたコンデンサと、を含む画素部を複数配置した表示パネルと、

外部から入力される映像信号を、前記複数の画素部の各々の特性に応じて補正するための補正パラメータを前記複数の画素部の各々について記憶する記憶部と、

前記複数の画素部の各々に対応する前記補正パラメータを前記記憶部から読み出し、前記読み出した補正パラメータを前記複数の画素部の各々に対応する映像信号に乗算して補正信号電圧を得る制御部と、を備え、

前記制御部は、

前記複数の画素部の各々に対応する補正信号電圧を書き込む毎に前記複数の画素部の各々に含まれるコンデンサに前記駆動素子の閾値電圧を検出させ、

前記閾値電圧を検出させた後、前記コンデンサに前記駆動素子の閾値電圧に対応する対応電圧を保持させ、前記対応電圧を前記コンデンサに保持させた状態で、前記補正信号電圧を前記コンデンサに供給し、

前記対応電圧に前記補正信号電圧を加算して得られる所定の信号電圧を前記駆動素子のゲート及びソース電極の間に供給して前記発光素子に電流を流させ、

前記補正パラメータは、

前記表示パネルに含まれる1以上の画素部に共通する代表電圧 - 輝度特性を表す関数を

取得する第 1 ステップと、

対象となる画素部に含まれるコンデンサに前記駆動素子の閾値電圧に対応する対応電圧を保持させる第 2 ステップと、

前記コンデンサに前記対応電圧を保持させた状態で、前記代表電圧 輝度特性の第 1 階調域に属する 1 階調に対応する信号電圧を前記対象となる画素部に含まれる駆動素子に印加し、前記対象となる画素部から発光される輝度を、所定の測定装置を用いて測定する第 3 ステップと、

前記第 3 ステップで測定された前記対象となる画素部の輝度が、前記代表電圧 - 輝度特性を表す関数に前記対応する信号電圧を入力した場合に得られる基準輝度となるような補正パラメータを前記複数の画素部の各々について求める第 4 ステップと、

前記第 4 ステップで求められた補正パラメータを前記対象となる画素部に対応付けて前記記憶部に格納する第 5 ステップと、により生成され、

前記第 4 ステップは、前記対象となる画素部を前記対応する信号電圧で発光させたときの輝度が前記基準輝度となる場合の電圧を演算にて求め、

前記補正パラメータは、前記対応する信号電圧と、前記演算にて求められた電圧との比を示したゲインであり、

前記第 1 階調域に属する 1 階調に対応する信号電圧は、前記画素部で表示可能な最大階調の 20% 以上 100% 以下の階調に対応する電圧である、

有機 EL 表示装置。

【請求項 2】

前記コンデンサの第 2 電極は前記駆動素子のソース電極に接続され、

前記複数の画素部の各々は、さらに、

前記駆動素子のドレイン電極の電位を決定するための第 1 電源線と、

前記発光素子の第 2 電極に接続された第 2 電源線と、

前記コンデンサの第 1 電極の電圧値を規定する第 1 の基準電圧を供給する第 3 電源線と

、
信号電圧を供給するためのデータ線と、

一方の端子が前記データ線に接続され、他方の端子が前記コンデンサの第 1 電極に接続され、前記データ線と前記コンデンサの第 1 電極との導通及び非導通を切り換える第 1 スイッチング素子と、

一方の端子が前記第 3 電源線に接続され、他方の端子が前記コンデンサの第 1 電極に接続され、前記第 3 電源線と前記コンデンサの第 1 電極との導通及び非導通を切り換える第 2 スイッチング素子と、

一方の端子が前記駆動素子のソース電極に接続され、他方の端子が前記コンデンサの第 2 電極に接続され、前記駆動素子のソース電極と前記コンデンサの第 2 電極との導通及び非導通を切り換える第 3 スイッチング素子と、

第 1 電極が前記コンデンサの第 2 電極に接続された第 2 コンデンサと、

前記第 2 コンデンサの第 2 電極に接続され、前記第 1 の基準電圧から前記駆動素子の閾値電圧を差し引いた値より低い第 2 の基準電圧を前記コンデンサの第 2 電極に発生させるためのバイアス電圧線と、を備え、

前記制御部は、

前記第 1 スイッチング素子をオフにした後、第 3 スイッチング素子をオンにした状態で前記第 2 スイッチング素子をオンして前記コンデンサの第 1 電極に前記第 1 の基準電圧を印加させつつ、前記第 2 コンデンサの第 2 電極に前記第 2 の基準電圧を印加して駆動素子の閾値電圧より大きな電位差を前記コンデンサに生じさせ、

前記コンデンサの第 1 電極及び第 2 電極の電位差が前記駆動素子の閾値電圧に到達して前記駆動素子がオフ状態となるまでの時間を経過させた後、前記第 2 スイッチング素子及び前記第 3 スイッチング素子をオフして前記コンデンサに前記駆動素子の閾値電圧に対応する対応電圧を保持させ、

前記コンデンサに前記対応電圧を保持させた状態で、前記第 2 スイッチング素子をオフ

10

20

30

40

50

したまま、前記第 1 スイッチング素子をオンして前記コンデンサの第 1 電極に前記補正信号電圧の供給を開始する、

請求項 1 に記載の有機 E L 表示装置。

【請求項 3】

前記制御部は、

前記コンデンサに前記対応電圧を保持させた状態で前記第 1 スイッチング素子をオンして前記補正信号電圧を供給することで、前記対応電圧に、前記補正信号電圧の電圧値を前記コンデンサの容量と前記第 2 コンデンサの容量の比に応じて分割した電圧を加算して得られる所定の信号電圧を前記第 1 のコンデンサの第 1 電極に発生させ、

その後、前記第 1 スイッチング素子をオフしてから前記第 3 スイッチング素子をオンして前記所定の信号電圧を前記駆動素子のゲート電極及びソース電極の間に供給して前記発光素子に電流を流させる、

請求項 2 に記載の有機 E L 表示装置。

【請求項 4】

前記第 1 の基準電圧の電圧値は、

前記コンデンサの第 1 電極に前記第 1 の基準電圧を印加しているときに、前記発光素子の第 1 電極及び第 2 電極の間の電位差が、前記発光素子が発光を開始する前記発光素子の閾値電圧より低い電圧となるように予め設定されている、

請求項 2 に記載の有機 E L 表示装置。

【請求項 5】

前記閾値電圧に対応する対応電圧は、前記閾値電圧を前記駆動素子のゲート電極に印加した場合に流れる電流よりも小さい電流となる電圧である

請求項 1 ~ 請求項 4 のいずれか 1 項に記載の有機 E L 表示装置。

【請求項 6】

前記閾値電圧に対応する対応電圧は、その電圧値が前記閾値電圧の電圧値に比例し、前記閾値電圧の電圧値よりも小さい電圧である、

請求項 1 ~ 請求項 4 のいずれか 1 項に記載の有機 E L 表示装置。

【請求項 7】

前記代表電圧 - 輝度特性の第 1 階調域に属する 1 階調に対応する信号電圧は、各画素で表示可能な最大階調の 20% 以上 100% 以下の階調に対応する電圧である、

請求項 1 ~ 請求項 6 のいずれか 1 項に記載の有機 E L 表示装置。

【請求項 8】

前記代表電圧 - 輝度特性の第 1 階調域に属する 1 階調に対応する信号電圧は、各画素で表示可能な最大階調の 30% の階調に対応する電圧である、

請求項 7 記載の有機 E L 表示装置。

【請求項 9】

前記代表電圧 - 輝度特性は、前記表示パネルに含まれる複数の画素部のうちの所定の画素部についての電圧 - 輝度特性である、

請求項 1 ~ 請求項 8 のいずれか 1 項に記載の有機 E L 表示装置。

【請求項 10】

前記代表電圧 - 輝度特性は、前記表示パネルに含まれる複数の画素部のうちの 2 以上の画素部の電圧 - 輝度特性を平均化した特性である、

請求項 1 ~ 請求項 8 のいずれか 1 項に記載の有機 E L 表示装置。

【請求項 11】

前記第 1 ステップにおいて、前記表示パネルを複数の分割領域に分割し、前記分割領域毎に、前記複数の分割領域の各々に含まれる画素部に共通する前記代表電圧 - 輝度特性を設定し、

前記第 3 ステップにおいて、前記対象となる画素部を前記所定の信号電圧で発光させたときの輝度が、前記対象となる画素部を含む分割領域の代表電圧 - 輝度特性に前記所定の信号電圧を入力した場合に得られる基準輝度となるような補正パラメータを前記対象とな

10

20

30

40

50

る画素部について求める、

請求項 1 ~ 請求項 8 のいずれか 1 項に記載の有機 E L 表示装置。

【請求項 1 2】

前記測定装置は、イメージセンサである、

請求項 1 ~ 請求項 1 1 のいずれか 1 項に記載の有機 E L 表示装置。

【請求項 1 3】

前記記憶部は、前記複数の画素部の各々の特性に応じて補正するための補正パラメータであるゲイン及びオフセットのうち、ゲインのみを記憶する

請求項 1 ~ 請求項 1 2 のいずれか 1 項に記載の有機 E L 表示装置。

【請求項 1 4】

発光素子と、前記発光素子への電流の供給を制御する電圧駆動の駆動素子と、第 1 電極が前記駆動素子のゲート電極に接続され第 2 電極が前記駆動素子のソース電極及びドレイン電極の一方に接続されたコンデンサと、を含む画素部を複数配置した表示パネルに共通する代表電圧 - 輝度特性を表す関数を取得する第 1 ステップと、

対象となる画素部に含まれるコンデンサに前記駆動素子の閾値電圧に対応する対応電圧を保持させる第 2 ステップと、

前記コンデンサに前記対応電圧を保持させた状態で、前記代表電圧 輝度特性の第 1 階調域に属する 1 階調に対応する信号電圧を前記対象となる画素部に含まれる駆動素子に印加し、前記対象となる画素部から発光される輝度を所定の測定装置を用いて測定する第 3 ステップと、

前記第 3 ステップで測定された前記対象となる画素部の輝度が、前記代表電圧 - 輝度特性を表す関数に前記対応する信号電圧を入力した場合に得られる輝度となるような補正パラメータを前記複数の画素部の各々について求める第 4 ステップと、

前記第 4 ステップで求められた補正パラメータを前記対象となる画素部に対応付けて前記記憶部に格納する第 5 ステップと、を含み、

前記第 4 ステップは、前記対象となる画素部を前記対応する信号電圧で発光させたときの輝度が前記基準輝度となる場合の電圧を演算にて求め、

前記補正パラメータは、前記対応する信号電圧と、前記演算にて求められた電圧との比を示したゲインであり、

前記第 1 階調域に属する 1 階調に対応する信号電圧は、前記画素部で表示可能な最大階調の 20% 以上 100% 以下の階調に対応する電圧である、

有機 E L 表示装置の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、有機 E L 表示装置および有機 E L 表示装置の製造方法に関する。

【背景技術】

【0002】

電流駆動型の発光素子を用いた画像表示装置として、有機 E L 素子 (O L E D : O r g a n i c L i g h t E m i t t i n g D i o d e) を用いた画像表示装置 (有機 E L ディスプレイ) が知られている。この有機 E L ディスプレイは、視野角特性が良好で、消費電力が少ないという利点を有するため、次世代の F P D (F l a t P a n e l D i s p l a y) 候補として注目されている。

【0003】

有機 E L ディスプレイでは、通常、画素を構成する有機 E L 素子がマトリクス状に配置される。複数の行電極 (走査線) と複数の列電極 (データ線) との交点に有機 E L 素子を設け、選択した行電極と複数の列電極との間にデータ信号に相当する電圧を印加するようにして有機 E L 素子を駆動するものをパッシブマトリクス型の有機 E L ディスプレイと呼ぶ。

【0004】

10

20

30

40

50

一方、複数の走査線と複数のデータ線との交点に薄膜トランジスタ（TFT：Thin Film Transistor）を設け、このTFTに駆動トランジスタのゲートを接続し、選択した走査線を通じてこのTFTをオンさせてデータ線からデータ信号を駆動トランジスタに入力し、その駆動トランジスタによって有機EL素子を駆動するものをアクティブマトリクス型の有機ELディスプレイと呼ぶ。

【0005】

各行電極（走査線）を選択している期間のみ、それに接続された有機EL素子が発光するパッシブマトリクス型の有機ELディスプレイとは異なり、アクティブマトリクス型の有機ELディスプレイでは、次の走査（選択）まで有機EL素子を発光させることが可能であるため、走査線数が上がってもディスプレイの輝度減少を招くようなことはない。従って、低電圧で駆動できるので、低消費電力化が可能となる。しかしながら、アクティブマトリクス型の有機ELディスプレイでは、製造工程で生じる駆動トランジスタや有機EL素子の特性のばらつきに起因して、同じデータ信号を与えても、各画素において有機EL素子の輝度が異なり、スジやムラなどの輝度ムラが発生してしまうことがある。すなわち、各画素の電圧 輝度特性は、複数の画素に共通する代表電圧 輝度特性に対して誤差を生じるので、有機ELディスプレイで輝度ムラが発生する。ここで、各画素の電圧 輝度特性において、代表電圧 特性の高階調領域でのばらつきは、主として駆動トランジスタの移動度のばらつきに起因し、代表電圧 特性での低階調領域でのばらつきは、主として駆動トランジスタの閾値電圧（ V_{th} ）のばらつきに起因することがわかっている。

【0006】

それに対して、有機ELディスプレイで発生する輝度ムラを、映像信号（データ信号）を補正することにより、各画素に供給される映像信号に対応する有機EL素子の輝度を所定の基準輝度に補正する補正方法が提案されている（例えば、特許文献1）。

【0007】

特許文献1の補正方法では、有機ELディスプレイの画素毎に少なくとも3階調以上の輝度分布または電流分布の測定を行うことで、各画素に供給される映像信号に対応する有機EL素子の輝度を所定の基準輝度に補正するすなわち駆動トランジスタのばらつきを補正するための補正パラメータであるゲイン及びオフセットを求めることができる。

【0008】

一方で、有機ELディスプレイの画素内に V_{th} 補償回路を構成し、駆動トランジスタの特性ばらつきを抑える方法が提案されている（例えば、特許文献2）。

【0009】

特許文献2の補正方法では、画素に構成された V_{th} 補償回路により、初期特性における駆動トランジスタのTFT特性の V_{th} ばらつきと経時劣化に対する V_{th} ばらつきを抑えることで、有機ELディスプレイでの表示の均一化すなわち輝度ムラの抑制を図っている。

【先行技術文献】

【特許文献】

【0010】

【特許文献1】特開2004-101143号公報

【特許文献2】国際公開第2008/152817号

【発明の概要】

【発明が解決しようとする課題】

【0011】

しかしながら、従来の補正方法では、以下に説明する問題がある。

【0012】

例えば、特許文献1の補正方法として、最小二乗法を用いて、補正パラメータであるゲイン及びオフセットを求める方法がある。この最小二乗法を用いる方法では、各画素について複数階調の輝度測定を行い、各測定で得られた各画素の輝度と代表電圧 - 輝度特性との輝度差に基づいて、所定の演算方法にてゲイン及びオフセットを求める。これについて

10

20

30

40

50

説明する。

【 0 0 1 3 】

図 1 は、従来の輝度測定時の輝度測定システムの構成を示す図である。図 2 は、従来の補正方法を説明するためフローチャートである。図 3 は、最小二乗法を用いて補正パラメータを求めた場合の例を示す図である。

【 0 0 1 4 】

従来の輝度測定は、従来の有機 E L 表示装置 8 0 0 の表示パネル 8 0 6 が有する各画素に対して、測定装置 9 1 0 を用いて、少なくとも 3 階調、好ましくは 5 階調以上の階調数で行われる。ここで、従来の有機 E L 表示装置 8 0 0 は、表示パネル 8 0 6 と、制御部 8 0 1 とを備える。また、輝度測定システムは、有機 E L 表示装置 8 0 0 と、測定装置 9 1 0 と、補正パラメータ決定装置 9 0 0 とを備える。

10

【 0 0 1 5 】

測定装置 9 1 0 は、表示パネル 8 0 6 が有する複数の画素から発光される輝度を測定することができる。補正パラメータ決定装置 9 0 0 は、測定装置 9 1 0 が測定した各画素の輝度に基づき、表示パネル 8 0 6 が有する複数の画素の輝度が基準輝度となるように補正する補正パラメータすなわちゲインとオフセットとを決定する装置である。

【 0 0 1 6 】

この輝度測定システムでは、図 2 に示すように、1 階調ごとに 5 階調以上の階調数で輝度測定を行う。すなわち、表示パネル 8 0 6 が有する画素で、ある階調 (N 階調) を表示 (発光) させて (S 8 0 1)、測定装置 9 1 0 を用いて輝度測定をする (S 8 0 2)。そして、N 階調の輝度測定値を示すデータを例えば測定装置 9 1 0 または補正パラメータ決定装置 9 0 0 に接続されている P C (P e r s o n a l C o m p u t e r) のメモリ等に格納し (S 8 0 3)、そして、S 8 0 1 ~ S 8 0 3 を測定階調数となるまで繰り返す (S 8 0 4、S 8 0 5)。輝度測定の回数が、測定階調数になると (S 8 0 4 の Y)、補正パラメータ決定装置 9 0 0 で補正処理を行う (S 8 0 6)。ここで、補正パラメータ決定装置 9 0 0 は、例えばある画素について、図 3 に示すように、最小 2 乗法を用いて、電圧 $V_1 \sim V_6$ の 6 点 ($N = 6$ としている) での輝度 $L_1 \sim L_6$ を測定し、補正パラメータとして $V \times 1 \sim V \times 6$ を求める。そして、各画素に対する補正パラメータ (ゲインとオフセット) を制御部 8 0 1 が有するメモリに書き込む。

20

【 0 0 1 7 】

しかしながら、上述したように例えば最小二乗法を用いる特許文献 1 の補正方法では、その性質上、少なくとも 3 階調、好ましくは 5 階調以上の階調数で各画素の輝度測定を行う必要があり、各画素の輝度測定を行ってから補正パラメータを求めるまでに時間がかかるという問題がある。特に、低階調側の輝度測定には非常に長い時間がかかってしまう。

30

【 0 0 1 8 】

また、有機 E L ディスプレイにおいて、低階調で筋状の輝度ムラが発生しやすくなるという性質がある。人間の目は、高階調側での輝度差よりも低階調側での輝度差を認識しやすい。そのため、高階調側よりも低階調側の補正精度が高い方が望ましい。しかしながら、通常、代表電圧 - 輝度特性と各画素の電圧 - 輝度特性との輝度差は、高階調側になる程大きく、最小二乗法は、この高階調側での輝度差が最小となるようにゲイン及びオフセットを演算にて同時に求めることになるので、高階調側での補正誤差は小さくできるものの、低階調側での補正誤差は高階調側に比べて大きくなるという問題もある。

40

【 0 0 1 9 】

一方、特許文献 2 に示す補正方法では、 V_{th} 補償回路を構成することで、駆動トランジスタの T F T の閾値電圧 V_{th} のばらつきに対応できるものの、T F T の移動度のばらつきについては十分補正することができない。そのため、有機 E L ディスプレイの表示では、移動度ばらつきに対応した輝度ムラが残ってしまうという問題がある。

【 0 0 2 0 】

本発明は、上述の事情を鑑みてなされたもので、各画素の輝度測定を行ってから補正パラメータを求めるまでの測定タクトを短縮できる有機 E L 表示装置および有機 E L 表示装

50

置の製造方法を提供することを目的とする。

【課題を解決するための手段】

【0021】

上記目的を達成するために、本発明に係る有機EL表示装置は、発光素子と、前記発光素子への電流の供給を制御する電圧駆動の駆動素子と、第1電極が前記駆動素子のゲート電極に接続され第2電極が前記駆動素子のソース電極及びドレイン電極の一方に接続されたコンデンサと、を含む画素部を複数配置した表示パネルと、外部から入力される映像信号を、前記複数の画素部の各々の特性に応じて補正するための補正パラメータを前記複数の画素部の各々について記憶する記憶部と、前記複数の画素部の各々に対応する前記補正パラメータを前記記憶部から読み出し、前記読み出した補正パラメータを前記複数の画素部の各々に対応する映像信号に乗算して補正信号電圧を得る制御部と、を備え、前記制御部は、前記複数の画素部の各々に対応する補正信号電圧を書き込む毎に前記複数の画素部の各々に含まれるコンデンサに前記駆動素子の閾値電圧を検出させ、前記閾値電圧を検出させた後、前記コンデンサに前記駆動素子の閾値電圧に対応する対応電圧を保持させ、前記対応電圧を前記コンデンサに保持させた状態で、前記補正信号電圧を前記コンデンサに供給し、前記対応電圧に前記補正信号電圧を加算して得られる所定の信号電圧を前記駆動素子のゲート及びソース電極の間に供給して前記発光素子に電流を流させ、前記補正パラメータは、前記表示パネルに含まれる1以上の画素部に共通する代表電圧-輝度特性を表す関数を取得する第1ステップと、対象となる画素部に含まれるコンデンサに前記駆動素子の閾値電圧に対応する対応電圧を保持させる第2ステップと、前記コンデンサに前記対応電圧を保持させた状態で、前記代表電圧-輝度特性の高階調域に属する1階調に対応する信号電圧を前記対象となる画素部に含まれる駆動素子に印加し、前記対象となる画素部から発光される輝度を、所定の測定装置を用いて測定する第3ステップと、前記第3ステップで測定された前記対象となる画素部の輝度が、前記代表電圧-輝度特性を表す関数に前記対応する信号電圧を入力した場合に得られる基準輝度となるような補正パラメータを前記複数の画素部の各々について求める第4ステップと、前記第4ステップで求められた補正パラメータを前記対象となる画素部に対応付けて前記記憶部に格納する第5ステップと、により生成される。

【発明の効果】

【0022】

本発明によれば、画素内にV_{t h}補正回路を構成し、さらに製造時に輝度補正を1階調のみで行うことにより、初期V_{t h}、移動度ばらつきを抑え、表示の均一性を向上させ、V_{t h}劣化に対する補償によって、焼きつきなどを抑えることができるだけでなく、測定階調を1階調に限定することができるので、高輝度部分の測定しかないため、輝度測定のタクトを短くできる。

【図面の簡単な説明】

【0023】

【図1】図1は、従来の輝度測定時の輝度測定システムの構成を示す図である。

【図2】図2は、従来の補正方法を説明するためフローチャートである。

【図3】図3は、最小二乗法を用いて補正パラメータを求めた場合の例を示す図である。

【図4】図4は、本発明の実施の形態における有機EL表示装置の構成を示すブロック図である。

【図5】図5は、本実施の形態における有機EL表示装置の構成を示す模式図である。

【図6】図6は、本実施の形態における画素部の回路図である。

【図7】図7は、本発明の実施の形態における画素部の動作を示すタイミングチャートである。

【図8】図8は、本発明の実施の形態における画素部のV_{t h}検出期間T₁₁における動作を説明するための図である。

【図9】図9は、V_{t h}検出後に保持コンデンサに保持される電圧を説明するための図である。

10

20

30

40

50

【図10】図10は、本発明の実施の形態における画素部の書き込み期間T12における動作を説明するための図である。

【図11】図11は、本発明の実施の形態における画素部の発光期間T13における動作を説明するための図である。

【図12】図12は、本発明の実施の形態におけるVth補償の効果を説明するための図である。

【図13】図13は、表示パネルの輝度測定時の輝度測定システムの構成を示す図である。

【図14】図14は、本実施の形態における記憶部が保持する補正パラメータテーブルの一例を示す図である。

【図15】図15は、本実施の形態における制御部の機能構成図の一例を示す図である。

【図16】図16は、所定の画素部における電圧-輝度特性と、代表電圧-輝度特性とを示す図である。

【図17】図17は、本実施の形態における代表電圧-輝度特性、高階調域及び低階調域を説明するための図である。

【図18】図18は、本実施の形態における輝度測定システムにおいて補正パラメータを算出する動作の一例を示すフローチャートである。

【図19】図19は、本実施の形態における補正パラメータ算出部が補正パラメータを算出する処理を説明するための図である。

【図20】図20は、補正パラメータ算出部が補正パラメータを算出する処理の一例を示すフローチャートである。

【図21】図21は、本実施の形態における補正パラメータ算出部による補正パラメータの算出処理の効果を示す図である。

【図22】図22は、本実施の形態の変形例に係る表示パネルの輝度測定時の輝度測定システムの構成を示す図である。

【図23】図23は、本実施の形態の変形例に係る補正パラメータ決定装置200が補正パラメータを決定する動作の一例を示すフローチャートである。

【図24】図24は、本発明における有機EL表示装置およびその表示方法の効果を説明するための図である。

【発明を実施するための形態】

【0024】

第1の態様の有機EL表示装置は、発光素子と、前記発光素子への電流の供給を制御する電圧駆動の駆動素子と、第1電極が前記駆動素子のゲート電極に接続され第2電極が前記駆動素子のソース電極及びドレイン電極の一方に接続されたコンデンサと、を含む画素部を複数配置した表示パネルと、外部から入力される映像信号を、前記複数の画素部の各々の特性に応じて補正するための補正パラメータを前記複数の画素部の各々について記憶する記憶部と、前記複数の画素部の各々に対応する前記補正パラメータを前記記憶部から読み出し、前記読み出した補正パラメータを前記複数の画素部の各々に対応する映像信号に乗算して補正信号電圧を得る制御部と、を備え、前記制御部は、前記複数の画素部の各々に対応する補正信号電圧を書き込む毎に前記複数の画素部の各々に含まれるコンデンサに前記駆動素子の閾値電圧を検出させ、前記閾値電圧を検出させた後、前記コンデンサに前記駆動素子の閾値電圧に対応する対応電圧を保持させ、前記対応電圧を前記コンデンサに保持させた状態で、前記補正信号電圧を前記コンデンサに供給し、前記対応電圧に前記補正信号電圧を加算して得られる所定の信号電圧を前記駆動素子のゲート及びソース電極の間に供給して前記発光素子に電流を流させ、前記補正パラメータは、前記表示パネルに含まれる1以上の画素部に共通する代表電圧-輝度特性を表す関数を取得する第1ステップと、対象となる画素部に含まれるコンデンサに前記駆動素子の閾値電圧に対応する対応電圧を保持させる第2ステップと、前記コンデンサに前記対応電圧を保持させた状態で、前記代表電圧-輝度特性の高階調域に属する1階調に対応する信号電圧を前記対象となる画素部に含まれる駆動素子に印加し、前記対象となる画素部から発光される輝度を、所定

10

20

30

40

50

の測定装置を用いて測定する第3ステップと、前記第3ステップで測定された前記対象となる画素部の輝度が、前記代表電圧 - 輝度特性を表す関数に前記対応する信号電圧を入力した場合に得られる基準輝度となるような補正パラメータを前記複数の画素部の各々について求める第4ステップと、前記第4ステップで求められた補正パラメータを前記対象となる画素部に対応付けて前記記憶部に格納する第5ステップと、により生成される。

【0025】

本態様では、有機EL表示装置の製造工程において、各画素の輝度測定は代表電圧 輝度特性の高階調に属する1階調について1回だけ行い、この1回の輝度測定から高階調に属する1階調での輝度を代表電圧 輝度特性に合わせるための補正パラメータを求めている。そして、外部から入力される映像信号にこの補正パラメータを乗算して映像信号を補正し、補正した映像信号である補正信号電圧を各画素部に印加する。また、有機EL表示装置の表示パネルを構成する各画素部には、駆動素子の閾値電圧を補償するための回路が構成されている。すなわち、駆動素子の閾値電圧に対応する対応電圧をコンデンサに保持させた状態で、補正信号電圧をコンデンサに供給する。そして、上記対応電圧に補正信号電圧を加算して得られる所定の信号電圧を、駆動素子のゲート及びソース電極の間に供給して発光素子に電流を流させる。

10

【0026】

これにより、前記所定の信号電圧を駆動素子のゲート及びソース電極の間に供給して発光素子を発光させるので、発光素子に流す駆動素子の駆動電流は前記所定の信号電圧から駆動素子の閾値電圧を差し引いた電圧に対応する電流となる。そのため、複数の画素部の各々に含まれる駆動素子間の閾値電圧のばらつきを抑制することができる。

20

【0027】

このように、高階調に属する1階調での輝度を前記代表電圧 輝度特性に合わせた状態で、各画素部に含まれる駆動素子の閾値電圧のばらつきを抑制することができるので、代表電圧 輝度特性の低階調領域における補正精度を高めることができる。

【0028】

また、有機EL表示装置の製造工程において、各画素部の輝度測定を代表電圧 輝度測定の高階調に属する1階調の輝度測定を行うだけで補正パラメータを求めることができるので、各画素の輝度測定を行ってから補正パラメータを求めるまでの測定タクトを従来の最小二乗法と比較して大幅に短縮することができる。

30

【0029】

ところで、製造工程時に求めた補正パラメータを用いて映像信号を補正する従来の方法では、駆動素子の初期の移動度及び閾値電圧を補正できた。しかし、駆動素子はその使用頻度によって経時劣化を起し、その結果、その閾値電圧のばらつきも時間が経つとともに変化する。そのため、従来の補正方法では、駆動素子の経時劣化による閾値電圧まで補正することはできなかった。一方、画素部に、閾値電圧を補正するための回路を構成した場合、映像信号を補正パラメータで補正しないで供給しても、駆動素子の初期だけでなく経時劣化による閾値電圧を補正することはできる。しかし、初期における駆動素子の移動度のばらつきを補正することができなかった。

【0030】

それに対して、本態様では、補正パラメータで映像信号を補正しつつ、画素部で駆動素子の閾値電圧を補正するので、駆動素子の初期の移動度及び閾値電圧を補正できるとともに、駆動素子の閾値電圧の経時劣化まで補正することができる。

40

【0031】

第2の態様の有機EL表示装置は、前記第4ステップは、前記対象となる画素部を前記対応する信号電圧で発光させたときの輝度が前記基準輝度となる場合の電圧を演算にて求め、前記補正パラメータは、前記対応する信号電圧と、前記演算にて求められた電圧との比を示したゲインである。

【0032】

第3の態様の有機EL表示装置は、前記補正パラメータは、前記対象となる画素部を前

50

記対応する信号電圧で発光させたときの輝度と、前記基準輝度との比を示したゲインである。

【0033】

第4の態様の有機EL表示装置は、前記コンデンサの第2電極は前記駆動素子のソース電極に接続され、前記複数の画素部の各々は、さらに、前記駆動素子のドレイン電極の電位を決定するための第1電源線と、前記発光素子の第2電極に接続された第2電源線と、前記コンデンサの第1電極の電圧値を規定する第1の基準電圧を供給する第3電源線と、信号電圧を供給するためのデータ線と、一方の端子が前記データ線に接続され、他方の端子が前記コンデンサの第1電極に接続され、前記データ線と前記コンデンサの第1電極との導通及び非導通を切り換える第1スイッチング素子と、一方の端子が前記第3電源線に接続され、他方の端子が前記コンデンサの第1電極に接続され、前記第3電源線と前記コンデンサの第1電極との導通及び非導通を切り換える第2スイッチング素子と、一方の端子が前記駆動素子のソース電極に接続され、他方の端子が前記コンデンサの第2電極に接続され、前記駆動素子のソース電極と前記コンデンサの第2電極との導通及び非導通を切り換える第3スイッチング素子と、第1電極が前記コンデンサの第2電極に接続された第2コンデンサと、前記第2コンデンサの第2電極に接続され、前記第1の基準電圧から前記駆動素子の閾値電圧を差し引いた値より低い第2の基準電圧を前記コンデンサの第2電極に発生させるためのバイアス電圧線と、を備え、前記制御部は、前記第1スイッチング素子をオフにした後、第3スイッチング素子をオンにした状態で前記第2スイッチング素子をオンして前記コンデンサの第1電極に前記第1の基準電圧を印加させつつ、前記第2コンデンサの第2電極に前記第2の基準電圧を印加して駆動素子の閾値電圧より大きな電位差を前記コンデンサに生じさせ、前記コンデンサの第1電極及び第2電極の電位差が前記駆動素子の閾値電圧に到達して前記駆動素子がオフ状態となるまでの時間を経過させた後、前記第2スイッチング素子及び前記第3スイッチング素子をオフして前記コンデンサに前記駆動素子の閾値電圧に対応する対応電圧を保持させ、前記コンデンサに前記対応電圧を保持させた状態で、前記第2スイッチング素子をオフしたまま、前記第1スイッチング素子をオンして前記コンデンサの第1電極に前記補正信号電圧の供給を開始する。

【0034】

本態様によると、駆動回路の閾値電圧に対応する対応電圧をコンデンサに保持させることができる。

【0035】

第5の態様の有機EL表示装置は、前記制御部は、前記コンデンサに前記対応電圧を保持させた状態で前記第1スイッチング素子をオンして前記補正信号電圧を供給することで、前記対応電圧に、前記補正信号電圧の電圧値を前記コンデンサの容量と前記第2コンデンサの容量の比に応じて分割した電圧を加算して得られる所定の信号電圧を前記第1のコンデンサの第1電極に発生させ、その後、前記第1スイッチングをオフしてから前記第3スイッチング素子をオンして前記所定の信号電圧を前記駆動素子のゲート電極及びソース電極の間に供給して前記発光素子に電流を流させる。

【0036】

本態様によると、前記対応電圧に、補正信号電圧の電圧値をコンデンサの容量と第2コンデンサの容量の比に応じて分割した電圧を加算して得られる所定の信号電圧をコンデンサの第1電極に発生させることができる。そして、前記所定の信号電圧を駆動素子のゲート電極及びソース電極に供給して前記発光素子に電流を流させる。

【0037】

駆動素子が発光素子に流す駆動電流は、駆動素子のゲート電極及びソース電極の間の電位差から駆動素子の閾値電圧を差し引いた電圧に対応する電流である。従って、この場合、前記所定の信号電圧を駆動素子のゲート電極及びソース電極に供給することで、発光素子に流す駆動電流は、前記所定の信号電圧から駆動素子の閾値電圧を差し引いた電圧に対応する電流となる。その結果、複数の画素部の各々に含まれる駆動素子間の閾値電圧のばらつきを抑制することができるので、代表電圧輝度特性の低階調領域における補正精

10

20

30

40

50

度を高めることができる。

【 0 0 3 8 】

第 6 の態様の有機 E L 表示装置は、前記第 1 の基準電圧の電圧値は、前記コンデンサの第 1 電極に前記第 1 の基準電圧を印加しているときに、前記発光素子の第 1 電極及び第 2 電極の間の電位差が、前記発光素子が発光を開始する前記発光素子の閾値電圧より低い電圧となるように予め設定されている。

【 0 0 3 9 】

本態様によると、第 1 の基準電圧の電圧値は、コンデンサの第 1 電極に第 1 の基準電圧（固定電圧）を印加している際に、前記発光素子が発光しないように設定されている。これにより、基準電圧印加時において発光素子が発光するのを防止できるので、駆動素子をリセット状態に保つことができる。

10

【 0 0 4 0 】

第 7 の態様の有機 E L 表示装置は、前記閾値電圧に対応する対応電圧は、前記閾値電圧を前記駆動素子のゲート電極に印加した場合に流れる電流よりも小さい電流となる電圧である。

【 0 0 4 1 】

本態様によれば、閾値電圧を駆動素子のゲート電極に印加した場合に流れる電流よりも小さい電流となる電圧を補正信号電圧に加算することになるので、代表電圧 - 輝度特性の低階調域での補正精度を高めることができる。

【 0 0 4 2 】

20

第 8 の態様の有機 E L 表示装置は、前記閾値電圧に対応する対応電圧は、その電圧値が前記閾値電圧の電圧値に比例し、前記閾値電圧の電圧値よりも小さい電圧である。

【 0 0 4 3 】

本態様によると、閾値電圧に対応する対応電圧とは、その電圧値が閾値電圧の電圧値に比例し、閾値電圧の電圧値よりも小さい電圧である。

【 0 0 4 4 】

つまり、コンデンサに保持させる電圧は、閾値電圧の値そのものではなく、閾値電圧の値よりも小さな電圧値である。そのため、代表電圧 - 輝度特性の低階調域が前記閾値電圧よりも小さい電圧領域に対応することになる。これにより、閾値電圧の電圧値よりも小さい値の電圧を補正信号電圧に加算することになるので、代表電圧 - 輝度特性の低階調域での補正精度を高めることができる。

30

【 0 0 4 5 】

第 9 の態様の有機 E L 表示装置は、前記代表電圧 - 輝度特性の高階調域に属する 1 階調に対応する信号電圧は、各画素で表示可能な最大階調の 2 0 % 以上 1 0 0 % 以下の階調に対応する電圧である。

【 0 0 4 6 】

本態様によると、代表電圧 - 輝度特性の高階調域に属する 1 階調に対応する信号電圧として、最大階調の 2 0 % 以上 1 0 0 % 以下の階調域に属する 1 階調に対応する電圧を印加する。

【 0 0 4 7 】

40

第 1 0 の態様の有機 E L 表示装置は、前記代表電圧 - 輝度特性の高階調域に属する 1 階調に対応する信号電圧は、各画素で表示可能な最大階調の 3 0 % の階調に対応する電圧である。

【 0 0 4 8 】

本態様によると、代表電圧 - 輝度特性の高階調域に属する 1 階調に対応する信号電圧として、最大階調の 3 0 % の階調に対応する電圧を印加する。この場合、高階調域における補正誤差を最も抑制できる。

【 0 0 4 9 】

第 1 1 の態様の有機 E L 表示装置は、前記代表電圧 - 輝度特性の中階調域に属する 1 階調に対応する信号電圧は、各画素部で表示可能な最大階調の 1 0 % 以上 2 0 % 以下の階調

50

に対応する電圧である。

【0050】

本態様によると、代表電圧 - 輝度特性の高階調域に属する1階調に対応する信号電圧として、最大階調の10%以上20%以下の階調域に属する1階調に対応する電圧を印加する。

【0051】

第12の態様の有機EL表示装置は、前記代表電圧 - 輝度特性は、前記表示パネルに含まれる複数の画素部のうちの所定の画素部についての電圧 - 輝度特性である。

【0052】

本態様によると、代表電圧 - 輝度特性を、表示パネルに含まれる複数の画素部の任意の画素部についての電圧 - 輝度特性とできる。

10

【0053】

第13の態様の有機EL表示装置は、前記代表電圧 - 輝度特性は、前記表示パネルに含まれる複数の画素部のうちの2以上の画素部の電圧 - 輝度特性を平均化した特性である。

【0054】

本態様によると、代表電圧 - 輝度特性は、複数の画素を含む表示パネル全体に共通して設定され、表示パネルに含まれる各画素の電圧 - 輝度特性を平均化して求められる。これにより、表示パネルに含まれる各画素の輝度が、表示パネル全体に共通する代表電圧 - 輝度特性となるように補正パラメータを求めるので、この補正パラメータを用いて映像信号を補正した場合、各画素から発光される光の輝度を均一にできる。

20

【0055】

第14の態様の有機EL表示装置は、前記第1ステップにおいて、前記表示パネルを複数の分割領域に分割し、前記分割領域毎に、前記複数の分割領域の各々に含まれる画素部に共通する前記代表電圧 - 輝度特性を設定し、前記第3ステップにおいて、前記対象となる画素部を前記所定の信号電圧で発光させたときの輝度が、前記対象となる画素部を含む分割領域の代表電圧 - 輝度特性に前記所定の信号電圧を入力した場合に得られる基準輝度となるような補正パラメータを前記対象となる画素部について求める。

【0056】

本態様によると、表示パネルを複数の分割領域に分割し、分割領域毎に、複数の分割領域の各々に含まれる画素部に共通する前記代表電圧 - 輝度特性を設定する。そして、対象となる画素を所定の信号電圧で発光させたときの輝度が、対象となる画素を含む分割領域の代表電圧 - 輝度特性を表す関数に前記所定の信号電圧を入力した場合に得られる輝度となるように補正パラメータを求める。

30

【0057】

これにより、例えば、隣接画素間の輝度変化が激しいために輝度ムラが発生している領域のみを補正することができるので、当該隣接画素間の輝度変化が滑らかになるような補正パラメータを求めることができる。

【0058】

第15の態様の有機EL表示装置は、前記測定装置は、イメージセンサである。

【0059】

第16の態様の有機EL表示装置の製造方法は、前記記憶部は、前記複数の画素部の各々の特性に応じて補正するための補正パラメータであるゲイン及びオフセットのうち、ゲインのみを記憶する。

40

【0060】

第17の態様の有機EL表示装置の製造方法は、発光素子と、前記発光素子への電流の供給を制御する電圧駆動の駆動素子と、第1電極が前記駆動素子のゲート電極に接続され第2電極が前記駆動素子のソース電極及びドレイン電極の一方に接続されたコンデンサと、を含む画素部を複数配置した表示パネルに共通する代表電圧 - 輝度特性を表す関数を取得する第1ステップと、対象となる画素部に含まれるコンデンサに前記駆動素子の閾値電圧に対応する対応電圧を保持させる第2ステップと、前記コンデンサに前記対応電圧を保

50

持させた状態で、前記代表電圧輝度特性の高階調域に属する1階調に対応する信号電圧を前記対象となる画素部に含まれる駆動素子に印加し、前記対象となる画素部から発光される輝度を所定の測定装置を用いて測定する第3ステップと、前記第3ステップで測定された前記対象となる画素部の輝度が、前記代表電圧-輝度特性を表す関数に前記信号電圧を入力した場合に得られる輝度となるような補正パラメータを前記複数の画素部の各々について求める第4ステップと、前記第4ステップで求められた補正パラメータを前記対象となる画素部に対応付けて前記記憶部に格納する第5ステップとを含む。

【0061】

(実施の形態)

以下、本発明の実施の形態について、図面を用いて説明する。

10

【0062】

図4は、本発明の実施の形態における有機EL表示装置の構成を示すブロック図である。

【0063】

図4に示す有機EL表示装置100は、発光素子により映像を表示させる装置であり、制御部101及び表示パネル106を備えている。

【0064】

表示パネル106は、表示部105、走査線駆動回路103及びデータ線駆動回路104を備えており、走査線駆動回路103及びデータ線駆動回路104に入力される制御部101からの信号に基づき、映像を表示部105に表示する。

20

【0065】

表示部105は、マトリクス状に配置された複数の画素部40を備えている。ここで、画素部40には、画素部40が有するTFTの閾値電圧 V_{th} のばらつきを補償(抑制)する V_{th} 補償回路が構成されている。

【0066】

制御部101は、記憶部102を有し、表示パネル106に表示するための映像信号を制御し、表示パネル106に映像を表示させる。制御部101は、複数の画素部40の各々に対応する補正パラメータ(ゲイン)を記憶部102から読み出し、読み出した補正パラメータ(ゲイン)を複数の画素部40の各々に対応する映像信号に乗算又は除算して補正信号電圧を得る。なお、制御部101の詳細な説明については、後述する。

30

【0067】

記憶部102は、外部から入力される映像信号を、複数の画素部40の各々の特性に応じて補正するための補正パラメータ(ゲイン)を複数の画素部40の各々について記憶している。

【0068】

図5は、本実施の形態における有機EL表示装置の構成を示す模式図である。

【0069】

図5に示すように、有機EL表示装置100は、例えば $n \times m$ のマトリクス状に配置された複数の画素部40と、走査線駆動回路103と、データ線駆動回路104と、電源線駆動回路108とを備えている。走査線駆動回路103は、画素部40に走査信号 S_{cn} 、リセット信号 R_{st} 、マージ信号 M_{rg} 、検出トリガ信号 T_{rg} のそれぞれを供給する。

40

【0070】

電源線駆動回路108は、画素部40に電力を供給する。

【0071】

走査線駆動回路103は、図5において、行方向に配列された画素部40に対して、共通に接続された走査線51にそれぞれ独立に走査信号 S_{cn} を供給する。同じく行方向に配列された画素部40に対して、共通に接続されたリセット線52にそれぞれ独立にリセット信号 R_{st} を供給する。また、同じく行方向に配列された画素部40に対して、共通に接続されたマージ線53にそれぞれ独立にマージ信号 M_{rg} を供給する。同じく行方向

50

に配列された画素部 40 に対して、共通に接続された検出トリガ線 54 にそれぞれ独立に検出トリガ信号 Trg を供給する。

【0072】

また、データ線駆動回路 104 は、図 5 において列方向に配列された画素部 40 に対して、共通に接続されたデータ線 20 にそれぞれ独立にデータ信号 $Data$ (信号電圧) を供給する。なお、本実施の形態においては、走査線 51、リセット線 52、マージ線 53、検出トリガ線 54 の数はそれぞれ n 本、データ線 20 の数は m 本としている。

【0073】

電源線駆動回路 108 は、すべての画素部 40 に共通に接続された高電圧側電源線 24 と、低電圧側電源線 25 とに電力を供給する。また、すべての画素部 40 に共通に接続された基準電圧電源線 56 に基準電圧 (参照電圧) を供給する。なお、本実施の形態においては、説明を簡単にするために基準電圧が 0 (v) であるとして説明するが、本発明はこれに限定されるものではない。

【0074】

図 6 は、本実施の形態における画素部の回路図である。

【0075】

図 6 に示す画素部 40 は、表示部 105 が有する一画素であり、データ線 20 を介して供給された信号電圧 (データ信号 $Data$) により発光する機能を有する。また、画素部 40 は、TFT 特性の閾値電圧 V_{th} のばらつきを補償 (抑制) する V_{th} 補償回路が構成されている。画素部 40 は、有機 EL 素子 D1 と、駆動トランジスタ Q1 と、保持コンデンサ C1 と、書き込みスイッチであるスイッチングトランジスタ Q2 と、参照トランジスタ Q3 と、分離トランジスタ Q5 と、検出トリガコンデンサ C2 とを備えている。また、画素部 40 には、信号電圧を供給するためのデータ線 20 と、駆動トランジスタ Q1 のドレイン電極の電位を決定するための高電圧側電源線 24 と、有機 EL 素子 D1 の第 2 電極に接続された低電圧側電源線 25 と、走査線 51 と、リセット線 52 と、マージ線 53 と、検出トリガ線 54 と、保持コンデンサ C1 の第 1 電極の電圧値を規定する第 1 の基準電圧を供給する基準電圧電源線 56 とが接続されている。

【0076】

有機 EL 素子 D1 は、発光素子として機能し、駆動トランジスタ Q1 の駆動電流により発光する。有機 EL 素子 D1 は、カソード (第 2 電極) が、低電圧側電源線 25 に接続され、アノード (第 1 電極) が、駆動トランジスタ Q1 のソース (ソース電極) に接続されている。ここで、低電圧側電源線 25 に供給されている電圧は V_s であり、例えば 0 (v) である。

【0077】

駆動トランジスタ Q1 は、有機 EL 素子 D1 への電流の供給を制御する電圧駆動の駆動素子であり、有機 EL 素子 D1 に電流を流すことで有機 EL 素子 D1 を発光させる。駆動トランジスタ Q1 は、ゲート (ゲート電極) が、分離トランジスタ Q5 及びスイッチングトランジスタ Q2 を介してデータ線 20 に接続され、ソース (ソース電極) が有機 EL 素子 D1 のアノード (第 1 電極) に接続され、ドレイン (ドレイン電極) が、高電圧側電源線 24 に接続されている。ここで、高電圧側電源線 24 に供給されている電圧は V_{dd} であり、例えば 20 (v) である。これにより、駆動トランジスタ Q1 は、ゲートに供給された信号電圧 (データ信号 $Data$) を、その信号電圧 (データ信号 $Data$) に対応した信号電流に変換し、変換された信号電流を有機 EL 素子 D1 に供給する。

【0078】

保持コンデンサ C1 は、駆動トランジスタ Q1 の流す電流量を決める電圧を保持する。具体的には、保持コンデンサ C1 は、駆動トランジスタ Q1 のソース (低電圧側電源線 25) と駆動トランジスタ Q1 のゲートとの間に接続されている。別の言い方をすると、保持コンデンサ C1 は、駆動トランジスタ Q1 のゲート電極に第 1 電極が接続され、駆動トランジスタ Q1 のソース電極に第 2 電極が接続されている。保持コンデンサ C1 は、例えば、スイッチングトランジスタ Q2 がオフ状態となった後も、直前の信号電圧を維持し、

10

20

30

40

50

継続して駆動トランジスタQ1から有機EL素子D1へ駆動電流を供給させる機能を有する。なお、保持コンデンサC1は、信号電圧を、その信号電圧に静電容量を積算した電荷で保持する。

【0079】

スイッチングトランジスタQ2は、本発明における第1スイッチング素子に相当し、一方の端子がデータ線20に接続され、他方の端子が保持コンデンサC1の第1電極に接続され、データ線20と保持コンデンサC1の第1電極との導通及び非導通を切り換える。具体的には、スイッチングトランジスタQ2は、映像信号(補正信号電圧)に応じた信号電圧(データ信号Data)を保持コンデンサC1に書き込むための機能を有する。スイッチングトランジスタQ2は、ゲートが、走査線51に接続されており、ドレインまたはソースがデータ線20に接続されている。そして、スイッチングトランジスタQ2は、データ線20の信号電圧(データ信号Data)を駆動トランジスタQ1のゲートに供給するタイミングを制御する機能を有する。言い換えると、スイッチングトランジスタQ2は、映像信号(補正信号電圧)に応じた電圧を保持コンデンサC1に書き込むための書き込みスイッチである。

10

【0080】

参照トランジスタQ3は、本発明における第2スイッチング素子に相当し、一方の端子が基準電圧電源線56に接続され、他方の端子が保持コンデンサC1の第1電極に接続され、基準電圧電源線56と保持コンデンサC1の第1電極との導通及び非導通を切り換える。具体的には、参照トランジスタQ3は、駆動トランジスタQ1の閾値電圧Vthを検出するときに駆動トランジスタQ1のゲートに基準電圧(Vr)を与える機能を有する。参照トランジスタQ3は、ドレインおよびソースの一方が、駆動トランジスタQ1のゲートに接続され、ドレインおよびソースの他方が、参照電圧(Vr)を印加するための基準電圧電源線56に接続されている。また、参照トランジスタQ3は、ゲートがリセット線52に接続されている。言い換えると、参照トランジスタQ3は、駆動トランジスタQ1の閾値電圧Vth(若しくは閾値電圧Vthに対応する対応電圧)を検出する際に、駆動トランジスタQ1のゲート(ゲート電極)に基準電圧(参照電圧)を与えるための参照スイッチである。

20

【0081】

分離トランジスタQ5は、本発明における第3スイッチング素子に相当し、一方の端子が駆動トランジスタQ1のソース電極に接続され、他方の端子が保持コンデンサC1の第2電極に接続され、駆動トランジスタQ1のソース電極と保持コンデンサC1の第2電極との導通及び非導通を切り換える。具体的には、分離トランジスタQ5は、保持コンデンサC1に電圧を書き込む書き込み期間において保持コンデンサC1と駆動トランジスタQ1とを切り離す機能を有する。分離トランジスタQ5は、ドレインおよびソースの一方が、駆動トランジスタQ1のソースに接続され、ドレインおよびソースの他方が、保持コンデンサC1の第2電極に接続されている。また、分離トランジスタQ5は、ゲートがマージ線53と接続されている。言い換えると、分離トランジスタQ5は、保持コンデンサC1に電圧を書き込む書き込み期間において保持コンデンサC1と駆動トランジスタQ1のソース(ソース電極)とを分離するための分離スイッチである。

30

40

【0082】

検出トリガコンデンサC2は、本発明における第2コンデンサに相当し、第1電極が保持コンデンサC1の第2電極に接続されている。具体的には、検出トリガコンデンサC2は、第1電極が、保持コンデンサC1の第2電極に接続され、検出トリガコンデンサC2の第1電極と保持コンデンサC1の第2電極との間に駆動トランジスタQ1のソースが接続されている。また、検出トリガコンデンサC2の第2電極は、検出トリガ線54と接続されている。そして、検出トリガコンデンサC2は、保持コンデンサC1の第1電極に印加される電圧を分圧する機能を有する。例えば、データ線20により駆動トランジスタQ1のゲートに信号電圧(VData)が印加される場合、保持コンデンサC1と検出トリガコンデンサC2との容量の比に応じて分割された信号電圧(VData)の電圧が保持

50

コンデンサC1に印加される。

【0083】

検出トリガ線54は、本発明におけるバイアス電圧線に相当し、検出トリガコンデンサC2の第2電極に接続され、第1の基準電圧から駆動トランジスタQ1の閾値電圧を差し引いた値より低い第2の基準電圧を保持コンデンサC1の第2電極に発生させる。具体的には、検出トリガ線54は、駆動トランジスタQ1の閾値電圧 V_{th} （若しくは閾値電圧 V_{th} に対応する対応電圧）を検出するために、駆動トランジスタQ1のソース電圧 V_s を低下させるための電圧を供給する。

【0084】

以上のように画素部40は構成されている。

10

【0085】

なお、画素部40を構成する駆動トランジスタQ1と、スイッチングトランジスタQ2と、参照トランジスタQ3と、分離トランジスタQ5とはそれぞれ、例えばNチャンネル薄膜トランジスタであり、エンハンスメント型トランジスタである。もちろん、チャンネル薄膜トランジスタであってもよいし、デプレッション型トランジスタであってもよい。

【0086】

次に、本実施の形態における画素部40の動作について説明する。図7は、本発明の実施の形態における画素部の動作を示すタイミングチャートである。

【0087】

制御部101は、複数の画素部40のそれぞれにおいて、一定の測定期間内に、駆動トランジスタQ1の閾値電圧 V_{th} を検出する動作、映像信号（補正信号電圧）に対応した信号電圧（データ信号Data）を保持コンデンサC1に書き込む動作、及び、保持コンデンサC1に書き込まれた電圧に基づき有機EL素子D1を発光させる動作を行う。駆動トランジスタQ1の閾値電圧 V_{th} を検出する期間を V_{th} 検出期間T11、映像信号（補正信号電圧）に対応した信号電圧（データ信号Data）を保持コンデンサC1に書き込む期間を書き込み期間T12、保持コンデンサC1に書き込まれた電圧に基づき有機EL素子D1を発光させる期間を発光期間T13として、以下、動作の詳細を説明する。なお、 V_{th} 検出期間T11、書き込み期間T12、発光期間T13は、画素部40のそれぞれに対して定義されるものであり、すべての画素部40に対して上記3つの期間の位相を一致される必要はない。

20

30

【0088】

（ V_{th} 検出期間T11）

【0089】

図8は、本発明の実施の形態における画素部の V_{th} 検出期間T11における動作を説明するための図である。なお、図8では、説明のために、図6のスイッチングトランジスタQ2をスイッチSW2で置き換え、参照トランジスタQ3を参照スイッチSW3で置き換え、分離トランジスタQ5を分離スイッチSW5で置き換えている。また、有機EL素子D1をコンデンサCEに置き換えている。

【0090】

V_{th} 検出期間T11の最初の時刻 t_{21} において、マージ線53に供給されるマージ信号Mrgを、ハイレベルにして、分離スイッチSW5（分離トランジスタQ5）をオン状態にする。ここで、また、 V_{th} 検出期間T11の時刻 t_{21} において、リセット線52に供給されるリセット信号Rstは、ローレベルであり、参照スイッチSW3（参照トランジスタQ3）はオン状態である。

40

【0091】

次に、時刻 t_{22} において、リセット信号Rstをハイレベルにして参照スイッチSW3をオン状態とする。

【0092】

すると、駆動トランジスタQ1のゲートには、参照スイッチSW3を介して、基準電圧 V_r （ここでは0V）が印加されるので、駆動トランジスタQ1はオフ状態となる。従っ

50

て、有機EL素子D1には電流は流れず、有機EL素子D1はコンデンサCEとして働く。また、駆動トランジスタQ1のソース電圧Vsは有機EL素子D1のオフ電圧Veffとなる。

【0093】

なお、基準電圧Vrの電圧値は、0Vに限らない。基準電圧Vrの電圧値は、保持コンデンサC1の第1電極に基準電圧Vrが印加されているときに、有機EL素子D1の第1電極及び第2電極の間の電位差が、有機EL素子D1が発光を開始する有機EL素子D1の閾値電圧より低い電圧となるように予め設定されていればよい。このように設定するのは、有機EL素子D1が発光するのを防止でき、駆動トランジスタQ1をリセット状態に保つことができるからである。

10

【0094】

そして、時刻t23において、検出トリガ信号Trgを電圧Vだけ低下させる。すると、検出トリガコンデンサC2の容量と、保持コンデンサC1及びコンデンサCEの合成容量とにより電圧Vを容量分割した電圧だけ駆動トランジスタQ1のソース電圧Vsが低下する。ここで、このソース電圧Vsは、(式1)となる。

【0095】

$$V_s = V_{eff} - (C_2 / (C_1 + C_2 + C_E)) \cdot V \quad (\text{式1})$$

【0096】

その結果、駆動トランジスタQ1のゲート・ソース間電圧Vgsが閾値電圧Vth以上となるので、駆動トランジスタQ1がオン状態となる。

20

【0097】

すなわち、制御部101は、Vth検出期間T11において、スイッチングトランジスタQ2をオフにした後、分離トランジスタQ5をオンにした状態で参照トランジスタQ3をオンして保持コンデンサC1の第1電極に第1の基準電圧Vrを印加させつつ、検出トリガコンデンサC2の第2電極に第2の基準電圧(-V)を印加して駆動トランジスタQ1の閾値電圧より大きな電位差を保持コンデンサC1に生じさせる。

【0098】

そして、駆動トランジスタQ1がオン状態となり、保持コンデンサC1及びコンデンサCEの電荷が放電されるとともに、検出トリガコンデンサC2が充電され、ソース電圧Vsが上昇をはじめめる。そして、駆動トランジスタQ1のゲート・ソース間電圧Vgsと閾値電圧Vth(若しくは閾値電圧Vthに対応する対応電圧)とが等しくなった時点で駆動トランジスタQ1がオフ状態となる。

30

【0099】

すなわち、駆動トランジスタQ1のソース電圧Vsは、(式2)となり、保持コンデンサC1の電圧VC1は、閾値電圧Vthに等しくなる。

【0100】

$$V_s = -V_{th} \quad (\text{式2})$$

このようにして、保持コンデンサC1、検出トリガコンデンサC2、コンデンサCEには電圧Vth(若しくは閾値電圧Vthに対応する対応電圧)が保持される。

【0101】

すなわち、制御部101は、保持コンデンサC1が保持する電圧が閾値電圧Vth(若しくは閾値電圧Vthに対応する対応電圧)となるVth補償動作を行う。より具体的には、制御部101は、保持コンデンサC1の第1電極及び第2電極の電位差が駆動トランジスタQ1の閾値電圧に到達して駆動トランジスタQ1がオフ状態となるまでの時間を経過させた後、参照トランジスタQ3及び分離トランジスタQ5をオフして保持コンデンサC1に駆動トランジスタQ1の閾値電圧に対応する対応電圧を保持させるVth補償動作を行う。

40

【0102】

そして、Vth補償動作が終了、すなわち画素部40のVth検出期間T11が終了した時刻t24において、マージ信号Mrgeをローレベルにして、分離スイッチSW5(分

50

離トランジスタ Q_5)をオフ状態とする。さらに、時刻 t_{25} において、リセット信号 Rst をローレベルにして、参照スイッチ SW_3 をオフ状態とする。

【0103】

なお、 V_{th} 検出期間 T_{11} において、走査線 5_1 に供給される走査信号 Scn は、ローレベルであり、スイッチ SW_2 (スイッチングトランジスタ Q_2)はオフ状態である。

【0104】

また、上記の閾値電圧 V_{th} は、閾値電圧 V_{th} に対応する対応電圧と同義であり、この対応電圧は、理想的には、閾値電圧 V_{th} と等しく、通常は、閾値電圧 V_{th} より小さい値を示す。

【0105】

ここで、 V_{th} 補償動作では、保持コンデンサ C_1 が保持する電圧は、通常、 V_{th} より小さい電圧に対応した電圧となる理由を説明する。

【0106】

図9は、 V_{th} 検出後に保持コンデンサに保持される電圧を説明するための図である。ここで、図9(a)は駆動トランジスタ Q_1 と保持コンデンサ C_1 とを抜粋して記載した図である。図9(a)では、 V_{th} 検出期間中、分離トランジスタ Q_5 はオン状態であるため、分離トランジスタ Q_5 の記載を省略している。保持コンデンサ C_1 に印加される電圧は、駆動トランジスタ Q_1 のゲート及びソース間電圧であるため、 V_{gs} として説明する。

【0107】

図9(a)に示す保持コンデンサ C_1 に、例えば駆動トランジスタ Q_1 の閾値電圧 V_{th} より大きい電圧(V_A)を印加したとする。すると、保持コンデンサ C_1 は、保持する電荷を、駆動トランジスタ Q_1 のTF Tチャンネルを通して V_{dd} 側に放電する。そして、保持コンデンサ C_1 の電極間電位が小さくすなわち保持コンデンサ C_1 に印加される電圧 V_{gs} が小さくなってくると、駆動トランジスタ Q_1 のTF Tチャンネルを流れる電流が小さくなるため、放電に時間がかかる。

【0108】

ここで、図9(b)に示すように、駆動トランジスタ Q_1 が、閾値電圧 V_{th} 以下では電流が流れない理想的な場合では、保持コンデンサ C_1 の電極間の電位が V_{th} となると、それ以上電流が流れない。そのため、保持コンデンサ C_1 には、駆動トランジスタ T_1 の閾値電圧 V_{th} が維持される。

【0109】

しかしながら、実際には駆動トランジスタ Q_1 が有するTF Tの特性にばらつきがある。そのため、図9(c)に示すように、駆動トランジスタ T_1 は、閾値電圧 V_{th} 以下でも微小な電流が流れるため、保持コンデンサ C_s には、駆動トランジスタ T_1 の閾値電圧 V_{th} 以下の電圧が保持されることになる。つまり、駆動トランジスタ T_1 は、実際には図9(d)に示すように、電圧 V_{th} 以下で指数関数的に減少するように電流が流れる。そのため、保持コンデンサ C_1 には、ある設定時間に対応して、 V_{th} 以下の電位が保持されることになる。

【0110】

したがって、 V_{th} 補償動作では、保持コンデンサ C_1 が保持する電圧は、電圧値が閾値電圧 V_{th} の電圧値に比例し、閾値電圧 V_{th} の電圧値よりも小さい電圧である。

【0111】

換言すれば、閾値電圧に対応する対応電圧は、閾値電圧が補償された信号電圧を駆動トランジスタ Q_1 のゲートに印加した場合にソース・ドレイン間に流れる電流よりも小さい電流となるゲート電圧である。

【0112】

なお、上記では、駆動トランジスタ Q_1 が、例えばエンハンスメント型のNチャンネル薄膜トランジスタであるとして、閾値電圧に対応する対応電圧は、通常、閾値電圧 V_{th} より小さい値であると説明しているが、それに限らない。上述したように、駆動トランジス

10

20

30

40

50

タQ 1は、例えばデプレッション型のNチャネル薄膜トランジスタであってもよく、エンハンスメント型のPチャネル薄膜トランジスタまたはデプレッション型のPチャネル薄膜トランジスタであっても構わない。

【0113】

例えば、デプレッション型のNチャネル薄膜トランジスタの場合、保持コンデンサC 1が保持する電圧は、電圧値が閾値電圧V t hの電圧値よりもマイナス側に大きくなり、数値そのものは小さくなるが電圧の絶対値は大きくなる。また、例えば、エンハンスメント型のPチャネル薄膜トランジスタの場合、保持コンデンサC 1が保持する電圧は、電圧値が閾値電圧V t hの電圧値よりもプラス側に近づき、絶対値としては値が小さくなるが数値そのものは大きくなる。

10

【0114】

すなわち、上記いずれのタイプの薄膜トランジスタを用いたとしても、上述の閾値電圧に対応する対応電圧は、閾値電圧を駆動トランジスタQ 1のゲートに印加した場合に流れる電流よりも小さい電流となるゲート電圧であるといえる。

【0115】

(書き込み期間T 1 2)

【0116】

図10は、本発明の実施の形態における画素部の書き込み期間T 1 2における動作を説明するための図である。

【0117】

20

書き込み期間T 1 2の時刻t 3 1において、走査信号S c nをハイレベルにして、スイッチS W 2をオン状態にする。すると、このときデータ線20に供給されている映像信号(補正信号電圧)に対応した信号電圧V d a t aが駆動トランジスタQ 1に印加される。なお、上述したように、制御部101は、データ線20に映像信号を供給するが、この映像信号は、記憶部102が有する補正パラメータに乗算又は除算して得た補正信号電圧となっている。

【0118】

そのため、保持コンデンサC 1と検出トリガコンデンサC 2とにより信号電圧V d a t aを容量分割した電圧だけ保持コンデンサC 1の電圧V C 1が増加して、(式3)となる。

30

【0119】

つまり、保持コンデンサC 1に印加される電圧V C 1は、駆動トランジスタQ 1の閾値電圧V t h以上の大きさとなっている。具体的には、制御部101は、保持コンデンサC 1に閾値電圧に対応する対応電圧を保持させた状態でスイッチングトランジスタQ 2をオンして補正信号電圧を供給する。それにより、制御部101は、閾値電圧に対応する対応電圧に、補正信号電圧の電圧値を保持コンデンサC 1の容量と検出トリガコンデンサC 2の容量の比に応じて分割した電圧を加算して得られる所定の信号電圧を保持コンデンサC 1の第1電極に発生させる。

【0120】

$$V C 1 = V t h + (C 2 / (C 1 + C 2)) \cdot V d a t a \quad (式 3)$$

40

【0121】

そして、画素部40の書き込み動作が終了した時刻t 3 2において走査信号S c nをローレベルに戻し、スイッチS W 2をオフ状態とする。その後の時刻t 3 3において、検出トリガ信号T r gを元の電圧に戻しておく。

【0122】

このように、制御部101は、保持コンデンサC 1に閾値電圧V t hに対応する対応電圧を保持させた状態で、参照トランジスタQ 3をオフしたまま、スイッチングトランジスタQ 2をオンして保持コンデンサC 1の第1電極に映像信号(補正信号電圧)の供給を開始する書き込み動作を行う。

【0123】

50

(発光期間 T 1 3)

【 0 1 2 4 】

図 1 1 は、本発明の実施の形態における画素部の発光期間 T 1 3 における動作を説明するための図である。

【 0 1 2 5 】

発光期間 T 1 3 の時刻 t 4 1 において、マージ信号 M r g を、ハイレベルにして、分離スイッチ S W 5 (分離トランジスタ Q 5) をオン状態にする。ここで、発光期間 T 1 3 において、走査線 5 1 に供給される走査信号 S c n は、ローレベルであり、スイッチ S W 2 (スイッチングトランジスタ Q 2) はオフ状態である。また、発光期間 T 1 3 において、リセット線 5 2 に供給されるリセット信号 R s t は、ローレベルであり、参照スイッチ S W 3 (参照トランジスタ Q 3) はオフ状態である。

10

【 0 1 2 6 】

すると、保持コンデンサ C 1 の電圧 V C 1 が駆動トランジスタ Q 1 のゲート・ソース間電圧 V g s となる。電圧 V C 1 は、書き込み期間 T 1 2 において閾値電圧 V t h 以上の電圧であって閾値電圧 V t h に対応する電圧 (対応電圧) が保持されているため、駆動トランジスタ Q 1 には映像信号に対応した信号電圧 V d a t a に応じた電流が流れ、映像信号に対応した輝度で有機 E L 素子 D 1 を発光させる。

【 0 1 2 7 】

このように、制御部 1 0 1 は、スイッチングトランジスタ Q 2 をオフしてから分離トランジスタ Q 5 をオンすることにより、対応電圧と補正信号電圧とから得られる所定の信号電圧を駆動トランジスタ Q 1 のゲート電極及びソース電極の間に供給して、有機 E L 素子 D 1 に電流を流す。このとき有機 E L 素子 D 1 に流れる電流 I p x l は、(式 4) となり、閾値電圧 V t h (若しくは閾値電圧 V t h に対応する対応電圧) の影響を受けない。

20

【 0 1 2 8 】

$$I_{p \times l} = \left(\frac{1}{2} \right) \cdot (V_{g s} - V_{t h})^2 \\ = \left(\frac{1}{2} \right) \cdot \left(\frac{C_2}{C_1 + C_2} \right) \cdot V_{d a t a}^2 \quad (\text{式 4})$$

ここで、 $\frac{1}{2}$ は、駆動トランジスタ Q 1 の移動度 μ 、ゲート絶縁膜容量 C o x、チャンネル長 L、チャンネル幅 W に依存して決まる係数であり、(式 5) で表される。

【 0 1 2 9 】

$$= \mu \cdot C_{o x} \cdot (W / L) \quad (\text{式 5})$$

30

【 0 1 3 0 】

なお、発光期間 T 1 3 において、分離スイッチ S W 5 すなわち分離トランジスタ Q 5 をオン状態としておくと、分離トランジスタ Q 5 の閾値電圧が変化してオン特性が悪化する。このため、駆動トランジスタ Q 1 のソース電位が保持コンデンサ C 1 と検出トリガコンデンサ C 2 の接続ノードに十分充電された時刻 t 4 2 において、マージ信号 M r g をローレベルとしスイッチ S W 5 をオフ状態としておくことが望ましい。なお、スイッチ S W 5 をオフ状態としても各部の電圧は変化せず、有機 E L 素子 D 1 の発光に影響を与えない。

【 0 1 3 1 】

以上のように、制御部 1 0 1 は、複数の画素部 4 0 の各々に対応する映像信号 (補正信号電圧) を書き込む毎に複数の画素部 4 0 の各々に含まれる保持コンデンサ C 1 に駆動トランジスタ Q 1 の閾値電圧を検出させ、その閾値電圧を検出させた後、保持コンデンサ C 1 に駆動トランジスタ Q 1 の閾値電圧に対応する対応電圧を保持させ、その対応電圧を保持コンデンサ C 1 に保持させた状態で、補正信号電圧を保持コンデンサ C 1 に供給し、対応電圧に補正信号電圧を加算又は減算して得られる所定の信号電圧を駆動トランジスタ Q 1 のゲート及びソース電極の間に供給して有機 E L 素子 D 1 に電流を流させて、有機 E L 素子 D 1 を発光させる。

40

【 0 1 3 2 】

それにより、対応電圧に、映像信号 (補正信号電圧) の電圧値を保持コンデンサ C 1 の容量と検出トリガコンデンサ C 2 の容量の比に応じて分割した電圧を加算して得られる所定の信号電圧を保持コンデンサ C 1 の第 1 電極に発生させることができる。そして、所定

50

の信号電圧を駆動トランジスタQ1のゲート電極及びソース電極に供給して有機EL素子D1に電流を流すことができる。ここで、駆動トランジスタQ1が有機EL素子D1に流す駆動電流は、駆動トランジスタQ1のゲート電極及びソース電極の間の電位差から駆動トランジスタQ1の閾値電圧を差し引いた電圧に対応する電流である。従って、所定の信号電圧を駆動トランジスタQ1のゲート電極及びソース電極に供給することで、有機EL素子D1に流す駆動電流は、所定の信号電圧から駆動トランジスタQ1の閾値電圧を差し引いた電圧に対応する電流となる。その結果、複数の画素部40の各々に含まれる駆動トランジスタQ1間の閾値電圧のばらつきを抑制するV_{th}補償を行うことができる。

【0133】

また、有機EL素子D1に流れる電流I_{p×1}には閾値電圧V_{th}の項が含まれない。従って、駆動トランジスタQ1の閾値電圧V_{th}が経時変化により変動した場合であっても有機EL素子D1に流れるI_{p×1}はその影響を受けることなく、映像信号に対応した輝度で有機EL素子D1を発光させることができる。

10

【0134】

以上のようにV_{th}補償回路が画素部40に構成されている。

【0135】

また、保持コンデンサC1の電圧によって有機EL素子D1の輝度が決まるため、保持コンデンサC1の電圧が想定外の変動を起こさないように駆動する必要がある。そのため、図7に示したシーケンスに基づき各トランジスタを制御することで保持コンデンサC1の電圧を確実に制御することができる。

20

【0136】

以上のようにして、有機EL表示装置100では、画素部40それぞれに構成されるV_{th}補償回路により画素部40のそれぞれについて、V_{th}補償が行われる。

【0137】

図12は、本発明の実施の形態におけるV_{th}補償の効果の説明するための図である。図12(a)は、V_{th}補償が行われていない場合の複数の画素部40の電圧-輝度特性を示す図であり、図12(b)は、V_{th}補償後の補償後の複数の画素部40の電圧-輝度特性を示す図である。なお、図11では、例えば4つの画素部40(A~D)について示している。

30

【0138】

有機EL表示装置100では、画素部40のそれぞれが有するTFTには、閾値電圧V_{th}のバラつきがある。そのため、V_{th}補償等のなんらかの補正がされない場合、A~Dの画素部40の電圧-輝度特性は、図12(a)に示すように、一致せずにはばらついてしまっている。それに対して、画素部40に構成されるV_{th}補償回路によりV_{th}補償が行われると、A~Dの画素部40の電圧-輝度特性は、図12(b)に示すように、低階調領域の輝度で均一になる。これは、閾値電圧V_{th}が経時変化により変動した場合であっても同様である。しかし、高階調領域の輝度ではばらつきがある。

【0139】

このように、制御部101により複数の画素部40の各々に対応する映像信号(補正信号電圧)が書き込まれる毎に、複数の画素部40の各々についてV_{th}補償が行われる。そして、このV_{th}補償は、画素部40の各々に供給される映像信号に対応する有機EL素子D1の輝度を所定の基準輝度に補正するためのオフセットとして機能する。

40

【0140】

しかし、高階調領域の輝度ではばらつきがあるので、有機EL表示装置100の表示上にばらつきに対応した輝度ムラが残ってしまう。そのため、以下に説明するように、制御部101が有する記憶部102に予め補正パラメータ(ゲイン)を記憶させる。そして、記憶部102に予め格納される補正パラメータ(ゲイン)すなわち、各画素部40に供給される映像信号に対応する有機EL素子D1の輝度を所定の基準輝度に補正するための補正パラメータ(ゲイン)を求めるため、各画素の輝度測定を測定する。ここで、補正パラメータとしてオフセットを求めないのは、V_{th}補償で補償されるからである。

50

【 0 1 4 1 】

以下、補正パラメータであるゲインを求める方法について説明する。

【 0 1 4 2 】

図 1 3 は、表示パネルの輝度測定時の輝度測定システムの構成を示す図である。

【 0 1 4 3 】

表示パネル 1 0 6 の輝度測定は、有機 E L 表示装置 1 0 0 の表示パネル 1 0 6 に対して測定装置 2 1 0 を用いて行われる。そして、このシステム構成では、後述するように、輝度測定時間を短縮しつつ、表示パネル 1 0 6 の輝度ムラを低減することができる。

【 0 1 4 4 】

図 1 3 に示す輝度測定システムは、有機 E L 表示装置 1 0 0 と、補正パラメータ決定装置 2 0 0 と、測定装置 2 1 0 とを備え、有機 E L 表示装置 1 0 0 の表示パネル 1 0 6 の輝度測定を行い、補正パラメータであるゲインを求めるためのものである。

【 0 1 4 5 】

有機 E L 表示装置 1 0 0 は、制御部 1 0 1 と、表示パネル 1 0 6 とを備える。

【 0 1 4 6 】

表示パネル 1 0 6 は、上述したように表示部 1 0 5、走査線駆動回路 1 0 3 及びデータ線駆動回路 1 0 4 を備えており、走査線駆動回路 1 0 3 及びデータ線駆動回路 1 0 4 に入力される制御部 1 0 1 からの信号に基づき、映像を表示部 1 0 5 に表示する。

【 0 1 4 7 】

制御部 1 0 1 は、記憶部 1 0 2 と、制御回路 1 0 7 とを備え、表示パネル 1 0 6 に表示するための映像信号を供給し、走査線駆動回路 1 0 3、及びデータ線駆動回路 1 0 4 の制御を行って表示パネル 1 0 6 に映像を表示させる機能を有する。具体的には、制御部 1 0 1 は、測定制御部 2 0 1 からの指示により、表示パネル 1 0 6 に含まれる複数の画素部 4 0 を発光させる。また、制御部 1 0 1 は、補正パラメータ算出部 2 0 2 が算出した画素部 4 0 ごとの補正パラメータ（ゲイン）を、さらに記憶部 1 0 2 に書き込む。

【 0 1 4 8 】

図 1 4 は、本実施の形態における記憶部が保持する補正パラメータテーブルの一例を示す図である。図 1 5 は、本実施の形態における制御部の機能構成図の一例を示す図である。

【 0 1 4 9 】

記憶部 1 0 2 は、外部から入力される映像信号を、複数の画素部 4 0 の各々の特性に応じて補正するための補正パラメータ（ゲイン）を複数の画素部 4 0 の各々について記憶する。具体的には、記憶部 1 0 2 は、画素部 4 0 ごとの補正パラメータ（ゲイン）を含む補正パラメータテーブル 1 0 2 a を記憶している。

【 0 1 5 0 】

補正パラメータテーブル 1 0 2 a は、図 1 4 に示すように、画素部 4 0 ごとの補正パラメータ（ゲイン）を含むデータテーブルである。図 1 4 では、補正パラメータ（ゲイン）は、 $a_{11} \sim a_{mn}$ で示され、つまり、補正パラメータテーブル 1 0 2 a は、表示部 1 0 5（ m 行 \times n 列）のマトリクスに対応して、画素部 4 0 ごとにゲインを示す補正パラメータを格納している。

【 0 1 5 1 】

ここで、表示パネル 1 0 6 の輝度測定時にも、V t h 補償は行われており、V t h 補償すなわちオフセットされている状態で、表示パネル 1 0 6 を輝度測定することにより補正パラメータ（ゲイン）を算出している。

【 0 1 5 2 】

制御回路 1 0 7 は、図 1 5 に示すように、画素位置検出部 1 0 7 1 と、映像 - 輝度変換部 1 0 7 2 と、輝度 - 電圧変換部 1 0 7 3 と、乗算部 1 0 7 4 と、駆動回路用タイミングコントローラ 1 0 7 5 とを備える。

【 0 1 5 3 】

画素位置検出部 1 0 7 1 は、外部から入力された映像信号と同時に入力された同期信号

10

20

30

40

50

により、当該映像信号の画素位置情報が検出される。ここで、検出された画素位置が x 行 y 列であると仮定する。

【0154】

映像 - 輝度変換部 1072 は、外部から入力された映像信号を輝度信号に変換し、当該輝度信号を輝度 - 電圧変換部 1073 に出力する。映像 - 輝度変換部 1072 は、例えばメモリに格納された映像 - 輝度変換 LUT を有しており、当該映像信号に対応した輝度信号を読み出すことにより、外部から入力された映像信号を輝度信号に変換する。

【0155】

輝度 - 電圧変換部 1073 は、映像 - 輝度変換部 1072 より出力された輝度信号を、電圧信号に変換し、乗算部 1074 に出力する。輝度 - 電圧変換部 1073 は、例えばメモリに格納されている代表変換カーブに基づき導出された代表 LUT により、映像 - 輝度変換部 1072 より出力された輝度信号に対応した x 行 y 列の電圧信号を読み出して、乗算部 1074 に出力する。

10

【0156】

乗算部 1074 は、記憶部 102 に格納された、各画素部に対応する補正パラメータであるゲイン（ここでは電圧ゲイン）と、当該電圧信号とを乗算することにより、当該電圧信号を補正する。具体的には、 x 行 y 列の電圧ゲイン a_{xy} と x 行 y 列の電圧信号値とが乗算され、補正後の x 行 y 列の電圧信号が生成される。乗算部 1074 は、補正後の電圧信号を駆動回路用タイミングコントローラ 1075 に出力する。

【0157】

なお、乗算部 1074 は、予め記憶部 102 に格納された、各画素部に対応する電圧ゲインと、輝度 - 電圧変換部 1073 より出力された電圧信号とを除算するなど、乗算以外の演算により、当該電圧信号を補正してもよい。

20

【0158】

駆動回路用タイミングコントローラ 1075 は、この変換された x 行 y 列の電圧信号をデータ線駆動回路 104 に出力する。当該電圧信号は、アナログ電圧に変換されてデータ線駆動回路 104 へ入力される、もしくは、データ線駆動回路 104 内でアナログ電圧に変換される。そして、データ線駆動回路 104 から、各画素へデータ電圧として供給される。

【0159】

このように、制御部 101 は、複数の画素部 40 の各々に対応する補正パラメータ（ゲイン）を記憶部 102 から読み出し、読み出した補正パラメータ（ゲイン）を複数の画素部 40 の各々に対応する映像信号に演算して補正信号電圧を得る。そして、制御部 101 は、演算して得た補正信号電圧を表示パネル 106 に出力することで、表示パネル 106 に映像が表示される。

30

【0160】

測定装置 210 は、表示パネル 106 が有する複数の画素部 40 から発光される輝度を測定することができる測定装置である。具体的には、測定装置 210 は、CCD (Charge Coupled Device) イメージセンサなどのイメージセンサであり、1回の撮像で、表示パネル 106 の表示部 105 が有する全ての画素部 40 の輝度を高精度で測定することができる。なお、測定装置 210 は、イメージセンサに限定されず、表示部 105 の画素部 40 の輝度を測定することができるのであればどのような測定装置であってもよい。

40

【0161】

補正パラメータ決定装置 200 は、測定制御部 201 及び補正パラメータ算出部 202 を備える。補正パラメータ決定装置 200 は、測定装置 210 が測定した各画素部 40 の輝度に基づき、表示パネル 106 の表示部 105 が有する複数の画素部 40 の輝度が基準輝度となるように補正する補正パラメータ（ゲイン）を決定する装置である。

【0162】

また、補正パラメータ決定装置 200 は、決定した補正パラメータ（ゲイン）を有機 E

50

L表示装置100の制御部101に出力する。ここで、基準輝度は、代表電圧 - 輝度特性を表す関数に所定の電圧を入力した場合に得られる輝度である。

【0163】

測定制御部201は、表示パネル106に含まれる複数の画素部40から発光される輝度を測定する処理部である。

【0164】

具体的には、測定制御部201は、まず、表示パネル106に含まれる1以上の画素部40に共通する代表電圧 - 輝度特性を表す関数を取得する。ここで、代表電圧 - 輝度特性は、輝度を均一化するための基準となる電圧 - 輝度特性である。例えば、この代表電圧 - 輝度特性は、表示パネル106に含まれる複数の画素部40のうちの所定の位置の画素部40についての電圧 - 輝度特性である。また、例えば、この代表電圧 - 輝度特性は、表示パネル106に含まれる複数の画素部40のうちの2以上の画素部40についての電圧 - 輝度特性を平均化した電圧 - 輝度特性である。なお、この場合、表示パネル106に含まれる各画素部40の輝度が、表示パネル106全体に共通する代表電圧 - 輝度特性となるように補正パラメータを求めるので、この補正パラメータを用いて映像信号を補正した場合、各画素部40から発光される光の輝度を均一にできるという効果を奏する。また、代表電圧 - 輝度特性を表す関数とは、駆動トランジスタQ1に供給される信号電圧と、有機EL素子D1により対象の画素部40から発光される輝度との関係を表す関数である。なお、代表電圧 - 輝度特性を表す関数は、別途の測定等により予め定められているとされている。

【0165】

また、測定制御部201は、制御部101に、表示パネル106に含まれる複数の画素部40を発光させ、当該複数の画素部40から発光される輝度を、測定装置210に測定させることで、当該輝度を取得する。

【0166】

具体的には、測定制御部201は、画素部40が有する保持コンデンサC1に閾値電圧 V_{th} に対応する対応電圧が保持されている状態(V_{th} 補償されている状態)で、代表電圧 - 輝度特性の高階調域(または中階調域)に属する1階調に対応する信号電圧を対象となる画素部40に含まれ駆動素子である駆動トランジスタQ1に印加し、対象となる画素部40から発光される輝度を、所定の測定装置210を用いて測定することで、当該輝度を取得する。

【0167】

ここで、測定制御部201が、当該代表電圧 - 輝度特性の中階調域及び高階調域のいずれかに属する1階調に対応する信号電圧を測定する理由について説明する。図16は、所定の画素部における電圧 - 輝度特性と、代表電圧 - 輝度特性とを示す図である。図16(a)は、所定の画素部40における電圧 - 輝度特性を示しており、図16(b)は、所定の画素部40において、 V_{th} 補償すなわち駆動トランジスタQ1の閾値電圧 V_{th} をオフセットとして加算された場合の電圧 - 輝度特性を示している。

【0168】

図16(b)に示されるように、オフセットが加算(V_{th} 補償)された場合、代表電圧 - 輝度特性の低階調域では、所定の画素部40における電圧 - 輝度特性と代表電圧 - 輝度特性とは近い特性を示している。つまり、複数の画素部40の電圧 - 輝度特性は、オフセットを加算(V_{th} 補償)した電圧で、輝度を表示することで低階調域を代表電圧 - 輝度特性に合わせた状態である。一方、代表電圧 - 輝度特性の高輝度域では、所定の画素部40における電圧 - 輝度特性と代表電圧 - 輝度特性とは、近い特性を示していない。つまり、代表電圧 - 輝度特性の高輝度域では、両者の特性にギャップがあり、合っていない状態である。

【0169】

したがって、代表電圧 - 輝度特性の領域のうち、低階調域に属する1階調に対応する信号電圧を測定しても、近い特性を示しているので効果は薄い。しかし、測定制御部201

10

20

30

40

50

が、代表電圧 - 輝度特性の領域のうち、中階調域及び高階調域のいずれかに属する 1 階調に対応する信号電圧を測定し、ゲインを算出する方が効果的である。つまり、代表電圧 - 輝度特性において、高低階調域のゲインを求めることにより、 V_{th} 補償により低階調域で特性が近くなっている上に、高低階調域でも特性を近づけることができるため効果的である。

【0170】

補正パラメータ算出部 202 は、測定制御部 201 が取得した輝度と、代表電圧 - 輝度特性を表す関数とを用いて、対象となる画素について補正パラメータ（ゲイン）を算出する。補正パラメータ算出部 202 は、算出した補正パラメータ（ゲイン）を制御部 101 10 に出力する。そして、制御部 101 は、その補正パラメータ（ゲイン）を記憶部 102 に記憶する。

【0171】

具体的には、補正パラメータ算出部 202 は、測定制御部 201 が取得した輝度、すなわち対象となる画素部 40 を対応する信号電圧で発光させたときの輝度が、代表電圧 - 輝度特性を表す関数に対応する信号電圧を入力した場合に得られる輝度となる場合の電圧を演算にて求め、当該対応する信号電圧と、演算にて求めた電圧との比を示す補正パラメータ（ゲイン）を算出する。ここで、対応する信号電圧とは、画素部 40 が有する保持コンデンサ C1 に上述した閾値 V_{th} に対応する対応電圧を保持させた状態において、対象となる画素部 40 に含まれる駆動トランジスタ Q1 に印加する信号電圧であって、代表電圧 20 輝度特性の高階調域に属する 1 階調に対応する信号電圧である。つまり、補正パラメータ（ゲイン）は、対象となる画素部 40 を対応する信号電圧で発光させたときの輝度を代表電圧 - 輝度特性を表す関数に入力した場合に得られる電圧に対する、対応する信号電圧の比である。

【0172】

なお、補正パラメータ（ゲイン）は、対象となる画素部 40 を対応する信号電圧で発光させたときの輝度と、対応する信号電圧を入力した場合に得られる輝度（基準輝度）との比として算出されてもよい。

【0173】

また、補正パラメータ算出部 202 は、有機 EL 素子 D1 が発光する赤色、緑色、及び青色の各色について、補正パラメータを求める。 30

【0174】

ここで、代表電圧 - 輝度特性、高階調域及び低階調域について、説明する。

【0175】

図 17 は、本実施の形態における代表電圧 - 輝度特性、高階調域及び低階調域を説明するための図である。

【0176】

図 17 (a) に示すように、代表電圧 - 輝度特性は、画素部 40 から発光される輝度が、駆動トランジスタ Q1 に供給される電圧の 乗（例えば、 $= 2.2$ ）に比例する曲線で示される特性である。

【0177】

そして、表示パネル 106 に含まれる各画素部 40 は、それぞれ異なる電圧 - 輝度特性を有している。このため、本実施の形態では、代表電圧 - 輝度特性は、表示パネル 106 に含まれる複数の画素部 40 のうちの任意の画素についての電圧 - 輝度特性であることとする。なお、代表電圧 - 輝度特性は、複数の画素部 40 を含む表示パネル 106 全体に共通して設定される特性であって、表示パネル 106 に含まれる各画素部 40 の電圧 - 輝度特性を平均化した特性であることにしてもよい。 40

【0178】

また、図 17 (b) は、人間の視感度に応じた代表電圧 - 輝度特性を示している。つまり、人間の目は LOG 関数に近い感度を有しているため、人間の視感度に応じた代表電圧 - 輝度特性は、輝度が LOG 関数の曲線で示される特性となる。 50

【 0 1 7 9 】

このため、人間の目は、高階調では輝度ムラを認識し難く、低階調では輝度ムラを認識し易いことから、人間の視感度に合わせるには、高階調域の幅を大きく、低階調域の幅を小さく設定しておくことが好ましい。

【 0 1 8 0 】

したがって、代表電圧 - 輝度特性の高階調域に属する 1 階調に対応する信号電圧は、好ましくは、各画素部 4 0 で表示可能な最大階調の 2 0 % 以上 1 0 0 % 以下の階調に対応する電圧であり、さらに好ましくは、最大階調の 3 0 % の階調に対応する電圧である。なぜなら、高階調域における補正誤差を最も抑制できるからである。

【 0 1 8 1 】

また、代表電圧 - 輝度特性の中階調域に属する 1 階調に対応する信号電圧は、好ましくは、各画素部 4 0 で表示可能な最大階調の 1 0 % 以上 2 0 % 以下の階調に対応する電圧である。

【 0 1 8 2 】

なお、代表電圧 - 輝度特性の低階調域に属する 1 階調とは、好ましくは、各画素部 4 0 で表示可能な最大階調の 0 % 以上 1 0 % 以下の階調である。また、各画素部 4 0 で発光される最大階調の 0 . 2 % 以下の階調は人間の目では視認できないため、代表電圧 - 輝度特性の低階調域に属する 1 階調は、さらに好ましくは、最大階調の 0 . 2 % 以上 1 0 % 以下の階調である。

【 0 1 8 3 】

次に、補正パラメータ算出処理の流れについて、図を用いて説明する。図 1 8 は、本実施の形態における輝度測定システムにおいての補正パラメータを算出する動作の一例を示すフローチャートである。

【 0 1 8 4 】

まず、代表電圧 - 輝度特性の関数を所得する (S 1) 。具体的には、測定制御部 2 0 1 は、表示パネル 1 0 6 に含まれる 1 以上の画素部 4 0 に共通する代表電圧 - 輝度特性を表す関数を取得する。

【 0 1 8 5 】

次に、保持コンデンサ C 1 に駆動トランジスタ Q 1 の閾値電圧 V_{th} に対応する対応電圧を保持対象となる画素部 4 0 に含まれる保持コンデンサ C 1 に駆動素子 (Q 1) の閾値電圧に対応する対応電圧を保持する V_{th} 補償を行う (S 2) 。そして、その対応する信号電圧での輝度を測定する (S 3) 。

【 0 1 8 6 】

具体的には、対象とする画素部 4 0 に代表電圧 - 輝度特性の高階調域に属する 1 階調に対応する信号電圧を入力する。すると、対象となる画素部 4 0 の V_{th} 補償回路では、保持コンデンサ C 1 に駆動トランジスタ Q 1 の閾値電圧 V_{th} に対応する対応電圧を保持させる V_{th} 補償を行う。そのため、対象となる画素部 4 0 は、 V_{th} 補償によりオフセットが加算されたことに相当するため、駆動トランジスタ Q 1 の閾値電圧 V_{th} ばらつきを抑制した状態で画素部 4 0 は発光する。そして、その状態で、測定装置 2 1 0 を用いて輝度測定を行う。つまり、保持コンデンサ C 1 に当該対応電圧を保持させた状態で、代表電圧 - 輝度特性の高階調域に属する 1 階調に対応する信号電圧を対象となる画素部 4 0 に含まれる駆動トランジスタ Q 1 に印加し、対象となる画素部 4 0 から発光される輝度を、測定装置 2 1 0 を用いて測定する。

【 0 1 8 7 】

次に、補正パラメータ算出部 2 0 2 は、補正パラメータ (ゲイン) を算出する (S 4) 。

【 0 1 8 8 】

具体的には、S 3 において測定された対象となる画素部 4 0 の輝度が、代表電圧 - 輝度特性を表す関数に対応する信号電圧を入力した場合に得られる基準輝度となるような補正パラメータ (ゲイン) を複数の画素部 4 0 の各々について求める。

10

20

30

40

50

【 0 1 8 9 】

次に、算出した補正パラメータを格納する（S5）。具体的には、補正パラメータ算出部202は、S4において求められた補正パラメータ（ゲイン）を対象となる画素部40に対応付けて記憶部102に格納する。より具体的には、補正パラメータ算出部202は、算出した補正パラメータ（ゲイン）を制御部101に出力することで、制御部101に補正パラメータ（ゲイン）を記憶部102に書き込ませ、補正パラメータテーブル102aを更新させる。

【 0 1 9 0 】

以上のようにして、輝度測定システムにおいて補正パラメータは算出される。

【 0 1 9 1 】

なお、以上の処理は、有機EL素子D1が発光する赤色、緑色、及び青色の各色について行われる。つまり、測定制御部201は、当該赤色、緑色、及び青色の各色について、複数の画素部40の所定の電圧での輝度を測定し、取得する。そして、補正パラメータ算出部202は、当該赤色、緑色、及び青色の各色について、補正パラメータ（ゲイン）を求める。そして、補正パラメータ算出部202は、当該赤色、緑色、及び青色の各色について、算出した補正パラメータ（ゲイン）を制御部101に出力し、制御部101に、当該補正パラメータ（ゲイン）を記憶部102に書き込ませる。

【 0 1 9 2 】

また、補正パラメータ（ゲイン）が記憶部102に書き込まれた有機EL表示装置100では、制御部101は、外部から入力された映像信号に対して記憶部102から複数の画素部40の各々に対応する補正パラメータ（ゲイン）を読み出して、複数の画素部40の各々に対応する映像信号を補正して補正信号電圧とする。そして、制御部101は、補正した映像信号（補正信号電圧）に基づいて、走査線駆動回路103とデータ線駆動回路104とを制御し、表示パネル106に映像を表示させる。

【 0 1 9 3 】

図19は、本実施の形態における補正パラメータ算出部が補正パラメータを算出する処理を説明するための図である。なお、図19に示した曲線Eは、代表電圧 - 輝度特性を示すグラフであり、曲線Fは、対象となる画素部40のV_{t h}補償後の電圧 - 輝度特性を示すグラフである。曲線Hは、対象となる画素の電圧 - 輝度特性を示す曲線Fが補正パラメータ（ゲイン）によって補正された後の電圧 - 輝度特性を示すグラフである。つまり、曲線Hは、曲線Fが補正パラメータ（ゲイン）によって補正された後の曲線である。また、図20は、補正パラメータ算出部が補正パラメータを算出する処理の一例を示すフローチャートである。なお、図20は、図18におけるS3及びS4の算出方法の一例を示している。また、図21は、本実施の形態における補正パラメータ算出部による補正パラメータの算出処理の効果を示す図である。

【 0 1 9 4 】

補正パラメータ算出部202は、対象となる画素部40に対応する信号電圧（すなわち、V_{t h}補償された信号電圧）で発光させたときの輝度が、代表電圧 - 輝度特性を表す関数に所定の信号電圧を入力した場合に得られる輝度（基準輝度）となるような補正パラメータを、対象となる画素部40について求める。つまり、補正パラメータ算出部202は、図19に示すように、対象となる画素部40についての電圧 - 輝度特性を示す曲線Fが、代表電圧 - 輝度特性を示す曲線Eに近づくように補正する補正パラメータ（ゲイン）を算出する。ここで、対象となる画素部40についての電圧 - 輝度特性を示す曲線Fは、V_{t h}補償された状態の電圧 - 輝度特性であるので、低階調領域で均一となっている。

【 0 1 9 5 】

具体的には、図20に示すように、まず、輝度測定する（S31）。すなわち、補正パラメータ算出部202は、代表電圧 - 輝度特性を表す関数に対象となる画素部40に対応する信号電圧（V_{d a t a}__h）で発光させたときの輝度を測定する。

【 0 1 9 6 】

次に、当該輝度を入力した場合に得られる電圧であるゲイン算出用電圧を算出する（S

10

20

30

40

50

41)。すなわち、補正パラメータ算出部202は、図19に示すように、対象となる画素部40を対応する信号電圧 V_{data_h} で発光させたときの輝度 L_h を、曲線Eに入力した場合に得られる電圧であるゲイン算出用電圧 V_{data_hk} を算出する。

【0197】

次に、補正パラメータ算出部202は、対応する信号電圧とゲイン算出用電圧とを用いて、補正パラメータであるゲインを算出する(S42)。具体的には、補正パラメータ算出部202は、対応する信号電圧 V_{data_h} とゲイン算出用電圧 V_{data_hk} とを用いて、以下の式により、ゲイン G を算出する。

【0198】

$$V_h = V_{data_hk} - V_{data_h} \quad (\text{式6})$$

$$G = \{ 1 - V_h / (V_{data_h} + V_h) \} \quad (\text{式7})$$

つまり、ゲイン G は、対応する信号電圧 V_{data_h} のゲイン算出用電圧 V_{data_hk} に対する比を示した数値である。

【0199】

なお、補正パラメータ算出部202は、上記以外の方法でゲイン G を算出してもよく、例えば、図19に示された輝度 L_h と基準輝度との輝度差 L_h と、曲線Eの傾き m_h とを用いて、 V_h を算出することにより、ゲイン G を算出することにしてもよい。

【0200】

このようにして、補正パラメータ算出部202は、補正パラメータ(ゲイン)を算出する。

【0201】

従って、有機EL表示装置100では、図21(a)に示すように V_{th} 補償が働いている状態で、高輝度側の輝度を合わせるように補正パラメータであるゲインを調整することで、図21(b)に示すように全階調で均一にすることができる。

【0202】

(変形例)

【0203】

上述した実施の形態では、表示パネル106に含まれる複数の画素部40について、補正パラメータ(ゲイン)を決定することとしたがそれに限らない。表示パネル106を複数の分割領域に分割し、当該分割領域ごとに、補正パラメータ(ゲイン)を決定するとしてもよい。

【0204】

図22は、本実施の形態の変形例に係る表示パネルの輝度測定時の輝度測定システムの構成を示す図である。なお、制御部101、表示パネル106及び測定装置210は、図13に示された制御部101、表示パネル106及び測定装置210と同じ機能を有するため、詳細な説明は省略する。

【0205】

補正パラメータ決定装置200は、測定制御部201及び補正パラメータ算出部202の他に、領域分割部203を備える。

【0206】

領域分割部203は、表示パネル106を複数の分割領域に分割し、当該分割領域ごとに処理を行うよう、測定制御部201及び補正パラメータ算出部202に指示を与える。

【0207】

測定制御部201は、領域分割部203の指示に従い、当該分割領域ごとに、複数の分割領域の各々に含まれる複数の画素部40に共通する代表電圧-輝度特性を表す関数を取得する。

【0208】

補正パラメータ算出部202は、領域分割部203の指示に従い、測定制御部201が測定した所定の分割領域に含まれる画素部40を対応する信号電圧(V_{th} 補償された信号電圧)で発光させたときの輝度が、当該所定の分割領域の代表電圧-輝度特性を表す関

10

20

30

40

50

数に対応する信号電圧（ V_{th} 補償された信号電圧）を入力した場合に得られる基準輝度となるような補正パラメータ（ゲイン）を求める。また、補正パラメータ算出部202は、領域分割部203の指示に従い、測定制御部201が測定した所定の分割領域に含まれる画素部40に対応する信号電圧（ V_{th} 補償された信号電圧）で発光させたときの輝度が、当該所定の分割領域の代表電圧 - 輝度特性を表す関数に対応する信号電圧（ V_{th} 補償された信号電圧）を入力した場合に得られる基準輝度となるような補正パラメータ（ゲイン）を求める。

【0209】

図23は、本実施の形態の変形例に係る補正パラメータ決定装置200が補正パラメータを決定する動作の一例を示すフローチャートである。

10

【0210】

まず、領域分割部203は、表示パネル106を複数の分割領域に分割する（S101）。ここで、この領域分割部203が分割する分割領域の数は特に限定されないが、例えば、領域分割部203は、表示パネル106を縦16個×横26個の分割領域に分割する。

【0211】

次に、測定制御部201は、その分割領域毎に、前記複数の分割領域の各々に含まれる複数の画素部40に共通する代表電圧 - 輝度特性を表す関数を取得する（S102）。

【0212】

次に、保持コンデンサC1に駆動トランジスタQ1の閾値電圧 V_{th} に対応する対応電圧を保持対象となる画素部40に含まれる保持コンデンサC1に駆動素子（Q1）の閾値電圧に対応する対応電圧を保持する V_{th} 補償を行う（S103）。そして、その対応する信号電圧での輝度を測定する（S104）。なお、詳細は、図18のS2及びS3と同様であるので、説明を省略する。

20

【0213】

次に、測定制御部201は、全ての分割領域に含まれる複数の画素部40の上記対応する信号電圧での輝度を、測定装置210を用いて測定し、取得する（S104）。ここで、測定制御部201は、全ての分割領域に含まれる複数の画素部40を上記対応する信号電圧で同時に発光させることで、当該複数の画素部40の輝度を同時に取得する。

【0214】

次に、補正パラメータ算出部202は、全ての分割領域に含まれる複数の画素部40について、補正パラメータ（ゲイン）を算出する（S105）。具体的には、対象となる画素部40に対応する信号電圧（ V_{th} 補償された信号電圧）で発光させたときの輝度が、対象となる画素部40を含む分割領域の代表電圧 - 輝度特性に対応する信号電圧（ V_{th} 補償された信号電圧）を入力した場合に得られる輝度となるような補正パラメータ（ゲイン）を対象となる画素部40について算出する。

30

【0215】

そして、補正パラメータ算出部202は、算出した第2の補正パラメータ（ゲイン）を対象となる画素部10に対応付けて記憶部102に格納する（S106）。

【0216】

このように、表示パネル106を複数の分割領域に分割し、分割領域毎に、複数の分割領域の各々に含まれる画素部40に共通する代表電圧 - 輝度特性を設定する。そして、対象となる画素部40に対応する信号電圧（ V_{th} 補償された信号電圧）で発光させたときの輝度が、対象となる画素部40を含む分割領域の代表電圧 - 輝度特性を表す関数に対応する信号電圧（ V_{th} 補償された信号電圧）を入力した場合に得られる輝度となるように補正パラメータ（ゲイン）を求める。これにより、例えば、隣接画素間の輝度変化が激しいために輝度ムラが発生している領域のみを補正することができるので、当該隣接画素間の輝度変化が滑らかになるような補正パラメータ（ゲイン）を求めることができる。

40

【0217】

以上、本発明によれば、 V_{th} 補償回路を備えた上で、補正パラメータ（ゲイン）の算

50

出処理を1回行うことにより、各画素の輝度測定を行ってから補正パラメータを求めるまでの測定タクトを短縮できる有機EL表示装置およびその表示方法を実現することができる。

【0218】

ここで、図24は、本発明における有機EL表示装置およびその表示方法の効果を説明するための図である。

【0219】

このように、本発明における有機EL表示装置およびその表示方法では、画素部内にVth補償回路を構成し、かつ、製造時に輝度測定（外部補正とも言う）を行うことにより、図24（b）に示すように、初期（製造時）では、Vth補償（オフセット補正）と移動度補正（ゲイン補正）とを行うことができるだけでなく、経時では、画素部内に構成するVth補償回路によりVth補償（オフセット補正）が可能となる。一方、図24（a）に示すように仮に従来のVth補償回路と従来の外部補正とを組合せた場合には、外部補正時では、オフセット補正とゲイン補正とを行い、さらに輝度測定必要な測定階調が少なくとも3点以上の多点測定されることになるため、測定タクトに時間がかかる。それに対して、本願では、Vth補償回路と外部補正との組合せであるが、図24（b）に示すように、外部補正時には、ゲイン補正を行わず、さらに輝度測定必要な測定階調が1点でよいので、測定タクトの短縮を図ることができるという効果を奏する。

【0220】

このように、本発明における有機EL表示装置およびその表示方法によれば、有機EL表示装置の製造工程において、各画素の輝度測定は代表電圧輝度特性の高階調に属する1階調について1回だけ行い、この1回の輝度測定から高階調に属する1階調での輝度を代表電圧輝度特性に合わせるための補正パラメータを求める。そして、外部から入力される映像信号にこの補正パラメータを乗算して映像信号を補正し、補正した映像信号である補正信号電圧を各画素部に印加する。また、有機EL表示装置の表示パネルを構成する各画素部には、駆動素子の閾値電圧を補償するための回路が構成されている。すなわち、駆動素子の閾値電圧に対応する対応電圧をコンデンサに保持させた状態で、補正信号電圧をコンデンサに供給する。そして、上記対応電圧に補正信号電圧を加算して得られる所定の信号電圧を、駆動素子のゲート及びソース電極の間に供給して発光素子に電流を流させる。

【0221】

これにより、前記所定の信号電圧を駆動素子のゲート及びソース電極の間に供給して発光素子を発光させるので、発光素子に流す駆動素子の駆動電流は前記所定の信号電圧から駆動素子の閾値電圧を差し引いた電圧に対応する電流となる。そのため、複数の画素部の各々に含まれる駆動素子間の閾値電圧のばらつきを抑制することができる。

【0222】

このように、高階調に属する1階調での輝度を前記代表電圧輝度特性に合わせた状態で、各画素部に含まれる駆動素子の閾値電圧のばらつきを抑制することができるので、代表電圧輝度特性の低階調領域における補正精度を高めることができる。

【0223】

また、有機EL表示装置の製造工程において、各画素部の輝度測定を代表電圧輝度測定の高階調に属する1階調の輝度測定を行うだけで補正パラメータを求めることができるので、各画素の輝度測定を行ってから補正パラメータを求めるまでの測定タクトを従来の最小二乗法と比較して大幅に短縮することができる。

【0224】

ところで、製造工程時に求めた補正パラメータを用いて映像信号を補正する従来の方法では、駆動素子の初期の移動度及び閾値電圧を補正できた。しかし、駆動素子はその使用頻度によって経時劣化を起し、その結果、その閾値電圧のばらつきも時間が経つとともに変化する。そのため、従来の補正方法では、駆動素子の経時劣化による閾値電圧まで補正することはできなかった。一方、画素部に、閾値電圧を補正するための回路を構成した

10

20

30

40

50

場合、映像信号を補正パラメータで補正しないで供給しても、駆動素子の初期だけでなく経時劣化による閾値電圧を補正することはできる。しかし、初期における駆動素子の移動度のばらつきを補正することができなかった。

【0225】

それに対して、本態様では、補正パラメータで映像信号を補正しつつ、画素部で駆動素子の閾値電圧を補正するので、駆動素子の初期の移動度及び閾値電圧を補正できるとともに、駆動素子の閾値電圧の経時劣化まで補正することができる。

【0226】

また、本発明における有機EL表示装置およびその表示方法によれば、閾値電圧に対応する対応電圧とは、例えば、駆動トランジスタがエンハンスメント型のNチャンネル薄膜トランジスタとすれば、その電圧値が閾値電圧の電圧値に比例し、閾値電圧の電圧値よりも小さい電圧である。つまり、コンデンサに保持させる電圧は、閾値電圧の値そのものではなく、閾値電圧の値よりも小さな電圧値である。そのため、代表電圧 - 輝度特性の低階調域が前記閾値電圧よりも小さい電圧領域に対応することになる。それにより、閾値電圧の電圧値よりも小さい値の電圧を補正信号電圧に加算することになるので、代表電圧 - 輝度特性の低階調域での補正精度を高めることができる。なお、駆動トランジスタQ1は、例えばデプレッション型のNチャンネル薄膜トランジスタであってもよく、エンハンスメント型のPチャンネル薄膜トランジスタまたはデプレッション型のPチャンネル薄膜トランジスタであっても構わない。これらいずれのタイプの薄膜トランジスタを用いても、閾値電圧に対応する対応電圧は、閾値電圧を駆動トランジスタQ1のゲートに印加した場合に流れる電流よりも小さい電流となる電圧（ゲート電圧）であるといえる。このように、閾値電圧を印加した場合に流れる電流よりも小さい電流となるゲート電圧を補正信号電圧に加算することになるので、代表電圧 - 輝度特性の低階調域での補正精度を高めることができる。

【0227】

以上、本発明の有機EL表示装置および有機EL表示装置の製造方法について、実施の形態に基づいて説明したが、本発明は、この実施の形態に限定されるものではない。本発明の趣旨を逸脱しない限り、当業者が思いつく各種変形を本実施の形態に施したもののや、異なる実施の形態における構成要素を組み合わせる構築される形態も、本発明の範囲内に含まれる。

【産業上の利用可能性】

【0228】

本発明は、特に有機EL表示装置を内蔵する有機ELフラットパネルディスプレイの製造方法に有用であり、測定時間を短縮しつつ、表示パネルの輝度ムラを低減することができる有機EL表示装置の製造方法等として用いるのに最適である。

【符号の説明】

【0229】

- 20 データ線
- 24 高電圧側電源線
- 25 低電圧側電源線
- 40 画素部
- 51 走査線
- 52 リセット線
- 53 マージ線
- 54 検出トリガ線
- 56 基準電圧電源線
- 100、800 有機EL表示装置
- 101、801 制御部
- 102 記憶部
- 102a 補正パラメータテーブル
- 103 走査線駆動回路

10

20

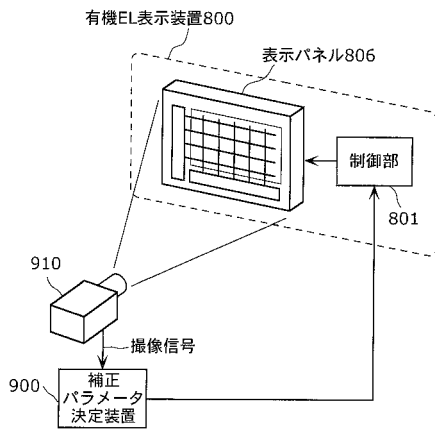
30

40

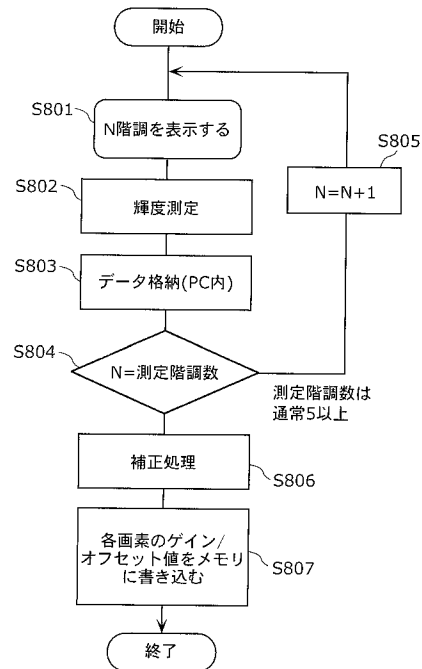
50

- 1 0 4 データ線駆動回路
- 1 0 5 表示部
- 1 0 6、8 0 6 表示パネル
- 1 0 7 制御回路
- 1 0 8 電源線駆動回路
- 2 0 0、9 0 0 補正パラメータ決定装置
- 2 0 1 測定制御部
- 2 0 2 補正パラメータ算出部
- 2 1 0、9 1 0 測定装置
- 1 0 7 1 画素位置検出部
- 1 0 7 2 映像 - 輝度変換部
- 1 0 7 3 輝度 - 電圧変換部
- 1 0 7 4 乗算部
- 1 0 7 5 駆動回路用タイミングコントローラ

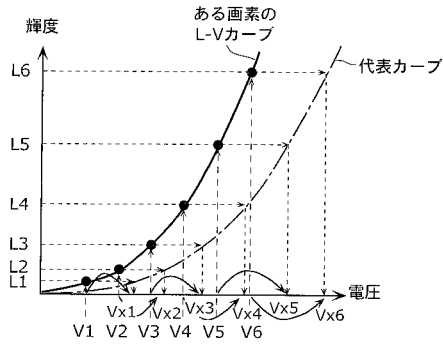
【図1】



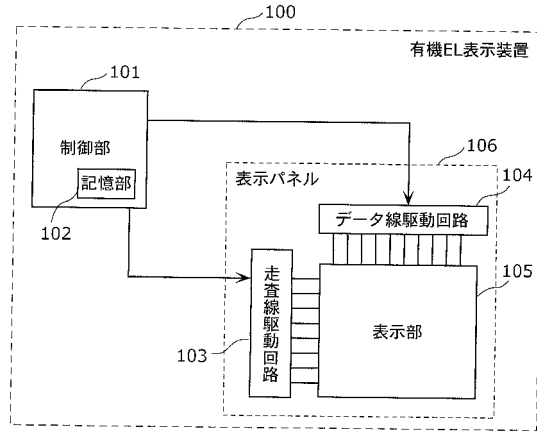
【図2】



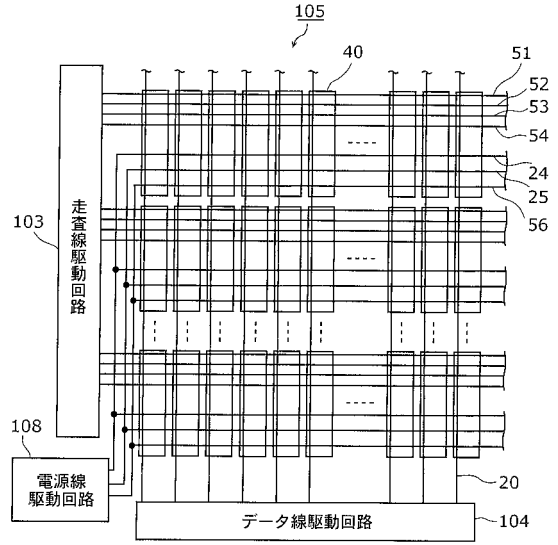
【図3】



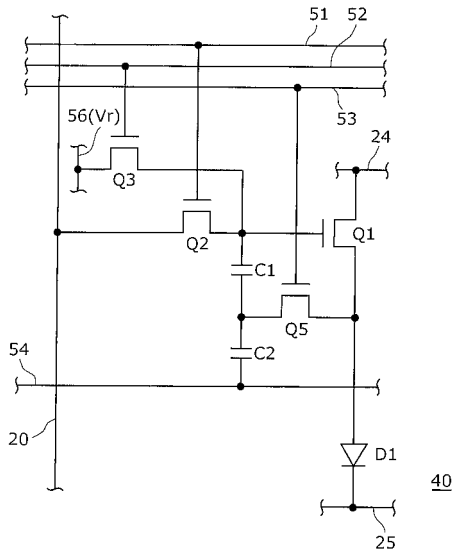
【図4】



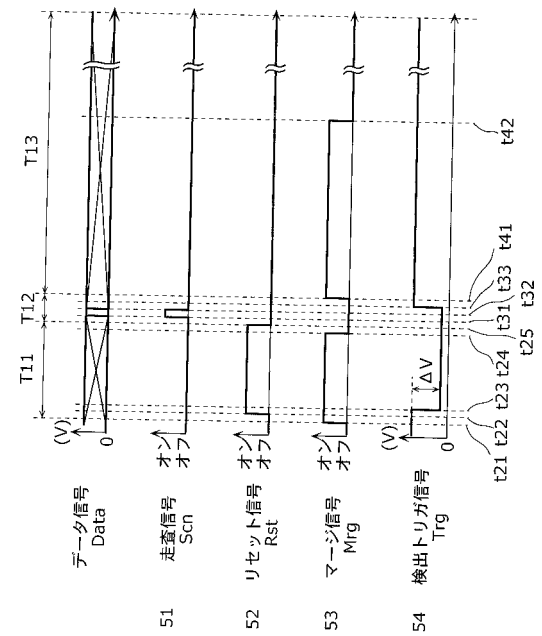
【図5】



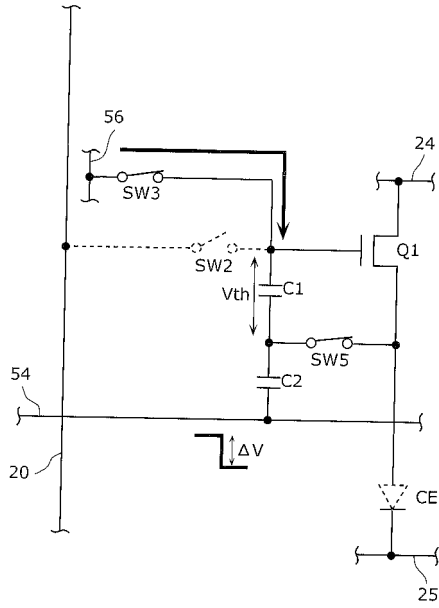
【図6】



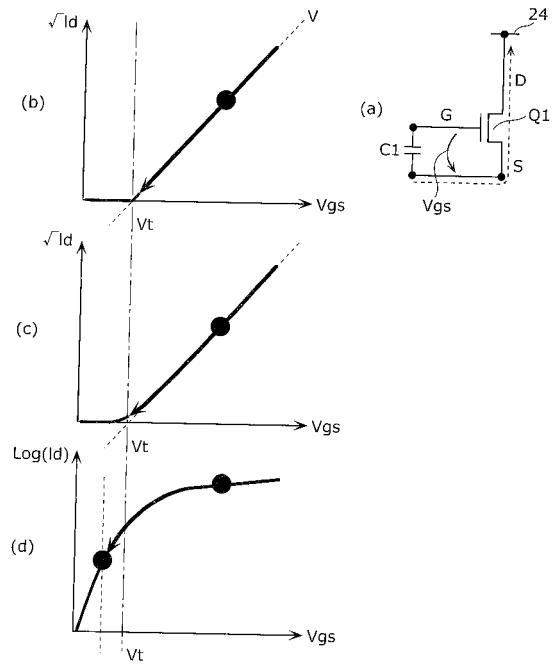
【図7】



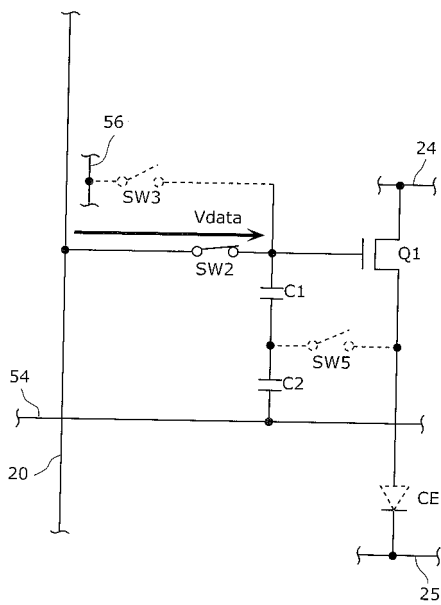
【 図 8 】



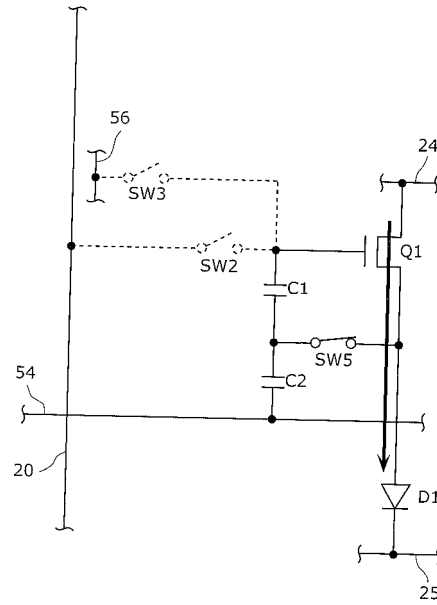
【 図 9 】



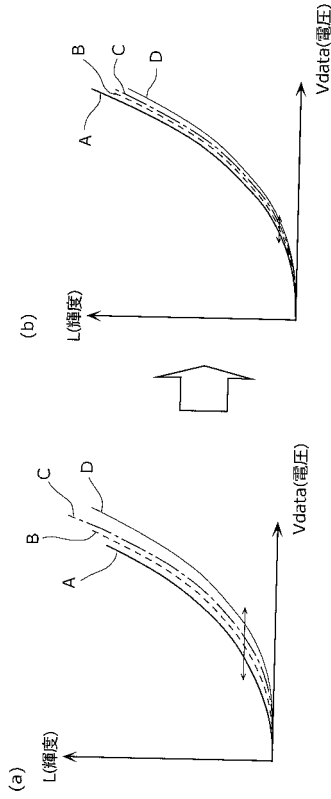
【 図 10 】



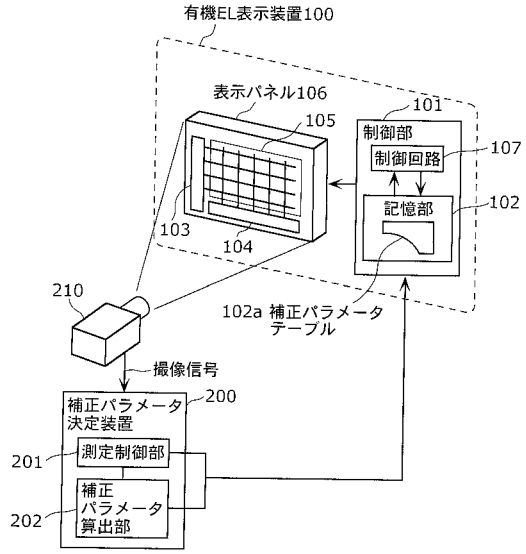
【 図 11 】



【図12】



【図13】

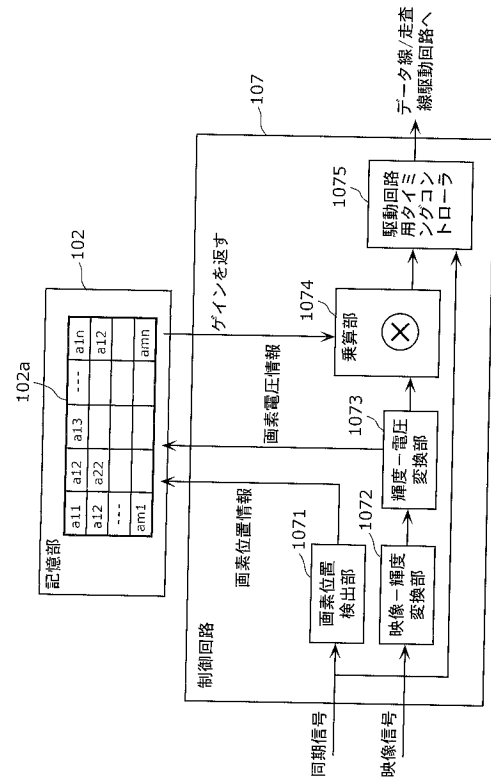


【図14】

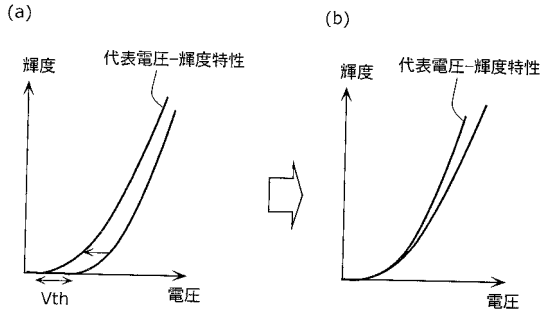
102a

(a11)	(a12)	...	(a1n)
(a21)	(a22)	...	(a2n)
(a31)	(a32)	...	(a3n)
⋮	⋮	⋮	⋮
(am1)	(am2)	...	(amn)

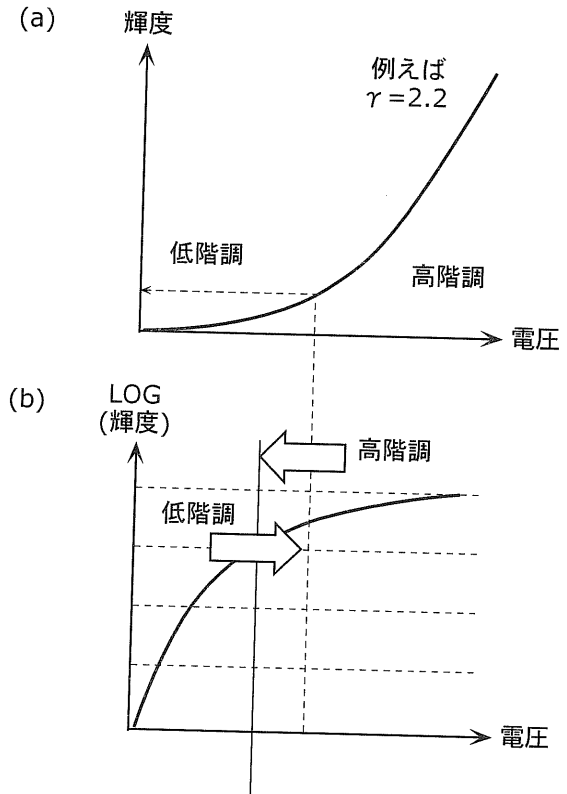
【図15】



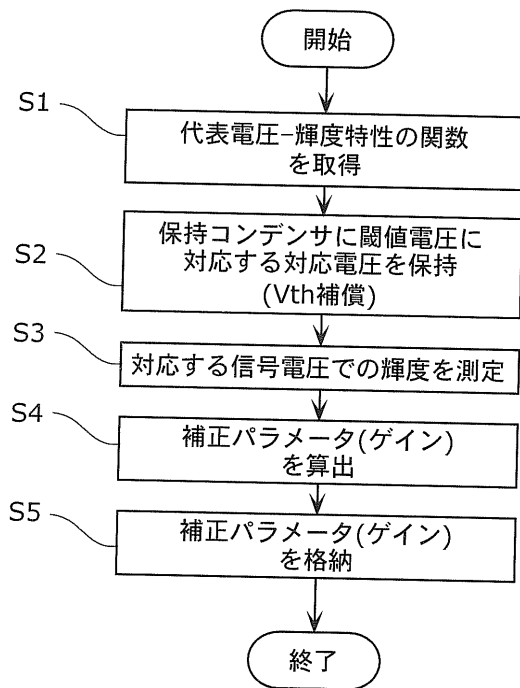
【図16】



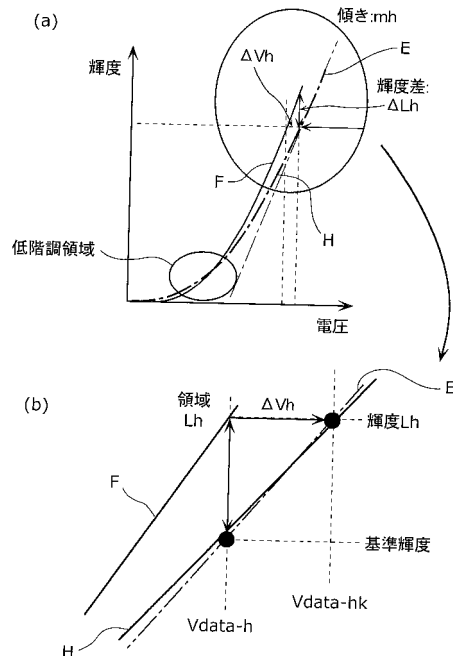
【図17】



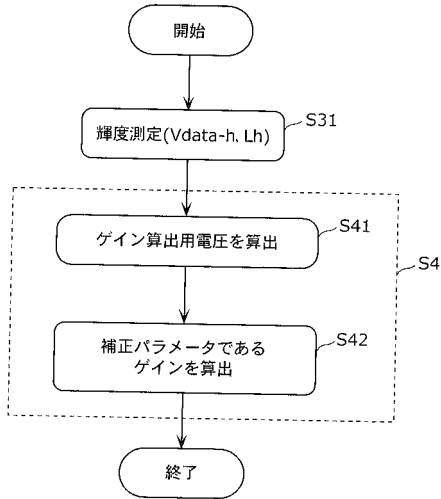
【図18】



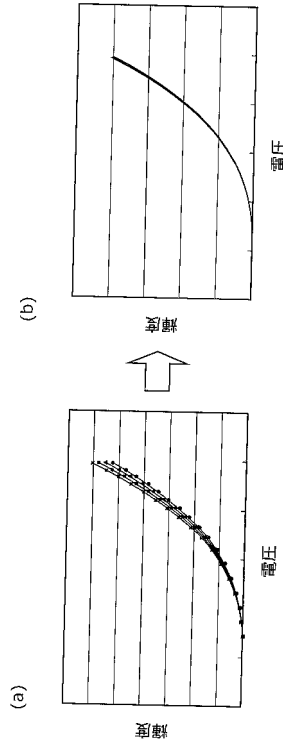
【図19】



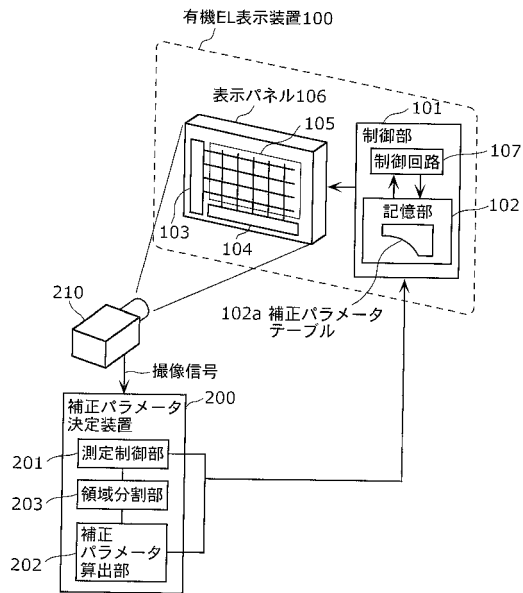
【図20】



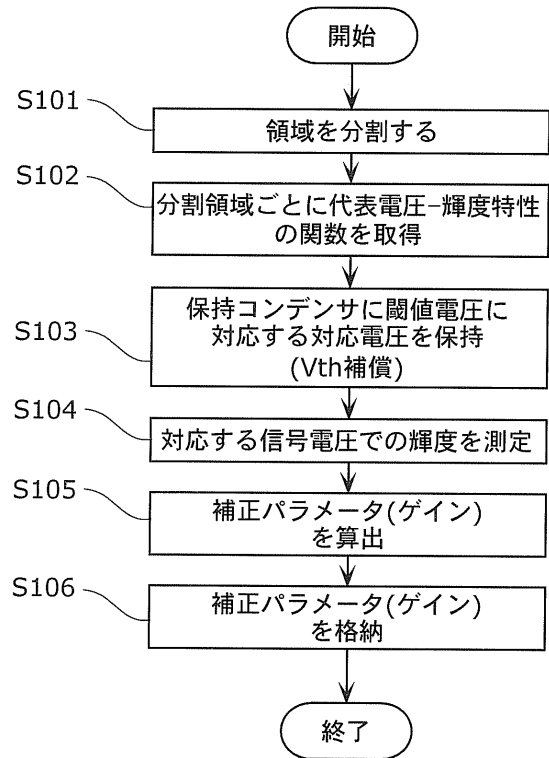
【図21】



【図22】



【図23】



【 図 2 4 】

(a)

	初期		経時劣化	
	Vth	μ , Ion	Vth	μ , Ion
Vth補償回路	○	×	○	×
従来の外部補正ゲイン、オフセット	○	○	×	×
加算効果	○	○	○	×

↑

(b)

	初期		経時劣化	
	Vth	μ , Ion	Vth	μ , Ion
Vth補償回路	○	×	○	×
従来の外部補正ゲイン、オフセット	×	○	×	○
加算効果	○	○	○	×

Detailed description: The figure consists of two tables, (a) and (b), comparing the performance of different compensation methods over time. Table (a) shows that the 'Vth compensation circuit' (Vth補償回路) maintains its initial performance (○) while other methods (○) degrade (×). The 'additive effect' (加算効果) remains effective (○). Table (b) shows that the 'Vth compensation circuit' remains effective (○), but the 'conventional external compensation gain and offset' (従来の外部補正ゲイン、オフセット) method degrades (×) over time. The 'additive effect' (加算効果) remains effective (○). An arrow points from table (a) to table (b), indicating a transition or comparison.

フロントページの続き

(51)Int.Cl.		F I	
H 0 5 B 33/12	(2006.01)	G 0 9 G 3/20	6 2 1 F
		G 0 9 G 3/20	6 7 0 Q
		G 0 9 G 3/20	6 7 0 J
		G 0 9 G 3/20	6 1 1 H
		G 0 9 G 3/20	6 4 2 A
		H 0 5 B 33/14	A
		H 0 5 B 33/08	
		H 0 5 B 33/10	
		H 0 5 B 33/12	Z
		G 0 9 G 3/20	6 4 2 P

審査官 橋本 直明

(56)参考文献 国際公開第2009/144936(WO, A1)
 国際公開第2008/152817(WO, A1)
 特開2005-284172(JP, A)
 特開2006-349966(JP, A)
 特開2008-287179(JP, A)
 特開2007-018876(JP, A)
 特開2006-301159(JP, A)
 特表2007-519956(JP, A)
 特開2006-284716(JP, A)

(58)調査した分野(Int.Cl., DB名)

G 0 9 G	3 / 3 0
G 0 9 G	3 / 2 0
H 0 1 L	5 1 / 5 0
H 0 5 B	3 3 / 0 8
H 0 5 B	3 3 / 1 0
H 0 5 B	3 3 / 1 2

专利名称(译)	有机EL显示装置和有机EL显示装置的制造方法		
公开(公告)号	JP5555689B2	公开(公告)日	2014-07-23
申请号	JP2011511932	申请日	2010-04-05
[标]申请(专利权)人(译)	松下电器产业株式会社		
申请(专利权)人(译)	松下电器产业株式会社		
当前申请(专利权)人(译)	松下电器产业株式会社		
[标]发明人	瀬川 泰生 中村 哲朗 小野 晋也		
发明人	瀬川 泰生 中村 哲朗 小野 晋也		
IPC分类号	G09G3/30 G09G3/20 H01L51/50 H05B33/08 H05B33/10 H05B33/12		
CPC分类号	H01L27/3276 G09G3/3233 G09G2300/0819 G09G2300/0852 G09G2320/043 G09G2360/147 H01L27/3265		
FI分类号	G09G3/30.K G09G3/20.624.B G09G3/20.631.V G09G3/20.641.P G09G3/30.J G09G3/20.621.F G09G3/20.670.Q G09G3/20.670.J G09G3/20.611.H G09G3/20.642.A H05B33/14.A H05B33/08 H05B33/10 H05B33/12.Z G09G3/20.642.P		
代理人(译)	新居 広守		
审查员(译)	Naoaki 桥本		
其他公开文献	JPWO2011125113A1		
外部链接	Espacenet		

摘要(译)

有机电致发光显示装置包括具有像素的显示面板。每个像素包括发光器，驱动器和电容器。存储器被配置为存储用于每个像素的校正参数，以根据每个像素的特性校正从外部源输入的图像信号。控制器被配置为对于像素中的每个像素，通过从存储器读取与像素相对应的校正参数并将与像素相对应的图像信号乘以与像素相对应的校正参数来获得校正信号电压。存储器被配置为存储增益而不是偏移作为校正参数。

【 图 1 】

