

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5176522号
(P5176522)

(45) 発行日 平成25年4月3日(2013.4.3)

(24) 登録日 平成25年1月18日(2013.1.18)

(51) Int.Cl.

F 1

G09G 3/30 (2006.01)
G09G 3/20 (2006.01)G09G 3/30 J
G09G 3/30 K
G09G 3/20 611E
G09G 3/20 611H
G09G 3/20 621A

請求項の数 10 (全 27 頁) 最終頁に続く

(21) 出願番号

特願2007-322420 (P2007-322420)

(22) 出願日

平成19年12月13日(2007.12.13)

(65) 公開番号

特開2009-145594 (P2009-145594A)

(43) 公開日

平成21年7月2日(2009.7.2)

審査請求日

平成22年3月17日(2010.3.17)

(73) 特許権者 000002185

ソニー株式会社

東京都港区港南1丁目7番1号

(74) 代理人 100094053

弁理士 佐藤 隆久

(72) 発明者 富田 昌嗣

東京都港区港南1丁目7番1号 ソニーイ
ーエムシーエス株式会社内

(72) 発明者 浅野 慎

東京都港区港南1丁目7番1号 ソニー株
式会社内

審査官 西島 篤宏

最終頁に続く

(54) 【発明の名称】自発光型表示装置およびその駆動方法

(57) 【特許請求の範囲】

【請求項 1】

発光ダイオード、前記発光ダイオードの駆動電流経路に接続される駆動トランジスタ、および、前記駆動トランジスタの制御ノードに結合する保持キャパシタを含む画素回路と、

前記駆動トランジスタに対する補正とデータ電圧の前記制御ノードへの書き込みを行い、続く発光許可期間において前記データ電圧に応じた駆動電圧を前記保持キャパシタに保持させた状態で前記発光ダイオードに発光可能バイアスを印加し、前記発光許可期間の後に、前記発光ダイオードを一定期間逆バイアスして発光停止を行う駆動回路と、
を有し、

前記補正の開始から前記発光停止を行う発光停止期間の終了までが一定の画面表示期間として規定され、

前記駆動回路は、

前記駆動電圧を前記保持キャパシタに保持させた状態を維持したままで、前記発光可能バイアスを、前記発光ダイオードを逆バイアスする非発光バイアスに一時的に変化させてから、前記発光可能バイアスに戻す発光中断期間を前記発光許可期間の途中に設け、

当該発光中断期間の長さを変更し、前記発光可能バイアスの印加期間の長さを制御することにより、前記一定の画面表示期間内における前記発光ダイオードの発光輝度を制御する、

自発光型表示装置。

10

20

【請求項 2】

発光ダイオード、前記発光ダイオードの駆動電流経路に接続される駆動トランジスタ、および、前記駆動トランジスタの制御ノードに結合する保持キャパシタを含む画素回路と、

前記駆動トランジスタに対する補正とデータ電圧の前記制御ノードへの書き込みを行い、続く発光許可期間において、前記データ電圧に応じた駆動電圧を前記保持キャパシタに保持させた状態で前記発光ダイオードに発光可能バイアスを印加する期間の途中で、前記駆動電圧を前記保持キャパシタに保持させたまま前記発光可能バイアスを非発光バイアスに一時的に変化させる発光中断期間を設け、前記発光許可期間の後に、前記発光ダイオードを一定期間逆バイアスして発光停止を行う駆動回路と、

を有し、

前記駆動回路は、前記発光可能バイアスが前記発光ダイオードに印加されるが発光できない所定期間の空発光を、前記発光許可期間の最初に行い、前記空発光後の前記発光中断期間の開始とともに前記発光可能バイアスを前記非発光バイアスに変化させ、所定期間の経過を待って前記非発光バイアスを前記発光可能バイアスに戻す、

自発光型表示装置。

【請求項 3】

発光ダイオード、前記発光ダイオードの駆動電流経路に接続される駆動トランジスタ、および、前記駆動トランジスタの制御ノードに結合する保持キャパシタを含む画素回路と、

前記駆動トランジスタに対する補正とデータ電圧の前記制御ノードへの書き込みを行い、続く発光許可期間において、前記データ電圧に応じた駆動電圧を前記保持キャパシタに保持させた状態で前記発光ダイオードに発光可能バイアスを印加する期間の途中で、前記駆動電圧を前記保持キャパシタに保持させたまま前記発光可能バイアスを非発光バイアスに一時的に変化させる発光中断期間を設け、前記発光許可期間の後に、前記発光ダイオードを一定期間逆バイアスして発光停止を行う駆動回路と、

を有し、

前記駆動回路は、前記発光可能バイアスが前記発光ダイオードに印加されるが発光できない所定期間の空発光を、前記発光許可期間の最後に行い、当該空発光後に前記発光停止を開始する、

自発光型表示装置。

【請求項 4】

前記駆動回路は、前記発光中断期間と前記発光停止を行う発光停止期間において、前記発光ダイオードを逆バイアスすることにより非発光にする、

請求項 2 または 3 に記載の自発光型表示装置。

【請求項 5】

前記駆動トランジスタに対する補正は、前記データ電圧の前記制御ノードへの書き込みの前に行われる閾値電圧の補正と、当該書き込みと共に行われる移動度補正である、

請求項 1 から 4 の何れか一項に記載の自発光型表示装置。

【請求項 6】

発光ダイオード、前記発光ダイオードの駆動電流経路に接続される駆動トランジスタ、および、前記駆動トランジスタの制御ノードに結合する保持キャパシタを含む画素回路を備える自発光型表示装置の駆動に際し、前記駆動トランジスタに対する補正とデータ電圧の前記制御ノードへの書き込みとを行うステップと、

前記データ電圧に応じた駆動電圧を前記保持キャパシタに保持させた状態で前記発光ダイオードに発光可能バイアスを印加する動作を少なくとも 2 回行うステップと、

前記発光可能バイアスを印加する 2 回の動作の間に設けられ、前記駆動電圧を前記保持キャパシタに保持させた状態を維持したままで、前記発光可能バイアスを、前記発光ダイオードを逆バイアスする非発光バイアスに一時的に変化させてから、前記発光可能バイアスに戻す発光中断のステップと、

10

20

30

40

50

前記発光ダイオードを一定期間逆バイアスして発光停止を行うステップとを、一定の画面表示期間を規定するように含み、

前記発光中断のステップにおける、前記非発光バイアスの印加期間の長さを変更し、前記発光可能バイアスの印加期間の長さを制御することにより、前記一定の画面表示期間内における前記発光ダイオードの発光輝度を制御する、

自発光型表示装置の駆動方法。

【請求項 7】

発光ダイオード、前記発光ダイオードの駆動電流経路に接続される駆動トランジスタ、および、前記駆動トランジスタの制御ノードに結合する保持キャパシタを含む画素回路を備える自発光型表示装置の駆動に際し、前記駆動トランジスタに対する補正とデータ電圧の前記制御ノードへの書き込みとを行うステップと、

前記データ電圧に応じた駆動電圧を前記保持キャパシタに保持させた状態で前記発光ダイオードに発光可能バイアスを印加する動作を少なくとも2回行うステップと、

前記発光可能バイアスを印加する2回の動作の間に設けられ、前記駆動電圧を前記保持キャパシタに保持させた状態を維持したままで、前記発光可能バイアスを、前記発光ダイオードが発光できない非発光バイアスに一時的に変化させてから、前記発光可能バイアスに戻す発光中断のステップと、

前記発光ダイオードを一定期間逆バイアスして、発光停止を行う発光停止のステップと、
、
を含み、

前記発光ダイオードに前記発光可能バイアスを印加するが発光できない所定期間の空発光を最初の前記発光可能バイアスを印加する動作として行なってから、前記発光中断のステップを行う、

自発光型表示装置の駆動方法。

【請求項 8】

発光ダイオード、前記発光ダイオードの駆動電流経路に接続される駆動トランジスタ、および、前記駆動トランジスタの制御ノードに結合する保持キャパシタを含む画素回路を備える自発光型表示装置の駆動に際し、前記駆動トランジスタに対する補正とデータ電圧の前記制御ノードへの書き込みとを行うステップと、

前記データ電圧に応じた駆動電圧を前記保持キャパシタに保持させた状態で前記発光ダイオードに発光可能バイアスを印加する動作を少なくとも2回行うステップと、

前記発光可能バイアスを印加する2回の動作の間に設けられ、前記駆動電圧を前記保持キャパシタに保持させた状態を維持したままで、前記発光可能バイアスを、前記発光ダイオードが発光できない非発光バイアスに一時的に変化させてから、前記発光可能バイアスに戻す発光中断のステップと、

前記発光ダイオードを一定期間逆バイアスして、発光停止を行う発光停止のステップと、
、
を含み、

前記発光ダイオードに前記発光可能バイアスを印加するが発光できない所定期間の空発光を最後の前記発光可能バイアスを印加する動作として行なってから、前記発光停止のステップを行う、

自発光型表示装置の駆動方法。

【請求項 9】

前記発光中断のステップと前記発光停止のステップにおいて、前記発光ダイオードを逆バイアスすることにより非発光にする、

請求項7または8に記載の自発光型表示装置の駆動方法。

【請求項 10】

前記駆動トランジスタに対する補正は、前記データ電圧の前記制御ノードへの書き込みの前に行われる閾値電圧の補正と、当該書き込みと共に行われる移動度補正である、

請求項6から9の何れか一項に記載の自発光型表示装置の駆動方法。

10

20

30

40

50

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、バイアス電圧が印加されたときに自発光する発光ダイオードと、その駆動電流を制御する駆動トランジスタと、駆動トランジスタの制御ノードに結合する保持キャパシタとを、画素回路内に有する自発光型表示装置と、その駆動方法に関する。

【背景技術】

【0002】

自発光型表示装置に用いられる電気光学素子として、有機エレクトロルミネッセンス(Organic Electro Luminescence)素子が知られている。有機エレクトロルミネッセンス素子は、一般に、OLED(Organic Light Emitting Diode)と称され、発光ダイオードの一種である。

10

【0003】

OLEDは、下部電極と上部電極との間に、有機正孔輸送層や有機発光層などとして機能する複数の有機薄膜を積層させている。OLEDは、有機薄膜に電界をかけると発光する現象を利用した電気光学素子であり、OLEDを流れる電流値を制御することで発色の階調を得ている。そのため、OLEDを電気光学素子として用いる表示装置は、OLEDの電流量を制御するための駆動トランジスタと、駆動トランジスタの制御電圧を保持するキャパシタとを含む画素回路が画素ごとに設けられている。

【0004】

20

画素回路は様々なものが提案され、主なものでは4トランジスタ(4T)・1キャパシタ(1C)型、4T・2C型、5T・1C型、3T・1C型などが知られている。

これらは何れもTFT(Thin Film Transistor)から形成されるトランジスタの特性バラツキに起因する画質低下を防止するものであり、データ電圧が一定ならば画素回路内部で駆動電流が一定となるように制御し、これによって画面全体のユニフォミティ(輝度の均一性)を向上させることを目的とする。とくに画素回路内でOLEDを電源に接続するときに、入力する映像信号のデータ電位に応じて電流量を制御する駆動トランジスタの特性バラツキが、直接的にOLEDの発光輝度に影響を与える。

【0005】

30

駆動トランジスタの特性バラツキで最大のものは閾値電圧のバラツキである。このため、駆動トランジスタの閾値電圧バラツキに因る影響が駆動電流からキャンセルされるように、駆動トランジスタのゲートソース間電圧を補正する必要がある。以下、この補正を「閾値電圧補正」という。

さらに、閾値電圧補正を行うことを前提に、駆動トランジスタの電流駆動能力から閾値バラツキ起因成分等を減じた駆動能力成分(一般には、移動度と称されている)の影響がキャンセルされるように上記ゲートソース間電圧を補正すると、より一層高いユニフォミティが得られる。以下、この駆動能力成分の補正を「移動度補正」という。

駆動トランジスタの閾値電圧や移動度の補正については、例えば、特許文献1に詳しく説明されている。

【特許文献1】特開2006-215213号公報

40

【発明の開示】

【発明が解決しようとする課題】

【0006】

上記特許文献1に記載されているように、画素回路の構成によっては、閾値電圧や移動度の補正時に発光ダイオード(有機EL素子)を非発光とするため、当該発光ダイオードを逆バイアスした状態で上記補正を行う場合がある。この場合、表示画面が切り替わる際に、時として、画面全体の明るさが瞬間的に変化する現象が生じる。この現象は、瞬間的に画面が明るく光るような場合が特に目立つことから、以下、「フラッシュ現象」と称する。

本発明は、この画面全体の明るさが瞬間的に変化する(フラッシュ)現象を防止または

50

抑制することができる自発光型表示装置と、その駆動方法に関する。

【課題を解決するための手段】

【0007】

本発明の一形態（第1形態）に関わる自発光型表示装置は、発光ダイオード、前記発光ダイオードの駆動電流経路に接続される駆動トランジスタ、および、前記駆動トランジスタの制御ノードに結合する保持キャパシタを含む画素回路と、駆動回路とを有する。

前記駆動回路は、前記駆動トランジスタに対する補正とデータ電圧の前記制御ノードへの書き込みとを行い、続く発光許可期間において前記データ電圧に応じた駆動電圧を前記保持キャパシタに保持させた状態で前記発光ダイオードに発光可能バイアスを印加し、前記発光許可期間の後に、前記発光ダイオードを一定期間逆バイアスして発光停止を行う。また、前記補正の開始から前記発光停止を行う発光停止期間の終了までが一定の画面表示期間として規定され、前記駆動回路は、前記駆動電圧を前記保持キャパシタに保持させた状態を維持したままで、前記発光可能バイアスを、前記発光ダイオードを逆バイアスする非発光バイアスに一時的に変化させてから、前記発光可能バイアスに戻す発光中断期間を前記発光許可期間の途中に設け、当該発光中断期間の長さを変更し、前記発光可能バイアスの印加期間の長さを制御することにより、前記一定の画面表示期間内における前記発光ダイオードの発光輝度を制御する。

【0008】

本発明の他の形態（第2形態）に関わる自発光型表示装置は、上記第1形態と同様に画素回路と駆動回路を有するが、ここでの駆動回路は、次の特徴を有する。

すなわち、前記駆動回路は、前記発光可能バイアスが前記発光ダイオードに印加されるが発光できない所定期間の空発光を、前記発光許可期間の最初に行い、前記空発光後の前記発光中断期間の開始とともに前記発光可能バイアスを前記非発光バイアスに変化させ、所定期間の経過を待って前記非発光バイアスを前記発光可能バイアスに戻す。

【0009】

本発明の他の形態（第3形態）に関わる自発光型表示装置は、上記第1形態と同様に画素回路と駆動回路を有するが、ここでの駆動回路は、次の特徴を有する。

すなわち、前記駆動回路は、前記発光可能バイアスが前記発光ダイオードに印加されるが発光できない所定期間の空発光を、前記発光許可期間の最後に行い、当該空発光後に前記発光停止を開始する。

【0011】

本発明の他の形態（第4形態）に関わる自発光型表示装置は、上記第1乃至第3形態の特徴に加えて、次の特徴を有する。

すなわち、第4形態の自発光型表示装置において、前記駆動回路は、前記発光中断期間と前記発光停止を行う発光停止期間において、前記発光ダイオードを逆バイアスすることにより非発光にする。

【0012】

本発明の他の形態（第5形態）に関わる自発光型表示装置は、上記第1乃至第4形態の特徴に加えて、次の特徴を有する。

すなわち、第5形態の自発光型表示装置において、前記駆動トランジスタに対する補正是、前記データ電圧の前記制御ノードへの書き込みの前に行われる閾値電圧の補正と、当該書き込みと共に行われる移動度補正である。

【0013】

本発明の他の形態（第6形態）に関わる自発光型表示装置の駆動方法は、発光ダイオード、前記発光ダイオードの駆動電流経路に接続される駆動トランジスタ、および、前記駆動トランジスタの制御ノードに結合する保持キャパシタを含む画素回路を備える自発光型表示装置の駆動に際して、以下の諸ステップを、一定の画面表示期間を規定するように含む。

（1）前記駆動トランジスタに対する補正とデータ電圧の前記制御ノードへの書き込みとを行うステップ、

10

20

30

40

50

(2) 前記データ電圧に応じた駆動電圧を前記保持キャパシタに保持させた状態で前記発光ダイオードに発光可能バイアスを印加する動作を少なくとも2回行うステップ、

(3) 前記発光可能バイアスを印加する2回の動作の間に設けられ、前記駆動電圧を前記保持キャパシタに保持させた状態を維持したままで、前記発光可能バイアスを、前記発光ダイオードを逆バイアスする非発光バイアスに一時的に変化させてから、前記発光可能バイアスに戻す発光中断のステップ、

(4) 前記発光ダイオードを一定期間逆バイアスして発光停止を行うステップ。

また、前記発光中断のステップにおける、前記非発光バイアスの印加期間の長さを変更し、前記発光可能バイアスの印加期間の長さを制御することにより、前記一定の画面表示期間内における前記発光ダイオードの発光輝度を制御する。

10

【0014】

本発明の他の形態(第8形態)に関わる自発光型表示装置の駆動方法は、上記第7形態の特徴に加えて、次の特徴を有する。

すなわち、第8形態の自発光型表示装置の駆動方法は、前記補正・書き込みステップと、前記発光可能バイアスの印加ステップと、前記発光中断のステップと、前記発光可能バイアスへの復帰と、前記発光停止処理ステップとが、この順で一定の画面表示期間として規定される。また、前記発光可能バイアスの印加ステップと、前記発光中断のステップと、発光可能バイアスの復帰とにおいて、前記発光ダイオードを実際に発光させる発光許可期間の長さを、前記発光中断の期間長を変更することで制御する。

【0015】

20

ところで、本発明者等は、前述した「フラッシュ現象」の原因を解析した結果、この現象は、発光ダイオード(有機EL素子等)の逆バイアス期間の長短に関係していることを見出している。

有機EL素子の逆バイアスについて、上記特許文献1には、5T・1C型の画素回路において、有機発光ダイオードOLED(有機EL素子)を逆バイアスした状態で閾値電圧補正を行う制御が記載されている(上記特許文献1の第1および第2実施形態参照、例えば第1実施形態における段落[0046]等の記載参照)。特許文献1では、1つの画素に対する駆動のみに着目した説明をしているため記載されていないが、実際の有機ELディスプレイにおいては、有機EL素子の逆バイアスは、1フィールド前の画面表示期間(1F)における発光終点から開始され、補正期間を経て次の発光時に解消される。そのため、逆バイアスの長さ(始点)が、有機EL素子の発光許可期間の長さに依存し、時として変化する。

30

【0016】

有機EL素子は、流れる電流量が極端に大きくなると経時変化により、その特性が低下する。この特性の低下は、前述した閾値電圧や移動度の補正である程度補償(補正)されるが、極端な特性低下は完全に補正できないため、特性低下は最初から小さいほうが望ましい。このため、発光輝度を上げる制御を行う場合、駆動電流量を上げるのではなく発光許可期間を長くする制御(パルスのデューティ比制御)を行うことがある。

また、画面周囲の環境が明るいときは全体の発光輝度を上げて画面を見やすくするために、上記補正の限界を考慮して発光許可期間を長くする制御を行うことがある。さらに、低消費電力化の要請から輝度を下げるが、このとき駆動電流量を下げるのではなく発光時間を短くして対処する場合がある。

40

【0017】

画面の明るさを、平均的な画素の発光輝度を上下して変化させる場合、その画面の切り替え時に「フラッシュ現象」が観測されることから、逆バイアス期間の長短に依存して、フラッシュ現象の出方が変わってくる。この観点から、本発明者らは、発光ダイオード(有機EL素子等)を逆バイアスするときに、発光ダイオードの等価容量値が時間的に変化し、これが補正の精度に影響を与えるため、輝度が画面全体で変化しているという結論を得ている。

【0018】

50

よって、本発明の上述した第1～第8形態では、発光ダイオードに対し発光可能バイアスを印加する発光許可期間の途中に、発光可能バイアスを非発光バイアスに一時的に変化させる発光中断期間を設ける。第3形態によれば、この非発光バイアスは、発光ダイオードを逆バイアスするものである。ただし、発光許可期間中の一時的な逆バイアス印加は、保持キャパシタにデータ電圧を保持させたまま行うことから、逆バイアス印加を解除すると発光ダイオードのバイアス状態は元の発光可能バイアスに容易に復帰する。このことを利用して、非発光バイアス期間（発光中断期間）を任意に設定できる。

上述した第1～第8形態では、発光許可期間の直後に行われ、逆バイアスを印加する発光停止処理の期間は一定期間としている。

【0019】

発光中断期間がない場合に、発光停止処理の期間を一定とすると、発光許可期間が固定され、その変更ができない。

そこで、本発明の第1～第8形態では、発光許可期間の長さを、発光中断期間の長さを変えることで制御可能である。つまり、第2形態のように、発光ダイオードを実際に発光させる発光許可期間の長さを、発光中断期間の長さを変更することで制御することが容易である。

【0020】

より具体的な第4および第5形態によれば、発光可能バイアスが発光ダイオードに印加されるが実際に発光はできない空発光を、発光許可期間の最初、または、最後に設定する。

他の具体的な第6形態によれば、発光許可期間内で、発光ダイオードが実際に発光可能な長さの発光許可期間と発光中断期間を、所定回数繰り返す。このとき、発光許可期間の総計が所望の発光許可期間となるように、発光中断期間の長さと挿入回数を規定するとい。

【0021】

以上のような発光中断期間の設定は、閾値電圧補正の直前の発光停止処理において逆バイアス印加時間を常に一定とするためである。閾値電圧補正の直前の逆バイアス印加時間が一定なら、閾値電圧や移動等の補正後に、同じデータ電圧を入力した画素回路間ではほぼ同じ程度に、発光ダイオードの制御ノードのバイアス電圧が揃う。つまり、逆バイアス印加時間が異なることによる発光ダイオードに対する発光前のバイアス電圧の誤差成分は発生しない。よって、より補正の精度が向上し、同じデータ電圧が入力されているならば、画素の発光強度はほぼ一定となる。

【発明の効果】

【0022】

本発明によれば、閾値電圧や移動度の補正に関係する直前の実効的な逆バイアス印加時間を一定にできることから、同じデータ電圧が入力されているならば、画素の発光強度はほぼ一定となり、結果として、いわゆるフラッシュ現象を有効に防止または抑制可能である。

【発明を実施するための最良の形態】

【0023】

以下、本発明の実施形態を、2T・1C型の画素回路を有する有機ELディスプレイを例として、図面を参照して説明する。

【0024】

《第1実施形態》

第1実施形態では、後に述べる、より詳細な第2～第4実施形態における共通な構成、発光時間制御の共通な基本概念を説明する。

【0025】

<全体構成>

図1に、本発明の実施形態に関わる有機ELディスプレイの主要構成を示す。

図解する有機ELディスプレイ1は、複数の画素回路(PXL_C)_{3(i,j)}がマトリク

10

20

30

40

50

ス状に配置されている画素アレイ 2 と、画素アレイ 2 を駆動する垂直駆動回路 (Vスキャナ) 4 および水平駆動回路 (Hセレクタ: HSEL) 5 を含む。

Vスキャナ 4 は、画素回路 3 の構成により複数設けられている。ここでは Vスキャナ 4 が、水平画素ライン駆動回路 (Drive Scan) 41 と、書き込み信号走査回路 (Write Scan) 42 を含んで構成されている。Vスキャナ 4 および Hセレクタ 5 は「駆動回路」の一部であり、「駆動回路」は、Vスキャナ 4 と Hセレクタ 5 の他に、これらにクロック信号を与える回路や制御回路 (CPU 等) など、不図示の回路も含む。

【0026】

図 1 に示す画素回路の符号「3(i, j)」は、当該画素回路が垂直方向 (縦方向) のアドレス i ($i = 1, 2$) と、水平方向 (横方向) のアドレス j ($j = 1, 2, 3$) を持つことを意味する。これらのアドレス i と j は最大値をそれぞれ「 n 」と「 m 」とする 1 以上の整数をとる。ここでは図の簡略化のため $n = 2$ 、 $m = 3$ の場合を示す。

このアドレス表記は、以後の説明や図面において画素回路の素子、信号や信号線ならびに電圧等についても同様に適用する。

【0027】

画素回路 3(1,1)、3(2,1) が垂直方向の映像信号線 DTL(1) に接続されている。同様に、画素回路 3(1,2)、3(2,2) が垂直方向の映像信号線 DTL(2) に接続され、画素回路 3(1,3)、3(2,3) が垂直方向の映像信号線 DTL(3) に接続されている。映像信号線 DTL(1) ~ DTL(3) は、Hセレクタ 5 によって駆動される。

第 1 行の画素回路 3(1,1)、3(1,2) および 3(1,3) が書き込み走査線 WSL(1) に接続されている。同様に、第 2 行の画素回路 3(2,1)、3(2,2) および 3(2,3) が書き込み走査線 WSL(2) に接続されている。書き込み走査線 WSL(1)、WSL(2) は、書き込み信号走査回路 42 によって駆動される。

また、第 1 行の画素回路 3(1,1)、3(1,2) および 3(1,3) が電源走査線 DSL(1) に接続されている。同様に、第 2 行の画素回路 3(2,1)、3(2,2) および 3(2,3) が電源走査線 DSL(2) に接続されている。電源走査線 DSL(1)、DSL(2) は、水平画素ライン駆動回路 41 によって駆動される。

【0028】

映像信号線 DTL(1) ~ DTL(3) を含む m 本の映像信号線の何れか 1 本を、以下、符号「DTL(j)」により表記する。同様に、書き込み走査線 WSL(1)、WSL(2) を含む n 本の書き込み走査線の何れか 1 本を符号「WSL(i)」により表記し、電源走査線 DSL(1)、DSL(2) を含む n 本の電源走査線の何れか 1 本を符号「DSL(i)」により表記する。

映像信号線 DTL(j) に対し、表示画素行 (表示ラインともいう) を単位として一斉に映像信号が排出される線順次駆動、あるいは、同一行の映像信号線 DTL(j) に順次、映像信号が排出される点順次駆動があるが、本実施形態では、そのどの駆動法でもよい。

【0029】

<画素回路>

図 2 に、画素回路 3(i, j) の一構成例を示す。

図解する画素回路 3(i, j) は、有機発光ダイオード OLED を制御する回路である。画素回路は、有機発光ダイオード OLED の他に、NMOS タイプの TFT からなる駆動トランジスタ M_d およびサンプリングトランジスタ M_s と、1 つの保持キャパシタ C_s とを有する。

【0030】

有機発光ダイオード OLED は、特に図示しないが、例えば上面発光型の場合、透明ガラス等からなる基板に形成された TFT 構造の上にアノード電極を最初に形成し、その上に、正孔輸送層、発光層、電子輸送層、電子注入層等を順次堆積させて有機多層膜を構成する積層体を形成し、積層体の上に透明電極材料からなるカソード電極を形成した構造を有する。アノード電極が正側の電源に接続され、カソード電極が負側の電源に接続される。

10

20

30

40

50

【0031】

有機発光ダイオードOLEDのアノードとカソードの電極間に所定の電界が得られるバイアス電圧を印加すると、注入された電子と正孔が発光層において再結合する際に有機多層膜が自発光する。有機発光ダイオードOLEDは、有機多層膜を構成する有機材料を適宜選択することで赤(R), 緑(G), 青(B)の各色での発光が可能であることから、この有機材料を、例えば各行の画素にR, G, Bの発光が可能に配列することで、カラー表示が可能となる。あるいは、白色発光の有機材料を用いて、フィルタの色でR, G, Bの区別を行つてもよい。R, G, Bの他にW(ホワイト)を加えた4色構成でもよい。

【0032】

駆動トランジスタM_dは、有機発光ダイオードOLEDに流す電流量を制御して表示階調を規定する電流制御手段として機能する。 10

駆動トランジスタM_dのドレインが、電源電圧VDDの供給を制御する電源走査線DSL(i)に接続され、ソースが有機発光ダイオードOLEDのアノードに接続されている。

【0033】

サンプリングトランジスタM_sは、画素階調を決めるデータ電位V_{sig}の供給線(映像信号線DTL(j))と駆動トランジスタM_dのゲート(制御ノードN_{Dc})との間に接続されている。サンプリングトランジスタM_sのソースとドレインの一方が駆動トランジスタM_dのゲート(制御ノードN_{Dc})に接続され、もう片方が映像信号線DTL(j)に接続されている。映像信号線DTL(j)に、Hセレクタ5(図1参照)からデータ電位V_{sig}を持つデータパルスが所定の間隔で供給される。サンプリングトランジスタM_sは、データ電位の供給期間(データパルスの持続時間(duration time))の適正なタイミングで、当該画素回路で表示すべきレベルのデータをサンプリングする。これは、サンプリングすべき所望のデータ電位V_{sig}を持つデータパルスの前部または後部における、レベルが不安定な遷移期間の表示映像に与える影響を排除するためである。 20

【0034】

駆動トランジスタM_dのゲートとソース(有機発光ダイオードOLEDのアノード)との間に、保持キャパシタC_sが接続されている。保持キャパシタC_sの役割については、後述の動作説明で明らかにする。

【0035】

図2では、水平画素ライン駆動回路41により、低電位V_{cc_L}を基準とした高電位V_{cc_H}の波高値が電源電圧VDDとなる電源駆動パルスDSL(i)が駆動トランジスタM_dのドレインに供給され、駆動トランジスタM_dの補正時や有機発光ダイオードOLEDが実際に発光する時の電源供給が行われる。 30

また、書き込み信号走査回路42により、比較的短い持続時間の書き込み駆動パルスWS(i)がサンプリングトランジスタM_sのゲートに供給され、サンプリング制御が行われる。

なお、電源供給の制御は、駆動トランジスタM_dのドレインと電源電圧VDDの供給線との間にトランジスタをもう1つ挿入し、そのゲートを水平画素ライン駆動回路41により制御する構成であつてもよい(後述の変形例参照)。

【0036】

図2では有機発光ダイオードOLEDのアノードが駆動トランジスタM_dを介して正側の電源から電源電圧VDDの供給を受け、有機発光ダイオードOLEDのカソードがカソード電位V_{cath}を供給する所定の電圧線(負側の電源線)に接続されている。 40

【0037】

通常、画素回路内の全てのトランジスタはTFTで形成されている。TFTのチャネルが形成される薄膜半導体層は、多結晶シリコン(ポリシリコン)または非晶質シリコン(アモルファスシリコン)等の半導体材料からなる。ポリシリコンTFTは移動度を高くとれるが特性ばらつきが大きいため、表示装置の大画面化に適さない。よって、大画面を有する表示装置では、一般に、アモルファスシリコンTFTが用いられる。ただし、アモルファスシリコンTFTではPチャネル型TFTが形成し難いため、上述した画素回路3(i) 50

, j) のように、すべての TFT を N チャネル型とすることが望ましい。

【 0 0 3 8 】

ここで、画素回路 3 (i, j) は、本実施形態で適用可能な画素回路の一例、即ち 2 トランジスタ (2T) + 1 キャパシタ (1C) 型の基本構成例である。よって、本実施形態で用いることができる画素回路は、上記画素回路 3 (i, j) を基本構成として、さらにトランジスタやキャパシタを付加した画素回路であってもよい（後述の変形例参照）。また、基本構成において、保持キャパシタ Cs を電源電圧 VDD の供給線と駆動トランジスタ Md のゲートとの間に接続するものもある。

具体的に、本実施形態で採用可能な 2T + 1C 型以外の画素回路として、後述する変形例で幾つかを簡単に述べるが、例えば、4T + 1C 型、4T + 2C 型、5T + 1C 型、3T + 1C 型などであってもよい。

【 0 0 3 9 】

図 2 の構成を基本とする画素回路では、閾値電圧補正時や移動度補正時に有機発光ダイオード OLED を逆バイアスすると、詳細は後述するが、有機発光ダイオード OLED の逆バイアス時の等価容量値が保持キャパシタ Cs の値より十分大きくできるため、有機発光ダイオード OLED のアノードが電位的にほぼ固定され、補正精度が向上する。このため、逆バイアス状態で補正を行なうことが望ましい。

カソード電位 Vcath を接地せずに、カソードを所定の電圧線に接続しているのは、逆バイアスを行うためである。有機発光ダイオード OLED を逆バイアスするには、例えば、電源駆動パルス DS (i) の基準電位（低電位 Vcc_L）より、カソード電位 Vcath を大きくする。

【 0 0 4 0 】

< 表示制御 >

図 2 の回路におけるデータ書き込み時の動作を、閾値電圧と移動度の補正動作と併せて説明する。これらの一連の動作を「表示制御」という。

最初に、補正対象となる駆動トランジスタと有機発光ダイオード OLED の特性について説明する。

【 0 0 4 1 】

図 2 に示す駆動トランジスタ Md の制御ノード Ndc には、保持キャパシタ Cs が結合されている。映像信号線 DTL (j) を伝送するデータパルスの有効電位であるデータ電位 Vsig がサンプリングトランジスタ Ms でサンプリングされ、これにより得られた電位が制御ノード Ndc に印加され、保持キャパシタ Cs で保持される。駆動トランジスタ Md のゲートに所定の電位が印加された時、そのドレイン電流 Ids は、印加電位に応じた値を持つゲートソース間電圧 Vgs に応じて決まる。

ここで駆動トランジスタ Md のソース電位 Vs を、上記データパルスの基準電位（データ基準電位 Vo）に初期化してから、サンプリングを行うとする。サンプリング後のデータ電位 Vsig、より正確には、データ基準電位 Vo とデータ電位 Vsig との電位差で規定されるデータ電圧 Vin の大きさに応じたドレイン電流 Ids が駆動トランジスタ Md に流れ、これがほぼ有機発光ダイオード OLED の駆動電流 Id となる。

よって、駆動トランジスタ Md のソース電位 Vs がデータ基準電位 Vo で初期化されている場合、有機発光ダイオード OLED がデータ電位 Vsig に応じた輝度で発光する。

【 0 0 4 2 】

図 3 に、有機発光ダイオード OLED の I - V 特性のグラフと、駆動トランジスタ Md のドレイン電流 Ids (OLED の駆動電流 Id にほぼ相当) の一般式を示す。

有機発光ダイオード OLED は、よく知られているように、経時変化により I - V 特性が図 3 のように変化する。このとき、図 2 の画素回路では、駆動トランジスタ Md が一定のドレイン電流 Ids を流そうとしても、図 3 に示すグラフから分かるように有機発光ダイオード OLED の印加電圧が大きくなるため、有機発光ダイオード OLED のソース電位 Vs が上昇する。このとき駆動トランジスタ Md のゲートはフローティング状態であるため、ほぼ一定のゲートソース間電圧 Vgs が維持されるように、ソース電位と共にゲート

10

20

30

40

50

電位も上昇し、ドレイン電流 I_{ds} はほぼ一定に保たれ、このことが有機発光ダイオード OLED の発光輝度を変化させないように作用する。

【0043】

しかしながら、画素回路ごとに駆動トランジスタ M_d の閾値電圧 V_{th} 、移動度 μ が異なっているため、図3の式に応じて、ドレイン電流 I_{ds} にバラツキが生じ、表示画面内で与えられているデータ電位 V_{sig} が同じ2つの画素であっても、当該2つの画素間で発光輝度が異なる。

【0044】

なお、図3の式において、符号“ I_{ds} ”は、飽和領域で動作する駆動トランジスタ M_d のドレインとソース間に流れる電流を表す。また、当該駆動トランジスタ M_d において、“ V_{th} ”が閾値電圧を、“ μ ”が移動度を、“ W ”が実効チャネル幅（実効ゲート幅）を、“ L ”が実効チャネル長（実効ゲート長）を、それぞれ表す。また、“ C_{ox} ”が当該駆動トランジスタ M_d の単位ゲート容量、即ち単位面積当たりのゲート酸化膜容量と、ソースやドレインとゲート間のフリングング容量との総和を表す。

【0045】

Nチャネル型の駆動トランジスタ M_d を有する画素回路は、駆動能力が高く製造プロセスを簡略化できる利点があるが、閾値電圧 V_{th} や移動度 μ のばらつきを抑えるため、それらの補正動作を、発光可能なバイアス設定に先立って行う必要がある。

【0046】

図4(A)～図4(E)は、表示制御における各種信号や電圧の波形を示すタイミングチャートである。ここでの表示制御では行単位でデータ書き込みを順次行うものとする。図4では、第1行の画素回路3(1,j)が書き込み対象の行（表示ライン）であり、第1行の表示ラインに対し、フィールドF(1)において表示制御を行う場合を示している。なお、図4では、それより前のフィールドF(0)の制御については、その一部（発光停止処理）を示している。

【0047】

図4(A)は、映像信号 S_{sig} の波形図である。図4(B)は、書き込み対象の表示ラインに供給される書き込み駆動パルス W_S の波形図である。図4(C)は、書き込み対象の表示ラインに供給される電源駆動パルス D_S の波形図である。図4(E)は、書き込み対象の表示ラインに属する1つの画素回路3(1,j)における駆動トランジスタ M_d のゲート電位 V_g （制御ノード N_{DC} の電位）の波形図である。図4(F)は、書き込み対象の表示ラインに属する1つの画素回路3(1,j)における駆動トランジスタ M_d のソース電位 V_s （有機発光ダイオード OLED のアノード電位）の波形図である。

【0048】

【期間の定義】

図4(A)の上部に記載しているように、1フィールド（または1フレーム）前画面の発光許可期間（LM0）の後に、前画面の発光停止処理期間（LM-STOP）が続いている。ここから次画面の処理が始まり、時系列の順で、閾値電圧補正期間（VTC）、書き込み&移動度補正期間（W& μ ）、発光許可期間（LM1）、発光停止処理期間（LM-STOP）と、各処理期間が推移する。

【0049】

【駆動パルスの概略】

図4では、波形図の適当な箇所に時間表示を、符号“T0C, T0D, T16, T17, T18, T19, T1A, T1B, T1Ba～T1Bc, T1C, T1D”により示している。時間“T0C, T0D”がフィールドF(0)に対応し、時間“T10～T1D”がフィールドF(1)に対応する。

【0050】

書き込み駆動パルス W_S は、図4(B)に示すように、“L”レベルで非アクティブ、“H”レベルでアクティブの所定数のサンプリングパルス S_{P1}, S_{Pe} を含む。サンプリングパルス S_{P1} と S_{Pe} の間にサンプリングパルスは出現しない。2つのサンプリングパ

10

20

30

40

50

ルスのうち、サンプリングパルス S P 1 のみ、その後に書き込みパルス W P が重畠されている。このように、サンプリングパルス S P 1, S P e と書き込みパルス W P から書き込み駆動パルス W S が構成される。

【 0 0 5 1 】

m 本 (数百 ~ 千数百本) の映像信号線 D T L (j) (図 1 および図 2 参照) に供給される映像信号 S sig は、線順次表示では m 本の映像信号線 D T L (j) に同時に供給される。図 4 では、第 1 行の表示に重要な映像信号パルス P P (1) のみ示す。映像信号パルス P P (1) のデータ基準電位 V o からの波高値が、当該表示制御で表示させたい (書き込みたい) 階調値、即ちデータ電圧 V in に該当する。この階調値 (= V in) は、第 1 行の各画素で同じ場合 (単色表示の場合) もあるが、通常、表示画素行の階調値に応じて変化している。

10

【 0 0 5 2 】

図 4 は、主として、第 1 行内における 1 つの画素についての動作を説明するためのものであるが、同一行の他の画素では、この表示階調値が異なることがある以外、制御自体は、図示の画素駆動制御と時間をずらして並列に実行される。

【 0 0 5 3 】

駆動トランジスタ M d のドレイン (図 2 参照) に供給される電源駆動パルス D S の電位は、図 4 (C) に示すように、発光停止処理期間 (L M - S T O P 、時間 T 0 C ~ T 1 6) と、発光許可期間 (L M 1) の途中の発光中断期間 (N O T - L M) とにおいて非アクティブの “ L ” レベル、すなわち低電位 V c c _ L で保持され、それ以外の期間ではアクティブの “ H ” レベル、すなわち高電位 V c c _ H で保持される。

20

【 0 0 5 4 】

[発光時間制御の基本概念]

本実施形態における発光時間制御は、上記電源駆動パルス D S の制御等によって、発光許可期間 (図 4 の場合、 L M 1) の途中に発光中断期間 (N O T - L M) を設けることと関係する。

発光許可期間中は書き込み駆動パルス W S が非アクティブの “ L ” レベルを維持するため、サンプリングトランジスタ M s がオフのままである。このとき、駆動トランジスタ M d のゲート (制御ノード N D c) はフローティング状態を維持する。したがって、発光許可期間 (L M 1) の開始 (時間 T 1 A) から有機発光ダイオード O L E D に印加されるバイアス (以下、発光可能バイアス) を、例えば電源駆動パルス D S の非アクティブ化によって解除して非発光バイアスに切り替えて、この非発光バイアスが解除されると、自動的に、発光可能バイアスへの復帰が行われる。

30

【 0 0 5 5 】

本実施形態では、この自動バイアス復帰を利用して、発光中断期間 (N O T - L M) の長さ (電源駆動パルス D S の非アクティブ期間より若干長い) を制御することにより、有機発光ダイオード O L E D が実際に発光する実効的な発光許可期間を制御するものである。

発光許可期間 (L M 1) 内における発光中断期間 (N O T - L M) の開始タイミングは、時間 T 1 A より後であればよい。つまり、発光中断期間 (N O T - L M) の開始タイミングは、有機発光ダイオード O L E D が実際に光始める前のタイミングでもよい。

40

後述する第 2 ~ 第 4 実施形態は、発光中断期間 (N O T - L M) の開始タイミングの具体的な形態に関する。

【 0 0 5 6 】

なお、第 2 行 (の画素回路 3 (2, j)) 、第 3 行 (の画素回路 3 (3, j)) については、特に図示しないが、例えば、1 水平期間ずつ各パルス (書き込み駆動パルス W S と電源駆動パルス D S) が順次遅れて印加される。

よって、ある行に対して「閾値電圧補正」と「書き込み & 移動度補正」とを行っている間に、それより前の行に対しては「初期化」が実行されることから、「閾値電圧補正」と「書き込み & 移動度補正」に限ってみると行単位でシームレスな処理が実行される。よって

50

、無駄な期間は発生しない。

【0057】

つぎに、以上のパルス制御の下における、図4(D)および図4(E)に示す駆動トランジスタM_dのソースやゲートの電位変化と、それに伴う動作を、図4(A)に示す期間ごとに説明する。

なお、ここでは図5(A)～図7(B)に示す第1行の画素回路3(1,j)の動作説明図、ならびに、図2等を適宜参照する。

【0058】

[前画面の発光許可期間(LM0)]

第1行の画素回路3(1,j)について、時間T_{0C}以前のフィールドF(0)(前画面)における発光許可期間(LM0)では、図4(B)に示すように書込駆動パルスWSが“L”レベルであるため、サンプリングトランジスタM_sがオフしている。また、このとき図4(C)に示すように、電源駆動パルスDSが高電位V_{cc_H}の印加状態にある。

10

【0059】

図5(A)に示すように、前画面のデータ書き込み動作によって駆動トランジスタM_dのゲートにデータ電圧V_{in0}が入力され保持されている。このときのデータ電圧V_{in0}に応じて、有機発光ダイオードOLEDが発光状態にあるとする。駆動トランジスタM_dは飽和領域で動作するよう設定されているため、有機発光ダイオードOLEDに流れる駆動電流I_d(=I_{ds})は、保持キャパシタC_sに保持されている駆動トランジスタM_dのゲートソース間電圧V_{gs}に応じて、前述した図3に示す式から算出される値をとる。

20

【0060】

[発光停止処理期間(LM-STOP)]

図4において時間T_{0C}で発光停止処理が開始される。

時間T_{0C}になると、水平画素ライン駆動回路4-1(図2参照)が、図4(C)に示すように、電源駆動パルスDSを高電位V_{cc_H}から低電位V_{cc_L}に切り替える。駆動トランジスタM_dは、今までドレインとして機能していたノードの電位が低電位V_{cc_L}にまで急激に落とされ、ソースとドレインの電位が逆転するため、今までドレインであったノードをソースとし、今までソースであったノードをドレインとして、当該ドレインの電荷(ただし、図の表記ではソース電位V_sのままとする)を引き抜くディスチャージ動作が行われる。

30

したがって、図5(B)に示すように、今までとは逆向きのドレイン電流I_{ds}が駆動トランジスタM_dに流れる。

【0061】

発光停止処理期間(LM-STOP)が開始すると、図4(E)に示すように、時間T_{0C}を境に駆動トランジスタM_dのソース(現実の動作上はドレイン)が急激に放電され、ソース電位V_sが低電位V_{cc_L}の近くまで低下する。サンプリングトランジスタM_sのゲートはフローティング状態であるため、ソース電位V_sの低下に伴ってゲート電位V_gも低下する。

このとき、低電位V_{cc_L}が有機発光ダイオードOLEDの発光閾値電圧V_{th_oled}とカソード電位V_{cath}の和よりも小さいとき、つまり“V_{cc_L} < V_{th_oled} + V_{cath}”であれば有機発光ダイオードOLEDは消光する。

40

【0062】

次に、書き込み信号走査回路4-2(図2参照)が、図4(B)に示すように、時間T_{0D}にて書込走査線WSL(1)の電位を“L”レベルから“H”レベルに遷移させて発生するサンプリングパルスS_{Pe}を、サンプリングトランジスタM_sのゲートに与える。

時間T_{0D}までには、映像信号S_{sig}の電位がデータ基準電位V_oに切り替えられている。したがって、サンプリングトランジスタM_sは、映像信号S_{sig}のデータ基準電位V_oをサンプリングして、サンプリング後のデータ基準電位V_oを駆動トランジスタM_dのゲートに伝達する。

このサンプリング動作によって、図4(D)および図4(E)に示すように、ゲート電

50

位 V_g の値がデータ基準電位 V_o に収束し、それに伴ってソース電位 V_s の値は低電位 V_{cc_L} に収束する。

ここでデータ基準電位 V_o は、電源駆動パルス D_S の高電位 V_{cc_H} より低く、低電位 V_{cc_L} より高い所定の電位である。

【0063】

このサンプリング動作は、補正動作の初期状態を整える、保持キャパシタ C_s の保持電圧の初期化を兼ねている。

保持電圧の初期化では、駆動トランジスタ M_d のゲートソース間電圧 V_{gs} (= 保持電圧) が駆動トランジスタ M_d の閾値電圧 V_{th} 以上となるように電源駆動パルス D_S の低電位 V_{cc_L} を設定している。具体的には、図 5 (C) に示すように、ゲート電位 V_g がデータ基準電位 V_o になると、これに連動してソース電位 V_s が電源駆動パルス D_S の低電位 V_{cc_L} となるため、保持キャパシタ C_s の保持電圧が低下し、“ $V_o - V_{cc_L}$ ”となる。この保持電圧 “ $V_o - V_{cc_L}$ ” はゲートソース間電圧 V_{gs} そのものであり、ゲートソース間電圧 V_{gs} が駆動トランジスタ M_d の閾値電圧 V_{th} よりも大きくないと、その後に閾値電圧補正動作を行なうことができないために、“ $V_o - V_{cc_L} > V_{th}$ ” とするように電位関係が決められている。

詳細は後述するが、発光停止処理期間 (L M - S T O P) において有機発光ダイオード O L E D が逆バイアスされて消灯する。

【0064】

図 4 (B) に示す最後のサンプリングパルス $S_P e$ は、時間 T_{0D} から十分な時間が経過した時間にて終了し、サンプリングトランジスタ M_s が一旦オフする。

その後、時間 T_{16} でフィールド $F(1)$ に対する処理が開始される。

【0065】

[閾値補正期間 (VTC)]

時間 T_{16} では図 4 (B) に示すように最初のサンプリングパルス $S_P 1$ が立ち上がっており、サンプリングトランジスタ M_s がオンしている。この状態で、時間 T_{16} にて電源駆動パルス D_S の電位が低電位 V_{cc_L} から高電位 V_{cc_H} に切り替わり、閾値補正期間 (VTC) が開始する。

【0066】

閾値補正期間 (VTC) の開始時 (時間 T_{16}) の直前において、オン状態のサンプリングトランジスタ M_s がデータ基準電位 V_o をサンプリングしている状態であるため、図 6 (A) に示すように、駆動トランジスタ M_d のゲート電位 V_g は、一定のデータ基準電位 V_o で電気的に固定された状態にある。

この状態で時間 T_{16} にて、電源駆動パルス D_S の電位が低電位 V_{cc_L} から高電位 V_{cc_H} に遷移すると、駆動トランジスタ M_d のソースとドレイン間に電源駆動パルス D_S の波高値に相当する電源電圧 V_{DD} が印加される。そのため、駆動トランジスタ M_d がオンし、ドレイン電流 I_{ds} が流れる。

【0067】

ドレイン電流 I_{ds} によって駆動トランジスタ M_d のソースが充電され、図 4 (E) に示すようにソース電位 V_s が上昇するため、それまで “ $V_o - V_{cc_L}$ ” の値をとっていた駆動トランジスタ M_d のゲートソース間電圧 V_{gs} (保持キャパシタ C_s の保持電圧) は、徐々に小さくなっていく (図 6 (A) 参照)。

ゲートソース間電圧 V_{gs} の低下速度が速い場合、図 4 (E) に示すように、閾値補正期間 (VTC) 内にソース電位 V_s の上昇が飽和する。この飽和は駆動トランジスタ M_d がソース電位上昇によりカットオフするために起こる。よって、ゲートソース間電圧 V_{gs} (保持キャパシタ C_s の保持電圧) は、駆動トランジスタ M_d の閾値電圧 V_{th} とほぼ等しい値に収束する。

【0068】

なお、図 6 (A) の動作では、駆動トランジスタ M_d を流れるドレイン電流 I_{ds} が保持キャパシタ C_s の一方電極を充電する以外に、有機発光ダイオード O L E D の容量 C_{ol}

10

20

30

40

50

ed.を充電する。このとき、有機発光ダイオードOLEDの容量 C_{oled} が保持キャパシタ C_s より十分大きいという前提では、ドレイン電流 I_{ds} の殆どが保持キャパシタ C_s の充電に使用され、その場合、ゲートソース間電圧 V_{gs} の収束点が閾値電圧 V_{th} にほぼ等しい値をとる。

上記正確な閾値電圧補正を保証するには、容量 C_{oled} を十分大きくする意図で、予め、有機発光ダイオードOLEDを逆バイアスした状態で、補正動作を開始する。

【0069】

閾値補正期間(VTC)は時間 T_{19} で終了するが、その前の時間 T_{17} で書込駆動パルス WS が非アクティブにされサンプリングパルス SP_1 が終了している。これにより、図6(B)に示すように、サンプリングトランジスタ M_s がオフし、駆動トランジスタ M_d のゲートがフローティング状態となる。このときのゲート電位 V_g はデータ基準電位 V_o を維持している。10

サンプリングパルス SP_1 が時間 T_{17} で終了し、時間 T_{19} までの時間 T_{18} にて映像信号パルス $PP(1)$ を印加する、即ち映像信号 S_{sig} の電位をデータ電位 V_{sig} に遷移させる必要がある。これは、時間 T_{19} のデータサンプリング時にデータ電位 V_{sig} が安定な所定レベルとなって、データ電圧 V_{in} を正しく書き込むために、データ電位 V_{sig} の安定化を待つためである。よって時間 $T_{18} \sim T_{19}$ の長さは、データ電位安定化に十分な時間に設定されている。

【0070】

【閾値電圧補正の効果】

ここで仮に、駆動トランジスタのゲートソース間電圧が“ V_{in} ”だけ大きくなつたとすると、ゲートソース間電圧は“ $V_{in} + V_{th}$ ”となる。また、閾値電圧 V_{th} が大きい駆動トランジスタと、これが小さい駆動トランジスタを考える。20

前者の閾値電圧 V_{th} が大きい駆動トランジスタは、閾値電圧 V_{th} が大きい分だけゲートソース間電圧が大きく、逆に閾値電圧 V_{th} が小さい駆動トランジスタは、閾値電圧 V_{th} が小さいためゲートソース間電圧が小さくなる。よって、閾値電圧 V_{th} についていえば、閾値電圧補正動作により、そのバラツキをキャンセルして、同じデータ電圧 V_{in} なら同じドレイン電流 I_{ds} を駆動トランジスタに流すことができる。

【0071】

なお、閾値電圧補正期間(VTC)においては、ドレイン電流 I_{ds} が専ら保持キャパシタ C_s の一方電極側、すなわち有機発光ダイオードOLEDの容量 C_{oled} の一方電極側に流入することにのみ消費され、有機発光ダイオードOLEDがオンしないようにする必要がある。有機発光ダイオードOLEDのアノード電圧を“ V_{oled} ”、その閾値電圧を“ V_{th_oled} ”、そのカソード電位を“ V_{cath} ”と表記すると、有機発光ダイオードOLEDをオフ状態に維持する条件は、“ $V_{oled} = V_{cath} + V_{th_oled}$ ”が常に成り立つことである。30

【0072】

ここで有機発光ダイオードOLEDのカソード電位 V_{cath} を低電位 $V_{c_c_L}$ (例えば接地電圧 GND)で一定とした場合、発光閾値電圧 V_{th_oled} が非常に大きいときは、この式を常に成立させることも可能である。しかし、発光閾値電圧 V_{th_oled} は有機発光ダイオードOLEDの作製条件で決まり、また、低電圧で効率的な発光のためには発光閾値電圧 V_{th_oled} を余り大きくできない。よって、本実施形態では、閾値電圧補正期間(VTC)が終了するまでは、カソード電位 V_{cath} を低電位 $V_{c_c_L}$ より大きく設定することによって、有機発光ダイオードOLEDを逆バイアスさせておく。40

【0073】

逆バイアスのためのカソード電位 V_{cath} は、図4に示す期間中ずっと一定のままである。ただし、閾値電圧補正によって逆バイアスが解除される値に、カソード電位 V_{cath} の一定電位が設定される。したがって、閾値電圧補正時よりソース電位 V_s が高くなる時間 T_{19} より後では、逆バイアスは解除されたままで移動度補正や発光のための処理が続けられ、その後の発光中断、発光停止処理で再び有機発光ダイオードOLEDが逆バイアス状態となる。50

態となる。

【0074】

[書き込み & 移動度補正期間 (W & μ)]

時間 T_{19} から、書き込み & 移動度補正期間 (W & μ) が開始する。このときの状態は図 6 (B) と同じであり、サンプリングトランジスタ M_s がオフ、駆動トランジスタ M_d がカットオフしている。駆動トランジスタ M_d のゲートがデータ基準電位 V_o で保持され、ソース電位 V_s が “ $V_o - V_{th}$ ”、ゲートソース間電圧 V_{gs} (保持キャパシタ C_s の保持電圧) が “ V_{th} ” となっている。

【0075】

図 4 (B) に示すように、映像信号パルス $PP(1)$ を印加中の時間 T_{19} で、書き込みパルス WP がサンプリングトランジスタ M_s のゲートに供給される。すると、図 7 (A) に示すように、サンプリングトランジスタ M_s がオンし、映像信号線 $DTL(j)$ のデータ電位 V_{sig} ($= V_{in} + V_o$) のうち、ゲート電位 V_g ($= V_o$) との差分、すなわちデータ電圧 V_{in} が、駆動トランジスタ M_d のゲートに入力される。この結果、ゲート電位 V_g が “ $V_o + V_{in}$ ” となる。

ゲート電位 V_g がデータ電圧 V_{in} だけ上昇すると、これに連動してソース電位 V_s も上昇する。このとき、データ電圧 V_{in} がそのままソース電位 V_s に伝達される訳ではなく、容量結合比 g に応じた比率の変化分 V_s 、すなわち “ $g * V_{in}$ ” だけソース電位 V_s が上昇する。このことを次式(1)に示す。

【0076】

[数1]

$$V_s = V_{in} (= V_{sig} - V_o) \times C_s / (C_s + C_{oled.}) \dots (1)$$

ここで保持キャパシタ C_s の容量値を同じ符号 “ C_s ” により示す。符号 “ $C_{oled.}$ ” は有機発光ダイオード OLEO の等価容量値である。

以上より、移動度補正を考慮しなければ、変化後のソース電位 V_s は “ $V_o - V_{th} + g * V_{in}$ ” となる。その結果、駆動トランジスタ M_d のゲートソース間電圧 V_{gs} は、“ $(1 - g) V_{in} + V_{th}$ ” となる。

【0077】

ここで、移動度 μ によるバラツキについて説明する。

先に行った閾値電圧補正で、実は、ドレイン電流 I_{ds} を流すたびに移動度 μ による誤差が含まれていたものの、閾値電圧 V_{th} のバラツキが大きいため移動度 μ による誤差成分を厳密に議論しなかった。このとき容量結合比 g を用いずに、単に “上昇(up)” や “低下(down)” により表記して説明したのは、移動度のバラツキを説明することによる煩雑さを回避するためである。

一方、既に説明したことであるが、厳密に閾値電圧補正が行われた後は、そのとき保持キャパシタ C_s に閾値電圧 V_{th} が保持されているため、その後、駆動トランジスタ M_d をオンさせると、閾値電圧 V_{th} の大小によってドレイン電流 I_{ds} が変動しない。そのため、この閾値電圧補正後の駆動トランジスタ M_d の導通で、仮に、当該導通時の駆動電流 I_d によって保持キャパシタ C_s の保持電圧 (ゲートソース間電圧 V_{gs}) の値に変動が生じたとすると、その変動量 V (正または負の極性をとることが可能) は、駆動トランジスタ M_d の移動度 μ のバラツキ、より厳密には、半導体材料の物性パラメータである純粋な意味での移動度のほかに、トランジスタの構造上あるいは製造プロセス上で電流駆動力に影響を与える要因の総合的なバラツキを反映したものとなる。

【0078】

以上のことを踏まえた上で動作説明に戻ると、図 7 (A) において、サンプリングトランジスタ M_s がオンしてゲート電位 V_g にデータ電圧 V_{in} が加わったときに、駆動トランジスタ M_d は、そのデータ電圧 V_{in} (階調値) に応じた大きさのドレイン電流 I_{ds} をソースとドレイン間に流そうとする。このときドレイン電流 I_{ds} が移動度 μ に応じてばらつき、その結果、ソース電位 V_s は、“ $V_o - V_{th} + g * V_{in}$ ” に上記移動度 μ による変動量 V を加えた “ $V_o - V_{th} + g * V_{in} + V$ ” となる。

10

20

30

40

50

【0079】

このとき有機発光ダイオードOLEDを発光させないためには、" $V_s (= V_o - V_{th} + g * V_{in} + V) < V_{th_oled.} + V_{cath}$ " が満たされるように、データ電圧 V_{in} や容量結合比 g 等に応じたカソード電位 V_{cath} を予め設定するとよい。

この設定を予め行っていると、有機発光ダイオードOLEDは逆バイアスされ、ハイインピーダンス状態にあるため発光することではなく、また、ダイオード特性ではなく単純な容量特性を示すようになる。

【0080】

このとき " $V_s (= V_o - V_{th} + g * V_{in} + V) < V_{th_oled.} + V_{cath}$ " の式が満たされている限り、ソース電位 V_s が、有機発光ダイオードOLEDの発光閾値電圧 $V_{th_oled.}$ とカソード電位 V_{cath} との和を越えないため、ドレイン電流 I_{ds} (駆動電流 I_d) は保持キャパシタ C_s の容量値 (同じ符号 C_s で表記) と有機発光ダイオードOLEDの逆バイアス時等価容量の容量値 (寄生容量と同じ符号 $C_{oled.}$ で表記) と駆動トランジスタ M_d のゲートソース間に存在する寄生容量 (C_{gs} と表記) とを加算した容量 " $C = C_s + C_{oled.} + C_{gs}$ " を充電するために用いられる。これにより、駆動トランジスタ M_d のソース電位 V_s は上昇していく。このとき、駆動トランジスタ M_d の閾値電圧補正動作は完了しているため、駆動トランジスタ M_d が流すドレイン電流 I_{ds} は移動度 μ を反映したものとなる。

【0081】

図4(D)および図4(E)で " $(1 - g) V_{in} + V_{th} - V$ " の式により示しているように、保持キャパシタ C_s に保持されるゲートソース間電圧 V_{gs} においては、ソース電位 V_s に加わる変動量 V が閾値電圧補正後のゲートソース間電圧 V_{gs} ($= (1 - g) V_{in} + V_{th}$) から差し引かれることになるため、負帰還がかかるように当該変動量 V が保持キャパシタ C_s に保持される。よって、以下、変動量 V を「負帰還量」ともいう。

この負帰還量 V は、有機発光ダイオードOLEDに逆バイアスをかけた状態では、" $C_{oled.} > C_s + C_{gs}$ " が成り立つので、 $V = t * I_{ds} / C_{oled.}$ という概算式で表すことができる。この概算式から、変動量 V は、ドレイン電流 I_{ds} の変動に比例して変化するパラメータであることが分かる。

【0082】

上記負帰還量 V の概算式から、ソース電位 V_s に付加される負帰還量 V は、ドレイン電流 I_{ds} の大きさ (この大きさは、データ電圧 V_{in} の大きさ、即ち階調値と正の相関関係にある) と、ドレイン電流 I_{ds} が流れる時間、すなわち、図4(B)に示す、移動度補正に要する時間 T_{19} から時間 T_{1A} までの時間 (t) に依存している。つまり、階調値が大きいほど、また、時間 (t) を長くとるほど、負帰還量 V が大きくなる。

したがって、移動度補正の時間 (t) は必ずしも一定である必要はなく、逆にドレイン電流 I_{ds} (階調値) に応じて調整することが好ましい場合がある。たとえば、白表示に近くドレイン電流 I_{ds} が大きい場合、移動度補正の時間 (t) は短めにし、逆に、黒表示に近くドレイン電流 I_{ds} が小さくなると、移動度補正の時間 (t) を長めに設定するとよい。この階調値に応じた移動度補正時間の自動調整は、その機能を図2に示す書き込み信号走査回路42等に予め設けることにより実現可能である。

【0083】

[発光許可期間 (LM1)]

時間 T_{1A} で書き込み & 移動度補正期間 ($W & \mu$) が終了すると、発光許可期間 (LM1) が開始する。

時間 T_{1A} で書き込みパルス WP が終了するためサンプリングトランジスタ M_s がオフし、駆動トランジスタ M_d のゲートが電気的にフローティング状態となる。この時間 T_{1A} 以後に、駆動トランジスタ M_d は発光許可バイアスの自動設定を開始する。この自動設定の途中も、「発光許可バイアスの印加時間」に含まれる。

【0084】

ところで、発光許可期間 (LM1) より前の書き込み & 移動度補正期間 ($W & \mu$) におい

10

20

30

40

50

ては、駆動トランジスタM d はデータ電圧V inに応じたドレイン電流I d s を流そうとするが、実際に流せるとは限らない。その理由は、有機発光ダイオードO L E Dに流れる電流値(I d)が駆動トランジスタM d に流れる電流値(I ds)に比べて非常に小さいなら、サンプリングトランジスタM s がオンしているため、駆動トランジスタM d のゲート電位V g が“ V o + V in ”に固定され、そこから閾値電圧V th 分下がった電位(“ V o + V in - V th ”)にソース電位V s が収束しようとするからである。よって、移動度補正の時間(t)を幾ら長くしてもソース電位V s は上記収束点を超える電位にはなれない。移動度補正は、その収束までの速さの違いで移動度μの違いをモニタし、補正するものである。このため、最大輝度の白表示のデータ電圧V inが入力され場合でも、上記収束になる前に移動度補正の時間(t)の終点が決められる。

10

【 0 0 8 5 】

発光許可期間(L M 1)が開始して駆動トランジスタM d のゲートがフローティングとなると、そのソース電位V s は、上記収束点の規制が解除されて、さらに上昇可能となる。よって、駆動トランジスタM d は、入力されたデータ電圧V inに応じた駆動電流I d を流すように動作する。

その結果、ソース電位V s (有機発光ダイオードO L E Dのアノード電位) が上昇し、図7(B)に示すように、ドレイン電流I d s が駆動電流I d として有機発光ダイオードO L E Dに流れ始めるため、有機発光ダイオードO L E Dが実際に発光を開始する。発光が開始して暫くすると、駆動トランジスタM d は、入力されたデータ電圧V inに応じたドレイン電流I d s で飽和し、ドレイン電流I d s (= I d) が一定となると、有機発光ダイオードO L E Dがデータ電圧V inに応じた輝度の発光状態となる。

20

【 0 0 8 6 】

発光許可期間(L M 1)の開始から輝度が一定となるまでの間に生じる有機発光ダイオードO L E Dのアノード電位の上昇は、駆動トランジスタM d のソース電位V s の上昇に他ならず、これを有機発光ダイオードO L E Dのアノード電圧V oled. の上昇量という意味で“ V oled. ”とする。駆動トランジスタM d のソース電位V s は、“ V o - V th + g * V in + V + V oled. ”となる(図4(E) 参照)。

一方、ゲート電位V g は、ゲートがフローティング状態であるため、図4(D)に示すように、ソース電位V s に連動して、その上昇量 V oled. と同じだけ上昇し、ドレイン電流I d s の飽和に伴ってソース電位V s が飽和すると、ゲート電位V g も飽和する。

30

その結果、ゲートソース間電圧V gs (保持キャパシタC s の保持電圧) について、移動度補正時の値(“ (1 - g) V in + V th - V ”)が、発光許可期間(L M 1)中も維持される。

【 0 0 8 7 】

発光許可期間(L M 1)においては、駆動トランジスタM d が定電流源として動作することから、有機発光ダイオードO L E DのI - V 特性が経時変化し、これに伴って駆動トランジスタM d のソース電位V s が変化することがある。

しかしながら、有機発光ダイオードO L E DのI - V 特性が経時変化の有無に關係なく、保持キャパシタC s の保持電圧が“ (1 - g) V in + V th - V ”に保たれる。そして、保持キャパシタC s の保持電圧は、駆動トランジスタM d の閾値電圧V thを補正する成分(+ V th)と、移動度μによる変動を補正する成分(- V)とを含むことから、閾値電圧V thや移動度μが、異なる画素間でばらついても駆動トランジスタM d のドレイン電流I d s 、つまり、有機発光ダイオードO L E Dの駆動電流I d が一定に保たれる。

40

【 0 0 8 8 】

具体的には、駆動トランジスタM d は、閾値電圧V thが大きいほど、上記保持電圧の閾値電圧補正成分(+ V th)によってソース電位V s を下げて、ドレイン電流I d s (駆動電流I d) をより流すようにソースドレイン間電圧を大きくする。このため閾値電圧V th の変動があってもドレイン電流I d s は一定となる。

また、駆動トランジスタM d は、移動度μが小さくて上記変動量 V が小さい場合は、保持キャパシタC s の保持電圧の移動度補正成分(- V)によって当該保持電圧の低下

50

量も小さくなるため、相対的に、大きなソースドレイン間電圧が確保され、その結果、ドレイン電流 I_{ds} (駆動電流 I_d) をより流すように動作する。このため移動度 μ の変動があってもドレイン電流 I_{ds} は一定となる。

【0089】

図8は、閾値電圧と移動度の補正を行っていない初期状態((A))、閾値電圧補正のみ行った状態((B))、閾値電圧と移動度の補正を行った状態((C))における、データ電圧 V_{sig} の大きさとドレイン電流 I_{ds} との関係(駆動トランジスタ M_d の入出力特性)の変化を模式的に示す。

図8から、大きく乖離していた画素Aと画素Bの特性カーブが、まず閾値電圧補正で大きく近づき、つぎに移動度補正を行うとほとんど同じとみなせる程度まで近づくことが分かる。

【0090】

以上より、画素間で駆動トランジスタ M_d の閾値電圧 V_{th} や移動度 μ がばらついても、さらに、駆動トランジスタ M_d の特性が経時変化しても、データ電圧 V_{in} が同じである限り、有機発光ダイオード $OLED$ の発光輝度も一定に保たれる。

【0091】

ここで次の[発光中断期間(NOT-LM)]を設けた効果を説明する。最初に、有機発光ダイオード $OLED$ の発光時間を制御する必要性を説明し、次に、[発光中断期間(NOT-LM)]がなく、その代わりに発光停止処理期間(LM-STOP)の長さで発光許可期間を制御することによる弊害を説明する。

【0092】

[発光許可期間制御]

発光停止処理期間(LM-STOP)の長さで発光許可期間を制御する場合、発光停止処理期間(LM-STOP)は有機ELディスプレイ1を搭載したシステム(機器)の仕様により、その長さが変更される場合があり、そのことが原因となって、次に説明する、いわゆる“フラッシュ現象”が生じる。

【0093】

図9は、フラッシュ現象の原因を説明するための図である。

図9(A)には、図4(C)に約1フィールド(1F)分だけ示していた電源駆動パルスDSの波形を、4フィールド(4F)に亘って示している。

先に説明した図4において、発光許可期間(LM0, LM1)に比べて閾値補正期間(V_{TC})、書き込み&移動度補正期間($W & \mu$)は時間的に僅かである。このため、図9(A)では閾値補正期間(V_{TC})と書き込み&移動度補正期間($W & \mu$)の図示を省略し、1F期間の最初から発光許可期間(LM)が始まっている。ここで発光許可期間(LM)は電源駆動パルスDSの電位が高電位 V_{cc-H} をとる期間であり、その後の低電位 V_{cc-L} の期間は、図4に示す発光停止処理期間(LM-STOP)に相当する。

【0094】

図9(B)に、図9(A)と同期したタイミングで変化する発光強度Lを模式的に示している。ここではデータ電圧 V_{in} が同じ画素行を4F期間、連続表示した場合を示している。

図9(A)に示すように、最初の2F期間は、発光停止処理期間(LM-STOP)が比較的短いのに対し、その後の2F期間は発光停止処理期間(LM-STOP)が比較的長くなっている。この制御は、有機ELディスプレイ1を搭載するシステム(機器)において、例えば機器を屋外から屋内に移動させたこと等に対応して機器内のCPU等(不図示)が、周辺環境が暗くなったと判断し、見易さ向上のために表示の明るさを全体的に下げる場合がある。同じような処理は、低消費電力モードへの移行によって行われることもある。一方、有機発光ダイオード $OLED$ の長寿命化を意図して駆動電流を常に一定とする制御をCPU等が行う場合がある。例えば、データ電圧 V_{in} が大きいときは駆動電流が上がりすぎることを阻止するため駆動電流は一定で発光許可期間(LM)を長くすることにより上記データ電圧 V_{in} に応じた発光輝度の確保を行う。その逆の場合、即ち図示のよ

10

20

30

40

50

うに駆動電流は大きい値で一定のまま発光許可期間 (LM) を短くすることにより、データ電圧Vinの低下に対応して所定の発光輝度を得る場合がある。

【0095】

有機発光ダイオードOLEDに逆バイアスがかかる期間を決めるのは発光停止処理期間 (LM - STOP) の長さである。よって、図示のように発光許可期間 (LM) の長さが表示途中で切り替わると、それに伴って有機発光ダイオードOLEDに実際に逆バイアスがかかる期間が変化する。

【0096】

有機発光ダイオードOLEDは、逆バイアスを印加して図5(A)等に示す容量Coled.の値が安定するまでに時間がかかる。この時間は1F期間に比べて長く、ゆっくりと容量値が変化することが原因で、逆バイアス期間が長いほど容量Coled.の値が大きくなる。このため、前述した式(1)から、容量Coled.の値が大きいほどソース電位Vsの変化分Vsが小さくなり、駆動トランジスタMdのゲートソース間電圧Vgsが、同じデータ電圧Vinを入力していた時間的に前の他のフィールドよりも大きくなる。このゲートソース間電圧Vgsがフィールド間で大きくなると、図9(B)に示すように、次のフィールドの表示から発光強度Lが“L”だけ増大し、表示面全体が一瞬のうちに明るくなる“フラッシュ現象”が発生する。

これとは逆に、発光停止処理期間 (LM - STOP) が急に短くなると、逆バイアス期間が小さくなり、上記と逆の理由からゲートソース間電圧Vgsが急に小さくなるため、発光強度Lが下がって表示画面が一瞬のうちに暗くなる現象(フラッシュ現象の一種)が発生する。

【0097】

上記フラッシュ現象を防止するために、本実施形態に関わる図4に示す表示制御では、システムの要求で長さが変動することがある発光停止処理期間 (LM - STOP) を時間的に固定し、発光許可期間の時間変動を吸収するように長さが制御される発光中断期間 (NOT - LM) を、発光許可期間 (LM1) の途中に挿入する。

【0098】

[発光中断期間 (NOT - LM)]

時間T1Aから発光可能バイアスの印加が始まる発光許可期間 (LM1) の途中、即ち時間T1Baにおいて、例えば電源駆動パルスDSを、図4(C)に示すように、高電位Vcc_Hから低電位Vcc_Lに引き落とす。これにより、それまでデータ電圧Vinに応じたドレン電流Idsで駆動されていた駆動トランジスタMdのソースとドレン間電圧が印加されなくなる。ソースの電荷が図5(B)と同様に放電されるため、図4(E)に示すように、ソース電位Vsが低電位Vcc_Lに向けて急速に低下する。駆動トランジスタMdのゲートがフローティングであるため、ソース電位Vsの低下に伴ってゲート電位Vgも低下する(図4(D))。

これにより有機発光ダイオードOLEDは逆バイアスされて消灯する。

【0099】

所定の時間経過を待って、図4(C)に示す電源駆動パルスDSの電位が高電位Vcc_Hに戻される。発光許可期間中は駆動トランジスタMdのゲートはフローティングのままであるため、ゲートソース間電圧Vgs(=保持キャパシタCsの保持電圧)は一定である。よって、電源駆動パルスDSの電位が高電位Vcc_Hに戻されても、保持電圧が一定のままソース電位Vsが発光中断前のデータ電圧Vinに応じたレベルに戻され、それに伴ってゲート電位Vgも元のレベルに戻される。その戻る過程であるレベルから有機発光ダイオードOLEDの発光が再開する。

【0100】

その後、時間T1Cにて、前述した発光停止処理期間 (LM - STOP) が開始し、有機発光ダイオードOLEDの消灯と保持電圧の初期化が行われ、フィールドF(1)が終了する。

【0101】

10

20

30

40

50

図4に示す発光許可期間(LM1)のうち、発光中断期間(NOT-LM)を除く、発光許可期間(LM1-1)と(LM1-2)の合計が、ほぼ実効的な発光時間に対応する。よって、実効的な発光時間の長さを変更するためには、発光中断期間(NOT-LM)の長さを制御することで対処可能である。

このとき、補正前の初期化を兼用する発光停止処理期間(LM-STOP)が常に一定であるため、発光強度 L に影響する逆バイアス期間は常に一定となり、上述したフラッシュ現象が有效地に防止される。

【 0102 】

《 第2実施形態 》

図10(A)に、第2実施形態の発光中断タイミングを模式的に示す。図10(B)は 10
、図10(A)と同期した時間軸を有する電源駆動パルス DS の波形図、図10(C)は 同様な時間軸の発光強度 L の変化を模式的に示す図である。

第2実施形態では、発光可能バイアスは印加されるが有機発光ダイオード OLE D が発光できない短い時間の発光(空発光)を1フィールド(1F)期間の最初に位置させて、これを図4の発光許可期間(LM1-1)とする。続いて、発光中断期間(NOT-LM)、発光許可期間(LM1-2)の各処理を行った後、発光停止処理期間(LM-STOP)にて逆バイアスによる発光停止と初期化を行う。

ここで、発光許可期間が開始してソース電位 V_s とゲート電位 V_g が運動して上昇する過程で、発光電位に至る前に逆バイアスが解除される電位を超える電位に入れれば、これを 20
空発光と定義する。

【 0103 】

《 第3実施形態 》

図11(A)に、第3実施形態の発光中断タイミングを模式的に示す。図11(B)は 10
、図11(A)と同期した時間軸を有する電源駆動パルス DS の波形図、図11(C)は 同様な時間軸の発光強度 L の変化を模式的に示す図である。

第3実施形態では、上記定義の空発光を1フィールド(1F)期間の最後の処理期間である発光停止処理期間(LM-STOP)の前に位置させて、これを図4の発光許可期間(LM1-2)とする。

つまり、1F期間が開始すると、発光時間を実質的に決める長さの発光許可期間(LM 30
1-1)の処理が行われ、続いて、発光中断期間(NOT-LM)、空発光である発光許可期間(LM1-2)の各処理を行った後、発光停止処理期間(LM-STOP)にて逆バイアスによる発光停止と初期化を行う。

【 0104 】

《 第4実施形態 》

第4実施形態は、第2および第3実施形態の空発光のタイミングで、空発光ではなく実際に有機発光ダイオード OLE D が発光する長さの発光許可期間を設ける。

そのタイミングは図示しなくとも容易類推できることから、次に、複数回の発光と非発光を、発光許可期間(LM1)内で繰り返すことによりフリッカ対策として行う場合を説明する。

【 0105 】

図12はフリッカ対策として1フィールド内に発光許可期間を2回行うタイミング、図 40
13は上記記載の画素回路において、発光許可期間を2回行う場合のタイミングとその電圧例である。

1フィールド内の発光許可期間と発光許可期間の間の発光中断期間は、低電位 V_{c c-L} と高電位 V_{c c-H} の間の所定電位をとる電位 V_{c c-M} で有機発光ダイオード OLE D に流れる電流をカットオフする。ただし、これらこのタイミングにおいても、前フィールドの発光中断期間の長さによって発光輝度に差が生じる。

【 0106 】

そこで、本実施形態では、図14に示すように、フィールドごとの発光許可期間と発光許可期間の間の発光中断期間を調整することにより、閾値電圧補正前の発光停止処理期間 50

(逆バイアス印加期間)を常に一定とする。そのため、有機発光ダイオードO L E Dの容量C_{oled}の変動は常に一定となり、発光輝度を決定するサンプリング期間(移動度補正期間)において、前フィールドの発光許可期間の長さに影響されることなく、発光輝度を決めることができる。

【0107】

本実施形態における変形例を述べる。

【0108】

<変形例1>

画素回路は図2に示すものに限定されない。

図2の画素回路ではデータ基準電位V_oは映像信号S_{sig}のサンプリングにより与えられるが、データ基準電位V_oを、別のトランジスタを介して駆動トランジスタM_dのソースやゲートに与えることもできる。

10

図2の画素回路ではキャパシタは保持キャパシタC_sのみであるが、他の保持キャパシタを、例えば駆動トランジスタM_dのドレインとゲート間にもう1つ設けてもよい。

【0109】

<変形例2>

画素回路が有機発光ダイオードO L E Dの発光と非発光を制御する駆動方法には、画素回路内のトランジスタを走査線により制御する方法と、電源電圧の供給線を駆動回路によりA C駆動する方法(電源A C駆動方法)とがある。

図2の画素回路は、後者の電源A C駆動方法の一例であるが、この方法において有機発光ダイオードO L E Dのカソード側をA C駆動して駆動電流を流す、流さないを制御してもよい。

20

一方、前者の発光制御を走査線により制御する方法では、駆動トランジスタM_dのドレイン側、または、ソースと有機発光ダイオードO L E Dとの間に、他のトランジスタを挿入し、そのゲートを電源駆動制御の走査線で駆動する。

【0110】

<変形例3>

図4に示す表示制御は、閾値補正期間(V T C)を1回の補正で行っていたが、複数回の連続した(初期化を間に挟まないとの意味)処理によって閾値補正を行ってもよい。

【0111】

30

本発明の第1~第4実施形態によれば、フィールドごとに発光許可期間を変更しても、逆バイアス印加期間の長短が原因で非発光許可期間(発光停止期間)中に生じていた有機発光ダイオードのバイアス変動の影響を受けることなく、同じデータ電圧が入力されたのであればフィールドごとの輝度が同じになるため、いわゆるフラッシュ現象を有效地に防止できるという利益が得られる。

【図面の簡単な説明】

【0112】

【図1】本発明の実施形態に関わる有機E Lディスプレイの主要構成例を示すブロック図である。

【図2】本発明の実施形態に関わる画素回路の基本構成を含むブロック図である。

40

【図3】有機発光ダイオードの特性を示すグラフと式を示す図である。

【図4】本発明の実施形態に関わる表示制御時における各種信号や電圧の波形を示すタイミングチャートである。

【図5】発光停止期間までの動作説明図である。

【図6】閾値電圧補正の終了前までの動作説明図である。

【図7】発光許可期間までの動作説明図である。

【図8】補正効果の説明図である。

【図9】フラッシュ現象を説明するための信号波形と発光強度の変化を示すタイミングチャートである。

【図10】第2実施形態の信号波形と発光強度等を示すタイミングチャートである。

50

【図11】第3実施形態の信号波形と発光強度等を示すタイミングチャートである。

【図12】第4実施形態に関わるフィリッカ対策のタイミングチャートである。

【図13】第4実施形態に関わる信号波形のタイミングチャートである。

【図14】第4実施形態に関わる他のタイミングチャートである。

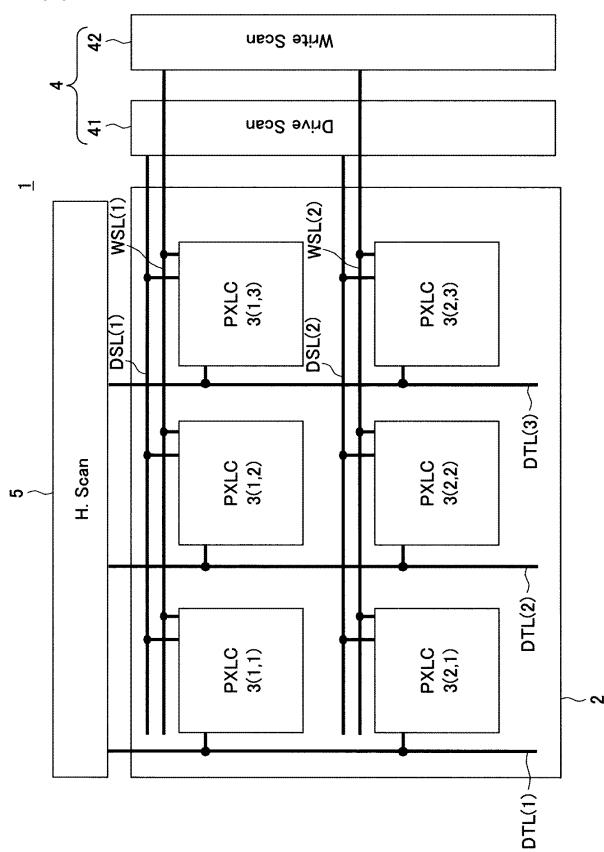
【符号の説明】

【0113】

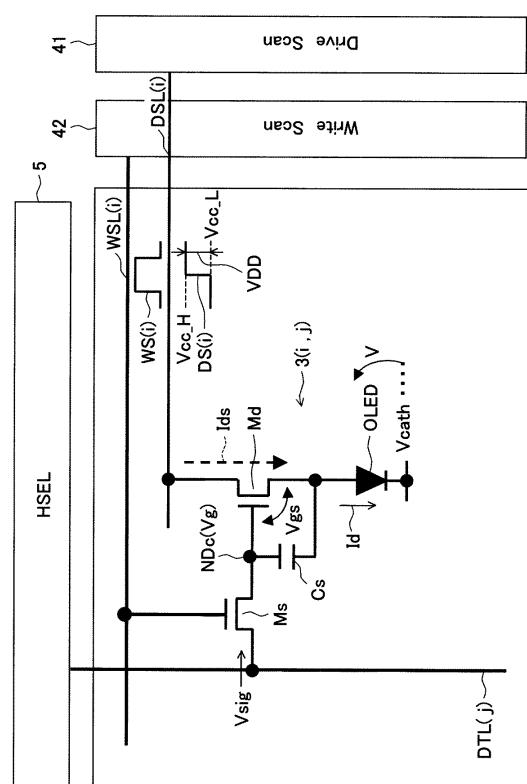
1...有機ELディスプレイ、2...画素アレイ、3...画素回路、4...Vスキャナ、5...Hセレクタ、41...水平画素ライン駆動回路、42...書き込み信号走査回路、OLED...有機発光ダイオード、Md...駆動トランジスタ、Ms...サンプリングトランジスタ、Cs...保持キャパシタ、NDC...制御ノード、DSL...電源走査線、DS...電源駆動パルス、DTL...映像信号線、WSL...書き込み走査線、WS...書き込み駆動パルス、Vsig, Vin...データ電位、Vo...データ基準電位

10

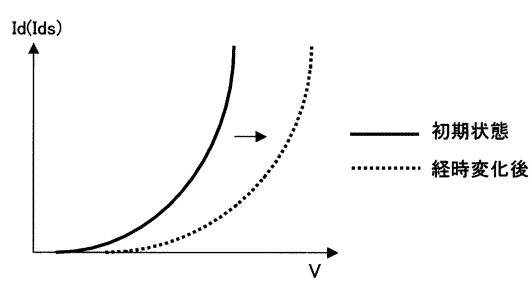
【図1】



【図2】

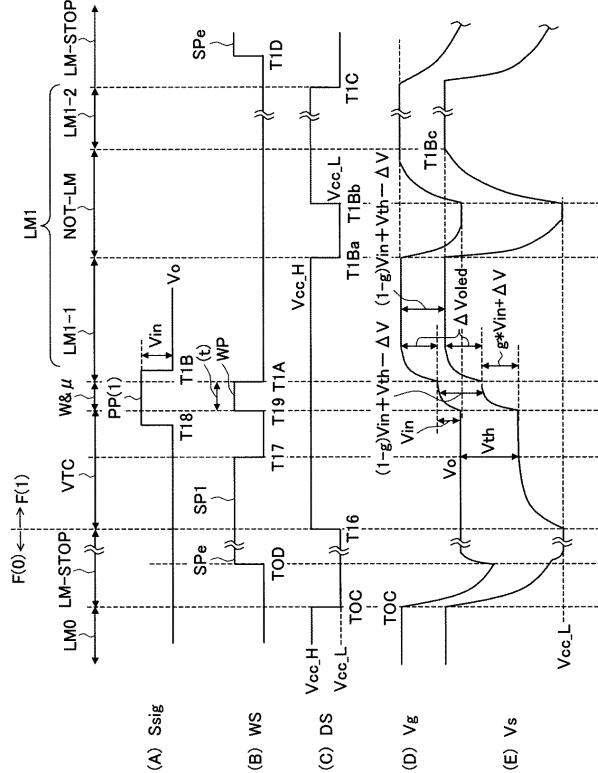


【図3】

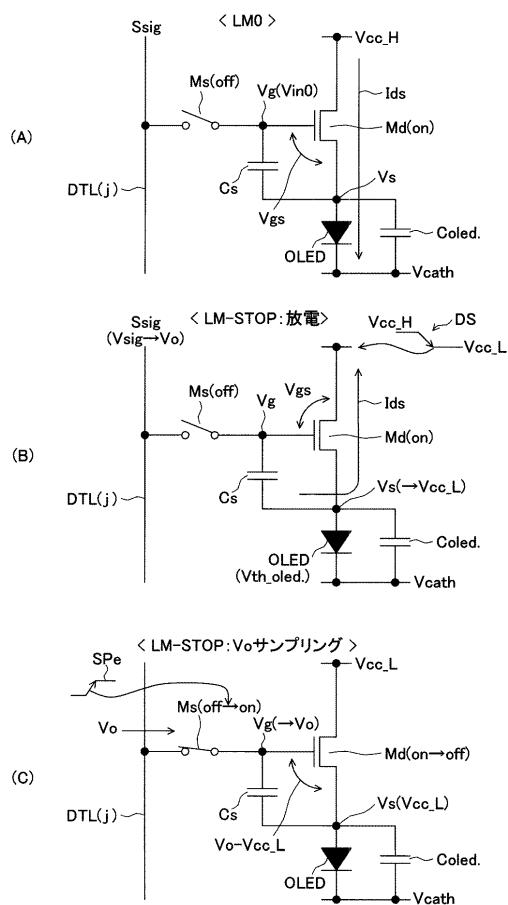


$$I_{ds} = \frac{1}{2} \mu \frac{W}{L} C_{ox} (V_{gs} - V_{th})^2$$

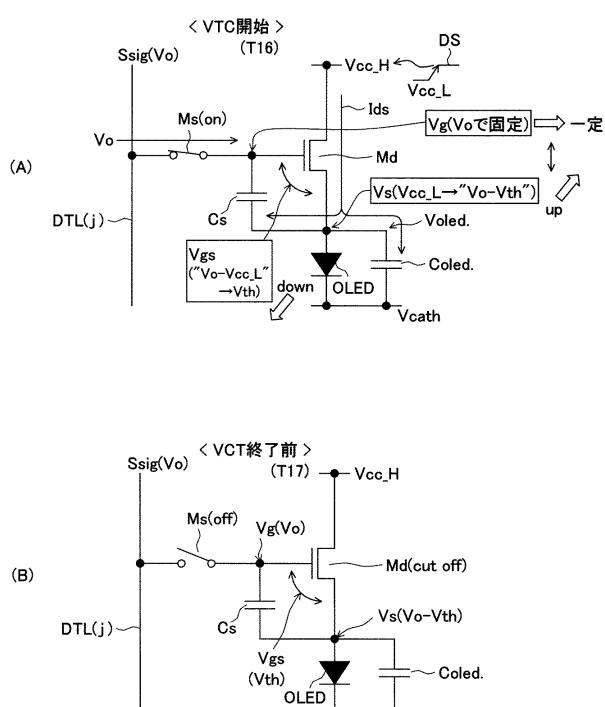
【図4】



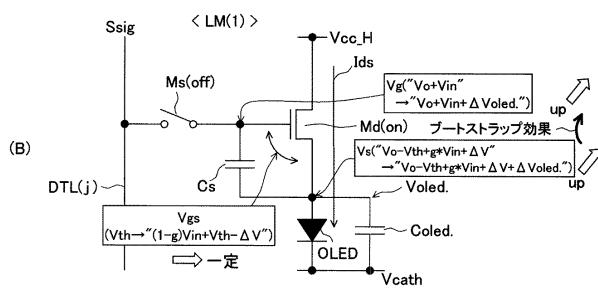
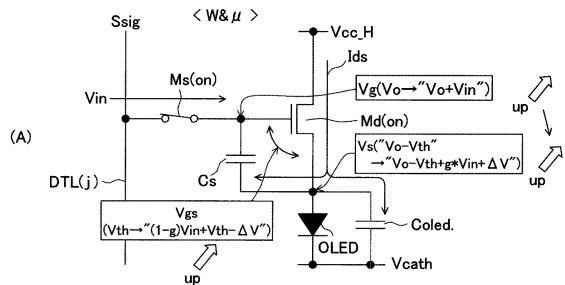
【図5】



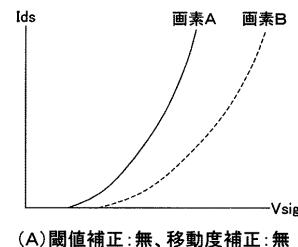
【図6】



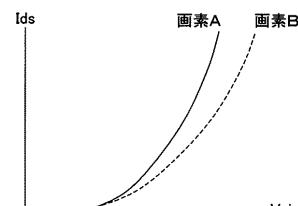
【図7】



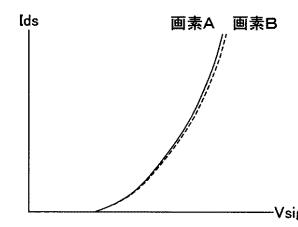
【図8】



(A) 閾値補正:無、移動度補正:無

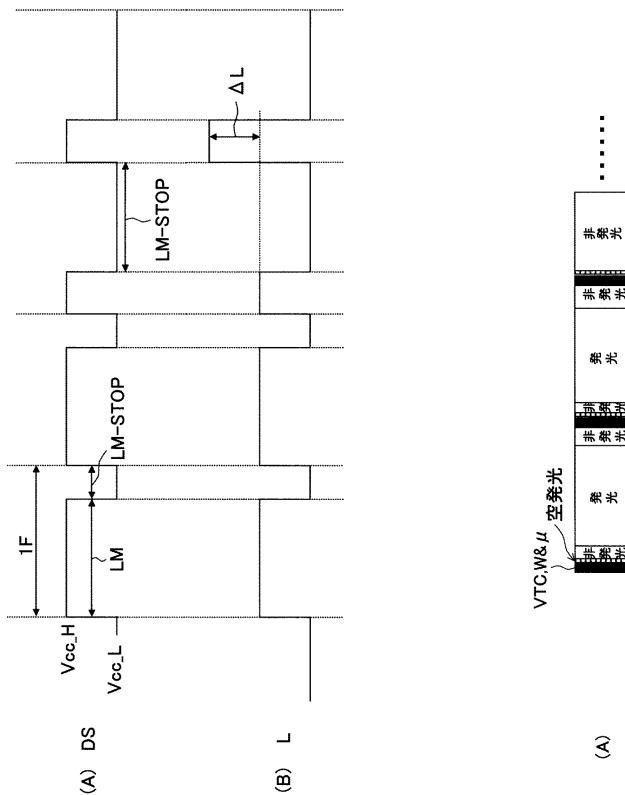


(B) 閾値補正:有、移動度補正:無

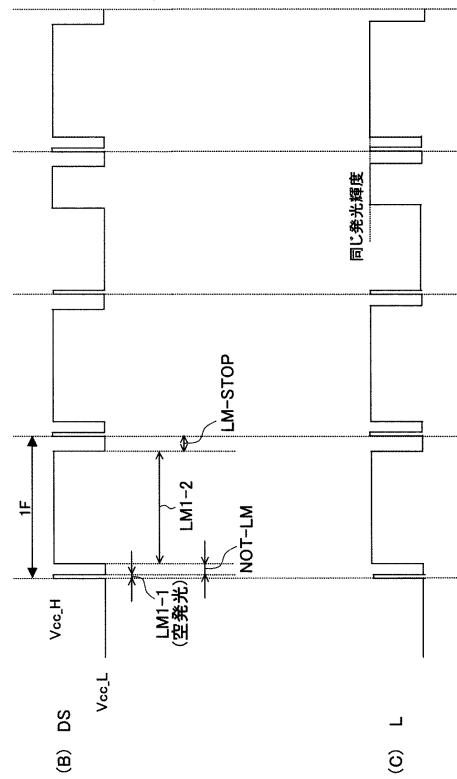


(C) 閾値補正:有、移動度補正:有

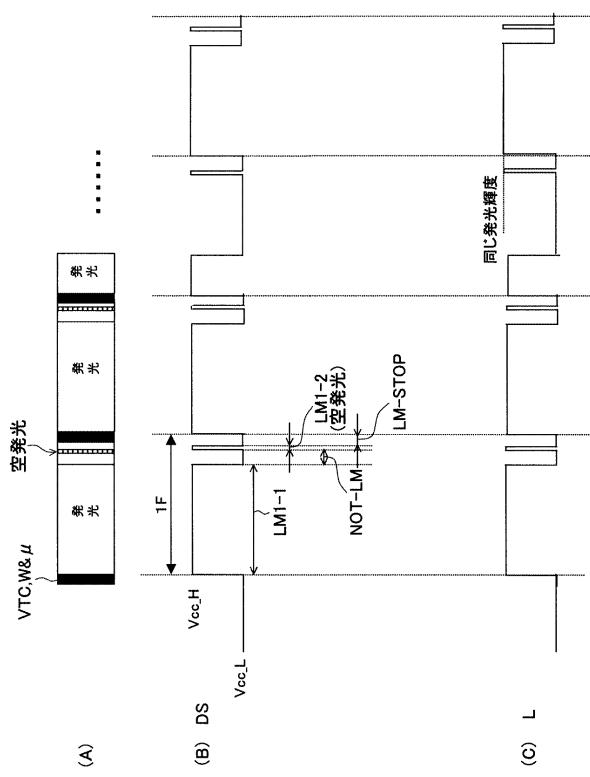
【図9】



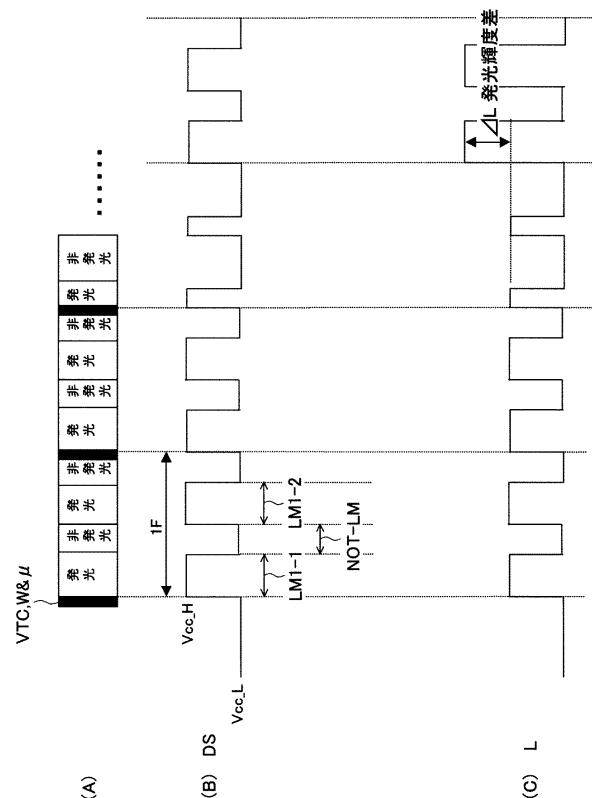
【図10】



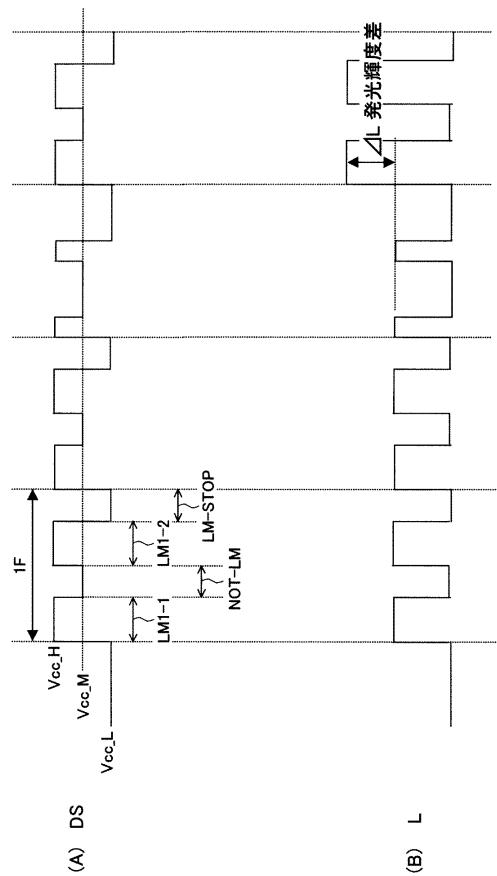
【図 1-1】



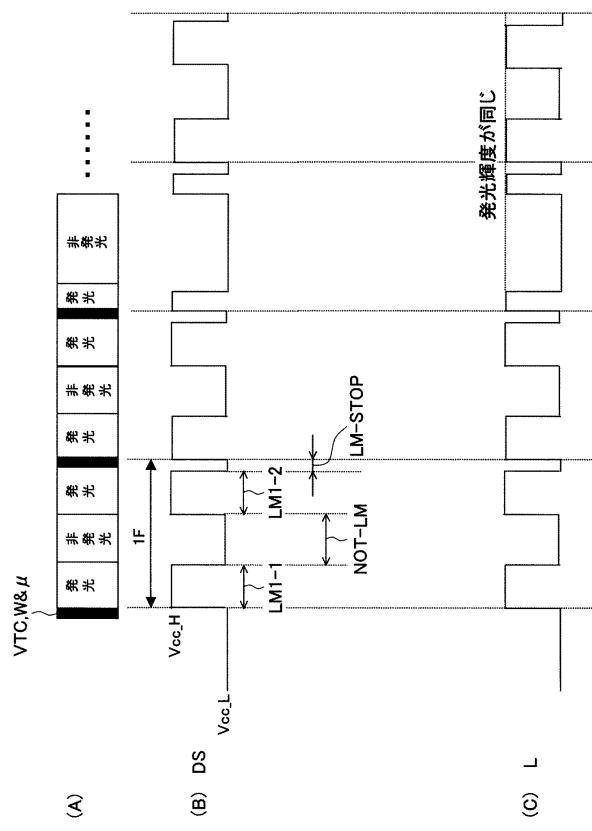
【図 1-2】



【図 1-3】



【図 1-4】



フロントページの続き

(51)Int.Cl.

F I

G 09 G 3/20 622 D
G 09 G 3/20 641 D

(56)参考文献 特開2004-085802 (JP, A)

特開2007-310311 (JP, A)

特開2004-246385 (JP, A)

特開2005-148388 (JP, A)

(58)調査した分野(Int.Cl., DB名)

G 09 G 3 / 00 - 3 / 38

专利名称(译)	自发光显示装置及其驱动方法		
公开(公告)号	JP5176522B2	公开(公告)日	2013-04-03
申请号	JP2007322420	申请日	2007-12-13
[标]申请(专利权)人(译)	索尼公司		
申请(专利权)人(译)	索尼公司		
当前申请(专利权)人(译)	索尼公司		
[标]发明人	富田昌嗣 浅野慎		
发明人	富田 昌嗣 浅野 慎		
IPC分类号	G09G3/30 G09G3/20		
CPC分类号	G09G3/3233 G09G3/3266 G09G2300/0819 G09G2300/0866 G09G2320/0233 G09G2320/0238 G09G2320/0247		
FI分类号	G09G3/30.J G09G3/30.K G09G3/20.611.E G09G3/20.611.H G09G3/20.621.A G09G3/20.622.D G09G3 /20.641.D G09G3/20.624.B G09G3/3233 G09G3/3266 G09G3/3275 G09G3/3291 H05B33/14.A		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC31 3K107/EE03 3K107/HH04 3K107/HH05 5C080/AA06 5C080 /BB05 5C080/DD06 5C080/EE28 5C080/EE29 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05 5C380/AA01 5C380/AB06 5C380/AB22 5C380/AB23 5C380/AB34 5C380/AB36 5C380 /AB37 5C380/AB46 5C380/AC04 5C380/BA01 5C380/BA03 5C380/BA31 5C380/BA38 5C380/BA39 5C380/BA43 5C380/BB02 5C380/BB09 5C380/BB21 5C380/BB22 5C380/BD02 5C380/CA08 5C380 /CA09 5C380/CA12 5C380/CA53 5C380/CA54 5C380/CB01 5C380/CB18 5C380/CB20 5C380/CB27 5C380/CB31 5C380/CC02 5C380/CC03 5C380/CC04 5C380/CC06 5C380/CC07 5C380/CC27 5C380 /CC30 5C380/CC33 5C380/CC39 5C380/CC41 5C380/CC61 5C380/CC62 5C380/CC71 5C380/CD012 5C380/CD022 5C380/CE04 5C380/CE20 5C380/DA02 5C380/DA06 5C380/DA19 5C380/DA35 5C380 /DA47 5C380/DA50 5C380/FA06 5C380/HA03 5C380/HA05 5C380/HA11		
代理人(译)	佐藤隆久		
其他公开文献	JP2009145594A5 JP2009145594A		
外部链接	Espacenet		

摘要(译)

要解决的问题：防止或抑制整个屏幕的亮度瞬间变化的（闪光）现象。解决方案：该自发光显示器具有包括发光二极管OLED，驱动晶体管Md和保持电容器Cs的像素电路3(i, j)，以及用于驱动像素电路3(i, j)的驱动电路。驱动电路在校正发光二极管OLED之后并且在将数据电压Vin写入控制节点NDc之后将发光使能偏压施加到发光二极管OLED，将发光中断时段设定为暂时改变发光使能偏压。在数据电压Vin保持在保持电容器Cs的条件下，在偏置的施加时段的中间，发出非发光偏压，并且进行发光停止处理以使发光二极管OLED反向偏置以停止在发光允许时间之后的固定时间段内发光，并用于初始化保持电压。 ↴

図 2)

