

【特許請求の範囲】**【請求項 1】**

複数の画素を含み、
それぞれの画素は、

ゲート電極が第 1 ノードに接続され、一の入出力電極が第 1 電源電圧線に接続され、他の入出力電極が第 2 ノードに接続された第 1 トランジスタと、

ゲート電極が走査線に接続され、一の入出力電極が前記第 1 ノードに接続され、他の入出力電極が第 3 ノードに接続された第 2 トランジスタと、

一方の電極が前記第 1 ノードに接続され、他方の電極が第 1 制御線に接続された第 1 キャパシタと、

ゲート電極が第 2 制御線に接続され、一の入出力電極が前記第 3 ノードに接続され、他の入出力電極が前記第 2 ノードに接続された第 3 トランジスタと、

一方の電極が前記第 3 ノードに接続され、他方の電極がデータ線に接続された第 2 キャパシタと、

アノード電極が前記第 2 ノードに接続され、カソード電極が第 2 電源電圧線に接続される有機発光ダイオードと、を含み、

それぞれの映像フレームは、前記有機発光ダイオードについての、少なくとも 2 回の発光許容期間と、これらの発光許容期間同士の間の期間である、少なくとも 1 回の発光不許期間とを含むことを特徴とする表示装置。

【請求項 2】

前記発光許容期間において、前記第 1 電源電圧線に印加された第 1 電源電圧は、前記第 2 電源電圧線に印加された第 2 電源電圧より大きいことを特徴とする請求項 1 に記載の表示装置。

【請求項 3】

前記発光許容期間における前記第 1 電源電圧は、前記発光不許期間における前記第 1 電源電圧より大きいことを特徴とする請求項 2 に記載の表示装置。

【請求項 4】

前記発光許容期間における前記第 2 電源電圧は、前記発光不許期間における前記第 2 電源電圧より小さいことを特徴とする請求項 2 に記載の表示装置。

【請求項 5】

前記発光許容期間における前記第 1 制御線に印加された第 1 制御電圧は、前記発光不許期間における前記第 1 制御電圧より小さいことを特徴とする請求項 2 に記載の表示装置。

【請求項 6】

第 1 初期化期間に前記第 1 制御線に印加された第 1 制御電圧は、前記発光許容期間における前記第 1 制御電圧より小さいことを特徴とする請求項 2 に記載の表示装置。

【請求項 7】

前記第 1 初期化期間の少なくとも一部において、前記第 2 制御線に印加された第 2 制御電圧はターンオンレベルであり、前記走査線に印加された走査信号はターンオンレベルであることを特徴とする請求項 6 に記載の表示装置。

【請求項 8】

補償期間において、前記第 2 制御電圧及び前記走査信号はそれぞれターンオンレベルであり、

前記補償期間の前記第 1 電源電圧は前記第 1 初期化期間の前記第 1 電源電圧より大きいことを特徴とする請求項 7 に記載の表示装置。

【請求項 9】

データ書き込み期間の少なくとも一部において、前記第 2 制御電圧はターンオフレベルで、前記走査信号はターンオンレベルで、前記第 1 電源電圧は前記第 2 電源電圧より小さいかまたは同一であることを特徴とする請求項 8 に記載の表示装置。

【請求項 10】

第 2 初期化期間における前記第 1 制御電圧は前記発光許容期間における前記第 1 制御電

10

20

30

40

50

圧より小さく、

前記第2初期化期間における前記第1電源電圧は前記第2電源電圧より小さいかまたは同一であり、

それぞれの前記映像フレームは、前記第1初期化期間、前記補償期間、前記データ書き込み期間、前記第2初期化期間、及び前記発光許容期間を、この順に含むことを特徴とする請求項9に記載の表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、表示装置及びその駆動方法に関する。

10

【背景技術】

【0002】

情報化技術が発達するにつれて、ユーザーと情報との連結媒体である表示装置の重要性が浮かび上がっている。これに応じて液晶表示装置(Liquid Crystal Display Device)、有機発光表示装置(Organic Light Emitting Display Device)、プラズマ表示装置(Plasma Display Device)などの表示装置の使用が増加している。

【0003】

有機発光表示装置は、電子と正孔の再結合によって光を生成する有機発光ダイオードを利用して映像を表示するもので、速い応答速度を有するとともに低い消費電力で駆動されるというメリットがある。

20

【0004】

有機発光ダイオードを、目的とする階調で発光させるために、各画素は、対応する有機発光ダイオードに供給される駆動電流の電流量を調節することができる。

【0005】

しかし、表示装置の解像度が高くなるにつれて、それぞれの有機発光ダイオードに供給される駆動電流量が制限され、これにより、表示不良が発生しうる。

【先行技術文献】

【特許文献】

【0006】

30

【特許文献1】韓国特許出願公開第10-2013-0112178号明細書

【特許文献2】韓国特許出願公開第10-2012-0028426号明細書

【特許文献3】韓国特許登録公報第10-1122894号明細書

【発明の概要】

【発明が解決しようとする課題】

【0007】

解決しようとする技術的課題は、高解像度の表示装置でも駆動電流量を確保することができる表示装置及びその駆動方法を提供することにある。

【課題を解決するための手段】

【0008】

40

本発明の一実施形態による表示装置は、複数の画素を含み、各画素には、(1)ゲート電極が第1ノードに接続され、一の入出力電極が第1電源電圧線に接続され、他の入出力電極が第2ノードに接続された第1トランジスタと、(2)ゲート電極が走査線に接続され、一の入出力電極が上記第1ノードに接続され、他の入出力電極が第3ノードに接続された第2トランジスタと、(3)一方の電極が上記第1ノードに接続され、他方の電極が第1制御線に接続された第1キャパシタと、(4)ゲート電極が第2制御線に接続され、一の入出力電極が上記第3ノードに接続され、他の入出力電極が上記第2ノードに接続された第3トランジスタと、(5)一方の電極が上記第3ノードに接続され、他方の電極がデータ線に接続された第2キャパシタと、(6)アノード電極が上記第2ノードに接続され、カソード電極が第2電源電圧線に接続される有機発光ダイオードと、が含まれ、各映像フレームは

50

、(i)上記有機発光ダイオードについての、少なくとも2回の発光許容期間と、(ii)これらの発光許容期間同士の間挟まれた期間である、少なくとも1回の発光不許期間とを含む。

【0009】

上記発光許容期間において、上記第1電源電圧線に印加された第1電源電圧は、上記第2電源電圧線に印加された第2電源電圧より大きいのでありうる。

【0010】

上記発光許容期間における上記第1電源電圧は、上記発光不許期間における上記第1電源電圧より大きいのでありうる。

【0011】

上記発光許容期間における上記第2電源電圧は、上記発光不許期間における上記第2電源電圧より小さいのでありうる。

【0012】

上記発光許容期間における上記第1制御線に印加された第1制御電圧は、上記発光不許期間における上記第1制御電圧より小さいのでありうる。

【0013】

第1初期化期間に上記第1制御線に印加された第1制御電圧は、上記発光許容期間における上記第1制御電圧より小さいのでありうる。

【0014】

上記第1初期化期間の少なくとも一部において、上記第2制御線に印加された第2制御電圧はターンオンレベルであり、上記走査線に印加された走査信号はターンオンレベルでありうる。

【0015】

補償期間において、上記第2制御電圧及び上記走査信号は、いずれもターンオンレベルであり、上記補償期間の上記第1電源電圧は、上記第1初期化期間の上記第1電源電圧より大きいのでありうる。

【0016】

データ書き込み期間の少なくとも一部において、上記第2制御電圧はターンオフレベルで、上記走査信号はターンオンレベルで、上記第1電源電圧は上記第2電源電圧より小さいかまたは同一でありうる。

【0017】

第2初期化期間における上記第1制御電圧は上記発光許容期間における上記第1制御電圧より小さく、上記第2初期化期間における上記第1電源電圧は、上記第2電源電圧より小さいかまたは同一でありうる。

【0018】

それぞれの上記映像フレームは、上記第1初期化期間、上記補償期間、上記データ書き込み期間、上記第2初期化期間、及び上記発光許容期間を、この順に含むのでありうる。

【0019】

本発明の一実施形態による表示装置の駆動方法は、各画素の回路に含まれる駆動電流の経路が、第1電源電圧線、第1トランジスタの入出力電極及び他の入出力電極、有機発光ダイオードのアノード電極及びカソード電極、及び第2電源電圧線を含むものである表示装置の駆動方法において、(1)上記第1トランジスタのゲート電極に接続された第1キャパシタの一方の電極に、データ電圧を書き込む段階であって、上記第1電源電圧線に印加された第1電源電圧が、上記第2電源電圧線に印加された第2電源電圧より小さいかまたは同一である、データ電圧書き込み段階と、(2)上記有機発光ダイオードの発光を許可するように、上記第1電源電圧が上記第2電源電圧より大きい、第1発光許可段階と、(3)上記有機発光ダイオードの発光を許可しないように、上記第1電源電圧が上記第2電源電圧より小さいかまたは同一である、発光不許段階と、(4)上記有機発光ダイオードの発光を再び許可するように、上記第1電源電圧が上記第2電源電圧より大きい、第2発光許可段階と、を含み、各映像フレームにおいて、上記データ電圧書き込み段階、上記第1

10

20

30

40

50

発光許可段階、上記発光不許段階、及び上記第2発光許可段階が、この順に行われうる。

【0020】

上記第1発光許可段階及び上記第2発光許可段階での上記第1電源電圧は、上記発光不許段階での上記第1電源電圧より大きいのでありうる。

【0021】

上記第1発光許可段階及び上記第2発光許可段階での上記第2電源電圧は、上記発光不許段階での上記第2電源電圧より小さいのでありうる。

【0022】

上記表示装置の駆動方法は、上記第1キャパシタの他方の電極に接続された第1制御線に、第1制御電圧が印加される第1初期化段階をさらに含み、上記第1初期化段階での上記第1制御電圧は、上記第1発光許可段階及び上記第2発光許可段階での上記第1制御電圧より小さいのでありうる。

10

【0023】

上記表示装置の駆動方法は、上記第1トランジスタがダイオード接続される補償段階をさらに含み、上記補償段階での上記第1電源電圧は、上記第1初期化段階での上記第1電源電圧より大きいのでありうる。

【0024】

上記表示装置の駆動方法は、上記第1制御電圧が、上記第1発光許可段階及び上記第2発光許可段階での上記第1制御電圧より小さい第2初期化段階をさらに含み、上記第2初期化段階での上記第1電源電圧は、上記第2電源電圧より小さいかまたは同一でありうる。

20

【0025】

それぞれの上記映像フレームにおいて、上記第1初期化段階、上記補償段階、上記データ電圧書き込み段階、上記第2初期化段階、上記第1発光許可段階、上記発光不許段階、及び上記第2発光許可段階が順に行われうる。

【0026】

本発明の一実施形態による表示装置の駆動方法は、各画素の回路に含まれる駆動電流の経路が第1電源電圧線、第1トランジスタのの入出力電極及び他の入出力電極、有機発光ダイオードのアノード電極及びカソード電極、及び第2電源電圧線を含むものである表示装置の駆動方法において、(1)上記第1トランジスタのゲート電極に接続された第1キャパシタの一方の電極にデータ電圧を書き込む段階であって、上記第1電源電圧線に印加された第1電源電圧が、上記第2電源電圧線に印加された第2電源電圧より小さいかまたは同一である、データ電圧書き込み段階と、(2)上記有機発光ダイオードの発光を許可するように、上記第1キャパシタの他方の電極に接続された第1制御線に第1制御電圧が印加され、上記第1電源電圧が上記第2電源電圧より大きい、第1発光許可段階と、(3)上記有機発光ダイオードの発光を許可しないように、上記第1制御電圧として、上記第1発光許可段階での電圧より大きい電圧が印加される、発光不許段階と、(4)上記有機発光ダイオードの発光を再び許可するように、上記第1制御電圧として、上記発光不許段階での電圧より小さい電圧が印加され、上記第1電源電圧が上記第2電源電圧より大きい、第2発光許可段階と、を含み、各映像フレームにおいて、上記データ電圧書き込み段階、上記第1発光許可段階、上記発光不許段階、及び上記第2発光許可段階が、この順に行われうる。

30

40

【0027】

上記表示装置の駆動方法は、上記第1制御電圧として、上記第1発光許可段階及び上記第2発光許可段階での電圧より小さい上電圧を上記第1制御線に印加する第1初期化段階をさらに含むのでありうる。

【発明の効果】

【0028】

本発明による表示装置及びその駆動方法は、高解像度の表示装置でも駆動電流量を確保することができる。

50

【図面の簡単な説明】

【0029】

【図1】本発明の一実施例による表示装置を説明するためのブロック図である。

【図2】本発明の一実施例による画素を説明するための回路図である。

【図3】本発明の実施例の表示装置の駆動方法のうち共通する部分を説明するためのタイミング図である。

【図4】本発明の実施例の表示装置の駆動方法のうち共通する部分を説明するための回路図である。第1初期化期間での導通状態を示す一点鎖線を、図2の回路図に記入したものである。

【図5】本発明の実施例の表示装置の駆動方法のうち共通する部分を説明するための回路図である。補償期間での導通状態を示す一点鎖線を、図2の回路図に記入したものである。

10

【図6】本発明の実施例の表示装置の駆動方法のうち共通する部分を説明するための回路図である。データ書き込み期間での導通状態を示す一点鎖線を、図2の回路図に記入したものである。

【図7】本発明の実施例の表示装置の駆動方法のうち共通する部分を説明するための回路図である。第2初期化期間での導通状態を示す一点鎖線を、図2の回路図に記入したものである。

【図8】本発明の実施例の表示装置の駆動方法のうち共通する部分を説明するための回路図である。発光期間での導通状態を示す一点鎖線を、図2の回路図に記入したものである。

20

【図9】本発明の一参考例による表示装置の駆動方法を説明するためのタイミング図である。図3中に示されたデータ書き込み期間より後の状態を示す。

【図10】本発明の第1実施例による表示装置の駆動方法を説明するための、図9と同様のタイミング図である。

【図11】本発明の第2実施例による表示装置の駆動方法を説明するための、図9と同様のタイミング図である。

【図12】本発明の第3実施例による表示装置の駆動方法を説明するための、図9と同様のタイミング図である。

【発明を実施するための形態】

30

【0030】

以下、添付した図面を参考して、本発明の様々な実施例について本発明が属する技術分野で通常の知識を有する者が容易に実施できるように詳細に説明する。本発明は、様々な異なる形態で具現されてもよく、ここで説明する実施例に限定されない。

【0031】

本発明を明確に説明するために説明と関係のない部分は省略し、明細書の全体にわたって同一または類似する構成要素に対しては同じ参照符号を付する。従って、上述した参照符号は他の図面でも使用することができる。

【0032】

また、図面に示された各構成の大きさ及び厚さは、説明の便宜のために任意に示したものであるため、本発明は必ずしも図示されたものに限定されない。図面において、複数の層及び領域を明確に表現するために厚さを誇張して示すことができる。

40

【0033】

図1は、本発明の一実施例による表示装置を説明するためのブロック図である。

【0034】

図1を参照すると、本発明の一実施例による表示装置10は、タイミング制御部11、データ駆動部12、走査駆動部13、画素部14、及び共通電圧生成部15を含んでもよい。

【0035】

タイミング制御部11は、受信した制御信号に基づいて走査駆動部13の仕様(spe

50

c i f i c a t i o n) に適するようにクロック信号、走査開始信号などを生成して走査駆動部 1 3 に提供することができる。また、タイミング制御部 1 1 は、受信した階調値及び制御信号に基づいてデータ駆動部 1 2 の仕様に適するよう変形または保持された階調値及び制御信号をデータ駆動部 1 2 に提供することができる。

【 0 0 3 6 】

データ駆動部 1 2 は、タイミング制御部 1 1 から受信した階調値及び制御信号を利用してデータ線 D L 1、D L 2、D L 3、. . .、D L n に提供するデータ電圧を生成することができる。このとき、n は自然数であってもよい。例えば、画素行単位で生成されたデータ電圧はデータ線 D L 1 ~ D L n に同時に印加されてもよい。

【 0 0 3 7 】

走査駆動部 1 3 は、タイミング制御部 1 1 からクロック信号、走査開始信号などの制御信号を受信して走査線 S L 1、S L 2、S L 3、. . .、S L m に提供する走査信号を生成することができる。このとき、m は自然数であってもよい。走査駆動部 1 3 は、走査線 S L 1 ~ S L m を介して走査信号を提供することで、データ電圧が書き込まれる画素を選択することができる。例えば、走査駆動部 1 3 は、走査線 S L 1 ~ S L m に順にターンオンレベルの走査信号を提供することで、データ電圧が書き込まれる画素行を選択することができる。走査駆動部 1 3 は、シフトレジスタ (s h i f t r e g i s t e r) の形態で構成されてもよく、クロック信号の制御に応じて走査開始信号を次のステージ回路に順に伝達する方法で走査信号を生成することができる。また、走査駆動部 1 3 のステージ回路は、グローバル制御信号 (g l o b a l c o n t r o l s i g n a l) に応じて同時にターンオンレベルの走査信号を対応する走査線に提供することもできる。

【 0 0 3 8 】

画素部 1 4 は画素を含む。それぞれの画素 P X i j は、対応するデータ線及び走査線と接続されてもよい。例えば、データ駆動部 1 2 から 1 つの画素行に対するデータ電圧がデータ線 D L 1 ~ D L n に印加されると、走査駆動部 1 3 からターンオンレベルの走査信号の提供を受けた走査線に位置する画素行にデータ電圧が書き込まれうる。

【 0 0 3 9 】

共通電圧生成部 1 5 は、画素部 1 4 の画素に共通して印加される共通電圧を生成する。共通電圧は、第 1 電源電圧、第 2 電源電圧、第 1 制御電圧、及び第 2 制御電圧を含んでもよい。第 1 電源電圧は第 1 電源電圧線 E L V D D L に印加され、第 2 電源電圧は第 2 電源電圧線 E L V S S L に印加され、第 1 制御電圧は第 1 制御線 C A L に印加され、第 2 制御電圧は第 2 制御線 C B L に印加されうる。

【 0 0 4 0 】

共通電圧生成部 1 5 は多様な形態で実現されてもよい。例えば、共通電圧生成部 1 5 は、データ駆動部 1 2 と一部または全部が統合されて実現されてもよい。例えば、第 1 電源電圧及び第 2 電源電圧は D C - D C コンバータの形態である共通電圧生成部 1 5 で生成され、第 1 制御電圧及び第 2 制御電圧はデータ駆動部 1 2 で生成されてもよい。

【 0 0 4 1 】

他の例としては、共通電圧生成部 1 5 は、タイミング制御部 1 1 と一部または全部が統合されて実現されてもよい。例えば、第 1 電源電圧及び第 2 電源電圧は D C - D C コンバータの形態である共通電圧生成部 1 5 で生成され、第 1 制御電圧及び第 2 制御電圧はタイミング制御部 1 1 で生成されてもよい。

【 0 0 4 2 】

さらに他の例としては、共通電圧生成部 1 5 は、タイミング制御部 1 1 及びデータ駆動部 1 2 と一部または全部が統合されて実現されてもよい。例えば、第 1 電源電圧及び第 2 電源電圧は D C - D C コンバータの形態である共通電圧生成部 1 5 で生成され、比較的負荷の大きい第 1 制御電圧はデータ駆動部 1 2 で生成され、比較的負荷の小さい第 2 制御電圧はタイミング制御部 1 1 で生成されてもよい。

【 0 0 4 3 】

図 2 は、本発明の一実施例による画素を説明するための回路図である。

10

20

30

40

50

【0044】

図2を参照すると、本発明の一実施例による画素 PX_{ij} は、第1～第3トランジスタ T_1 、 T_2 、 T_3 と、第1及び第2キャパシタ C_{st} 、 C_{pr} と、有機発光ダイオードOLEDと、を含んでもよい。

【0045】

画素 PX_{ij} は、 i 番目の走査線 SL_i 及び j 番目のデータ線 DL_j に接続された画素であると仮定する。 i 及び j は、それぞれ自然数であってもよい。

【0046】

本実施例において、トランジスタ T_1 、 T_2 、 T_3 は、P型トランジスタとして図示されている。従って、以下では、説明の便宜上、トランジスタのゲート電極に印加される電圧がローレベル(low level)である場合、ターンオンレベル(turn-on level)といい、ハイレベル(high level)である場合は、ターンオフレベル(turn-off level)という。

【0047】

当業者であれば、トランジスタ T_1 、 T_2 、 T_3 のうち少なくとも一部をN型トランジスタに変更して本実施例を実現することができるであろう。P型トランジスタは、ゲートソース電圧がしきい値電圧(負)未満であるとき、ターンオンされるトランジスタでありうる。N型トランジスタは、ゲートソース電圧がしきい値電圧(正)を超えたとき、ターンオンされるトランジスタでありうる。

【0048】

第1トランジスタ T_1 は、ゲート電極が第1ノード N_1 に接続され、一の入出力電極が第1電源電圧線 $ELVDDL$ に接続され、他の入出力電極が第2ノード N_2 に接続されてもよい。第1トランジスタ T_1 は駆動トランジスタと名付けられてもよい。

【0049】

第2トランジスタ T_2 は、ゲート電極が走査線 SL_i に接続され、一の入出力電極が第1ノード N_1 に接続され、他の入出力電極が第3ノード N_3 に接続されてもよい。第2トランジスタ T_2 は、スイッチングトランジスタ、スキアントランジスタなどと名付けられてもよい。

【0050】

第3トランジスタ T_3 は、ゲート電極が第2制御線 CB_L に接続され、一電極が第3ノード N_3 に接続され、他の電極が第2ノード N_2 に接続されてもよい。第3トランジスタ T_3 は、初期化トランジスタと名付けられてもよい。

【0051】

第1キャパシタ C_{st} は、一方の電極が第1ノード N_1 に接続され、他方の電極が第1制御線 CA_L に接続されてもよい。第1キャパシタ C_{st} は、ストレージキャパシタ(storage capacitor)と名付けられてもよい。

【0052】

第2キャパシタ C_{pr} は、一方の電極が第3ノード N_3 に接続され、他方の電極がデータ線 DL_j に接続されてもよい。

【0053】

有機発光ダイオードOLEDは、アノード電極が第2ノード N_2 に接続され、カソード電極が第2電源電圧線 $ELVSSL$ に接続されてもよい。有機発光ダイオードOLEDは、アノード電極とカソード電極との間の電圧差が一定レベル以上にならなければ発光しない。ところが、アノード電極とカソード電極が一種のキャパシタのように作用するため、アノード電極の電圧はすぐには変わらない。従って、有機発光ダイオードOLEDの発光時点を、より具体的に説明するために、有機発光ダイオードOLEDのキャパシタンス C_{ol} を示した。

【0054】

第1電源電圧 $ELVDD$ は第1電源電圧線 $ELVDDL$ に印加され、第2電源電圧 $ELVSS$ は第2電源電圧線 $ELVSSL$ に印加され、第1制御電圧 CA は第1制御電圧線 C

10

20

30

40

50

A Lに印加され、第2制御電圧C Bは第2制御電圧線C B Lに印加され、走査信号S iは走査線S L iに印加され、データ電圧D jはデータ線D L jに印加されてもよい。

【0055】

駆動電流の経路は、後述の図8に示すように、第1電源電圧線E L V D D Lと、第1トランジスタT 1の一の入出力電極及び他の入出力電極と、有機発光ダイオードO L E Dのアノード電極及びカソード電極と、第2電源電圧線E L V S S Lと、を含んでもよい。駆動電流の経路に一定レベル以上の駆動電流が流れることにより、有機発光ダイオードO L E DのキャパシタンスC o lが充電され、有機発光ダイオードO L E Dが発光することができる。

【0056】

しかし、上述したように、高解像度の表示装置10では、有機発光ダイオードO L E Dに供給される駆動電流量が制限されるため、表示不良が発生することがある。特に、駆動電流が非常に小さい低階調表示において、このような表示不良が、より頻繁に発生しうる。従って、駆動電流量を増加させることができる駆動方法が求められる。

【0057】

図3～8は、本発明の実施例の表示装置の駆動方法のうち共通する部分を説明するための図である。

【0058】

時点t 1において、一つ前の映像フレーム(previous image frame)が終了し、第2電源電圧E L V S Sが、ローレベルE L V S S lからハイレベルE L V S S hに上昇する。この際、第1電源電圧E L V D Dは、ハイレベルE L V D D hを保持することができる。例えば、第1電源電圧E L V D DのハイレベルE L V D D hと、第2電源電圧E L V S SのハイレベルE L V S S hとは、互いに同一であってもよい。従って、有機発光ダイオードO L E Dにおけるアノード電極とカソード電極との間の電圧差が十分でなくなり、一つ前の映像フレームの階調による有機発光ダイオードO L E Dの発光が終了する。

【0059】

時点t 2において、第1電源電圧E L V D DがハイレベルE L V D D hからローレベルE L V D D lに下降する。従って、有機発光ダイオードO L E Dにおけるアノード電極とカソード電極との間には逆転された電圧が印加されて、有機発光ダイオードO L E Dの予期せぬ発光が防止される。また、第2制御電圧C BがターンオフレベルC B hからターンオンレベルC B lに変更されうる。

【0060】

時点t 3において、第1制御電圧C AがハイレベルC A hからローレベルC A lに変更されてもよい。図4を参照すると、第1制御電圧C Aが下降するに伴い、第1キャパシタC s tによって第1制御線C A Lと容量結合(容量性カップリング; capacitive coupling)された第1ノードN 1の電圧も降下する。従って、第1トランジスタT 1はターンオンされる。従って、期間t 3～t 4において、第1及び第3トランジスタT 1、T 3はターンオン状態であり、第2及び第3ノードN 2、N 3が第1電源電圧線E L V D D Lと接続される。従って、有機発光ダイオードO L E DのキャパシタンスC o lと第2キャパシタC p rが、ローレベルE L V D D lの第1電源電圧E L V D Dに初期化されうる。

【0061】

期間t 3～t 5を第1初期化期間とすることができる。第1初期化期間は、駆動方法の第1初期化段階に対応しうる。第1初期化期間において、第1制御線C A Lに印加された第1制御電圧C Aの電圧レベルC A lは、発光許容期間における第1制御電圧C Aの電圧レベルC A hより小さくてもよい。発光許容期間については、図9～12を参照して後述する。

【0062】

時点t 4において、互いに隣り合う複数の走査線に、特に全ての走査線に、ターンオンレベルV G Lの走査信号...、S (i - 1)、S i、S (i + 1)、...が、同時

10

20

30

40

50

に印加されうる。従って、第1～第3ノード N_1 、 N_2 、 N_3 が互いに接続されるため、第1キャパシタ C_{st} がさらに初期化されうる。また、この際、第1トランジスタ T_1 は、第2及び第3トランジスタ T_2 、 T_3 によってダイオード接続されうる。即ち、第1初期化期間の少なくとも一部 $t_4 \sim t_5$ において、第2制御線 CB_L に印加された第2制御電圧 CB はターンオンレベル CB_L であり、走査線 SL_i に印加された走査信号 Si はターンオンレベル V_{GL} であってもよい。

【0063】

時点 t_5 において、第1制御電圧 CA がローレベル CA_L からハイレベル CA_h に変更される。このように変更されると、第1ノード N_1 の電圧が一部上昇しうるが、第1ノード N_1 は第3ノード N_3 及び第2ノード N_2 を介して他の容量性素子 C_{ol} 、 C_{pr} とも接続されるため、第1ノード N_1 の電圧上昇量はローレベル CA_L とハイレベル CA_h の差よりは小さいのでありうる。

10

【0064】

時点 t_6 において、第1電源電圧 $ELVDD$ がローレベル $ELVDD_L$ からハイレベル $ELVDD_h$ に上昇する。図5を参照すると、第1トランジスタ T_1 は、ダイオード接続された状態であるため、ハイレベル $ELVDD_h$ の第1電源電圧 $ELVDD$ に、第1トランジスタ T_1 のしきい値電圧 V_{th} を足した電圧 V_{N1} が、第1ノード N_1 に印加されうる。ここで、しきい値電圧 V_{th} は負の値であるため、第1ノード電圧 V_{N1} は、ハイレベル $ELVDD_h$ の第1電源電圧 $ELVDD$ より低いのでありうる。従って、期間 $t_6 \sim t_7$ の間、第1キャパシタ C_{st} には、第1ノード電圧 V_{N1} と、ハイレベル CA_h の第1制御電圧 CA との差に該当する電圧が書き込まれうる。

20

【0065】

期間 $t_6 \sim t_7$ を補償期間とすることができる。補償期間は、上記一実施形態の駆動方法における補償段階に対応するのでありうる。補償期間において、第2制御電圧 CB 及び走査信号 Si はそれぞれターンオンレベル CB_L 、 V_{GL} であってもよい。補償期間の第1電源電圧 $ELVDD$ の電圧レベル $ELVDD_h$ は、第1初期化期間の第1電源電圧 $ELVDD$ の電圧レベル $ELVDD_L$ より大きいのでありうる。

【0066】

時点 t_7 において、第1電源電圧 $ELVDD$ はハイレベル $ELVDD_h$ からローレベル $ELVDD_L$ に下降し、第2制御電圧 CB はターンオンレベル CB_L からターンオフレベル CB_h に変更され、走査信号 \dots 、 $S(i-1)$ 、 Si 、 $S(i+1)$ 、 \dots はターンオンレベル V_{GL} からターンオフレベル V_{GH} に変更されうる。従って、第2及び第3トランジスタ T_2 、 T_3 がターンオフされて、第1トランジスタ T_1 のダイオード接続が解除されうる。

30

【0067】

期間 $t_7 \sim t_{10}$ の間、一連の (consecutive) 走査線 $SL_1 \sim SL_m$ に、順にターンオンレベル V_{GL} の走査信号 \dots 、 $S(i-1)$ 、 Si 、 $S(i+1)$ 、 \dots が印加されうる。また、データ線 DL_j には、走査信号 \dots 、 $S(i-1)$ 、 Si 、 $S(i+1)$ 、 \dots に同期したデータ電圧 \dots 、 $D(i-1)_j$ 、 Di_j 、 $D(i+1)_j$ 、 \dots が順に印加されうる。期間 $t_7 \sim t_{10}$ をデータ書き込み期間とすることができる。データ書き込み期間は、上記一実施形態の駆動方法におけるデータ電圧書き込み段階に対応するのでありうる。

40

【0068】

例えば、期間 $t_8 \sim t_9$ の間、図1の注目画素 PX_{ij} (i 番目の行で、 j 番目の列にある画素)への書き込みのために、 i 番目の走査線 SL_i にターンオンレベル V_{GL} の走査信号 Si が印加され、 j 番目のデータ線 DL_j に、注目画素 PX_{ij} のためのデータ電圧 Di_j が印加されるのでありうる。データ書き込み期間のうち少なくとも一部 $t_8 \sim t_9$ において、第2制御電圧 CB はターンオフレベル CB_h で、走査信号 Si はターンオンレベル V_{GL} であり、第1電源電圧 $ELVDD$ の電圧レベル $ELVDD_L$ は、第2電源電圧 $ELVSS$ の電圧レベル $ELVSS_h$ より小さいかまたは同一であってもよい。

50

【 0 0 6 9 】

図 6 を参照すると、第 1 ノード N 1 は、ターンオンされた第 2 トランジスタ T 2 を介して第 3 ノード N 3 と接続され、第 3 ノード N 3 は、第 2 キャパシタ C p r を介してデータ線 D L j と容量結合される。第 1 制御線 C A L、第 1 キャパシタ C s t、第 2 トランジスタ T 2、第 2 キャパシタ C p r、及びデータ線 D L j の経路を基準として、すなわち、この経路に着目して、図 5 の期間 t 6 ~ t 7 での状態と比較するならば、図 6 の期間 t 8 ~ t 9 においては、データ線 D L j での電圧が、基準電圧 V s u s からデータ電圧 D i j に変更されている。ここでの基準電圧 V s u s は、例えば、グランド電位と実質上同一でありうる。

【 0 0 7 0 】

従って、第 1 ノード電圧 V N 1 は、図 5 の期間 t 6 ~ t 7 での状態と比較するならば、第 1 キャパシタ C s t と第 2 キャパシタ C p r との間の容量比 a に基づいた、データ電圧 D i j と基準電圧 V s u s との間の差電圧 D D をも反映することができる（下の数式 1 ~ 3 を参照）。

【 0 0 7 1 】

【 数 1 】

$$DD = Dij - Vsus$$

【 0 0 7 2 】

【 数 2 】

$$a = \frac{CprF}{CstF + CprF}$$

【 0 0 7 3 】

【 数 3 】

$$VN1 = ELVDDh + Vth + a * DD$$

【 0 0 7 4 】

ここで、C s t F は第 1 キャパシタ C s t の容量で、C p r F は第 2 キャパシタ C p r の容量である。

【 0 0 7 5 】

時点 t 1 0 において、第 1 制御電圧 C A はハイレベル C A h からローレベル C A l に変更されうる。図 7 を参照すると、第 1 制御線 C A L に、第 1 キャパシタ C s t を介して容量結合された第 1 ノード N 1 の電圧が降下することで、第 1 トランジスタ T 1 がターンオンされうる。この際、第 1 電源電圧 E L V D D はローレベル E L V D D l で、第 2 電源電圧 E L V S S はハイレベル E L V S S h であってもよい。従って、有機発光ダイオード O L E D は発光せずに、有機発光ダイオード O L E D のキャパシタンス C o l が初期化されうる。

【 0 0 7 6 】

期間 t 1 0 ~ t 1 1 を第 2 初期化期間とすることができる。第 2 初期化期間は、上記一実施形態の駆動方法における第 2 初期化段階に対応するのでありうる。第 2 初期化期間における第 1 制御電圧 C A の電圧レベル C A l は、発光許容期間における第 1 制御電圧 C A の電圧レベル C A h より小さくてもよい。また、第 2 初期化期間において、第 1 電源電圧 E L V D D の電圧レベル E L V D D l は第 2 電源電圧 E L V S S の電圧レベル E L V S S h より小さいかまたは同一であってもよい。

【 0 0 7 7 】

時点 t 1 1 において、第 1 制御電圧 C A がローレベル C A l からハイレベル C A h に変更され、第 2 初期化期間が終了しうる。

【 0 0 7 8 】

10

20

30

40

50

時点 t_{12} において、第 1 電源電圧 E_{LVDD} がローレベル E_{LVDDl} からハイレベル E_{LVDDh} に変更され、第 2 電源電圧 E_{LVSS} がハイレベル E_{LVSSH} からローレベル E_{LVSSL} に変更されてもよい。従って、図 8 を参照すると、有機発光ダイオード $OLED$ には正方向の電圧が印加されうるため、駆動電流の経路が活性化される。この際、第 1 キャパシタ C_{st} に保存された電圧に基づいて、第 1 トランジスタ T_1 を介して流れる駆動電流量が決定されうる。駆動電流量に比例して、すなわち、駆動電流量に比例する光量にて、有機発光ダイオード $OLED$ が発光することができる。

【0079】

図 9 は、本発明の一参考例による表示装置の駆動方法を説明するための図である。

【0080】

図 9 を参照すると、映像フレーム期間において、時点 t_{12} 以後、第 1 制御電圧 C_A 、第 1 電源電圧 E_{LVDD} 、及び第 2 電源電圧 E_{LVSS} の電圧レベルが保持される。

【0081】

従って、図 9 の駆動方法によると、各映像フレームは、時点 t_{12} 以降、発光不許期間を含まず、1 つの発光許容期間だけを含む。

【0082】

後述する実施例では、駆動電流量を説明するに当たり、図 9 の参考例の駆動電流量を基準とする。すなわち、図 10 ~ 12 を用いて説明する後述の実施例では、図 9 の参考例におけるレベルを基準として、駆動電流量のレベルを増大させることについて述べる。各映像フレーム中にて、ある画素 P_{Xij} が、所定の階調値に対応するデータ電圧 D_{ijb} に応じた積算発光量を実現するためには、駆動電流の積算量が所定の値となるようにすべきである。したがって、図 10 ~ 12 の各実施例では、発光期間中に、発光不許期間を挿入する分だけ、発光許容期間における駆動電流のレベルを、図 9 の参考例の場合に比べて増大させることとなる。

【0083】

図 10 は、本発明の第 1 実施例による表示装置の駆動方法を説明するための図である。

【0084】

図 10 を参照すると、本発明の第 1 実施例による表示装置 10 のそれぞれの映像フレームは、有機発光ダイオード $OLED$ に対する少なくとも 2 回の発光許容期間 $t_{12} \sim t_{13a}$ 、 $t_{14a} \sim t_{15a}$ と、発光許容期間 $t_{12} \sim t_{13a}$ 、 $t_{14a} \sim t_{15a}$ の間の期間である少なくとも 1 回の発光不許期間 $t_{13a} \sim t_{14a}$ と、を含んでもよい。

【0085】

発光許容期間 $t_{12} \sim t_{13a}$ は、駆動方法の第 1 発光許可段階に対応することができる。また、発光許容期間 $t_{14a} \sim t_{15a}$ は、駆動方法の第 2 発光許可段階に対応することができる。発光不許期間 $t_{13a} \sim t_{14a}$ は、駆動方法の発光不許段階に対応することができる。以下の実施例では、重複する説明は省略する。

【0086】

図 10 の実施例では、発光許容期間 $t_{12} \sim t_{13a}$ 、 $t_{14a} \sim t_{15a}$ における第 1 電源電圧 E_{LVDD} の電圧レベル E_{LVDDh} は、発光不許期間 $t_{13a} \sim t_{14a}$ における第 1 電源電圧 E_{LVDD} の電圧レベル E_{LVDDL} より大きくてもよい。

【0087】

発光許容期間 $t_{12} \sim t_{13a}$ 、 $t_{14a} \sim t_{15a}$ において、第 1 電源電圧 E_{LVDD} の電圧レベル E_{LVDDh} は、第 2 電源電圧 E_{LVSS} の電圧レベル E_{LVSSL} より大きいのでありうる。従って、有機発光ダイオード $OLED$ には正方向の電圧が印加されるのであり、有機発光ダイオード $OLED$ は、第 1 キャパシタ C_{st} に保存された電圧量に応じた量の駆動電流量に応じて発光することができる。

【0088】

発光不許期間 $t_{13a} \sim t_{14a}$ において、第 1 電源電圧 E_{LVDD} の電圧レベル E_{LVDDL} は、第 2 電源電圧 E_{LVSS} の電圧レベル E_{LVSSL} と同一であるか、またはこれより小さくてもよい。従って、有機発光ダイオード $OLED$ には逆方向の電圧が印加

10

20

30

40

50

されうるのであり、有機発光ダイオードOLEDは、第1キャパシタCstに保存された電圧量に関わらず発光しない。

【0089】

図10の実施例によると、図9の実施例とは異なり、それぞれの映像フレームは発光不許期間t13a~t14aを含むため、図9の実施例に比べて有機発光ダイオードOLEDが発光する期間が、より短くなる。しかし、図9の実施例と図10の実施例とにおいて、ユーザーに視認される、映像フレームにおける階調は、等しく保持されなければならない。従って、同じ階調に対して、図10の実施例では、期間t8~t9の間にデータ線Dljに印加されるデータ電圧Dijの大きさを、図9の実施例に比べて、より小さくすることで、発光許容期間t12~t13a、t14a~t15aにおける駆動電流量を増加させることができる。

10

【0090】

即ち、同じ階調に対して、図10の実施例の発光許容期間t12~t13a、t14a~t15aにおける平均駆動電流量は、図9の実施例の発光許容期間t12~t13aにおける平均駆動電流量より大きいのでありうる。

【0091】

従って、図10の駆動方法において、有機発光ダイオードOLEDのキャパシタンスC01は、図9の駆動方法に比べてより速く充電できるため、発光遅延などの表示不良の発生率が減少しうる。

【0092】

図11は、本発明の第2実施例による表示装置の駆動方法を説明するための図である。

20

【0093】

図11を参照すると、本発明の第2実施例による表示装置10における各映像フレームは、有機発光ダイオードOLEDに対する少なくとも2回の発光許容期間t12~t13b、t14b~t15bと、これら発光許容期間t12~t13b、t14b~t15bの間の期間である、少なくとも1回の発光不許期間t13b~t14bと、を含んでもよい。

【0094】

図11の実施例では、発光許容期間t12~t13b、t14b~t15bにおける第2電源電圧ELVSSの電圧レベルELVSSlは、発光不許期間t13b~t14bにおける第2電源電圧ELVSSの電圧レベルELVSSHより小さくてもよい。

30

【0095】

発光許容期間t12~t13b、t14b~t15bにおいて、第1電源電圧ELVDの電圧レベルELVDdhは第2電源電圧ELVSSの電圧レベルELVSSlより大きくてもよい。従って、有機発光ダイオードOLEDには正方向の電圧が印加されうるのであり、有機発光ダイオードOLEDは第1キャパシタCstに保存された電圧量に応じた量の駆動電流量に応じて発光することができる。

【0096】

発光不許期間t13b~t14bにおいて、第2電源電圧ELVSSの電圧レベルELVSSHは、第1電源電圧ELVDの電圧レベルELVDdhと同一であるか、または、より大きくてもよい。従って、有機発光ダイオードOLEDには逆方向の電圧が印加されうるのであり、有機発光ダイオードOLEDは、第1キャパシタCstに保存された電圧量に関わらず発光しない。

40

【0097】

図11の実施例によると、図9の実施例とは異なり、それぞれの映像フレームは発光不許期間t13b~t14bを含むため、図9の実施例に比べて有機発光ダイオードOLEDが発光する期間がさらに短くなる。

【0098】

従って、図10の実施例において既に説明したように、図11の駆動方法によると、同じ階調に対して、より大きい駆動電流量が流れるようにすることができる。従って、図1

50

1の駆動方法において、有機発光ダイオードOLEDのキャパシタンスC_{o1}は、図9の駆動方法に比べて、より速く充電できるため、発光遅延などの表示不良の発生率が減少しうる。

【0099】

図12は、本発明の第3実施例による表示装置の駆動方法を説明するための図である。

【0100】

図12を参照すると、本発明の第3実施例による表示装置10における各映像フレームは、有機発光ダイオードOLEDに対する少なくとも2回の発光許容期間 $t_{12} \sim t_{13c}$ 、 $t_{14c} \sim t_{15c}$ と、これら発光許容期間 $t_{12} \sim t_{13c}$ 、 $t_{14c} \sim t_{15c}$ の間の期間である少なくとも1回の発光不許期間 $t_{13c} \sim t_{14c}$ と、を含んでもよい。

10

【0101】

図12の発光許容期間 $t_{12} \sim t_{13c}$ 、 $t_{14c} \sim t_{15c}$ 及び発光不許期間 $t_{13c} \sim t_{14c}$ において、第1電源電圧ELVDDの電圧レベルELVDD_hは、第2電源電圧ELVSSの電圧レベルELVSS_lより大きいのでありうる。従って、第1トランジスタT1がターンオンされる場合、有機発光ダイオードOLEDには正方向の電圧が印加されうる。

【0102】

図12の実施例では、発光許容期間 $t_{12} \sim t_{13c}$ 、 $t_{14c} \sim t_{15c}$ における第1制御電圧CAの電圧レベルCA_hは、発光不許期間 $t_{13c} \sim t_{14c}$ における第1制御電圧CAの電圧レベルCA_v_hより小さいのでありうる。

20

【0103】

発光許容期間 $t_{12} \sim t_{13c}$ 、 $t_{14c} \sim t_{15c}$ において、上記のような第1制御電圧CAの電圧レベルCA_hによるならば、第1ノードN1の電圧が上述した数式3の電圧を保持するため、第1トランジスタT1はターンオンされうる。従って、有機発光ダイオードOLEDは、第1キャパシタC_s_tに保存された電圧量に依存する駆動電流量に応じて発光することができる。

【0104】

発光不許期間 $t_{13c} \sim t_{14c}$ において、第1制御電圧CAの電圧レベルCA_v_hは、発光許容期間 $t_{12} \sim t_{13c}$ 、 $t_{14c} \sim t_{15c}$ に比べて上昇したものでありうる。従って、第1ノードN1の電圧が容量結合によって上昇し、第1トランジスタT1はターンオフされうる。従って、有機発光ダイオードOLEDは第1キャパシタC_s_tに保存された電圧量に関わらず発光しないのでありうる。

30

【0105】

図12の実施例によると、第1制御電圧CAは、少なくとも3つの電圧レベルCA_l、CA_h、CA_v_hを有することができる。第1初期化段階においては、第1発光許可段階及び第2発光許容段階の第1制御電圧CAの電圧レベルCA_hより小さい電圧レベルCA_lを有する第1制御電圧CAを、第1制御線CALに印加することができる。

【0106】

図12の実施例によると、図9の実施例とは異なり、それぞれの映像フレームは発光不許期間 $t_{13c} \sim t_{14c}$ を含むため、図9の実施例に比べて有機発光ダイオードOLEDが発光する期間が、より短くなる。

40

【0107】

従って、図10の実施例において既に説明したように、図12の駆動方法によると、同じ階調に対して、より大きい駆動電流量が流れるようにすることができる。従って、図12の駆動方法において、有機発光ダイオードOLEDのキャパシタンスC_{o1}は、図9の駆動方法に比べてより速く充電できるため、発光遅延などの表示不良の発生率が減少しうる。

【0108】

図3～12を参照すると、それぞれの映像フレームは、第1初期化期間、補償期間、デ

50

ータ書き込み期間、第2初期化期間、発光許容期間を順に含んでもよい。また、上述の一実施形態による駆動方法の表現によると、各映像フレームで、データ電圧書き込み段階、第1発光許可段階、発光不許段階、及び第2発光許容段階が順に行われてもよい。

【0109】

以上、参照した図面と記載された発明の詳細な説明は、単に本発明の例示的なもので、本発明を説明するための目的で使用されたものに過ぎず、意味限定や特許請求の範囲に記載された本発明の範囲を制限するために使用されたものではない。従って、本技術分野の通常の知識を有する者であれば、そこから様々な変形及び均等な他の実施例が可能であるというが理解できるだろう。従って、本発明の本当の技術的保護範囲は、添付の特許請求の範囲の技術的思想によって定まるべきである。

10

【0110】

好ましい一実施形態では、下記のとおりである。

【0111】

有機発光表示装置において、高精細化（解像度の向上）が進むにつれて、各有機発光ダイオードに供給される駆動電流のレベルが小さくなっている。このことは、低い階調値の表示を行う場合に、特に顕著である。

【0112】

一方、各有機発光ダイオードは、画素電極と、共通電極（対向電極）とによりキャパシタをなしており、駆動電流が加えられ始めてから、最小限の充電が行なわれた時点で、発光が開始される。そのため、駆動電流のレベルが小さくなると、場合によっては、発光開始の遅延が問題になりうる。

20

【0113】

他方、一般に、有機発光表示装置は、高速応答性が、液晶ディスプレイに比べた場合の利点の一つであり、「高い動画応答性能を持つため、動きの速いアクション映画やスポーツなどでも、残像の少ない映像を再現」するとされている。また、自発光方式であるために漆黑を表現しやすいのであり、各基本色のガンマ曲線を適切にチューニングする場合、低輝度領域も含めて、原信号（入力される各基本色の階調信号）に忠実に、色を再現できるとされている。

【0114】

なお、電圧制御方式である液晶ディスプレイでは、動画がぼやけるといった問題に対処すべく、データパルスの工夫や最適化が行なわれている。すなわち、電圧パルスの最初の部分に補償パルスを追加する「輝度補償型オーバドライブ駆動」や、映像フレームの間に黒色の期間を導入する「擬似インパルス化」といった方式が行なわれている。ところが、有機発光表示装置では、全く異なる解決方式が必要である。

30

【0115】

本願の実施形態では、各画素に備えられる画素回路について、下記A1～A3（図2）とすることにより、効率的なリセット及び書き込みと、データ電圧に応じた発光量の制御とを実現可能にしつつ、下記Bのとおり、各画素に対する駆動入力を行なう。下記Bの実現のために、具体的には、下記B1～B3のいずれかとすることができる。

【0116】

A1 駆動電源線（「第1電源電圧線ELVDDL」）から、各画素の有機発光素子の画素電極への駆動電流の入力を直接オンオフ可能な駆動トランジスタT1は、ゲート電極が、第1キャパシタCstを介して、第1制御線CALに接続されている。

40

【0117】

A1-1 これにより、駆動トランジスタT1のゲート電極から、第1キャパシタCstまでの間に蓄積された電荷、及び、第1制御線CALに印加する第1制御電圧CAに依りて、駆動トランジスタT1が駆動される（図8、発光期間）。

【0118】

A2 駆動トランジスタT1のゲート電極と、第1キャパシタCstとの間の配線部分（第1ノードN1）は、駆動トランジスタT1の入出力端子と、有機発光素子の画素電極

50

との間の配線部分（第2ノードN2）に、第2トランジスタT2及び第3トランジスタT3の直列接続を介して、接続されている。第2トランジスタT2のゲート電極は、走査線SLiに接続され、第3トランジスタT3のゲート電極は、第2制御線CBLに接続されている。

【0119】

A2-1 第2トランジスタT2及び第3トランジスタT3を共にオン状態とすることにより、駆動トランジスタT1のゲート電極と、入出力電極とをダイオード接続させることで、「第1ノードN1」に、駆動電源線（「第1電源電圧線ELVDDL」）から電圧を印加することができる（図5、「補償期間」）。

【0120】

A2-2 詳しくは、第1ノードN1の電圧VN1について、駆動電源線のハイレベル（ELVDDh）の電圧に、駆動トランジスタT1のしきい値電圧Vthを足した値とすることができる。

$$VN1 = ELVDDh + Vth$$

【0121】

A2-3 図5の補償期間、及び図6のデータ書き込み期間には、第1制御線CALから第1キャパシタCstへと、ハイレベルの制御電圧CAhが加えられるようする。これにより、安定した書き込みが行なわれるようにする。

【0122】

A3 第2トランジスタT2と第3トランジスタT3との間の配線部分（第3ノードN3）は、第2キャパシタCprを介して、データ線DLjに接続されている。

【0123】

A3-1 これにより、図5の「補償期間」にて、第2キャパシタCprまでにわたって、上記の第1ノードN1の電圧VN1（ELVDDh + Vth）が保持されるようにすることができる。

【0124】

A3-2 また、第1制御線CAL及び第2制御線CBLを通じて、第1トランジスタT1及び第3トランジスタT3をオフ状態にした後、データ線DLjからの電圧DDを、第1ノードN1の電圧VN1及び第3ノードN3を含む部分に書き込むことができる（図6、書き込み期間）。

【0125】

A3-3 この書き込みの結果、第1ノードN1の電圧VN1は、下記のとおりとなる。ここで、「a」は、第1キャパシタCstと第2キャパシタCprとの間の容量比（数式2）であり、DDは、データ駆動部より印加されるデータ電圧Dijから、基準電圧Vsusを引いた値（数式1）である。

$$VN1 = ELVDDh + Vth + a \times DD \quad (\text{数式3})$$

【0126】

A3-4 図5の「補償期間」より前に、第2トランジスタT2のみオフにし、第2ノードN2及び第3ノードN3について、駆動電源線のローレベル（ELVDDL）の電圧にする（図4、第1初期化期間）ことができる。この際には、第1制御線CALから第1キャパシタCstへと、ローレベルの制御電圧CA1が加えられるようすることで、駆動トランジスタT1をオン状態にしておく。

【0127】

A3-5 図6のデータ書き込みの後、発光期間より前に、有機発光素子の画素電極を、駆動電源線のハイレベル（ELVDDh）の電圧としておく（図7、第2初期化期間）。この際も、第1初期化期間と同様にして、駆動トランジスタT1をオン状態にしておく。

【0128】

B データ書き込みの後の「発光期間」中に、発光不許期間を挿入する。そして、画素ごとに、各映像フレーム中、積算の駆動電流量（accumulated or integrated driving cu

10

20

30

40

50

urrent) が変わらないようにして、発光許可期間における駆動電流のレベルを上げる。

【0129】

発光不許期間を実現するためには、下記B1～B3のいずれかとする。

【0130】

B1 駆動電源線(「第1電源電圧線ELVDDL」)からの電圧を、ローレベルにする(図10)。

【0131】

B2 発光表示素子の共通電極(対向電極)に印加される電圧(第2電源電圧ELVSS)をハイレベルにする(図11)。

【0132】

B3 第1制御線CALに、発光許可期間での制御電圧CAhよりも高いレベルの制御電圧CAvhを加えることにより、駆動トランジスタT1をオフ状態にする(図12)。

【符号の説明】

【0133】

10 表示装置

11 タイミング制御部

12 データ駆動部

13 走査駆動部

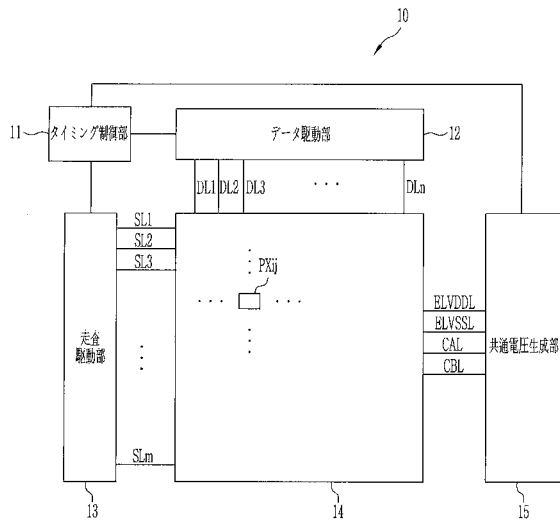
14 画素部

15 共通電圧生成部

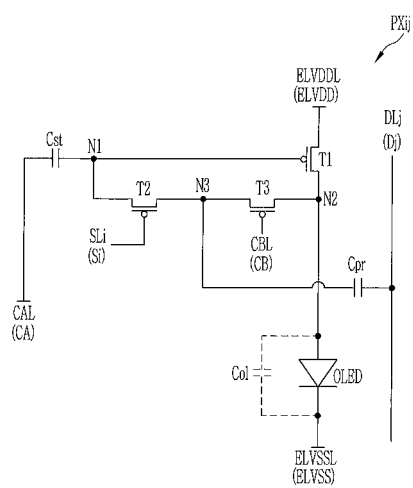
10

20

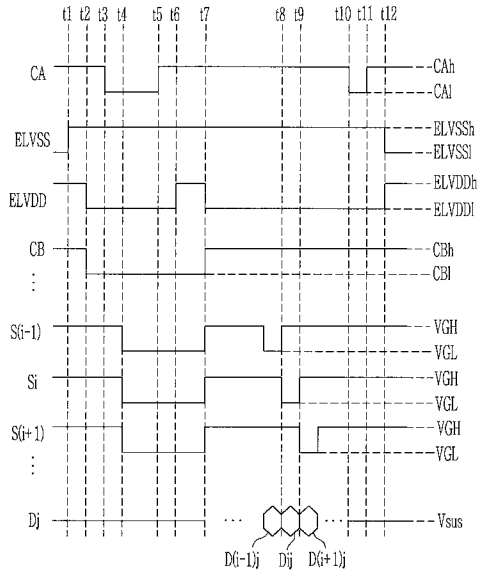
【図1】



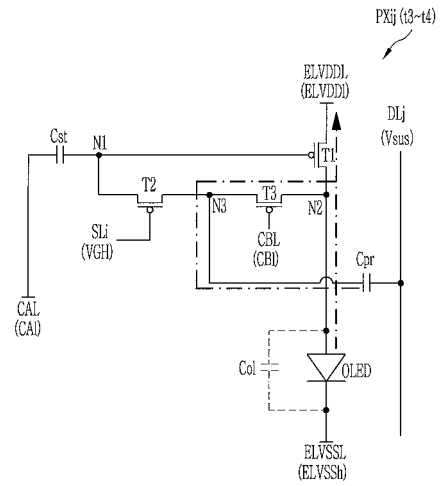
【図2】



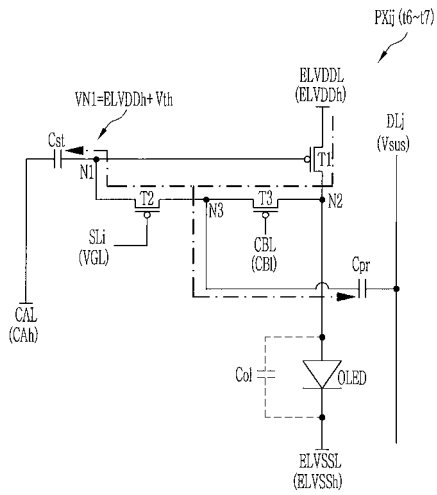
【 図 3 】



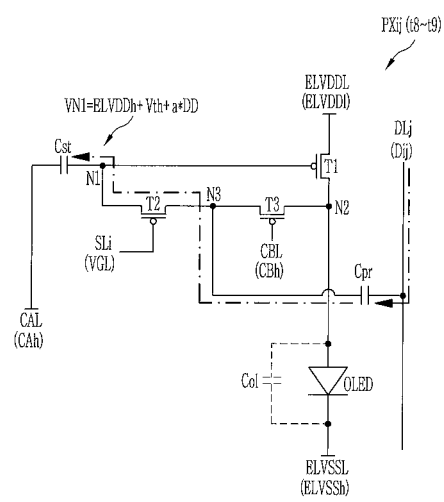
【 図 4 】



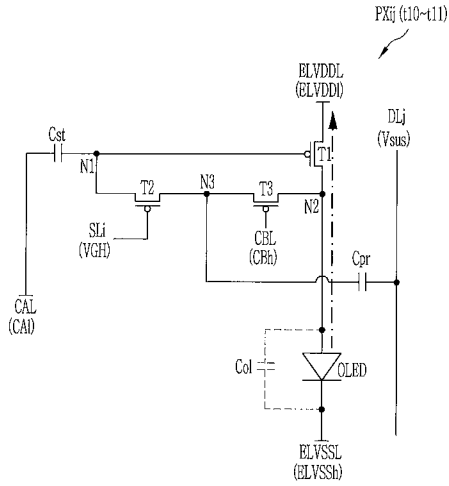
【 図 5 】



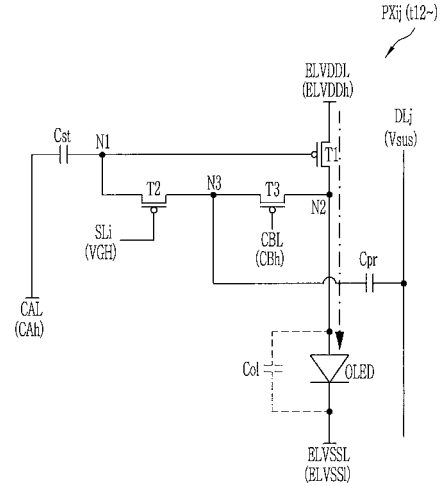
【 図 6 】



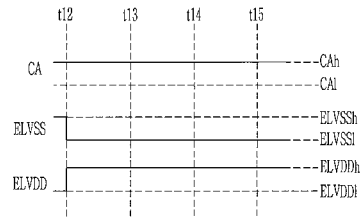
【 図 7 】



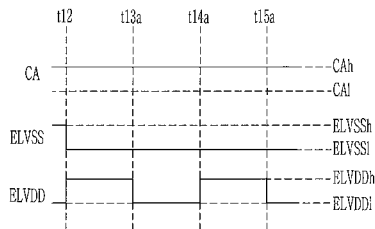
【 図 8 】



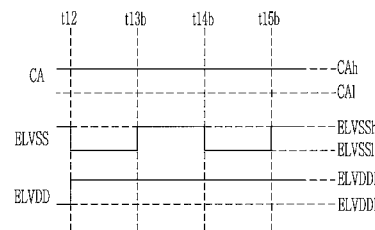
【 図 9 】



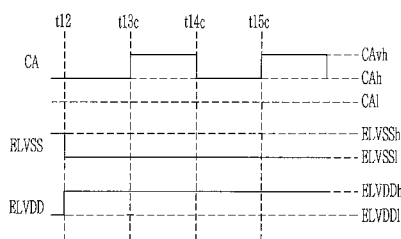
【 図 10 】



【 図 11 】



【 図 12 】



 フロントページの続き

(51)Int.Cl.

F I

テーマコード(参考)

G 0 9 G	3/20	6 4 1 D
H 0 5 B	33/14	A
H 0 1 L	27/32	
G 0 9 F	9/30	3 3 8
G 0 9 F	9/30	3 6 5

F ターム(参考) 3K107 AA01 BB01 CC33 CC35 FF00 HH04 HH05
 5C080 AA06 DD08 EE29 FF03 FF12 JJ02 JJ03 JJ04
 5C094 AA05 AA22 AA53 BA03 BA27 DB01 DB04
 5C380 AA01 BA20 CA12 CB01 CC04 CC07 CC26 CC33 CC41 CC64
 CD023 CE03 CE19 CF07 DA02 DA06

专利名称(译)	显示装置及其驱动方法		
公开(公告)号	JP2020046653A	公开(公告)日	2020-03-26
申请号	JP2019135522	申请日	2019-07-23
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器的股票会社		
[标]发明人	徐榮完		
发明人	徐榮完 禹 ▲ミン▼ 圭 李安洙 李哲坤		
IPC分类号	G09G3/3233 G09G3/20 H01L51/50 H01L27/32 G09F9/30		
CPC分类号	G09G3/3208 G09G3/3233 G09G3/3258 G09G3/3266 G09G3/3291 G09G2300/0819 G09G2300/0842 G09G2310/08 G09G2320/029 G09G2330/00 G09G3/3241 G09G3/3648 G09G2300/0866		
FI分类号	G09G3/3233 G09G3/20.624.B G09G3/20.621.A G09G3/20.611.J G09G3/20.623.X G09G3/20.641.D H05B33/14.A H01L27/32 G09F9/30.338 G09F9/30.365		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC33 3K107/CC35 3K107/FF00 3K107/HH04 3K107/HH05 5C080/AA06 5C080/DD08 5C080/EE29 5C080/FF03 5C080/FF12 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C094/AA05 5C094/AA22 5C094/AA53 5C094/BA03 5C094/BA27 5C094/DB01 5C094/DB04 5C380/AA01 5C380/BA20 5C380/CA12 5C380/CB01 5C380/CC04 5C380/CC07 5C380/CC26 5C380/CC33 5C380/CC41 5C380/CC64 5C380/CD023 5C380/CE03 5C380/CE19 5C380/CF07 5C380/DA02 5C380/DA06		
代理人(译)	山下大洁嗣		
优先权	1020180111052 2018-09-17 KR		
外部链接	Espacenet		

摘要(译)

显示装置及其驱动方法。在每个像素中,栅电极连接到第一节点,每个输入/输出电极连接到第一电源电压线和第二节点,并且栅电极连接到扫描线。第二晶体管,其中每个输入/输出电极连接到第一节点和第三节点,第一电容器,其中一个电极连接到第一节点,另一个电极连接到第一控制线,以及栅极 第三晶体管,其中电极连接到第二控制线,并且每个输入/输出电极连接到第三节点和第二节点,并且一个电极连接到第三节点,另一电极连接到数据线。第二电容器具有连接到第二节点的阳极和连接到第二电源电压线的阴极,每个视频帧对于每个有机发光二极管包括至少两次。它包括至少一个发光时段,该至少一个发光时段是发光时段和发光时段之间的时段。 [选择图]图8

