

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2009-543125

(P2009-543125A)

(43) 公表日 平成21年12月3日(2009.12.3)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/30 (2006.01)	G09G 3/30 J	3K107
G09G 3/20 (2006.01)	G09G 3/20 670J	5C080
HO1L 51/50 (2006.01)	G09G 3/20 642A	5C380
	G09G 3/20 670K	
	G09G 3/20 642P	

審査請求 未請求 予備審査請求 未請求 (全16頁) 最終頁に続く

(21) 出願番号 特願2009-518158 (P2009-518158)
 (86) (22) 出願日 平成19年6月20日 (2007.6.20)
 (85) 翻訳文提出日 平成21年2月24日 (2009.2.24)
 (86) 国際出願番号 PCT/US2007/014323
 (87) 国際公開番号 W02008/002422
 (87) 国際公開日 平成20年1月3日 (2008.1.3)
 (31) 優先権主張番号 11/427, 104
 (32) 優先日 平成18年6月28日 (2006.6.28)
 (33) 優先権主張国 米国 (US)

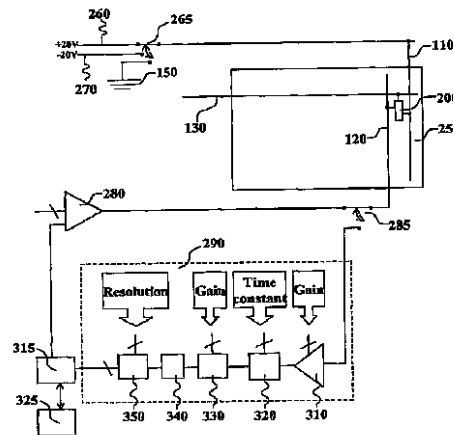
(71) 出願人 590000846
 イーストマン コダック カンパニー
 アメリカ合衆国 ニューヨーク州 ロチェスター ステート ストリート 343
 (74) 代理人 100099759
 弁理士 青木 篤
 (74) 代理人 100077517
 弁理士 石田 敬
 (74) 代理人 100087413
 弁理士 古賀 哲次
 (74) 代理人 100111903
 弁理士 永坂 友康
 (74) 代理人 100128495
 弁理士 出野 知

最終頁に続く

(54) 【発明の名称】 アクティブ・マトリックス・ディスプレイを補償する装置

(57) 【要約】

少なくとも1つのOLED発光画素を有するアクティブ・マトリックスOLEDディスプレイに含まれる1つの画素駆動回路の駆動用トランジスタの閾値電圧 (V_{th}) の変化を補償するために信号電圧に対する調節値を決定する装置であって、画素駆動回路が、データ線と、電力供給線と、駆動用トランジスタと、スイッチング用トランジスタとを備えており；駆動用トランジスタは、電力供給線とOLED発光画素に電氣的に接続され；スイッチング用トランジスタは、駆動用トランジスタのゲート電極とデータ線に電氣的に接続されており；第1の電圧を電力供給線に印加する第1の手段と；第1の電圧とは極性が逆の第2の電圧を電力供給線に印加する第2の手段と；データ線に閾値電圧関連信号を生成させる第3の手段と；その閾値電圧関連信号に反応して信号電圧に対する調節値を計算する第4の手段を備える装置。



【特許請求の範囲】

【請求項1】

少なくとも1つのOLED発光画素を有するアクティブ・マトリックスOLEDディスプレイに含まれる1つの画素駆動回路の駆動用トランジスタの閾値電圧 (V_{th}) の変化を補償するために信号電圧に対する調節値を決定する装置であって、

a) 上記画素駆動回路が、データ線と、電力供給線と、ソース電極とドレイン電極とゲート電極を有する駆動用トランジスタと、ソース電極とドレイン電極とゲート電極を有するスイッチング用トランジスタとを備えており；

b) 上記駆動用トランジスタのソース電極とドレイン電極の一方は、対応する電力供給線に電氣的に接続され、そのソース電極とドレイン電極の他方は、対応するOLED発光画素に電氣的に接続され；

c) 上記スイッチング用トランジスタのソース電極とドレイン電極の一方は、対応する駆動用トランジスタのゲート電極に電氣的に接続され、そのソース電極とドレイン電極の他方は、対応するデータ線に電氣的に接続されており；

d) 正または負の第1の電圧を電力供給線に印加して上記駆動用トランジスタに第1の方向の電流を流すことで上記OLED発光画素が信号電圧に応答して光を出すようにする第1の手段と；

e) 第1の電圧とは極性が逆の第2の電圧を上記電力供給線に印加し、上記駆動用トランジスタに第1の方向とは逆の第2の方向の電流を、その駆動用トランジスタのゲート電極の電位によってその駆動用トランジスタがオフになるまで流す第2の手段と；

f) 上記データ線上に、上記駆動用トランジスタのゲート電極上の電位の関数である閾値電圧関連信号を生成させる第3の手段と；

g) その閾値電圧関連信号に応答して信号電圧に対する調節値を計算する第4の手段を備える装置。

【請求項2】

上記OLED発光画素が非反転OLED画素であり、第1の電圧がグラウンド値に対して正である、請求項1に記載の装置。

【請求項3】

上記OLED発光画素が反転OLED画素であり、第1の電圧がグラウンド値に対して負である、請求項1に記載の装置。

【請求項4】

上記駆動用トランジスタと上記スイッチング用トランジスタがn型トランジスタである、請求項1に記載の装置。

【請求項5】

上記駆動用トランジスタと上記スイッチング用トランジスタがp型トランジスタである、請求項1に記載の装置。

【請求項6】

上記第4の手段が、相関二重サンプリング回路を備える、請求項1に記載の装置。

【請求項7】

上記第4の手段が、アナログ/デジタル変換器と、閾値電圧を計算する計算回路を備える、請求項1に記載の装置。

【請求項8】

上記第4の手段がさらに、信号電圧に対する調節値を、上記画素駆動回路のスイッチング用トランジスタを通じ、動作中のその画素駆動回路の駆動用トランジスタのゲート電極に印加する、請求項1に記載の装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、ディスプレイ素子を駆動するためのアクティブ・マトリックス型ディスプレイ装置に関する。

10

20

30

40

50

【背景技術】

【0002】

近年、画像表示装置は高解像度かつ高画質であることが必要になってきており、そのような画像表示装置は、低消費電力で、薄く、軽量で、視野角が広いことが望ましい。このような条件があるため、薄膜能動素子（薄膜トランジスタ（TFTとも呼ばれる））がガラス基板の上に形成された後、その上にディスプレイ素子が形成される表示装置（ディスプレイ）が開発されている。

【0003】

一般に、能動素子を形成する基板は、アモルファス・シリコンまたはポリシリコンなどの半導体膜を形成した後、パターニングがなされ、金属を用いて相互接続が形成される。個々の能動素子の電気的特性には差があるため、アモルファス・シリコンは駆動用のIC（集積回路）を基板上に必要とし、ポリシリコンは駆動用の回路を基板上に形成することができる。現在広く利用されている液晶ディスプレイ（LCD）では、アモルファス・シリコン型が大型スクリーン用に広く使用されているのに対し、ポリシリコン型は、中型または小型のスクリーンにおいてより一般的である。

【0004】

一般に、有機EL素子はTFTと組み合わせて使用され、電流を制御するために電圧／電流制御操作がなされる。電圧／電流制御操作は、信号電圧をTFTのゲート端子に印加してソースとドレインの間の電流を制御する操作を意味する。その結果、有機EL素子から出る光の強度を調節することと、ディスプレイを制御して望むグラデーションにすることができる。

【0005】

しかしこの構成では、有機EL素子から出る光の強度はTFTの特性に極めて敏感である。特にアモルファス・シリコン製TFT（a-Siと呼ぶ）に関しては、時間経過とともにトランジスタの閾値電圧が変化するため、隣接した画素間で電気的特性に比較的大きな差が生じることが知られている。これは、有機ELディスプレイの表示品質、特にスクリーンの一様性が低下する主要な原因である。この効果は、補償されないと、スクリーン上の画像の“焼き付き”につながる可能性がある。

【0006】

Gohら（IEEE Electron Device Letters、第24巻、第9号、583～585ページ）は、この効果を補償するため、データをロードする前に予備充電サイクルがある画素回路を提案している。キャパシタと、選択用トランジスタと、電力用トランジスタと、電力供給線と、データ線と、選択線とを備える標準的なOLED画素回路とは異なり、Gohの回路では、追加の1つの制御線と、追加の2つのスイッチング用トランジスタを利用している。Jungら（IMID '05 Digest、793～796ページ）は、追加の1つの制御線と、追加の1つのキャパシタと、追加の3つのトランジスタとを備えた同様の回路を提案している。このような回路は駆動用トランジスタの閾値電圧の変化を補償するのに使用できるが、その回路によってディスプレイがより複雑になるため、コストが増大するとともに、製造される製品に欠陥が発生する可能性が大きくなる。さらに、このような回路は一般に薄膜トランジスタ（TFT）を含んでいるため、ディスプレイの基板面積の一部を必然的に占有する。ボトム・エミッション型デバイスではアパーチャ比が重要であるため、このような追加の回路があるとアパーチャ比が小さくなる。そのためボトム・エミッション型ディスプレイは使用不能になることさえある。したがってOLEDディスプレイに含まれる画素回路の電気的特性の変化を、このようなディスプレイのアパーチャ比を低下させることなく補償する必要性が相変わらず存在している。

【発明の概要】

【発明が解決しようとする課題】

【0007】

したがって本発明の1つの目的は、OLEDディスプレイに含まれる画素回路の電気的特性の変化を補償する装置と方法を提供することである。

10

20

30

40

50

【課題を解決するための手段】

【0008】

この目的は、少なくとも1つのOLED発光画素を有するアクティブ・マトリックスOLEDディスプレイに含まれる1つの画素駆動回路の駆動用トランジスタの閾値電圧 (V_{th}) の変化を補償するために信号電圧に対する調節値を決定する装置であって、

a) 画素駆動回路が、データ線と、電力供給線と、ソース電極とドレイン電極とゲート電極を有する駆動用トランジスタと、ソース電極とドレイン電極とゲート電極を有するスイッチング用トランジスタとを備えており；

b) 駆動用トランジスタのソース電極とドレイン電極の一方は、対応する電力供給線に電氣的に接続され、そのソース電極とドレイン電極の他方は、対応するOLED発光画素に電氣的に接続され；

10

c) スwitching用トランジスタのソース電極とドレイン電極の一方は、対応する駆動用トランジスタのゲート電極に電氣的に接続され、そのソース電極とドレイン電極の他方は、対応するデータ線に電氣的に接続されており；

d) 正または負の第1の電圧を電力供給線に印加して駆動用トランジスタに第1の方向の電流を流すことでOLED発光画素が信号電圧に応答して光を出すようにする第1の手段と；

e) 第1の電圧とは極性が逆の第2の電圧を電力供給線に印加し、駆動用トランジスタに第1の方向とは逆の第2の方向の電流を、その駆動用トランジスタのゲート電極の電位によってその駆動用トランジスタがオフになるまで流す第2の手段と；

f) データ線上に、駆動用トランジスタのゲート電極上の電位の関数である閾値電圧関連信号を生成させる第3の手段と；

20

g) その閾値電圧関連信号に応答して信号電圧に対する調節値を計算する第4の手段を備える装置によって達成される。

【発明の効果】

【0009】

本発明の1つの利点は、OLEDディスプレイの薄膜トランジスタの電氣的特性の変化を補償できることである。本発明のさらに別の1つの利点は、ボトム・エミッション型OLEDディスプレイのアーチャ比を小さくすることなく、しかも画素内回路をより複雑にすることなく、そのような補償ができることである。

【図面の簡単な説明】

30

【0010】

【図1】従来技術でよく知られているOLED画素駆動回路の概略回路図である。

【図2】本発明で有用な一般的なOLED画素駆動回路の一実施態様の概略回路図である。

【図3】本発明で有用な一般的なOLED画素駆動回路の別の実施態様の概略回路図である。

【図4A】画素駆動回路の一例の一部における本発明の操作の結果を段階ごとに示している。

【図4B】画素駆動回路の一例の一部における本発明の操作の結果を段階ごとに示している。

【図4C】画素駆動回路の一例の一部における本発明の操作の結果を段階ごとに示している。

40

【図4D】画素駆動回路の一例の一部における本発明の操作の結果を段階ごとに示している。

【図5】アクティブ・マトリックスOLEDディスプレイに含まれる1つの画素駆動回路の駆動用トランジスタの閾値電圧の変化を補償するエラー訂正電圧を決定するための本発明による回路の一実施態様の概略回路図である。

【図6】アクティブ・マトリックスOLEDディスプレイに含まれる1つの画素駆動回路の駆動用トランジスタの閾値電圧の変化を補償するエラー訂正電圧を決定するための本発明による方法の一実施態様のブロック・ダイアグラムである。

【発明を実施するための形態】

50

【0011】

図1を参照すると、本発明で使用できるOLED画素駆動回路の一実施態様の概略回路図が示してある。このような画素駆動回路は、アクティブ・マトリックスOLEDディスプレイにおいて従来からよく知られている。OLED画素駆動回路100は、データ線120と、電力供給線110と、選択線130と、駆動用トランジスタ170と、スイッチング用トランジスタ180と、OLED発光画素160と、キャパシタ190を備えている。駆動用トランジスタ170は、ドレイン電極145と、ソース電極155と、ゲート電極165を備えている。画素駆動回路100では、駆動用トランジスタ170のドレイン電極145は電力供給線110に電氣的に接続されているのに対し、ソース電極155はOLED発光画素160に電氣的に接続されている。電氣的に接続されているとは、素子同士が直接接続されるか、別の素子（例えばスイッチ、ダイオード、別のトランジスタなど）を介して接続されていることを意味する。ソース電極とドレイン電極の接続が逆になった実施態様も可能であることが理解されよう。OLED発光画素160は非反転OLED画素であり、画素のアノードが電力供給線110に電氣的に接続され、画素のカソードがグラウンド150に電氣的に接続されている。スイッチング用トランジスタ180は、ゲート電極195のほか、ソース電極とドレイン電極を有する。このようなトランジスタは一般に二方向性であるため、ソース電極とドレイン電極は、まとめてソース電極またはドレイン電極185として示してある。スイッチング用トランジスタ180のソース電極とドレイン電極185の一方は駆動用トランジスタ170のゲート電極165に電氣的に接続されているのに対し、他方の電極はデータ線120に電氣的に接続されている。ゲート電極195は選択線130に電氣的に接続されている。OLED発光画素160は、電力供給線110とグラウンド150の間を流れる電流によって電力を供給される。この実施態様では、電力供給線110は、OLED発光画素160を駆動するためにグラウンド150に対して正電位になっている。通常の駆動電位は、この明細書では第1の電圧と呼び、この実施態様では正である。この電位によって電流が駆動用トランジスタ170とOLED発光画素160の中を第1の方向に流れ（すなわち電子はグラウンド150から電力供給線110へと流れ）、OLED発光画素160に光を発生させる。電流の大きさ、したがって出る光の強度は、駆動用トランジスタ170によって制御される。より正確には、駆動用トランジスタ170のゲート電極165上の信号電圧の大きさによって制御される。書き込みサイクルの間、書き込みのために選択線130がスイッチング用トランジスタ180をアクティブにすると、データ線120上の信号電圧が書き込まれて駆動用トランジスタ170が駆動され、ゲート電極165と電力供給線110の間に接続されたキャパシタ190に記憶される。

10

20

30

【0012】

ここで図2に移ると、本発明で利用できるOLED画素駆動回路の別の実施態様の概略回路図が示してある。画素駆動回路105は上に説明した画素駆動回路100と同様にして構成されている。しかしOLED発光画素140は反転OLED画素である。この場合には画素のカソードが電力供給線110に電氣的に接続され、アノードがグラウンド150に電氣的に接続される。この実施態様では、OLED発光画素140を駆動するのに電力供給線110はグラウンド150に対して負電位でなければならない。したがってこの実施態様では、第1の電圧はグラウンド150に対して負であり、OLED発光画素140を駆動するために電流が流れる第1の方向は、図1とは逆になる。以下の例では、OLED画素駆動回路の構造と機能にとって必要な場合には電位と電流の方向を逆にできること、そしてそのような変更は本発明の範囲に含まれることが理解されよう。

40

【0013】

上記の実施態様では、駆動用トランジスタとスイッチング用トランジスタはn-チャンネル・トランジスタで構成されている。当業者であれば、駆動用トランジスタとスイッチング用トランジスタをp-チャンネル・トランジスタにし、それに合わせて回路によく知られた適切な変更を施した実施態様も本発明において有用であることが理解できよう。

【0014】

実際には、アクティブ・マトリックス・ディスプレイでは、キャパシタンスは別の部品としては設けられておらず、駆動用トランジスタを形成する薄膜トランジスタ区画の一部に存在することがしばしばある。図3に、本発明において有用なこのタイプの一般的なOLE

50

D画素駆動回路200の一実施態様の概略回路図を示してある。駆動用トランジスタ210は、ゲート電極215と電力供給線110の間に接続されたキャパシタ230も備えている。このキャパシタは、ゲート-電力キャパシタまたは C_{gp} とも呼ばれる。駆動用トランジスタ210は、一般に、ゲート電極215とOLED発光画素160の間により小さな寄生キャパシタ220を元々備えている。このキャパシタは、ゲート-OLEDキャパシタまたは C_{go} とも呼ばれる。いくつかの実施態様では、 C_{gp} と C_{go} の相対的な大きさを逆転させることができる。画素駆動回路100におけるのと同様、OLED発光画素160を正常に動作させるための第1の電圧は正である。電位が逆転している（例えば電力供給線110がグラウンド150に対して負電位である）場合には、OLED発光画素160は非動作状態になり、代わりにキャパシタンス C_{OLED} を持つキャパシタとして機能することになる。この電位は、第1の電圧とは極性が逆であり、この明細書では第2の電圧と呼ぶ。この第2の電圧により、電流が駆動用トランジスタ210の中を上記の第1の方向とは逆の第2の方向に流れる。しかしこの第2の方向への電流の流れは、回路（OLED発光画素を含む）内のさまざまなキャパシタが充電されるまで起こるだけであり、充電された時点で駆動用トランジスタはオフになる。ここに説明した画素駆動回路のこの性質を利用することが、本発明の重要な1つの特徴である。それについてこれから説明する。

10

【0015】

ここで図4A～図4Dに移ると、画素駆動回路200の一例の一部における本発明の操作の結果を段階ごとに示してある。図4Aを準備するとき、電力供給線110とゲート電極215を電位ゼロ・ボルトにする。本発明を実施するのに電力供給線110またはゲート電極215を最初にゼロ・ボルトにする必要はない。しかしそうすると本発明の利用法の説明がわかりやすくなる。ゲート電極215をデータ線120に電氣的に接続するスイッチング用トランジスタはオフであるため、ゲート電極215は孤立している。次に、-20Vという第2の電圧を電力供給線110に印加する。OLED発光画素160は、第2の電圧があると非動作状態になり、キャパシタとして機能する。ここに図示した例では、OLEDキャパシタンス C_{OLED} は3.5pFであり、ゲート-OLEDキャパシタンス C_{go} は0.089pFであり、ゲート-電力キャパシタンス C_{gp} は0.275pFである。図4Aに示した電圧は、ゲートと電力供給線の電位が両方とも最初はゼロである場合に電流が少しでも流れる前にこれらのキャパシタンスで予想される電圧である。ゲートまたは電力供給線（またはその両方）の電位がゼロでない場合には、得られる電圧は異なるであろうが、それでもこれらキャパシタンスの関数である。

20

30

【0016】

すると電流は駆動用トランジスタ210の中を第2の方向に流れ（すなわち電子が電力供給線110からグラウンド150へと流れ）、 C_{OLED} キャパシタが充電される。 C_{OLED} の電荷が増大するにつれ、駆動用トランジスタ210のソース電極とドレイン電極の間の電位が低下する。それと同時に駆動用トランジスタ210のゲート電極（スイッチング用トランジスタ180によって孤立している）の電位がシフトし、ゲートからソースへの電位差とゲートからドレインへの電位差の比が、それぞれのキャパシタンスの比の逆数に比例して維持される。

$$V_{gp}/V_{go} = C_{go}/C_{gp} \quad (\text{式1})$$

【0017】

電流は、駆動用トランジスタ210のゲート電極215と電力供給線110の間の電位 V_{go} がその駆動用トランジスタの閾値電圧の値に低下するまで流れ続け、閾値電圧になった時点で駆動用トランジスタがオフになる。オフになるとは、駆動用トランジスタ210を流れる電流が実質的にゼロになることを意味する。しかしトランジスタには、閾値電圧またはそれ以下の条件下で少量の漏れ電流があることが知られている。そのようなトランジスタを本発明ではうまく利用することができる。説明を目的として、この例では駆動用トランジスタ210の閾値電圧 V_{th} が3.0Vであると仮定する。図4Bは、この時点でキャパシタに電荷が貯えられることによって得られる電圧を示している。この電圧は、トランジスタの閾値電圧の関数である。したがってゲート電圧は閾値電圧に関係する信号であり、以下の式2によって閾値電圧と関係づけることができる。ただし PV_{DD2} は、電力供給線110に印加される第2の電圧（例えばこの例では-20V）を表わす。

40

50

$$V_{gate} = PV_{DD2} + V_{th} \quad (\text{式2})$$

【0018】

電圧が図4Bに示したように平衡した後、選択線130がスイッチング用トランジスタ180をアクティブにしてゲート電極215をデータ線120に接続する。ゲート電極の電圧は伝達関数（ここでは $f(x)$ と表わす）によって変化する。伝達関数は、スイッチング用トランジスタ180と、選択線130の電位変化と、回路のレイアウトと、データ線120に接続された外部回路のキャパシタンスおよびインピーダンスと、データ線120上で切り換えられる画素の数とに依存する。当業者であれば、設計に基づいて伝達関数を予想すること、または伝達関数を測定することができよう。したがってデータ線120上に生じる電圧(V_{out})は、駆動用トランジスタのゲート電極上の電位の関数となる閾値電圧関連信号であり、以下のように表わされる。

$$V_{out} = f(V_{ゲート}) \quad (\text{式3})$$

【0019】

伝達関数 $f(x)$ は逆関数を求めることができ、 $f^{-1}(x)$ と表わされる。閾値電圧は、測定された電圧から以下のように計算できる。

$$V_{th} = f^{-1}(V_{out}) - PV_{DD2} \quad (\text{式4})$$

【0020】

あるいはスイッチング用トランジスタ180をアクティブにして電位を測定する前に追加のステップを実施し、電力供給線110の電位を第3の電圧に変化させることができる。そうすると、図4Cに示してあるように、キャパシタンスに基づいて電位が再分配される。電圧が正しく（この例ではゼロに）選択されている場合には、電流は、駆動用トランジスタ210の中を、OLEDを光らせるのに用いる方向に流れる。

【0021】

OLEDは逆バイアス状態に留まるため、光は出ない。電流は、ゲートとOLEDの電位差が、発光に用いる方向に電流を流すための駆動用トランジスタの閾値電圧と等しくなるまで流れ続ける。図4Dには、この時点において回路で得られる電圧を示してある。ゲート電圧は、閾値電圧と以下のように関係づけることができる。

$$V_{ゲート} = PV_{DD3} - V_{th} C_{gp} / C_{go} \quad (\text{式5})$$

ここに、 PV_{DD3} は、電力供給線110に印加される第3の電圧（例えばこの例ではゼロ）を表わす。この場合、閾値電圧は、測定された電圧から以下のように計算できる。

$$V_{th} = -C_{go} (f^{-1}(V_{out}) - PV_{DD3}) / C_{gp} \quad (\text{式6})$$

【0022】

逆駆動電位を小さくするこの最終ステップ（図4Cと図4D）は、駆動用トランジスタ210の閾値電圧が順動作と逆動作で異なる場合に有用である。

【0023】

トランジスタを使用していくにつれて閾値電圧は変化する可能性があるため、閾値電圧の調節値を計算せねばならない可能性がある。これは、今計算した閾値電圧と初期閾値電圧の差：

$$\text{調節値} = V_{th} - V_{thi} \quad (\text{式7})$$

である。ここに V_{thi} は、トランジスタの初期閾値電圧を表わす。

【0024】

ここで図5に移り、図3～図4Dも参照すると、この明細書で説明した1つの画素駆動回路の駆動用トランジスタの閾値電圧の変化を補償するために信号電圧に対する調節値を決定する本発明の装置の一実施態様の概略回路図が示してある。アクティブ・マトリックスOLEDディスプレイ250は、少なくとも1つのOLED発光画素を持ち、それぞれのOLED発光画素200は、上に説明した画素駆動回路を備えている。通常の動作中は、電源260（正の電源）が、スイッチ265を通じて電力供給線110に第1の電圧（ PV_{DD1} とも呼ぶ）を印加し、上に説明したようにして駆動用トランジスタの中を第1の方向に電流を流れさせる。するとOLED発光画素160が光を出す。光は、デジタル/アナログ変換器280に接続されたデータ線120によって設定される信号電圧に応答して発生し、その強度は駆動用トランジスタ210の中

10

20

30

40

50

を流れる電流に比例する。デジタル/アナログ変換器280は、所定の画素から出る光の望ましい強度を表わすデジタル入力をアナログ信号電圧に変換する。選択線130により、そのアナログ信号電圧を、選択された画素回路のキャパシタに書き込むことができる。図を見やすくするために示してはいないが、OLEDディスプレイ250は、従来技術で知られているように、アレイ状に配置された複数の画素駆動回路200を含むことができ、さらに、多数の電力供給線と選択線とデータ線も備えることができることが理解されよう。

【0025】

OLEDディスプレイ250の駆動用トランジスタの閾値電圧 (V_{th}) の変化を補償するため信号電圧に対する調節値を決定するには、上に説明したようにして第1の電圧とは極性が逆の第2の電圧を電力供給線と画素駆動回路に印加してOLEDを非動作状態にする必要がある。電圧源270 (この実施態様では負の電源) が、スイッチ265を通じ、第1の電圧とは極性が逆の第2の電圧 (PV_{DD2}) を電力供給線110に印加する。上に説明したように、このようにすると、電流が、駆動用トランジスタの中を通常動作の第1の方向とは逆の第2の方向に流れる。これは、駆動用トランジスタのゲート電圧の電位がその駆動用トランジスタをオフにする値になるまで続く。スイッチ265は、場合によっては画素駆動回路を第3の電圧状態 (PV_{DD3}) (例えばグラウンド150) に切り換えることもできる。第2と第3の電圧操作の間、データ線120は出力線になることができ、駆動用トランジスタ210のゲート電極215の関数である閾値電圧関連信号を提供する。スイッチ285は、そのようなデータ出力の間を通じ、データ線120を、閾値電圧関連信号に応答する相関二重サンプリング回路290に接続する。データ線120が多数ある場合には、各データ線は専用の相関二重サンプリング回路290を持つこと、またはより少数の相関二重サンプリング回路が存在していて、多重化によりすべてのデータ線のデータのサンプリングを順番に行なえるようにすることができる。相関二重サンプリング回路290は、積分器310と、低域フィルタ320と、相関二重サンプリング・ユニット330と、サンプリング・保持素子340と、アナログ/デジタル変換器350を備えている。相関二重サンプリング回路290は公知であり、長いデータ線上のわずかな電荷を増幅して読み出すための市販の集積回路である。その一例は、インディゴ社のISC9717である。相関二重サンプリング回路290からのデータはプロセッサ315に送られる。プロセッサ315は、そのデータを生データとしてメモリ325に記憶させること、または式4、式6、ルックアップ表のいずれかによって駆動用トランジスタの現在の閾値電圧を計算するための計算回路を備えることができる。プロセッサ315は、現在の閾値電圧と初期閾値電圧 (駆動用トランジスタ210の劣化が起こる前の閾値電圧) の差から式7によって信号電圧に対する調節値を計算することができる。初期閾値電圧は、画素駆動回路200が新しいときに測定してその値をメモリに記憶させることができる。OLEDディスプレイ250が動作中は、プロセッサ315は、デジタル/アナログ変換器280を通じて調節値を信号電圧に適用することができる。デジタル/アナログ変換器280は信号電圧を調節できるため、データ線120に調節値を適用すること、すなわち画素駆動回路200のスイッチング用トランジスタ180を通じて駆動用トランジスタ210のゲート電極215に調節値を適用することができる。プロセッサ315とメモリ325は、個別の集積回路で製造すること、または単一のパッケージの中にSiP (システム・イン・パッケージ) として封止することができる。メモリ325は、プロセッサ315の中にSoC (システム・オン・チップ) として組み込むこともできる。

【0026】

実際には、相関二重サンプリング回路290などの回路は、各画素について2回の測定を行なう。第1の測定は、信号なし (例えばスイッチング用トランジスタ180がオフ) のデータ線120についてなされ、相関二重サンプリング回路290はデータ線の雑音レベルを得る。第2の測定は、図4Bと図4Dのように電位が平衡してスイッチング用トランジスタ180がオンにされた後になされ、相関二重サンプリング回路290は、データ線120上の閾値電圧関連信号の読み取り値を得る。

【0027】

ここで図6に移り、図3~図5も参照すると、アクティブ・マトリックスOLEDディスプレイに含まれる1つの画素駆動回路の駆動用トランジスタの閾値電圧の変化を補償するため

に信号電圧に対する調節値を決定し、次いでその調節値を適用するための本発明の装置を利用する方法の一実施態様のブロック・ダイアグラムが示してある。最初に、すべてのデータ線120を初期電圧に設定し、適切な選択線130を選択してスイッチング用トランジスタ180をオンにすることにより、1つの行全体の画素駆動回路200のゲート電圧をその初期電圧に設定する（ステップ410）。初期ゲート電圧は便宜上ゼロ・ボルトにすること、またはそれとは異なるあらかじめ選択した電圧にすることができる。次にスイッチング用トランジスタ180をオフにする（ステップ420）。次に、スイッチ265を通じて負の電圧源270を電力供給線110に接続することにより、第1の駆動電圧とは極性が逆の第2の電圧をOLED発光画素160に印加する（ステップ430）。するとOLEDは非動作状態になる。すると画素駆動回路の中を電流が流れることができ（ステップ440）、キャパシタ（OLED160、ゲート-OLE 10
Dキャパシタ220、ゲート-電力キャパシタ230）が充電される。電流は、ゲート-電力キャパシタ230を横断する電位差が駆動用トランジスタ210の閾値電圧と等しくなるまで流れ、その時点で駆動用トランジスタがオフになる。得られる電圧は図4Bに示したようになる。次に、データ線120をスイッチ285によって応答回路（例えば相関二重サンプリング回路290）に接続し（ステップ450）た後、適切な選択線130を選択することにより、対応する行の画素駆動回路200のためのスイッチング用トランジスタ180をオンにする（ステップ460）。すると閾値電圧関連信号が相関二重サンプリング回路290によって測定される（ステップ470）。閾値電圧 V_{th} は、上記の式4によって閾値電圧関連信号と関係している。プロセッサ315は、この式またはルックアップ表を利用し、選択された行の画素駆動回路200の各駆動用トランジスタ210について、閾値電圧と、信号電圧に対する調節値とを計算し、 20
または見だし、その一方または両方をメモリ325に記憶させることができる（ステップ480）。OLEDディスプレイ250に画素駆動回路200の行がさらに存在している場合には（ステップ485）、このプロセスを繰り返す。画素駆動回路の行がもはや存在していない場合には、閾値電圧の決定操作が終了する。プロセッサ315は、信号電圧に対する調節値をデジタル/アナログ変換器280に適用して各駆動用トランジスタ210のゲート電圧を調節することで、閾値電圧の変化を補償することができる（ステップ490）。ステップ490は、ステップ485の直後である必要はない。例えばステップ410～485は、OLEDディスプレイ250のパワーがオフにされたときに画素駆動回路200のすべての行に対して順番に実施し、調節値をメモリに記憶させることができる。ステップ490は、ディスプレイが次にオンにされたときにすべての画素駆動回路200に対して実施することができる。 30

【0028】

当業者であれば、他の実施態様も可能であることが理解できよう。例えばステップ440の後、スイッチ265を通じてグラウンド150を電力供給線110に接続することによって駆動電圧を別の電圧である例えばゼロ・ボルトに設定し、その後電流を再び流して図4Dに示した状態に到達させることができる。この場合、プロセッサ315は、ステップ480で上記の式6を利用し、閾値電圧と、信号電圧に対する調節値とを決定することができる。

【符号の説明】

【0029】

100	画素駆動回路	
105	画素駆動回路	40
110	電力供給線	
120	データ線	
130	選択線	
140	OLED発光画素	
145	ドレイン電極	
150	グラウンド	
155	ソース電極	
160	OLED発光画素	
165	ゲート電極	
170	駆動用トランジスタ	50

180	スイッチング用トランジスタ	
185	ソース電極またはドレイン電極	
190	キャパシタ	
195	ゲート電極	
200	画素駆動回路	
210	駆動用トランジスタ	
215	ゲート電極	
220	キャパシタ	
230	キャパシタ	
250	OLEDディスプレイ	10
260	電圧源	
265	スイッチ	
270	電圧源	
280	デジタル/アナログ変換器	
285	スイッチ	
290	相関二重サンプリング回路	
310	積分器	
315	プロセッサ	
320	低域フィルタ	
325	メモリ	20
330	相関二重サンプリング・ユニット	
340	サンプリング・保持素子	
350	アナログ/デジタル変換器	
410	ブロック	
420	ブロック	
430	ブロック	
440	ブロック	
450	ブロック	
460	ブロック	
470	ブロック	30
480	ブロック	
485	判断ブロック	
490	ブロック	

【 図 1 】

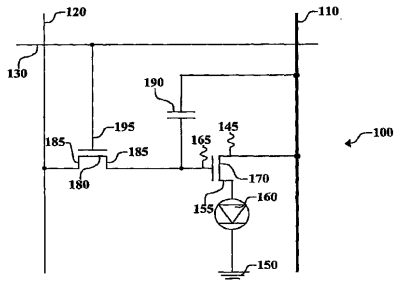


FIG. 1

【 図 3 】

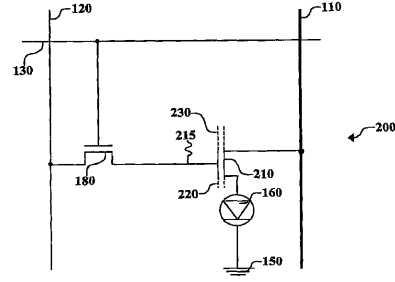


FIG. 3

【 図 2 】

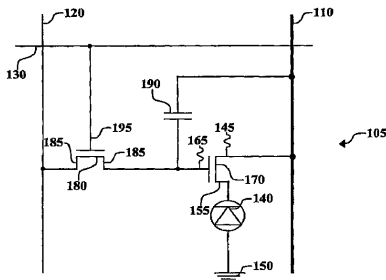


FIG. 2

【 図 4 A 】

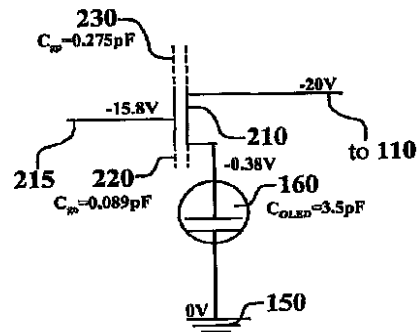


FIG. 4A

【 図 4 B 】

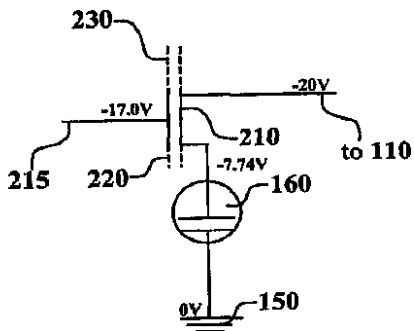


FIG. 4B

【 図 4 C 】

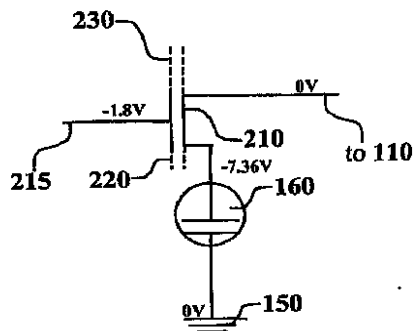


FIG. 4C

【 図 4 D 】

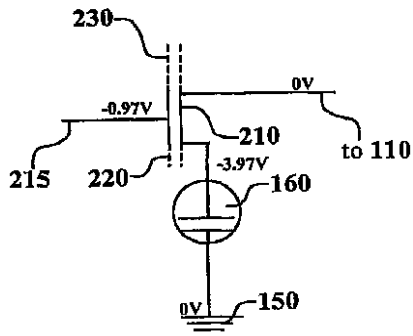


FIG. 4D

【 図 5 】

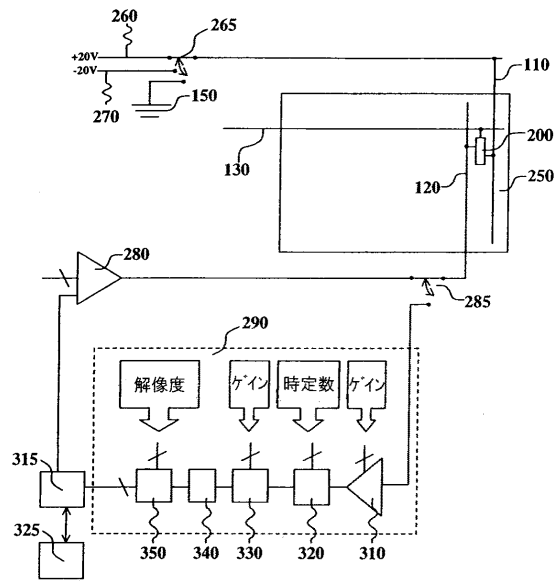


FIG. 5

【 図 6 】

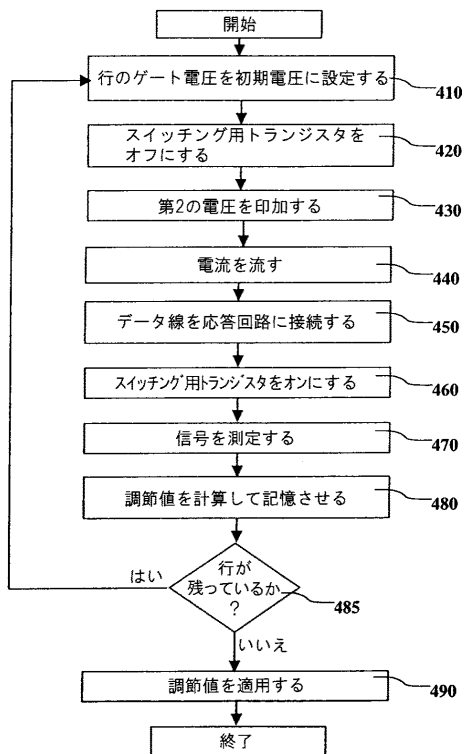


FIG. 6

【 国際調査報告 】

INTERNATIONAL SEARCH REPORT

International application No
PCT/US2007/014323

A. CLASSIFICATION OF SUBJECT MATTER INV. 609G3/32		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols) G09G		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the International search (name of data base and, where practical, search terms used) EPO-Internal, WPI Data		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	WO 2005/069267 A (KONINKL PHILIPS ELECTRONICS NV [NL]; CHILDS MARK J [GB]) 28 July 2005 (2005-07-28) page 3, line 14 - page 4, line 13 page 7, line 30 - page 8, line 32 page 9, line 20 - page 10, line 19 figures 3-5	1-8
X	WO 2004/097782 A (KONINKL PHILIPS ELECTRONICS NV [NL]; DEANE STEVEN C [GB]) 11 November 2004 (2004-11-11) page 3, line 22 - page 4, line 23 page 9, line 18 - page 14, line 5 figures 3-5,7	1-8
----- -/-		
<input checked="" type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex.		
* Special categories of cited documents : *A* document defining the general state of the art which is not considered to be of particular relevance *E* earlier document but published on or after the international filing date *L* document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) *O* document referring to an oral disclosure, use, exhibition or other means *P* document published prior to the international filing date but later than the priority date claimed *T* later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention *X* document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone *Y* document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art. *&* document member of the same patent family		
Date of the actual completion of the international search 9 January 2008		Date of mailing of the international search report 24/01/2008
Name and mailing address of the ISA/ European Patent Office, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Tx. 31 651 epo nl, Fax: (+31-70) 340-3016		Authorized officer Ladiray, Olivier

INTERNATIONAL SEARCH REPORT

International application No PCT/US2007/014323

C(Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US 2006/007238 A1 (YAMAMOTO YASUHIRO [JP]) 12 January 2006 (2006-01-12) paragraph [0018] figure 1	6
A	US 2004/239596 A1 (ONO SHINYA [JP] ET AL) 2 December 2004 (2004-12-02) paragraphs [0025] - [0040] figures 1,2,3A-3C	1

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No
PCT/US2007/014323

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
WO 2005069267 A	28-07-2005	CN 1910640 A	07-02-2007
		EP 1721305 A1	15-11-2006
		JP 2007519956 T	19-07-2007
		KR 20070000422 A	02-01-2007
		US 2007164959 A1	19-07-2007
WO 2004097782 A	11-11-2004	EP 1627372 A1	22-02-2006
		JP 2006525539 T	09-11-2006
		KR 20060015571 A	17-02-2006
		US 2006208971 A1	21-09-2006
US 2006007238 A1	12-01-2006	JP 2006020022 A	19-01-2006
US 2004239596 A1	02-12-2004	CN 1527267 A	08-09-2004
		JP 2004252110 A	09-09-2004
		TW 277040 B	21-03-2007

フロントページの続き

(51)Int.Cl. F I テーマコード(参考)
H 0 5 B 33/14 A

(81)指定国 AP(BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), EP(AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, LV, MC, MT, NL, PL, PT, RO, SE, SI, SK, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW

(74)代理人 100093665

弁理士 蛸谷 厚志

(72)発明者 ハマー, ジョン ウィリアム

アメリカ合衆国, ニューヨーク 1 4 6 2 6, ロチェスター, ストラウブ ロード 2 2 6

(72)発明者 パーレット, ゲイリー

アメリカ合衆国, ニューヨーク 1 4 6 2 4, ロチェスター, ウェストサイド ドライブ 1 9 0
9

F ターム(参考) 3K107 AA01 BB01 CC21 CC31 CC36 EE03 HH00 HH04 HH05
5C080 AA06 BB05 DD05 DD29 FF11 FF12 JJ02 JJ03 JJ07
5C380 AA01 AB06 AB12 AB22 BA13 BA39 BB03 BB04 BD04 BD11
CA04 CA12 CA32 CA51 CB01 CC02 CC09 CC26 CC27 CC33
CC41 CC62 CC72 CD012 CE04 CF01 CF13 CF20 CF48 CF49
CF62 CF70 DA02 DA06 DA39 DA40 DA50 EA02 EA05 FA02
FA21 FA28 GA17 HA03 HA05 HA12

专利名称(译)	补偿有源矩阵显示的设备		
公开(公告)号	JP2009543125A	公开(公告)日	2009-12-03
申请号	JP2009518158	申请日	2007-06-20
[标]申请(专利权)人(译)	伊斯曼柯达公司		
申请(专利权)人(译)	伊士曼柯达公司		
[标]发明人	ハマージョンウィリアム パーレットゲイリー		
发明人	ハマー, ジョン ウィリアム パーレット, ゲイリー		
IPC分类号	G09G3/30 G09G3/20 H01L51/50		
CPC分类号	G09G3/3233 G09G3/3291 G09G2300/0842 G09G2300/0866 G09G2310/0254 G09G2310/0256 G09G2320/0295 G09G2320/043		
FI分类号	G09G3/30.J G09G3/20.670.J G09G3/20.642.A G09G3/20.670.K G09G3/20.642.P H05B33/14.A		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC21 3K107/CC31 3K107/CC36 3K107/EE03 3K107/HH00 3K107/HH04 3K107/HH05 5C080/AA06 5C080/BB05 5C080/DD05 5C080/DD29 5C080/FF11 5C080/FF12 5C080/JJ02 5C080/JJ03 5C080/JJ07 5C380/AA01 5C380/AB06 5C380/AB12 5C380/AB22 5C380/BA13 5C380/BA39 5C380/BB03 5C380/BB04 5C380/BD04 5C380/BD11 5C380/CA04 5C380/CA12 5C380/CA32 5C380/CA51 5C380/CB01 5C380/CC02 5C380/CC09 5C380/CC26 5C380/CC27 5C380/CC33 5C380/CC41 5C380/CC62 5C380/CC72 5C380/CD012 5C380/CE04 5C380/CF01 5C380/CF13 5C380/CF20 5C380/CF48 5C380/CF49 5C380/CF62 5C380/CF70 5C380/DA02 5C380/DA06 5C380/DA39 5C380/DA40 5C380/DA50 5C380/EA02 5C380/EA05 5C380/FA02 5C380/FA21 5C380/FA28 5C380/GA17 5C380/HA03 5C380/HA05 5C380/HA12		
代理人(译)	青木 笃 石田 敬		
优先权	11/427104 2006-06-28 US		
其他公开文献	JP5313888B2		
外部链接	Espacenet		

摘要(译)

一种用于确定对信号电压的调整的装置，用于补偿具有至少一个OLED发光像素的有源矩阵OLED显示器中的像素驱动电路中的驱动晶体管的阈值电压 (V_{th}) 的变化，包括：像素驱动电路，具有数据线，电源线，驱动晶体管；驱动晶体管电连接到电源线和OLED发光像素；开关晶体管电连接到驱动晶体管的栅极和数据线；第一种用于向电源线施加第一电压的装置；第二装置，用于向与第一电压极性相反的电源线施加第二电压；第三种方法，用于在数据线上产生与阈值电压相关的信号；第四装置响应于阈值电压相关信号，用于计算对信号电压的调节。

