

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2008-268979

(P2008-268979A)

(43) 公開日 平成20年11月6日(2008.11.6)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/30 (2006.01)	G09G 3/30 J	3K107
G09G 3/20 (2006.01)	G09G 3/20 641D	5C080
H01L 51/50 (2006.01)	G09G 3/20 624B	
H05B 33/26 (2006.01)	G09G 3/20 621M	
	H05B 33/14 A	
審査請求 有 請求項の数 3 O L (全 26 頁) 最終頁に続く		

(21) 出願番号	特願2008-193174 (P2008-193174)	(71) 出願人	000002369
(22) 出願日	平成20年7月28日 (2008.7.28)		セイコーエプソン株式会社
(62) 分割の表示	特願2006-200466 (P2006-200466)		東京都新宿区西新宿2丁目4番1号
原出願日	平成9年7月2日 (1997.7.2)	(74) 代理人	100095728
			弁理士 上柳 雅誉
		(74) 代理人	100107261
			弁理士 須澤 修
		(74) 代理人	100127661
			弁理士 宮坂 一彦
		(72) 発明者	小澤 徳郎
			長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内
		Fターム(参考)	3K107 AA01 BB01 CC36 DD39 EE03 HH00
			5C080 AA06 BB05 DD03 EE29 FF11 JJ02 JJ03 JJ04 JJ06

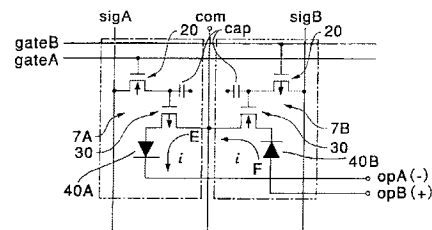
(54) 【発明の名称】 表示装置

(57) 【要約】

【課題】基板上に構成される画素および共通給電線のレイアウトを改良して画素の発光領域を拡張し、表示の品位を高めることのできる表示装置を提供すること。

【解決手段】エレクトロルミネッセンス素子またはLED素子のような発光素子40を備える画素7A、7Bを共通給電線comの両側に配置し、共通給電線comの数を減らす。また、画素7A、7Bの間で発光素子40に流れる駆動電流の極性を反転し、共通給電線comに流れる電流を小さくする。

【選択図】図13



【特許請求の範囲】**【請求項 1】**

複数の走査線と、
前記複数の走査線と交差する方向に延設された複数のデータ線と、
複数の共通給電線と、
前記複数のデータ線と前記複数の走査線とによりマトリクス状に形成された複数の画素と、を有し、

前記複数の画素の各々は、
画素電極と、

ゲート電極を備え、前記複数の走査線のうち対応する走査線を介して走査信号が前記ゲート電極に供給される第 1 のトランジスタと、

前記複数のデータ線のうち対応するデータ線及び前記第 1 のトランジスタを介して供給される画像信号に応じて、前記複数の共通給電線のうち対応する共通給電線と前記画素電極との電気的な接続の制御を行う第 2 のトランジスタと、

前記第 2 のトランジスタを介して前記対応する共通給電線と前記画素電極とが電気的に接続したときに前記画素電極に対向する対向電極との間に流れる駆動電流によって発光する発光素子と、を備え、

前記複数の共通給電線のうち、1 つの共通給電線から前記駆動電流が供給される 2 つ画素において、前記発光素子は、互いに極性が反転した駆動電流により駆動されること、を特徴とする表示装置。

10

20

【請求項 2】

請求項 1 に記載の表示装置において、

前記 2 つの画素における対向電極の電位は、前記複数の共通給電線の電位を基準としたとき、互いに逆極性になるように設定されていること、を特徴とする表示装置。

【請求項 3】

請求項 1 又は 2 に記載の表示装置において、

前記 2 つの画素の各々に設けられた前記第 1 のトランジスタは、互いに異なる導電型で形成されてなること、を特徴とする表示装置。

【請求項 4】

請求項 1 乃至 3 のいずれか一項に記載の表示装置において、

前記 2 つの画素の各々に設けられた前記第 2 のトランジスタは、互いに異なる導電型で形成されてなること、を特徴とする表示装置。

30

【請求項 5】

請求項 4 に記載の表示装置において、

前記 2 つの画素に供給される画像信号は、前記複数の共通給電線の電位を基準としたとき、互いに逆極性になるように設定されてなること、を特徴とする表示装置。

【請求項 6】

請求項 1 に記載の表示装置において、

前記複数の画素のうち、当該一つの共通給電線の両側に当該一つの共通給電線に沿って配置された 2 列の画素に前記駆動電流を供給し、

前記 2 列の画素において、前記発光素子は、互いに極性が反転した駆動電流により駆動されること、を特徴とする表示装置。

40

【請求項 7】

請求項 1 又は 6 に記載の表示装置において、

前記複数のデータ線の延在方向では、各画素における駆動電流の極性は同一であり、

前記複数の走査線の延在方向では、各画素における駆動電流の極性が 2 画素毎反転するように構成されていること、を特徴とする表示装置。

【請求項 8】

請求項 1 に記載の表示装置において、

前記複数のデータ線の延在方向では、画素における駆動電流の極性が 1 画素毎反転する

50

ように構成されていること、を特徴とする表示装置。

【請求項 9】

請求項 1 に記載の表示装置において、

前記複数の走査線の延在方向では、各画素における駆動電流の極性は同一であり、

前記複数のデータ線の延在方向では、各画素における駆動電流の極性が 2 画素毎反転するように構成されていること、を特徴とする表示装置。

【請求項 10】

請求項 1 に記載の表示装置において、

前記複数の走査線の延在方向では、各画素における駆動電流の極性は同一であり、

前記複数のデータ線の延在方向では、各画素における駆動電流の極性が 2 画素毎反転するように構成されていること、を特徴とする表示装置。

10

【請求項 11】

請求項 10 に記載の表示装置において、

前記対向電極は、同じ極性の駆動電流で駆動される 2 画素に対して共通に設けられた複数の対向電極からなること、を特徴とする表示装置。

【請求項 12】

請求項 1 に記載の表示装置において、

前記複数の走査線の延在方向及び前記複数のデータ線の延在方向において、画素における駆動電流の極性が 1 画素毎反転するように構成されていること、を特徴とする表示装置

20

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、有機半導体膜を駆動電流が流れることによって発光する E L (エレクトロルミネッセンス) 素子または L E D (発光ダイオード) 素子などの発光素子と、この発光素子の発光動作を制御する薄膜トランジスタ (以下、T F T という。) とを用いたアクティブマトリクス型の表示装置に関するものである。さらに詳しくは、その表示特性を向上するためのレイアウトの最適化技術に関するものである。

【背景技術】

【0002】

E L 素子または L E D 素子などの電流制御型発光素子を用いたアクティブマトリクス型の表示装置が提案されている。このタイプの表示装置に用いられる発光素子はいずれも自己発光するため、液晶表示装置と違ってバックライトを必要とせず、また、視野角依存性が少ないなどの利点もある。

30

【0003】

図 2 2 は、このような表示装置の一例として、電荷注入型の有機薄膜 E L 素子を用いたアクティブマトリクス型表示装置のブロック図を示してある。この図に示す表示装置 1 A では、透明基板上に、複数の走査線 g a t e と、これらの走査線 g a t e の延設方向に対して交差する方向に延設された複数のデータ線 s i g と、これらのデータ線 s i g に並列する複数の共通給電線 c o m と、データ線 s i g と走査線 g a t e との交差点に対応する画素 7 とが構成されている。データ線 s i g に対しては、シフトレジスタ、レベルシフタ、ビデオライン、アナログスイッチを備えるデータ側駆動回路 3 が構成されている。走査線に対しては、シフトレジスタおよびレベルシフタを備える走査側駆動回路 4 が構成されている。また、画素 7 の各々には、走査線を介して走査信号がゲート電極に供給される第 1 の T F T 2 0 と、この第 1 の T F T 2 0 を介してデータ線 s i g から供給される画像信号を保持する保持容量 c a p と、この保持容量 c a p によって保持された画像信号がゲート電極に供給される第 2 の T F T 3 0 と、第 2 の T F T 3 0 を介して共通給電線 c o m に電氣的に接続したときに共通給電線 c o m から駆動電流が流れ込む発光素子 4 0 とが構成されている。

40

【0004】

50

すなわち、図 23 (A)、(B) に示すように、いずれの画素 7 においても、島状の 2 つの半導体膜を利用して第 1 の TFT 20 および第 2 の TFT 30 が形成され、第 2 の TFT 30 のソース・ドレイン領域には、第 1 の層間絶縁膜 51 のコンタクトホールを介して中継電極 35 が電氣的に接続し、該中継電極 35 には第 2 の層間絶縁膜 52 のコンタクトホールを介して画素電極 41 が電氣的に接続している。この画素電極 41 の上層側には、正孔注入層 42、有機半導体膜 43、対向電極 op が積層されている。ここで、対向電極 op は、データ線 sig などを跨いで複数の画素 7 にわたって形成されている。なお、第 2 の TFT 30 のソース・ドレイン領域には、コンタクトホールを介して共通給電線 com が電氣的に接続している。

【0005】

これに対して、第 1 の TFT 20 では、そのソース・ドレイン領域に電氣的に接続する電位保持電極 st は、ゲート電極 31 の延設部分 310 に電氣的に接続している。この延設部分 310 に対しては、その下層側においてゲート絶縁膜 50 を介して半導体膜 400 が対向し、この半導体膜 400 は、それに導入された不純物によって導電化されているので、延設部分 310 およびゲート絶縁膜 50 とともに保持容量 cap を構成している。ここで、半導体膜 400 に対しては第 1 の層間絶縁膜 51 のコンタクトホールを介して共通給電線 com が電氣的に接続している。従って、保持容量 cap は、第 1 の TFT 20 を介してデータ線 sig から供給される画像信号を保持するので、第 1 の TFT 20 がオフになっても、第 2 の TFT 30 のゲート電極 31 は画像信号に相当する電位に保持される。それ故、発光素子 40 には共通給電線 com から駆動電流が流れ続けるので、発光素子 40 は発光し続けることになる。

【発明の開示】

【発明が解決しようとする課題】

【0006】

しかしながら、前記の表示装置 1A では、液晶表示装置と比較して、第 2 の TFT 30 および共通給電線 com が必要な分、画素 7 が狭いため、表示の品位を高めることができないという問題点がある。

【0007】

そこで、本発明の課題は、基板上に構成される画素および共通給電線のレイアウトを改良して画素の発光領域を拡張し、表示の品位を高めることのできる表示装置を提供することにある。

【課題を解決するための手段】

【0008】

本発明の表示装置は、複数の走査線と、前記複数の走査線と交差する方向に延設された複数のデータ線と、複数の共通給電線と、前記複数のデータ線と前記複数の走査線とによりマトリクス状に形成された複数の画素と、を有し、前記複数の画素の各々は、画素電極と、ゲート電極を備え、前記複数の走査線のうち対応する走査線を介して走査信号が前記ゲート電極に供給される第 1 のトランジスタと、前記複数のデータ線のうち対応するデータ線及び前記第 1 のトランジスタを介して供給される画像信号に応じて、前記複数の共通給電線のうち対応する共通給電線と前記画素電極との電氣的な接続の制御を行う第 2 のトランジスタと、前記第 2 のトランジスタを介して前記対応する共通給電線と前記画素電極とが電氣的に接続したときに前記画素電極に対向する対向電極との間に流れる駆動電流によって発光する発光素子と、を備え、前記複数の共通給電線のうち、1 つの共通給電線から前記駆動電流が供給される 2 つ画素において、前記発光素子は、互いに極性が反転した駆動電流により駆動されること、を特徴とする。

また、本発明の表示装置は、上記の表示装置において、前記 2 つの画素における対向電極の電位は、前記複数の共通給電線の電位を基準としたとき、互いに逆極性になるように設定されていること、を特徴とする。

また、本発明の表示装置は、上記の表示装置において、前記 2 つの画素の各々に設けられた前記第 1 のトランジスタは、互いに異なる導電型で形成されてなること、を特徴とす

10

20

30

40

50

る。

また、本発明の表示装置は、上記の表示装置において、前記２つの画素の各々に設けられた前記第２のトランジスタは、互いに異なる導電型で形成されてなること、を特徴とする。

また、本発明の表示装置は、上記の表示装置において、前記２つの画素に供給される画像信号は、前記複数の共通給電線の電位を基準としたとき、互いに逆極性になるように設定されてなること、を特徴とする。

また、本発明の表示装置は、上記の表示装置において、前記複数の画素のうち、当該一つの共通給電線の両側に当該一つの共通給電線に沿って配置された２列の画素に前記駆動電流を供給し、前記２列の画素において、前記発光素子は、互いに極性が反転した駆動電流により駆動されること、を特徴とする。

10

また、本発明の表示装置は、上記の表示装置において、前記複数のデータ線の延在方向では、各画素における駆動電流の極性は同一であり、前記複数の走査線の延在方向では、各画素における駆動電流の極性が２画素毎反転するように構成されていること、を特徴とする。

また、本発明の表示装置は、上記の表示装置において、前記複数のデータ線の延在方向では、画素における駆動電流の極性が１画素毎反転するように構成されていること、を特徴とする。

また、本発明の表示装置は、上記の表示装置において、前記複数の走査線の延在方向では、各画素における駆動電流の極性は同一であり、前記複数のデータ線の延在方向では、各画素における駆動電流の極性が２画素毎反転するように構成されていること、を特徴とする。

20

また、本発明の表示装置は、上記の表示装置において、前記対向電極は、同じ極性の駆動電流で駆動される２画素に対して共通に設けられた複数の対向電極からなること、を特徴とする。

また、本発明の表示装置は、上記の表示装置において、前記複数の走査線の延在方向及び前記複数のデータ線の延在方向において、画素における駆動電流の極性が１画素毎反転するように構成されていること、を特徴とする。

【０００９】

すなわち、本発明では、データ線、それに接続する画素群、１本の共通給電線、それに接続する画素群、および該画素群に画素信号を供給するデータ線を１つの単位としてそれを走査線の延設方向に繰り返すので、２列分の画素を１本の共通給電線で駆動する。従って、１列の画素群ごとに共通給電線を形成する場合と比較して共通給電線の形成領域を狭めることができるため、その分、画素の発光領域を拡張できる。よって、輝度、コントラスト比などの表示性能を向上させることができる。

30

【００１０】

このように構成するにあたっては、たとえば、前記共通給電線を挟むように配置された２つの画素の間では、前記第１の薄膜トランジスタ、前記第２の薄膜トランジスタ、および前記発光素子を、当該共通給電線を中心に線対称に配置することが好ましい。

【００１１】

本発明において、前記走査線の延設方向に沿って隣接するいずれの画素の間でも前記有機半導体膜の形成領域の中心のピッチが等しいことが好ましい。このように構成すると、インクジェットヘッドから有機半導体膜の材料を吐出して有機半導体膜を形成するのに都合がよい。すなわち、有機半導体膜の形成領域の中心のピッチが等しいので、インクジェットヘッドから有機半導体膜の材料を等間隔で吐出していけばよい。これにより、インクジェットヘッドの移動制御機構が簡易になるとともに、位置精度も向上する。

40

【００１２】

また、前記有機半導体膜の形成領域は、前記有機半導体膜よりも厚い絶縁膜からなるバンク層で囲まれているとともに、該バンク層は、同じ幅寸法で前記データ線および前記共通給電線を覆うように構成されていることが好ましい。このように構成すると、有機半導

50

体膜をインクジェット法により形成する際に、バンク層が有機半導体膜が周囲にはみ出すのを防止するので、有機半導体膜を所定領域内に形成できる。また、該バンク層は、同じ幅寸法で前記データ線および前記共通給電線を覆うため、走査線の延設方向に沿って隣接するいずれの画素の間でも有機半導体膜の形成領域の中心のピッチが等しくするのに適している。ここで、対向電極は少なくとも画素領域上のほぼ全面、あるいはストライプ状に広い領域にわたって形成され、データ線と対向する状態にある。従って、このままでは、データ線に対して大きな容量が寄生することになる。しかるに本発明では、データ線と対向電極との間にバンク層が介在しているので、対向電極との間に形成される容量がデータ線に寄生することを防止できる。その結果、データ側駆動回路の負荷を低減できるので、低消費電力化あるいは表示動作の高速化を図ることができる。

10

【0013】

本発明において、前記画素に対して前記共通給電線とは反対側を通る2本のデータ線の間に相当する位置には、配線層が形成されていることが好ましい。2本のデータ線が並列していると、これらのデータ線の間でクロストークが発生するおそれがある。しかるに本発明では、2本のデータ線の間にはそれらとは別の配線層が通っているので、このような配線層を画像の少なくとも1水平走査期間内で固定電位としておくだけで、上記のクロストークを防止できる。

【0014】

この場合に、前記複数のデータ線のうち、隣接する2本のデータ線の間では、画像信号のサンプリングを同一のタイミングで行うことが好ましい。このように構成すると、2本のデータ線の間でサンプリング時の電位変化が同時に起こるので、これらのデータ線の間でクロストークが発生するのをより確実に防止できる。

20

【0015】

本発明では、同一の前記共通給電線との間で前記駆動電流の通電が行われる複数の画素には、極性が反転した駆動電流により前記発光素子の駆動が行われる2種類の画素がほぼ同数含まれていることが好ましい。

【0016】

このように構成すると、共通給電線から画素に流れる駆動電流と、画素から共通給電線に流れる駆動電流とが相殺され、共通給電線に流れる駆動電流が小さくて済む。従って、共通給電線をその分細くすることができるので、パネル外形に対する表示面積を拡張できる。また、駆動電流の差により生じる輝度むらをなくすことができる。

30

【0017】

たとえば、前記データ線の延設方向では各画素における駆動電流の極性が同一で、前記走査線の延設方向では各画素における駆動電流の極性が1画素毎に、あるいは2画素毎に反転するように構成する。あるいは、前記走査線の延設方向では各画素における駆動電流の極性が同一で、前記データ線の延設方向では各画素における駆動電流の極性が1画素毎に、あるいは2画素毎に反転するように構成してもよい。これらの形態のうち、2画素毎に駆動電流の極性が反転するように構成した場合には、同じ極性の駆動電流が流れる画素については、隣接する画素の間で対向電極を共通にすることができるので、対向電極のスリット数を減らすことができる。すなわち、大電流が流れる対向電極の抵抗値を高くすることなく、極性反転を実現できる。

40

【0018】

また、前記走査線の延設方向および前記データ線の延設方向のいずれの方向でも、各画素における駆動電流の極性が1画素毎に反転するように構成してもよい。

【発明を実施するための最良の形態】

【0019】

図面を参照して、本発明の実施の形態を説明する。

【0020】

[実施の形態1]

(アクティブマトリクス基板の全体構成)

50

図 1 は、表示装置の全体のレイアウトを模式的に示すブロック図、図 2 は、それに構成されたアクティブマトリクス等の等価回路図である。

【 0 0 2 1 】

この図に示すように、本形態の表示装置 1 ではその基体たる透明基板 10 の中央部分が表示部 2 とされている。透明基板 10 の外周部分のうち、データ線 *s i g* の両端側には画像信号を出力するデータ側駆動回路 3、および検査回路 5 が構成され、走査線 *g a t e* の両端側には走査信号を出力する走査側駆動回路 4 が構成されている。これらの駆動回路 3、4 では、N 型の T F T と P 型の T F T とによって相補型 T F T が構成され、この相補型 T F T は、シフトレジスタ、レベルシフタ、アナログスイッチなどを構成している。なお、透明基板 10 上において、データ側駆動回路 3 よりも外周領域には、画像信号や各種の電位、パルス信号を入力するための端子群とされる実装用パッド 6 が形成されている。

10

【 0 0 2 2 】

(共通給電線と画素の配置)

表示装置 1 では、液晶表示装置のアクティブマトリクス基板と同様、透明基板 10 上に、複数の走査線 *g a t e* と、該走査線 *g a t e* の延設方向に対して交差する方向に延設された複数のデータ線 *s i g* とが構成され、図 2 に示すように、これらのデータ線 *s i g* と走査線 *g a t e* とによりマトリクス状に形成された画素 7 が構成されている。

【 0 0 2 3 】

これらの画素 7 のいずれにも、走査線 *g a t e* を介して走査信号がゲート電極 21 (第 1 のゲート電極) に供給される第 1 の T F T 20 が構成されている。この T F T 20 のソース・ドレイン領域の一方は、データ線 *s i g* に電氣的に接続し、他方は電位保持電極 *s t* に電氣的に接続している。走査線 *g a t e* に対しては容量線 *c l i n e* が並列配置され、この容量線 *c l i n e* と電位保持電極 *s t* との間には保持容量 *c a p* が形成されている。従って、走査信号によって選択されて第 1 の T F T 20 がオン状態になると、データ線 *s i g* から画像信号が第 1 の T F T 20 を介して保持容量 *c a p* に書き込まれる。

20

【 0 0 2 4 】

電位保持電極 *s t* には第 2 の T F T 30 のゲート電極 31 (第 2 のゲート電極) が電氣的に接続している。この T F T 30 のソース・ドレイン領域の一方は、共通給電線 *c o m* に電氣的に接続する一方、他方は発光素子 40 の一方の電極 (後述する画素電極) に電氣的に接続している。共通給電線 *c o m* は定電位に保持されている。従って、第 2 の T F T 30 がオン状態になったときに、この T F T を介して共通給電線 *c o m* の電流が発光素子 40 に流れ、発光素子 40 を発光させる。

30

【 0 0 2 5 】

本形態では、共通給電線 *c o m* の両側に、該共通給電線 *c o m* との間で駆動電流の供給が行われる複数の画素 7 が配置され、これらの画素 7 に対して共通給電線 *c o m* とは反対側を 2 本のデータ線 *s i g* が通っている。すなわち、データ線 *s i g*、それに接続する画素群、1 本の共通給電線 *c o m*、それに接続する画素群、および該画素群に画素信号を供給するデータ線 *s i g* を 1 つの単位としてそれを走査線 *g a t e* の延設方向に繰り返してあり、共通給電線 *c o m* は、1 本で 2 列分の画素 7 に対して駆動電流を供給する。そこで、本形態では、共通給電線 *c o m* を挟むように配置された 2 つの画素 7 の間では、第 1 の T F T 20、第 2 の T F T 30、および発光素子 40 が当該共通給電線 *c o m* を中心に線対称に配置され、これらの素子と各配線層との電氣的な接続を容易なものにしてある。

40

【 0 0 2 6 】

このように、本形態では、1 本の共通給電線 *c o m* で 2 列分の画素を駆動するので、1 列の画素群ごとに共通給電線 *c o m* を形成する場合と比較して、共通給電線 *c o m* の数が 1 / 2 で済むとともに、同一の層間に形成される共通給電線 *c o m* とデータ線 *s i g* との間に確保していた隙間が不要である。それ故、透明基板 10 上において配線のための領域を狭くすることができるので、その分、各画素領域における発光面積の割合を高めることができ、輝度、コントラスト比などの表示性能を向上させることができる。

【 0 0 2 7 】

50

なお、このように１本の共通給電線 *c o m* に２列分の画素が接続する構成としたため、データ線 *s i g* は２本ずつ並列する状態にあって、それぞれの列の画素群に対して画像信号を供給することになる。

【００２８】

（画素の構成）

このように構成した表示装置１の各画素７の構造を図３ないし図６（Ａ）を参照して詳述する。

【００２９】

図３は、本形態の表示装置１に形成されている複数の画素７のうちの３つの画素７を拡大して示す平面図、図４、図５、および図６（Ａ）はそれぞれは、そのＡ－Ａ'線における断面図、Ｂ－Ｂ'線における断面図、およびＣ－Ｃ'線における断面図である。

10

【００３０】

まず、図３におけるＡ－Ａ'線に相当する位置では、図４に示すように、透明基板１０上には各画素７の各々に、第１のＴＦＴ２０を形成するための島状のシリコン膜２００が形成され、その表面にはゲート絶縁膜５０が形成されている。また、ゲート絶縁膜５０の表面にはゲート電極２１（走査線 *g a t e* の一部）が形成され、該ゲート電極２１に対して自己整合的にソース・ドレイン領域２２、２３が形成されている。ゲート絶縁膜５０の表面側には第１の層間絶縁膜５１が形成され、この層間絶縁膜に形成されたコンタクトホール６１、６２を介して、ソース・ドレイン領域２２、２３にはデータ線 *s i g*、および電位保持電極 *s t* がそれぞれ電氣的に接続している。

20

【００３１】

各画素７には走査線 *g a t e* と並列するように、走査線 *g a t e* やゲート電極２１と同一の層間（ゲート絶縁膜５０と第１の層間絶縁膜５１との間）には容量線 *c l i n e* が形成されており、この容量線 *c l i n e* に対しては、第１の層間絶縁膜５１を介して電位保持電極 *s t* の延設部分 *s t 1* が重なっている。このため、容量線 *c l i n e* と電位保持電極 *s t* の延設部分 *s t 1* とは、第１の層間絶縁膜５１を誘電体膜とする保持容量 *c a p* を構成している。なお、電位保持電極 *s t* およびデータ線 *s i g* の表面側には第２の層間絶縁膜５２が形成されている。

【００３２】

図３におけるＢ－Ｂ'線に相当する位置では、図５に示すように、透明基板１０上に形成された第１の層間絶縁膜５１および第２の層間絶縁膜５２の表面に各画素７に対応するデータ線 *s i g* が２本、並列している状態にある。

30

【００３３】

図３におけるＣ－Ｃ'線に相当する位置では、図６（Ａ）に示すように、透明基板１０上には共通給電線 *c o m* を挟む２つの画素７に跨がるように、第２のＴＦＴ３０を形成するための島状のシリコン膜３００が形成され、その表面にはゲート絶縁膜５０が形成されている。ゲート絶縁膜５０の表面には、共通給電線 *c o m* を挟むように、各画素７の各々にゲート電極３１がそれぞれ形成され、このゲート電極３１に自己整合的にソース・ドレイン領域３２、３３が形成されている。ゲート絶縁膜５０の表面側には第１の層間絶縁膜５１が形成され、この層間絶縁膜に形成されたコンタクトホール６３を介して、ソース・ドレイン領域６２に中継電極３５が電氣的に接続している。一方、シリコン膜３００の中央部分で２つの画素７において共通のソース・ドレイン領域３３となる部分に対しては、第１の層間絶縁膜５１のコンタクトホール６４を介して、共通給電線 *c o m* が電氣的に接続している。これらの共通給電線 *c o m*、および中継電極３５の表面側には第２の層間絶縁膜５２が形成されている。第２の層間絶縁膜５２の表面側にはＩＴＯ膜からなる画素電極４１が形成されている。この画素電極４１は、第２の層間絶縁膜５２に形成されたコンタクトホール６５を介して中継電極３５に電氣的に接続し、この中継電極３５を介して第２のＴＦＴ３０のソース・ドレイン領域３２に電氣的に接続している。

40

【００３４】

ここで、画素電極４１は発光素子４０の一方の電極を構成している。すなわち、画素電

50

極 4 1 の表面には正孔注入層 4 2 および有機半導体膜 4 3 が積層され、さらに有機半導体膜 4 3 の表面には、リチウム含有アルミニウム、カルシウムなどの金属膜からなる対向電極 o p が形成されている。この対向電極 o p は、少なくとも画素領域上に、あるいはストライプ状に形成された共通の電極であり、一定の電位に保持されている。

【 0 0 3 5 】

このように構成された発光素子 4 0 では、対向電極 o p および画素電極 4 1 をそれぞれ正極および負極として電圧が印加され、図 7 に示すように、印加電圧がしきい値電圧を越えた領域で有機半導体膜 4 3 に流れる電流（駆動電流）が急激に増大する。その結果、発光素子 4 0 は、エレクトロルミネッセンス素子あるいは L E D 素子として発光し、発光素子 4 0 の光は、対向電極 o p に反射され、透明な画素電極 4 1 および透明基板 1 0 を透過して出射される。

10

【 0 0 3 6 】

このような発光を行うための駆動電流は、対向電極 o p、有機半導体膜 4 3、正孔注入層 4 2、画素電極 4 1、第 2 の T F T 3 0、および共通給電線 c o m から構成される電流経路を流れるため、第 2 の T F T 3 0 がオフ状態になると、流れなくなる。本形態の表示装置 1 では、走査信号によって選択されて第 1 の T F T 2 0 がオン状態になると、データ線 s i g から画像信号が第 1 の T F T 2 0 を介して保持容量 c a p に書き込まれる。従って、第 2 の T F T 3 0 のゲート電極は、第 1 の T F T 2 0 がオフ状態になっても、保持容量 c a p によって画像信号に相当する電位に保持されるので、第 2 の T F T 3 0 はオン状態のままである。それ故、発光素子 4 0 には駆動電流が流れ続け、この画素は点灯状態のままである。この状態は、新たな画像データが保持容量 c a p に書き込まれて、第 2 の T F T 3 0 はオフ状態になるまで維持される。

20

【 0 0 3 7 】

（表示装置の製造方法）

このように構成した表示装置 1 の製造方法において、透明基板 1 0 上に第 1 の T F T 2 0 および第 2 の T F T 3 0 を製造するまでの工程は、液晶表示装置 1 のアクティブマトリクス基板を製造する工程と略同様であるため、図 8 を参照してその概要を説明する。

【 0 0 3 8 】

図 8 は、表示装置 1 の各構成部分を形成していく過程を模式的に示す工程断面図である。

30

【 0 0 3 9 】

すなわち、図 8 (A) に示すように、透明基板 1 0 に対して、必要に応じて、T E O S（テトラエトキシシラン）や酸素ガスなどを原料ガスとしてプラズマ C V D 法により厚さが約 2 0 0 0 ~ 5 0 0 0 オングストロームのシリコン酸化膜からなる下地保護膜（図示せず。）を形成する。次に基板の温度を約 3 5 0 に設定して、下地保護膜の表面にプラズマ C V D 法により厚さが約 3 0 0 ~ 7 0 0 オングストロームのアモルファスのシリコン膜からなる半導体膜 1 0 0 を形成する。次にアモルファスのシリコン膜からなる半導体膜 1 0 0 に対して、レーザアニールまたは固相成長法などの結晶化工程を行い、半導体膜 1 0 0 をポリシリコン膜に結晶化する。レーザアニール法では、たとえば、エキシマレーザでビーム形状の長寸が 4 0 0 m m のラインビームを用い、その出力強度はたとえば 2 0 0 m J / c m² である。ラインビームについてはその短寸方向におけるレーザ強度のピーク値の 9 0 % に相当する部分が各領域毎に重なるようにラインビームを走査していく。

40

【 0 0 4 0 】

次に、図 8 (B) に示すように、半導体膜 1 0 0 をパターニングして島状の半導体膜 2 0 0、3 0 0 とし、その表面に対して、T E O S（テトラエトキシシラン）や酸素ガスなどを原料ガスとしてプラズマ C V D 法により厚さが約 6 0 0 ~ 1 5 0 0 オングストロームのシリコン酸化膜または窒化膜からなるゲート絶縁膜 5 0 を形成する。

【 0 0 4 1 】

次に、図 8 (C) に示すように、アルミニウム、タンタル、モリブデン、チタン、タングステンなどの金属膜からなる導電膜をスパッタ法により形成した後、パターニングし、

50

走査線 *gate* の一部としてのゲート電極 21、31 を形成する。この工程では容量線 *cl line* も形成する。なお、図中、310 はゲート電極 31 の延設部分である。

【0042】

この状態で高濃度のリンイオンまたはボロンイオンを打ち込んで、シリコン薄膜 200、300 にはゲート電極 21、31 に対して自己整合的にソース・ドレイン領域 22、23、32、33 を形成する。なお、不純物が導入されなかった部分がチャネル領域 27、37 となる。

【0043】

次に、図 8 (D) に示すように、第 1 の層間絶縁膜 51 を形成した後、コンタクトホール 61、62、63、64、69 を形成し、データ線 *sig*、容量線 *cl line* およびゲート電極 31 の延設部分 310 に重なる延設部分 *st* 1 を備える電位保持電極 *st*、共通給電線 *com*、および中継電極 35 を形成する。その結果、電位保持電極 *st* はコンタクトホール 69 および延設部分 310 を介してゲート電極 31 に電氣的に接続する。このようにして第 1 の TFT 20 および第 2 の TFT 30 を形成する。また、容量線 *cl line* と電位保持電極 *st* の延設部分 *st* 1 とによって保持容量 *cap* が形成される。

10

【0044】

次に、図 8 (E) に示すように、第 2 の層間絶縁膜 52 を形成し、この層間絶縁膜には、中継電極 35 に相当する部分にコンタクトホール 65 を形成する。次に、第 2 の層間絶縁膜 52 の表面全体に ITO 膜を形成した後、パターニングし、コンタクトホール 65 を介して第 2 の TFT 30 のソース・ドレイン領域 32 に電氣的に接続する画素電極 41 を形成する。

20

【0045】

次に、図 8 (F) に示すように、第 2 の層間絶縁膜 52 の表面側に黒色のレジスト層を形成した後、このレジストを発光素子 40 の正孔注入層 42 および有機半導体膜 43 を形成すべき領域を囲むように残し、バンク層 *bank* を形成する。ここで、有機半導体膜 43 は、各画素毎に独立して形成される場合、データ線 *sig* に沿ってストライプ状に形成される場合などのいずれの形状であっても、それに対応する形状にバンク層 *bank* を形成するだけで、本形態に係る製造方法を適用できる。

【0046】

次に、バンク層 *bank* の内側領域に対してインクジェットヘッド IJ から、正孔注入層 42 を構成するための液状の材料（前駆体）を吐出し、バンク層 *bank* の内側領域に正孔注入層 42 を形成する。同様に、バンク層 *bank* の内側領域に対してインクジェットヘッド IJ から、有機半導体膜 43 を構成するための液状の材料（前駆体）を吐出し、バンク層 *bank* の内側領域に有機半導体膜 43 を形成する。ここで、バンク層 *bank* はレジストから構成されているため、撥水性である。これに対して、有機半導体膜 43 の前駆体は主に親水性の溶媒を用いているため、有機半導体膜 43 の塗布領域はバンク層 *bank* によって確実に規定され、隣接する画素にはみ出ることがない。

30

【0047】

このようにして有機半導体膜 43 や正孔注入層 42 をインクジェット法により形成する場合には、その作業効率や射出位置精度を高めるために、本形態では、図 3 に示すように、走査線 *gate* の延設方向に沿って隣接するいずれの画素 7 間でも、前記有機半導体膜 43 の形成領域の中心のピッチ *P* を等しくしてある。従って、矢印 *Q* で示すように、走査線 *gate* の延設方向に沿って等間隔の位置にインクジェットヘッド IJ から有機半導体膜 43 の材料などを吐出すればよいので、作業効率がよいという利点がある。また、インクジェットヘッド IJ の移動制御機構が簡易になるとともに、打ち込み位置精度も向上する。

40

【0048】

しかる後には、図 8 (G) に示すように、透明基板 10 の表面側に対向電極 *op* を形成する。ここで、対向電極 *op* は少なくとも画素領域の全面、またはストライプ状に形成されるが、対向電極 *op* をストライプ状に形成する場合には、透明基板 10 の表面全体に金

50

属膜を形成した後、それをストライプ状にパターンニングする。

【 0 0 4 9 】

なお、バンク層 *b a n k* については、それが黒色のレジストから構成されているので、そのまま残し、以下に説明するように、ブラックマトリクス *B M*、および寄生容量を低減するための絶縁層として利用する。

【 0 0 5 0 】

図 1 に示すデータ側駆動回路 3 や走査側駆動回路 4 にも *T F T* が形成されるが、これらの *T F T* は前記の画素 7 に *T F T* を形成していく工程の全部あるいは一部を援用して行われる。それ故、駆動回路を構成する *T F T* も、画素 7 の *T F T* と同一の層間に形成されることになる。

10

【 0 0 5 1 】

また、前記第 1 の *T F T* 2 0、および第 2 の *T F T* 3 0 については、双方が *N* 型、双方が *P* 型、一方が *N* 型で他方が *P* 型のいずれでもよいが、このようないずれの組合せであっても、周知の方法で *T F T* を形成していけるので、その説明を省略する。

【 0 0 5 2 】

(バンク層の形成領域)

本形態では、図 1 に示す透明基板 1 0 の周辺領域の総てに対して、前記のバンク層 *b a n k* (形成領域に斜線を付してある。) を形成する。従って、データ側駆動回路 3 および走査側駆動回路 4 はいずれも、バンク層 *b a n k* によって覆われている。このため、これらの駆動回路の形成領域に対して対向電極 *o p* が重なる状態にあっても、駆動回路の配線層と対向電極 *o p* との間にバンク層 *b a n k* が介在することになる。それ故、駆動回路 2、3 に容量が寄生することを防止できるので、駆動回路 2、3 の負荷を低減でき、低消費電力化あるいは表示動作の高速化を図ることができる。

20

【 0 0 5 3 】

また、本形態では、図 3 ないし図 5 に示すように、データ線 *s i g* に重なるようにバンク層 *b a n k* を形成してある。従って、データ線 *s i g* と対向電極 *o p* との間にバンク層 *b a n k* が介在することになるので、データ線 *s i g* に容量が寄生することを防止できる。その結果、データ側駆動回路 3 の負荷を低減できるので、低消費電力化あるいは表示動作の高速化を図ることができる。

【 0 0 5 4 】

ここで、共通給電線 *c o m* には、データ線 *s i g* と違って、発光素子 4 0 を駆動するための大きな電流が流れ、しかも、2 列分の画素に対して駆動電流を供給する。このため、共通給電線 *c o m* については、その線幅をデータ線 *s i g* の線幅よりも広く設定し、共通給電線 *c o m* の単位長さ当たりの抵抗値を、データ線 *s i g* の単位長さ当たりの抵抗値よりも小さくしてある。そのような設計条件下でも、本形態では、共通給電線 *c o m* にも重なるようにバンク層 *b a n k* を形成して有機半導体膜 4 3 の形成領域を規定する際にここに形成するバンク層 *b a n k* の幅を、2 本のデータ線 *s i g* に重なるバンク層 *b a n k* と同一の幅寸法とすることにより、前記のように、走査線 *g a t e* の延設方向に沿って隣接するいずれの画素 7 の間でも有機半導体膜 4 3 の形成領域の中心のピッチ *P* を等しくするのに適した構造になる。

30

40

【 0 0 5 5 】

さらに、本形態では、図 3、図 4、および図 6 (A) に示すように、画素電極 4 1 の形成領域のうち、第 1 の *T F T* 2 0 の形成領域および第 2 の *T F T* 3 0 の形成領域と重なる領域にもバンク層 *b a n k* を形成する。すなわち、図 6 (B) に示すように、中継電極 3 5 と重なる領域にバンク層 *b a n k* を形成しないと、たとえ対向電極 *o p* との間に駆動電流が流れて有機半導体膜 4 3 が発光しても、この光は中継電極 3 5 と対向電極 *o p* とに挟まれて出射されず、表示に寄与しない。かかる表示に寄与しない部分で流れる駆動電流は、表示という面からみて無効電流といえる。しかるに本形態では、このような無効電流が流れるはずの部分にバンク層 *b a n k* を形成し、そこに駆動電流が流れることを防止するので、共通給電線 *c o m* に無駄な電流が流れることが防止できる。それ故、共通給電線 *c*

50

omの幅はその分狭くてよい。

【0056】

また、前記のように黒色のレジストで構成したバンク層bankを残しておく、バンク層bankはブラックマトリクスとして機能し、輝度、コントラスト比などの表示の品位が向上する。すなわち、本形態に係る表示装置1では、対向電極opが透明基板10の表面側の全面、あるいは広い領域にわたってストライプ状に形成されるため、対向電極opでの反射光がコントラスト比を低下させる。しかるに本形態では、有機半導体膜43の形成領域を規定しながら寄生容量を抑える機能を有するバンク層bankを黒色のレジストで構成したため、バンク層bankはブラックマトリクスとしても機能し、対向電極opからの反射光を遮るので、コントラスト比が高いという利点がある。また、バンク層bankを利用して自己整合的に発光領域を規定することができるので、バンク層bankをブラックマトリクスとして用いずに別の金属層などをブラックマトリクスとして用いたときに問題となる発光領域とのアライメント余裕が不要である。

10

【0057】

[上記形態の改良例]

上記形態では、共通給電線comの両側のそれぞれに、該共通給電線comとの間で駆動電流が流れる画素7が配置され、該画素7に対して前記共通給電線comとは反対側を2本のデータ線sigが並列して通っている。従って、2本のデータ線sigの間でクロストークが発生するおそれがある。そこで、本形態では、図9、図10(A)、(B)に示すように、2本のデータ線sigの間に相当する位置にダミーの配線層DAを形成してある。このダミーの配線層DAとしては、たとえば、画素電極41と同時形成されたITO膜DA1を利用することができる。また、ダミーの配線層DAとしては、2本のデータ線sigの間に容量線clineからの延設部分DA2を構成してもよい。これらの双方をダミーの配線層DAとして用いてもよい。

20

【0058】

このように構成すると、並列する2本のデータ線sigの間にはそれらとは別の配線層DAが通っているので、このような配線層DA(DA1、DA2)を画像の少なくとも1水平走査期間内で固定電位としておくだけで、上記のクロストークを防止できる。すなわち、第1の層間絶縁膜51および第2の層間絶縁膜52は、膜厚が凡そ1μmであるのに対して、2本のデータ線sig2本の間隔は約2μm以上であるため、各データ線sigとダミーの配線層DA(DA1、DA2)との間に構成される容量に比較して、2本のデータ線sigに間に構成される容量は十分に無視できるほど小さい。それ故、データ線sigから漏れた高周波数の信号はダミーの配線層DA及びDA2で吸収されるので、2本のデータ線sigの間でのクロストークを防止できる。

30

【0059】

また、複数のデータ線sigのうち、隣接する2本のデータ線sigの間では、画像信号のサンプリングを同一のタイミングで行うことが好ましい。このように構成すると、2本のデータ線sigの間でサンプリング時の電位変化が同時に起きるので、これら2本のデータ線sigの間におけるクロストークをより確実に防止できる。

40

【0060】

[保持容量の別の構成例]

なお、上記形態では、保持容量capを構成するのに容量線clineを形成したが、従来技術で説明したように、TFTを構成するためのポリシリコン膜を利用して保持容量capを構成してもよい。

【0061】

また、図11に示すように、共通給電線comと電位保持電極stとの間に保持容量capを構成してもよい。この場合には、図12(A)、(B)に示すように、電位保持電極stとゲート電極31とを電氣的に接続させるためのゲート電極31の延設部分310を共通給電線comの下層側にまで拡張し、この延設部分310と共通給電線comとの間に位置する第1の層間絶縁膜51を誘電体膜として保持容量capを構成すればよい。

50

【 0 0 6 2 】

[実施の形態 2]

上記の実施の形態 1 では、いずれの画素 7 においても同一の極性の駆動電流で発光素子 4 0 を駆動する構成であったが、以下に説明するように、同一の共通給電線 c o m との間で駆動電流の通電が行われる複数の画素 7 には、極性が反転した駆動電流により発光素子 4 0 の駆動が行われる 2 種類の画素 7 が同数、含まれているように構成してもよい。

【 0 0 6 3 】

このような構成例を、図 1 3 ないし図 1 7 を参照して説明する。図 1 3 は、極性の反転した駆動電流で発光素子 4 0 が駆動される 2 種類の画素を構成した形態のブロック図である。図 1 4 および図 1 5 はそれぞれ、極性の反転した駆動電流で発光素子 4 0 を駆動する際の走査信号、画像信号、共通給電線の電位、および電位保持電極の電位の説明図である。

10

【 0 0 6 4 】

本形態および後述する形態のいずれにおいても、図 1 3 に示すように、極性の反転した駆動電流 i で発光素子 4 0 を駆動するにあたって、矢印 E で示すように共通給電線 c o m から駆動電流が流れる画素 7 A では、第 1 の T F T 2 0 を n チャネル型で構成し、矢印 F で示すように共通給電線 c o m に向けて駆動電流が流れる画素 7 B では、第 1 の T F T 2 0 を p チャネル型で構成してある。このため、これらの 2 種類の画素 7 A、7 B のそれぞれに走査線 g a t e A、g a t e B を構成する。また、本形態では、画素 7 A の第 2 の T F T 3 0 を p チャネル型で構成する一方、画素 7 B の第 2 の T F T 3 0 を n チャネル型で構成し、いずれの画素 7 A、7 B においても、第 1 の T F T 2 0 と第 2 の T F T 3 0 とを逆導電型にしてある。従って、画素 7 A に対応するデータ線 s i g A と、画素 7 B に対応するデータ線 s i g B とを介してそれぞれ供給される画像信号についても、後述するように、その極性を反転させてある。

20

【 0 0 6 5 】

さらに、各画素 7 A、7 B では、極性の反転した駆動電流 i で発光素子 4 0 をそれぞれ駆動することから、後述するように、対向電極 o p の電位についても、共通給電線 c o m の電位を基準としたときに逆極性となるように構成する必要がある。従って、対向電極 o p については、極性が同一の駆動電流 i が流れる画素 7 A、7 B 同士を接続するように構成し、それぞれに所定の電位を印加することになる。

30

【 0 0 6 6 】

それ故、図 1 4 および図 1 5 のそれぞれには、画素 7 A、7 B に対して、走査線 g a t e A、g a t e B を介して供給される走査信号の波形、データ線 s i g A、s i g B を介して供給される画像信号の波形、対向電極 o p の電位、および電位保持電極 s t A、s t B の電位を、共通給電線 c o m の電位を基準に表してあるように、画素 7 A、7 B の間において、各信号は、点灯期間および消灯期間のいずれにおいても逆極性となるように設定されている。

【 0 0 6 7 】

また、図 1 6 (A)、(B) に示すように、各画素 7 A、7 B には、異なる構造の発光素子 4 0 A、4 0 B が構成される。すなわち、画素 7 A に形成される発光素子 4 0 A は、下層側から上層側に向かって、I T O 膜からなる画素電極 4 1、正孔注入層 4 2、有機半導体膜 4 3、対向電極 o p A がこの順に積層されている。これに対して、画素 7 B に形成される発光素子 4 0 B は、下層側から上層側に向かって、I T O 膜からなる画素電極 4 1、透光性をもつほど薄いリチウム含有アルミニウム電極 4 5、有機半導体層 4 2、正孔注入層 4 2、I T O 膜層 4 6、対向電極 o p B がこの順に積層されている。従って、発光素子 4 0 A、4 0 B の間では、それぞれ逆極性の駆動電流が流れるといっても、正孔注入層 4 2 および有機半導体層 4 2 が直接、接する電極層の構成が同一であるため、発光素子 4 0 A、4 0 B の発光特性は同等である。

40

【 0 0 6 8 】

このような 2 種類の発光素子 4 0 A、4 0 B を形成するにあたって、双方の有機半導体

50

膜 4 3 および正孔注入層 4 2 はいずれも、インクジェット法によりバンク層 b a n k の内側に形成するので、上下位置が反対でも製造工程が複雑になることはない。また、発光素子 4 0 B では、発光素子 4 0 A に比較して、透光性をもつほど薄いリチウム含有アルミニウム電極 4 5、および I T O 膜層 4 6 を追加することになるが、それでも、リチウム含有アルミニウム電極 4 5 は画素電極 4 1 と同じ領域で積層している構造になっていても表示に支障がなく、I T O 膜層 4 6 も対向電極 o p B と同じ領域で積層している構造になっていても表示に支障がない。それ故、リチウム含有アルミニウム電極 4 5 と画素電極 4 1 とはそれぞれ別々にパターニングしてもよいが、同じレジストマスクで一括してパターニングしてもよい。同様に、I T O 膜層 4 6 と対向電極 o p B とはそれぞれ別々にパターニングしてもよいが、同じレジストマスクで一括してパターニングしてもよい。リチウム含有アルミニウム電極 4 5 および I T O 膜層 4 6 はバンク層 b a n k の内側領域のみに形成してもよいことは勿論である。

10

【 0 0 6 9 】

このようにして各画素 7 A、7 B において極性の反転した駆動電流で発光素子 4 0 A、4 0 B を駆動できるようにした上で、前記の 2 種類の画素 7 A、7 B を図 1 7 に示すように配置してある。この図において、符合 (-) が付されている画素は、図 1 3、図 1 4、図 1 6 で説明した画素 7 A に相当し、符合 (+) が付されている画素は、図 1 3、図 1 5、図 1 6 で説明した画素 7 B に相当する。なお、図 1 7 には、走査線 g a t e A、g a t e、およびデータ線 s i g A、s i g B の図示を省略してある。

20

【 0 0 7 0 】

図 1 7 に示すように、本形態では、データ線 s i g A、s i g B の延設方向では各画素における駆動電流の極性が同一で、走査線 g a t e A、g a t e B の延設方向では各画素における駆動電流の極性が 1 画素毎に反転している。なお、各画素に対応する対向電極 o p A、o p B の形成領域をそれぞれ一点鎖線で示すように、いずれの対向電極 o p A、o p B も、極性が同一の駆動電流が流れる画素 7 A、7 B 同士を接続するように構成してある。すなわち、対向電極 o p A、o p B は、データ線 s i g A、s i g B の延設方向に沿ってストライプ状に別々に形成され、対向電極 o p A、o p B のそれぞれには、共通給電線 c o m の電位を基準としたときに負の電位、および正の電位が印加される。

【 0 0 7 1 】

従って、各画素 7 A、7 B と共通給電線 c o m との間には、それぞれ図 1 3 に矢印 E、F に示す向きの駆動電流 i が流れることになる。このため、共通給電線 c o m を実質的に流れる電流は、極性の異なる駆動電流 i の間で相殺されるので、共通給電線 c o m に流れる駆動電流が小さくて済む。従って、共通給電線 c o m をその分、細くすることができるので、画素 7 A、7 B において画素領域の発光領域の割合を高めることができ、輝度、コントラスト比などの表示性能を向上させることができる。

30

【 0 0 7 2 】

[実施の形態 3]

なお、同一の共通給電線 c o m との間で駆動電流が逆の極性で流れるように画素を配置するという観点からすれば、各画素を図 1 8 に示すように配置してもよい。なお、本形態では、各画素 7 A、7 B の構成などが実施の形態 2 と同様であるため、その説明を省略し、図 1 8、および以下に説明する各形態を説明するための図 1 9 ないし図 2 1 には、図 1 3、図 1 4、図 1 6 で説明した画素 7 A に相当する画素を符合 (-) で表し、図 1 3、図 1 5、図 1 6 で説明した画素 7 B に相当する画素を符合 (+) で表してある。

40

【 0 0 7 3 】

図 1 8 に示すように、本形態では、データ線 s i g A、s i g B の延設方向では各画素 7 A、7 B における駆動電流の極性が同一で、走査線 g a t e A、g a t e B の延設方向では各画素 7 A、7 B における駆動電流の極性が 2 画素毎に反転するように構成されている。

【 0 0 7 4 】

このように構成した場合にも、各画素 7 A、7 B と共通給電線 c o m との間には、それ

50

ぞれ図 13 に矢印 E、F に示す向きの駆動電流 i が流れることになる。このため、共通給電線 $c o m$ を流れる電流は、極性の異なる駆動電流 i の間で相殺されるので、共通給電線 $c o m$ に流れる駆動電流が小さくて済む。従って、共通給電線 $c o m$ をその分、細くすることができるので、画素領域の画素 7 A、7 B において画素領域の発光領域の割合を高めることができ、輝度、コントラスト比などの表示性能を向上させることができる。それに加えて、本形態では、走査線 $g a t e A$ 、 $g a t e B$ の延設方向において駆動電流の極性が 2 画素毎に反転しているため、同じ極性の駆動電流で駆動される画素同士であれば、隣接し合う 2 列の画素に対して共通の対向電極 $o p A$ 、 $o p B$ をストライプ状に形成すればよい。それ故、対向電極 $o p A$ 、 $o p B$ のストライプ数を $1 / 2$ に減らすことができる。また、1 画素毎のストライプに比して、対向電極 $o p A$ 、 $o p B$ の抵抗を小さくできることから、対向電極 $o p A$ 、 $o p B$ の電圧降下の影響を軽減することができる。

10

【0075】

[実施の形態 4]

また、同一の共通給電線 $c o m$ との間で駆動電流が逆の極性で流れるように画素を配置するという観点からすれば、各画素を図 19 に示すように配置してもよい。

【0076】

図 19 に示すように、本形態では、走査線 $g a t e A$ 、 $g a t e B$ の延設方向では各画素 7 A、7 B における駆動電流の極性が同一で、データ線 $s i g A$ 、 $s i g B$ の延設方向では各画素 7 A、7 B における駆動電流の極性が 1 画素毎に反転するように構成されている。

20

【0077】

このように構成した場合にも、実施の形態 2 または 3 と同様、共通給電線 $c o m$ を流れる電流は、極性の異なる駆動電流の間で相殺されるので、共通給電線 $c o m$ に流れる駆動電流が小さくて済む。従って、共通給電線 $c o m$ をその分、細くすることができるので、画素 7 A、7 B において画素領域の発光領域の割合を高めることができ、輝度、コントラスト比などの表示性能を向上させることができる。

【0078】

[実施の形態 5]

また、同一の共通給電線 $c o m$ との間で駆動電流が逆の極性で流れるように画素を配置するという観点からすれば、各画素を図 20 に示すように配置してもよい。

30

【0079】

図 20 に示すように、本形態では、走査線 $g a t e A$ 、 $g a t e B$ の延設方向では各画素 7 A、7 B における駆動電流の極性が同一で、データ線 $s i g A$ 、 $s i g B$ の延設方向では各画素 7 A、7 B における駆動電流の極性が 2 画素毎に反転するように構成されている。

【0080】

このように構成した場合には、実施の形態 3 と同様、共通給電線 $c o m$ を流れる電流は、極性の異なる駆動電流の間で相殺されるので、共通給電線 $c o m$ に流れる駆動電流が小さくて済む。従って、共通給電線 $c o m$ をその分、細くすることができるので、画素 7 A、7 B において画素領域の発光領域の割合を高めることができ、輝度、コントラスト比などの表示性能を向上させることができる。それに加えて、本形態では、データ線 $s i g A$ 、 $s i g B$ の延設方向において駆動電流の極性が 2 画素毎に反転しているため、同じ極性の駆動電流で駆動される画素同士であれば、隣接し合う 2 列の画素に対して共通の対向電極 $o p A$ 、 $o p B$ をストライプ状に形成すればよい。それ故、対向電極 $o p A$ 、 $o p B$ のストライプ数を $1 / 2$ に減らすことができる。また、1 画素毎のストライプに比して、対向電極 $o p A$ 、 $o p B$ の抵抗を小さくできることから、対向電極 $o p A$ 、 $o p B$ の電圧降下の影響を軽減することができる。

40

【0081】

[実施の形態 6]

また、同一の共通給電線 $c o m$ との間で駆動電流が逆の極性で流れるように画素を配置

50

するという観点からすれば、各画素を図 2 1 に示すように配置してもよい。

【0082】

図 2 1 に示すように、本形態では、走査線 gate A、gate B の延設方向およびデータ線 sig A、sig B の延設方向のいずれの方向でも、各画素 7 A、7 B における駆動電流の極性が 1 画素毎に反転するように構成されている。

【0083】

このように構成した場合にも、実施の形態 2 ないし 4 と同様、共通給電線 com を流れる電流は、極性の異なる駆動電流の間で相殺されるので、共通給電線 com に流れる駆動電流が小さくて済む。従って、共通給電線 com をその分、細くすることができるので、画素 7 A、7 B において発光領域の割合を高めることができ、輝度、コントラスト比などの表示性能を向上させることができる。

10

【0084】

このように画素 7 A、7 B を配置すると、ストライプ状の対向電極 op A、op B では対応できないが、それでも、各画素 7 A、7 B 毎に対向電極 op A、op B を形成するとともに、各対向電極 op A、op B 同士を配線層で配線接続する構成とすればよい。

【0085】

以上説明したように、本発明に係る表示装置では、共通給電線の両側に該共通給電線との間で駆動電流の通電が行われる画素が配置されているため、2 列分の画素に対して 1 本の共通給電線で済む。それ故、1 列の画素群ごとに共通給電線を形成する場合と比較して共通給電線の形成領域を狭めることができるため、その分、画素において発光領域の割合を高めることができ、輝度、コントラスト比などの表示性能を向上させることができる。

20

【0086】

また、同一の前記共通給電線との間で前記駆動電流の通電が行われる複数の画素に、極性が反転した駆動電流により前記発光素子の駆動が行われる 2 種類の画素が含まれている場合には、1 本の共通給電線において、共通給電線から発光素子に流れる駆動電流と、それとは逆向きに発光素子から共通給電線に流れる駆動電流とが相殺されるので、共通給電線に流れる駆動電流が小さく済む。従って、共通給電線をその分、細くすることができるので、画素において発光領域の割合を高めることができ、輝度、コントラスト比などの表示性能を向上させることができる。

【図面の簡単な説明】

30

【0087】

【図 1】本発明を適用した表示装置、およびそれに形成したバンク層の形成領域を模式的に示す説明図である。

【図 2】本発明を適用した表示装置の基本的な構成を示すブロック図である。

【図 3】本発明の実施の形態 1 に係る表示装置の画素を拡大して示す平面図である。

【図 4】図 3 の A - A' 線における断面図である。

【図 5】図 3 の B - B' 線における断面図である。

【図 6】(A) は図 3 の C - C' 線における断面図、(B) はバンク層の形成領域を中継電極を覆うまで拡張しない構造の断面図である。

【図 7】図 1 に示す表示装置に用いた発光素子の I - V 特性を示すグラフである。

40

【図 8】本発明を適用した表示装置の製造方法を示す工程断面図である。

【図 9】図 1 に示す表示装置の改良例を示すブロック図である。

【図 10】(A) は、図 9 に示す表示装置に形成したダミーの配線層を示す断面図、(B) はその平面図である。

【図 11】図 3 に示す表示装置の変形例を示すブロック図である。

【図 12】(A) は、図 11 に示す表示装置に形成した画素を拡大して示す平面図、(B) はその断面図である。

【図 13】本発明の実施の形態 2 に係る表示装置に構成した駆動電流が反転した 2 つの画素の構成を示す等価回路図である。

【図 14】図 13 に示す 2 つの画素のうちの一方の画素を駆動するための各信号の波形図

50

である。

【図 1 5】図 1 3 に示す 2 つの画素のうちの他方の画素を駆動するための各信号の波形図である。

【図 1 6】図 1 3 に示す 2 つの画素に構成される発光素子の構成を示す断面図である。

【図 1 7】図 1 3 に示す表示装置における画素の配置を示す説明図である。

【図 1 8】本発明の実施の形態 3 に係る表示装置における画素の配置を示す説明図である。

【図 1 9】本発明の実施の形態 4 に係る表示装置における画素の配置を示す説明図である。

【図 2 0】本発明の実施の形態 5 に係る表示装置における画素の配置を示す説明図である。

【図 2 1】本発明の実施の形態 6 に係る表示装置における画素の配置を示す説明図である。

【図 2 2】従来の表示装置のブロック図である。

【図 2 3】(A) は、図 2 2 に示す表示装置に形成した画素を拡大して示す平面図、(B) はその断面図である。

【符号の説明】

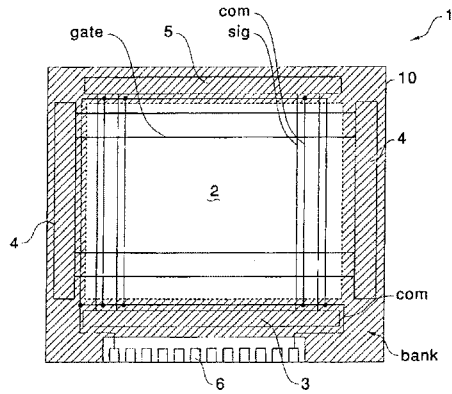
【 0 0 8 8 】

1 ... 表示装置、 2 ... 表示部、 3 ... データ側駆動回路、 4 ... 走査側駆動回路、 5 ... 検査回路、 6 ... 実装用パッド、 7 , 7 A , 7 B ... 画素、 1 0 ... 透明基板、 2 0 ... 第 1 の T F T 、 2 1 ... 第 1 の T F T のゲート電極、 3 0 ... 第 2 の T F T 、 3 1 ... 第 2 の T F T のゲート電極、 4 0 , 4 0 A , 4 0 B ... 発光素子、 4 1 ... 画素電極、 4 2 ... 正孔注入層、 4 3 ... 有機半導体膜、 4 5 ... 薄いリチウム含有アルミニウム電極、 4 6 ... I T O 膜層、 5 0 ... ゲート絶縁膜、 5 1 ... 第 1 の層間絶縁膜、 5 2 ... 第 2 の層間絶縁膜、 D A ... ダミーの配線層、 b a n k ... バンク層、 c a p ... 保持容量、 c l i n e ... 容量線、 c o m ... 共通給電線、 g a t e , g a t e A , g a t e B ... 走査線、 o p , o p A , o p B ... 対向電極、 s i g , s i g A , s i g B ... データ線、 s t , s t A , s t B ... 電位保持電極。

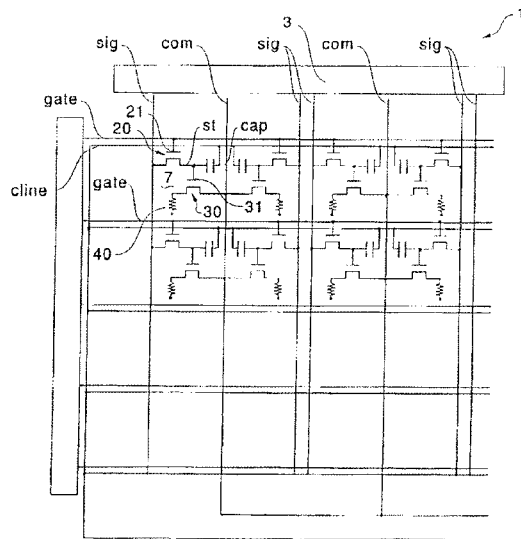
10

20

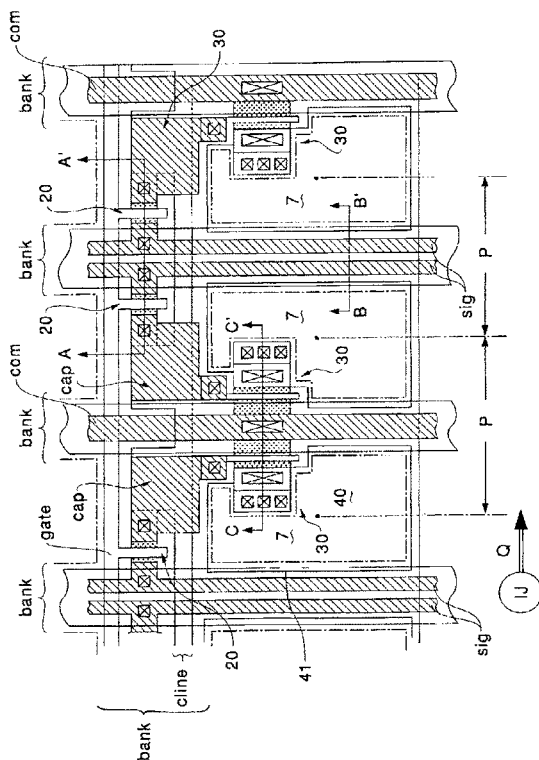
【図 1】



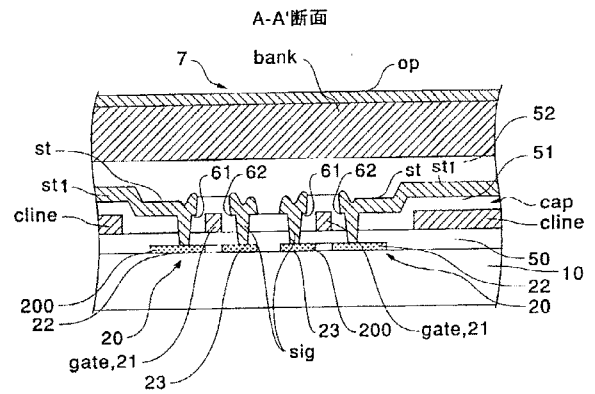
【図 2】



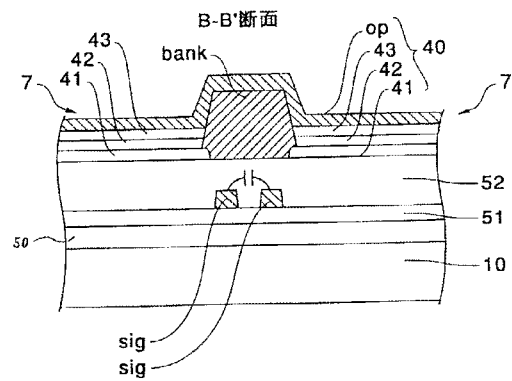
【図 3】



【図 4】

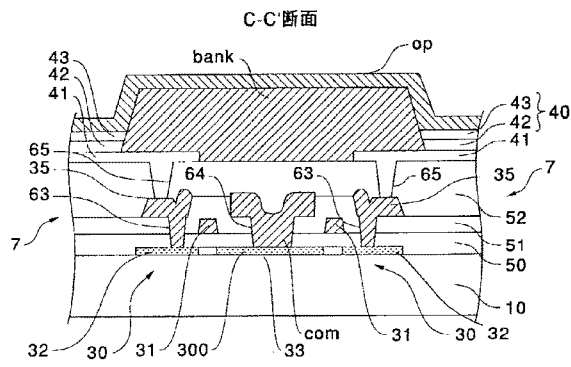


【図 5】

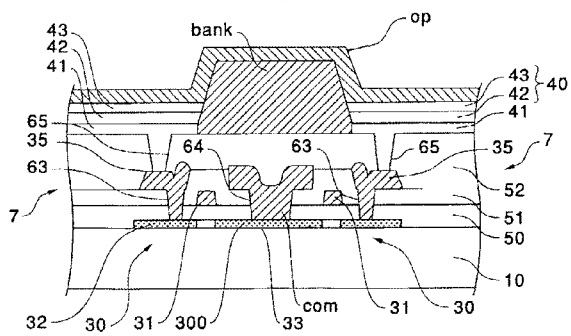


【図 6】

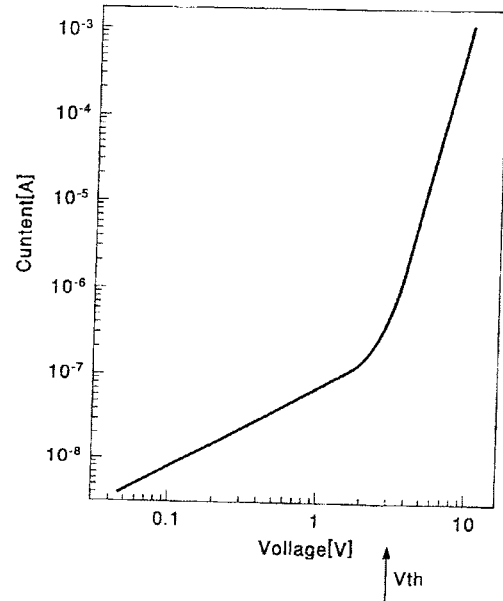
(A)



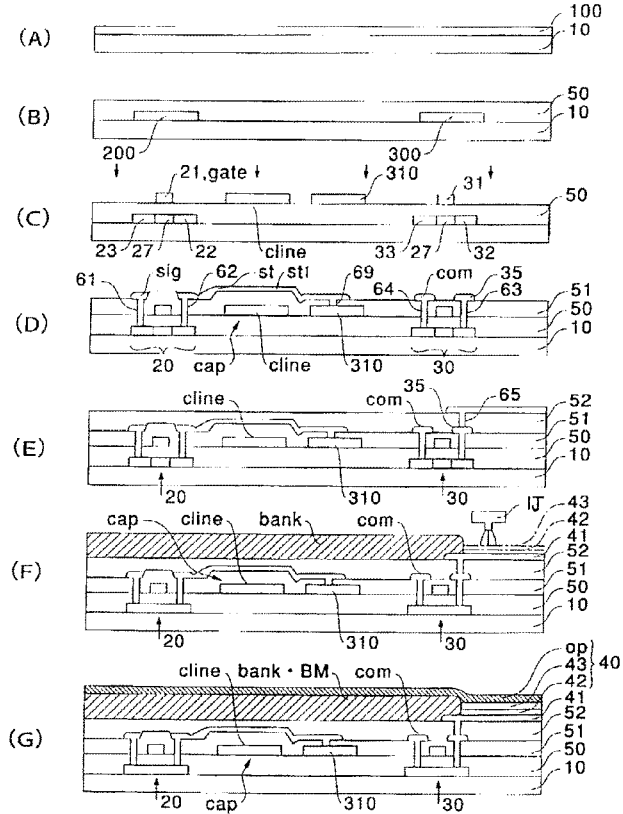
(B)



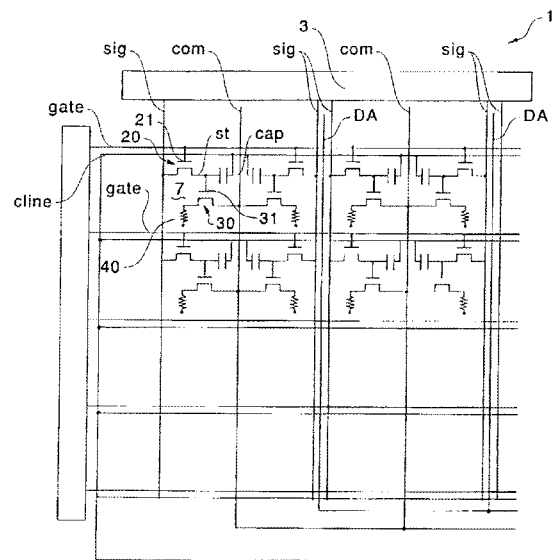
【図 7】



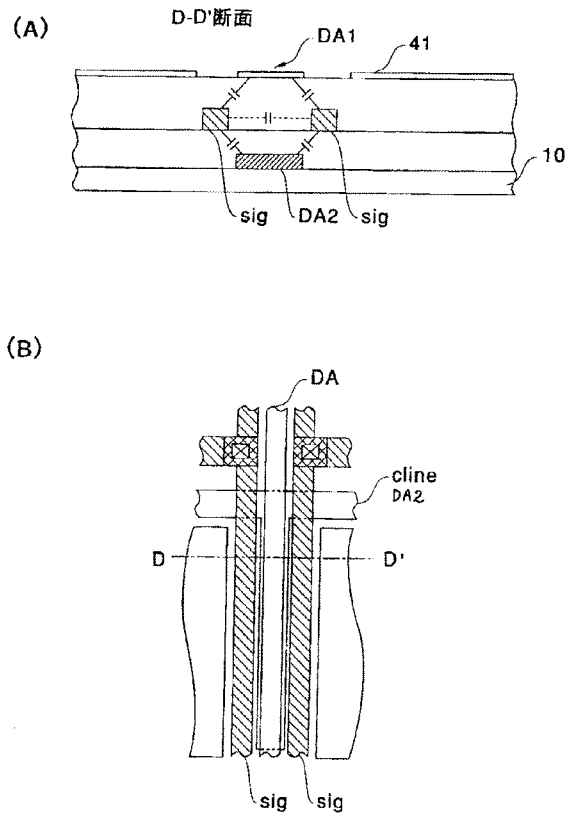
【図 8】



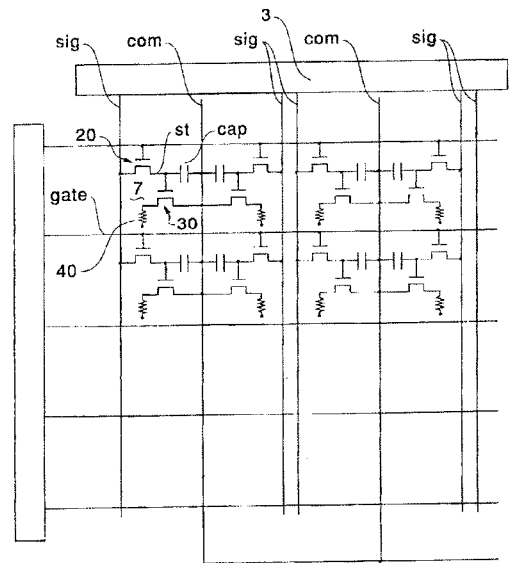
【図 9】



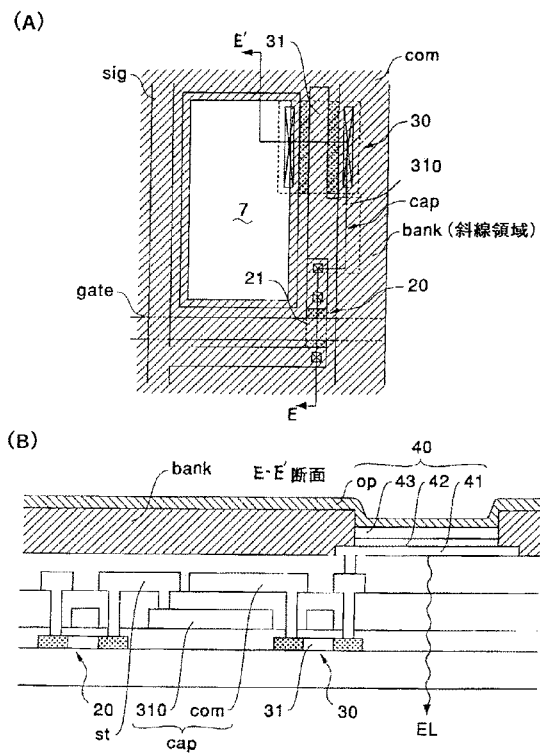
【図 10】



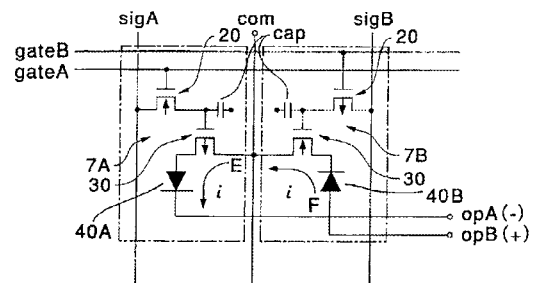
【図 11】



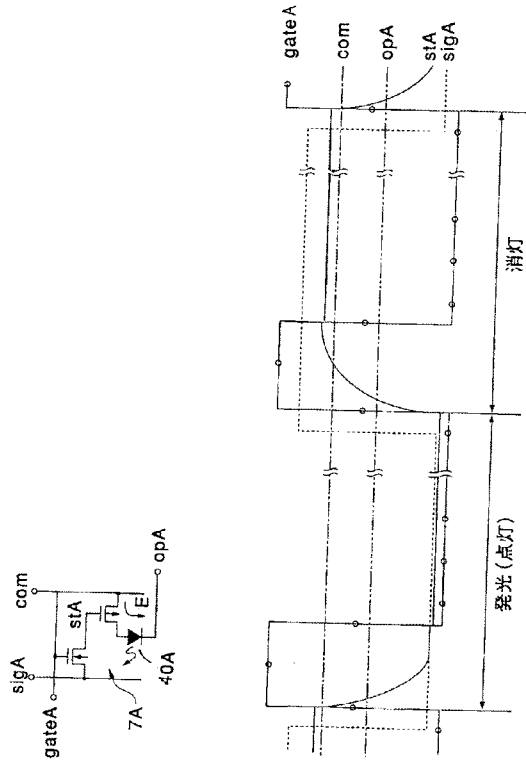
【図 12】



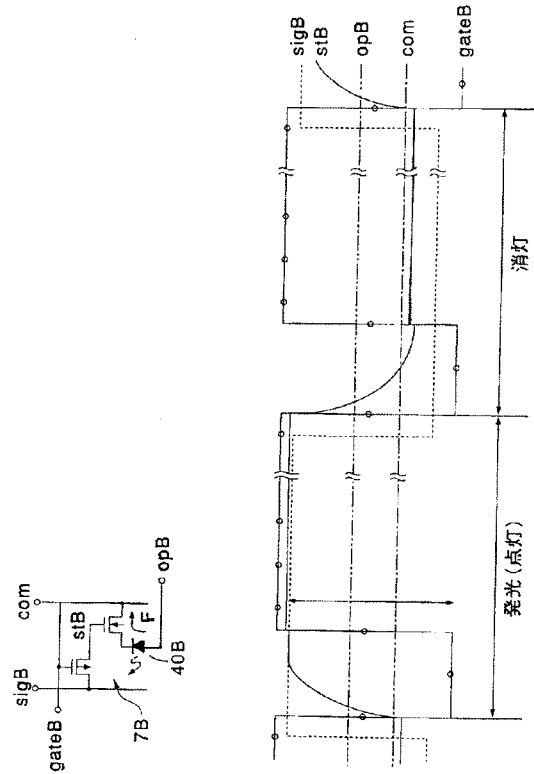
【図 13】



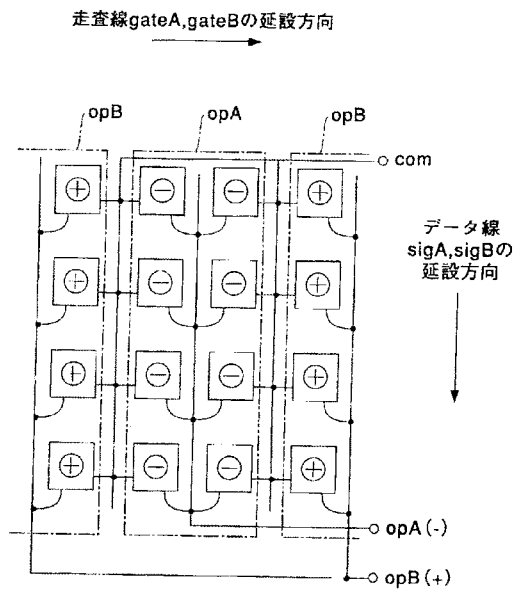
【図 14】



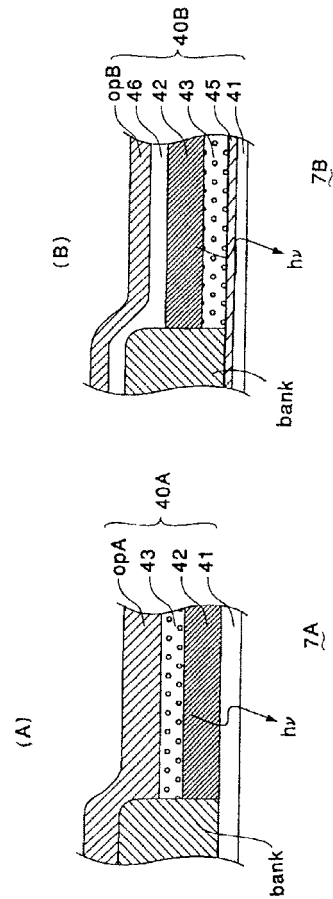
【図 15】



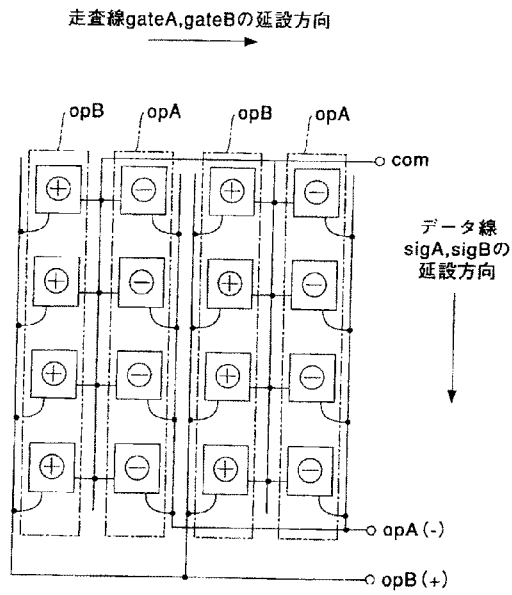
【図 16】



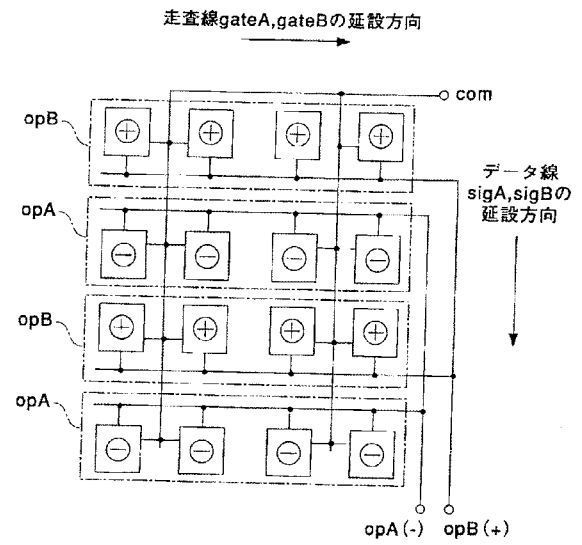
【図 17】



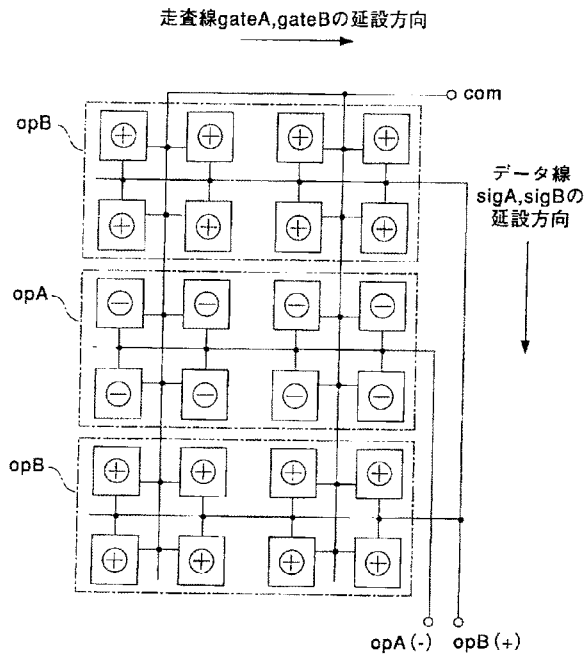
【図 18】



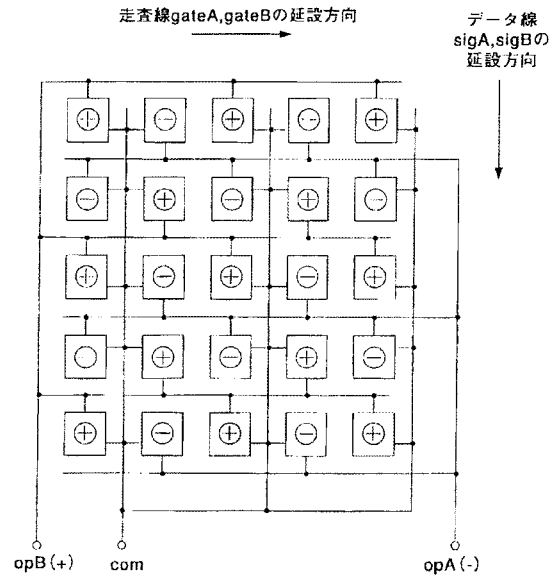
【図 19】



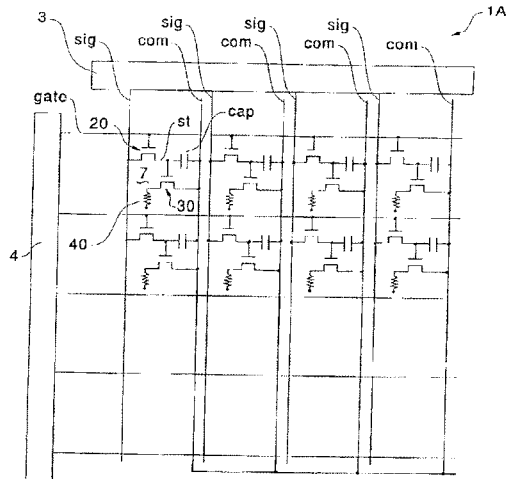
【図 20】



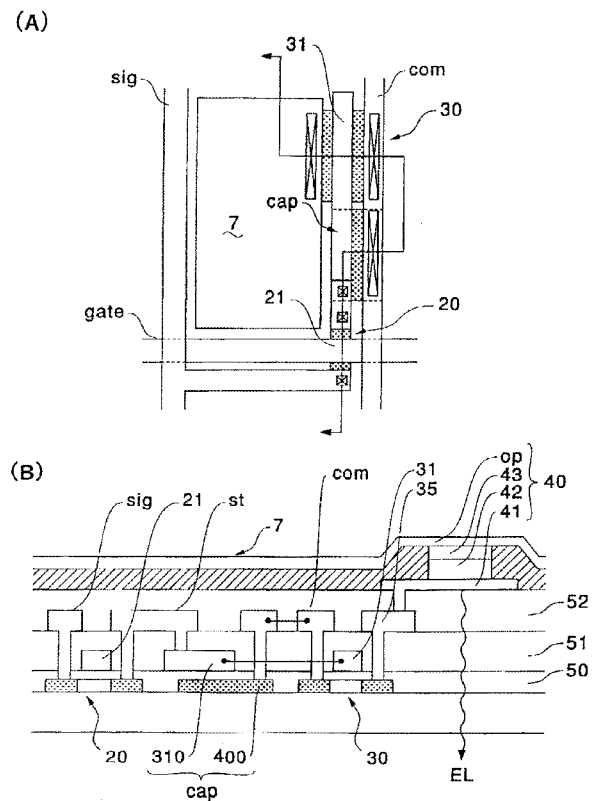
【図 21】



【図 2 2】



【図 2 3】



【手続補正書】

【提出日】平成20年8月27日(2008.8.27)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

複数の走査線と、

前記複数の走査線と交差する方向に設けられた複数のデータ線と、

前記複数のデータ線と前記複数の走査線とによりマトリクス状に形成された複数の画素と、

を有し、

前記複数の画素の各々は、画素電極と、有機半導体膜と、対向電極とが積層された発光素子を備え、

前記画素電極は、第 1 の絶縁膜の上に設けられており、

前記発光素子は、第 2 の絶縁膜により囲まれており、

前記対向電極は、前記画素電極の上と前記第 2 絶縁膜の上とに亘って設けられており、

前記第 2 絶縁膜は、前記発光素子を構成する前記有機半導体膜の上面よりも高く形成されており、

前記複数のデータ線のうち 1 のデータ線の少なくとも一部と前記対向電極との間には、前記第 1 絶縁膜及び前記第 2 絶縁膜が介在すること、

を特徴とする表示装置。

【請求項 2】

請求項 1 に記載の表示装置において、

前記データ線に対して前記画像信号を出力する第 1 の駆動回路をさらに備え、

前記第 1 の駆動回路は、前記第 2 絶縁膜によって覆われていること、

を特徴とする表示装置。

【請求項 3】

請求項 1 又は 2 に記載の表示装置において、

前記走査線に対して走査信号を出力する第 2 の駆動回路をさらに備え、

前記第 1 の駆動回路は、前記第 2 絶縁膜によって覆われていること、

を特徴とする表示装置。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0008

【補正方法】変更

【補正の内容】

【0008】

本発明の表示装置は、複数の走査線と、前記複数の走査線と交差する方向に設けられた複数のデータ線と、前記複数のデータ線と前記複数の走査線とによりマトリクス状に形成された複数の画素と、を有し、前記複数の画素の各々は、画素電極と、有機半導体膜と、対向電極とが積層された発光素子を備え、前記画素電極は、第 1 の絶縁膜の上に設けられており、前記発光素子は、第 2 の絶縁膜により囲まれており、前記対向電極は、前記画素電極の上と前記第 2 絶縁膜の上とに亘って設けられており、前記第 2 絶縁膜は、前記発光素子を構成する前記有機半導体膜の上面よりも高く形成されており、前記複数のデータ線のうち 1 のデータ線の少なくとも一部と前記対向電極との間には、前記第 1 絶縁膜及び前記第 2 絶縁膜が介在すること、を特徴とする。

また、上記の表示装置において、前記データ線に対して前記画像信号を出力する第 1 の駆動回路をさらに備え、前記第 1 の駆動回路は、前記第 2 絶縁膜によって覆われていること、を特徴とする。

また、上記の表示装置において、前記走査線に対して走査信号を出力する第 2 の駆動回路をさらに備え、前記第 1 の駆動回路は、前記第 2 絶縁膜によって覆われていること、を特徴とする。

本発明の表示装置は、複数の走査線と、前記複数の走査線と交差する方向に延設された複数のデータ線と、複数の共通給電線と、前記複数のデータ線と前記複数の走査線とによりマトリクス状に形成された複数の画素と、を有し、前記複数の画素の各々は、画素電極と、ゲート電極を備え、前記複数の走査線のうち対応する走査線を介して走査信号が前記ゲート電極に供給される第 1 のトランジスタと、前記複数のデータ線のうち対応するデータ線及び前記第 1 のトランジスタを介して供給される画像信号に応じて、前記複数の共通給電線のうち対応する共通給電線と前記画素電極との電気的な接続の制御を行う第 2 のトランジスタと、前記第 2 のトランジスタを介して前記対応する共通給電線と前記画素電極とが電気的に接続したときに前記画素電極に対向する対向電極との間に流れる駆動電流によって発光する発光素子と、を備え、前記複数の共通給電線のうち、1 つの共通給電線から前記駆動電流が供給される 2 つ画素において、前記発光素子は、互いに極性が反転した駆動電流により駆動されること、を特徴とする。

また、本発明の表示装置は、上記の表示装置において、前記 2 つの画素における対向電極の電位は、前記複数の共通給電線の電位を基準としたとき、互いに逆極性になるように設定されていること、を特徴とする。

また、本発明の表示装置は、上記の表示装置において、前記 2 つの画素の各々に設けられた前記第 1 のトランジスタは、互いに異なる導電型で形成されてなること、を特徴とする。

また、本発明の表示装置は、上記の表示装置において、前記 2 つの画素の各々に設けられた前記第 2 のトランジスタは、互いに異なる導電型で形成されてなること、を特徴とする。

る。

また、本発明の表示装置は、上記の表示装置において、前記２つの画素に供給される画像信号は、前記複数の共通給電線の電位を基準としたとき、互いに逆極性になるように設定されてなること、を特徴とする。

また、本発明の表示装置は、上記の表示装置において、前記複数の画素のうち、当該一つの共通給電線の両側に当該一つの共通給電線に沿って配置された２列の画素に前記駆動電流を供給し、前記２列の画素において、前記発光素子は、互いに極性が反転した駆動電流により駆動されること、を特徴とする。

また、本発明の表示装置は、上記の表示装置において、前記複数のデータ線の延在方向では、各画素における駆動電流の極性は同一であり、前記複数の走査線の延在方向では、各画素における駆動電流の極性が２画素毎反転するように構成されていること、を特徴とする。

また、本発明の表示装置は、上記の表示装置において、前記複数のデータ線の延在方向では、画素における駆動電流の極性が１画素毎反転するように構成されていること、を特徴とする。

また、本発明の表示装置は、上記の表示装置において、前記複数の走査線の延在方向では、各画素における駆動電流の極性は同一であり、前記複数のデータ線の延在方向では、各画素における駆動電流の極性が２画素毎反転するように構成されていること、を特徴とする。

また、本発明の表示装置は、上記の表示装置において、前記対向電極は、同じ極性の駆動電流で駆動される２画素に対して共通に設けられた複数の対向電極からなること、を特徴とする。

また、本発明の表示装置は、上記の表示装置において、前記複数の走査線の延在方向及び前記複数のデータ線の延在方向において、画素における駆動電流の極性が１画素毎反転するように構成されていること、を特徴とする。

フロントページの続き

(51)Int.Cl.

F I

H 0 5 B 33/26

Z

テーマコード(参考)

专利名称(译)	表示装置		
公开(公告)号	JP2008268979A	公开(公告)日	2008-11-06
申请号	JP2008193174	申请日	2008-07-28
[标]申请(专利权)人(译)	精工爱普生株式会社		
申请(专利权)人(译)	精工爱普生公司		
[标]发明人	小澤徳郎		
发明人	小澤 徳郎		
IPC分类号	G09G3/30 G09G3/20 H01L51/50 H05B33/26		
FI分类号	G09G3/30.J G09G3/20.641.D G09G3/20.624.B G09G3/20.621.M H05B33/14.A H05B33/26.Z G09F9/30.338 G09F9/30.365 G09F9/30.365.Z G09G3/3233 G09G3/3266 G09G3/3275 H01L27/32		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC36 3K107/DD39 3K107/EE03 3K107/HH00 5C080/AA06 5C080/BB05 5C080/DD03 5C080/EE29 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ06 5C094/AA02 5C094/BA03 5C094/BA23 5C094/BA27 5C380/AA01 5C380/AB06 5C380/AB09 5C380/AB19 5C380/AB24 5C380/AB41 5C380/AB46 5C380/AB47 5C380/BA01 5C380/BA12 5C380/BA19 5C380/BA40 5C380/BB08 5C380/BB22 5C380/BB23 5C380/BC20 5C380/CA52 5C380/CA57 5C380/CB01 5C380/CB02 5C380/CB25 5C380/CB26 5C380/CC02 5C380/CC26 5C380/CC27 5C380/CC33 5C380/CC41 5C380/CC62 5C380/CC77 5C380/CD012 5C380/CF07 5C380/CF24 5C380/DA02 5C380/DA32 5C380/DA33 5C380/GA08 5C380/HA16		
代理人(译)	须泽 修 宫坂和彦		
其他公开文献	JP4656204B2		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种能够通过改善基板上的像素和公共馈线的布局来改善显示质量的显示装置，以扩展像素的发光区域。解决方案：具有诸如电致发光元件或LED元件的发光元件40的像素7A，7B布置在公共馈线com的两侧，并且公共馈线com的数量减少。此外，在像素7A和7B之间流过发光元件40的驱动电流的极性反转，并且流过公共馈线com的电流减小。 .The 13

