

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2008-310974
(P2008-310974A)

(43) 公開日 平成20年12月25日(2008.12.25)

(51) Int.Cl.

H05B	33/24	(2006.01)
H01L	51/50	(2006.01)
H05B	33/10	(2006.01)
H05B	33/28	(2006.01)

F 1

H05B	33/24
H05B	33/14
H05B	33/10
H05B	33/28

テーマコード(参考)

3K107

A

審査請求 未請求 請求項の数 18 O L (全 40 頁)

(21) 出願番号

特願2007-155129 (P2007-155129)

(22) 出願日

平成19年6月12日 (2007.6.12)

(71) 出願人 000001443

カシオ計算機株式会社

東京都渋谷区本町1丁目6番2号

(74) 代理人 100096699

弁理士 鹿嶋 英實

(72) 発明者 山本 和人

東京都八王子市石川町2951番地の5

カシオ計算機株式会社

八王子技術センター内

F ターム(参考) 3K107 AA01 BB01 CC31 CC33 DD10
DD60 DD90 EE03 FF06 FF15
GG12

(54) 【発明の名称】表示装置及びその製造方法

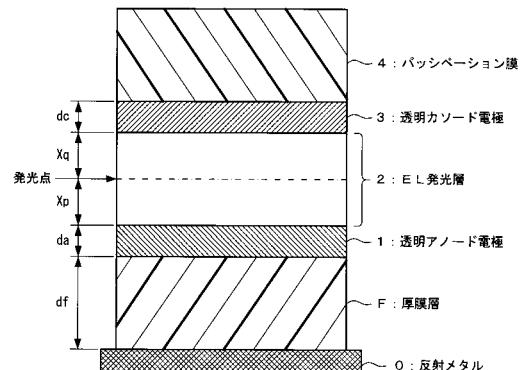
(57) 【要約】

【課題】色度ずれや発光輝度(発光強度)のばらつきを抑制して、画像のにじみやぼけのない表示特性に優れた表示装置、及び、該表示装置の製造方法を提供する。

【解決手段】本発明に係る有機EL素子は、光反射特性を有する金属材料(例えば銀(Ag))等からなる反射メタル①を最下層とし、その上層に、光透過特性を有する絶縁性材料からなる膜厚d_fの厚膜層F、ITO等の透明電極材料からなる膜厚d_aの透明アノード電極1、発光機能層である膜厚X_p+X_qのEL発光層2、ITO等の透明電極材料からなる膜厚d_cの透明カソード電極3、窒化シリコン(SiN)からなるパッシベーション膜4が順次積層形成されたデバイス構造を有している。

。

【選択図】図15



【特許請求の範囲】**【請求項 1】**

発光素子を有する表示画素を備えた表示装置において、

前記発光素子は、少なくとも、

前記発光素子の発光波長の少なくとも一部の光に対して反射性を有する反射層と、

前記発光波長の少なくとも一部の光を透過する第1の電極と、

前記反射層と前記第1の電極との間に設けられ、前記発光波長の少なくとも一部の光に対して透過性を有する層間絶縁膜と、

前記第1の電極に対向して設けられ、前記発光波長の少なくとも一部の光に対して透過性を有する第2の電極と、

前記第1の電極と前記第2の電極との間に設けられた発光機能層と、

が基板上に積層されていることを特徴とする表示装置。

【請求項 2】

前記層間絶縁膜は、前記第1の電極と略同等の屈折率を有していることを特徴とする請求項1記載の表示装置。

【請求項 3】

前記第1の電極は、導電性酸化金属層からなり、前記層間絶縁膜は有機膜からなることを特徴とする請求項1又は2記載の表示装置。

【請求項 4】

前記層間絶縁膜は、1.6前後の屈折率を有するとともに、2000nm以上の膜厚を有することを特徴とする請求項2又は3記載の表示装置。

【請求項 5】

前記表示画素は、カラー表示に対応した異なる発光色の前記発光素子を有し、

前記層間絶縁膜は、前記発光色に応じて異なる膜厚を有することを特徴とする請求項4記載の表示装置。

【請求項 6】

前記表示画素は、前記発光素子と、該発光素子に所定の発光駆動電流を流す画素駆動回路と、を有し、

前記発光素子は、前記第1の電極が前記画素駆動回路の出力端に電気的に接続されていることを特徴とする請求項1乃至5のいずれかに記載の表示装置。

【請求項 7】

前記表示画素は、前記基板上に前記画素駆動回路の導電層及び配線層が形成され、該画素駆動回路を被覆する絶縁性の平坦化膜上に前記発光素子が形成され、

前記発光素子は、前記第1の電極が前記層間絶縁膜及び前記平坦化膜を貫通して設けられた開口部を介して前記画素駆動回路の出力端となる前記導電層に直接接続されていることを特徴とする請求項6記載の表示装置。

【請求項 8】

前記表示画素は、前記発光素子と、該発光素子に所定の発光駆動電流を流す画素駆動回路と、を有し、

前記発光素子は、前記反射層が前記画素駆動回路の出力端に接続され、前記第1の電極が前記反射層を介して前記画素駆動回路の出力端に間接的に接続されていることを特徴とする請求項1乃至5のいずれかに記載の表示装置。

【請求項 9】

前記表示画素は、前記基板上に前記画素駆動回路の導電層及び配線層が形成され、該画素駆動回路を被覆する絶縁性の平坦化膜上に前記発光素子が形成され、

前記発光素子は、前記反射層が前記平坦化膜に設けられた第1の開口部を介して前記画素駆動回路の出力端となる前記導電層に接続され、前記第1の電極が前記層間絶縁膜に設けられた第2の開口部内に露出する前記反射層を介して前記画素駆動回路の出力端となる前記導電層に間接的に接続されていることを特徴とする請求項8記載の表示装置。

【請求項 10】

10

20

30

40

50

前記画素駆動回路は、少なくとも前記導電層及び前記配線層の一部が前記発光素子と平面的に重なるように前記基板上に設けられていることを特徴とする請求項7又は9記載の表示装置。

【請求項11】

前記発光素子は、有機エレクトロルミネッセンス素子であることを特徴とする請求項1乃至10のいずれかに記載の表示装置。

【請求項12】

前記発光素子に設けられる前記発光機能層は、高分子系の有機材料からなることを特徴とする請求項11記載の表示装置。

【請求項13】

発光素子を有する表示画素を備えた表示装置の製造方法において、

基板上に、前記発光素子の発光波長の少なくとも一部の光に対して反射性を有する反射層を形成する工程と、

前記反射層を含む領域に、前記発光波長の少なくとも一部の光に対して透過性を有する層間絶縁膜を形成する工程と、

前記反射層に対応する前記層間絶縁膜上に、前記発光波長の少なくとも一部の光に対して透過性を有する第1の電極を形成する工程と、

前記第1の電極上に有機材料による発光機能層を形成する工程と、

前記発光機能層を介して前記第1の電極に対向し、前記発光波長の少なくとも一部の光に対して透過性を有する第2の電極を形成する工程と、

を含むことを特徴とする表示装置の製造方法。

【請求項14】

発光素子を有する表示画素を備えた表示装置の製造方法において、

基板上に、前記発光素子に所定の発光駆動電流を流すための画素駆動回路の導電層及び配線層を形成する工程と、

前記画素駆動回路を被覆する絶縁性の平坦化膜を形成し、該平坦化膜をエッチングして前記画素駆動回路の出力端となる前記導電層が露出する第1の開口部を形成する工程と、

前記平坦化膜上に、前記発光素子の発光波長の少なくとも一部の光に対して反射性を有する反射層を形成する工程と、

前記反射層を含む領域に、前記発光波長の少なくとも一部の光に対して透過性を有する層間絶縁膜を形成する工程と、

前記層間絶縁膜をエッチングして前記第1の開口部の形成領域内に前記画素駆動回路の出力端となる前記導電層が露出する第2の開口部を形成する工程と、

前記発光波長の少なくとも一部の光に対して透過性を有し、前記第2の開口部を介して前記画素駆動回路の出力端となる前記導電層に接続されるとともに、前記反射層に対応する前記層間絶縁膜上に延在する第1の電極を形成する工程と、

前記第1の電極上に有機材料による発光機能層を形成する工程と、

前記発光機能層を介して前記第1の電極に対向し、前記発光波長の少なくとも一部の光に対して透過性を有する第2の電極を形成する工程と、

を含むことを特徴とする表示装置の製造方法。

【請求項15】

発光素子を有する表示画素を備えた表示装置の製造方法において、

基板上に、前記発光素子に所定の発光駆動電流を流すための画素駆動回路の導電層及び配線層を形成する工程と、

前記画素駆動回路を被覆する絶縁性の平坦化膜を形成し、該平坦化膜をエッチングして前記画素駆動回路の出力端となる前記導電層が露出する第1の開口部を形成する工程と、

前記発光素子の発光波長の少なくとも一部の光に対して反射性を有し、前記第1の開口部を介して前記画素駆動回路の出力端となる前記導電層に接続されるとともに、前記平坦化膜上に延在する反射層を形成する工程と、

前記反射層を含む領域に、前記発光波長の少なくとも一部の光に対して透過性を有する

10

20

30

40

50

層間絶縁膜を形成する工程と、

前記層間絶縁膜をエッティングして前記第1の開口部の形成領域内に前記反射層が露出する第2の開口部を形成する工程と、

前記発光波長の少なくとも一部の光に対して透過性を有し、前記第2の開口部を介して前記反射層に接続されるとともに、前記反射層に対応する前記層間絶縁膜上に延在する第1の電極を形成する工程と、

前記第1の電極上に有機材料による発光機能層を形成する工程と、

前記発光機能層を介して前記第1の電極に対向し、前記発光波長の少なくとも一部の光に対して透過性を有する第2の電極を形成する工程と、

を含むことを特徴とする表示装置の製造方法。

10

【請求項 16】

前記層間絶縁膜は、前記第1の電極と略同等の屈折率を有していることを特徴とする請求項13乃至15のいずれかに記載の表示装置の製造方法。

【請求項 17】

前記層間絶縁膜は、1.6前後の屈折率を有するとともに、2000nm以上の膜厚を有することを特徴とする請求項13乃至16のいずれかに記載の表示装置の製造方法。

【請求項 18】

前記表示画素は、カラー表示に対応した異なる発光色の前記発光素子を有し、

前記層間絶縁膜の膜厚を前記発光色に応じて異なる値にすることを特徴とする請求項1-7記載の表示装置の製造方法。

【発明の詳細な説明】

【技術分野】

【 0 0 0 1 】

本発明は、表示装置及びその製造方法に関し、特に、有機エレクトロルミネッセンス素子等の発光素子を有する表示画素を備えた表示装置、及び、該表示装置の製造方法に関する。

【背景技术】

〔 0 0 0 2 〕

近年、液晶表示装置（LCD）に続く次世代の表示デバイスとして、有機エレクトロルミネッセンス素子（以下、「有機EL素子」と略記する）や発光ダイオード（LED）等のような自発光素子を2次元配列した発光素子型の表示パネルを備えた表示装置の本格的な実用化、普及に向けた研究開発が盛んに行われている。

〔 0 0 0 3 〕

特に、アクティブマトリクス駆動方式を適用した発光素子型の表示装置においては、液晶表示装置に比較して表示応答速度が速く、視野角依存性もないという優れた表示特性を有しているとともに、液晶表示装置のようにバックライトや導光板を必要としないという装置構成上の特徴を有している。そのため、今後様々な電子機器への適用が期待されている。

[0 0 0 4]

このようなアクティブマトリクス駆動方式の表示装置にあっては、表示パネルに配列される各表示画素ごとに、発光素子（有機EL素子等）を所望の輝度階調で発光させるための画素回路（画素駆動回路）を設けたものが知られている。この画素回路としては、例えば特許文献1等に記載されているように、1又は複数の薄膜トランジスタ等のスイッチング素子や配線層を備えたものが知られている。

(0 0 0 5)

そして、基板の一面側に各表示画素を構成する画素回路と発光素子を形成した表示パネルにおいては、発光素子のデバイス構造に応じて、基板の一面側に光を放射するトップエミッション型と、基板の他面側に光を放射するボトムエミッション型が知られている。すなわち、例えば特許文献2等に記載されているように、トップエミッション型の表示パネルにおいては、一面側に設けられた発光素子において発光した光が基板を透過することなく

50

く反射して一面側に放射され、一方、ボトムエミッション型の表示パネルにおいては、発光素子において発光した光が基板を透過して他面側に放射される発光構造を有している。

【0006】

ここで、アクティブマトリクス型の表示パネルにおいては、上述したように、各表示画素ごとに複数のトランジスタ等の回路素子を有する画素回路と、有機EL素子等の発光素子を同一基板上に形成する必要があるが、画素回路の各回路素子と発光素子とを基板上に平面的に重なるように配置（すなわち、積層形成）することができるので、画素回路（回路素子）と発光素子とを平面的に重ならないように配置しなければならないボトムエミッション型の発光構造に比較して、画素開口率を高くするとともに、回路素子のレイアウト設計の自由度を高めることができるとともに、利点を有している。

10

【0007】

このようなトップエミッション型の発光構造を有する表示パネルにおいては、各表示画素に形成される有機EL素子のデバイス構造として、例えば画素回路の各回路素子が形成された基板上に、反射層、透明な画素電極（例えばアノード電極）、有機EL層等の発光層、透明な対向電極（例えばカソード電極）を順次積層した構成を有し、発光層で発光した光が直接対向電極を介して視野側に放射されるとともに、基板方向に放出された光が反射層で反射した後、発光層及び対向電極を介して視野側に放射されることにより、所望の画像情報が表示される。

【0008】

【特許文献1】特開平8-330600号公報（第3頁、図4）

20

【特許文献2】特開2005-222759号公報（第3頁、第8頁～第9頁、図3、図4）

【発明の開示】

【発明が解決しようとする課題】

【0009】

しかしながら、上述したようなトップエミッション型の発光構造を有する表示パネルにおいては、発光層で発光した光が直接対向電極を介して視野側に放射されるとともに、基板方向に放出された光が反射層で反射した後、発光層及び対向電極を介して視野側に放射されることにより、放射光に膜厚分の光路差が生じ、色度ずれや発光輝度（発光強度）のばらつきを招き、画像のにじみやぼけ等の表示特性の劣化を生じるという問題を有していた。特に、発光素子として高分子系の有機EL素子を適用した場合には、上述したような特性の劣化が著しいことが本願発明者の検証により判明した。なお、表示パネルの具体的な特性劣化については、後述する本願の実施形態の記載において詳しく説明する。

30

【0010】

そこで、本発明は、上述した問題点に鑑み、色度ずれや発光輝度（発光強度）のばらつきを抑制して、画像のにじみやぼけのない表示特性に優れた表示装置、及び、該表示装置の製造方法を提供することを目的とする。

【課題を解決するための手段】

【0011】

請求項1記載の発明は、発光素子を有する表示画素を備えた表示装置において、前記発光素子は、少なくとも、前記発光素子の発光波長の少なくとも一部の光に対して反射性を有する反射層と、前記発光波長の少なくとも一部の光を透過する第1の電極と、前記反射層と前記第1の電極との間に設けられ、前記発光波長の少なくとも一部の光に対して透過性を有する層間絶縁膜と、前記第1の電極に対向して設けられ、前記発光波長の少なくとも一部の光に対して透過性を有する第2の電極と、前記第1の電極と前記第2の電極との間に設けられた発光機能層と、が基板上に積層されていることを特徴とする。

40

【0012】

請求項2記載の発明は、請求項1記載の表示装置において、前記層間絶縁膜は、前記第1の電極と略同等の屈折率を有していることを特徴とする。

50

請求項3記載の発明は、請求項1又は2記載の表示装置において、前記第1の電極は、

導電性酸化金属層からなり、前記層間絶縁膜は有機膜からなることを特徴とする。

【0013】

請求項4記載の発明は、請求項2又は3記載の表示装置において、前記層間絶縁膜は、1.6前後の屈折率を有するとともに、2000nm以上の膜厚を有することを特徴とする。

請求項5記載の発明は、請求項4記載の表示装置において、前記表示画素は、カラー表示に対応した異なる発光色の前記発光素子を有し、前記層間絶縁膜は、前記発光色に応じて異なる膜厚を有することを特徴とする。

【0014】

請求項6記載の発明は、請求項1乃至5のいずれかに記載の表示装置において、前記表示画素は、前記発光素子と、該発光素子に所定の発光駆動電流を流す画素駆動回路と、を有し、前記発光素子は、前記第1の電極が前記画素駆動回路の出力端に電気的に接続されていることを特徴とする。 10

【0015】

請求項7記載の発明は、請求項6記載の表示装置において、前記表示画素は、前記基板上に前記画素駆動回路の導電層及び配線層が形成され、該画素駆動回路を被覆する絶縁性的の平坦化膜上に前記発光素子が形成され、前記発光素子は、前記第1の電極が前記層間絶縁膜及び前記平坦化膜を貫通して設けられた開口部を介して前記画素駆動回路の出力端となる前記導電層に直接接続されていることを特徴とする。

【0016】

請求項8記載の発明は、請求項1乃至5のいずれかに記載の表示装置において、前記表示画素は、前記発光素子と、該発光素子に所定の発光駆動電流を流す画素駆動回路と、を有し、前記発光素子は、前記反射層が前記画素駆動回路の出力端に接続され、前記第1の電極が前記反射層を介して前記画素駆動回路の出力端に間接的に接続されていることを特徴とする。 20

【0017】

請求項9記載の発明は、請求項8記載の表示装置において、前記表示画素は、前記基板上に前記画素駆動回路の導電層及び配線層が形成され、該画素駆動回路を被覆する絶縁性的の平坦化膜上に前記発光素子が形成され、前記発光素子は、前記反射層が前記平坦化膜に設けられた第1の開口部を介して前記画素駆動回路の出力端となる前記導電層に接続され、前記第1の電極が前記層間絶縁膜に設けられた第2の開口部内に露出する前記反射層を介して前記画素駆動回路の出力端となる前記導電層に間接的に接続されていることを特徴とする。 30

【0018】

請求項10記載の発明は、請求項7又は9記載の表示装置において、前記画素駆動回路は、少なくとも前記導電層及び前記配線層の一部が前記発光素子と平面的に重なるように前記基板上に設けられていることを特徴とする。

請求項11記載の発明は、請求項1乃至10のいずれかに記載の表示装置において、前記発光素子は、有機エレクトロルミネッセンス素子であることを特徴とする。

請求項12記載の発明は、請求項11記載の表示装置において、前記発光素子に設けられる前記発光機能層は、高分子系の有機材料からなることを特徴とする。 40

【0019】

請求項13記載の発明は、発光素子を有する表示画素を備えた表示装置の製造方法において、基板上に、前記発光素子の発光波長の少なくとも一部の光に対して反射性を有する反射層を形成する工程と、前記反射層を含む領域に、前記発光波長の少なくとも一部の光に対して透過性を有する層間絶縁膜を形成する工程と、前記反射層に対応する前記層間絶縁膜上に、前記発光波長の少なくとも一部の光に対して透過性を有する第1の電極を形成する工程と、前記第1の電極上に有機材料による発光機能層を形成する工程と、前記発光機能層を介して前記第1の電極に対向し、前記発光波長の少なくとも一部の光に対して透過性を有する第2の電極を形成する工程と、を含むことを特徴とする。 50

【0020】

請求項14記載の発明は、発光素子を有する表示画素を備えた表示装置の製造方法において、基板上に、前記発光素子に所定の発光駆動電流を流すための画素駆動回路の導電層及び配線層を形成する工程と、前記画素駆動回路を被覆する絶縁性の平坦化膜を形成し、該平坦化膜をエッティングして前記画素駆動回路の出力端となる前記導電層が露出する第1の開口部を形成する工程と、前記平坦化膜上に、前記発光素子の発光波長の少なくとも一部の光に対して反射性を有する反射層を形成する工程と、前記反射層を含む領域に、前記発光波長の少なくとも一部の光に対して透過性を有する層間絶縁膜を形成する工程と、前記層間絶縁膜をエッティングして前記第1の開口部の形成領域内に前記画素駆動回路の出力端となる前記導電層が露出する第2の開口部を形成する工程と、前記発光波長の少なくとも一部の光に対して透過性を有し、前記第2の開口部を介して前記画素駆動回路の出力端となる前記導電層に接続されるとともに、前記反射層に対応する前記層間絶縁膜上に延在する第1の電極を形成する工程と、前記第1の電極上に有機材料による発光機能層を形成する工程と、前記発光機能層を介して前記第1の電極に対向し、前記発光波長の少なくとも一部の光に対して透過性を有する第2の電極を形成する工程と、を含むことを特徴とする。

10

【0021】

請求項15記載の発明は、発光素子を有する表示画素を備えた表示装置の製造方法において、基板上に、前記発光素子に所定の発光駆動電流を流すための画素駆動回路の導電層及び配線層を形成する工程と、前記画素駆動回路を被覆する絶縁性の平坦化膜を形成し、該平坦化膜をエッティングして前記画素駆動回路の出力端となる前記導電層が露出する第1の開口部を形成する工程と、前記発光素子の発光波長の少なくとも一部の光に対して反射性を有し、前記第1の開口部を介して前記画素駆動回路の出力端となる前記導電層に接続されるとともに、前記平坦化膜上に延在する反射層を形成する工程と、前記反射層を含む領域に、前記発光波長の少なくとも一部の光に対して透過性を有する層間絶縁膜を形成する工程と、前記層間絶縁膜をエッティングして前記第1の開口部の形成領域内に前記反射層が露出する第2の開口部を形成する工程と、前記発光波長の少なくとも一部の光に対して透過性を有し、前記第2の開口部を介して前記反射層に接続されるとともに、前記反射層に対応する前記層間絶縁膜上に延在する第1の電極を形成する工程と、前記第1の電極上に有機材料による発光機能層を形成する工程と、前記発光機能層を介して前記第1の電極に対向し、前記発光波長の少なくとも一部の光に対して透過性を有する第2の電極を形成する工程と、を含むことを特徴とする。

20

【0022】

請求項16記載の発明は、請求項13乃至15のいずれかに記載の表示装置の製造方法において、前記層間絶縁膜は、前記第1の電極と略同等の屈折率を有していることを特徴とする。

30

請求項17記載の発明は、請求項13乃至16のいずれかに記載の表示装置の製造方法において、前記層間絶縁膜は、1.6前後の屈折率を有するとともに、2000nm以上の膜厚を有することを特徴とする。

40

請求項18記載の発明は、請求項17記載の表示装置の製造方法において、前記表示画素は、カラー表示に対応した異なる発光色の前記発光素子を有し、前記層間絶縁膜の膜厚を前記発光色に応じて異なる値にすることを特徴とする。

【発明の効果】**【0023】**

本発明に係る表示装置及びその製造方法によれば、色度ずれや発光輝度（発光強度）のばらつきを抑制して、画像のにじみやぼけのない優れた表示特性を実現することができる。

【発明を実施するための最良の形態】**【0024】**

以下、本発明に係る表示装置及びその製造方法について、実施の形態を示して詳しく説

50

明する。ここで、以下に示す実施形態においては、表示画素を構成する発光素子として、プロセス制御性や生産性に優れる、インクジェット法やノズルコート法等を適用して高分子系の有機材料を塗布して形成される有機EL層を備えた有機EL素子を適用した場合について説明する。

<表示パネル>

まず、本発明に係る表示装置に適用される表示パネル（有機ELパネル）及び表示画素について説明する。

【0025】

図1は、本発明に係る表示装置に適用される表示パネルの画素配列状態の一例を示す概略平面図であり、図2は、本発明に係る表示装置の表示パネルに2次元配列される各表示画素（発光素子及び画素駆動回路）の回路構成例を示す等価回路図である。なお、図1に示す平面図においては、説明の都合上、表示パネル（又は絶縁性基板）の一面側（有機EL素子の形成側）から見た、各表示画素（色画素）に設けられる画素電極の配置と各配線層の配設構造との関係、及び、各表示画素の形成領域を画定するバンク（隔壁）との配置関係のみを示し、各表示画素の有機EL素子を発光駆動するために、各表示画素に設けられる図2に示す画素駆動回路内のトランジスタ等の表示を省略した。また、図1においては、画素電極及び各配線層、バンクの配置を明瞭にするために、便宜的にハッチングを施して示した。

10

【0026】

本発明に係る表示装置（表示パネル）は、図1に示すように、ガラス基板等の絶縁性基板11の一面側に、赤（R）、緑（G）、青（B）の3色からなる色画素PXr、PXg、PXbを一組として、この組が行方向（図面左右方向）に繰り返し複数（3の倍数）配列されるとともに、列方向（図面上下方向）に同一色の色画素PXr、PXg、PXbが複数配列されている。ここでは、隣接するRGB3色の色画素PXr、PXg、PXbを一組として一の表示画素PIXが形成され、後述する表示駆動動作によりカラー表示が可能なように構成されている。

20

【0027】

表示パネル10は、図1に示すように、絶縁性基板11の一面側から突出し、柵状又は格子状の平面パターンを有して配設されたバンク（隔壁）18により、列方向に配列された同一色の複数の色画素PXr、PXg、又は、PXbの画素形成領域（各色画素領域）が画定される。また、各色画素PXr、PXg、又は、PXbの画素形成領域には、画素電極（例えばアノード電極）16が形成されているとともに、上記バンク18の配設方向に並行して列方向（図面上下方向）にデータラインLdが配設され、また、当該データラインLdに直交する行方向（図面左右方向）に選択ラインLs及び電源電圧ライン（例えばアノードライン）Lvが並行に配設されている。選択ラインLsには一方の端部に端子パッドPLsが設けられ、電源電圧ラインLvには一方の端部に端子パッドPLvが設けられている。

30

【0028】

表示画素PIXの各色画素PXr、PXg、PXbは、例えば図2に示すように、絶縁性基板11上に1乃至複数のトランジスタ（例えばアモルファスシリコン薄膜トランジスタ等）を有する画素駆動回路（上述した画素回路に相当する）DCと、当該画素駆動回路DCにより生成される発光駆動電流が、上記画素電極16に供給されることにより発光動作する有機EL素子（発光素子）OLEDと、を備えた回路構成を有している。

40

【0029】

画素駆動回路DCは、具体的には、例えば図2に示すように、ゲート端子が選択ラインLsに、ドレイン端子が表示パネル10の列方向に配設されたデータラインLdに、ソース端子が接点N11に各々接続されたトランジスタ（選択トランジスタ）Tr11と、ゲート端子が接点N11に、ドレイン端子が電源電圧ラインLvに、ソース端子が接点N12に各々接続されたトランジスタ（発光駆動トランジスタ）Tr12と、トランジスタTr12のゲート端子及びソース端子間に接続されたキャパシタCsと、を備えている。

50

【0030】

ここでは、トランジスタTr11、Tr12はいずれもnチャネル型の薄膜トランジスタ（電界効果型トランジスタ）が適用されている。トランジスタTr11、Tr12がpチャネル型であれば、ソース端子及びドレイン端子が互いに逆になる。また、キャパシタCsはトランジスタTr12のゲート-ソース間に形成される寄生容量、又は、該ゲート-ソース間に付加的に設けられた補助容量、もしくは、これらの寄生容量と補助容量からなる容量成分である。

【0031】

有機EL素子OLEDは、アノード端子（アノード電極となる画素電極16）が上記画素駆動回路DCの接点N12（画素駆動回路の出力端）に接続され、カソード端子（カソード電極）が対向電極20と一体的に形成され、所定の基準電圧Vcom（例えば接地電位Vgnd）に直接又は間接的に接続されている。ここで、対向電極20は、絶縁性基板11上に2次元配列された複数の表示画素PIXの画素電極16に対して共通に対向するよう、単一の電極層（べた電極）により形成されている。これにより、複数の表示画素PIXに上記基準電圧Vcomが共通に印加される。

10

【0032】

図2に示した表示画素PIX（画素駆動回路DC及び有機EL素子OLED）において、選択ラインLsは、図示を省略した選択ドライバに接続され、所定のタイミングで表示パネル10の行方向に配列された複数の表示画素PIX（色画素PXr、PXg、PXb）を選択状態に設定するための選択信号Selが印加される。また、データラインLdは、図示を省略したデータドライバに接続され、上記表示画素PIXの選択状態に同期するタイミングで表示データに応じた階調信号Vpixが印加される。

20

【0033】

また、電源電圧ラインLvは、例えば所定の高電位電源に直接又は間接的に接続され、各表示画素PIX（色画素PXr、PXg、PXb）に設けられる有機EL素子OLEDの画素電極16に表示データに応じた発光駆動電流を流すために、有機EL素子OLEDの対向電極20に印加される基準電圧Vcomより電位の高い、所定の高電圧（電源電圧Vdd）が印加される。

【0034】

すなわち、図2に示す画素駆動回路DCにおいては、各表示画素PIXにおいて直列に接続されたトランジスタTr12と有機EL素子OLEDの組の両端（トランジスタTr12のドレイン端子と有機EL素子OLEDのカソード端子）にそれぞれ電源電圧Vddと基準電圧Vcomを印加して、有機EL素子OLEDに順バイアスを付与し、有機EL素子OLEDが発光可能な状態とし、さらに、階調信号Vpixに応じて有機EL素子OLEDに流れる発光駆動電流の電流値を制御している。

30

【0035】

そして、このような回路構成を有する表示画素PIXにおける駆動制御動作は、まず、図示を省略した選択ドライバから選択ラインLsに対して、所定の選択期間に、選択レベル（オンレベル；例えばハイレベル）の選択信号Selを印加することにより、トランジスタTr11がオン動作して選択状態に設定される。このタイミングに同期して、図示を省略したデータドライバから表示データに応じた電圧値を有する階調信号VpixをデータラインLdに印加するように制御する。これにより、トランジスタTr11を介して、階調信号Vpixに応じた電位が接点N11（すなわち、トランジスタTr12のゲート端子）に印加される。

40

【0036】

図2に示した回路構成を有する画素駆動回路DCにおいては、トランジスタTr12のドレイン-ソース間電流（すなわち、有機EL素子OLEDに流れる発光駆動電流）の電流値は、ドレイン-ソース間の電位差及びゲート-ソース間の電位差によって決定される。ここで、トランジスタTr12のドレイン端子（ドレイン電極）に印加される電源電圧Vddと、有機EL素子OLEDのカソード端子（カソード電極）に印加される基準電圧V

50

comは固定値であるので、トランジスタTr12のドレイン - ソース間の電位差は、電源電圧Vddと基準電圧Vcomによって予め固定されている。そして、トランジスタTr12のゲート - ソース間の電位差は、階調信号Vpixの電位によって一義的に決定されるので、トランジスタTr12のドレイン - ソース間に流れる電流の電流値は、階調信号Vpixによって制御することができる。

【0037】

このように、トランジスタTr12が接点N11の電位に応じた導通状態（すなわち、階調信号Vpixに応じた導通状態）でオン動作して、高電位側の電源電圧VddからトランジスタTr12及び有機EL素子OLEDを介して低電位側の基準電圧Vcom（接地電位Vgnd）に、所定の電流値を有する発光駆動電流が流れるので、有機EL素子OLEDが階調信号Vpix（すなわち表示データ）に応じた輝度階調で発光動作する。また、このとき、接点N11に印加された階調信号Vpixに基づいて、トランジスタTr12のゲート - ソース間のキャパシタCsに電荷が蓄積（充電）される。

10

【0038】

次いで、上記選択期間終了後の非選択期間において、選択ラインLsに非選択レベル（オフレベル；例えばローレベル）の選択信号Sselを印加することにより、表示画素PIXのトランジスタTr11がオフ動作して非選択状態に設定され、データラインLdと画素駆動回路DC（具体的には接点N11）とが電気的に遮断される。このとき、上記キャパシタCsに蓄積された電荷が保持されることにより、トランジスタTr12のゲート端子に階調信号Vpixに相当する電圧が保持された（すなわち、ゲート - ソース間の電位差が保持された）状態となる。

20

【0039】

したがって、上記選択状態における発光動作と同様に、電源電圧VddからトランジスタTr12を介して、有機EL素子OLEDに所定の発光駆動電流が流れ、発光動作状態が継続される。この発光動作状態は、次の階調信号Vpixが印加される（書き込まれる）まで、例えば、1フレーム期間継続するように制御される。そして、このような駆動制御動作を、表示パネル10に2次元配列された全ての表示画素PIX（各色画素PXr、PXg、PXb）について、例えば各行ごとに順次実行することにより、所望の画像情報を表示する画像表示動作を実行することができる。

30

【0040】

なお、図2においては、表示画素PIXに設けられる画素駆動回路DCとして、表示データに応じて各表示画素PIX（具体的には、画素駆動回路DCのトランジスタTr12のゲート端子；接点N11）に書き込む階調信号Vpixの電圧値を調整（指定）することにより、有機EL素子OLEDに流す発光駆動電流の電流値を制御して、所望の輝度階調で発光動作させる電圧指定型の階調制御方式に対応した回路構成を示したが、表示データに応じて各表示画素PIXに供給する（書き込む）電流の電流値を調整（指定）することにより、有機EL素子OLEDに流す発光駆動電流の電流値を制御して、所望の輝度階調で発光動作させる電流指定型の階調制御方式の回路構成を有するものであってもよい。

【0041】

<第1の実施形態>

40

（表示画素のデバイス構造）

次に、上述したような回路構成を有する表示画素（画素駆動回路及び有機EL素子）の具体的なデバイス構造（平面レイアウト及び断面構造）について説明する。

【0042】

図3は、第1の実施形態に係る表示装置（表示パネル）に適用可能な表示画素の一例を示す平面レイアウト図である。ここでは、図1に示した表示画素PIXの赤（R）、緑（G）、青（B）の各色画素PXr、PXg、PXbのうちの、特定の一の色画素の平面レイアウトを示す。なお、図3においては、画素駆動回路DCの各トランジスタ及び配線層等が形成された層を中心に示し、各配線層及び各電極の配置を明瞭にするために、便宜的にハッチングを施して示した。また、図4、図5は、各々、図3に示した平面レイアウト

50

を有する表示画素 PIX における A - A 断面及び B - B 断面を示す概略断面図である。図 4 (a) は、表示画素 PIX における A - A 断面の第 1 の例であり、図 4 (b) は、表示画素 PIX における A - A 断面の第 2 の例である。

【 0 0 4 3 】

図 2 に示した表示画素 PIX (色画素 PXr, PXg, PXb) は、具体的には、絶縁性基板 11 の一面側に設定された画素形成領域 (各色画素 PXr, PXg, PXb における有機 EL 素子の形成領域) Rpxにおいて、例えば図 3 に示すような平面レイアウトの上方及び下方の縁辺領域に行方向 (図面左右方向) に延在するように選択ライン Ls 及び電源電圧ライン Lv が各々配設されるとともに、これらのライン Ls, Lv に直交するよう 10 に、上記平面レイアウトの左方の縁辺領域に列方向 (図面上下方向) に延在するよう にデータライン Ld が配設されている。また、上記平面レイアウトの右方の縁辺領域には右側に隣接する色画素にまたがって列方向に延在するようにバンク (詳しくは後述する) 18 が配設されている。

【 0 0 4 4 】

ここで、例えば図 3 ~ 図 5 に示すように、データライン Ld は、選択ライン Ls 及び電源電圧ライン Lv よりも下層側 (絶縁性基板 11 側) に設けられ、トランジスタ Tr11, Tr12 のゲート電極 Tr11g, Tr12g を形成するためのゲートメタル層をパターニングすることによって当該ゲート電極 Tr11g, Tr12g と同じ工程で形成される。また、データライン Ld は、その上に被覆形成されたゲート絶縁膜 12 に設けられたコンタクトホール CH11 を介して、トランジスタ Tr11 のドレイン電極 Tr11d に接続 20 されている。

【 0 0 4 5 】

選択ライン Ls 及び電源電圧ライン Lv は、データライン Ld やゲート電極 Tr11g, Tr12g よりも上層側に設けられ、トランジスタ Tr11, Tr12 のソース電極 Tr11s, Tr12s, ドレイン電極 Tr11d, Tr12d を形成するためのソース、ドレインメタル層をパターニングすることによって当該ソース電極 Tr11s, Tr12s, ドレイン電極 Tr11d, Tr12d と同じ工程で形成される。

【 0 0 4 6 】

選択ライン Ls は、トランジスタ Tr11 のゲート電極 Tr11g の両端に位置するゲート絶縁膜 12 に設けられたコンタクトホール CH12 を介してゲート電極 Tr11g に接続 30 されている。また、電源電圧ライン Lv は、トランジスタ Tr12 のドレイン電極 Tr12d と一体的に形成されている。

【 0 0 4 7 】

ここで、選択ライン Ls 及び電源電圧ライン Lv は、例えば図 5 に示すように、低抵抗化を図るために、下層配線層 Ls1, Lv1 と上層配線層 Ls2, Lv2 を積層した配線構造を有しているものであってもよい。例えば下層配線層 Ls1, Lv1 は、トランジスタ Tr11, Tr12 のゲート電極 Tr11g, Tr12g と同層に形成され、当該ゲート電極 Tr11g, Tr12g を形成するためのゲートメタル層をパターニングすることによって当該ゲート電極 Tr11g, Tr12g と同じ工程で形成される。また、上層配線層 Ls2, Lv2 は、上述したように、いずれもトランジスタ Tr11, Tr12 のソース電極 Tr11s, Tr12s 及びドレイン電極 Tr11d, Tr12d と同層に形成され、当該ソース電極 Tr11s, Tr12s 及びドレイン電極 Tr11d, Tr12d を形成するためのソース、ドレインメタル層をパターニングすることによって当該ソース電極 Tr11s, Tr12s 及びドレイン電極 Tr11d, Tr12d と同じ工程で形成される。

【 0 0 4 8 】

なお、下層配線層 Ls1, Lv1 は、アルミニウム単体 (Al) やアルミニウム - チタン (AlTi), アルミニウム - ネオジウム - チタン (AlNdTi) 等のアルミニウム合金、銅 (Cu) 等の配線抵抗を低減するための低抵抗金属の单層や合金層により形成するものであってもよいし、クロム (Cr) やチタン (Ti) 等のマイグレーションを低減するための遷移金属層が上記低抵抗金属層の下層に設けられた積層構造を有するものであって

もよい。また、上層配線層 Ls2、Lv2は、クロム(Cr)やチタン(Ti)等のマイグレーションを低減するための遷移金属層と、当該遷移金属層の下層にアルミニウム単体やアルミニウム合金等の配線抵抗を低減するための低抵抗金属層が設けられた積層構造を有しているものであってもよい。

【0049】

そして、画素駆動回路DCは、より具体的には、例えば図3に示すように、図2に示したトランジスタTr11が行方向に延在するように配置され、また、トランジスタTr12が列方向に沿って延在するように配置されている。ここで、各トランジスタTr11、Tr12は、周知の電界効果型の薄膜トランジスタ構造を有し、各々、ゲート電極Tr11g、Tr12gと、ゲート絶縁膜12を介して各ゲート電極Tr11g、Tr12gに対応する領域に形成された半導体層SMCと、該半導体層SMCの両端部に延在するよう10に形成されたソース電極Tr11s、Tr12s及びドレイン電極Tr11d、Tr12dと、を有している。

【0050】

なお、各トランジスタTr11、Tr12のソース電極Tr11s、Tr12sとドレイン電極Tr11d、Tr12dが対向する半導体層SMC上には当該半導体層SMCへのエッティングダメージを防止するための酸化シリコン又は窒化シリコン等のチャネル保護層BLが形成され、また、ソース電極及びドレイン電極と半導体層SMCとの間には、当該半導体層SMCとソース電極Tr11s、Tr12s及びドレイン電極Tr11d、Tr12dとのオーミック接続を実現するための不純物層OHMが形成されている。20

【0051】

そして、図2に示した画素駆動回路DCの回路構成に対応するように、トランジスタTr11は、図3に示すように、ゲート電極Tr11gがゲート絶縁膜12に設けられたコンタクトホールCH12を介して選択ラインLsに接続され、同ドレイン電極Tr11dがゲート絶縁膜12に設けられたコンタクトホールCH11を介してデータラインLdに接続されている。

【0052】

トランジスタTr12は、図3、図4に示すように、ゲート電極Tr12gがゲート絶縁膜12に設けられたコンタクトホールCH13を介して上記トランジスタTr11のソース電極Tr11sに接続され、同ドレイン電極Tr12dが電源電圧ラインLvと一体的に形成され、同ソース電極Tr12s(画素駆動回路の出力端)が層間絶縁膜13、15に設けられたコンタクトホールCH14を介して有機EL素子OLEDの画素電極16に接続されている。30

【0053】

また、キャパシタCsは、図3、図4に示すように、絶縁性基板11上にトランジスタTr12のゲート電極Tr12gと一体的に形成された電極Ecaと、ゲート絶縁膜12上にトランジスタTr12のソース電極Tr12sと一体的に形成された電極Ecbと、がゲート絶縁膜12を介して対向するように設けられている。また、上述したように、電極Ecb上の層間絶縁膜13、15にはコンタクトホールCH14が設けられ、当該コンタクトホール(開口部、第1の開口部、第2の開口部)CH14を介して有機EL素子OLEDの画素電極16に接続されている。40

【0054】

有機EL素子OLEDは、図3～図5に示すように、上記トランジスタTr11、Tr12を被覆するように形成された層間絶縁膜(平坦化膜)13上に形成された光反射特性を有する反射層14と、当該反射層14を被覆するように形成された層間絶縁膜15上に設けられるとともに、層間絶縁膜13、15を貫通して設けられたコンタクトホールCH14を介してトランジスタTr12のソース電極Tr12s(画素駆動回路の出力端)に接続され、所定の発光駆動電流が供給される光透過特性を有する画素電極(第1の電極；例えばアノード電極)16と、隣接する表示画素PIX相互の画素電極16間の層間絶縁膜15上に形成された層間絶縁膜17及び絶縁性基板11(層間絶縁膜17)表面から突出50

して配設されたバンク 18 により画定された（バンク 18 に取り囲まれた領域である）画素形成領域 Rpx に形成された正孔輸送層 19a 及び電子輸送性発光層 19b からなる有機 E L 層（発光機能層）19 と、絶縁性基板 11 上に 2 次元配列された各表示画素 PIX の画素電極 16 に共通して対向するように設けられた光透過特性を有する単一の電極層（べた電極）からなる対向電極（第 2 の電極；例えばカソード電極）20 と、が順次積層されている。なお、対向電極 20 は、各画素形成領域 Rpx だけでなく、当該画素形成領域 Rpx を画定するバンク 18 上にも延在するように設けられている。

【0055】

ここで、図 3～図 5 に示したパネル構造においては、選択ライン Ls 及び電源電圧ライン Lv を積層配線構造として、上層配線層 Ls2、Lv2 をトランジスタ Tr11、Tr12 のソース電極 Tr11s、Tr12s 及びドレイン電極 Tr11d、Tr12d を形成するためのソース、ドレインメタル層をパターニングすることによって形成し、選択ライン Ls をコンタクトホール CH12 を介してトランジスタ Tr11 のゲート電極 Tr11g に接続し、電源電圧ライン Lv をトランジスタ Tr12 のドレイン電極 Tr12d と一緒に形成し、また、データライン Ld をトランジスタ Tr11、Tr12 のゲート電極 Tr11g、Tr12g を形成するためのゲートメタル層をパターニングすることによって形成し、コンタクトホール CH11 を介してトランジスタ Tr11 のドレイン電極 Tr11d に接続する場合について説明したが、これに限定されるものではなく、選択ライン Ls 及び電源電圧ライン Lv を上記ゲートメタル層をパターニングすることによってゲート絶縁膜 12 の下層に形成し、データライン Ld を上記ソース、ドレインメタル層をパターニングすることによってゲート絶縁膜 12 の上層に形成することでコンタクトホール CH11 及び CH12 を設けることなく、選択ライン Ls をゲート電極 Tr11g と一緒に、また、データライン Ld をドレイン電極 Tr11d と一緒に設けるようにしてもよい。

10

20

30

40

【0056】

なお、画素電極 16 と画素駆動回路 DC のトランジスタ Tr12 のソース電極 Tr12s（又は、キャパシタ Cs の他方側の電極 Ec_b）とを電気的に接続する構造としては、図 4(a) に示すように、層間絶縁膜 13、15 を貫通して設けられたコンタクトホール CH14 に画素電極 16 を形成する電極材料を埋め込んで、画素電極 16 とソース電極 Tr12s とを直接接続するものであってもよいし、図 4(b) に示すように、コンタクトホール CH14 にコンタクトメタル CML を埋め込んで、画素電極 16 とソース電極 Tr12s とをコンタクトメタル CML を介して接続するものであってもよい。

【0057】

バンク 18 は、表示パネル 10 に 2 次元配列される複数の表示画素 PIX（各色画素 Px_r、Px_g、Px_b）相互の境界領域（各画素電極 16 間の領域）であって、表示パネル 10 の列方向に（表示パネル 10 全体では図 1 に示すように柵状又は格子状の平面パターンを有するように）配設されている。ここで、図 3、図 4 に示すように、上記境界領域のうち、表示パネル 10（絶縁性基板 11）の列方向には上記トランジスタ Tr12 が延在して形成されており、バンク 18 は、例えば当該トランジスタ Tr12 を略被覆し、各画素形成領域 Rpx の画素電極 16 間に形成される層間絶縁膜 17 上に、絶縁性基板 11 表面から連続的に突出するように形成されている。これにより、バンク 18 により囲まれた列方向に延在する領域（列方向（図 1 の上下方向）に配列された複数の表示画素 PIX の画素形成領域 Rpx）が、有機 E L 層 19（正孔輸送層 19a 及び電子輸送性発光層 19b）を形成する際の有機化合物材料の塗布領域として規定される。

【0058】

ここで、バンク 18 は、例えば感光性の樹脂材料を用いて形成され、少なくともその表面（側面及び上面）が、画素形成領域 Rpx に塗布される有機化合物含有液に対して撥液性を有するように表面処理が施されている。

そして、上記画素駆動回路 DC、有機 E L 素子 OLED 及びバンク 18 が形成された絶縁性基板 11 の一面側全域には、例えば図 4、図 5 に示すように、保護絶縁膜（パッジーション膜）としての機能を有する封止層 21 が被覆形成されている。さらには、絶縁性

50

基板 1 1 に対向するようにガラス基板等からなる封止基板が接合されているものであってもよい。

【 0 0 5 9 】

このような表示パネル 1 0 (表示画素 P I X) においては、データライン L d を介して供給される表示データに応じた階調信号 V pix に基づいて、所定の電流値を有する発光駆動電流がトランジスタ T r 1 2 のソース - ドレイン間に流れ、有機 E L 素子 O L E D の画素電極 1 6 に供給されることにより、各表示画素 P I X (各色画素 P X r 、 P X g 、 P X b) の有機 E L 素子 O L E D が上記表示データに応じた所望の輝度階調で発光動作する。

【 0 0 6 0 】

ここで、本実施形態に係る表示パネル 1 0 においては、画素電極 1 6 及び対向電極 2 0 が光透過特性（可視光に対して高い透過率）を有するとともに、画素電極 1 6 の下層側に層間絶縁膜 1 5 を介して設けられた反射層 1 4 が光反射特性（可視光に対して高い反射率）を有することにより、各表示画素 P I X の有機 E L 層 1 9 において発光した光は、光透過特性を有する対向電極 2 0 を介して視野側（図 4 、図 4 の上方）に直接放出されるとともに、光透過特性を有する画素電極 1 6 及び層間絶縁膜 1 5 を介して下層の光反射特性を有する反射層 1 4 で反射し、再び層間絶縁膜 1 5 、画素電極 1 6 及び対向電極 2 0 を介して視野側に放出される。すなわち、本実施形態に係る表示パネル 1 0 は、トップエミッション型の発光構造を有し、絶縁性基板 1 1 上に形成された画素駆動回路 D C の各回路素子や配線層が、層間絶縁膜 1 3 上に形成された有機 E L 素子 O L E D と平面的に重なるように配置されている。

10

20

30

【 0 0 6 1 】

(表示装置の製造方法)

次に、上述した表示装置（表示パネル）の製造方法について説明する。

図 6 乃至図 8 は、本実施形態に係る表示装置（表示パネル）の製造方法の一例を示す工程断面図である。ここでは、本発明に係る表示装置の製造方法の特徴を明確にするために、図 4 (a) 、図 5 に示した A - A 断面及び B - B 断面のパネル構造のうち、各々一部分（トランジスタ T r 1 2 、キャパシタ C s 、データライン L d 、選択ライン L s 、電源電圧ライン L v ）、並びに、図 1 に示した選択ライン L s の端部に設けられる端子パッド P L s 、電源電圧ライン L v の端部に設けられる端子パッド P L v を便宜的に抜き出した構造を示して説明する。また、選択ライン L s 及び電源電圧ライン L v は、低抵抗化を図るため、上述したように積層配線構造を有している。

30

【 0 0 6 2 】

上述した表示装置（表示パネル）の製造方法は、まず、図 6 (a) に示すように、ガラス基板等の絶縁性基板 1 1 の一面側（図面上面側）に設定された表示画素 P I X （各色画素 P X r 、 P X g 、 P X b ）の画素形成領域 R px に、画素駆動回路 D C のトランジスタ T r 1 1 、 T r 1 2 やキャパシタ C s 、データライン L d や選択ライン L s 、電源電圧ライン L v 等の配線層を形成する（図 4 、図 5 参照）。

【 0 0 6 3 】

具体的には、絶縁性基板 1 1 上に、ゲート電極 T r 1 1 g 、 T r 1 2 g 、及び、当該ゲート電極 T r 1 2 g と一体的に形成されるキャパシタ C s の一方側の電極 E ca 、データライン L d 、選択ライン L s の下層配線層 L s1 及び当該選択ライン L s に接続された端子パッド P L s の下層配線層 P L s1 、電源電圧ライン L v の下層配線層 L v1 及び当該電源電圧ライン L v に接続された端子パッド P L v の下層配線層 P L v1 を同一のゲートメタル層をパターニングすることによって同時に形成し、その後、絶縁性基板 1 1 の全域にゲート絶縁膜 1 2 を被覆形成する。なお、図 3 に示したように、データライン L d と選択ライン L s 及び電源電圧ライン L v が交差する領域においては、例えば選択ライン L s 及び電源電圧ライン L v の各下層配線層 L s1 、 L v1 を形成しないようにして、相互に電気的に接続されない（絶縁される）ようにする。

40

【 0 0 6 4 】

次いで、ゲート絶縁膜 1 2 上の各ゲート電極 T r 1 1 g 、 T r 1 2 g に対応する領域に

50

、例えば、アモルファスシリコンやポリシリコン等からなる半導体層S M Cを形成し、当該半導体層S M Cの両端部にオーミック接続のための不純物層O H Mを介してソース電極T r 1 1 s、T r 1 2 s及びドレイン電極T r 1 1 d、T r 1 2 dを形成する。

【0065】

このとき、同一のソース、ドレインメタル層をパターニングすることによってソース電極T r 1 2 sに接続されたキャパシタC sの他方側の電極E cbを形成するとともに、上記選択ラインL s及び端子パッドP L sの各上層配線層L s2、P L s2、並びに、電源電圧ラインL v及び端子パッドP L vの各上層配線層L v2、P L v2を同時に形成する。これにより、上層配線層L s2及び下層配線層L s1からなる積層配線構造を有する選択ラインL s、及び、上層配線層L v2及び下層配線層L v1からなる積層配線構造を有する電源電圧ラインL vが形成される。10

【0066】

ここで、選択ラインL s及び端子パッドP L sの各上層配線層L s2、P L s2は、ゲート絶縁膜1 2に設けられた溝部を介して、上記選択ラインL s及び端子パッドP L sの各下層配線層L s1、P L s1に電気的に接続されるように形成される。また、電源電圧ラインL v及び端子パッドP L vの各上層配線層L v2、P L v2も、ゲート絶縁膜1 2に設けられた溝部を介して、上記電源電圧ラインL v及び端子パッドP L vの各下層配線層L v1、P L v1に電気的に接続されるように形成される。

【0067】

なお、上述したトランジスタT r 1 1、T r 1 2のソース電極T r 1 1 s、T r 1 2 s及びドレイン電極T r 1 1 d、T r 1 2 d、キャパシタC sの他方側の電極E cb、選択ラインL sの上層配線層L s2(端子パッドP L sの上層配線層P L s2を含む)、電源電圧ラインL vの上層配線層L v2(端子パッドP L vの上層配線層P L v2を含む)は、図6(a)に示すように、配線抵抗を低減し、かつ、マイグレーションを低減する目的で、例えばアルミニウム-チタン(A l T i)やアルミニウム-ネオジウム-チタン(A l N d T i)等のアルミニウム合金層とクロム(C r)等の遷移金属層からなる積層配線構造を有しているものであってもよい。20

【0068】

次いで、図6(b)に示すように、上記トランジスタT r 1 1、T r 1 2、キャパシタC s、選択ラインL sの上層配線層L s2及び電源電圧ラインL vの上層配線層L v2を含む絶縁性基板1 1の一面側全域を被覆するように、窒化シリコン(S i N)等からなり平坦化膜としての機能を有する層間絶縁膜1 3を形成する。その後、層間絶縁膜1 3をエッチング(ドライエッティング)してトランジスタT r 1 2のソース電極T r 1 2 s(又は、キャパシタC sの他方側の電極E cb)の上面が露出するコンタクトホール(第1の開口部)C H 14aを形成するとともに、選択ラインL sの端子パッドP L sの上層配線層P L s2、電源電圧ラインL vの端子パッドP L vの上層配線層P L v2の上面が露出する開口部C H s1、C H v1を同時に形成する。30

【0069】

次いで、図6(c)に示すように、上記コンタクトホールC H 14a及び開口部C H s1、C H v1を含む層間絶縁膜1 3上にスパッタリング法等を用いて、銀(A g)やアルミニウム(A l)等の金属材料、あるいは、アルミニウム-ネオジウム-チタン(A l N d T i)等の合金材料からなる光反射特性を有する(より具体的には、可視光域に対して高い反射率を有する)金属薄膜を形成し、その後、当該金属薄膜をパターニングして、各画素形成領域R px(有機EL素子O L E Dの形成領域)に対応する平面形状を有する反射層(反射金属層)1 4を形成するとともに、上記開口部C H s1、C H v1内部において露出した各端子パッドP L s、P L vの上層配線層P L s2、P L v2にそれぞれ接続するように各反射金属層1 4 s、1 4 vを形成する。40

【0070】

次いで、図6(d)に示すように、上記反射層1 4、反射金属層1 4 s、1 4 v及びコンタクトホールC H 14aを含む絶縁性基板1 1の一面側全域を被覆するように、例えば2

10

20

30

40

50

000 nm 以上の膜厚を有し、かつ、平坦化膜としての機能を有する層間絶縁膜 15 を形成する。その後、層間絶縁膜 15 をエッティングして上記コンタクトホール CH14a が形成されていた領域にトランジスタ Tr12 のソース電極 Tr12s (又は、キャパシタ Cs の他方側の電極 Ecb) の上面が露出するコンタクトホール (第 2 の開口部) CH14b を形成するとともに、端子パッド PLs、PLv の各反射金属層 14s、14v の上面が露出する開口部 CHs2、CHv2 を同時に形成する。

【0071】

ここで、層間絶縁膜 15 を形成する厚膜材料は、後述する工程において層間絶縁膜 15 上に形成される画素電極 16 と略同等の屈折率を有する透明な絶縁性材料であって、例えば窒化シリコン (SiN) 等を適用することができるほか、特に熱硬化性を有する有機材料 (例えばアクリル系樹脂、エポキシ系樹脂、ポリイミド系樹脂等) を良好に適用することができる。この場合、当該有機材料を含有する溶液を絶縁性基板 11 上に塗布することにより、上記 2000 nm 以上の比較的厚い膜厚を有し、かつ、絶縁性基板 11 表面の段差を緩和する平坦化膜としての機能を有する層間絶縁膜 15 を容易に形成することができる。10

【0072】

また、層間絶縁膜 15 に形成されるコンタクトホール CH14b や開口部 CHs2、CHv2 は、層間絶縁膜 15 として感光性を有する厚膜材料 (有機材料) を適用した場合には、当該厚膜材料を塗布後、露光現像処理を行うことにより形成することができる。なお、層間絶縁膜 15 として感光性を有しない厚膜材料を適用した場合には、当該厚膜材料上にレジストや金属薄膜でマスクを形成し、層間絶縁膜 15 に対してドライエッティングを行った後、当該マスクを剥離することにより上記コンタクトホール CH14b や開口部 CHs2、CHv2 を形成することができる。20

【0073】

次いで、上記コンタクトホール CH14b 及び開口部 CHs2、CHv2 を含む絶縁性基板 11 の一面側全域に、スパッタリング法等を用いて錫ドープ酸化インジウム (Indium Tin Oxide; ITO) や亜鉛ドープ酸化インジウム (Indium Zinc Oxide; IZO) 、タンゲステンドープ酸化インジウム (Indium Tungsten Oxide; IWO) 、タンゲステン - 亜鉛ドープ酸化インジウム (Indium Tungsten Zinc Oxide; IWZO) 等の透明電極材料からなる (光透過特性を有する) 導電性酸化金属層を薄膜形成した後、当該導電性酸化金属層をパターニングして、図 7 (a) に示すように、コンタクトホール CH14b 内部において上記トランジスタ Tr12 のソース電極 Tr12s と電気的に接続し、かつ、画素形成領域 RpX に対応する領域 (すなわち上記反射層 14 に対応する領域) の層間絶縁膜 15 上に延在する画素電極 (例えばアノード電極) 16 を形成するとともに、開口部 CHs2、CHv2 内部において上記各反射金属層 14s、14v を介して各端子パッド PLs、PLv の上層配線層 PLs2、PLv2 と電気的に接続するように導電性酸化金属層 16s、16v を形成する。これにより、下層配線層 PLs1、上層配線層 PLs2、反射金属層 14s 及び導電性酸化金属層 16s からなる積層配線構造を有する端子パッド PLs、及び、下層配線層 PLv1、上層配線層 Lv2、反射金属層 14v 及び導電性酸化金属層 16v からなる積層配線構造を有する端子パッド PLv が形成される。30

【0074】

この工程において、反射層 14 は層間絶縁膜 15 により完全に被覆され、また、開口部 CHs2、CHv2 内の反射金属層 14s、14v は導電性酸化金属層により完全に被覆されて、露出しないようにした状態で導電性酸化金属層のパターニングが行われるので、導電性酸化金属層と反射層 14 や反射金属層 14s、14v との間の電池反応の発生を防止することができるとともに、反射層 14 や反射金属層 14s、14v がオーバーエッティングされたり、エッティングダメージを受けたりすることを防止することができる。40

【0075】

次いで、上記画素電極 16 及び導電性酸化金属層 16s、16v を含む絶縁性基板 11 の一面側全域を被覆するように、化学気相成長法 (CVD 法) 等を用いて、例えばシリコ50

ン酸化膜やシリコン窒化膜等の無機の絶縁性材料からなる絶縁層を形成した後パターニングすることにより、図4及び図7(b)に示すように、隣接する表示画素PIX(色画素PXr、PXg、PXb)との境界領域(すなわち、隣接する画素電極16相互間の領域)を被覆するとともに、各画素形成領域Rpxに画素電極16の上面が露出する開口部、及び、各端子パッドPLs、PLvの導電性酸化金属層16s、16vが露出する開口部CHs3、CHv3を有する層間絶縁膜17を形成する。

【0076】

次いで、図7(c)に示すように、隣接する表示画素PIX間に形成された上記層間絶縁膜17上に、例えばポリイミド系やアクリル系等の感光性の樹脂材料からなるバンク18を形成する。具体的には、上記層間絶縁膜17を含む絶縁性基板11の一面向側全域を被覆するように形成された感光性樹脂層をパターニングすることにより、行方向に隣接する表示画素PIX間に形成された層間絶縁膜17を有するバンク(隔壁)18を形成する。

10

【0077】

これにより、表示パネル10の列方向に配列された同一色の複数の表示画素PIXの画素形成領域Rpx(有機EL素子OLEDの有機EL層19の形成領域)がバンク18により囲まれて画定されて、層間絶縁膜17に形成された開口部により外縁が規定された画素電極16の上面が露出する。

20

【0078】

次いで、絶縁性基板11を純水で洗浄した後、例えば酸素プラズマ処理やUVオゾン処理等を施すことにより、各画素形成領域Rpxに露出する画素電極16の表面を、後述する正孔輸送材料や電子輸送性発光材料の有機化合物含有液に対して親液化する処理を施し、続いて、絶縁性基板11を例えばフッ素系(フッ素化合物)の撥液処理溶液に浸漬して取り出した後、アルコールや純水で洗浄し乾燥させてバンク18の表面に撥液性の薄膜(被膜)を形成して、バンク18の表面を有機化合物含有液に対して撥液化する。

20

【0079】

これにより、同一の絶縁性基板11において、バンク18の表面のみが撥液化処理され、当該バンク18により画定された各画素形成領域Rpxに露出する画素電極16の表面は撥液化されていない状態(親液性)が保持されるので、後述するように、有機化合物含有液を塗布して有機EL層19(電子輸送性発光層19b)を形成する場合であっても、隣接する画素形成領域Rpxへの有機化合物含有液の漏出や乗り越えを防止することができ、隣接画素相互の混色を抑制して、赤、緑、青色の塗り分けが可能となる。

30

【0080】

なお、本実施形態において使用する「撥液性」とは、後述する正孔輸送層19aとなる正孔輸送材料を含有する有機化合物含有液や、電子輸送性発光層19bとなる電子輸送性発光材料を含有する有機化合物含有液、もしくは、これらの溶液に用いる有機溶媒を、絶縁性基板上等に滴下して、接触角の測定を行った場合に、当該接触角が50°以上になる状態と規定する。また、「撥液性」に対峙する「親液性」とは、本実施形態においては、上記接触角が40°以下、好ましくは10°以下になる状態と規定する。

40

【0081】

次いで、上記バンク18により囲まれた(画定された)各色の画素形成領域Rpxに対して、インクジェット法やノズルコート法等を適用して、正孔輸送材料の溶液又は分散液を塗布した後、加熱乾燥させて正孔輸送層19aを形成する。続いて、当該正孔輸送層19a上に電子輸送性発光材料の溶液又は分散液を塗布した後、加熱乾燥させて電子輸送性発光層19bを形成する。これにより、図8(a)に示すように、画素電極16上に正孔輸送層19a及び電子輸送性発光層19bからなる有機EL層19が積層形成される。

【0082】

具体的には、有機高分子系の正孔輸送材料を含む有機化合物含有液(化合物含有液)として、例えばポリエチレンジオキシチオフェン/ポリスチレンスルホン酸水溶液(PED

50

O T / P S S ; 導電性ポリマーであるポリエチレンジオキシチオフェン P E D O T と、ドーパントであるポリスチレンスルホン酸 P S S を水系溶媒に分散させた分散液)を、上記画素電極 1 6 上に塗布した後、加熱乾燥処理を行って溶媒を除去することにより、当該画素電極 1 6 上に有機高分子系の正孔輸送材料を定着させて、担体輸送層である正孔輸送層 1 9 a を形成する。

【 0 0 8 3 】

また、有機高分子系の電子輸送性発光材料を含む有機化合物含有液(化合物含有液)として、例えばポリパラフェニレンビニレン系やポリフルオレン系等の共役二重結合ポリマーを含む発光材料を、テトラリン、テトラメチルベンゼン、メシチレン、キシレン等の有機溶媒或いは水に溶解した溶液を、上記正孔輸送層 1 9 a 上に塗布した後、加熱乾燥処理を行って溶媒を除去することにより、正孔輸送層 1 9 a 上に有機高分子系の電子輸送性発光材料を定着させて、担体輸送層であり発光層である電子輸送性発光層 1 9 b を形成する。

10

【 0 0 8 4 】

その後、図 8 (b) に示すように、少なくとも各表示画素 P I X の画素形成領域 R px を含む絶縁性基板 1 1 上に光透過性を有する導電層(透明電極層)を形成し、上記有機 E L 層 1 9 (正孔輸送層 1 9 a 及び電子輸送性発光層 1 9 b) を介して各画素電極 1 6 に対向する共通の対向電極(例えばカソード電極) 2 0 を形成する。

20

【 0 0 8 5 】

具体的には、対向電極 2 0 は、例えば蒸着法等により電子注入層となるバリウム、マグネシウム、フッ化リチウム等の金属材料からなる薄膜を形成した後、その上層にスパッタ法等により I T O 等の透明電極層を積層形成した、厚さ方向に透明な膜構造を適用することができます。ここで、対向電極 2 0 は、上記画素電極 1 6 に対向する領域のみならず、画素形成領域 R px (有機 E L 素子 O L E D の形成領域)を画定するバンク 1 8 上にまで延在する単一の導電層(べた電極)として形成される。

20

【 0 0 8 6 】

次いで、上記対向電極 2 0 を形成した後、絶縁性基板 1 1 の一面側全域に保護絶縁膜(パッシベーション膜)としてシリコン酸化膜やシリコン窒化膜等からなる封止層 2 1 を C V D 法等を用いて形成することにより、図 4 、図 5 に示したような断面構造を有する表示パネル 1 0 が完成する。なお、図示を省略したが、図 4 、図 5 に示したようなパネル構造に加えて、さらに、絶縁性基板 1 1 に対向するようにガラス基板等からなる封止蓋や封止基板が接合されているものであってもよい。

30

【 0 0 8 7 】

<作用効果の検証>

次に、上述したデバイス構造を有する表示装置(表示パネル)における作用効果について詳しく検証する。

30

背景技術の記載においても説明したように、有機 E L 素子の発光構造としては、発光層からの光を画素駆動回路の各回路素子が形成された基板を透過して放出するボトムエミッション方式と、画素駆動回路が形成された基板を透過させることなく放出するトップエミッション方式が知られている。後者の方式は発光した光が画素駆動回路(基板側)を透過することなく視野側に放出されるので、画素開口率を大きくすることができ、これにより、消費電力やパネル寿命などの点で前者の方式に比較して優れている。

40

【 0 0 8 8 】

しかしながら、以下に示すような技術的な問題点も有している。

すなわち、トップエミッション方式においては基板上に形成された薄膜トランジスタ等の回路素子からなる画素駆動回路の上層側に有機 E L 素子の発光層が形成されたパネル構造を有しているので、薄膜トランジスタ等の回路素子の段差を緩和させるために平坦化層(層間絶縁膜)を形成すること不可欠となる。また、平坦化層を形成した場合、当該平坦化層の上層側と下層側に形成された導電層間、例えば基板上の薄膜トランジスタのソース、ドレイン電極と有機 E L 素子の画素電極間で電気的な導通を取るために、コンタクトホ

50

ールを設ける必要がある。

【0089】

さらに、有機EL素子の発光層から画素駆動回路（基板）方向に放出される光を反射させるための反射層を各画素形成領域に設ける必要がある。ここで、反射層をそのままアノード電極（つまり画素電極）としたデバイス構造を適用することも可能ではあるが、通常はアノード電極における正孔注入性を改善するために、正孔注入層とLUMO（the lowest unoccupied molecular orbital；最低空分子軌道）準位が近似するITO等からなる透明導電膜（透明電極材料からなる導電性酸化金属層）が反射層上に被覆形成され、アノード電極として用いられる（特許文献1参照）。なお、本明細書においては、このようなデバイス構造を以下「比較対象」と記す。

10

【0090】

このようなトップエミッション方式の発光構造について、本願発明者が各種実験を行い検証した結果、発光層から直接視野側に放出される光と、発光層より下層の反射層で反射した後、視野側に放出される光との間に干渉効果が発生することが判明した。ここで、後述するように、干渉効果は光の波長によりその特性が異なるとともに、干渉効果の強度を示す特性曲線がピークを有している。干渉効果のピーク位置は発光層の発光位置または透明導電膜からなる画素電極の膜厚によってシフトし、その結果、発光強度や色度に変化が生じる。

【0091】

特に、有機EL層（発光機能層）の成膜方法として、本実施形態に示したように、有機高分子系の有機化合物含有液を塗布して担体輸送層を形成する高分子塗布法を適用した場合、画素形成領域の画素電極上に形成される膜厚は、周囲の気温や湿度に大きく影響され、一定（均一）に制御することが極めて困難であるため、表示パネル間や、同一の表示パネル内の表示画素間で、顕著な発光強度や色度のばらつきが生じる問題を有していた。

20

【0092】

以下に、干渉計算モデルを用いて上述した問題点について詳しく説明する。

図9は、本実施形態の比較対象となる有機EL素子のデバイス構造の干渉計算モデルを示す模式図である。

図9に示すように、比較対象に係る干渉計算モデルは、光反射特性を有する金属材料（例えば銀（Ag））等からなる反射メタル0を最下層とし、その上層に、ITO等の透明電極材料からなる透明アノード電極1、発光機能層であるEL発光層2、ITO等の透明電極材料からなる透明カソード電極3、窒化シリコン（SiN）からなるパッシベーション膜4が順次積層形成されたデバイス構造を有しているものとする。

30

【0093】

ここで、反射メタル0は、上述した実施形態に示した反射層14に相当し、透明アノード電極1は、上述した画素電極16に相当し、EL発光層2は、上述した有機EL層19に相当し、透明カソード電極3は、上述した対向電極20に相当し、パッシベーション膜4は、上述した封止層21に相当する。

【0094】

また、有機EL素子における発光（光の放射）は、EL発光層2内のある一点（上述した実施形態においては正孔輸送層19aと電子輸送性発光層19bの境界面近傍に相当する）において起こるものと仮定し、当該発光点から透明アノード電極1までのEL発光層2の膜厚をXp、発光点から透明カソード電極3までのEL発光層2の膜厚をXqとする。また、透明アノード電極1と透明カソード電極3の膜厚をそれぞれda、dcと定義し、反射メタル0とパッシベーション膜4の厚みは無限と仮定する。

40

【0095】

図10は、比較対象に係る干渉計算モデルにおいて想定される放射光の光路を示す概略図、及び、干渉計算モデルにおける入射光、反射光、透過光の振幅の正の方向の定義を示す概念図である。また、図11、図12は、比較対象に係る干渉計算モデルにおける計算に使用した媒質の各波長に対する屈折率を示す表である。

50

【0096】

図9に示したようなデバイス構造においては、図10(a)に示すように、EL発光層2内の発光点PLから図面上方(透明カソード電極3及びパッシベーション膜4を介して視野方向)に向かって進む光路R1と、上記発光点PLから図面下方(反射メタル0側)に進んで透明アノード電極1表面(EL発光層2と透明アノード電極1の境界面)や反射メタル0表面(透明アノード電極1と反射メタル0の境界面)で反射し、図面上方に進む光路R2の干渉効果が全体の干渉効果に最も大きな影響を与えていていると予想されるが、本検証作業においては、多重反射を考慮した光路R3、R4も含めて計算した。

【0097】

ここで、干渉計算に含めた多重反射の例として、光路R3は、上記発光点PLから図面上方に進み、透明カソード電極3表面(EL発光層2と透明カソード電極3の境界面)やパッシベーション膜4表面(透明カソード電極3とパッシベーション膜4の境界面)で反射して図面下方(反射メタル0側)に進んだ後、光路R2と同様に、透明アノード電極1表面や反射メタル0表面で再度反射して、図面上方に進む光路であり、また、光路R4は、光路R2と同様に、上記発光点PLから図面下方に進み、透明アノード電極1表面や反射メタル0表面で反射して図面上方に進んだ後、上記光路R3と同様に、透明カソード電極3表面やパッシベーション膜4表面で再度反射して図面下方に進んだ後、透明アノード電極1表面や反射メタル0表面でさらに反射して、図面上方に進む光路である。

10

【0098】

また、図10(a)に示した光路R1～R4に関連して、入射光、反射光、透過光の振幅の正の方向について、図10(b)に示すように定義する。すなわち、光が媒質MDi(屈折率n_i)から媒質MDo(屈折率n_o)に入射すると仮定した場合、入射面に垂直に電場が振動する偏光(s偏光)の正の方向は、図中白抜き矢印で表されるように、入射光L_{Ti}及び透過光L_{Tp}では光路に垂直であって、かつ、入射面に垂直な軸方向となり、反射光L_{Tr}では光路に垂直であって、かつ、入射面方向(媒質MDi及び媒質MDoの界面側)となる。一方、入射面内に電場が振動する偏光(p偏光)の正の方向は、入射光L_{Ti}及び透過光L_{Tp}では光路に垂直であって、かつ、図面(紙面)手前方向で表され、反射光L_{Tr}では光路に垂直であって、かつ、図面(紙面)奥手方向で表わされる。

20

【0099】

30

また、図10(b)において各界面(界面)での振幅反射率r_{ii,o}、及び、透過振幅率t_{ii,o}は、それぞれ次の(11)、(12)式のように表すことができる。

【0100】

【数1】

$$r_{i,o} = \frac{Y_o - Y_i}{Y_o + Y_i} \quad \dots (11)$$

30

$$t_{i,o} = \frac{2(Y_o Y_i)^{1/2}}{Y_o + Y_i} \left(\frac{\cos\theta_i}{\cos\theta_o} \right)^{1/2} \quad \dots (12)$$

40

【0101】

ここで、θ_iは入射角及び反射角であり、θ_oは屈折角である。また、Y_i、Y_oはそれぞれ次の(13)、(14)式のように表すことができる。

$$Y_i = n_i \cdot \cos\theta_i, \quad Y_o = n_o \cdot \cos\theta_o \quad (s\text{偏光の場合}) \dots (13)$$

$$Y_i = n_i / \cos\theta_i, \quad Y_o = n_o / \cos\theta_o \quad (p\text{偏光の場合}) \dots (14)$$

50

なお、上述した比較対象に係る干渉計算モデルにおける計算に使用した媒質の各波長に対する屈折率は、図11、図12に記載したものを適用した。

【0102】

そして、有機EL層から放射された光が図10(a)に示した光路R1~R4を経て視野側(パッシベーション膜4側)へ放射される場合の角度方向の分光強度I() (干渉効果に相当する)は、上述した(11)~(14)式に基づいて、次の(15)式のように表すことができる。このように、s偏光、p偏光それぞれの分光強度を求めて平均を取ることで、各波長に対する分光強度を求めることができる。

$$I() = \text{Abs} [t_{2,4} \{ 1 - r_{2,0} \exp(i p) \} + r_{2,4} r_{2,0} t_{2,4} \exp(i p+q) \{ 1 - r_{2,0} \exp(i p) \} / 2]^2 \dots (15) \quad 10$$

【0103】

ここで、振幅反射率 $r_{2,4}$ 、 $r_{2,0}$ 及び透過振幅率 $t_{2,4}$ は、EL発光層2(入射側)と透明カソード電極3との境界面での振幅反射率を $r_{2,3}$ 、透明カソード電極3(入射側)とパッシベーション膜4との境界面での振幅反射率を $r_{3,4}$ 、EL発光層2(入射側)と透明アノード電極1との境界面での振幅反射率を $r_{2,1}$ 、透明アノード電極1(入射側)と反射メタル0との境界面での振幅反射率を $r_{1,0}$ とし、また、EL発光層2(入射側)と透明カソード電極3との間の透過振幅率を $t_{2,3}$ 、透明カソード電極3(入射側)とEL発光層2との間の透過振幅率を $t_{3,2}$ 、透明カソード電極3(入射側)とパッシベーション膜4との間の透過振幅率を $t_{3,4}$ 、EL発光層2(入射側)と透明アノード電極1との間の透過振幅率を $t_{2,1}$ 、透明アノード電極1(入射側)とEL発光層2との間の透過振幅率を $t_{1,2}$ として、各々次の(16)~(18)式のように表すことができる。

$$r_{2,4} = r_{2,3} + t_{2,3} t_{3,2} r_{3,4} \exp(i c) \dots (16)$$

$$t_{2,4} = t_{2,3} t_{3,4} \exp(-i c/2) \dots (17)$$

$$r_{2,0} = r_{2,1} + t_{2,1} t_{1,2} r_{1,0} \exp(i a) \dots (18)$$

【0104】

また、上記(15)~(18)式において、透明アノード電極1における位相差a、透明カソード電極3における位相差c、発光点PLから透明アノード電極1側のEL発光層2における位相差p、EL発光層2における位相差p+qは、各々次の(19)~(22)式のように表すことができる。

$$a = 4 n_1 da \cdot \cos \theta_1 / \dots (19)$$

$$c = 4 n_3 dc \cdot \cos \theta_3 / \dots (20)$$

$$p = 4 n_2 Xp \cdot \cos \theta_2 / \dots (21)$$

$$p+q = 4 n_2 (Xp+Xq) \cdot \cos \theta_2 / \dots (22)$$

【0105】

(19)~(22)式において、 θ_m (mは図10に示した干渉計算モデルにおける各層の符号であり、 θ は視角を表す)は、スネルの法則 $n_m \cdot \sin \theta_m = \sin \theta$ から求めることができる。EL発光層2と透明アノード電極1及び透明カソード電極3は屈折率が近似することから反射の影響は少ないと考え、振幅反射率 $r_{2,3} = 0$ 、 $r_{2,1} = 0$ として計算した。

【0106】

次に、EL発光層から放射される光の定義を行う。干渉を受ける前の放射輝度Le()を次の(23)式のように定義する。

【0107】

10

20

30

40

40

【数2】

(λ_p-λ≥0のとき)

$$Le(\lambda) [W/sr \times m^2] = \left[1/\exp\left(\frac{1}{2}\left(\frac{\lambda_p - \lambda}{\sigma}\right)^2\right) \cdot \frac{\sigma^2}{((\lambda_p - \lambda)^2 + \sigma^2)} \right]^{\lambda_a} \quad \dots (23)$$

(λ_p-λ<0のとき)

$$Le(\lambda) [W/sr \times m^2] = \left[1/\exp\left(\frac{1}{2}\left(\frac{\lambda_p - \lambda}{\sigma}\right)^2\right) \right]^2 \cdot \frac{\sigma^2}{((\lambda_p - \lambda)^2 + \sigma^2)} \quad \dots (23)$$

10

【0108】

ここで、 λ_p はEL発光層2のピーク波長、 σ は線幅、 a は短波長減衰係数である。表1に本検証作業で用いた赤(R)、青(B)、緑(G)のEL発光層のそれぞれのパラメータを示す。各波長における $I(\lambda)$ に分光強度 $I(\lambda)$ を乗じた $Le(\lambda) = I(\lambda) \cdot Le(\lambda)$ が最終的に視角 θ で観察される放射輝度である。

【0109】

【表1】

	青(B)	緑(G)	赤(R)
γa	4	5	5
λ_p	462	534	643
σ	48.0	62.0	102.0

20

30

【0110】

また、各色の色度CIE(x,y)は、それぞれ $x = X / (X + Y + Z)$ 、 $y = Y / (X + Y + Z)$ で表される。ここで、三刺激純値X、Y、Zは、次の(24)~(26)式に基づいて計算される。

【0111】

【数3】

$$X = k \int_{380}^{780} Le'(\lambda) x^*(\lambda) d\lambda \quad \dots (24)$$

40

$$Y = k \int_{380}^{780} Le'(\lambda) y^*(\lambda) d\lambda \quad \dots (25)$$

$$Z = k \int_{380}^{780} Le'(\lambda) z^*(\lambda) d\lambda \quad \dots (26)$$

【0112】

50

ここで、 $x^*(\lambda)$ 、 $y^*(\lambda)$ 、 $z^*(\lambda)$ は、それぞれの波長のスペクトル三刺激純値である。係数 k は 5 として計算した。また、輝度 = $Y \times 683 / 100$ と求められる。

以上より、各パラメータから最終的に導いた放射輝度 $L_e(\lambda)$ 、色度 CIE(x, y) 及び分光強度 $I(\lambda)$ を評価に用いた。

【0113】

図13は、比較対象に係る干渉計算モデルにおける分光強度（干渉効果）の計算例を示す特性図であり、図14は、比較対象に係る干渉計算モデルにおける放射輝度の計算例を示す特性図である。ここでは、表2に示したパラメータを使用して計算した場合の分光強度（干渉効果）のピークシフトの例を図13に示し、当該干渉効果を受けた放射輝度のピークシフトの例を図14に示す。

【0114】

【表2】

使用色	青 (B)
$\theta [^\circ]$	0
$dc [nm]$	100
$X_p [nm]$	35~45
$X_q [nm]$	70
$da [nm]$	50

【0115】

図13に示すように、EL発光層2の膜厚 X_p のみを変化させた場合における、分光強度（干渉効果）のピークのシフト（変動）は、膜厚 X_p を 35 nm にして計算した場合、青色の波長（440~510 nm）付近の干渉は全て 1 以下になっており、振幅が打ち消しあう方向に働いていることが判明した。また、波長が 420 nm 付近に振幅を減少させる効果が最大限になるピーク（極小値）があり、膜厚 X_p を 40 nm、45 nm と厚くしていくと、当該ピークは高波長側にシフトする傾向を示す。一方、図14に示すように、干渉効果を受けた放射輝度のピーク（極大値）も EL発光層2の膜厚 X_p が厚くなるにつれて高波長にシフトする傾向を示す。

【0116】

このように、干渉効果のピーク位置は、EL発光層2の発光位置又は透明アノード電極1の膜厚に依存してシフトし、その結果、発光強度や色度変化が生じることが判明した。ここで、有機EL素子の成膜方法として高分子塗布法を選択した場合、表示画素（画素形成領域）に形成される膜厚は周囲の気温や湿度に顕著に依存する傾向を有し、一定に制御することが極めて困難であるため、表示パネル間や同一の表示パネル内の表示画素間で発光強度や色度のばらつきが生じる問題を有していた。

【0117】

また、上述した計算例は、パネル基板（絶縁性基板）の真正面からの発光、すなわち視角 $= 0^\circ$ のときの結果であるが、 $= 30^\circ$ 、 60° 等のように、パネル基板正面から斜め方向に放出される光は、正面の場合とは干渉の経路が異なるため、上記とは違う干渉効果を受ける。表3に視角 θ を変化させた時の緑色（G）の有機EL素子の色度と輝度を示す。視角 θ が 0° から増加するにしたがって、色度及び輝度は増加し、 90° に達したときに色度は 0.4 度度、輝度は視角 $= 0^\circ$ のときの概ね 2 倍に増加する。これらの違いは表示パネル際の視野角依存性として問題になる。

【 0 1 1 8 】

【 表 3 】

視角θ [°]	0	15	30	45	60	75	90
色度CIE_X	0.538605	0.541221	0.54819	0.55754	0.566915	0.573782	0.576274
色度CIE_Y	0.451528	0.448517	0.440484	0.429674	0.418741	0.410614	0.407629
輝度	290	305.5681	350.6611	416.0189	482.4947	528.1853	543.4382

【 0 1 1 9 】

10

そこで、本発明においては、上述した実施形態（図4、図5参照）に示したように、アノード電極となる透明な画素電極16と、その下層に設けられる反射層14との間に光透過性を有する厚膜の層間絶縁膜15を設けることにより、干渉のピークを広範囲にわたり発生させ、これにより、発光層（有機EL層19）の膜厚に起因する発光強度及び色度のばらつきを抑制するとともに、視野角依存性を低減することを特徴としている。

【 0 1 2 0 】

10

図15は、本実施形態に係る有機EL素子のデバイス構造の干渉計算モデルを示す模式図であり、図16は、本実施形態に係る干渉計算モデルにおいて想定される放射光の光路を示す概略図である。ここでは、上述した比較対象に係る干渉計算モデルと同等の構成については同一の符号を付して説明する。

【 0 1 2 1 】

20

図15に示すように、本実施形態に係る干渉計算モデルは、比較対象に係る干渉計算モデル（図9参照）において、光反射特性を有する金属材料等からなる反射メタル0と、ITO等の透明電極材料からなる透明アノード電極1との間に、新たに光透過特性を有する（透明な）絶縁性材料からなる膜厚d_fの厚膜層Fを挿入した（介在させた）デバイス構造を有している。ここで、厚膜層Fは、上述した実施形態に示した層間絶縁膜15に相当する。

【 0 1 2 2 】

30

このようなデバイス構造において想定される放射光の光路は、例えば図16に示すように、上述した比較対象の場合（図10（a）参照）と同様に、EL発光層2内の発光点PLから図面上方（透明カソード電極3及びパッシベーション膜4を介して視野方向）に向かって進む光路R1、及び、上記発光点PLから図面下方（反射メタル0側）に進んで透明アノード電極1表面（EL発光層2と透明アノード電極1の境界面）や厚膜層F表面（透明アノード電極1と厚膜層Fの境界面）で反射し、図面上方に進む光路R2に加えて、厚膜層Fを介在させたことにより、新たに光路R11～R13を干渉光路として想定した。

【 0 1 2 3 】

30

ここで、干渉計算に含めた新たな光路の例として、光路R11は、上記発光点PLから図面下方（反射メタル0側）に進んで透明アノード電極1及び厚膜層Fを透過し、反射メタル0表面（厚膜層Fと反射メタル0の境界面）で反射して図面上方（透明アノード電極1、EL発光層2、透明カソード電極3及びパッシベーション膜4を介して視野方向）に進む光路であり、また、光路R12は、光路R11と同様に、上記発光点PLから図面下方に進み、反射メタル0表面で反射して図面上方に進んだ後、透明アノード電極1表面（厚膜層Fと透明アノード電極1の境界面）で再度反射して図面下方に進み、反射メタル0表面でさらに反射して、図面上方に進む光路であり、また、光路R13は、光路R11と同様に、上記発光点PLから図面下方に進み、反射メタル0表面で反射して図面上方に進んだ後、EL発光層2表面（透明アノード電極1とEL発光層2の境界面）で再度反射して図面下方に進み、反射メタル0表面でさらに反射して、図面上方に進む光路である。

【 0 1 2 4 】

40

図17は、本実施形態に係る干渉計算モデルにおける分光強度（干渉効果）の計算例を示す特性図であり、図18は、本実施形態に係る干渉計算モデルにおける放射輝度の計算例を示す特性図である。ここでは、厚膜層Fとして、膜厚2.5μm(2500nm)の

50

有機膜（全ての波長にわたって屈折率 $n = 1.6$ と仮定）を適用したデバイス構造において、表 4 に示したパラメータを使用して計算した場合の分光強度（干渉効果）の例を図 17 に示し、当該干渉効果を受けた放射輝度の例を図 18 に示す。また、図 19 は、表 4 に示したパラメータを使用して計算した場合の放射輝度のピークシフトの例を示す特性図である。

【0125】

【表 4】

使用色	青 (B)
$\theta [^\circ]$	0
$dc [nm]$	100
$Xp [nm]$	35~45
$Xq [nm]$	70
$df [nm]$	2500
$da [nm]$	50

10

20

30

【0126】

図 17 に示すように、上述した比較対象における場合（図 13 参照）と比較して、多数のピーク（極大値、極小値）を持つ周期構造を有している。本出願ではこの特性を有する干渉効果を便宜的に「多重ピーク効果」と表記する。そして、この多重ピーク効果による影響を検証したところ、図 18 に太実線（太線）で示すように、多重ピーク効果の影響を受けた放射輝度スペクトルは複数のピークを有している。なお、図中細点線で示した特性線は、多重ピーク効果の影響を受けていない放射輝度スペクトルであって、図 14 に示した干渉効果なしの状態の特性線と同等である。

【0127】

また、EL 発光層 2 の発光点 PL から透明アノード電極 1 までの膜厚 X_p を変化させて計算した放射輝度のスペクトルを検証すると、図 19 に示すように、上述した比較対象における場合（図 14 参照）と比較して、膜厚 X_p の変化に対するピークシフトが減少していることが明らかになっており、厚膜層 F の挿入による多重ピーク効果は EL 発光層 2 の膜厚 X_p の変化による干渉効果のピークシフトと、その結果による放射輝度のピークシフトを抑制させる効果があることが計算から求められた。

【0128】

図 20 は、本実施形態に係る干渉計算モデルに基づいて試作された発光素子のスペクトルの変化を示す特性図である。

40

上述の計算結果に基づいて、実際に厚膜層 F を挿入した場合、多数のピークを持つスペクトルが観察できるか否か検証するために異なるパラメータを有する発光素子（有機 EL 素子）を試作した。ガラス基板上に図 15 に示した干渉計算モデルと同じデバイス構造を持つ青色の発光素子 A を作製した。厚膜層 F として屈折率 $n = 1.6$ 、膜厚 $2.2 \mu m$ ($2200 nm$) の透明な絶縁性厚膜を用いた。また、参照用の素子として発光素子 A と比較して反射メタル O だけが無いデバイス構造を有する発光素子 B を作製し、発光スペクトルを比較した。

【0129】

これによれば、図 20 に太実線（太線）で示すように、厚膜層 F による多重ピーク効果

50

がある発光素子Aのスペクトルは、複数のピークを有することが明らかになり、上述した計算モデルが正しいことが確認された。なお、図中細点線で示した特性線は、多重ピーク効果の影響を受けていない発光素子Bのスペクトルであって、単一のピークしか確認されなかった。

【0130】

この結果を踏まえて、スペクトルのシフトを最小限に抑えることができる厚膜層の屈折率及び膜厚を求める。ここで評価基準は以下の通りである。

すなわち、EL発光層2の膜厚を変化させたときの色度と輝度の理想値からの乖離を評価する。EL発光層2の発光点PLから透明アノード電極1までの膜厚X_p（すなわち、有機EL層19の正孔輸送層（ホール注入層）19aの膜厚に相当する）を35～45nmとし、EL発光層2の発光点PLから透明カソード電極3までの膜厚X_q（すなわち、有機EL層19の電子輸送性発光層19bの膜厚に相当する）を、緑色（G）の発光素子（有機EL素子）の場合には55～75nm、青色（B）や赤色（R）の発光素子の場合には60～80nmとして、当該膜厚を1nmずつ変化させ、それぞれの色度CIE(x,y)及び輝度の値を求めると $11 \times 21 = 231$ 個のデータが算出される。データの平均値と誤差（（最大値 - 最小値）/平均値；%表記）を求め、データの平均値が理想値に近いほど、また誤差が少ない条件ほど干渉効果により色の変化がなく、かつ、膜厚が変化したときのシフトが少なくなる理想の膜厚層であると定義する。

10

【0131】

まず始めに、厚膜層Fの屈折率がn=1.4～2.4、膜厚d_f=1000、3000、5000、5000nmの場合の平均値と誤差を計算した。表5に示したパラメータを使用して計算した結果を表6～表8に示す。

20

【0132】

【表5】

	青(B)	緑(G)	赤(R)
X _{qmin} [nm]	60	55	60
X _{qmax} [nm]	80	75	80
θ [°]	0		
d _c [nm]	100		
X _p [nm]	35～45		
d _f [nm]	1000, 3000, 5000		
n _f	1.4～2.4		
d _a [nm]	50		

30

【0133】

【表6】

[青(Blue)]

屈折率	CIE_X 理論値:0.14049			CIE_Y 理論値:0.17856			輝度 理論値:108.413		
	膜厚 [nm]			膜厚 [nm]			膜厚 [nm]		
	1000	3000	5000	1000	3000	5000	1000	3000	5000
1.4	0.13099	0.14001	0.13986	0.21696	0.17022	0.17062	88.439	94.258	94.423
	0.59813%	0.83216%	0.80677%	1.43863%	2.66540%	2.54758%	10.44340%	8.62043%	8.52155%
1.6	0.13640	0.14018	0.14015	0.19300	0.17522	0.17551	94.307	98.208	98.476
	1.26283%	0.64508%	0.65595%	5.63006%	1.56401%	1.79412%	4.50423%	6.15209%	6.17120%
1.8	0.13796	0.14078	0.14040	0.18078	0.17893	0.18171	104.031	101.630	101.574
	1.40600%	0.54699%	0.06623%	5.59574%	1.26781%	1.56858%	2.49628%	4.24337%	4.30465%
2.0	0.14012	0.14110	0.14112	0.17383	0.18326	0.18496	108.351	104.360	104.212
	1.39365%	0.39792%	0.42479%	4.18775%	0.83712%	3.20203%	2.75068%	2.58866%	2.74723%
2.2	0.14190	0.14147	0.14100	0.17173	0.18603	0.18411	107.816	107.182	108.412
	1.15155%	0.44742%	0.35630%	1.90932%	0.57174%	1.33476%	2.50298%	3.56156%	2.51842%
2.4	0.14381	0.14169	0.14021	0.17687	0.18895	0.19282	107.792	109.739	112.021
	0.65973%	0.51902%	1.31477%	1.40865%	1.01768%	1.29422%	4.38284%	4.73403%	6.95396%

【0 1 3 4】

【表7】

[緑(Green)]

屈折率	CIE_X 理論値:0.37720			CIE_Y 理論値:0.59918			輝度 理論値:424.765		
	膜厚 [nm]			膜厚 [nm]			膜厚 [nm]		
	1000	3000	5000	1000	3000	5000	1000	3000	5000
1.4	0.44748	0.37346	0.37438	0.53204	0.60221	0.60115	319.026	319.026	357.611
	1.82360%	1.01625%	1.26383%	1.35807%	0.26822%	0.36249%	4.63972%	4.63972%	4.67836%
1.6	0.35198	0.37763	0.37635	0.63307	0.59835	0.59969	427.292	427.292	380.464
	4.85796%	0.89651%	0.92578%	1.74168%	0.26466%	0.26633%	2.63259%	2.63259%	3.17546%
1.8	0.34982	0.37758	0.37754	0.62778	0.59908	0.59896	434.230	434.230	401.476
	1.94924%	0.74022%	0.65656%	0.87932%	0.21864%	0.19032%	4.27442%	4.27442%	2.00810%
2.0	0.38659	0.37821	0.37868	0.58534	0.59843	0.59813	406.331	406.331	419.633
	2.14950%	0.43333%	0.44728%	0.87783%	0.12418%	0.12957%	3.81200%	3.81200%	1.14063%
2.2	0.38873	0.37985	0.37991	0.58586	0.59725	0.59703	411.567	411.567	436.075
	0.48773%	0.63708%	0.60997%	0.26098%	0.19080%	0.18634%	2.26550%	2.26550%	2.10856%
2.4	0.38446	0.38078	0.38136	0.59495	0.59665	0.59537	449.022	449.022	448.737
	1.34315%	0.78413%	1.06608%	0.55220%	0.24163%	0.29968%	4.67652%	4.67652%	3.39995%

【0 1 3 5】

10

20

30

40

【表8】

[赤(Red)]

屈折率	CIE_X 理論値:0.67627			CIE_Y 理論値:0.32349			輝度 理論値:105.604		
	膜厚 [nm]			膜厚 [nm]			膜厚 [nm]		
	1000	3000	5000	1000	3000	5000	1000	3000	5000
1.4	0.61971	0.67465	0.67634	0.37979	0.32509	0.32344	57.092	85.975	87.422
	0.40644%	0.10409%	0.09497%	0.65825%	0.21463%	0.19653%	18.47661%	0.76080%	0.61061%
1.6	0.70016	0.67590	0.67637	0.29970	0.32385	0.32338	86.788	93.481	94.224
	0.48686%	0.07675%	0.06495%	1.13068%	0.15894%	0.13318%	12.60823%	0.35478%	0.37401%
1.8	0.67835	0.67635	0.67634	0.32142	0.32342	0.32341	127.268	99.956	100.149
	0.95012%	0.04232%	0.03875%	1.99548%	0.08776%	0.08120%	2.70559%	0.16830%	0.18575%
2.0	0.65152	0.67642	0.67636	0.34811	0.32334	0.32341	85.489	105.536	105.438
	0.39881%	0.02671%	0.02539%	0.74233%	0.05494%	0.05166%	5.17028%	0.15263%	0.13909%
2.2	0.68990	0.67642	0.67632	0.30994	0.32334	0.32345	111.882	110.448	110.393
	0.27373%	0.04979%	0.04886%	0.60598%	0.10237%	0.10181%	5.33308%	0.24299%	0.22546%
2.4	0.67626	0.67642	0.67640	0.32351	0.32334	0.32336	125.847	114.879	114.992
	0.64345%	0.06834%	0.07191%	1.33660%	0.14052%	0.14985%	2.04373%	0.32465%	0.40670%

10

20

30

40

【0136】

全ての色において膜厚 d_f が 1000 nm の場合より、膜厚 d_f が 3000 nm、5000 nm の場合の方が平均値の理想値からの乖離が小さく誤差も少なかった。また、屈折率 n が 2.0 を極小として 1.8 ~ 2.2 のときに誤差が最も小さく、平均値の理想値からの乖離も少なかった。ここで、屈折率 $n = 1.8 \sim 2.2$ は、透明電極材料である ITO の屈折率 (1.9 ~ 2.1) に略一致している。厚膜層 F の屈折率が透明アノード電極 1 を形成する ITO と等しければ、透明アノード電極 1 (ITO) と厚膜層 F 間の反射、屈折の効果は無視することができるので、図 16 で示した光路 R11 ~ R13 の干渉効果がなくなり、膜厚変化時のシフトが最小になると推測される。

【0137】

表 6 ~ 表 8 に示した計算結果から厚膜層 F は屈折率 n が 2.0 前後、膜厚 d_f が 3000 nm 以上あり、さらに、光透過特性を有している必要があるため、透明度の高い膜であることが望ましいが、現実にこの条件を満たす厚膜層を形成することは非常に難しい。

すなわち、通常の薄膜トランジスタ (TFT) の製造プロセスに用いられ、屈折率が 2.0 前後で透明な膜としては、ITO をはじめとする透明酸化金属膜、又は、窒化シリコン膜があるが、これらの膜で膜形成を行うためには PECVD (Plasma Enhanced Chemical Vapor Deposition) 法やスパッタ法等の真空中でのプロセスが不可欠である。上記のプロセスで 1000 nm 以上の厚膜を形成しようとした場合、スループットが悪化することや膜応力により膜にクラックが入る恐れがあるという問題を有している。

【0138】

一方、厚膜層 F としてアクリル系樹脂やエポキシ系樹脂、ポリイミド系樹脂等の熱硬化性を持つ有機膜を用いた場合、スピンドルコート法等の塗付方式を用いることができるので、ITO や SiN 等の無機膜に比較して 1000 nm 以上の厚膜を形成することははるかに容易である。しかし、これらの有機膜の屈折率 n は 1.6 前後であるので、上述したような膜厚によるスペクトルシフトの抑制効果を最大限に発揮することができない。

【0139】

トップエミッション方式の発光構造を有する有機EL素子において、上述した厚膜層 F を形成する場合、ITO や SiN 等の無機膜は上述したプロセス上の問題から使用することは困難である。

以上のことから、厚膜層 F として屈折率 $n = 1.6$ 前後の有機膜を適用した場合の膜厚

50

d_f によるシフト抑制効果の有効性の変化を計算し、スペクトルシフト抑制効果を発揮できる膜厚を求めた。

【0140】

図21～図23は、本実施形態に係る干渉計算モデルにおける厚膜層の膜厚と色度及び輝度との関係の計算結果を示す特性図である。ここでは、RGB各色において、表9に示したパラメータを用いて計算した色度(X, Y)と輝度の平均値と誤差を、厚膜層Fの膜厚 d_f に対してプロットした。

【0141】

【表9】

10

	青(B)	緑(G)	赤(R)
Xqmin[nm]	60	55	60
Xqmax[nm]	80	75	80
$\theta [^\circ]$	0		
dc [nm]	100		
Xp [nm]	35～45		
df [nm]	1000～7000		
nf	ITOと同一		
da [nm]	50		

20

【0142】

図21～図23において、厚膜層Fの膜厚 $d_f = 0$ 、すなわち厚膜層Fがない場合の緑色(G)、青色(B)の色度(X, Y)と輝度の誤差は大きく、また、平均値も理想値からシフトしているが、膜厚 d_f が増加するにしたがって誤差は減少し、 $d_f = 2000\text{ nm}$ 以上では平均値も理想値に収束している。赤色(R)においても膜厚 $d_f = 2000\text{ nm}$ 以上で同様の傾向を示す。すなわち、RGBの全色において厚膜層Fの膜厚 d_f が 2000 nm 以上であればEL発光層2の膜厚によるシフトを十分抑えることができる事が判明した。また、厚膜層Fの膜厚 d_f を 7000 nm よりも厚くした場合であっても誤差が大きく減少することなく、加えて、プロセス上、膜(厚膜層)のパターンングが困難になることから、本実施形態に適用可能な厚膜層Fの膜厚 d_f は概ね $2000\text{ nm} \sim 7000\text{ nm}$ の範囲であることが好ましい。また、厚膜層Fを挿入した場合の視角による色度、輝度の変化を検証すると、表10に示すように、厚膜層Fが無い場合に比較して視覚による色度、輝度のシフトが抑制されていることが判明した。

30

【0143】

【表10】

40

	視角 $\theta [^\circ]$	0	15	30	45	60	75	90
厚膜層なし	色度CIE_X	0.538605	0.541221	0.54819	0.5575402	0.566915	0.5737819	0.576274
	色度CIE_Y	0.451528	0.448517	0.440484	0.4296739	0.418741	0.4106141	0.407629
	輝度	290	305.5681	350.6611	416.01895	482.4947	528.18528	543.4382
厚膜層 2000nm 屈折率1.6	色度CIE_X	0.596096	0.599611	0.608206	0.5943508	0.606125	0.6034725	0.597136
	色度CIE_Y	0.379713	0.376868	0.367953	0.3802122	0.370876	0.3710584	0.376923
	輝度	384.2308	387.9807	392.0542	361.16495	369.178	351.06147	339.4033

【0144】

したがって、本実施形態においては、トップエミッション方式の発光構造を有する有機

50

E L 素子を有する複数の表示画素が設けられた表示パネルにおいて、有機 E L 素子を構成する画素電極（透明アノード電極）と反射層（反射メタル）間に、画素電極の屈折率と略同等（1.6前後）であって、かつ、膜厚が概ね2000nm以上に形成された光透過性を有する有機膜からなる層間絶縁膜（厚膜層）を介在させることにより、干渉のピークを広範囲にわたり多数発生させることができ、これにより、有機 E L 層（E L 発光層）の膜厚に起因する発光強度及び色度のばらつきを大幅に抑制することができるとともに、視野角依存性を低減することができ、画像のにじみやぼけがなく視認性に優れた表示装置を実現することができる。

【0145】

なお、上述した作用効果の検証においては、本実施形態の特徴である厚膜層Fの膜厚d_fとスペクトルシフト抑制効果との関係について、図21～図23に示した計算結果に基づいて、RGBの全色において厚膜層Fの膜厚d_fが2000nm以上であればE L 発光層2の膜厚によるシフトを十分抑えることができるこことを示したが、より具体的には、RGBの各色（発光色）ごとに異なる特性（計算結果）が観測されることから、厚膜層Fの膜厚d_fを各色の発光素子（有機E L 素子）ごとに適宜異なるように設定するものであってもよい。これにより、RGBの全色において厚膜層Fの膜厚d_fを2000nm以上の同一の膜厚（均一）に設定した場合に比較して、各色の特性に応じた適切なスペクトルシフト抑制効果を得ることができる。

【0146】

<第2の実施形態>

（表示画素のデバイス構造）

次に、本発明に係る表示装置及びその製造方法の第2の実施形態について説明する。

図24は、第2の実施形態に係る表示装置におけるパネル構造を示す概略断面図である。ここで、上述した第1の実施形態と同等の構成については、その説明を省略又は簡略化する。

【0147】

上述した第1の実施形態（図4参照）においては、有機E L 素子O L E Dの画素電極16の下層に設けられる反射層14が、層間絶縁膜13、15間に電気的に独立して形成されたパネル構造を有している場合について説明したが、第2の実施形態においては、当該反射層14が画素電極16及びトランジスタTr12のソース電極Tr12s（又は、キャパシタCsの他方側の電極Ec_b）に電気的に接続されたパネル構造を有している。

【0148】

具体的には、本実施形態に係る表示パネルにおいては、図24に示すように、絶縁性基板11の一面側に形成された画素駆動回路DCの各回路素子（トランジスタTr11、Tr12やキャパシタCs等）や配線層（データラインLd、選択ラインLs、電源電圧ラインLv等）を被覆するように形成された層間絶縁膜13上に設けられる反射層14が、画素形成領域Rpx（有機E L 素子O L E Dの形成領域）に対応する平面形状を有するとともに、当該層間絶縁膜13に設けられたコンタクトホールCH14を介してトランジスタTr12のソース電極Tr12s（キャパシタCsの他方側の電極Ec_a）に電気的に接続されている。

【0149】

また、反射層14上に被覆形成される層間絶縁膜15に設けられる画素電極16は、上記反射層14に対応する領域に延在するとともに、当該層間絶縁膜15に設けられたコンタクトホールCH14内部において上記反射層14を介してトランジスタTr12のソース電極Tr12sと電気的に接続している。すなわち、トランジスタTr12のソース電極Tr12s（キャパシタCsの他方側の電極Ec_a）と反射層14と画素電極16は表示画素PIXの表示駆動動作において常に同電位になる。

【0150】

したがって、本実施形態に係る表示装置においては、上述した第1の実施形態における作用効果に加えて、トランジスタTr12のソース電極Tr12s（キャパシタCsの他

10

20

30

40

50

方側の電極 E ca) と反射層 1 4 と画素電極 1 6 が同電位になることにより、層間絶縁膜 1 3 を介して対向する反射層 1 4 とトランジスタ Tr 1 2 のソース電極 Tr 1 2 s 間、及び層間絶縁膜 1 5 を介して対向する反射層 1 4 と画素電極 1 6 間で静電容量が形成されないので、表示画素 PIX の表示駆動において書込動作時の遅延や階調信号の電圧変動を抑制することができ、表示画素 PIX を表示データに応じたより適切な輝度階調で発光動作させることができる。

【 0 1 5 1 】

< 表示装置の製造方法 >

次に、上述した表示装置（表示パネル）の製造方法について説明する。

図 2 5 は、本実施形態に係る表示装置（表示パネル）の製造方法の一例を示す工程断面図である。ここで、上述した第 1 の実施形態に係る製造方法と同等の工程についてはその説明を簡略化する。また、画素駆動回路の各回路素子や配線層と同時に形成される選択ライン L s や電源電圧ライン L v の各端子パッド P L s 、 P L v については、上述した第 1 の実施形態と同一であるので、その説明を省略する。

10

【 0 1 5 2 】

本実施形態に係る表示装置の製造方法は、上述した第 1 の実施形態に係る製造方法において図 6 (a) に示したように、まず、絶縁性基板 1 1 の一面側に画素駆動回路 DC のトランジスタ Tr 1 1 、 Tr 1 2 やキャパシタ Cs 、データライン L d や選択ライン L s 、電源電圧ライン L v 等の配線層を形成した後、図 2 5 (a) に示すように、層間絶縁膜（平坦化膜） 1 3 を被覆形成し、少なくともトランジスタ Tr 1 2 のソース電極 Tr 1 2 s （キャパシタ Cs の他端側の電極 E cb ）が露出するコンタクトホール（第 1 の開口部） CH 14a を形成する。

20

【 0 1 5 3 】

次いで、上記コンタクトホール CH 14a を含む層間絶縁膜 1 3 上にスパッタリング法等を用いて形成した光反射特性を有する金属薄膜をパターニングして、図 2 5 (b) に示すように、各画素形成領域 R px (有機 EL 素子 OLED の形成領域) に対応する平面形状を有するとともに、コンタクトホール CH 14a 内部においてトランジスタ Tr 1 2 のソース電極 Tr 1 2 s と電気的に接続する反射層 1 4 を形成する。

20

【 0 1 5 4 】

次いで、図 2 5 (c) に示すように、上記反射層 1 4 を含む絶縁性基板 1 1 の一面側全域を被覆するように、例えば 2 0 0 0 nm 以上の膜厚を有する層間絶縁膜 1 5 を形成した後、当該層間絶縁膜 1 5 をエッチングして上記コンタクトホール CH 14a の形成領域に反射層 1 4 の上面が露出するコンタクトホール（第 2 の開口部） CH 14b を形成する。

30

【 0 1 5 5 】

次いで、上記コンタクトホール CH 14b を含む絶縁性基板 1 1 の一面側全域に、 ITO 等からなる導電性酸化金属層を薄膜形成した後、当該導電性酸化金属層をパターニングして、図 2 5 (d) に示すように、コンタクトホール CH 14b 内部において上記反射層 1 4 と電気的に接続し、かつ、画素形成領域 R px に対応する領域（すなわち上記反射層 1 4 に対応する領域）の層間絶縁膜 1 5 上に延在する光透過特性を有する画素電極 1 6 を形成する。

40

【 0 1 5 6 】

次いで、図 7 (b) 、 (c) に示したように、隣接する表示画素 PIX 間の境界領域（画素電極 1 6 間の領域）を被覆するとともに、各画素電極 1 6 の上面が露出する開口部を有する層間絶縁膜 1 7 を形成し、さらに、当該層間絶縁膜 1 7 上に連続的に突出するバンク 1 8 を形成する。これにより、各表示画素 PIX の画素形成領域 R px (有機 EL 素子 OLED の有機 EL 層 1 9 の形成領域) が画定される。

【 0 1 5 7 】

次いで、図 8 (a) 、 (b) に示したように、各画素形成領域 R px の画素電極 1 6 上に、正孔輸送層 1 9 a 及び電子輸送性発光層 1 9 b を順次積層して有機 EL 層 1 9 を形成し、さらに、少なくとも各表示画素 PIX の画素電極 1 6 に対向するように共通の対向電極

50

20を形成することにより、各表示画素PIX(画素形成領域Rpx)の有機EL素子OLEDが完成する。そして、絶縁性基板11の一面側全域に保護絶縁膜となる封止層21を形成することにより、図24に示したような断面構造を有する表示パネル10が完成する。

【0158】

以上説明したように、本実施形態に係る表示装置の製造方法においては、画素駆動回路の各回路素子や配線層が形成された絶縁性基板上に層間絶縁膜13を介して反射層を形成する際に、当該層間絶縁膜13に設けられたコンタクトホールCH14aを介して下層のトランジスタTr12のソース電極Tr12sに接続されるとともに、当該コンタクトホールCH14を被覆するように反射層14が形成されるので、反射金属層をパターニングして反射層を形成する際、及び、層間絶縁膜15をパターニングしてコンタクトホールCH14bを形成する際に、トランジスタTr12のソース電極Tr12sへのダメージ(エッチヤントによりソースメタルの溶解)を軽減することができ、ソース電極Tr12sと画素電極16とを良好な接合状態で電気的に接続することができる。10

【0159】

なお、上述した各実施形態においては、各表示画素PIXの画素形成領域Rpxを画定する構成として基板表面から連続的に突出した樹脂材料からなるバンクを形成する場合について説明したが、本発明はこれに限定されるものではなく、例えば、少なくともバンク表面を導電性の薄膜により形成して各表示画素PIXに共通に形成される対向電極17と当該バンクとを電気的に接続して基準電圧Vcomを供給する共通電圧ライン(例えばカソードライン)として用いるものであってもよい。20

【0160】

また、上述した各実施形態においては、表示パネル10の表示画素PIX(各色画素PXr、PXg、PXb)に設けられる画素駆動回路DCとして、図2に示したように、2個のnチャネル型のトランジスタ(すなわち、単一のチャネル極性を有する薄膜トランジスタ)Tr11、Tr12を適用した回路構成を示したが、本発明に係る表示装置はこれに限定されるものではなく、3個以上のトランジスタを適用した他の回路構成を有するもの、また、pチャネル型トランジスタのみを適用したもの、あるいは、nチャネル型及びpチャネル型の双方のチャネル極性を有するトランジスタが混在するものであってもよい。30

【0161】

なお、本実施形態に示したように、nチャネル型のトランジスタのみを適用した場合には、既に製造技術が確立されたアモルファスシリコン半導体製造技術を用いて、動作特性が安定したトランジスタを簡易に製造することができ、上記表示画素の発光特性のバラツキを抑制した画素駆動回路を実現することができるという利点を有している。

【0162】

また、上述した各実施形態においては、各表示画素に対して、表示データに応じた電圧を有する階調信号(階調電圧)を供給することにより、有機EL素子OLEDの輝度階調を設定する電圧指定(電圧階調制御)型の画素駆動回路を適用した場合について説明したが、本発明に係る表示装置はこれに限定されるものではなく、表示データに応じた階調電流を供給することにより、有機EL素子OLEDの輝度階調を設定する電流指定(電流階調制御)型の画素駆動回路を適用するものであってもよい。40

【0163】

さらに、上述した各実施形態においては、発光機能層である有機EL層19として、正孔輸送層19a及び電子輸送性発光層19bを積層形成したデバイス構造について説明したが、これに限定されるものではなく、正孔輸送性発光層及び電子輸送層を有しているもの、また、正孔輸送性兼電子輸送性発光層の単層のみのもの、あるいは、正孔輸送層、発光層、電子輸送層の三層構造を有しているもの、さらには、インターレイヤ等のその他の介在層を有する積層構造を有しているものであってもよい。

【図面の簡単な説明】

10

20

30

40

50

【0164】

【図1】本発明に係る表示装置に適用される表示パネルの画素配列状態の一例を示す概略平面図である。

【図2】本発明に係る表示装置の表示パネルに2次元配列される各表示画素（発光素子及び画素駆動回路）の回路構成例を示す等価回路図である。

【図3】第1の実施形態に係る表示装置（表示パネル）に適用可能な表示画素の一例を示す平面レイアウト図である。

【図4】第1の実施形態に係る平面レイアウトを有する表示画素におけるA-A断面を示す概略断面図である。

【図5】第1の実施形態に係る平面レイアウトを有する表示画素におけるB-B断面を示す概略断面図である。 10

【図6】第1の実施形態に係る表示装置（表示パネル）の製造方法の一例を示す工程断面図（その1）である。

【図7】第1の実施形態に係る表示装置（表示パネル）の製造方法の一例を示す工程断面図（その2）である。

【図8】第1の実施形態に係る表示装置（表示パネル）の製造方法の一例を示す工程断面図（その3）である。

【図9】第1の実施形態の比較対象となる有機EL素子のデバイス構造の干渉計算モデルを示す模式図である。

【図10】比較対象に係る干渉計算モデルにおいて想定される放射光の光路を示す概略図、及び、干渉計算モデルにおける入射光、反射光、透過光の振幅の正の方向の定義を示す概念図である。 20

【図11】比較対象に係る干渉計算モデルにおける計算に使用した媒質の各波長に対する屈折率を示す表（その1）である。

【図12】比較対象に係る干渉計算モデルにおける計算に使用した媒質の各波長に対する屈折率を示す表（その2）である。

【図13】比較対象に係る干渉計算モデルにおける分光強度（干渉効果）の計算例を示す特性図である。

【図14】比較対象に係る干渉計算モデルにおける放射輝度の計算例を示す特性図である。 30

【図15】第1の実施形態に係る有機EL素子のデバイス構造の干渉計算モデルを示す模式図である。

【図16】第1の実施形態に係る干渉計算モデルにおいて想定される放射光の光路を示す概略図である。

【図17】第1の実施形態に係る干渉計算モデルにおける分光強度（干渉効果）の計算例を示す特性図である。

【図18】第1の実施形態に係る干渉計算モデルにおける放射輝度の計算例を示す特性図である。

【図19】第1の実施形態に係る干渉計算モデルにおける放射輝度のピークシフトの例を示す特性図である。

【図20】第1の実施形態に係る干渉計算モデルに基づいて試作された発光素子のスペクトルの変化を示す特性図である。

【図21】第1の実施形態に係る干渉計算モデル（緑色（G））における厚膜層の膜厚と色度及び輝度との関係の計算結果を示す特性図である。

【図22】第1の実施形態に係る干渉計算モデル（青色（B））における厚膜層の膜厚と色度及び輝度との関係の計算結果を示す特性図である。

【図23】第1の実施形態に係る干渉計算モデル（赤色（R））における厚膜層の膜厚と色度及び輝度との関係の計算結果を示す特性図である。

【図24】第2の実施形態に係る表示装置におけるパネル構造を示す概略断面図である。

【図25】第2の実施形態に係る表示装置（表示パネル）の製造方法の一例を示す工程断

10

20

30

40

50

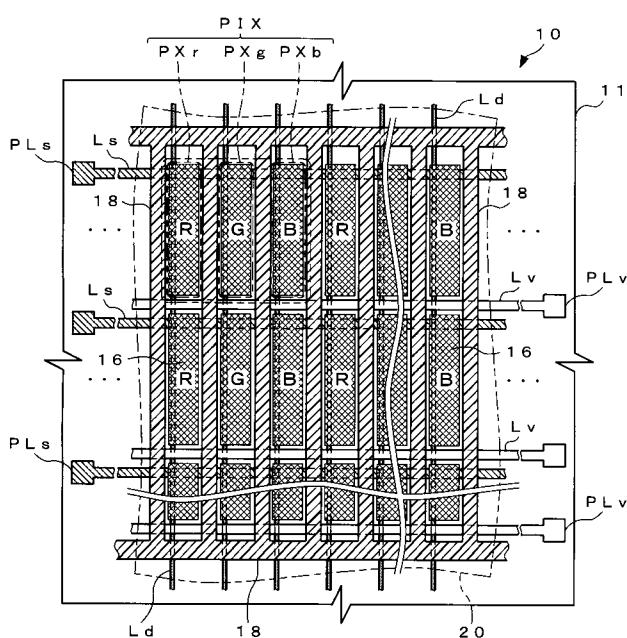
面図である。

【符号の説明】

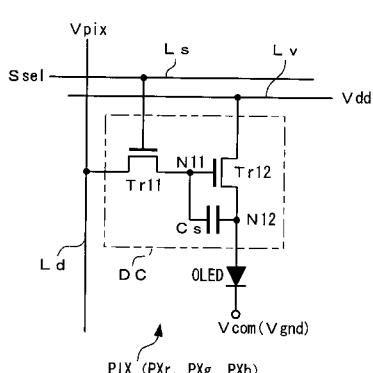
【0 1 6 5】

- | | | |
|---------------|----------|----|
| 1 0 | 表示パネル | 10 |
| 1 1 | 絶縁性基板 | |
| 1 2 | ゲート絶縁膜 | |
| 1 3、 1 5、 1 7 | 層間絶縁膜 | |
| 1 4 | 反射層 | |
| 1 6 | 画素電極 | |
| 1 8 | バンク | |
| 1 9 | 有機EL層 | |
| 1 9 a | 正孔輸送層 | |
| 1 9 b | 電子輸送性発光層 | |
| 2 0 | 対向電極 | |
| D C | 画素駆動回路 | |
| O L E D | 有機EL素子 | |
| L S | 選択ライン | |
| L V | 電源電圧ライン | |

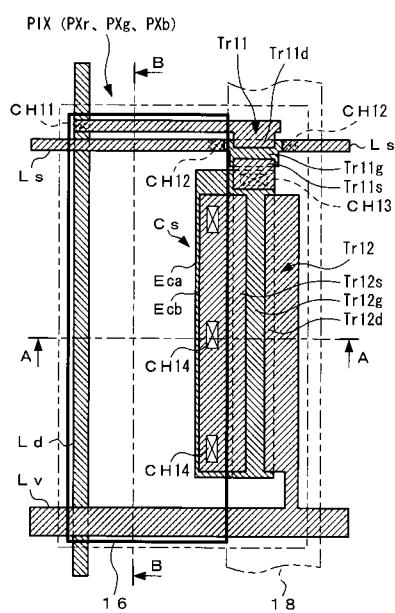
【図 1】



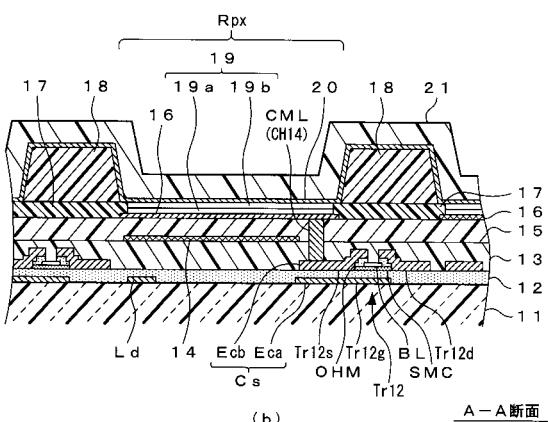
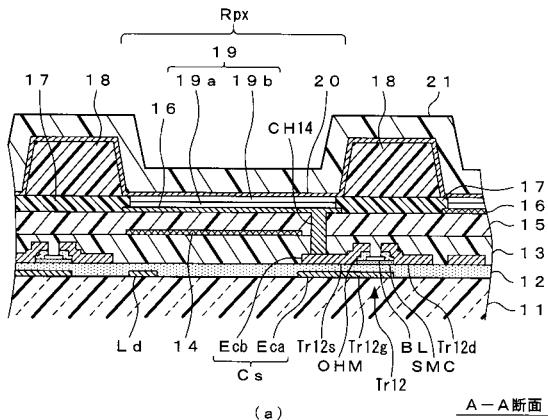
【図 2】



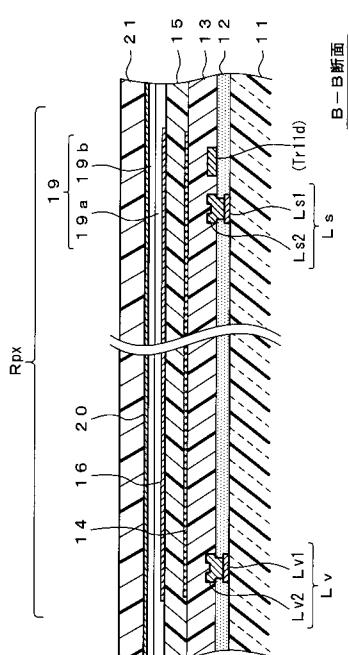
【図3】



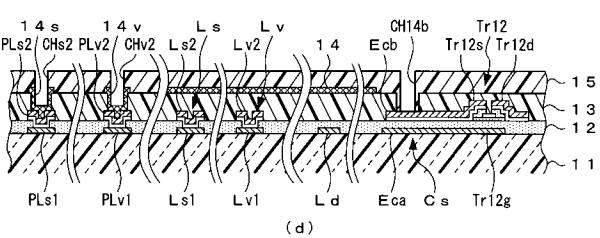
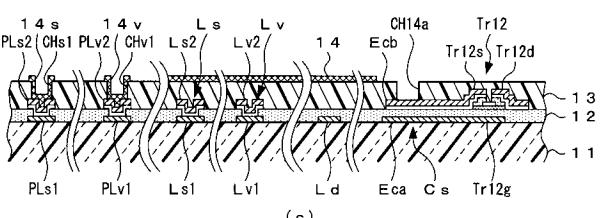
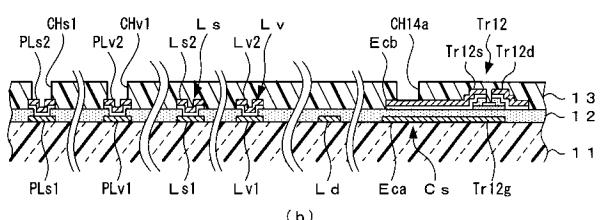
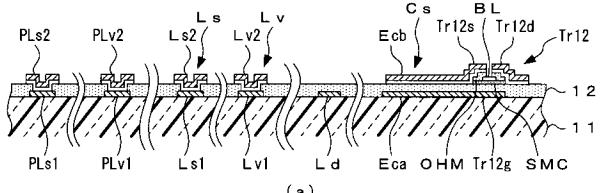
【図4】



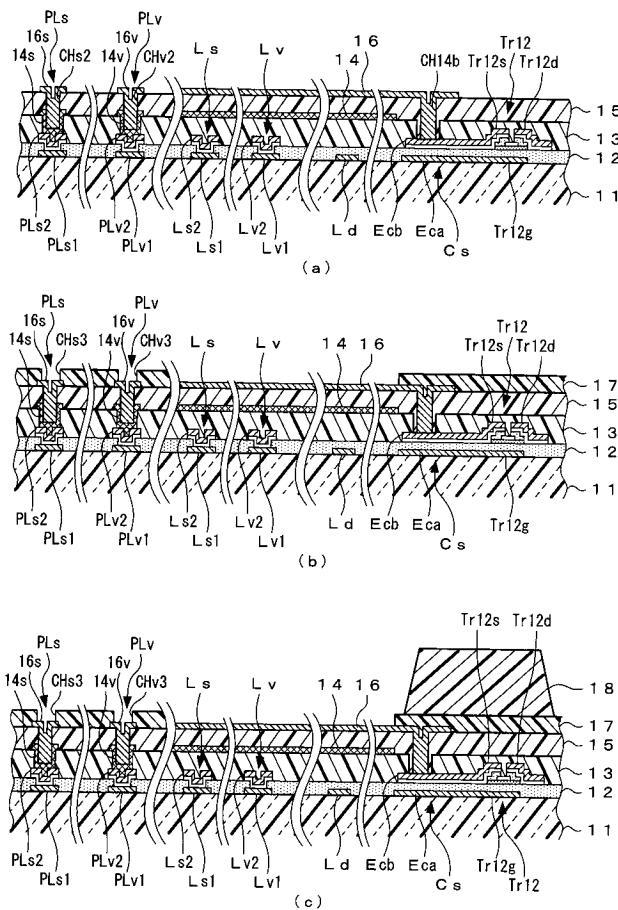
【図5】



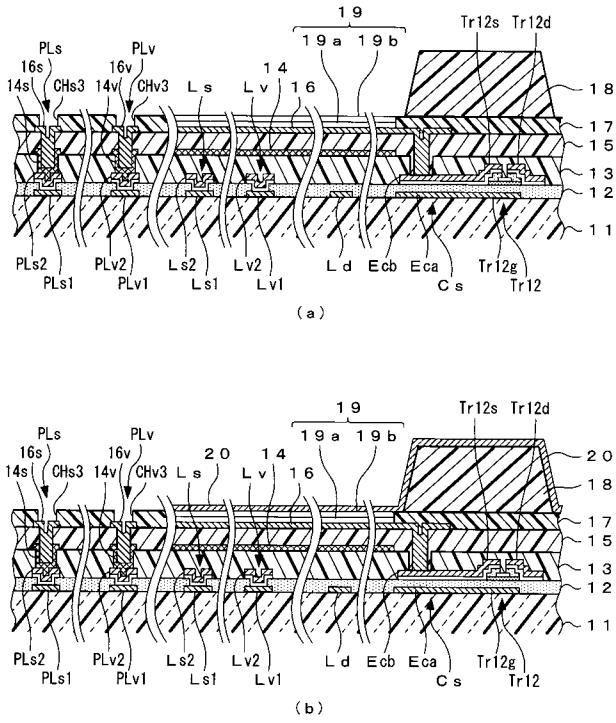
【図6】



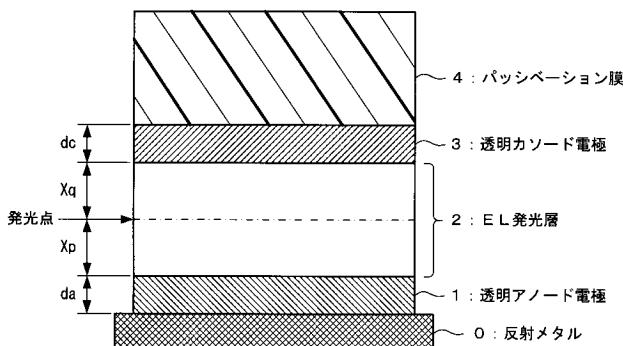
【図7】



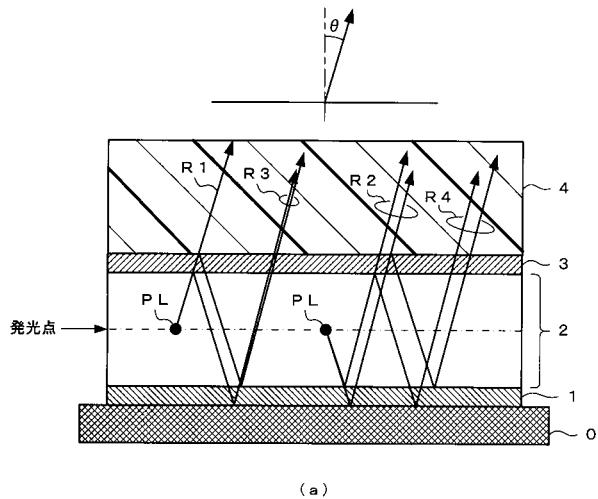
【図8】



【図9】



【図10】



(b)

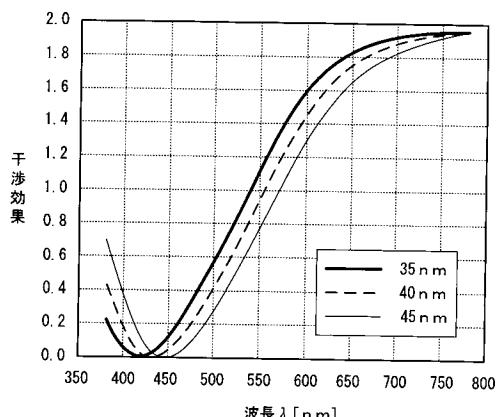
【図11】

波長(nm)	屈折率					
	バッジベーション膜(SiN) n	透明アノード、透明カソード(ITO) k	EL発光層 n	反射メタル(Ag) k	EL発光層 n	反射メタル(Ag) k
380	1.92	2.10	0.00	1.84	0.02	2.47
385	1.92	2.10	0.00	1.82	0.02	2.50
390	1.92	2.11	0.00	1.81	0.02	2.54
395	1.91	2.11	0.00	1.79	0.02	2.58
400	1.91	2.11	0.00	1.78	0.02	2.62
405	1.91	2.11	0.01	1.76	0.02	2.65
410	1.91	2.11	0.01	1.75	0.02	2.69
415	1.91	2.11	0.01	1.74	0.02	2.73
420	1.90	2.11	0.01	1.73	0.02	2.77
425	1.90	2.11	0.01	1.71	0.02	2.80
430	1.90	2.10	0.01	1.70	0.03	2.84
435	1.90	2.10	0.01	1.69	0.03	2.88
440	1.90	2.10	0.01	1.69	0.03	2.91
445	1.90	2.09	0.01	1.68	0.03	2.95
450	1.89	2.09	0.01	1.67	0.03	2.99
455	1.89	2.09	0.01	1.66	0.03	3.03
460	1.89	2.08	0.01	1.65	0.03	3.06
465	1.89	2.08	0.01	1.65	0.03	3.10
470	1.89	2.07	0.01	1.64	0.03	3.14
475	1.89	2.07	0.01	1.63	0.03	3.17
480	1.89	2.06	0.01	1.63	0.03	3.21
485	1.89	2.06	0.01	1.62	0.03	3.25
490	1.88	2.05	0.01	1.62	0.03	3.28
495	1.88	2.05	0.01	1.61	0.03	3.32
500	1.88	2.04	0.01	1.61	0.03	3.36
505	1.88	2.04	0.01	1.60	0.03	3.39
510	1.88	2.03	0.01	1.60	0.03	3.43
515	1.88	2.03	0.01	1.59	0.04	3.46
520	1.88	2.02	0.01	1.59	0.04	3.50
525	1.88	2.02	0.01	1.59	0.04	3.54
530	1.88	2.01	0.01	1.58	0.04	3.57
535	1.88	2.01	0.01	1.58	0.04	3.61
540	1.88	2.00	0.01	1.58	0.04	3.65
545	1.87	1.99	0.01	1.57	0.04	3.68
550	1.87	1.99	0.01	1.57	0.04	3.72
555	1.87	1.98	0.01	1.57	0.04	3.76
560	1.87	1.98	0.02	1.56	0.04	3.79
565	1.87	1.97	0.02	1.56	0.04	3.83
570	1.87	1.97	0.02	1.56	0.04	3.86
575	1.87	1.96	0.02	1.56	0.04	3.90

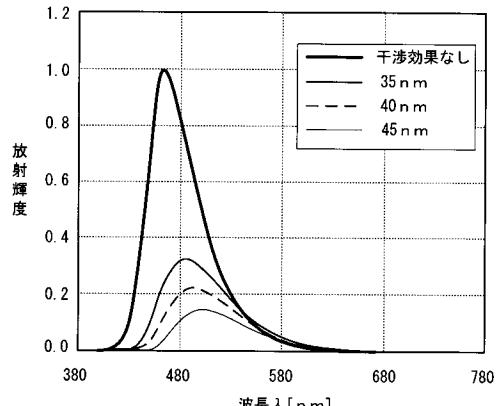
【図12】

波長(nm)	屈折率						
	バッジベーション膜(SiN) n	透明アノード、透明カソード(ITO) k	EL発光層 n	反射メタル(Ag) k	EL発光層 n	反射メタル(Ag) k	
580	1.87		1.96	0.02	1.55	0.04	3.94
585	1.87		1.95	0.02	1.55	0.05	3.97
590	1.87		1.95	0.02	1.55	0.05	4.01
595	1.87		1.94	0.02	1.55	0.05	4.04
600	1.87		1.94	0.02	1.55	0.05	4.08
605	1.87		1.93	0.02	1.54	0.05	4.12
610	1.87		1.93	0.02	1.54	0.05	4.15
615	1.87		1.92	0.02	1.54	0.05	4.19
620	1.86		1.92	0.02	1.54	0.05	4.22
625	1.86		1.92	0.02	1.54	0.05	4.26
630	1.86		1.91	0.02	1.54	0.05	4.30
635	1.86		1.91	0.02	1.53	0.05	4.33
640	1.86		1.90	0.02	1.53	0.05	4.37
645	1.86		1.90	0.03	1.53	0.05	4.40
650	1.86		1.89	0.03	1.53	0.06	4.44
655	1.86		1.89	0.03	1.53	0.06	4.48
660	1.86		1.89	0.03	1.53	0.06	4.51
665	1.86		1.88	0.03	1.53	0.06	4.55
670	1.86		1.88	0.03	1.53	0.06	4.58
675	1.86		1.87	0.03	1.52	0.06	4.62
680	1.86		1.87	0.03	1.52	0.06	4.66
685	1.86		1.87	0.03	1.52	0.06	4.69
690	1.86		1.86	0.03	1.52	0.06	4.73
695	1.86		1.86	0.03	1.52	0.06	4.76
700	1.86		1.85	0.03	1.52	0.06	4.80
705	1.86		1.85	0.03	1.52	0.07	4.83
710	1.86		1.85	0.03	1.52	0.07	4.87
715	1.86		1.84	0.04	1.52	0.07	4.91
720	1.86		1.84	0.04	1.52	0.07	4.94
725	1.86		1.84	0.04	1.52	0.07	4.98
730	1.86		1.83	0.04	1.52	0.07	5.01
735	1.86		1.83	0.04	1.51	0.07	5.05
740	1.85		1.83	0.04	1.51	0.07	5.08
745	1.85		1.82	0.04	1.51	0.07	5.12
750	1.85		1.82	0.04	1.51	0.07	5.16
755	1.85		1.82	0.04	1.51	0.07	5.19
760	1.85		1.81	0.04	1.51	0.08	5.23
765	1.85		1.81	0.04	1.51	0.08	5.26
770	1.85		1.81	0.05	1.51	0.08	5.30
775	1.85		1.80	0.05	1.51	0.08	5.33
780	1.85		1.80	0.05	1.51	0.08	5.37

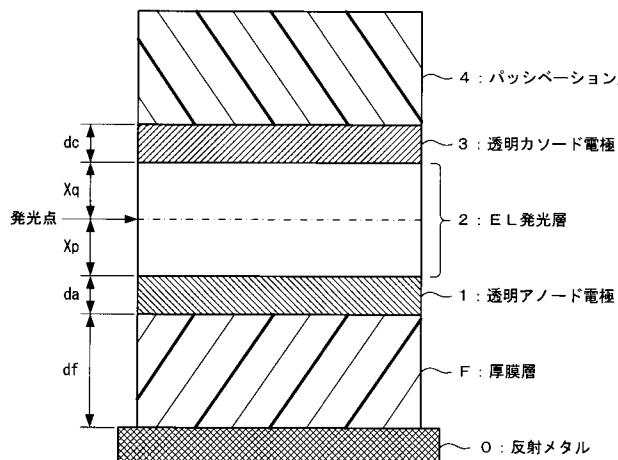
【図13】



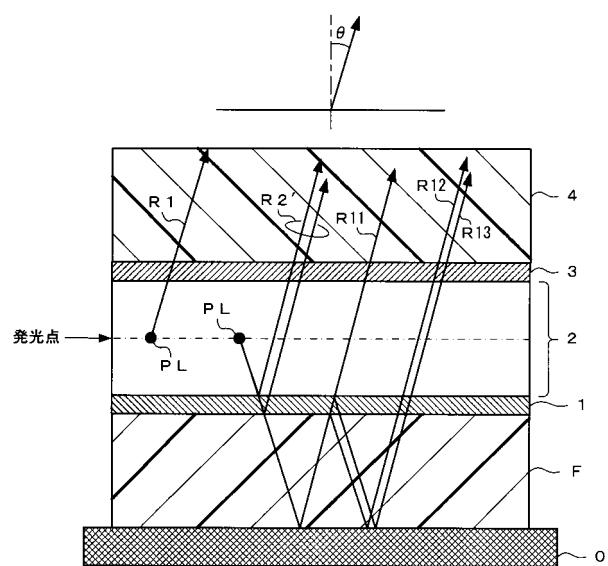
【図14】



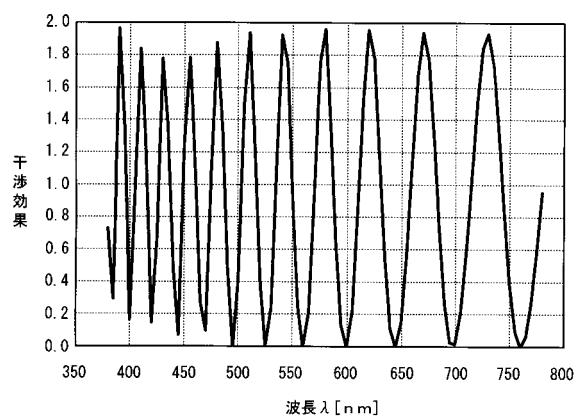
【図 1 5】



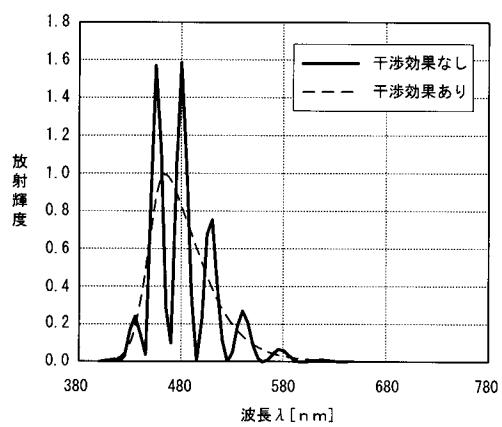
【図 1 6】



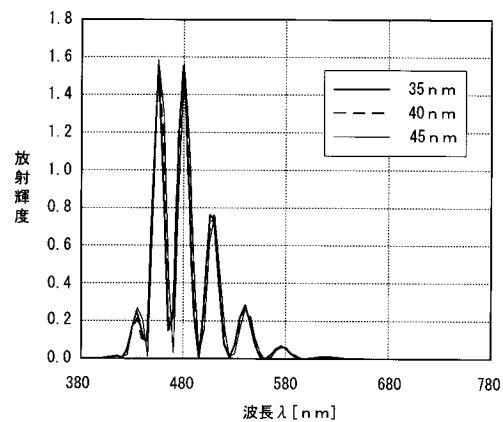
【図 1 7】



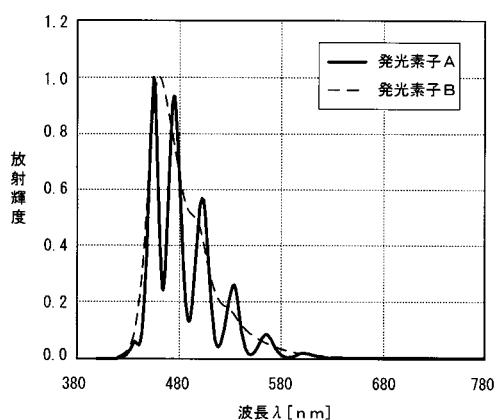
【図 1 8】



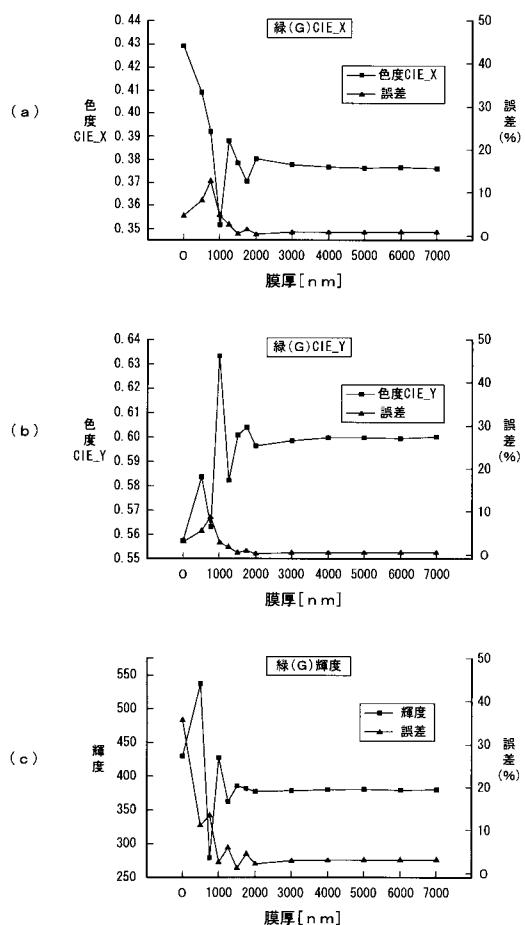
【図19】



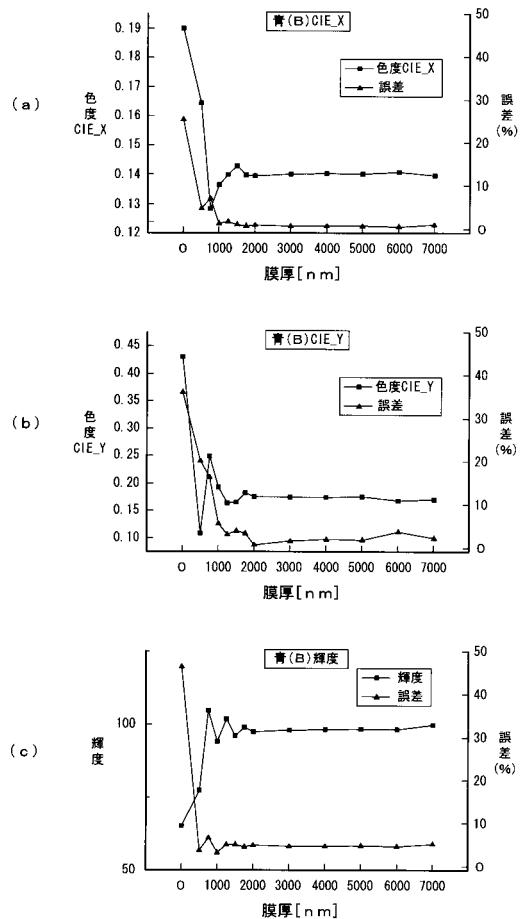
【図20】



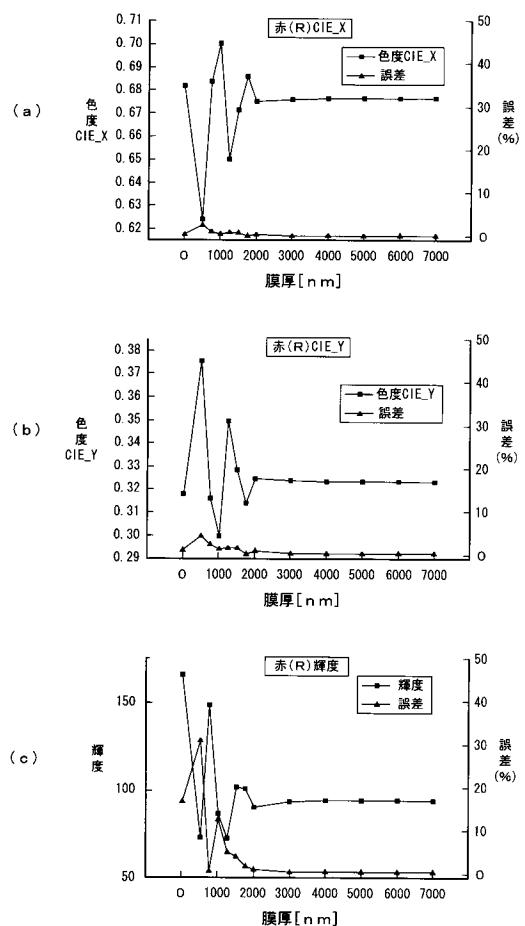
【図21】



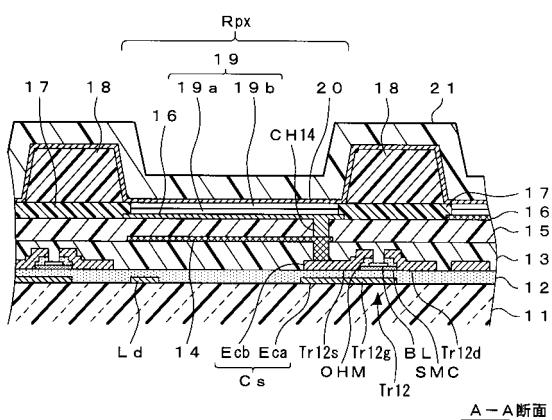
【図22】



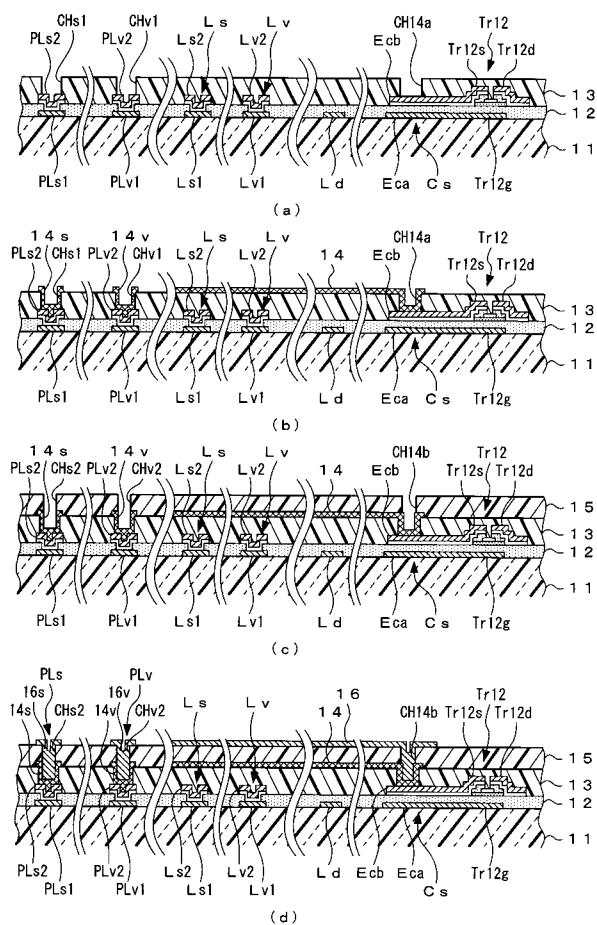
【図23】



【図24】



【図25】



专利名称(译)	显示装置及其制造方法		
公开(公告)号	JP2008310974A	公开(公告)日	2008-12-25
申请号	JP2007155129	申请日	2007-06-12
[标]申请(专利权)人(译)	卡西欧计算机株式会社		
申请(专利权)人(译)	卡西欧计算机有限公司		
[标]发明人	山本和人		
发明人	山本 和人		
IPC分类号	H05B33/24 H01L51/50 H05B33/10 H05B33/28		
CPC分类号	H01L51/5265 H01L27/3211 H01L27/3244		
F1分类号	H05B33/24 H05B33/14.A H05B33/10 H05B33/28		
F-Term分类号	3K107/AA01 3K107/BB01 3K107/CC31 3K107/CC33 3K107/DD10 3K107/DD60 3K107/DD90 3K107/EE03 3K107/FF06 3K107/FF15 3K107/GG12		
其他公开文献	JP2008310974A5		
外部链接	Espacenet		

摘要(译)

本发明提供一种显示装置，其抑制色度偏差和发光亮度(发光强度)的变化，并且具有优异的显示特性，而不会使图像渗色或模糊，以及显示装置的制造方法。解决方案：根据本发明的有机EL元件具有由具有光反射特性的金属材料(例如，银(Ag))等制成的反射金属0作为最下层和绝缘材料，由ITO等透明电极材料构成的膜厚da的透明阳极电极1，作为发光功能层的膜厚Xp+Xq的EL发光层2，ITO等透明电极材料具有膜厚度dc的透明阴极电极3和由氮化硅(SiN)制成的钝化膜4依次形成为层。
The 15

