

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2007-156458
(P2007-156458A)

(43) 公開日 平成19年6月21日(2007.6.21)

(51) Int. Cl.	F I	テーマコード (参考)
G09G 3/30 (2006.01)	G09G 3/30 J	3K107
G09G 3/20 (2006.01)	G09G 3/20 612J	5C080
H01L 51/50 (2006.01)	G09G 3/20 623A	5J022
H03M 1/68 (2006.01)	G09G 3/20 623H	
	G09G 3/20 623L	

審査請求 有 請求項の数 29 O L (全 18 頁) 最終頁に続く

(21) 出願番号 特願2006-306811 (P2006-306811)
 (22) 出願日 平成18年11月13日 (2006.11.13)
 (31) 優先権主張番号 10-2005-0116001
 (32) 優先日 平成17年11月30日 (2005.11.30)
 (33) 優先権主張国 韓国 (KR)

(71) 出願人 590002817
 三星エスディアイ株式会社
 大韓民国京畿道水原市靈通区▲しん▼洞5
 75番地
 (74) 代理人 100072349
 弁理士 八田 幹雄
 (74) 代理人 100110995
 弁理士 奈良 泰男
 (74) 代理人 100114649
 弁理士 宇谷 勝幸
 (72) 発明者 崔 相 武
 大韓民国京畿道水原市靈通区靈通洞102
 7-5, 303
 Fターム(参考) 3K107 AA01 BB01 CC31 EE03 HH00
 HH02 HH04

最終頁に続く

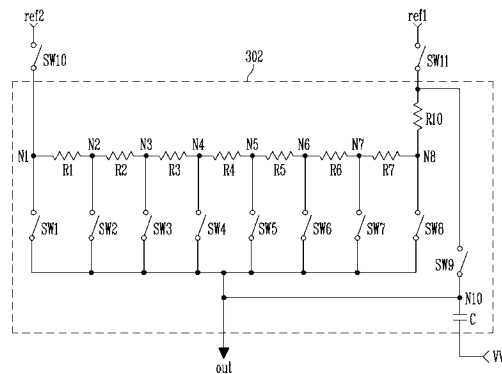
(54) 【発明の名称】 データ駆動部及びこれを用いた有機発光表示装置とその駆動方法

(57) 【要約】

【課題】 駆動速度を向上できるようにしたデータ駆動部を提供する。

【解決手段】 データの上位ビットに対応して、外部から供給される多数の基準電圧のうち2つの基準電圧を選択するための第1デジタル-アナログ変換部と、前記2つの基準電圧を多数の電圧に分圧し、前記データの下位ビットに対応して、前記2つの基準電圧及び前記分圧された電圧のいずれか1つの電圧をデータ信号として出力端子に供給するための第2デジタル-アナログ変換部とを備え、前記第2デジタル-アナログ変換部は、前記データ信号が供給される前に前記2つの基準電圧の間の中間階調電圧を前記出力端子に供給する。

【選択図】 図8



【特許請求の範囲】

【請求項 1】

データの上位ビットに対応して、外部から供給される複数の基準電圧のうち 2 つの基準電圧を選択するための第 1 デジタル - アナログ変換部と、

前記 2 つの基準電圧を複数の電圧に分圧し、前記データの下位ビットに対応して、前記 2 つの基準電圧及び前記分圧された電圧のいずれか 1 つの電圧をデータ信号として出力端子に供給するための第 2 デジタル - アナログ変換部と、を備え、

前記第 2 デジタル - アナログ変換部は、前記データ信号を前記出力端子に供給する前に、前記 2 つの基準電圧の間の中間階調電圧を前記出力端子に供給することを特徴とするデータ駆動部。

10

【請求項 2】

前記第 1 デジタル - アナログ変換部は、前記複数の基準電圧のうち前記 2 つの基準電圧を供給するためにターンオンされる第 1 0 スイッチ及び第 1 1 スイッチを備えることを特徴とする請求項 1 に記載のデータ駆動部。

【請求項 3】

前記第 2 デジタル - アナログ変換部は、

前記第 1 0 スイッチ及び第 1 1 スイッチの間に位置し、前記 2 つの基準電圧を分圧するための複数の分圧抵抗と、

前記分圧抵抗のノードと前記出力端子との間に位置し、前記データの下位ビットに対応してターンオンされる第 1 スイッチと、

20

前記第 1 0 スイッチ及び第 1 1 スイッチのいずれか 1 つと前記出力端子との間に位置する第 2 スイッチと、

前記第 2 スイッチと前記出力端子との共通ノードに接続されるキャパシタと、を備えることを特徴とする請求項 2 に記載のデータ駆動部。

【請求項 4】

前記第 1 1 スイッチは、前記 2 つの基準電圧のうち第 1 基準電圧と接続され、前記第 1 0 スイッチは、第 1 基準電圧より高い電圧値を有する第 2 基準電圧と接続されることを特徴とする請求項 3 に記載のデータ駆動部。

【請求項 5】

前記第 2 スイッチは、前記第 1 1 スイッチと前記出力端子との間に位置し、水平期間の第 1 期間の間ターンオンされ、前記出力端子の電圧値を前記第 1 基準電圧に上昇させ、前記水平期間中の第 1 期間を除く第 2 期間の間にターンオフされることを特徴とする請求項 4 に記載のデータ駆動部。

30

【請求項 6】

前記キャパシタの第 1 電極は、前記共通ノードに接続され、

前記キャパシタの第 2 電極には、前記第 1 期間の間、第 1 電圧値を有する変動電圧が供給されることを特徴とする請求項 5 に記載のデータ駆動部。

【請求項 7】

前記変動電圧の電圧値は、前記第 2 期間の間、前記第 1 電圧値より高い第 2 電圧値に設定され、前記出力端子の電圧値を上昇させることを特徴とする請求項 6 に記載のデータ駆動部。

40

【請求項 8】

前記第 2 電圧の電圧値は、前記出力端子の電圧値が前記第 1 基準電圧及び第 2 基準電圧の間の前記中間階調電圧に変化するように設定されることを特徴とする請求項 7 に記載のデータ駆動部。

【請求項 9】

前記第 2 スイッチは、前記第 1 0 スイッチと前記出力端子との間に位置し、水平期間の第 1 期間の間ターンオンされ、前記出力端子の電圧値を前記第 2 基準電圧に上昇させ、前記水平期間中の第 1 期間を除く第 2 期間の間ターンオフされることを特徴とする請求項 4 に記載のデータ駆動部。

50

【請求項 10】

前記キャパシタの第 1 電極は、前記共通ノードに接続され、

前記キャパシタの第 2 電極には、前記第 1 期間の間、第 2 電圧値を有する変動電圧が供給されることを特徴とする請求項 9 に記載のデータ駆動部。

【請求項 11】

前記変動電圧の電圧値は、前記第 2 期間の間、前記第 2 電圧値より低い第 1 電圧値に設定され、前記出力端子の電圧値を下降させることを特徴とする請求項 10 に記載のデータ駆動部。

【請求項 12】

前記第 1 電圧の電圧値は、前記出力端子の電圧値が前記第 1 基準電圧及び第 2 基準電圧の間の前記中間階調電圧に変化するように設定されることを特徴とする請求項 11 に記載のデータ駆動部。

10

【請求項 13】

前記第 10 スイッチと前記分圧抵抗との間に位置し、前記第 10 スイッチ及び第 11 スイッチの抵抗値を補償するための補償抵抗をさらに備える請求項 3 に記載のデータ駆動部。

【請求項 14】

前記第 11 スイッチと前記分圧抵抗との間に位置し、前記第 10 スイッチ及び第 11 スイッチの抵抗値を補償するための補償抵抗をさらに備える請求項 3 に記載のデータ駆動部。

20

【請求項 15】

前記補償電圧の抵抗値、前記第 10 スイッチのスイッチ抵抗値、および第 11 スイッチのスイッチ抵抗値を合わせた抵抗値は、前記分圧抵抗のいずれか 1 つの抵抗と等しく設定されることを特徴とする請求項 13 または請求項 14 に記載のデータ駆動部。

【請求項 16】

順次サンプリング信号を供給するためのシフトレジスタ部と、

前記サンプリング信号に応答して前記データを保存するためのサンプリングラッチ部と、

前記サンプリングラッチ部に保存されたデータを保存するためのホールディングラッチ部と、

30

前記ホールディングラッチ部から前記データを供給され、前記データ信号を生成するためのデータ信号生成部と、を備え、

前記データ信号生成部のそれぞれのチャンネルには、前記第 1 デジタル - アナログ変換部及び第 2 デジタル - アナログ変換部が備えられることを特徴とする請求項 1 に記載のデータ駆動部。

【請求項 17】

前記ホールディングラッチ部と前記データ信号生成部との間に位置し、前記データの電圧レベルを上昇させるためのレベルシフト部と、

前記データ信号生成部から前記データ信号が供給されるバッファ部と、をさらに備えることを特徴とする請求項 16 に記載のデータ駆動部。

40

【請求項 18】

走査線及びデータ線と接続される複数の画素を含む画素部と、

前記走査線を駆動するための走査駆動部と、

前記データ線を駆動するためのデータ駆動部と、を含み、

前記データ駆動部は、

データの上位ビットに対応して、外部から供給される複数の基準電圧のうち 2 つの基準電圧を選択するための第 1 デジタル - アナログ変換部と、

水平期間の第 1 期間の間、前記 2 つの基準電圧のいずれか 1 つの電圧をプレチャージ電圧として出力端子に供給し、前記水平期間中の第 1 期間を除く第 2 期間の初期に前記出力端子に前記 2 つの基準電圧の間の中間階調の電圧を供給し、前記中間階調の電圧を供給す

50

る期間を除く前記第 2 期間の残り期間の間、前記データの下位ビットに対応して、データ信号を供給するための第 2 デジタル - アナログ変換部と、を備えることを特徴とする有機発光表示装置。

【請求項 19】

前記第 2 デジタル - アナログ変換部は、

前記 2 つの基準電圧を分圧するための分圧抵抗と、

前記分圧抵抗で分圧された電圧値のいずれか 1 つの電圧を前記データの下位ビットに対応して供給するための第 1 スイッチと、

前記分圧抵抗を経ずに前記 2 つの基準電圧のいずれか 1 つの電圧を前記出力端子に供給するための第 2 スイッチと、

第 1 電極が前記第 2 スイッチと前記出力端子との共通ノードに接続され、第 2 電極が変動電圧を供給する変動電圧部に接続されるキャパシタとを備えることを特徴とする請求項 18 に記載の有機発光表示装置。

10

【請求項 20】

前記第 2 スイッチは、前記第 1 期間の間ターンオンされ、第 2 期間の間ターンオフされることを特徴とする請求項 19 に記載の有機発光表示装置。

【請求項 21】

前記変動電圧の電圧値は、前記第 1 期間と第 2 期間とで異なるように設定されることを特徴とする請求項 19 に記載の有機発光表示装置。

【請求項 22】

前記変動電圧の電圧値は、前記第 1 期間の間、前記出力端子に供給された前記 2 つの基準電圧のいずれか 1 つの電圧の電圧値が、前記第 2 期間の間、前記中間階調の電圧値に変更されるように設定されることを特徴とする請求項 21 に記載の有機発光表示装置。

20

【請求項 23】

前記データ駆動部は、

順次サンプリング信号を供給するためのシフトレジスタ部と、

前記サンプリング信号に応答して前記データを保存するためのサンプリングラッチ部と、

前記サンプリングラッチ部に保存されたデータを保存するためのホールディングラッチ部と、

30

前記ホールディングラッチ部から前記データを供給され、前記データ信号を生成するためのデータ信号生成部と、を備え、

前記データ信号生成部のそれぞれのチャンネルには、前記第 1 デジタル - アナログ変換部及び第 2 デジタル - アナログ変換部が備えられることを特徴とする請求項 18 に記載の有機発光表示装置。

【請求項 24】

前記ホールディングラッチ部と前記データ信号生成部との間に位置し、前記データの電圧レベルを上昇させるためのレベルシフト部と、

前記データ信号生成部から前記データ信号が供給されるバッファ部と、をさらに備えることを特徴とする請求項 23 に記載の有機発光表示装置。

40

【請求項 25】

データの上位ビットに対応して、外部から供給される複数の基準電圧のうち 2 つの基準電圧を選択する第 1 段階と、

前記 2 つの基準電圧を複数の電圧に分圧する第 2 段階と、

水平期間の第 1 期間の間、前記 2 つの基準電圧のいずれか 1 つの基準電圧を出力端子に供給する第 3 段階と、

前記水平期間の第 2 期間の初期に前記出力端子に前記 2 つの基準電圧の間の中間階調の電圧を供給する第 4 段階と、

前記第 2 期間の残り期間の間、前記データの下位ビットに対応して、前記分圧された電圧及び前記 2 つの基準電圧のいずれか 1 つの電圧をデータ信号として前記出力端子に供給

50

する第5段階と、を含むことを特徴とする有機発光表示装置の駆動方法。

【請求項26】

前記第3段階で供給される前記いずれか1つの基準電圧は、前記分圧抵抗を経ずに前記データ線に供給されることを特徴とする請求項25に記載の有機発光表示装置の駆動方法。

【請求項27】

前記第4段階では、前記出力端子と接続されたキャパシタに供給される変動電圧を用いて前記出力端子の電圧を前記中間階調の電圧に変更させることを特徴とする請求項25に記載の有機発光表示装置の駆動方法。

【請求項28】

前記第3段階で前記2つの基準電圧のうち高い基準電圧が供給される場合、前記出力端子の電圧が前記中間階調の電圧に下降できるように、前記変動電圧の電圧値を設定することを特徴とする請求項27に記載の有機発光表示装置の駆動方法。

【請求項29】

前記第3段階で前記2つの基準電圧のうち低い基準電圧が供給される場合、前記出力端子の電圧が前記中間階調の電圧に上昇できるように、前記変動電圧の電圧値を設定することを特徴とする請求項27に記載の有機発光表示装置の駆動方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、データ駆動部及びこれを用いた有機発光表示装置とその駆動方法に関し、特に、駆動速度を向上できるようにしたデータ駆動部及びこれを用いた有機発光表示装置とその駆動方法に関する。

【背景技術】

【0002】

最近、陰極線管(Cathode Ray Tube)の短所である重量と体積を減らすことができる各種の平板表示装置が開発されている。平板表示装置には、液晶表示装置(Liquid Crystal Display)、電界放出表示装置(Field Emission Display)、プラズマ表示パネル(Plasma Display Panel)、及び有機発光表示装置(Organic Light Emitting Display)などがある。

【0003】

平板表示装置のうち、有機発光表示装置は、電子と正孔との再結合により光を発生する有機発光ダイオードを用いて映像を表示する。このような有機発光表示装置は、速い応答速度を有するとともに低消費電力で駆動されるという長所がある。一般的な有機発光表示装置は、画素毎に形成される駆動薄膜トランジスタを用いてデータ信号に対応する電流を有機発光ダイオードに供給することにより、有機発光ダイオードで光を発光させる。

【0004】

このような有機発光表示装置は、外部から供給されるデータを用いてデータ信号を生成し、生成されたデータ信号を画素に供給することにより、所望の輝度の映像を表示する。ここで、外部から供給されるデータをデータ信号に変換するためのデータ駆動部が用いられる。

【0005】

データ駆動部には、外部のデータをデータ信号に変換するためにデータ信号生成部が含まれる。データ信号生成部には、それぞれのチャンネル毎に位置し、データをデータ信号に変換するためのデジタル-アナログ変換部(Digital-Analog Converter:以下、「DAC」という)が含まれる。ここで、DACは、データの上位ビットに対応して電圧を生成する第1DACと、データの下位ビットに対応して電圧を生成する第2DACとに分けられる。

【0006】

10

20

30

40

50

図1は、従来の第2DACを示す図である。

【0007】

図1を参照すると、従来の第2DACは、第1DACから第1基準電圧 $ref1$ 及び第2基準電圧 $ref2$ が供給される。実際、第1DACは、外部から多数の基準電圧が供給され、データの上位ビットに対応して、多数の基準電圧のうち第1基準電圧 $ref1$ 及び第2基準電圧 $ref2$ を選択して第2DACに供給する。つまり、第1DACに含まれた第10スイッチ $SW10$ 及び第11スイッチ $SW11$ は、データの上位ビットに対応してターンオンされる。以後、説明の便宜上、第1基準電圧 $ref1$ の電圧値が第2基準電圧 $ref2$ の電圧値より低く設定されると仮定する。

【0008】

第2DACは、第1基準電圧 $ref1$ と第2基準電圧 $ref2$ の電圧値を分圧するための複数の分圧抵抗 $R1$ ないし $R7$ と、分圧抵抗 $R1$ ないし $R7$ から分圧された電圧を出力端子 out に供給するための複数のスイッチ $SW1$ ないし $SW8$ とを備える。

【0009】

そして、第2DACは、第11スイッチ $SW11$ と第7抵抗 $R7$ との間に位置する第10抵抗 $R10$ を備える。第10抵抗 $R10$ は、分圧抵抗 $R1$ ないし $R7$ で均等に分割された電圧が生成できるように、第10スイッチ $SW10$ 及び第11スイッチ $SW11$ のスイッチ抵抗を補償する。このために、第10抵抗 $R10$ の抵抗値は、第10スイッチ $SW10$ のスイッチ抵抗値(ターンオン抵抗)と、第11スイッチ $SW11$ のスイッチ抵抗値と合わせられ、略第7抵抗 $R7$ の抵抗値と等しくなるように設定される。

【0010】

分圧抵抗 $R1$ ないし $R7$ は、第1基準電圧 $ref1$ と第2基準電圧 $ref2$ との間に直列に設けられ、第1基準電圧 $ref1$ と第2基準電圧 $ref2$ との電圧値を分圧する。このために、分圧抵抗 $R1$ ないし $R7$ それぞれの抵抗値は、等しく設定される。そして、図1では、データの下位ビットを3ビットと仮定して7つの分圧抵抗 $R1$ ないし $R7$ を示しているが、分圧抵抗 $R1$ ないし $R7$ の数は、データの下位ビットのビット数に対応して多様に設定される。

【0011】

スイッチ $SW1$ ないし $SW8$ は、分圧抵抗 $R1$ ないし $R7$ のそれぞれのノード毎に設けられ、分圧抵抗 $R1$ ないし $R7$ で分圧された電圧を出力端子 out に供給する。

【0012】

第1スイッチ $SW1$ は、第1ノード $N1$ と出力端子 out との間に設けられ、第2基準電圧 $ref2$ を出力端子 out に供給する。第2スイッチ $SW2$ は、第2ノード $N2$ と出力端子 out との間に設けられ、第2ノード $N2$ の電圧値を出力端子 out に供給する。第3スイッチ $SW3$ は、第3ノード $N3$ と出力端子 out との間に設けられ、第3ノード $N3$ の電圧値を出力端子 out に供給する。第4スイッチ $SW4$ は、第4ノード $N4$ と出力端子 out との間に設けられ、第4ノード $N4$ の電圧値を出力端子 out に供給する。第5スイッチ $SW5$ は、第5ノード $N5$ と出力端子 out との間に設けられ、第5ノード $N5$ の電圧値を出力端子 out に供給する。第6スイッチ $SW6$ は、第6ノード $N6$ と出力端子 out との間に設けられ、第6ノード $N6$ の電圧値を出力端子 out に供給する。第7スイッチ $SW7$ は、第7ノード $N7$ と出力端子 out との間に設けられ、第7ノード $N7$ の電圧値を出力端子 out に供給する。第8スイッチ $SW8$ は、第8ノード $N8$ と出力端子 out との間に設けられ、第1基準電圧 $ref1$ を出力端子 out に供給する。

【0013】

ここで、スイッチ $SW1$ ないし $SW8$ のターンオンの有無は、データの下位ビットにより決定される。つまり、スイッチ $SW1$ ないし $SW8$ のいずれか1つがデータの下位ビットに対応してターンオンされることにより、所定の電圧値が出力端子 out に供給される。そして、出力端子 out に供給された電圧値は、データ信号として画素に供給される。

【0014】

しかし、このような従来の有機発光表示装置は、データ信号が少なくとも1つの分圧抵

10

20

30

40

50

抗 R 1 ないし R 7 を経て生成されるため、駆動速度が低下するという問題が発生する。つまり、データ信号が分圧抵抗 R 1 ないし R 7 を経て画素に供給されると、画素でデータ信号に対応する電圧を充電するために多くの時間が費やされ、これにより、駆動速度が低下する。また、画素では 1 水平期間内にデータ信号に対応する電圧を充電しなければならないが、従来のように分圧抵抗 R 1 ないし R 7 を経てデータ信号を供給する場合、十分な電圧が充電されない恐れがある。

【特許文献 1】大韓民国特許出願公開第 10 - 2003 - 0068480 号明細書

【特許文献 2】特開 2004 - 184570 号公報

【発明の開示】

【発明が解決しようとする課題】

10

【0015】

したがって、本発明の目的は、駆動速度を向上できるようにしたデータ駆動部及びこれを用いた有機発光表示装置とその駆動方法を提供することである。

【課題を解決するための手段】

【0016】

前記目的を達成するために、本発明の第 1 側面は、データの上位ビットに対応して、外部から供給される複数の基準電圧のうち 2 つの基準電圧を選択するための第 1 デジタル - アナログ変換部と、前記 2 つの基準電圧を複数の電圧に分圧し、前記データの下位ビットに対応して、前記 2 つの基準電圧及び前記分圧された電圧のいずれか 1 つの電圧をデータ信号として出力端子に供給するための第 2 デジタル - アナログ変換部と、を備え、前記第 2 デジタル - アナログ変換部は、前記データ信号を前記出力端子に供給する前に、前記 2 つの基準電圧の間の中間階調電圧を前記出力端子に供給することを特徴とするデータ駆動部を提供する。

20

【0017】

好ましくは、前記第 1 デジタル - アナログ変換部は、前記複数の基準電圧のうち前記 2 つの基準電圧を供給するためにターンオンされる第 10 スイッチ及び第 11 スイッチを備える。前記第 2 デジタル - アナログ変換部は、前記第 10 スイッチ及び第 11 スイッチの間に位置し、前記 2 つの基準電圧を分圧するための複数の分圧抵抗と、前記分圧抵抗のノードと前記出力端子との間に位置し、前記データの下位ビットに対応してターンオンされる第 1 スイッチと、前記第 10 スイッチ及び第 11 スイッチのいずれか 1 つと前記出力端子との間に位置する第 2 スイッチと、前記第 2 スイッチと前記出力端子との共通ノードに接続されるキャパシタとを備える。前記第 11 スイッチは、前記 2 つの基準電圧のうち第 1 基準電圧と接続され、前記第 10 スイッチは、第 1 基準電圧より高い電圧値を有する第 2 基準電圧と接続される。前記第 2 スイッチは、前記第 11 スイッチと前記出力端子との間に位置し、水平期間の第 1 期間の間ターンオンされ、前記出力端子の電圧値を前記第 1 基準電圧に上昇させ、前記水平期間中の第 1 期間を除く第 2 期間の間にターンオフされる。前記キャパシタの第 1 電極は、前記共通ノードに接続され、前記キャパシタの第 2 電極には、前記第 1 期間の間、第 1 電圧値を有する変動電圧が供給される。前記変動電圧の電圧値は、前記第 2 期間の間、前記第 1 電圧値より高い第 2 電圧値に設定され、前記出力端子の電圧値を上昇させる。

30

40

【0018】

本発明の第 2 側面は、走査線及びデータ線と接続される複数の画素を含む画素部と、前記走査線を駆動するための走査駆動部と、前記データ線を駆動するためのデータ駆動部と、を含み、前記データ駆動部は、データの上位ビットに対応して、外部から供給される複数の基準電圧のうち 2 つの基準電圧を選択するための第 1 デジタル - アナログ変換部と、水平期間の第 1 期間の間、前記 2 つの基準電圧のいずれか 1 つの電圧をプレチャージ電圧として出力端子に供給し、前記水平期間中の第 1 期間を除く第 2 期間の初期に前記出力端子に前記 2 つの基準電圧の間の中間階調の電圧を供給し、前記中間階調の電圧を供給する期間を除く前記第 2 期間の残り期間の間、前記データの下位ビットに対応して、データ信号を供給するための第 2 デジタル - アナログ変換部と、を備えることを特徴とする有機発

50

光表示装置を提供する。

【0019】

好ましくは、前記第2デジタル-アナログ変換部は、前記2つの基準電圧を分圧するための分圧抵抗と、前記分圧抵抗で分圧された電圧値のいずれか1つの電圧を前記データの下位ビットに対応して供給するための第1スイッチと、前記分圧抵抗を経ずに前記2つの基準電圧のいずれか1つの電圧を前記出力端子に供給するための第2スイッチと、第1電極が前記第2スイッチと前記出力端子との共通ノードに接続され、第2電極が変動電圧を供給する変動電圧部に接続されるキャパシタとを備える。前記第2スイッチは、前記第1期間の間ターンオンされ、第2期間の間ターンオフされる。前記変動電圧の電圧値は、前記第1期間と第2期間とで異なるように設定される。前記変動電圧の電圧値は、前記第1期間の間、前記出力端子に供給された前記2つの基準電圧のいずれか1つの電圧の電圧値が、前記第2期間の間、前記中間階調の電圧値に変更されるように設定される。

10

【0020】

本発明の第3側面は、データの上位ビットに対応して、外部から供給される複数の基準電圧のうち2つの基準電圧を選択する第1段階と、前記2つの基準電圧を複数の電圧に分圧する第2段階と、水平期間の第1期間の間、前記2つの基準電圧のいずれか1つの基準電圧を出力端子に供給する第3段階と、前記水平期間の第2期間の初期に前記出力端子に前記2つの基準電圧の間の中間階調の電圧を供給する第4段階と、前記第2期間の残り期間の間、前記データの下位ビットに対応して、前記分圧された電圧及び前記2つの基準電圧のいずれか1つの電圧をデータ信号として前記出力端子に供給する第5段階と、を含むことを特徴とする有機発光表示装置の駆動方法を提供する。

20

【0021】

好ましくは、前記第3段階で供給される前記いずれか1つの基準電圧は、前記分圧抵抗を経ずに前記データ線に供給される。前記第4段階では、前記出力端子と接続されたキャパシタに供給される変動電圧を用いて前記出力端子の電圧を前記中間階調の電圧に変更させる。前記第3段階で前記2つの基準電圧のうち高い基準電圧が供給される場合、前記出力端子の電圧が前記中間階調の電圧に下降できるように、前記変動電圧の電圧値を設定する。

【発明の効果】

【0022】

上述のように、本発明の実施形態によるデータ駆動部及びこれを用いた有機発光表示装置とその駆動方法によると、第2DACに供給される2つの階調電圧のいずれか1つの階調電圧と出力端子との間に位置するスイッチを備える。ここで、スイッチを用いて2つの階調電圧のいずれか1つの階調電圧を画素に供給することにより、画素の充電速度を向上させることができる。また、本発明では、スイッチと接続されたキャパシタを用いて出力端子の電圧を中間階調の電圧に上昇させることにより、階調表現能力を向上させることができる。

30

【発明を実施するための最良の形態】

【0023】

以下、本発明の属する技術分野における通常の知識を有する者が本発明を容易に実施することができる好ましい実施形態を、添付された図2ないし図13を参照して詳細に説明する。

40

【0024】

図2は、本発明の実施形態による発光表示装置を示す図である。

【0025】

図2を参照すると、本発明の実施形態による発光表示装置は、走査線S1ないしSn及びデータ線D1ないしDmの交差領域に形成された画素240を含む画素部230と、走査線S1ないしSnを駆動するための走査駆動部210と、データ線D1ないしDmを駆動するためのデータ駆動部220と、走査駆動部210及びデータ駆動部220を制御するためのタイミング制御部250とを備える。

50

【0026】

走査駆動部210は、タイミング制御部250からの走査駆動制御信号SCSにตอบสนองして走査信号を生成し、生成された走査信号を走査線S1ないしSnに順次供給する。また、走査駆動部210は、走査駆動制御信号SCSにตอบสนองして発光制御信号を生成し、生成された発光制御信号を発光制御線E1ないしEnに順次供給する。

【0027】

データ駆動部220は、タイミング制御部250からのデータ駆動制御信号DCSにตอบสนองしてデータ信号を生成し、生成されたデータ信号をデータ線D1ないしDmに供給する。このために、データ駆動部220は、少なくとも1つのデータ駆動回路222を備える。データ駆動回路222は、外部から供給されるデータDataをデータ信号に変換してデータ線D1ないしDmに供給する。データ駆動回路222の詳細な構成は後述する。

10

【0028】

タイミング制御部250は、外部から供給される同期信号に対応して、データ駆動制御信号DCS及び走査駆動制御信号SCSを生成する。タイミング制御部250で生成されたデータ駆動制御信号DCSは、データ駆動部220に供給され、走査駆動制御信号SCSは、走査駆動部210に供給される。そして、タイミング制御部250は、外部から供給されるデータDataを再整列してデータ駆動部220に供給する。

【0029】

画素部230は、外部から第1電源ELVDD及び第2電源ELVSSが供給される。画素部230に供給された第1電源ELVDD及び第2電源ELVSSは、それぞれの画素240に供給される。第1電源ELVDD及び第2電源ELVSSが供給された画素240は、データ駆動回路222から供給されるデータ信号に対応する画像を表示する。

20

【0030】

図3は、図2に示されたデータ駆動回路を詳細に示すブロック図である。図3では、説明の便宜上、データ駆動回路222が*i* (*i*は自然数)個のチャンネルを有すると仮定する。

【0031】

図3を参照すると、本発明の実施形態によるデータ駆動回路222は、サンプリング信号を順次供給するためのシフトレジスタ部223と、サンプリング信号にตอบสนองしてデータDataを順次保存するためのサンプリングラッチ部224と、サンプリングラッチ部224に保存されたデータDataを一時保存するとともに、保存されたデータDataをレベルシフト部226に供給するためのホールディングラッチ部225と、データDataの電圧レベルを上昇させるためのレベルシフト部226と、データDataのビット値に対応するデータ信号を生成するためのデータ信号生成部227と、データ信号をデータ線D1ないしDiに供給するためのバッファ部228とを備える。

30

【0032】

シフトレジスタ部223は、タイミング制御部250からソースシフトクロックSSC及びソーススタートパルスSSPが供給される。ソースシフトクロックSSC及びソーススタートパルスSSPが供給されたシフトレジスタ部223は、ソースシフトクロックSSCに対応して、ソーススタートパルスSSPをシフトさせながら順次*i*個のサンプリング信号を生成する。このために、シフトレジスタ部223は、*i*個のシフトレジスタ2231ないし223*i*を備える。

40

【0033】

サンプリングラッチ部224は、シフトレジスタ部223から順次供給されるサンプリング信号に対応して、データDataを順次保存する。このために、サンプリングラッチ部224は、*i*個のデータDataを保存するための*i*個のサンプリングラッチ2241ないし224*i*を備える。ここで、サンプリングラッチ2241ないし224*i*それぞれの容量の大きさは、*k*ビットのデータDataを保存できるように設定される。以後、説明の便宜上、*k*ビットを6ビットと仮定する。

【0034】

50

ホールディングラッチ部 225 は、タイミング制御部 250 から供給されるソース出力イネーブル S O E 信号に応答してサンプリングラッチ部 224 からデータ D a t a が入力されて保存し、保存されたデータ D a t a をレベルシフタ部 226 に供給する。このために、ホールディングラッチ部 225 は、i 個のホールディングラッチ 225 1 ないし 225 i を備える。そして、ホールディングラッチ 225 1 ないし 225 i それぞれは、データを保存できるように、k ビットで構成される。

【0035】

レベルシフタ部 226 は、ホールディングラッチ部 225 から供給されるデータ D a t a の電圧レベルを上昇させてデータ信号生成部 227 に供給する。外部からデータ駆動部 220 に高い電圧を有するデータ D a t a を供給するためには、高い電圧レベルに対応する回路部品が設けられなければならないため、製造コストが増加する。したがって、データ駆動部 220 の外部からは低い電圧レベルを有するデータ D a t a を供給し、この低い電圧レベルを有するデータ D a t a をレベルシフタ部 226 で高い電圧レベルに昇圧する。一方、レベルシフタ部 226 は、必要に応じて除去されることができる。この場合、ホールディングラッチ部 225 は、データ信号生成部 227 と直接接続される。

10

【0036】

データ信号生成部 227 は、データ D a t a のビット値（または階調値）に対応するデータ信号を生成し、生成されたデータ信号をバッファ部 228 に供給する。実際、データ信号生成部 227 は、ガンマ電圧部 229 から基準電圧 r e f s を供給され、供給された基準電圧 r e f s を用いてデータ信号を生成する。このようなデータ信号生成部 227 の

20

詳細な構造は後述する。

【0037】

ガンマ電圧部 229 は、複数の基準電圧 r e f s をデータ信号生成部 227 に供給する。このようなガンマ電圧部 229 は、データ駆動回路 222 の内部または外部に設けられる。

【0038】

バッファ部 228 は、データ信号生成部 227 から供給されるデータ信号をデータ線 D 1 ないし D i に供給する。

【0039】

図 4 は、図 3 に示されたデータ信号生成部を示す図である。

30

【0040】

図 4 を参照すると、本発明の実施形態によるデータ信号生成部 227 は、それぞれのチャンネル毎に設けられる第 1 D A C 3 0 0 及び第 2 D A C 3 0 2 を備える。以後、説明の便宜上、ガンマ電圧部 229 から 9 つの基準電圧 r e f s が供給されると仮定する。

【0041】

第 1 D A C 3 0 0 は、レベルシフタ部 226 またはホールディングラッチ部 225 から供給されるデータの上位ビットに対応して、ガンマ電圧部 229 から供給される基準電圧 r e f s のうち第 1 基準電圧 r e f 1 及び第 2 基準電圧 r e f 2 を選択する。そして、第 1 D A C 3 0 0 は、第 1 基準電圧 r e f 1 及び第 2 基準電圧 r e f 2 を第 2 D A C 3 0 2 に供給する。つまり、第 1 D A C 3 0 0 は、データ D a t a の上位 3 ビットのビット値に対応して、9 つの基準電圧 r e f s のうち 2 つの基準電圧を抽出し、抽出された 2 つの基準電圧を第 1 基準電圧 r e f 1 及び第 2 基準電圧 r e f 2 として第 2 D A C 3 0 2 に供給する。以後、説明の便宜上、第 1 基準電圧 r e f 1 の電圧値が第 2 基準電圧 r e f 2 の電圧値より低く設定されると仮定する。

40

【0042】

第 2 D A C 3 0 2 は、第 1 基準電圧 r e f 1 及び第 2 基準電圧 r e f 2 を複数の電圧に分圧する。そして、第 2 D A C 3 0 2 は、データの下位 3 ビットに対応して、第 1 基準電圧 r e f 1、第 2 基準電圧 r e f 2 及び分圧された電圧のいずれか 1 つの電圧をデータ信号として出力端子 o u t に供給する。

【0043】

50

図5は、本発明の第1実施形態による第2DACを示す図である。図5では、第1DAC300に含まれ、第1基準電圧 $ref1$ 及び第2基準電圧 $ref2$ を第2DAC302に供給するためにターンオンされる第10スイッチ $SW10$ 及び第11スイッチ $SW11$ がさらに示される。

【0044】

図5を参照すると、本発明の第1実施形態による第2DAC302は、第1基準電圧 $ref1$ と第2基準電圧 $ref2$ とを分圧するための複数の分圧抵抗 $R1$ ないし $R7$ と、分圧抵抗 $R1$ ないし $R7$ から分圧された電圧を出力端子 out に供給するための複数のスイッチ $SW1$ ないし $SW8$ とを備える。

【0045】

そして、第2DAC302は、第11スイッチ $SW11$ と第7抵抗 $R7$ との間に位置する第10抵抗 $R10$ を備える。第10抵抗 $R10$ は、分圧抵抗 $R1$ ないし $R7$ で均等に分割された電圧が生成できるように、第10スイッチ $SW10$ 及び第11スイッチ $SW11$ のスイッチ抵抗を補償する。このために、第10抵抗 $R10$ の抵抗値は、第10スイッチ $SW10$ のスイッチ抵抗値と第11スイッチ $SW11$ のスイッチ抵抗値と合わせられ、略第7抵抗 $R7$ の抵抗値と等しくなるように設定される。

【0046】

分圧抵抗 $R1$ ないし $R7$ は、第1基準電圧 $ref1$ と第2基準電圧 $ref2$ との間に直列に設けられ、第1基準電圧 $ref1$ と第2基準電圧 $ref2$ との電圧値を分圧する。このために、分圧抵抗 $R1$ ないし $R7$ それぞれの抵抗値は、等しく設定される。ここで、データ $Data$ の下位ビットを3ビットと仮定して7つの分圧抵抗 $R1$ ないし $R7$ を示しているが、本発明はこれに限定されない。

【0047】

スイッチ $SW1$ ないし $SW8$ は、分圧抵抗 $R1$ ないし $R7$ のそれぞれのノード毎に設けられ、分圧抵抗 $R1$ ないし $R7$ で分圧された電圧を出力端子 out に供給する。

【0048】

第1スイッチ $SW1$ は、第1ノード $N1$ と出力端子 out との間に設けられ、第2基準電圧 $ref2$ を出力端子 out に供給する。第2スイッチ $SW2$ は、第2ノード $N2$ と出力端子 out との間に設けられ、第2ノード $N2$ の電圧値を出力端子 out に供給する。第3スイッチ $SW3$ は、第3ノード $N3$ と出力端子 out との間に設けられ、第3ノード $N3$ の電圧値を出力端子 out に供給する。第4スイッチ $SW4$ は、第4ノード $N4$ と出力端子 out との間に設けられ、第4ノード $N4$ の電圧値を出力端子 out に供給する。第5スイッチ $SW5$ は、第5ノード $N5$ と出力端子 out との間に設けられ、第5ノード $N5$ の電圧値を出力端子 out に供給する。第6スイッチ $SW6$ は、第6ノード $N6$ と出力端子 out との間に設けられ、第6ノード $N6$ の電圧値を出力端子 out に供給する。第7スイッチ $SW7$ は、第7ノード $N7$ と出力端子 out との間に設けられ、第7ノード $N7$ の電圧値を出力端子 out に供給する。第8スイッチ $SW8$ は、第8ノード $N8$ と出力端子 out との間に設けられ、第1基準電圧 $ref1$ を出力端子 out に供給する。

【0049】

ここで、スイッチ $SW1$ ないし $SW8$ のターンオンの有無は、データの下位3ビットにより決定される。つまり、スイッチ $SW1$ ないし $SW8$ のいずれか1つがデータの下位ビットに対応してターンオンされることにより、所定の電圧値を出力端子 out に供給する。そして、出力端子 out に供給された電圧値は、データ信号としてバッファ部228を経て画素240に供給される。

【0050】

一方、本発明の第2DAC302は、第11スイッチ $SW11$ と出力端子 out との間に位置する第9スイッチ $SW9$ を備える。第9スイッチ $SW9$ は、出力端子 out にデータ信号が供給される前にターンオンされ、画素240を第1基準電圧 $ref1$ の電圧値で先に充電させる。ここで、第9スイッチ $SW9$ を経て供給される第1基準電圧 $ref1$ は、抵抗 $R1$ ないし $R7$ 、 $R10$ を経ずに画素240に供給されるため、画素240の充電

10

20

30

40

50

時間を短縮することができる。

【0051】

図6は、図5に示された第2DACの動作過程を示す波形図である。

【0052】

図5及び図6を結びつけて第2DACの動作過程を詳細に説明する。まず、水平期間1Hの第1期間T1の間、第9スイッチSW9がターンオンされる。第9スイッチSW9がターンオンされると、第1基準電圧ref1が出力端子out及びバッファ部228を経て画素240に供給される。すると、図7に示されるように、画素240には、第1期間T1の間、速い充電速度で電圧を充電させる。実際、第1期間T1の間供給される第1基準電圧ref1は、第2DAC302に含まれた抵抗R1ないしR7、R10を経ずに画素240に供給され、これにより、画素240の充電速度が向上する。

10

【0053】

そして、第2期間T2の間、第9スイッチSW9がターンオフされ、第1スイッチSW1ないし第8スイッチSW8のいずれか1つがターンオンされる。すると、ターンオンされたスイッチSW1ないしSW8のいずれか1つを経てデータ信号として所定の電圧が画素240に供給される。この時、第1期間T1の間、画素240に第1基準電圧ref1の電圧が充電されたため、第2期間T2の間、データ信号に対応する電圧が充電されることができる。つまり、第2期間T2の間、画素240に供給されるデータ信号は、少なくとも1つの分圧抵抗R1ないしR7を経て供給されるため、第1期間T1に供給された第1基準電圧ref1に比べて画素240の充電速度が低下するが、第1期間T1の間、画素240に充電された電圧により、画素240には、データ信号に対応する電圧が充電されることができる。

20

【0054】

しかし、このような本発明の第1実施形態によるDACでは、第1基準電圧ref1と第2基準電圧ref2との間の中間階調の表現が難しいという問題がある。つまり、第1基準電圧ref1及び第2基準電圧ref2との間の中間階調を表現する時の抵抗値が最も大きいため、画素240に十分な電圧が充電されない恐れがある。実際、分圧抵抗R1ないしR7を用いてデータ信号を生成する時、分圧抵抗R1ないしR7の中間部分で生成されるデータ信号の階調表現力が低下する。

【0055】

図8は、本発明の第2実施形態による第2DACを示す図である。図8において、図5と同様の部分については、同じ図面符号を割り当てるとともに詳細な説明を省略する。

30

【0056】

図8を参照すると、本発明の第2実施形態による第2DAC302は、第9スイッチSW9と出力端子outとの共通ノードである第10ノードN10に接続されるキャパシタCを備える。キャパシタCの第1電極は、第10ノードN10に接続され、第2電極は、変動電圧部(図示せず)から変動電圧VVが供給される。このようなキャパシタCは、第9スイッチSW9がターンオンされ、出力端子outに第1基準電圧ref1が供給された後、出力端子outの電圧値を第1基準電圧ref1と第2基準電圧ref2との中間電圧値に変動させる。つまり、キャパシタCは、出力端子outの電圧値を第1基準電圧ref1と第2基準電圧ref2との間の中間階調の電圧値に変動し、画素240に中間階調の電圧値が充電されやすくする。

40

【0057】

図9は、図8に示された第2DACの動作過程を示す波形図である。

【0058】

図8及び図9を結びつけて第2DAC302の動作過程を詳細に説明する。まず、水平期間1Hの第1期間T10の間、第9スイッチSW9がターンオンされる。第9スイッチSW9がターンオンされると、第1基準電圧ref1が出力端子out及びバッファ部228を経て画素240に供給される。すると、図10に示されるように、画素240では、第1期間T10の間、速い速度で電圧を充電する。実際、第1期間T10の間供給され

50

る第1基準電圧 $ref1$ は、第2DAC302に含まれた抵抗 $R1$ ないし $R7$ 、 $R10$ を経ずに画素240に供給され、これにより、画素240の充電速度が向上する。一方、第1期間 $T10$ の間、キャパシタ C の第2電極には、第1電圧 $V1$ の値を有する変動電圧 V が供給される。

【0059】

そして、第2期間 $T11$ の間、第9スイッチ $SW9$ がターンオフされ、キャパシタ C の第2電極に第2電圧 $V2$ の値を有する変動電圧 V が供給される。ここで、第2電圧 $V2$ の電圧値は、第1電圧 $V1$ の電圧値より高く設定される。実際、第2電圧 $V2$ の電圧値は、出力端子 out の電圧が第1基準電圧 $ref1$ の電圧値で中間階調の電圧に上昇できるように設定される。例えば、第2電圧 $V2$ の電圧値は、出力端子 out の電圧値が第1基準電圧 $ref1$ で第4ノード $N4$ または第5ノード $N5$ の電圧値に上昇するように設定される。

10

【0060】

このようにキャパシタ C により出力端子 out の電圧が中間階調の電圧に上昇すると、画素240には、中間階調の電圧値が充電される。すなわち、本発明では、キャパシタ C を用いて出力端子 out の電圧値を中間階調の電圧に変更させることにより、中間階調の表現能力を向上させることができる。

【0061】

一方、出力端子 out の電圧が中間階調の電圧に上昇した後、第1スイッチ $SW1$ ないし第8スイッチ $SW8$ のいずれか1つがターンオンされる。すると、ターンオンされたスイッチ $SW1$ ないし $SW8$ のいずれか1つを経てデータ信号として所定の電圧が画素240に供給される。

20

【0062】

ここで、データ信号として中間階調の電圧が選択されると、画素240には、中間階調に対応する電圧が安定的に充電されることができる。また、データ信号として第2ノード $N2$ または第7ノード $N7$ の電圧が選択されても、画素240には、安定的に所望の電圧が充電されることができる。つまり、第2ノード $N2$ または第7ノード $N7$ の電圧値は、出力端子 out との間位置する1つの抵抗 $R1$ または $R7$ を経て供給されるため、画素240で速い時間内に充電されることができる。

【0063】

図11は、本発明の第3実施形態による第2DACを示す図である。図11において、図8と同様の部分については、同じ図面符号を割り当てるとともに詳細な説明を省略する。

30

【0064】

図11を参照すると、本発明の第3実施形態による第2DAC302における第9スイッチ $SW9$ は、出力端子 out と第10スイッチ $SW10$ との間に設けられる。したがって、第9スイッチ $SW9$ がターンオンされると、出力端子 out に第2基準電圧 $ref2$ が供給される。そして、第10抵抗 $R10$ は、第10スイッチ $SW10$ と第1分圧抵抗 $R1$ との間に設けられる。実際、第10抵抗 $R10$ は、第10スイッチ $SW10$ 及び第11スイッチ $SW11$ のスイッチ抵抗を補償するために使用されるもので、第10スイッチ $SW10$ または第11スイッチ $SW11$ のいずれか1つと接続されるように形成されるとよい。

40

【0065】

図12は、図11に示された第2DACの動作過程を示す波形図である。

【0066】

図11及び図12を結びつけて第2DAC302の動作過程を詳細に説明する。まず、水平期間 $1H$ の第1期間 $T20$ の間、第9スイッチ $SW9$ がターンオンされる。第9スイッチ $SW9$ がターンオンされると、第2基準電圧 $ref2$ が出力端子 out 及びバッファ部228を経て画素240に供給される。すると、画素240では、第1期間 $T20$ の間、速い速度で電圧が充電される。実際、第1期間 $T20$ の間供給される第2基準電圧 ref

50

f 2 は、第 2 D A C 3 2 に含まれた抵抗 R 1 ないし R 7、R 1 0 を経ずに画素 2 4 0 に供給され、これにより、画素 2 4 0 の充電速度が向上する。一方、第 1 期間 T 2 0 の間、キャパシタ C の第 2 電極には、第 2 電圧 V 2 の値を有する変動電圧 V V が供給される。

【 0 0 6 7 】

そして、第 2 期間 T 2 1 の間、第 9 スイッチ S W 9 がターンオフされ、キャパシタ C の第 2 電極に第 1 電圧 V 1 の値を有する変動電圧 V V が供給される。ここで、第 1 電圧 V 1 の電圧値は、第 2 電圧 V 2 の電圧値より低く設定される。実際、第 1 電圧 V 1 の電圧値は、出力端子 o u t の電圧が第 2 基準電圧 r e f 2 で中間階調の電圧に下降できるように設定される。例えば、第 1 電圧 V 1 の電圧値は、出力端子 o u t の電圧値が第 2 基準電圧 r e f 2 で第 4 ノード N 4 または第 5 ノード N 5 の電圧値に上昇するように設定される。

10

【 0 0 6 8 】

このようなキャパシタ C により出力端子 o u t の電圧が中間階調の電圧に下降すると、画素 2 4 0 には、中間階調の電圧値が充電される。すなわち、本発明では、キャパシタ C を用いて出力端子 o u t の電圧値を中間階調の電圧に変更させることにより、中間階調の表現能力を向上させることができる。また、本発明では、キャパシタ C の容量または第 2 電極に供給される電圧値を制御することにより、出力端子 o u t に供給される電圧レベルの調節が可能となり、これにより、製作工程のばらつきなどを克服することができる。

【 0 0 6 9 】

一方、出力端子 o u t の電圧が中間階調の電圧に下降した後、第 1 スイッチ S W 1 ないし第 8 スイッチ S W 8 のいずれか 1 つがターンオンされる。すると、ターンオンされたスイッチ S W 1 ないし S W 8 のいずれか 1 つを経てデータ信号として所定の電圧が画素 2 4 0 に供給される。

20

【 0 0 7 0 】

一方、本発明において、スイッチング素子 S W 1 ないし S W 1 1 は、少なくとも 1 つのトランジスタを用いて具現される。例えば、スイッチング素子 S W 1 ないし S W 1 1 それぞれは、図 1 3 に示されるように、トランスマッションゲートの形態で接続された 2 つのトランジスタ N M O S、P M O S を用いて具現されることができる。

【 0 0 7 1 】

前記発明の詳細な説明と図面は、本発明の例示的なものであって、これは、単に本発明を説明するための目的で使用されたものであり、意味の限定や特許請求の範囲に記載された本発明の範囲を制限するものではない。そのため、以上説明した内容を通じて、当業者なら本発明の技術思想を逸脱しない範囲で多様な変更及び修正が可能であることが分かる。したがって、本発明の技術的な保護範囲は、明細書の詳細な説明に記載された内容に限定されるのではなく、特許請求の範囲によって決定されなければならない。

30

【 図面の簡単な説明 】

【 0 0 7 2 】

【 図 1 】 従来のデジタル - アナログ変換部を示す図である。

【 図 2 】 本発明の実施形態による有機発光表示装置を示す図である。

【 図 3 】 図 2 に示されたデータ駆動回路を示す図である。

【 図 4 】 図 3 に示されたデータ信号生成部を示す図である。

40

【 図 5 】 図 4 に示された第 2 デジタル - アナログ変換部の第 1 実施形態を示す図である。

【 図 6 】 図 5 に示された第 2 デジタル - アナログ変換部の動作過程を示す波形図である。

【 図 7 】 図 5 に示された第 2 デジタル - アナログ変換部の出力電圧を示す図である。

【 図 8 】 図 4 に示された第 2 デジタル - アナログ変換部の第 2 実施形態を示す図である。

【 図 9 】 図 8 に示された第 2 デジタル - アナログ変換部の動作過程を示す波形図である。

【 図 1 0 】 図 8 に示された第 2 デジタル - アナログ変換部の出力電圧を示す図である。

【 図 1 1 】 図 4 に示された第 2 デジタル - アナログ変換部の第 3 実施形態を示す図である。

。

【 図 1 2 】 図 1 1 に示された第 2 デジタル - アナログ変換部の動作過程を示す波形図である。

50

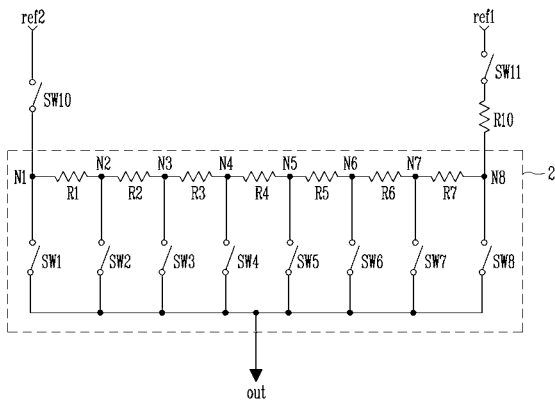
【図13】第2デジタル-アナログ変換部に含まれるスイッチがトランスマッションゲートの形態で接続された様子を示す図である。

【符号の説明】

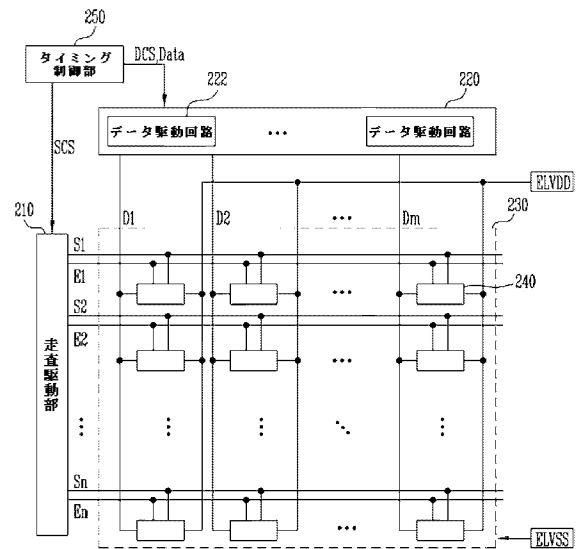
【0073】

- 2、300、302 DAC、
- 210 走査駆動部、
- 220 データ駆動部、
- 222 データ駆動回路、
- 223 シフトレジスタ部、
- 224 サンプリングラッチ部、
- 225 ホールディングラッチ部、
- 226 レベルシフタ部、
- 227 データ信号生成部、
- 228 バッファ部、
- 229 ガンマ電圧部、
- 230 画素部、
- 240 画素、
- 250 タイミング制御部。

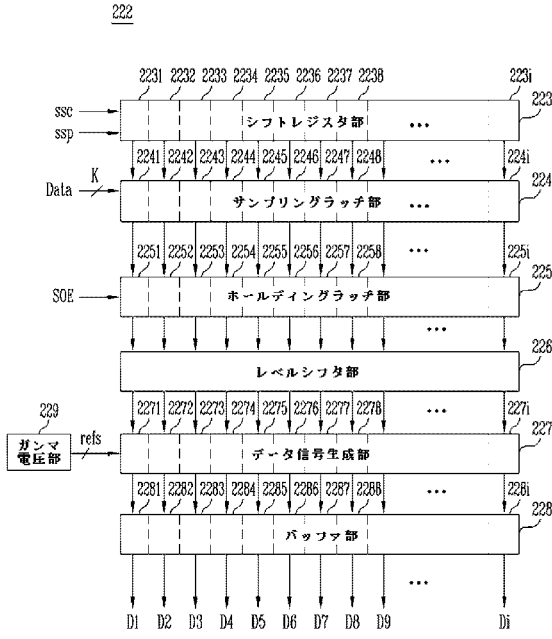
【図1】



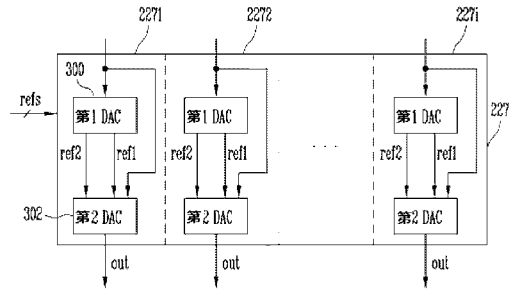
【図2】



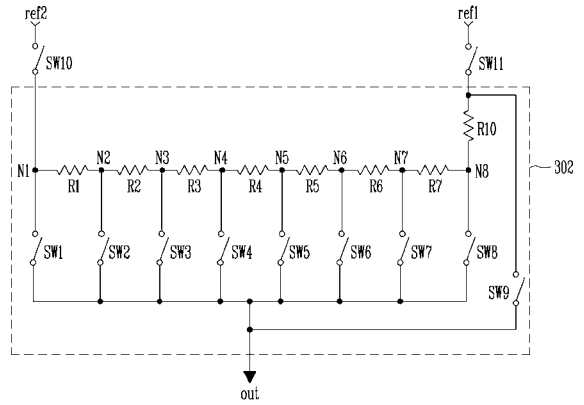
【図3】



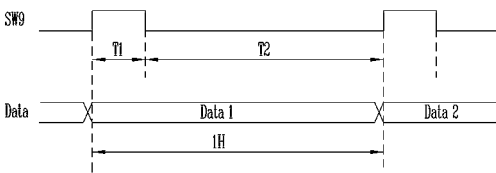
【図4】



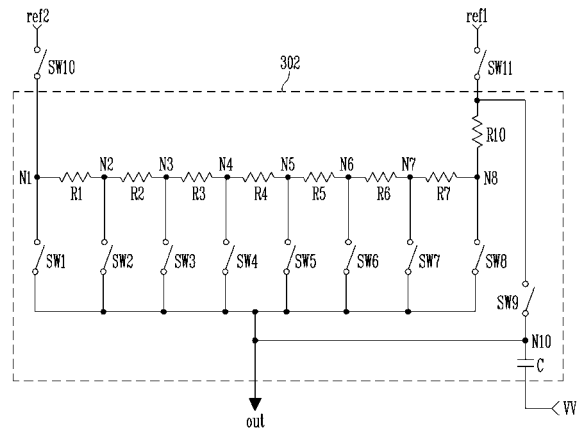
【図5】



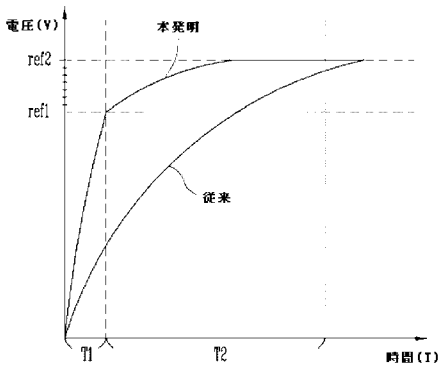
【図6】



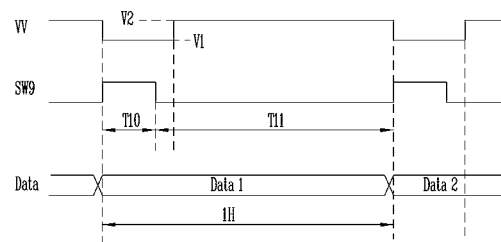
【図8】



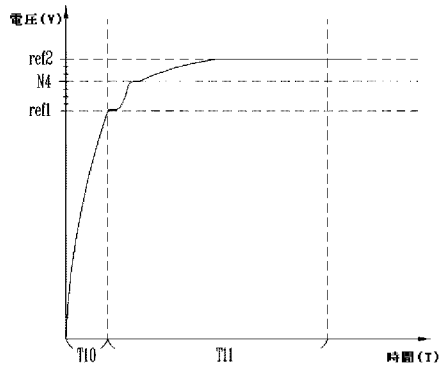
【図7】



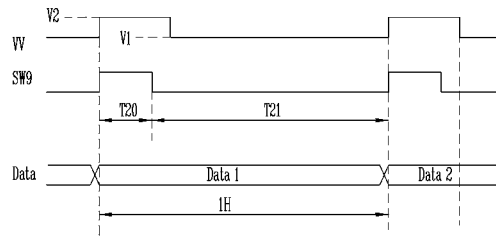
【図9】



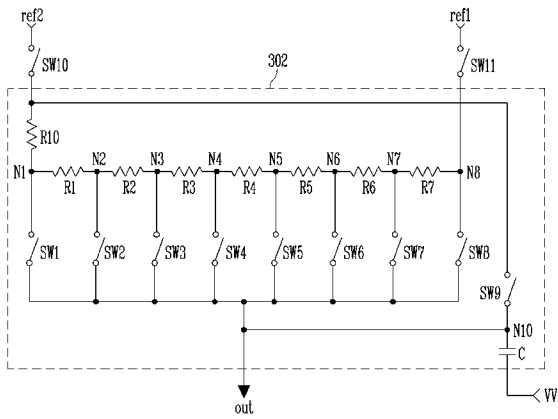
【 図 1 0 】



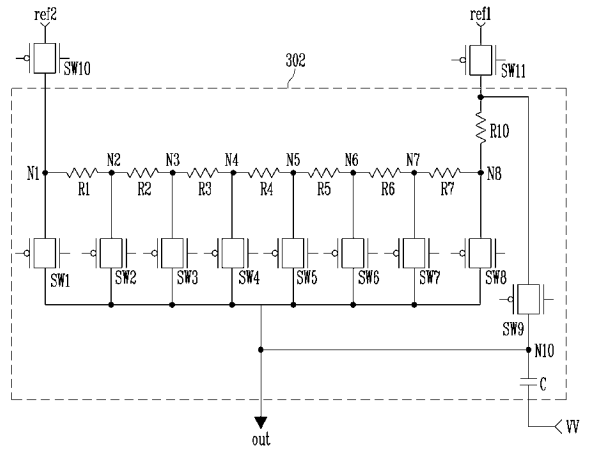
【 図 1 2 】



【 図 1 1 】



【 図 1 3 】



フロントページの続き

(51) Int.Cl.

F I

テーマコード(参考)

G 0 9 G	3/20	6 2 3 F
G 0 9 G	3/20	6 2 3 G
G 0 9 G	3/20	6 2 1 F
G 0 9 G	3/20	6 1 2 F
G 0 9 G	3/20	6 4 1 S
G 0 9 G	3/20	6 4 1 T
H 0 5 B	33/14	A
H 0 3 M	1/68	

Fターム(参考) 5C080 AA06 BB05 DD02 EE29 JJ02 JJ03 JJ04 JJ05
5J022 AB05 AB09 BA05 CB02 CF09 CG01 CG04

专利名称(译)	数据驱动单元和使用它的有机发光显示设备		
公开(公告)号	JP2007156458A	公开(公告)日	2007-06-21
申请号	JP2006306811	申请日	2006-11-13
[标]申请(专利权)人(译)	三星斯笛爱股份有限公司		
申请(专利权)人(译)	三星エスディアイ株式会社		
[标]发明人	崔相武		
发明人	崔相武		
IPC分类号	G09G3/30 G09G3/20 H01L51/50 H03M1/68		
CPC分类号	G09G3/3225 G09G3/2011 G09G3/3291 G09G2300/0861 G09G2310/0248 G09G2310/027 G09G2320/0252 H03M1/682 H03M1/765		
FI分类号	G09G3/30.J G09G3/20.612.J G09G3/20.623.A G09G3/20.623.H G09G3/20.623.L G09G3/20.623.F G09G3/20.623.G G09G3/20.621.F G09G3/20.612.F G09G3/20.641.S G09G3/20.641.T H05B33/14.A H03M1/68 G09G3/3258 G09G3/3266 G09G3/3275 G09G3/3291		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC31 3K107/EE03 3K107/HH00 3K107/HH02 3K107/HH04 5C080/AA06 5C080/BB05 5C080/DD02 5C080/EE29 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05 5J022/AB05 5J022/AB09 5J022/BA05 5J022/CB02 5J022/CF09 5J022/CG01 5J022/CG04 5C380/AA01 5C380/AB06 5C380/BA19 5C380/BA24 5C380/BA28 5C380/BC02 5C380/BC13 5C380/CA04 5C380/CA08 5C380/CA12 5C380/CA16 5C380/CA17 5C380/CA26 5C380/CA32 5C380/CB01 5C380/CE19 5C380/CF07 5C380/CF09 5C380/CF22 5C380/CF24 5C380/CF36 5C380/DA01 5C380/DA38		
代理人(译)	宇谷 胜幸		
优先权	1020050116001 2005-11-30 KR		
其他公开文献	JP4875465B2		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供能够提高驱动速度的数据驱动部件，使用该数据驱动部件的有机发光显示装置和用于驱动该有机发光显示装置的方法。解决方案：数据驱动部分具有第一数模转换部分，用于从外部相应的高位数据提供的多个参考电压中选择两个参考电压，以及第二个数模转换部分用于将两个参考电压分成多个电压，并将两个参考电压和分压电压中的任何一个提供给输出端，作为对应于数据的低位的数据信号。在提供数据信号之前，第二数模转换部分将两个参考电压之间的中间灰度电压提供给输出端。 Z

