

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-318155

(P2004-318155A)

(43) 公開日 平成16年11月11日(2004.11.11)

(51) Int.Cl.⁷

G09F 9/30
G09F 9/00
G09F 9/40
G09G 3/20
G09G 3/30

F I

G09F 9/30 365Z
G09F 9/00 348Z
G09F 9/40 301
G09G 3/20 611J
G09G 3/20 621M

テーマコード (参考)

3K007
5C080
5C094
5G435

審査請求 有 請求項の数 18 O L (全 18 頁) 最終頁に続く

(21) 出願番号 特願2004-120393 (P2004-120393)
(22) 出願日 平成16年4月15日 (2004.4.15)
(31) 優先権主張番号 03447094.8
(32) 優先日 平成15年4月18日 (2003.4.18)
(33) 優先権主張国 欧州特許庁 (EP)

(71) 出願人 501230889
バルコ, ナームローゼ フェンノートシ
ヤップ
BARCO, naamloze venn
ootschap
ベルギー国 ビー-8500 コルトライ
ク プレジデント ケネディーパーク 3
5
(74) 代理人 100097319
弁理士 狩野 彰

最終頁に続く

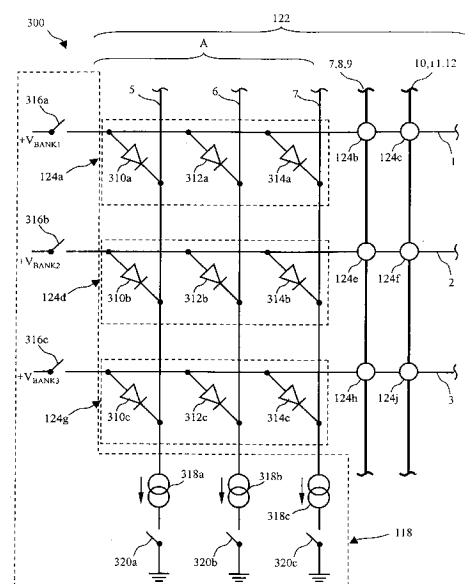
(54) 【発明の名称】 大画面ディスプレイ用途における使用のための有機発光ダイオードディスプレイアセンブリ

(57) 【要約】 (修正有)

【課題】 大画面ディスプレイ用途での使用のための有機発光ダイオードディスプレイアセンブリを提供する。

【解決手段】 アノードとカソードとを有する複数の有機発光ダイオード(OLED) 310、312、314を有するディスプレイ装置を備え、アノード線とカソード線とによって構成される電極線をも有し、また、それぞれの電流源 318を有する少なくとも一つの駆動装置 118をも有する、ディスプレイアセンブリにおいて、有機発光ダイオード(OLED) 310、312、314が共通アノード構成によって配置されており、駆動装置 118が共通アノード駆動装置 118として構成されている。

【選択図】 図 4



【特許請求の範囲】

【請求項 1】

大画面ディスプレイ用途での使用のための有機発光ダイオードディスプレイアセンブリ (100) であって、

アノードとカソードとを有する複数の有機発光ダイオード (OLED) (310、312、314) を有するディスプレイ装置 (112) を備え、

アノード線 (1、2、3) とカソード線 (4~6、7~12) とによって構成される電極線をも有し、

また、それぞれの電流源 (318) を有する少なくとも一つの駆動装置 (118) をも有する、

10

ディスプレイアセンブリにおいて、

有機発光ダイオード (OLED) (310、312、314) が共通アノード構成によって配置されており、

前記駆動装置 (118) が共通アノード駆動装置 (118) として構成されている、

ことを特徴とする有機発光ダイオードディスプレイアセンブリ。

【請求項 2】

電流源 (318) がアースを基準として配置され、より具体的には、それぞれの OLED のそれぞれのカソードとアースとの間に配置されていることを特徴とする請求項 1 に記載の有機発光ダイオードディスプレイアセンブリ。

【請求項 3】

20

それぞれの OLED (310、312、314) のアノードが共通に正の電源に電氣的に接続されていることを特徴とする請求項 1 または 2 に記載の有機発光ダイオードディスプレイアセンブリ。

【請求項 4】

前記ディスプレイ装置 (112) の少なくとも一部分が、それぞれの電気接続線によって、相互接続システム (116) を通じて、少なくとも一つの裏支持要素に裏面接続されていることを特徴とする請求項 1 から 3 の中のいずれか 1 つに記載の有機発光ダイオードディスプレイアセンブリ。

【請求項 5】

ディスプレイ装置 (112) のすべての電気接続線が少なくとも一つの裏支持要素に裏面接続されていることを特徴とする請求項 4 に記載の有機発光ダイオードディスプレイアセンブリ。

30

【請求項 6】

前記裏支持要素が、ディスプレイ装置 (112) の裏面に沿って広がる PCB ボード (114) (PCB) から成ることを特徴とする請求項 4 または 5 に記載の有機発光ダイオードディスプレイアセンブリ。

【請求項 7】

駆動装置 (118) がドライバー回路を形成するエレクトロニクス構成要素を有し、該構成要素の少なくとも一部分が、PCB ボード (114) の、相互接続システム (116) が備えられている側面と反対側の側面に取りつけられていることを特徴とする請求項 6 に記載の有機発光ダイオードディスプレイアセンブリ。

40

【請求項 8】

前記相互接続システム (116) が、ディスプレイ装置 (112) の裏面と裏支持要素の片面との間の直接接続を与える銀エポキシ接続線 (914) を有することを特徴とする請求項 4 から 7 の中のいずれか 1 つに記載の有機発光ダイオードディスプレイアセンブリ。

【請求項 9】

前記電極線の少なくともいくつか、裏支持要素上の共通の導電線たとえば導線 (910) に裏面接続された接続線を備え、前記電極に使用されている導電性材料の寄生直列抵抗を減少させるようになっていることを特徴とする請求項 4 から 8 の中のいずれか 1 つに

50

記載の有機発光ダイオードディスプレイアセンブリ。

【請求項 10】

前記電極線の少なくともいくつか、裏支持要素上の共通の導電線たとえば導線（910）に裏面接続された接続線を備え、OLEDディスプレイ装置（112）自身の寄生キャパシタンスを減少させるようになっていることを特徴とする請求項4から9の中のいずれか1つに記載の有機発光ダイオードディスプレイアセンブリ。

【請求項 11】

前記裏面接続線が、少なくともディスプレイ装置（112）のアノード線（1、2、3）に対して使用されることを特徴とする請求項9または10に記載の有機発光ダイオードディスプレイアセンブリ。

【請求項 12】

前記アノード線（1、2、3）が基板（120）上に間隔を取って配置され、このとき、それぞれが複数のOLED（310、312、314）から成る多数のピクセル（124）が各アノード線上に配置され、それによって、同じピクセルに属するOLED（310、312、314）が同一のアノード線に接続し、また前記カソード線（4～6、7～12）が前記アノード線（1、2、3）と交差するように配向されていることを特徴とする請求項1から11の中のいずれか1つに記載の有機発光ダイオードディスプレイアセンブリ。

【請求項 13】

一つ以上の前記電極線が、それぞれの電極線のそばに配置されている一つ以上の接続パッド（414）に接続されており、該接続パッド（414）が、ディスプレイ装置（112）の裏面から駆動装置（118）への接続を可能にする接続路（412）を備えていることを特徴とする請求項1から12の中のいずれか1つに記載の有機発光ダイオードディスプレイアセンブリ。

【請求項 14】

複数の電極線がグループ配置され、少なくとも一つの電極線が、隣接電極線をまたぐ短接続線によって少なくとも一つの前記パッド（414）に接続されていることを特徴とする請求項13に記載の有機発光ダイオードディスプレイアセンブリ。

【請求項 15】

アノード線（1、2、3）がカソード線（4～6、7～12）よりも大きな幅を有し、また複数のパッド（414）が少なくともカソード線（4～6、7～12）との接続に使用されていることを特徴とする請求項13または14に記載の有機発光ダイオードディスプレイアセンブリ。

【請求項 16】

前記アノード線（1、2、3）とカソード線（4～6、7～12）とが一つの配列を定め、該配列がピクセル（124）を定め、このとき、順番に配置されているピクセル（124）の大部分の間に、少なくともアノード線（1、2、3）において、接続が与えられ、駆動装置（118）との電氣的相互接続が可能になることを特徴とする請求項1から15の中のいずれか1つに記載の有機発光ダイオードディスプレイアセンブリ。

【請求項 17】

前記ディスプレイアセンブリ（100）がタイルの形で具体化され、該タイルが、複数の同様のタイルとともに、タイル張り配列により集成したときに継ぎ目のない大画面ディスプレイを構成することを特徴とする請求項1から16の中のいずれか1つに記載の有機発光ダイオードディスプレイアセンブリ。

【請求項 18】

請求項17に記載の有機発光ダイオードディスプレイアセンブリから成ることを特徴とする大画面OLEDディスプレイ。

【発明の詳細な説明】

【技術分野】

【0001】

10

20

30

40

50

本発明は、大画面ディスプレイ用途における使用のための有機発光ダイオードディスプレイアセンブリ、およびそのようなアセンブリを使用する大画面ディスプレイに関する。

【背景技術】

【0002】

ディスプレイのために、有機発光ダイオード（OLEDと略記する）が使用できることが公知である。

【0003】

OLED技術においては、電極の間に挟んでDC電流を流したときにいろいろな色の強い光を生じる有機ルミネセント物質を使用する。これらのOLED構造をまとめて、ディスプレイを構成する画素またはピクセルとすることができる。OLEDは、また、独立の発光装置として、あるいは発光配列またはディスプレイ（たとえば時計、電話、ラップトップコンピュータ、ポケットベル、セルラーフォン、計算機、その他のフラットパネルディスプレイ）の能動素子としての各種用途においても有用である。これまでのところ、OLED技術による発光配列またはディスプレイの使用は、ほとんど小画面用途たとえば前記のものに限られている。

10

【0004】

高い品質と高い分解能とを有する大画面ディスプレイ用途に対する要求により、この分野においては、従来のLEDと液晶ディスプレイ（LCD）に代わるディスプレイ技術が求められている。たとえば、LCDは、大画面ディスプレイ市場が求めている、明るさ、大きな光出力、大きな視角（viewing angle）、および速度に関する要件を満たすことができず、またLEDは、妥当な費用では高分解能要件を満たすことができない。それに対して、OLED技術では、高分解能、大視角で、明るい鮮やかな色を与えることが約束されている。しかし、OLED技術の大画面ディスプレイ用途での使用、たとえば野外または室内競技場ディスプレイ、大きな販売広告ディスプレイ、および公衆のための情報ディスプレイでの使用は、まだ発展段階にある。

20

【0005】

大画面用途におけるOLED技術の使用に関して、いくつかの技術的挑戦がなされている。そのような挑戦の一つは、OLEDディスプレイが、周囲光、湿度、および温度などの各種外部環境要因に応じて、大きなダイナミックレンジの色、コントラスト、および光強度を与えるようにしたい、ということである。たとえば、野外ディスプレイは、日中にはより強い白色コントラストを与える必要がある一方で、夜間には多数のグレースケールを表示する必要がある。さらに、光出力は、明るい日光の下では大きくなければならず、暗い荒れ模様の天候状態のときには小さくなければならない。OLED装置による光放射の強度は、該装置を駆動する電流の大きさに直接比例する。したがって、大きな光出力が必要な場合には、ピクセルに大きな電流が供給される。したがってまた、OLED装置に送る電流を制限することにより、小さな光放射が実現される。

30

【0006】

ピクセルというのは、グラフィック映像における、プログラム可能な色の単一点または単位のことである。しかし、ピクセルは、サブピクセルの配置、たとえば赤、緑、および青のサブピクセルの配置を含むことができる。

40

【0007】

従来のOLEDディスプレイは、共通カソード構成によって配置されており、したがって共通カソード駆動回路によって駆動される。そのような共通カソード駆動回路の場合、電流源が各アノードと正の電源との間に配置され、カソードは共通にアースに電氣的に接続される。したがって、電流と電圧は互いに独立ではなく、小さな電圧変動がかなり大きな電流変動をもたらし、したがって光出力が変動する。さらに、共通カソード構成の場合、定電流源が正の電源を基準としているため、やはり小さな電圧変動が電流の変動をもたらす。これらの理由により、光放射の精密な制御が精密な電流制御に依存する共通カソード構成では、光放射の精密な制御が難しい。

【0008】

50

ＯＬＥＤ技術を使用する大画面ディスプレイ用途で考慮すべき点は、ピクセルの物理的寸法である。大きな発光面積は、見やすさを改善し、また、必要とされる、大きなダイナミックレンジの色、コントラスト、および光強度の実現に役立つ。したがって、従来の小画面ディスプレイのＯＬＥＤ構造よりも大きな面積を有するＯＬＥＤ装置構造が望ましい。小画面用途の場合、ピクセルピッチは一般に 0.3 mm 以下で、ピクセル面積はたとえば 0.1 mm^2 である。これに対して、大画面用途の場合、ピクセルピッチは 1.0 mm 以上とすることができ、したがってピクセル面積を $0.3 \sim 50\text{ mm}^2$ もの大きさとすることができる（ピッチは 50% の充填率で 10 mm までの範囲で変えることができる）。しかし、装置面積を大きくした場合、大きなＯＬＥＤ装置は小さなＯＬＥＤ構造の場合に比して大きな固有キャパシタンスを有する。この大きな固有キャパシタンスのため、動作時に、ＯＬＥＤ装置しきい電圧に到達するのに必要な充電時間が長くなる。この充電時間のため、装置のオン／オフ速度が制限され、したがって全体的なディスプレイ明るさと性能とに悪影響が生じる。さらに、ＯＬＥＤ駆動回路を設計するときには、ＯＬＥＤ構造自身のほかに、他のキャパシタンス源、たとえば物理的実装内部の配線の付加的な導線抵抗およびキャパシタンス、をも考慮する必要がある。

10

【０００９】

ＯＬＥＤ技術を使用する大画面ディスプレイ用途で考慮すべきもう一つの点は、大画面アセンブリそれ自身である。公知のタイル張り技術を使用して、大きな二次元画面領域を実現することができる。より具体的には、小さなＯＬＥＤディスプレイ装置の行列を、見る人が継ぎ目なしの大きなディスプレイであると感じるように、行および列に配置する。したがって、もう一つの技術的挑戦は、集成したときにこの継ぎ目なしの大画面ディスプレイが実現されるＯＬＥＤディスプレイアセンブリのための実装技術を開発することである。

20

【００１０】

ＯＬＥＤディスプレイアセンブリの例は、米国特許出願第 $2002/0084536$ 号明細書（発明の名称“相互接続回路板アセンブリとその製造方法（Interconnected circuit board and method of manufacture thereof）”）に開示されている。この出願明細書には、二つの相互接続回路板から成る電気アセンブリが記載されている。導電性スペーサーと導電性材料とが回路板上の相補形ボンディングパッド（complementary bond pad）間に配置されている。この導電性スペーサーを作る材料は、回路板の取り付け工程中に該材料自身の機械的完全性が保たれるようなものである。導電性材料は、回路板に機械的に取り付けるのに使用されるはんだまたは導電性接着剤である。また、絶縁材料が回路板間の界面領域に挿入される。この絶縁材料は回路板間のさらなる機械的結合を与える。一つの実施形態においては、一つの回路板がＯＬＥＤの配列を保持するガラスパネルを有し、他の回路板がセラミックスの回路板である。相互接続されたこれら二つの回路板から成るアセンブリはフラットパネルディスプレイの一部を形成する。しかし、前記特許出願明細書に記載のこの回路板アセンブリは大画面ディスプレイ用途での使用には適さない。

30

【発明の開示】

【００１１】

したがって、本発明の第一の目的は、共通カソード構成を使用する従来のＯＬＥＤディスプレイに比して改良された有機発光ダイオードディスプレイアセンブリを提供することである。

40

【００１２】

この目的のために、本発明は、

大画面ディスプレイ用途での使用のための有機発光ダイオードディスプレイアセンブリであって、

アノードとカソードとを有する複数の有機発光ダイオード（ＯＬＥＤ）を有するディスプレイ装置を備え、

アノード線とカソード線とによって構成される電極線をも有し、

また、それぞれの電流源を有する少なくとも一つの駆動装置をも有する、

50

ディスプレイアセンブリにおいて、

有機発光ダイオード（ＯＬＥＤ）が共通アノード構成によって配置されており、
前記駆動装置が共通アノード駆動装置として構成されている、
ことを特徴とする有機発光ダイオードディスプレイアセンブリ、
を提供する。

【００１３】

好ましくは、この有機発光ダイオードディスプレイアセンブリにおいては、電流源がアースを基準として配置され、より具体的には、それぞれのＯＬＥＤのそれぞれのカソードとアースとの間に配置される。

【００１４】

さらに、それぞれのＯＬＥＤのアノードは共通に正の電源に電氣的に接続される。

【００１５】

ＯＬＥＤディスプレイでは非常に珍しく、公知の共通カソード構成とは異なる、共通アノード構成を使用することの結果として、電流と電圧とが互いにほとんど独立になり、小さな電圧変動が電流変動を生じることがなくなり、したがってまた光出力の変動がなくなる。さらに、ここで示す共通アノード構成の場合、好ましくは、定電流源が、変動しないアースを基準として配置され、基準による電流変動がなくなる。これらの理由により、ここで示す共通アノード構成は、大画面用途で必要な光放射の精密な制御に有効である。

【００１６】

本発明のもう一つの目的は、電氣的接続線の配置が改良されたＯＬＥＤディスプレイアセンブリを提供することである。これにより、ディスプレイが、さらに、前記共通アノード構成での使用のために最適化される。

【００１７】

本発明のさらにもう一つの目的は、ＯＬＥＤディスプレイ装置で電極線に使用される材料の大きな寄生直列抵抗を克服するのに適当なＯＬＥＤディスプレイアセンブリおよび構造を提供することである。このときに一般的な材料たとえばインジウム－スズ酸化物（ＩＴＯ）薄膜を、共通アノード構成のアノードに使用する場合、寄生直列抵抗がディスプレイの十分な機能を妨げることがありうる。

【００１８】

本発明のさらにもう一つの目的は、大画面ディスプレイ用途のための共通アノード構成でのＯＬＥＤ装置自身の大きな寄生キャパシタンスを克服するのに適当なＯＬＥＤディスプレイアセンブリおよび構造を提供することである。

【００１９】

本発明のさらにもう一つの目的は、継ぎ目なしの大画面ディスプレイを実現するために、タイル張りに適当なＯＬＥＤディスプレイアセンブリおよび構造を提供することである。

【００２０】

前記のさらなる目的の一つ以上を達成するために、本発明の有機発光ダイオードディスプレイアセンブリは、好ましくは、さらに、前記ディスプレイ装置の少なくとも一部分が、それぞれの電気接続線によって、相互接続システムを通じて、少なくとも一つの裏支持要素（backing element）に裏面接続されている（back-coupled）ことを特徴とする。さらに好ましくは、このディスプレイ装置のすべての電気接続線が少なくとも一つの裏支持要素に裏面接続される。

【００２１】

ディスプレイ装置の電気接続線が相互接続システムによって少なくとも一つの裏支持要素に裏面接続されている構成を使用することにより、言い換えると、ディスプレイ装置の裏面のいろいろな位置から、裏支持要素の対応する位置または実質的に対応する位置に、局所相互接続を与えることにより、ＯＬＥＤの共通アノード構成と組み合わせたときに非常に有効な新たな可能性が創出される。

10

20

30

40

50

【 0 0 2 2 】

そのような配置によれば、たとえば、駆動装置言い換えるとディスプレイドライバーの電子部品への電極線の相互接続領域を、ディスプレイ配列のヘリから動かすことができ、したがってタイル張りディスプレイにおけるタイル間の必要最小限の継ぎ目を小さくすることができる。より具体的に言えば、本発明の配置により、ディスプレイタイルのヘリから延びる軟質接続ストリップの使用を排除して、継ぎ目なしの大画面ディスプレイを実現することができる。ここで、継ぎ目なしというのは、一つのタイルとその隣のタイルに属する二つの隣接ピクセル間の距離が、同一のタイル内の二つの隣接ピクセル間の距離に等しい、または実質的に等しい、ということである。

【 0 0 2 3 】

好ましくは、前記裏支持要素は、ディスプレイ装置の裏面に沿って広がるＰＣボード（ＰＣＢ）から成る。さらに好ましくは、それぞれのタイルのＯＬＥＤを駆動するために使用されるドライバー回路の電子部品の少なくとも一部は、ＰＣボードの、相互接続システムが取り付けられる側面と反対側の側面に取り付けられる。そのようにすれば、非常にコンパクトなタイル形構造が得られ、該構造は、実質的に、対応するドライバー回路の少なくともいくつかの部品を有するＰＣボードによって裏支持されたディスプレイ装置からなる。

【 0 0 2 4 】

本発明の一つの特定側面によれば、前記ディスプレイ装置は、複数の電極線を有し、該電極線の少なくともいくつかは、裏支持要素上の対応する導電線に裏面接続された接続線を備え、前記電極線に使用される導電性材料の寄生直列抵抗を減少させるようになっている。

【 0 0 2 5 】

本発明のもう一つの特定側面によれば、前記接続線の少なくともいくつかは、裏支持要素または言い換えるとＰＣボード上の対応する導電線に裏面接続され、ＯＬＥＤディスプレイ装置自身の寄生キャパシタンスを減少させるようになっている。

【 0 0 2 6 】

本発明のその他の特徴および利点は、以下の詳細な説明と特許請求の範囲とによって明らかになるであろう。

【 発明を実施するための最良の形態 】

【 0 0 2 7 】

以下、本発明の特徴をさらに十分に示すために、限定を意図しない例として、一つの好ましい実施形態について、添付の図面を参照しつつ、説明する。

【 0 0 2 8 】

本発明は、大画面ディスプレイ用途で使用するのに適当なＯＬＥＤディスプレイアセンブリまたは構造である。言い換えると、いくつかのそのようなディスプレイアセンブリを行と列の形に取りつけて大画面ディスプレイを作ることができるようなものである。本発明のＯＬＥＤディスプレイアセンブリは、受動共通アノード構成となるように行列配置された、以下でディスプレイ装置と呼ぶピクセル配列装置、駆動回路装置を取り付けるためのＰＣボード（ＰＣＢ）、ならびにピクセル配列装置およびＰＣＢとの電氣的接続を与える、これらの間に挟まれた裏面接続相互接続システム、を有する。さらに、本発明のＯＬＥＤディスプレイアセンブリは、多数のアノード－カソード相互接続部を有し、したがって導線の寄生抵抗と寄生キャパシタンスの低下に関するゆとりが生じる。

【 0 0 2 9 】

ＯＬＥＤ材料は、いろいろな分野に存在する。たとえば、Eastman Kodak（ニューヨーク州、ロチェスター）が使用している小分子ＯＬＥＤ技術、Cambridge Display Technology（イギリス、ケンブリッジ）、Dow Chemical（ミシガン州、ミッドランド）、およびCovion Organic Semiconductors GmbH（ドイツ、フランクフルト）が開発して使用しているポリマーＯＬＥＤ技術、Cambridge Display Technology（イギリス、ケンブリッジ）が使用している dendrimer（dendrimer）ＯＬＥＤ技術、ならびにUniversal Display Corpo

10

20

30

40

50

ration (ニュージャージー州、Ewing) が使用しているりん光 O L E D 技術がある。以下で開示する大画面ディスプレイ用途での使用のための O L E D ディスプレイアセンブリおよび構造は、どの前記 O L E D 材料とともに使用するのにも適している。

【 0 0 3 0 】

図 1 および 2 は、それぞれ、本発明による O L E D ディスプレイアセンブリ 1 0 0 (縮尺は正しくない) の上面図および側面図である。O L E D ディスプレイアセンブリ 1 0 0 は、O L E D ディスプレイ装置 1 1 2 を有し、該装置は、相互接続システム 1 1 6 により P C ボードまたは P C B 1 1 4 に裏面接続されている。P C B 1 1 4 には、相互接続システム 1 1 6 の反対側の面に、複数の駆動 / 制御装置 1 1 8 が取り付けてある。

【 0 0 3 1 】

O L E D ディスプレイ装置 1 1 2 は、さらに、非導電性透明材料たとえばガラスで作られた基板 1 2 0 を有する。基板 1 2 0 上には、行列の形に配列された多数のピクセル 1 2 4 から成るピクセル配列 1 2 2 が蒸着されている。P C B 1 1 4 は、周知の材料たとえばセラミックスまたは F R 4 で作られた通常の P C B である。P C B 1 1 4 は、O L E D ディスプレイ装置 1 1 2 および駆動 / 制御装置 1 1 8 との間の電気信号および電力の接続を容易にするための配線を有する。O L E D ディスプレイ装置 1 1 2 の基板 1 2 0 への電気的接続のための接続路 (v i a s) のパターンが、P C B 1 1 4 に向き合う O L E D ディスプレイ装置 1 1 2 の表面に出ている。同様に、P C B 1 1 4 の配線への電気的接続のための接続路のパターンが、O L E D ディスプレイ装置 1 1 2 に向き合う P C B 1 1 4 の表面に出ている。P C B 1 1 4 の接続路パターンは、O L E D ディスプレイ装置 1 1 2 の接続路パターンの鏡像になっている。O L E D ディスプレイ装置 1 1 2 と P C B 1 1 4 とは、これらの間に挟まれている相互接続システム 1 1 6 が、O L E D ディスプレイ装置 1 1 2 の接続路と P C B 1 1 4 の接続路 (これらの接続路は次に駆動 / 制御装置 1 1 8 に接続する) との間の電気的接続を与えるように、物理的に整列させてある。当業者には明らかであるが、簡明なように、P C B 1 1 4 上に存在する各種の標準的な信号および電力接続線を示してない。相互接続システム 1 1 6 は、低キャパシタンス、低抵抗の電気通路を与える任意の周知の裏面接続取り付け技術、たとえばはんだ玉 (solderball) 取り付け技術、エラストマー、またはポーゴピン (pogo-pin) によるものである。図 3 ~ 1 0 は、O L E D ディスプレイアセンブリ 1 0 0 の回路配置と構造のさらなる詳細を示す。

【 0 0 3 2 】

図 3 は、本発明によるピクセル配列 1 2 2 の小さな部分を示す。より具体的には、図 3 は、たとえば、ピクセル 1 2 4 の 3 × 3 行列、すなわち行と列に配列されたピクセル 1 2 4 a、ピクセル 1 2 4 b、ピクセル 1 2 4 c、ピクセル 1 2 4 d、ピクセル 1 2 4 e、ピクセル 1 2 4 f、ピクセル 1 2 4 g、ピクセル 1 2 4 h、およびピクセル 1 2 4 j を示す。また、ピクセル 1 2 4 a、ピクセル 1 2 4 d、およびピクセル 1 2 4 g は、図 4 で詳しく説明する細部 A に属している。

【 0 0 3 3 】

図 4 は、図 3 に示すピクセル配列 1 2 2 の部分とともに使用するための、本発明による O L E D 駆動回路 3 0 0 の模式図である。より具体的には、図 3 の細部 A が拡大されて、ピクセル配列 1 2 2 が、ピクセル 1 2 4 を構成するサブピクセルである複数の赤 O L E D (R - O L E D) 3 1 0、緑 O L E D (G - O L E D) 3 1 2、および青 O L E D (B - O L E D) 3 1 4 から成ることが示されている。各ピクセル 1 2 4 は、R - O L E D 3 1 0、G - O L E D 3 1 2、B - O L E D 3 1 4 を有している。たとえば、ピクセル 1 2 4 a は、R - O L E D 3 1 0 a、G - O L E D 3 1 2 a、および B - O L E D 3 1 4 a を有し、ピクセル 1 2 4 d は、R - O L E D 3 1 0 b、G - O L E D 3 1 2 b、および B - O L E D 3 1 4 b を有し、またピクセル 1 2 4 g は、R - O L E D 3 1 0 c、G - O L E D 3 1 2 c、および B - O L E D 3 1 4 c を有する。各 O L E D 3 1 0、3 1 2、または 3 1 4 は、よく知られているように、順方向にバイアスして適当な電流を供給すると、光を放射する。

【 0 0 3 4 】

図4のOLED配列は、本発明により共通アノード構成が適用されたものを示す。R - OLED 310 a、G - OLED 312 a、およびB - OLED 314 aのアノードは、アノード線1に電氣的に接続されており、R - OLED 310 b、G - OLED 312 b、およびB - OLED 314 bのアノードは、アノード線2に電氣的に接続されており、またR - OLED 310 c、G - OLED 312 c、およびB - OLED 314 cのアノードは、アノード線3に電氣的に接続されている。さらに、R - OLED 310 a、310 b、310 cのカソードは、カソード線4に電氣的に接続され、G - OLED 312 a、312 b、312 cのカソードは、カソード線5に電氣的に接続され、またB - OLED 314 a、314 b、314 cのカソードは、カソード線6に電氣的に接続されている。

10

【0035】

通常3V（すなわち、しきい電圧1.5～2V+電流源にかかる電圧（通常0.7V））と15～20Vとの間の範囲にある正の電圧（ $+V_{BANK}$ ）が、複数のスイッチ316によってそれぞれのアノード線に電氣的に接続されている。スイッチ316は、通常の能動スイッチデバイス、たとえば適当な電圧および電流定格を有するMOSFETスイッチまたはトランジスタである。より詳しくは、 $+V_{BANK1}$ がスイッチ316 aによってアノード線1に電氣的に接続されており、 $+V_{BANK2}$ がスイッチ316 bによってアノード線2に電氣的に接続されており、 $+V_{BANK3}$ がスイッチ316 cによってアノード線3に電氣的に接続されている。電流源（ I_{SOURCE} ）318が複数のスイッチ320によってそれぞれのカソード線に電氣的に接続されている。より詳しくは、 I_{SOURCE} 318 aがカソード線4を駆動する。 I_{SOURCE} 318 aとアースとの間にスイッチ320 aが直列に接続されている。 I_{SOURCE} 318 bがカソード線5を駆動する。 I_{SOURCE} 318 bとアースとの間にスイッチ320 bが直列に接続されている。 I_{SOURCE} 318 cがカソード線6を駆動する。 I_{SOURCE} 318 cとアースとの間にスイッチ320 cが直列に接続されている。 I_{SOURCE} 318は、通常5～50mAの範囲の定電流を供給することのできる通常の電流源である。定電流装置の例としては、Toshiba TB62705（シフトレジスタおよびラッチ機能とを備えた8ビット定電流LEDドライバー）およびSilicon Touch ST2226A（LEDディスプレイのためのPWM制御定電流ドライバー）がある。スイッチ320は、通常の能動スイッチデバイス、たとえば適当な電圧および電流定格を有するMOSFETスイッチまたはトランジスタである。 $+V_{BANK1}$ 、 $+V_{BANK2}$ 、および $+V_{BANK3}$ 、複数のスイッチ316、複数の I_{SOURCE} 318、ならびに複数のスイッチ320は、駆動/制御装置118内に配置された要素であり、したがってOLEDディスプレイ装置112の外部に配置されているが、該装置に電氣的に接続している。

20

30

【0036】

動作においては、特定のR - OLED 310、G - OLED 312、またはB - OLED 314を駆動する（点灯させる）ために、該OLEDに対応するアノード線とカソード線を、それらに付随するスイッチ316と320を同時に閉じることによって駆動する。第一の例として、G - OLED 312 aを点灯させるためには、スイッチ316 aを閉じることにより $+V_{BANK1}$ をアノード線1に印加し、同時に、スイッチ320 bを閉じることにより I_{SOURCE} 318 bを通じてカソード線5に定電流を供給する。この場合、G - OLED 312 aは順方向にバイアスされ、G - OLED 312 aを通して電流が流れる。装置しきい電圧（通常0.7V）がそのカソードに生じると、G - OLED 312 aは発光する。G - OLED 312 aは、スイッチ316 aとスイッチ320 bとが閉じているかぎり、点灯したままである。G - OLED 312 aを消すためには、スイッチ320 bを開放する。第二の例として、R - OLED 310 cを点灯させるためには、スイッチ316 cを閉じることにより $+V_{BANK3}$ をアノード線3に印加し、同時に、スイッチ320 aを閉じることにより I_{SOURCE} 318 aを通じてカソード線4に定電流を供給する。この場合、R - OLED 310 cは順方向にバイアスされ、G - OLED 310 cを通して電流が流れる。装置しきい電圧（通常0.7V）がそのカソードに生じ

40

50

ると、R - O L E D 3 1 0 c は発光する。R - O L E D 3 1 0 c は、スイッチ 3 1 6 c とスイッチ 3 2 0 a とが閉じているかぎり、点灯したままである。R - O L E D 3 1 0 c を消すためには、スイッチ 3 2 0 a を開放する。任意の特定の時刻に、任意の特定のアノード線に沿う、任意の一つ以上の赤、緑、または青の O L E D を点灯させることができる。これに対して、特定の時刻に、特定のカソード線に沿っては、一つの O L E D を点灯させることができるだけである。

【 0 0 3 7 】

それぞれ R - O L E D 3 1 0、G - O L E D 3 1 2、および B - O L E D 3 1 4 を有するピクセル 1 2 4 b、1 2 4 c、1 2 4 e、1 2 4 f、1 2 4 h、および 1 2 4 j が、同様に配置されている。より詳しくは、ピクセル 1 2 4 b と 1 2 4 c はアノード線 1 に沿って配置され、ピクセル 1 2 4 e と 1 2 4 f はアノード線 2 に沿って配置され、またピクセル 1 2 4 h と 1 2 4 j はアノード線 3 に沿って配置されている。さらに、ピクセル 1 2 4 b、1 2 4 e、1 2 4 h は、それぞれ付随する I_{SOURCE} 3 1 8 (図示せず) を有するカソード線 7、8、9 によって駆動される。一方、ピクセル 1 2 4 c、1 2 4 f、1 2 4 j は、それぞれ付随する I_{SOURCE} 3 1 8 (図示せず) を有するカソード線 1 0、1 1、1 2 によって駆動される。

10

【 0 0 3 8 】

図 4 に示す O L E D 駆動回路 3 0 0 内の O L E D の行列は、本発明により、共通アノード構成で配置されている。この場合、電流と電圧は互いに独立であり、光放射のより良い制御が行われる。

20

【 0 0 3 9 】

図 5 は、O L E D ディスプレイ装置 1 1 2 の部分の上面図 (縮尺は正しくない) であり、たとえば、図 3 および 4 に関して説明した、行および列に配列されたピクセル 1 2 4 a、1 2 4 b、1 2 4 c、1 2 4 d、1 2 4 e、1 2 4 f、1 2 4 g、1 2 4 h、および 1 2 4 j の物理的配置を示す。

【 0 0 4 0 】

図 5 には、基板 1 2 0 に沿って平行に、等間隔に配置されたアノード線 1、2、および 3 が示されている。各アノード線は、たとえば周知の薄膜蒸着法たとえばスパッターリングによって蒸着した、導電性透明材料たとえばインジウム - 酸化スズ (ITO) の薄膜層から成る。各アノード線の ITO またはその他の適当な材料の上には、図 4 に示すように、それぞれ R - O L E D 3 1 0、G - O L E D 3 1 2、および B - O L E D 3 1 4 を備えた多数のピクセル 1 2 4 が蒸着されている。たとえば、ピクセル 1 2 4 a、1 2 4 b、および 1 2 4 c の R - O L E D 3 1 0、G - O L E D 3 1 2、および B - O L E D 3 1 4 は、アノード線 1 を形成する ITO 上に蒸着されており、ピクセル 1 2 4 d、1 2 4 e、および 1 2 4 f の R - O L E D 3 1 0、G - O L E D 3 1 2、および B - O L E D 3 1 4 は、アノード線 2 を形成する ITO 上に蒸着されており、また、ピクセル 1 2 4 g、1 2 4 h、および 1 2 4 j の R - O L E D 3 1 0、G - O L E D 3 1 2、および B - O L E D 3 1 4 は、アノード線 3 を形成する ITO 上に蒸着されている。それぞれの R - O L E D 3 1 0、G - O L E D 3 1 2、および B - O L E D 3 1 4 は、正孔注入層 (随意)、正孔輸送層 (随意)、有機エレクトロルミネッセント (EL) 放射材料、および電子輸送層 (随意) を、たとえば周知のシャドウマスク法で付随するアノード線の上に蒸着して積層することによって、作りつけられる。

30

40

【 0 0 4 1 】

さらに、図 5 は基板 1 2 0 に沿って平衡に配置されたカソード線 4 ~ 1 2 を示す。三つのカソード線の多数の組合せが等間隔に配置されている。カソード線 4 ~ 1 2 がアノード線 1、2、3 に直交するように配置されている。各カソード線は、たとえば周知のスパッターリング法によって蒸着された導電性材料たとえばアルミニウムまたはマグネシウム銀の薄膜層から成る。これらのカソード線は、アノード線と反対側の、R - O L E D 3 1 0、G - O L E D 3 1 2、および B - O L E D 3 1 4 の EL 材料の側面に蒸着されており、したがって各 R - O L E D 3 1 0、G - O L E D 3 1 2、および B - O L E D 3

50

14は、アノード線とカソード線との間に配置されたEL材料の積層から成る。たとえば、カソード線4は、アノード線1、2、および3を横断して延びており、それによって、ピクセル124aのR-OLED310a、ピクセル124dのR-OLED310b、ピクセル124gのR-OLED310cが構成される。カソード線5は、アノード線1、2、および3を横断して延びており、それによって、ピクセル124aのG-OLED312a、ピクセル124dのG-OLED312b、ピクセル124gのG-OLED312cが構成される。カソード線6は、アノード線1、2、および3を横断して延びており、それによって、ピクセル124aのB-OLED314a、ピクセル124dのB-OLED314b、ピクセル124gのB-OLED314cが構成される。ピクセル124b、124c、124e、124f、124h、および124jも同様に構成される。その結果、それぞれのR-OLED310、G-OLED312、およびB-OLED314の第一の寸法は、それに付随するアノード線の幅に等しく、この幅は、たとえば0.55~7.07mmである。それぞれのR-OLED310、G-OLED312、およびB-OLED314の第二の寸法は、それに付随するカソード線の幅に等しく、この幅は、たとえば0.16~2.35mmである。

【0042】

最後に、OLEDディスプレイ装置112との電氣的接続は、多数の接続路412によって各アノード線およびカソード線に与えられる。各接続路412は、周知のように導電性材料たとえば銅またはアルミニウムの短棒から成り、あるいはそのもっとも簡単な形態においては、下の電極への自由なアクセスを可能にする開口として備えられる。後者の場合、酸素、水、その他の酸化剤または汚染物質への暴露が時間的に限られるようにして、電氣的接続を妨害する接触抵抗の増大を防ぐようにすべきである。接続路412は乾式エッチングおよび/または選択的マスキングステップの使用によって作りつけることができる。各接続路412はOLEDディスプレイ装置112の外部表面に対する垂直接続を与える。多数の接続路412が各アノード線およびカソード線に沿って配置され、それによって十分な接続点を与えられて、これらの電氣的接続に伴うキャパシタンスと抵抗が低下する。これまで、共通アノード構成は通常のOLEDディスプレイでは使用されていない。これは、特に、アノード線に使用されるITO材料の抵抗による大きな寄生直列抵抗のためである。しかし、この大きな寄生直列抵抗の問題は、裏面接続技術の使用を可能にする多数の十分な接続路412の使用により、OLEDディスプレイ装置112内で克服される。十分な接続路412と組み合わせた裏面接続技術により、また、OLED装置の寄生キャパシタンスの低下に関する利点を与えられる。

【0043】

アノード線は、図5に示すように、接続路412が各アノード線内に配置され、これらのアノード線の表面に直接接触するような、適当な幅にすることができる。これに対して、カソード線は狭くすることができ、したがって接続路412がカソード線内に配置されないような狭さとなりうる。この問題を解決するために、図5に示すように、パッド414に対する配線(wire trace)413その他を備えて、各接続路412をカソード線に接続するのを容易にすることができる。

【0044】

OLEDディスプレイ装置112の非発光側の封入層416(または、不活性化層)により、このOLED構造が汚染物質たとえば水分または粒子にさらされないということが保証される。封入層416は、少なくとも一層の、非導電性の、有機または無機材料またはこれらの組合せから成る障壁材料、たとえばパリレンまたは窒化珪素(Si_3N_4)から成る。OLEDディスプレイ装置112の構造のさらなる詳細を、図6~9に示す。

【0045】

図6は、図5の線VI-VIに沿う、OLEDディスプレイ装置112の断面図(縮尺は正しくない)である。この図は、ITOが基板120の一つの表面に蒸着されてアノード線1を形成する様子を示している。また、EL層510の三つの積層が、基板120と反対側の、アノード線1の表面に蒸着されている。EL層510の第一の積層物上には、

カソード線 4 が蒸着してあり、E L 層 5 1 0 の第二の積層物上には、カソード線 5 が蒸着してあり、E L 層 5 1 0 の第三の積層物上には、カソード線 6 が蒸着してあって、ピクセル 1 2 4 a の R - O L E D 3 1 0 a、G - O L E D 3 1 2 a、および B - O L E D 3 1 4 a が形成されている。最後に、封入層 4 1 6 が、薄膜蒸着法を使用して、O L E D ディスプレイ装置 1 1 2 の非発光側に蒸着してあり、したがって O L E D 構造が汚染物質たとえば水分または粒子にさらされないようになっている。基板 1 2 0 の厚さは、一般に 0 . 1 ~ 1 . 1 mm である。カソード線 4、5、および 6 の厚さは、一般に 1 0 0 ~ 1 7 0 nm である。

【 0 0 4 6 】

使用時に、アノード線 1 およびカソード線 4、5、または 6 により、R - O L E D 3 1 0 a、G - O L E D 3 1 2 a、または B - O L E D 3 1 4 a の E L 層 5 1 0 に、電圧が印加されると、それぞれ発光が起こる。

【 0 0 4 7 】

図 7 は、図 5 の線 V I I - V I I に沿う O L E D ディスプレイ装置 1 1 2 の断面図（縮尺は正しくない）を示す。この図は、I T O が基板 1 2 0 の一つの表面上に蒸着されてアノード線 1 と 2 が形成されるさまを示す。この場合、E L 層 5 1 0 の積層が、基板 1 2 0 と反対側の、アノード線 1 の表面上およびアノード線 2 の表面上に蒸着されている。二つの E L 層 5 1 0 の積層を接続するようにカソード線 4 が蒸着してあり、それによってピクセル 1 2 4 a の R - O L E D 3 1 0 a およびピクセル 1 2 4 d の R - O L E D 3 1 0 b が形成されている。最後に、封入層 4 1 6 が、図 6 に関して前述したように、O L E D ディスプレイ装置 1 1 2 の非発光側に蒸着してある。

【 0 0 4 8 】

図 8 は、図 5 の線 V I I I - V I I I に沿う O L E D ディスプレイ装置 1 1 2 の断面図（縮尺は正しくない）である。この図は、O L E D ディスプレイ装置 1 1 2 の構造内に接続路 4 1 2 が含まれていることを示すためのものである。たとえば、図 8 は、障害のない形で短配線 4 1 3 によってカソード線 6 に電氣的に接続されている第一のパッド 4 1 4 と接触している第一の接続路 4 1 2 を示す。同様に、第二の接続路 4 1 2 が、障害のない形で短配線 4 1 3 によってカソード線 9 に電氣的に接続されている第二のパッド 4 1 4 と接触している。接続路 4 1 2 の外側端は、図 8 に示すように、封入層 4 1 6 を貫通して露出しており、したがって外部との電氣的および機械的接触が可能である。

【 0 0 4 9 】

図 9 は、図 5 の線 I X - I X に沿う O L E D ディスプレイ装置 1 1 2 の断面図（縮尺は正しくない）である。この図は、O L E D ディスプレイ装置 1 1 2 の構造内に接続路 4 1 2 が含まれていることを示すためのものでもある。たとえば、図 9 は、短配線 4 1 3 によってカソード線 5 に電氣的に接続されている第一のパッド 4 1 4 と接触している第一の接続路 4 1 2 を示す。同様に、第二の接続路 4 1 2 が、短配線によってカソード線 8 に電氣的に接続されている第二のパッド 4 1 4 と接触している。第一の場合、カソード線 6 はカソード線 5 と第一のパッド 4 1 4 との間で、短配線通路における障害物を形成している。そのため、無機材料たとえば Si_3N_4 、または有機材料たとえばポリレンもしくはエポキシから成る第一の絶縁層 8 1 0 が、カソード線 6 の頂部に蒸着されて、カソード線 5 からの短配線が電氣的な短絡を起こすことなくカソード線 6 を越えて第一のパッド 4 1 4 まで延びることができるようになっている。同様に、前記第二の場合には、カソード線 9 がカソード線 8 と第二のパッド 4 1 4 との間の短配線通路における障害物を形成している。そのため、第二の絶縁層 8 1 0 が、カソード線 9 の頂部に蒸着されて、カソード線 8 からの短配線が電氣的な短絡を起こすことなくカソード線 9 を越えて第一のパッド 4 1 4 まで延びることができるようになっている。この場合にも、図 9 に示すように、接続路 4 1 2 の外側端が封入層 4 1 6 を貫通して露出しており、したがって外部との電氣的および機械的接触が可能である。

【 0 0 5 0 】

図10は、図1の線X-Xに沿うOLEDディスプレイアセンブリ100の断面図（縮尺は正しくない）を示す。この図は、OLEDディスプレイアセンブリの完全な構造を示すことを意図するものであり、例として、ピクセル124aのB-OLED 314aを使用する電氣的通路の全体が示してある。図10は、図5～9で述べたような、OLEDディスプレイ装置112の断面を示している。PCB 114の断面図は、PCB 114が、外部装置との接続のために複数の接続路912に電氣的に接続された複数の内部配線910を有するというを示している。各接続路912は、周知のように、導電性材料たとえばマグネシウム銀またはアルミニウムの短棒から成る。各接続路912は、PCB 114の外側表面への垂直接続路を与える。OLEDディスプレイ装置112に面する接続路912は、OLEDディスプレイ装置112の接続路412のフットプリント（footprint）と整列しており、したがって相互接続システム116の複数のはんだ玉914をこれらの接続路の間に配置することができる。したがって、OLEDディスプレイ装置112とPCB 114との間に電氣的通路が形成される。はんだ玉914は、周知のように、たとえば鉛-スズ合金から成る。OLEDディスプレイ装置112とPCB 114との間の電氣的接続部は、はんだ玉914の代わりに、他の材料、たとえば異方性導電接着剤（ACA）もしくはz軸材料（z-axis material）、または銀添加エポキシで作ることができる。さらに、PCB 114の駆動/制御装置118側に延びる接続路912は、駆動/制御装置118の装置足部分と整列している。これらの装置は一般に表面取り付け装置であり、したがって駆動/制御装置118のI/Oピンを接続路912に接続しているパッドに電氣的に接続することができる。OLEDディスプレイアセンブリ100は、OLEDディスプレイ装置112とPCB 114との間に相互接続システム116を整列させてから、各要素を押しつけあって加熱し、相互接続システム116のはんだ玉914が接合するようにし、または接着剤の場合には、硬化させることによって、作ることができる。

【0051】

他の相互接続システムの使用も排除されない。

【0052】

図10には具体的には示さないが、アノード線は、PCB 114の内部配線910によって構成されている。これらの導線は、OLEDディスプレイ装置112内のアノード線に物理的に平行に配置され、したがってOLEDディスプレイ装置112内のアノード線のITO材料の寄生抵抗が大きく低下するかまたは場合によっては完全に消滅する。任意の特定アノード線において、生じるITO抵抗は、二つの接続路412間の距離のわずかに半分に付随するだけである。このようにして、ITO導体を通じて大電流を送る問題が解決される。

【0053】

この例において、駆動/制御装置118のスイッチ316aは、PCB 114の接続路912と配線910、はんだ玉914、およびOLEDディスプレイ装置112の接続路412によって、OLEDディスプレイ装置112のアノード線1に電氣的に接続されている。接続路412はアノード線1に接続しており、アノード線1上には、ピクセル124aのB-OLED 314aのEL層が蒸着してある。さらに、駆動/制御装置118のI_{source} 318cが、PCB 114の接続路912と配線910、はんだ玉914、およびOLEDディスプレイ装置112の接続路412によって、OLEDディスプレイ装置112のカソード線6に電氣的に接続されている。接続路412はピクセル124aのB-OLED 314aのカソード線6に接続している。以上、この駆動回路の物理的および電氣的通路を説明した。さらに、容易にわかるように、多数の接続路412と912（図10には示さない）により、それぞれの接続が簡単になり、したがって余裕が生じ、線抵抗とキャパシタンスが低下する。図10に示すような裏面接続技術により、任意の特定アノードまたはカソード線に対して、短い電気通路と余裕のある接続とが可能になる。

【0054】

図 1 ~ 10 を参照してまとめると、O L E D ディスプレイアセンブリ 1 0 0 の裏面接続される相互接続システム 1 1 6 により、電気接続部を、O L E D ディスプレイ装置 1 1 2 の O L E D 装置の非常に近くに配置することができ、したがってたとえば受動行列構成で重要な通常の端接続相互接続システムで必要な長い伝送路の付加的なキャパシタンスおよび抵抗がなくなる。たとえば、端接続相互接続システムは、接続線が、O L E D ディスプレイ装置 1 1 2 のすべての領域から O L E D ディスプレイ装置 1 1 2 の四つの周囲端にある端コネクタとケーブルまで走ることを必要とする。これは望ましいことではない。これらの長い接続線には、キャパシタンスと抵抗とが付随し、これらは電流ドライバーによって克服して、所望の性能仕様を実現しなければならないからである。しかし、O L E D ディスプレイアセンブリ 1 0 0 の裏面接続相互接続システム 1 1 6 を使用することにより、O L E D ディスプレイ装置 1 1 2 の O L E D 装置のアノードとカソードから P C B 1 1 4 の駆動 / 制御装置 1 1 8 までの伝送路の長さを最小限に抑えることができ、したがってこれらの伝送路の寄生キャパシタンスと抵抗とが最小限に抑えられる。その結果、たとえば、O L E D ディスプレイアセンブリ 1 0 0 の裏面接続技術と組み合わせて使用される、図 4 に示すような O L E D 駆動回路 3 0 0 の電流要件が最適化される。長い接続路の追加キャパシタンスと抵抗とが存在せず、したがって追加駆動電流によってこれらを克服する必要がないからである。さらに、O L E D ディスプレイ装置 1 1 2 内のアノード線に接続している多数の接続部（すなわち、多数の接続路 4 1 2 ）により、I T O 材料の大きな寄生抵抗を克服することができ、共通アノード構成が最適な形で実現できる。最後に、O L E D ディスプレイアセンブリ 1 0 0 の裏面接続技術により、O L E D ディスプレイ装置 1 1 2 にアクセスするための端コネクタの必要がなくなり、したがってピクセル配列 1 2 2 が O L E D ディスプレイ装置 1 1 2 の全領域に広がるようにすることができ、そのためタイル張り構成で集成したときに継ぎ目なしの大画面ディスプレイが形成される。

【 0 0 5 5 】

本発明は、決して、例として説明し、図に示した実施形態に限定されるものではなく、本発明のディスプレイアセンブリは、本発明の範囲を逸脱することなく、いろいろな形状と寸法とで具体化することができる。

【 図面の簡単な説明 】

【 0 0 5 6 】

【 図 1 】 本発明によるディスプレイアセンブリを模式的に示す上面図である。

【 図 2 】 図 1 のディスプレイアセンブリをやはり模式的に示す側面図である。

【 図 3 】 本発明のディスプレイアセンブリ内のピクセル配列の小さな部分を示す。

【 図 4 】 本発明によるピクセル配列とともに使用するための O L E D 駆動回路の模式図である。

【 図 5 】 本発明のディスプレイアセンブリで使用する O L E D ディスプレイ装置の物理的配列を示す上面図である。

【 図 6 】 本発明の O L E D ディスプレイ装置の、図 5 の線 V I - V I に沿う断面図である。

【 図 7 】 本発明の O L E D ディスプレイ装置の、図 5 の線 V I I - V I I に沿う断面図である。

【 図 8 】 本発明の O L E D ディスプレイ装置の、図 5 の線 V I I I - V I I I に沿う断面図である。

【 図 9 】 本発明の O L E D ディスプレイ装置の、図 5 の線 I X - I X に沿う断面図である。

【 図 10 】 本発明の O L E D ディスプレイアセンブリの、図 1 の線 X - X に沿う断面図である。

【 符号の説明 】

【 0 0 5 7 】

1、2、3 アノード線

4、5、6、7、8、9、10、11、12 カソード線

10

20

30

40

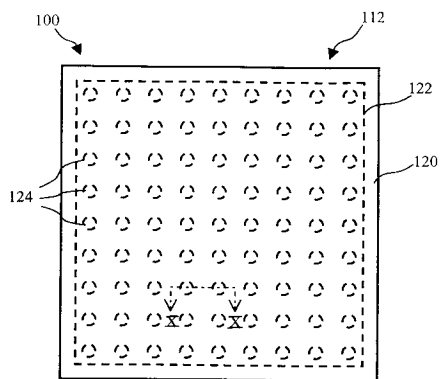
50

- 1 0 0 O L E Dディスプレイアセンブリ
- 1 1 2 O L E Dディスプレイ装置
- 1 1 4 P C ボード
- 1 1 6 相互接続システム
- 1 1 8 駆動／制御装置
- 1 2 0 基板
- 1 2 2 ピクセル配列
- 1 2 4 a ~ h、j ピクセル
- 3 0 0 O L E D 駆動回路
- 3 1 0 赤 O L E D
- 3 1 2 緑 O L E D
- 3 1 4 青 O L E D
- 3 1 6 スイッチ
- 3 1 8 電流源
- 3 2 0 スイッチ
- 4 1 2 接続路
- 4 1 3 配線
- 4 1 4 パッド
- 4 1 6 封入層
- 5 1 0 E L 層
- 8 1 0 絶縁層
- 9 1 0 内部配線
- 9 1 2 接続路
- 9 1 4 はんだ玉

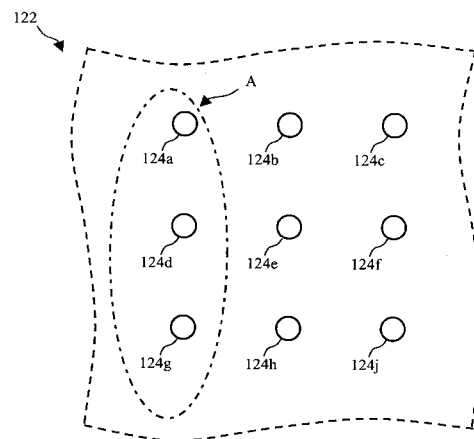
10

20

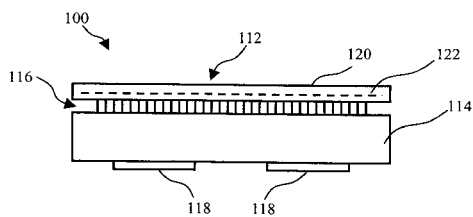
【図 1】



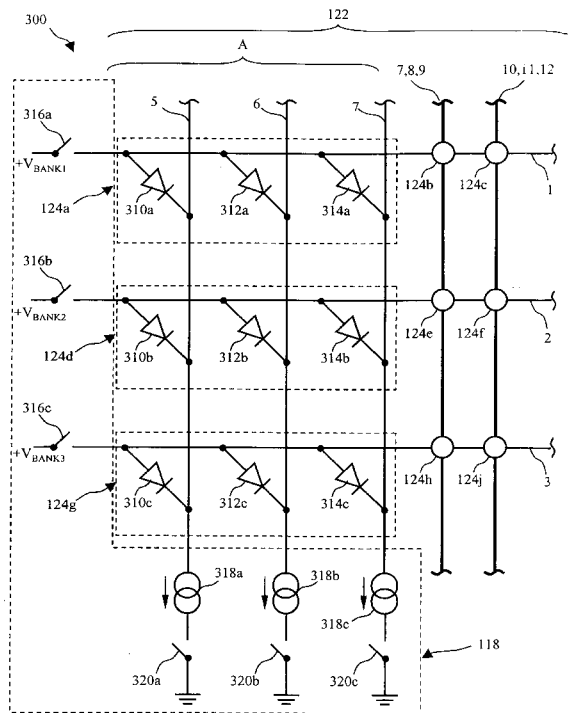
【図 3】



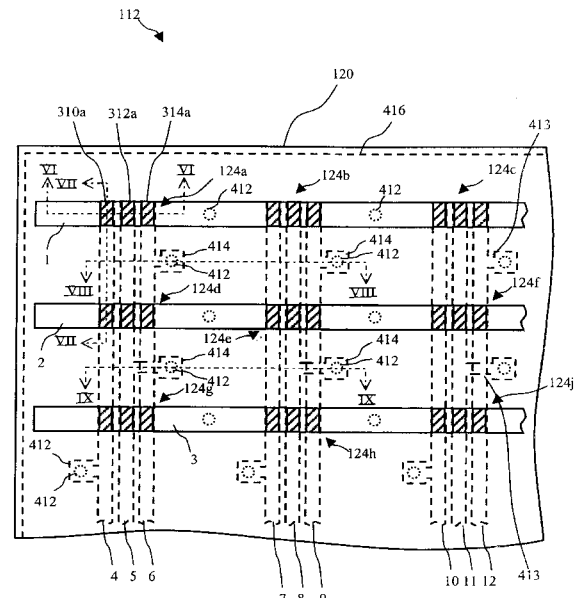
【図 2】



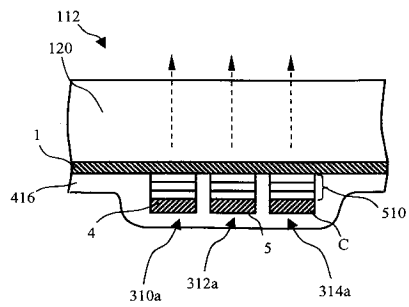
【図 4】



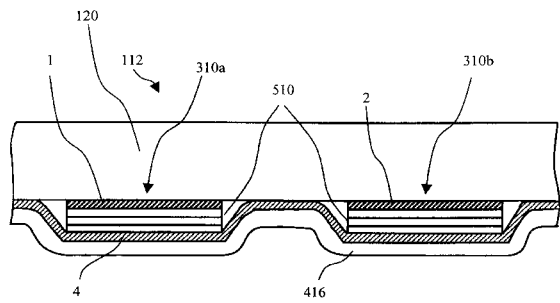
【図 5】



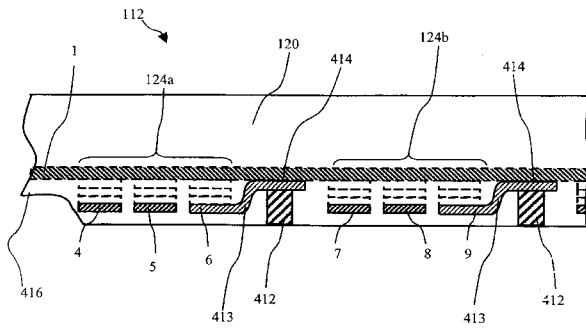
【図 6】



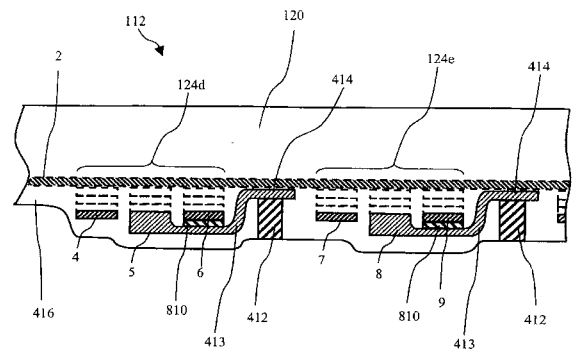
【図 7】



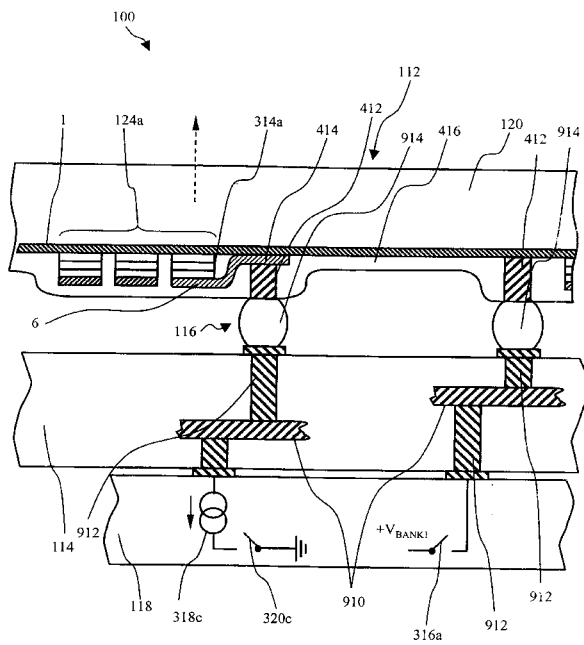
【図 8】



【図 9】



【図 10】



フロントページの続き

(51)Int.Cl. ⁷	F I	テーマコード(参考)
H 0 5 B 33/12	G 0 9 G 3/20	6 4 2 B
H 0 5 B 33/14	G 0 9 G 3/20	6 8 0 E
	G 0 9 G 3/20	6 8 0 G
	G 0 9 G 3/30	J
	H 0 5 B 33/12	B
	H 0 5 B 33/14	A

(72)発明者 チョルング - シル ジョウ
台湾 タオユアン シェン , ヤングメイ チェン , チャン - シャン ロード , セクショ
ン 1 , レーン 3 9 0 . アレイ 4 5 , エヌオー . 5 0 , 1 1 エフ . - 4

(72)発明者 ヴァン ヒレ ヘルバート
アメリカ合衆国 0 2 1 3 8 - 5 3 2 1 マサチューセッツ州 ケンブリッジ 1 5 エレルリス
ト . アプト . 1 1 .

(72)発明者 ウィルレム パトリック
ベルギー国 ビー - 8 4 0 0 オーステンデ モレンホエクストラート 3 6

(72)発明者 ティエレマンズ ロビー
ベルギー国 ビー - 9 8 1 0 ナザレス ゴーネストラート 7

(72)発明者 タン - ヤン タン
台湾 3 0 0 シンチュウ , ジュングア ロード . セクション 2 , レーン 6 2 3 , エヌ
オー . 5 , 5 エフエル .

F ターム(参考) 3K007 BA00 BA06 BB07 DB03 FA00 GA00
5C080 AA06 BB05 CC06 DD05 JJ02 JJ06
5C094 AA03 AA21 BA27 DA01 DB01 DB03
5G435 AA01 BB05 EE13 EE41

专利名称(译)	有机发光二极管显示器组件，用于大屏幕显示器应用		
公开(公告)号	JP2004318155A	公开(公告)日	2004-11-11
申请号	JP2004120393	申请日	2004-04-15
[标]申请(专利权)人(译)	巴科公司		
申请(专利权)人(译)	巴可，Namuroze奋笔记本闭嘴		
[标]发明人	チョルングシルジョウ ヴァンヒレヘルバート ウィルレムパトリック テイエレマンズロビー タンヤンタン		
发明人	チョルング-シル ジョウ ヴァン ヒレ ヘルバート ウィルレム パトリック テイエレマンズ ロビー タン-ヤン タン		
IPC分类号	H05B33/12 B26D1/14 B26D1/29 B26D3/22 G09F9/00 G09F9/30 G09F9/40 G09G3/20 G09G3/30 G09G3/32 H01L27/32 H01L51/50 H05B33/14		
CPC分类号	G09G3/2014 G09G3/3216 G09G3/3283 G09G2300/026 G09G2300/0452 H01L27/3211 H01L27/3288 H01L27/3293 H01L51/5253 A01B59/042 A01G13/0287 Y10T83/8791		
FI分类号	G09F9/30.365.Z G09F9/00.348.Z G09F9/40.301 G09G3/20.611.J G09G3/20.621.M G09G3/20.642.B G09G3/20.680.E G09G3/20.680.G G09G3/30.J H05B33/12.B H05B33/14.A G09F9/30.365 G09G3 /3216 H01L27/32		
F-TERM分类号	3K007/BA00 3K007/BA06 3K007/BB07 3K007/DB03 3K007/FA00 3K007/GA00 5C080/AA06 5C080 /BB05 5C080/CC06 5C080/DD05 5C080/JJ02 5C080/JJ06 5C094/AA03 5C094/AA21 5C094/BA27 5C094/DA01 5C094/DB01 5C094/DB03 5G435/AA01 5G435/BB05 5G435/EE13 5G435/EE41 3K107 /AA01 3K107/BB01 3K107/CC01 3K107/CC42 3K107/DD21 3K107/DD38 3K107/EE02 3K107/EE57 3K107/GG53 5C380/AA01 5C380/AB05 5C380/AB12 5C380/AB34 5C380/AC02 5C380/AC04 5C380 /AC08 5C380/AC11 5C380/AC12 5C380/AC16 5C380/BA19 5C380/CE04 5C380/DA02 5C380/DA07		
代理人(译)	狩野晃		
优先权	2003447094 2003-04-18 EP		
外部链接	Espacenet		

摘要(译)

用于大屏幕显示应用的有机发光二极管显示组件。 一种显示装置，其具有多个有机发光二极管 (OLED) 310、312、314，其具有阳极和阴极，并且还具有分别由阳极线和阴极线构成的电极线。 在一种显示器组件中，其还包括至少一个驱动器118，该驱动器118具有 被配置为。 [选择图]图4

