

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-78163
(P2004-78163A)

(43) 公開日 平成16年3月11日(2004.3.11)

(51) Int.Cl. ⁷	F I	テーマコード(参考)
G09G 3/30	G09G 3/30 J	3K007
G09G 3/20	G09G 3/30 K	5C080
H05B 33/14	G09G 3/20 612R	
	G09G 3/20 622G	
	G09G 3/20 623B	
	審査請求 有 請求項の数 11 O L (全 15 頁) 最終頁に続く	

(21) 出願番号 特願2003-163234 (P2003-163234)
 (22) 出願日 平成15年6月9日(2003.6.9)
 (31) 優先権主張番号 特願2002-179439 (P2002-179439)
 (32) 優先日 平成14年6月20日(2002.6.20)
 (33) 優先権主張国 日本国(JP)

(特許庁注: 以下のものは登録商標)

FRAM

(71) 出願人 000116024
 ローム株式会社
 京都府京都市右京区西院溝崎町2-1番地
 (74) 代理人 100079555
 弁理士 梶山 信是
 (74) 代理人 100079957
 弁理士 山本 富士男
 (72) 発明者 藤沢 雅憲
 京都市右京区西院溝崎町2-1番地 ローム株式会社内
 (72) 発明者 阿部 真一
 京都市右京区西院溝崎町2-1番地 ローム株式会社内
 Fターム(参考) 3K007 AB17 BA06 DB03 GA00
 5C080 AA06 BB05 DD05 DD22 EE29
 EE30 FF11 JJ02 JJ03

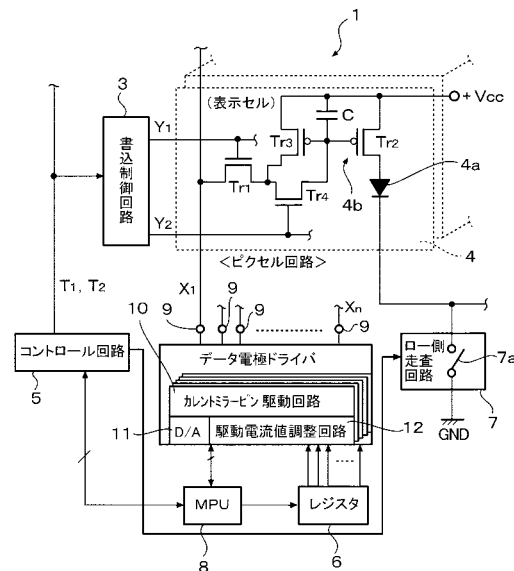
(54) 【発明の名称】 アクティブマトリックス型有機ELパネルの駆動回路およびこれを用いる有機EL表示装置

(57) 【要約】

【課題】 駆動トランジスタの動作閾値を補償する回路をなくしてピクセル回路の回路規模を抑えても表示画面の輝度むらを低減でき、特に、高輝度カラー表示に適したアクティブマトリックス型有機ELパネルの駆動回路を提供することにある。

【解決手段】 この発明は、各ピクセル回路の外部に設けられる電流駆動回路の電流値調整回路で駆動電流値が調整されるので、駆動トランジスタの動作閾値を均一にするために設けられるプログラム制御のための制御線は不要である。したがって、各ピクセル回路のトランジスタ数は、その分、低減できる。これにより各ピクセル回路の回路規模が低減される。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

有機 E L 素子とこの有機 E L 素子の駆動電流の電流値に応じた電圧値を記憶するコンデンサと前記電圧値に応じて前記有機 E L 素子に前記駆動電流を出力するためのトランジスタとを有するピクセル回路がマトリックス状に配列された有機 E L 表示パネルを電流駆動するアクティブマトリックス型有機 E L パネルの駆動回路において、前記有機 E L 表示パネルのデータ線あるいはカラムピンに対して接続される出力ピンを有しこの出力ピンが前記データ線あるいは前記カラムピンを介して接続される前記ピクセル回路のコンデンサを前記電圧値に充電する充電電流を発生する多数の電流駆動回路と、前記コンデンサに前記電圧値を記憶するための書込み制御をしかつ書込まれた前記コンデンサの前記電圧値をリセットする制御をする書込み制御回路とを備え、前記有機 E L 表示パネルの画面上で少なくとも分散した位置にある複数の前記ピクセル回路に前記出力ピンを介して接続される複数の前記電流駆動回路には、前記出力ピンから吐出されあるいは前記出力ピンにシンクされる出力電流を調整する電流値調整回路がそれぞれに設けられているアクティブマトリックス型有機 E L パネルの駆動回路。

10

【請求項 2】

前記電流値調整回路は、外部から設定された少なくとも 1 ビットのデータに応じて電流値の調整が可能な回路であって、前記出力ピンに出力するための電流あるいはその基礎となる電流を受けて、前記出力電流を調整する請求項 1 記載のアクティブマトリックス型有機 E L パネルの駆動回路。

20

【請求項 3】

さらに、前記電流値調整回路からの電流を受ける D / A 変換回路を有し、この D / A 変換回路は、表示データを前記電流に応じてアナログ電流値に変換するものであり、前記アナログ電流値に応じて前記出力電流が生成され、前記出力電流は、前記出力ピンにシンクさせるものであり、多数の前記電流駆動回路は、それぞれに前記電流値調整回路を有する請求項 2 記載のアクティブマトリックス型有機 E L パネルの駆動回路。

【請求項 4】

前記電流値調整回路は、メモリに記憶された前記データを受けて ON / OFF するスイッチ回路と、前記出力ピンに出力するための電流あるいはその基礎となる電流を受けて、受けたこの電流の電流値と前記スイッチ回路の ON / OFF とに応じて所定の電流値の電流を生成してこの電流を前記 D / A 変換回路に出力する電流値生成回路とを有し、前記メモリは、前記データが書込まれる前記不揮発性メモリあるいはこの駆動電流値調整回路の外部にある不揮発性メモリから前記データが転送されて書込まれる揮発性メモリである請求項 3 記載のアクティブマトリックス型有機 E L パネルの駆動回路。

30

【請求項 5】

前記メモリは不揮発性メモリであり、前記書込み制御回路は、走査線を介して前記コンデンサに前記電圧値を記憶する制御をし、前記走査線あるいは他の走査線を介して前記コンデンサの前記電圧値をリセットする制御をする請求項 4 記載のアクティブマトリックス型有機 E L パネルの駆動回路。

【請求項 6】

前記電流駆動回路は、さらに前記 D / A 変換回路の出力を受けて前記出力ピンに前記出力電流を発生させる第 1 のカレントミラー回路を有し、この第 1 のカレントミラー回路は、前記データ線あるいは前記カラムピンからの電流を前記出力ピンを経てグランドへと電流をシンクさせるものであり、入力側と出力側の電流比が $n : 1$ (ただし n は 2 以上の整数) の回路である請求項 4 記載のアクティブマトリックス型有機 E L パネルの駆動回路。

40

【請求項 7】

さらに、前記有機 E L 素子の陰極側に接続された走査回路と第 1 の走査線と第 2 の走査線とを有し、前記書込み制御回路は、少なくとも前記第 1 の走査線を介して前記コンデンサに前記電圧値を記憶する制御をし、少なくとも前記第 2 の走査線を介して前記コンデンサの前記電圧値をリセットする制御をし、前記走査回路は、前記コンデンサに対する前記電

50

圧値の書込みが終了した後に前記駆動電流により駆動される複数の有機 E L 素子の陰極側をグランドへと落とす請求項 6 記載のアクティブマトリックス型有機 E L パネルの駆動回路。

請求項 6 記載のアクティブマトリックス型有機 E L パネルの駆動回路。

【請求項 8】

さらに、前記電流値生成回路は、入力側駆動トランジスタ 1 個に対してカレントミラー接続された第 1 および第 2 の出力側トランジスタを有する第 2 のカレントミラー回路を有し、前記第 2 の出力側トランジスタは、前記スイッチ回路を介して前記第 1 の出力側トランジスタに並列に接続され、前記第 1 および第 2 の出力側トランジスタが並列に接続される出力側に前記所定の電流値の電流を発生する請求項 7 記載のアクティブマトリックス型有機 E L パネルの駆動回路。

10

【請求項 9】

前記第 2 の出力側トランジスタと前記スイッチ回路とは複数個設けられ、前記データ線あるいは前記カラム端子ピンは、前記有機 E L 表示パネルの画面上の R, G, B のいずれかの水平走査方向に対応する画素数分設けられ、前記メモリは、前記各データ線あるいは前記各カラム端子ピンに対応する段数のフリップフロップで構成され、各段の前記フリップフロップは、前記スイッチ回路の複数個に対応した数並列に設けられている請求項 8 記載の有機 E L 駆動回路の駆動電流値調整回路。

【請求項 10】

前記 D / A 変換回路は、第 3 のカレントミラー回路で構成され、前記電流値調整回路の前記出力電流は、この第 3 のカレントミラー回路の入力側トランジスタを駆動し、この第 3 のカレントミラー回路の出力側トランジスタにより前記第 1 のカレントミラー回路が駆動される請求項 9 記載のアクティブマトリックス型有機 E L パネルの駆動回路。

20

【請求項 11】

請求項 1 乃至 10 のいずれか 1 項記載ののアクティブマトリックス型有機 E L パネルの駆動回路を有する有機 E L 表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

この発明は、アクティブマトリックス型有機 E L パネルの駆動回路およびこれを用いる有機 E L 表示装置に関し、詳しくは、携帯電話機, PHS 等の装置において、駆動トランジスタの動作閾値を補償する回路をなくしてピクセル回路の回路規模を抑えても表示画面の輝度むらを低減でき、特に、高輝度カラー表示に適したアクティブマトリックス型有機 E L の表示装置に関する。

30

【0002】

【従来の技術】

有機 E L 表示装置は、自発光による高輝度表示が可能であることから、小画面での表示に適し、携帯電話機, PHS、DVD プレーヤ、PDA (携帯端末装置) 等に搭載される次世代表示装置として現在注目されている。この有機 E L 表示装置には、液晶表示装置のように電圧駆動を行うと、輝度ばらつきが大きくなり、かつ、R (赤), G (緑), B (青) に感度差があることから制御が難しくなる問題点がある。

40

そこで、最近では、電流駆動のドライバを用いた有機 E L 表示装置が提案されている。例えば、特開平 10 - 112391 号などでは、電流駆動により輝度ばらつきの問題を解決する技術が記載されている。

携帯電話機, PHS 用の有機 E L 表示装置の有機 E L 表示パネルでは、カラムラインの数が 396 個 (132 × 3) の端子ピン、ローラインが 162 個の端子ピンを持つものが提案され、カラムライン、ローラインの端子ピンはこれ以上に増加する傾向にある。

【0003】

このような有機 E L 表示パネルの電流駆動回路の出力段は、アクティブマトリックス型でも単純マトリックス型のもので端子ピン対応に電流源の駆動回路、例えば、カレントミ

50

ラー回路による出力回路が設けられている。

アクティブマトリックス型では、表示セル（画素）対応にコンデンサと電流駆動のトランジスタとからなるピクセル回路が設けられていて、コンデンサに記憶した電圧に応じてトランジスタを駆動し、このトランジスタを介して有機 E L 素子（以下 O E L 素子）が電流駆動される。その駆動方式には、O E L 素子を O N / O F F の 2 値で制御するデジタル駆動と O E L 素子の駆動電流をアナログ入力データで制御するアナログ駆動とがある。デジタル駆動の場合には、ピクセル内にサブピクセルを設けて表示面積を制御したり、発光時間を時分割して駆動時間の相違により表示画素の階調を制御する。アナログ駆動の場合には電圧指定型（電圧プログラム方式）と電流指定型（電流プログラム方式）とがあって、電圧指定型の場合には各ピクセル回路のコンデンサの端子電圧を電圧信号により設定し、電流指定型の場合には前記コンデンサの端子電圧を電流信号により設定する。

10

【 0 0 0 4 】

【 発明が解決しようとする課題 】

このようなアクティブマトリックス型では、各ピクセル回路ごとの駆動トランジスタの動作閾値のばらつきにより輝度むらが発生し易い。製造過程において表示素子の駆動トランジスタの動作閾値を均一にすることは難しいことなので、各ピクセル回路のコンデンサの電圧を制御することで輝度むらを抑えることが考えられている。そのためピクセル回路内に閾値補償回路が設けられる。その補償回路の一例として前記の電圧プログラム方式の回路と前記の電流プログラム方式の回路とがある。

前者の電圧プログラム方式は、各ピクセル回路に 4 個のトランジスタと 2 個のコンデンサを用いるものであり、データ線、選択線のほかに、駆動トランジスタの動作閾値のばらつきを補償するために 2 本の線が設けられる。そして、これら 2 本の線へ制御信号を加えて 2 つのコンデンサを所定のタイミングで充電することで駆動トランジスタの閾値が影響しない電流駆動が行われる。

20

後者の電流プログラム方式は、駆動トランジスタを含めた 3 個のトランジスタと、特定の電圧設定をするスイッチトランジスタとで構成される。データ線、2 本の実線と、さらに特定の電圧 V_{dd} の電源線（ソース線）が設けられる。まず、スイッチトランジスタで駆動トランジスタを切り離してコンデンサを電流駆動で充電しておき、その後、スイッチトランジスタにより駆動トランジスタをコンデンサに接続しかつ駆動トランジスタにソース線から電力を供給して O E L 素子を電流駆動する。

30

【 0 0 0 5 】

これらの駆動方法は、プログラムタイミング制御が必要であり、特に、電流駆動方式では、中間階調表示のために制御する電流値として $0.1 \mu A$ 以下の精度が要求される。そのため、その制御が難しくなる。また、表示画素数が、例えば、V G A , S V G A , X G A 等のように高密度になると、限られた時間内でプログラムタイミング制御を行う必要があつて、かつ、データ線、選択線とは別にプログラム制御のための線が必要となつて、各ピクセル回路の回路規模が大きくなる欠点がある。

この発明の目的は、駆動トランジスタの動作閾値を補償する回路をなくしてピクセル回路の回路規模を抑えても表示画面の輝度むらを低減でき、特に、高輝度カラー表示に適したアクティブマトリックス型有機 E L パネルの駆動回路を提供することにある。

40

この発明の他の目的は、ピクセル回路の回路規模が小さくかつ表示画面の輝度むらが低減できる有機 E L 表示装置を提供することにある。

【 0 0 0 6 】

【 課題を解決するための手段 】

このような目的を達成するためのこの発明のアクティブマトリックス型有機 E L パネルの駆動回路およびこれを用いる有機 E L 表示装置の特徴は、有機 E L 表示パネルのデータ線あるいはカラムピンに対して接続される出力ピンを有しこの出力ピンが前記データ線あるいは前記カラムピンを介して接続されるピクセル回路のコンデンサを前記電圧値に充電する充電電流を発生する多数の電流駆動回路と、前記コンデンサに前記電圧値を記憶するための書込み制御をしかつ書込まれた前記コンデンサの前記電圧値をリセットする制御をす

50

る書込み制御回路とを備え、

前記有機 E L 表示パネルの画面上で少なくとも分散した位置にある複数の前記ピクセル回路に前記出力ピンを介して接続される複数の前記電流駆動回路には前記出力ピンから吐出されあるいは前記出力ピンにシンクされる出力電流を調整する電流値調整回路がそれぞれに設けられているものである。

【 0 0 0 7 】

【 発明の実施の形態 】

このように、この発明にあっては、データ線あるいはカラム端子ピンに接続された電流駆動線のほかには、書込み制御回路からの線、例えば、コンデンサの電圧値書込みとこの電圧値をリセットするための走査線だけで済む。

10

この発明では、各ピクセル回路の外部に設けられる電流駆動回路の電流値調整回路で駆動電流値が調整されるので、駆動トランジスタの動作閾値を均一にするために必要なプログラム制御のための制御線は不要である。したがって、各ピクセル回路の素子数と配線とが、その分、低減できる。これにより各ピクセル回路の回路規模が低減される。

この発明の電流駆動回路の電流値調整回路は、すべてのデータ線あるいはカラム端子ピンに対応して設けてもよいが、その一部として、少なくとも分散した位置にあるものだけに電流値調整回路を設ければよいので、その分、有機 E L 駆動回路側の回路規模も大きくなりな

らないで済む。これにより、アクティブ型の有機 E L パネルの各ピクセル回路の構成を最小限にとどめて有機 E L パネルの外部から電流駆動して、その駆動電流自体を外部の駆動回路で調整できるようにする。その調整は、表示画面上で少なくとも分散した位置にあるピクセル回路をそれぞれに駆動する複数の電流駆動回路に電流値調整回路を設け、駆動するピクセル回路の輝度に応じて輝度むらが目立たなくなるようにその駆動電流値をその電流値調整回路により調整する。このことでピクセル回路の駆動トランジスタの動作閾値のばらつきに関係なく、画面上の輝度むらを抑制することができる。もちろん、全部のデータ線あるいはカラム端子ピンに対応して電流値調整回路を有する電流駆動回路を設ければ、その分、輝度むらが低減される。

20

その結果、駆動トランジスタの動作閾値を補償する回路をなくして各ピクセル回路の回路規模を抑えることができ、かつ、表示画面の輝度むらを低減することができる。

【 0 0 0 8 】

30

【 実施例 】

図 1 は、この発明のアクティブマトリクス型有機 E L の表示装置を適用した一実施例のブロック図、図 2 は、そのデータ電極ドライバとしての、電流値調整回路を有するカレントミラーの端子ピン駆動回路を中心とする回路図、図 3 は、不揮発性メモリをレジスタ構成とした具体例の説明図、図 4 は、図 3 の不揮発性メモリを揮発性メモリのシフトレジスタ構成とした具体例の説明図、そして図 5 は、輝度むらを調整する電流値調整回路を有するカレントミラーの端子ピン駆動回路を分散して設けてピクセル回路を駆動する場合の説明図である。

図 1 において、1 は、アクティブマトリクス型有機 E L の表示装置であって、データ電極ドライバ 2 と、書込み制御回路 3、ピクセル回路 4、コントロール回路 5、レジスタ 6、ロー側走査回路 7、そして M P U 8 等により構成されている。なお、ピクセル回路 4 は、X, Y のマトリクス配線の各交点に対応して多数設けられているが、図では、その 1 つのみを、それらの代表として示してある。データ電極ドライバ 2 は、いわゆる有機 E L 駆動回路のカラムドライバ（水平走査方向のドライバ）であって、各データ線（あるいは各カラム端子ピン、以下同じ）対応に設けられたカレントミラーの端子ピン駆動回路 1 0（以下電流駆動回路 1 0, 図 2 参照）をデータ線数分内蔵している。それぞれのカレントミラー出力段回路 1 3 の出力ピン 9（図 2 参照）は、アクティブマトリクス型の X, Y のマトリクス配線（データ線, 走査線）のうちの、それぞれのデータ線（X 電極 = X 1, ... X n）にそれぞれに接続されている。

40

【 0 0 0 9 】

50

図に示すように、ピクセル回路（表示セル）4は、X、Yのマトリックス配線（データ線X1、...Xn、走査線Y1、Y2、...）の交点に対応して設けられていて、このピクセル回路4内には各データ線と各走査線Y1との各交点にソース側とゲートが接続されたNチャンネルMOSトランジスタTr1が配置されている。OEL素子4aは、ピクセル回路4に設けられたPチャンネルMOSの駆動トランジスタTr2により駆動される。トランジスタTr2のソース-ゲート間にはコンデンサCが接続されている。トランジスタTr2のソースは、例えば、+7V程度の+Vcc電源ラインに接続され、そのドレイン側はOEL素子4aの陽極に接続されている。OEL素子4aの陰極は、ロー側走査回路7のスイッチ回路7aに接続され、このスイッチ回路7aを介してグランドGNDに接続されている。

10

【0010】

ピクセル回路4において、トランジスタTr1とトランジスタTr2との間にはPチャンネルMOSトランジスタTr3とNチャンネルMOSトランジスタTr4が設けられている。トランジスタTr3は、トランジスタTr2を出力側トランジスタとしてカレントミラー回路4bを構成する入力側トランジスタとなっていて、これの下流にトランジスタTr1のドレインが接続され、トランジスタTr3とトランジスタTr1の接続点とカレントミラー回路4bの共通ゲート（トランジスタTr2のゲート）との間にトランジスタTr4のソースとドレインが接続されている。

なお、ここで、カレントミラー回路を構成するトランジスタTr2とトランジスタTr3とは、実質的に特性が等しいものとする。

20

トランジスタTr1のゲートは、走査線Y1（書込線）を介して書込制御回路3に接続され、トランジスタTr4のゲートは、走査線Y2（イレーズ線）を介して書込制御回路3に接続されている。走査線Y1（書込線）と走査線Y2（イレーズ線）とが書込制御回路3により走査されてこれら走査線がHighレベル（以下“H”）になることでトランジスタTr1とトランジスタTr4とがともにONとなる。これにより所定の駆動電流でトランジスタTr2が駆動されるとともにコンデンサCに充電されて所定の駆動電圧がコンデンサCに保持される。その結果、コンデンサCに駆動電流値が書込まれる。このとき、コンデンサCはこれを電圧値として記憶する。

MOSトランジスタTr2は、この記憶されたコンデンサCの電圧に応じて電流駆動されることになる。このときコンデンサCに記憶された電圧は、書込時の駆動電流に対応する電圧値となり、OEL素子4aは、書込時の駆動電流に対応した電流値で電流駆動される。トランジスタTr2とトランジスタTr3のチャンネル幅が等しいときには、書込み電流と同じ駆動電流を発生させることができる。

30

【0011】

なお、書込制御回路3に接続され、制御される走査線Y1（書込線）と走査線Y2（イレーズ線）は、垂直方向のピクセル回路分（垂直走査ライン数分）設けられているが、ここではロー側走査回路7のスイッチ回路7aと同様に垂直方向に走査される1ピクセル回路1個分だけしか示していない。その他の回路は省略してある。また、コンデンサCへの電流値の書込時にあっては、スイッチ回路7aがOFFしているので、トランジスタTr2からOEL素子4aへの駆動電流はこのときには発生しない。

40

ロー側走査回路7のスイッチ回路7aは、R、G、Bの水平走査方向の1ラインに対応する1ライン分の駆動電流値が各ピクセル回路（表示セル）4のコンデンサCに書込まれた後にロー側走査回路7のスイッチ回路7aがONになり、水平走査方向の1ライン分のOEL素子4aが同時駆動される。このときには、走査線Y1（書込線）と走査線Y2（イレーズ線）とが書込制御回路3により共に“L”にされていて、トランジスタTr1とトランジスタTr4とがともにOFFになっている。

スイッチ回路7aは、ロー側走査回路7において垂直方向の走査ラインに対応して多数設けられていて、垂直走査に応じて手前のスイッチ回路7aがOFFされ、現在走査の対象となるスイッチ回路7aがONされる。このことで、垂直走査に対応してスイッチ回路7aが順次ONされていく。

50

【0012】

ところで、アクティブマトリクス型では、コンデンサCが駆動電流値を記憶するので、水平方向1ライン分ではなく、1画面分の駆動電流値をコンデンサCに記憶させた後にスイッチ回路7aをONさせてもよい。この場合には、このスイッチ回路7aを1個設ければよく、ロー側走査回路7を用いる必要はない。また、R、G、Bの1画面をそれぞれに時分割で駆動する場合には、前記の1画面は、R、G、Bに対応して設けられるので、このスイッチ回路7aは、R、G、Bのそれぞれの1画面に対応して1個ずつ、合計で3個設けられることになる。

コンデンサCに書込まれた電荷は、書込制御回路3に接続された走査線Y2が書込制御回路3により“H”となり、走査線Y1がLowレベル(以下“L”)となって放電される。このときには、トランジスタTr1がOFFしてトランジスタTr4がONすることで、コンデンサCの電荷がトランジスタTr3(トランジスタTr3は、コンデンサCの端子電圧がそのゲートに加わってONになっている。)、トランジスタTr4を介して放電されて、コンデンサCの電圧がリセットされる。このリセットは、1ライン分のOEL素子を駆動する直前あるいは帰線期間に行われる。なお、各ピクセル回路4に対応する走査線Y1と走査線Y2とは、それぞれコントロール回路5からタイミング信号T1、T2を受けて制御され、これにより垂直方向の各ピクセル回路が走査される。

【0013】

図2は、データ電極ドライバ2の具体的な回路であって、各データ線X1...Xnに対応に設けられたn個(nはデータ線数に対応)の電流駆動回路10と、1個の基準駆動電流発生回路16とを有している。これらの回路は、R、G、Bそれぞれに対応して設けられている。

各電流駆動回路10は、D/A変換回路11と、駆動電流値調整回路12、カレントミラー出力段回路13、ピーク電流生成回路14、そして不揮発性メモリ15とからなる。また、基準駆動電流発生回路16は、基準電流発生回路16aと基準電流複製分配回路16bとからなる。

基準電流発生回路16aは、その電流値が外部から設定できるプログラマブル定電流源であり、R、G、Bそれぞれの表示基準となる基準電流値を発生する。基準電流複製分配回路16bは、例えば、入力側1個のトランジスタと出力側n個(nはデータ線数)のトランジスタからなるカレントミラー回路で構成され、基準電流発生回路16aから送出される基準電流値を入力側トランジスタで受けて各データ線数分複製して出力側トランジスタより電流値I_oの定電流をn個パラレルにカレントミラー出力段回路13の出力ピン、すなわち、有機ELパネルの端子ピン対応に分配する回路である。分配された各電流値I_oは、それぞれ出力ピン対応に設けられた電流駆動回路10に出力される。

【0014】

電流駆動回路10の駆動電流値調整回路12は、基準電流複製分配回路16bから複製された電流値I_oの定電流を受けて、電流駆動する有機ELパネルの自己が駆動する端子ピンに対応する調整した電流値I_pの駆動電流をD/A変換回路11の入力端子11aに加え、その入力側カレントミラートランジスタTN_a、TN_pを駆動する。

D/A変換回路11は、Nチャンネルの入力側トランジスタTN_aとこの入力側トランジスタTN_aに並列に接続されたカレントミラーのNチャンネルの入力側トランジスタTN_pを有している。そして、Nチャンネルの出力側トランジスタTN_b~TN_{n-1}がこれら入力側トランジスタTN_aとトランジスタTN_pに対してカレントミラー接続されている。

トランジスタTN_aとトランジスタTN_pは、チャンネル幅(ゲート幅)の比が1:9に設定されていて、トランジスタTN_aのソースは、抵抗R_aを介してグラウンドGNDに接続され、トランジスタTN_pのソースは、抵抗R_pを介してグラウンドGNDに接続されている。

なお、前記のチャンネル幅(ゲート幅)の比1:9は、同一形状のMOS1個に対してペア性のよいMOS9個をパラレルに接続して構成してもよい。

ここでは、2個の入力側トランジスタTN_aと入力側トランジスタTN_pが入力端子11

10

20

30

40

50

aに接続されていて、この入力端子11aに駆動電流値調整回路12から調整された電流値 I_p の電流を受ける。

【0015】

そこで、スイッチ回路SWpaがOFFとなっている駆動初期には、入力側トランジスタTNa1個にこの電流 I_p が動作電流として流れ、D/A変換回路11の出力端子11bに表示データに応じた駆動電流 I_a としてピーク電流値 I_{pa} が発生する。また、その後、スイッチ回路SWpaがONになると、入力側のトランジスタTNaとTNpとにこの電流 I_p が分流して流れる。このときには、D/A変換回路11の出力端子11bには表示データに応じた駆動電流値 I_a として定常状態の駆動電流値 $I_{pa}/10$ が発生し、ピーク電流値 I_{pa} の $1/10$ の電流が流れる。

10

抵抗 $R_b \sim R_{n-1}$ は、出力側トランジスタTNb \sim TNn-1のソースとトランジスタTrb \sim Trn-1のドレインとの間に挿入された抵抗である。これによりD/A変換回路11の電流ペアリング精度を向上させることができる。

なお、トランジスタTrb \sim Trn-1のゲートは、kビットの表示データが入力される入力端子do \sim dn-1に接続され、レジスタ6から表示データを受ける。トランジスタTrb \sim Trn-1のソースはグランドGNDに接続されている。

【0016】

さて、駆動電流値調整回路12は、その出力電流値 I_p がデータ設定によりプログラム可能な電流値調整回路である。これは、NチャンネルのMOSトランジスタTr1, Tr2からなるカレントミラー駆動回路12aと、これにより駆動されるPチャンネルのトランジスタTr3 \sim Tr7からなるカレントミラー電流調整回路12bと、不揮発性メモリ15とから構成されている。

20

カレントミラー駆動回路12aは、その入力側トランジスタTr1が基準電流複製分配回路16bの出力の1つにそのドレインが接続されていて、基準電流複製分配回路16bから電流値 I_o の電流を受ける。このトランジスタのソースは、抵抗 R_1 を介してグランドGNDに接続されている。カレントミラー駆動回路12aの出力側トランジスタTr2は、チャンネル幅(ゲート幅)の比がトランジスタTr1に対してP倍(Pは2以上の整数)に設定されていて、そのドレインがカレントミラー電流調整回路12bの入力側トランジスタTr3のドレインに接続され、そのソースは、抵抗 R_2 を介してグランドGNDに接続されている。

30

これにより、出力側トランジスタTr2には、 $P \times I_o$ の電流が流れ、この電流でトランジスタTr3が駆動される。その結果、出力側トランジスタTr4からは、 $P \times I_o$ のミラー電流が出力される。

【0017】

ここで、カレントミラー接続のトランジスタTr3 \sim Tr7は、ソース側が電源ライン+VDD(=+3V)に接続され、出力側トランジスタTr4は、ドレイン側(出力側)がD/A変換回路11の入力端子11aに接続されている。また、出力側トランジスタTr5 \sim Tr7は、それぞれのドレインがトランジスタTr4のドレインにそれぞれスイッチ回路SW1 \sim SW3を介して接続されて、トランジスタTr4に対してそれぞれが平行接続される。これらトランジスタTr5 \sim Tr7は、出力側トランジスタTr4のドレインから出力される $P \times I_o$ のミラー電流値を補正する電流値補正回路となっている。

40

ここでは、トランジスタTr3に対してトランジスタTr5 \sim Tr7のチャンネル幅(ゲート幅)の比が $1/10$, $1/20$, $1/40$ になるように設定され、例えば、6ビットの階調においてその1LSB(分解能)により表現するD/A変換回路11の出力側の電流値が前記の比率で調整できるようになっている。

そこで、3つのスイッチ回路SW1 \sim SW3を選択的にONすることで、あるいはこれら全てをONすることで、 $P \times I_o$ の電流値に $P \times I_o/10$, $P \times I_o/20$, $P \times I_o/40$ の組み合わせた分の電流を付加してD/A変換回路11の駆動電流を加算調整することができる。ここで調整された駆動電流がD/A変換回路11において表示データに応じて増幅されて、端子ピンを駆動する電流としてD/A変換回路11を経てカレントミラ

50

—電流出力回路13から出力されるので、端子ピン駆動電流値がこの駆動電流値調整回路12により調整可能になる。この電流値を調整することで、これの端子ピンに接続されたOEL素子4aの輝度調整が可能となり、各端子ピンに対応してこの電流値を調整することで画面の輝度むらを抑制することができる。なお、実際の駆動電流は、後述するように、出力段カレントミラー回路13bにより1/Nにされるので、ここでの調整電流値は、駆動電流値としては1/Nの調整になる。

【0018】

3つのスイッチ回路SW1～SW3のON/OFFの選択は、不揮発性メモリ15の所定の領域に記憶された3ビットのデータに従って行われる。例えば、3ビットのデータが“010”のときには、ビット“1”に対応するスイッチ回路SW2がONになり、ビット

10

“0”に対応する位置のスイッチ回路SW1，SW3がOFFとなる。
この不揮発性メモリ15に記憶されるデータは、MPU8から設定される。なお、不揮発性メモリ15は、3×nビット（ただし、nは、1個のデータ電極ドライバICのデータ線の総端子ピン数）か、これ以上の記憶容量のものであって、3ビットごとの各領域がそれぞれの端子ピンに対応して割り当てられている。

そこで、MPU8は、各端子ピン対応に輝度調整する3ビットのデータを生成して、合計で3×nビットを不揮発性メモリ15に記憶する。この3nビットのデータは、MPU8からデータDATとしてクロックCLKとともに不揮発性メモリ15に供給される。このことで、水平走査方向の画素対応に輝度調整ができる。

【0019】

20

一方、ピクセル回路4は、マトリクス状に配置されている。そこで、水平走査方向の1ライン分だけでは、マトリクス状に配置されたすべてのピクセル回路4の輝度むらを解消することはできない。そのため、有機EL表示パネルの画面上において同じ水平方向の走査位置で垂直方向に配列されたピクセル回路4のOEL素子の輝度の平均値を採り、前記の3ビットのデータを生成する。

なお、各端子ピン対応の3ビットのデータは、表示された画面の輝度を測定して各端子ピン対応に垂直走査方向の各画素の輝度の平均値として生成され、総計で3nビットのデータDATが生成される。このとき、輝度調整が不要な端子ピンの3ビットのデータは“000”である。そこで、各端子ピン対応の3ビットのデータは、実際には輝度調整すべき端子ピンについて3ビットのデータを生成すればよい。

30

このような輝度調整は、製品が組み立てられた状態で製品の表示画面を観察して目視により輝度の異なるところの画素について前記のデータDATを生成していくことでも表示画面の輝度調整は可能である。生成されたこの3nビットのデータ入力と書込みは、製品出荷のテスト段階でMPU8を介して行えばよい。

これにより表示画面の輝度むらおよび製品ごとの輝度のばらつきの調整ができる。

【0020】

ここで、垂直走査ライン数をmとすれば、不揮発性メモリ15の容量を3×n×mビットとして、1画面分の輝度むら補正データを不揮発性メモリ15に記憶しておき、垂直走査に対応してそれらを読み出せばマトリクス状に配置されたすべてのピクセル回路4の輝度に対応して輝度むらを解消することもできる。これは、図2に点線で示すようにロー側

40

走査回路7により垂直走査に応じて不揮発性メモリ15のアドレスを更新しながらアクセスして垂直走査位置に対応した輝度補正データをその都度不揮発性メモリ15から読出して輝度むら補正する駆動電流を生成するものである。
なお、この不揮発性メモリ15としては、FRAM、MRAM、EEPROM等を用いることができる。また、前記は、スイッチ回路SW1～SW3が3個の場合を例にしているが、スイッチ回路は1個でもよく、あるいは3個以上であってもよい。したがって、輝度調整するためのデータのビット数は、1ビット以上であればよい。

【0021】

次に、カレントミラー電流出力回路13について説明する。

カレントミラー電流出力回路13は、駆動電流反転回路13aと出力段カレントミラー回

50

路 13b とからなる。

駆動電流反転回路 13a は、D/A 変換回路 11 の出力を反転して出力段カレントミラー回路 13b に伝達するための回路であって、PチャネルMOSFETトランジスタTPu、TPwとからなるカレントミラー回路である。それぞれのトランジスタのソース側が電源ライン+Vccに接続されている。トランジスタTPuが入力側トランジスタであり、そのドレイン側がD/A変換回路11の出力端子11bに接続されている。トランジスタTPwが出力側トランジスタであって、そのドレイン側が出力段カレントミラー回路13bの入力端子13cに接続されている。

これによりD/A変換回路11の表示データに応じた出力電流Iaに対応して入力端子13cに駆動電流Iaを発生することができる。

10

【0022】

出力段カレントミラー回路13bは、入力端子13cと入力側カレントミラートランジスタTNxとの間に挿入されたNチャネルMOSFETトランジスタTNVと、出力段カレントミラー回路を構成するNチャネルMOSFETトランジスタTNx、TNYとを有している。トランジスタTNVは、駆動電圧レベル調整用の回路である。出力段カレントミラー回路13bのトランジスタTNxとトランジスタTNYのゲート幅比はN:1である。これらトランジスタのソースは、グランドGNDに接続され、出力側トランジスタTNYは、出力ピン9に接続されている。これにより駆動電流を1/Nとして、駆動時にはIa/Nの駆動電流を有機ELパネルの端子ピンから出力ピン9を経てシンクしてOEL素子4aを有するピクセル回路4のコンデンサCを充電する。

20

【0023】

ここで、前記のコンデンサCの充電動作を高速化するために充電電流としてピーク電流を発生する動作について次に説明する。

入力側トランジスタTNpと抵抗Rpa、スイッチ回路SWpaとは、ピーク電流生成回路14を構成していて、スイッチ回路SWpaは、駆動初期の一定期間tpだけコントロール回路5からコントロール信号CONTを受けけることなく、OFFにされ、一定期間tp後にCONTを受けてONになる。

駆動開始時点では、スイッチ回路SWpaがコントロール回路5からコントロール信号CONTを受けていないので、入力側トランジスタTNaに電流Ipが流れて、do~dn-1の各入力端子に設定されたデータに対応する倍数、例えばMの電流値M×Ip(=Ipa)が生成されてD/A変換回路11の出力端子11bにピーク電流Ia=M×Ipを発生する。そして、ピーク電流発生期間tpの終了後にコントロール信号CONTが発生してスイッチ回路SWpaがONになると、入力側トランジスタTNaに流れる電流が入力側トランジスタTNpに分流されて、これらトランジスタのゲート幅比1:9に従って入力側トランジスタTNaにIp/10が流れ、入力側トランジスタTNpに9×Ip/10の電流が流れる。その結果、出力端子11bにピーク電流値Ipaの1/10の電流が発生する。

30

なお、ピークの期間tpは、容量性負荷となる特性を持つコンデンサCがピーク電流で初期充電されればよいので、必ずしもピークの開始時点が駆動開始と一致していなくてもよい。

40

【0024】

図3は、不揮発性メモリ15をシフトレジスタ構成とした具体例の説明図である。

151は、3個並列に設けられたn段のシフトレジスタである。このシフトレジスタ151は、3ビットの平行に配置した不揮発性メモリによるデータラッチのフリップフロップ15a、フリップフロップ15b、...フリップフロップ15nをn個の出力ピン9の数に対応してn段数従属接続して構成され、各フリップフロップ15a~15nは、それぞれ3個(3ビット)平行に配置した不揮発性メモリである。

3×nビットの輝度調整のためのデータDAT(輝度調整のトリミングデータ)は、フリップフロップ15aから3ビット平行でビットシリアルに入力されてMPU8からのクロックCLKに応じて各段にシフトされ、フリップフロップ15a~15nにそれぞれ

50

輝度調整データとして記憶される。

各段の3個のフリップフロップの反転側出力*Q(図面ではQオーバー)は、3個パラレルのインバータ17を介して各出力ピン9に対応する駆動駆動電流値調整回路12のスイッチ回路SW1~SW3に出力されて、各出力ピン9に対応にこれらスイッチ回路を選択的にON/OFFする。これにより各出力ピン9を介して駆動されるOEL素子の輝度を調整して製品ごとの輝度ばらつきを低減しあるいは表示画面の輝度むらを低減する輝度調整をする。

【0025】

図4は、不揮発性メモリ15を揮発性メモリとした具体例の説明図である。

図4のシフトレジスタ152は、3個パラレルに配置したn段のシフトレジスタであるが、フリップフロップ152a, フリップフロップ152b, ... フリップフロップ152nは、データをラッチする揮発性ラッチのメモリである。

フリップフロップ152aに入力される、トリミングデータDAT(輝度調整データ)は、MPU8ではなく、コントロール回路5からビットシリアルで3ビットパラレルに出力される。同時に、フリップフロップ152a~152nは、コントロール回路5からのクロックCLKを受けてこれに応じて輝度調整データを記憶する。

この場合のトリミングデータDATは、コントロール回路5に設けられた不揮発性メモリ15aに記憶されることになる。そして、MPU8が電源スイッチSWがONされたときに、制御信号Sを発生してコントロール回路5にクロックCLKとトリミングデータDATを発生させてトリミングデータDATをシフトレジスタ152に書込む。

なお、不揮発性メモリ15aに記憶されるトリミングデータDAT(輝度調整データ)は、外部からキーボード等を介してMPU8に入力されたデータに応じてMPU8から書込まれる。

この場合、図3と同様にコントロール回路5は、MPU8であってもよい。また、輝度調整データを記憶する揮発性メモリは、このようなシフトレジスタに限定されるものではなく、RAM等の揮発性メモリであってよい。

図中、電流源16b-1, 電流源16b-2, 電流源16b-3...は、それぞれ電流値Ioを発生する基準電流複製分配回路16bの出力側の定電流源である。

【0026】

図5は、輝度むらを調整するために、マトリクス状に配置されるピクセル回路のうち有機ELパネルの画面20上において特定の位置「x」に配置されたピクセル回路を駆動する回路として駆動電流値調整回路12を有する電流駆動回路10を特別に設けた例である。

前記したように、1画面分の輝度むら補正データを不揮発性メモリ15に記憶する場合には、不揮発性メモリ15の容量を3xnxmビットとすれば、1画面分のピクセル回路4に対応して輝度補正が可能である。しかし、それでは、不揮発性メモリ15の容量が大きくなり、その制御も大変である。それを解消するのが図5の例である。

【0027】

図1の実施例では、電流駆動回路10は、水平走査1ラインの各走査位置に対応して設けられ、それぞれに駆動電流値調整回路12を有している。したがって、駆動電流値調整回路12は、垂直方向のピクセル回路4に対して共通なものになっている。同じ水平走査位置にある垂直方向のピクセル回路4に対しては平均的な輝度補正しかできない。

そこで、輝度むらが目立つ箇所(ピクセル回路4)に対応して駆動電流値調整回路12を有する電流駆動回路10を設けて、その個所だけ輝度補正をする。これにより補正データを低減できる。

輝度むらが目立つ箇所(ピクセル回路4)としては、図5の画面20上においては中央とその両側の位置を挙げることができる。それが図5の「x」で図示す画面上の位置である。この「x」の位置に対応して駆動電流値調整回路12を有する電流駆動回路10を配置する。これ以外の電流駆動回路10は、駆動電流値調整回路12を削除した図2に示す電流駆動回路とする。そして、輝度むらを調整する垂直方向のピクセル回路の位置が走査さ

10

20

30

40

50

れるときには、そのピクセルに対応する水平走査 1 ライン側の電流駆動回路側を無効にして、そのピクセルに対応して設けられた駆動電流値調整回路 12 を持つ電流駆動回路 10 から輝度むらを補正した駆動電流をそれぞれに出力ピン 9 に出力するようにする。これにより不揮発性メモリ 15 の記憶容量は、輝度むらを補正する位置の数だけでよいので、その分、駆動電流出力回路の回路規模を低減することができる。

なお、輝度むらを調整する位置「x」について、水平方向の走査位置が同じであり、垂直走査位置が相違するものは、駆動電流値調整回路 12 を持つ同じ電流駆動回路 10 を共通に使用することができる。

【0028】

具体的には、この共通の電流駆動回路 10 の駆動電流値調整回路 12 を動作させなければ、あるいは調整電流値のデータを“0”に設定すれば、駆動電流値調整回路 12 を持たない電流駆動回路 10 と同じになる。また、垂直方向走査に対応してそのとき駆動されるピクセル回路の駆動電流値を補正するデータを不揮発性メモリ 15 から読み出して設定すれば、補正するピクセル回路に対応して個々に設けた電流駆動回路 10 と同じになるからである。したがって、この場合、位置「x」に対応する水平走査位置では、各垂直走査位置に対応して不揮発性メモリ 15 に記憶する補正データだけを異なるようにして、それぞれのデータを垂直走査に応じてアクセスするようにすればよい。

【0029】

以上説明してきたが、実施例では、駆動電流値調整回路 12 を基準駆動電流を受ける電流駆動回路 10 の入力段に設けているが、この回路は、この入力段（あるいは初段）と有機 EL パネルの端子ピンを電流駆動する出力段の間であればよい。

実施例のピクセル回路のコンデンサに対する電圧値の書込みとこの電圧値のリセットの制御は、一例であって、ピクセル回路のトランジスタの数あるいはこれに接続される選択線あるいは走査線の数に応じて、書込みとリセットの制御は決定される。

また、実施例の電流駆動回路は、白黒表示のものでもよいので、R、G、Bそれぞれに対応して設けられていなくてもよい。

なお、実施例では、MOSFET トランジスタを主体として構成しているが、バイポーラトランジスタを主体としても構成してもよいことはもちろんである。また、実施例の N チャンネル型トランジスタ（あるいは npn 型）は、P チャンネル型（あるいは pnp 型）トランジスタに、P チャンネル型トランジスタは、N チャンネル（あるいは npn 型）トランジスタに置き換えることができる。この場合には、電源電圧は負となり、上流に設けたトランジスタは下流に設けることになる。

【0030】

【発明の効果】

以上説明してきたように、この発明にあっては、アクティブ型の有機 EL パネルの各ピクセル回路の構成を最小限にとどめて有機 EL パネルの外部から電流駆動して、その駆動電流自体を外部の駆動回路で設定し、かつ、これらのうち表示画面上で少なくとも分散した位置にあるピクセル回路をそれぞれに駆動する複数の電流駆動回路には電流値調整回路を設けておき、その電流値調整回路により、駆動するピクセル回路の輝度に応じて駆動電流値を調整する。このことでピクセル回路の駆動トランジスタの動作閾値のばらつきに関係なく、画面上の輝度むらを抑制することができる。より多くの電流駆動回路に電流値調整回路を設けてもよいことはもちろんである。その分、画面上の輝度むらを抑制することができる。

その結果、各ピクセル回路の回路規模を抑えて、携帯電話機、PHS 等の装置の表示画面の輝度むらを低減することがことができる。

【図面の簡単な説明】

【図 1】図 1 は、この発明のアクティブマトリックス型有機 EL の表示装置を適用した一実施例のブロック図である。

【図 2】図 2 は、そのデータ電極ドライバとしての、電流値調整回路を有するカレントミラーの端子ピン駆動回路を中心とする回路図である。

【図3】図3は、不揮発性メモリをレジスタ構成とした具体例の説明図である。

【図4】図4は、図3の不揮発性メモリを揮発性メモリのシフトレジスタ構成とした具体例の説明図である。

【図5】図5は、輝度むらを調整する電流値調整回路を有するカレントミラーの端子ピン駆動回路を分散して設けてピクセル回路を駆動する場合の説明図である。

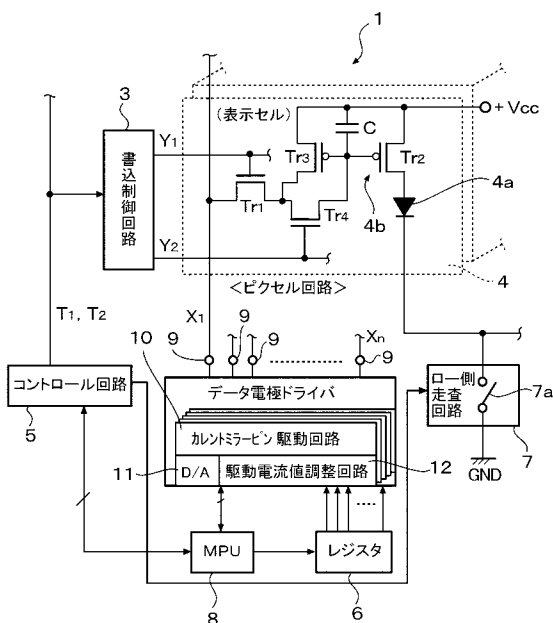
【符号の説明】

- 1 ... アクティブマトリックス型の有機EL表示装置、
- 2 ... データ電極ドライバ、 3 ... 書込制御回路、
- 4 ... ピクセル回路、 4 a ... 有機EL素子、
- 5 ... コントロール回路、
- 6 ... レジスタ、 7 ... ロー側走査回路、
- 7 a ... スイッチ回路、
- 8 ... MPU、 9 ... 出力ピン、
- 10 ... カレントミラーピン駆動回路、
- 11 ... D/A変換回路、 12 ... 駆動電流調整回路、
- 13 ... カレントミラー電流出力回路、
- 13 a ... 駆動電流反転回路、 13 b ... 出力段カレントミラー回路、
- 14 ... ピーク電流生成回路、 15 ... 不揮発性メモリ、
- 15 a ~ 15 n ... 不揮発性ラッチ(フリップフロップ)、
- 15 2 a ~ 15 2 n ... 揮発性ラッチ(フリップフロップ)
- 16 ... 基準駆動電流発生回路、 16 a ... 基準電流発生回路、
- 16 b ... 基準電流複製分配回路、
- 17 ... インパータ、 $Tr1 \sim Tr7$, $TPa \sim TPn - 1$, $TNa \sim TNn - 1$... トランジスタ。

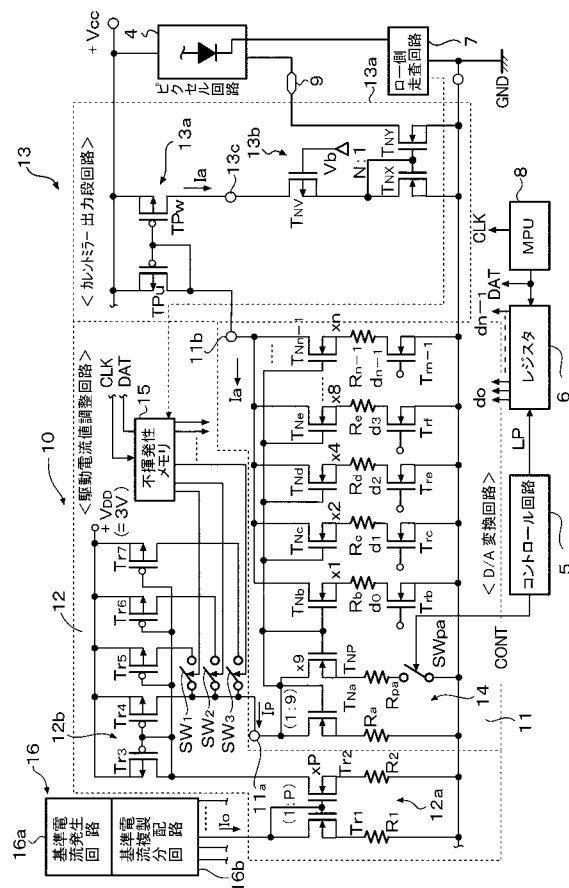
10

20

【図1】



【図2】



フロントページの続き

(51) Int.Cl.⁷

F I

テーマコード(参考)

G 0 9 G	3/20	6 2 3 F
G 0 9 G	3/20	6 2 3 R
G 0 9 G	3/20	6 2 4 B
G 0 9 G	3/20	6 3 1 B
G 0 9 G	3/20	6 3 1 K
G 0 9 G	3/20	6 4 1 D
G 0 9 G	3/20	6 4 2 A
G 0 9 G	3/20	6 4 2 J
G 0 9 G	3/20	6 5 0 M
H 0 5 B	33/14	A

专利名称(译)	用于有源矩阵型有机EL面板的驱动电路和使用该驱动电路的有机EL显示装置		
公开(公告)号	JP2004078163A	公开(公告)日	2004-03-11
申请号	JP2003163234	申请日	2003-06-09
[标]申请(专利权)人(译)	罗姆股份有限公司		
申请(专利权)人(译)	ROHM株式会社		
[标]发明人	藤沢雅憲 阿部真一		
发明人	藤沢 雅憲 阿部 真一		
IPC分类号	H01L51/50 G09G3/20 G09G3/30 H05B33/14		
FI分类号	G09G3/30.J G09G3/30.K G09G3/20.612.R G09G3/20.622.G G09G3/20.623.B G09G3/20.623.F G09G3/20.623.R G09G3/20.624.B G09G3/20.631.B G09G3/20.631.K G09G3/20.641.D G09G3/20.642.A G09G3/20.642.J G09G3/20.650.M H05B33/14.A G09G3/3241 G09G3/3275 G09G3/3283		
F-TERM分类号	3K007/AB17 3K007/BA06 3K007/DB03 3K007/GA00 5C080/AA06 5C080/BB05 5C080/DD05 5C080/DD22 5C080/EE29 5C080/EE30 5C080/FF11 5C080/JJ02 5C080/JJ03 3K107/AA01 3K107/BB01 3K107/CC33 3K107/EE03 3K107/HH04 5C380/AA01 5C380/AB06 5C380/AB34 5C380/AC05 5C380/AC11 5C380/BA11 5C380/BA12 5C380/BA13 5C380/BA14 5C380/BA36 5C380/BA39 5C380/BB01 5C380/BB02 5C380/BB22 5C380/CA13 5C380/CA35 5C380/CA36 5C380/CA47 5C380/CC14 5C380/CC16 5C380/CC38 5C380/CC51 5C380/CC63 5C380/CD014 5C380/CF05 5C380/CF06 5C380/CF10 5C380/CF12 5C380/CF26 5C380/CF48 5C380/CF62 5C380/DA02 5C380/DA06 5C380/DA18 5C380/DA47 5C380/DA49 5C380/DA50 5C380/FA03 5C380/FA05 5C380/FA12 5C380/FA18 5C380/FA21 5C380/FA22 5C380/GA09 5C380/GA18		
代理人(译)	梶山 信是 山本富士雄		
优先权	2002179439 2002-06-20 JP		
其他公开文献	JP3706936B2		
外部链接	Espacenet		

摘要(译)

要解决的问题：为有源矩阵有机EL面板提供驱动电路，即使具有用于补偿驱动晶体管的操作阈值的电路，也能够减小显示图像的亮度不均匀性，以减少电路像素电路的比例，适用于高亮度彩色显示。
 SOLUTION：由于通过设置在每个像素电路外部的电流驱动电路的电流值调节电路调节驱动电流值，因此不需要用于编程控制的控制线，其用于制作驱动晶体管的操作阈值。制膜。因此，减少了每个像素电路中的晶体管数量。因此，减小了每个像素电路的电路幅度。Z

