

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2003 - 345307

(P2003 - 345307A)

(43)公開日 平成15年12月3日 (2003.12.3)

| (51) Int. Cl ⁷ | 識別記号 | F I | テ-マ-ド* (参考) |
|---------------------------|------------|---------------------|----------------------------|
| G 0 9 G 3/30 | | G 0 9 G 3/30 | J 3 K 0 0 7 K 5 C 0 8 0 |
| G 0 9 F 9/30 | 338 365 | G 0 9 F 9/30 365 | 338 5 C 0 9 4 Z |
| G 0 9 G 3/20 | 624 | G 0 9 G 3/20 624 | B |

審査請求 未請求 請求項の数 8 O L (全 14数) 最終頁に続く

(21)出願番号 特願2002 - 149325(P2002 - 149325)

(22)出願日 平成14年5月23日(2002.5.23)

(71)出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72)発明者 庄司 和雄

大阪府大阪市阿倍野区長池町22番22号 シ

ャープ株式会社内

(74)代理人 100080034

弁理士 原 謙三

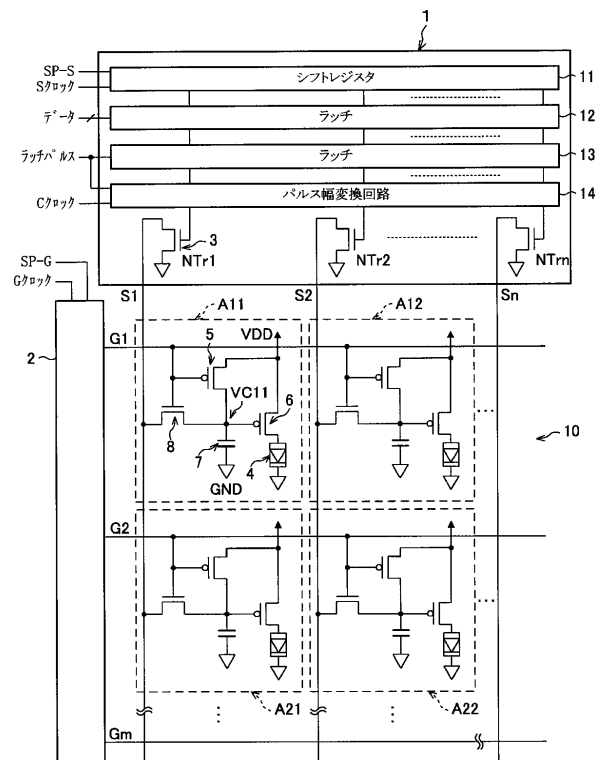
最終頁に続く

(54)【発明の名称】 表示装置およびその駆動方法

(57)【要約】

【課題】 回路規模を小さくすることができる表示装置およびその駆動方法を提供する。

【解決手段】 有機 E L 表示装置は、マトリクス状に配置される画素 A m n 毎に設けられ、充電および放電を行うコンデンサ 7 と、該各コンデンサ 7 に接続され、各コンデンサ 7 の充電および放電により階調が制御される有機 E L 素子 4 と、画素 A m n を線順次に選択して走査するための走査線 G 1 ~ G m と、選択されたラインの画素に表示データを信号線を介して供給するためのデータ駆動回路 1 とを備える。データ駆動回路 1 は、表示データをパルス幅に変換するパルス幅変換回路 1 4 と、パルス幅に基づいてコンデンサ 7 における充電または放電の時間制御を行う T F T 3 を備える。



【特許請求の範囲】

【請求項1】マトリクス状に配置される画素毎に設けられ、充電および放電を行うコンデンサと、上記画素毎に設けられ、上記各コンデンサに接続されて各コンデンサの充電および放電により階調が制御される電気光学素子と、上記画素を線順次に選択して走査するための走査線と、上記選択されたラインの画素に表示データを信号線を介して供給するためのデータ駆動回路とを備える表示装置であって、

上記データ駆動回路は、表示データをパルス幅に変換するパルス幅変換回路と、

上記パルス幅に基づいて上記コンデンサにおける充電または放電の時間制御を行うスイッチング素子とを備えることを特徴とする表示装置。

【請求項2】格子状に配された複数の走査線および信号線により形成される画素領域毎に、上記画素の走査時に上記コンデンサを放電または充電させる第1スイッチング素子と、上記画素の非走査時に上記コンデンサを充電または放電させる第2スイッチング素子と、上記電気光学素子に直列に接続され、かつ、上記コンデンサに接続される第3スイッチング素子とを備え、

上記第3スイッチング素子が導通状態となる時間および非導通状態となる時間を制御することにより、上記電気光学素子における発光の階調制御を行うことを特徴とする請求項1に記載の表示装置。

【請求項3】上記スイッチング素子のソース端子と直列に抵抗を接続することを特徴とする請求項1に記載の表示装置。

【請求項4】上記第1スイッチング素子のソース端子と直列に抵抗を接続することを特徴とする請求項2に記載の表示装置。

【請求項5】上記第2スイッチング素子のソース端子と直列に抵抗を接続することを特徴とする請求項2に記載の表示装置。

【請求項6】上記スイッチング素子、上記第1スイッチング素子、上記第2スイッチング素子、および、上記第3スイッチング素子は、薄膜トランジスタまたは金属酸化膜半導体電界効果トランジスタからなることを特徴とする請求項2に記載の表示装置。

【請求項7】上記走査線を駆動するためのゲート駆動回路および上記データ駆動回路のうち少なくともいずれかは、モノリシックに形成されていることを特徴とする請求項1に記載の表示装置。

【請求項8】走査期間に画素領域内のコンデンサに放電または充電を行い、非走査期間に充電または放電を行うことにより、電気光学素子に電流を供給するためのスイッチング素子を制御する表示装置の駆動方法であって、表示データをパルス幅に変換した後、該パルス幅に応じて、上記スイッチング素子が導通状態となる時間および非導通状態となる時間を制御することにより、上記電気

光学素子における発光の階調制御を行うことを特徴とする表示装置の駆動方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、電気光学素子を駆動する表示装置およびその駆動方法に関するものである。

【0002】

【従来の技術】近年、表示装置として、中でも自発光型素子である有機EL素子を用いた表示装置が研究開発されている。

【0003】中でも、アクティブ駆動型有機EL表示装置は、高輝度化、低消費電力化、大画面化等で利点があることより、開発が盛んにおこなわれている。

【0004】例えば、特開2002-72923号公報には、走査ライン当たりの選択期間が時間分割階調表示方式のように短くなく、さらに、動画像輪郭の発生が少なく、画素毎の輝度ばらつきが少ない階調表示が可能な電気光学素子が記載されている。

【0005】この電気光学素子について、図13・図14に基づいて説明する。

【0006】図13に示すように、表示装置は、複数の電極配線である走査線G101、G102、...と、複数の電極配線である信号線S101、S102...と、それらの交点に画素103...が設けられている。

【0007】各画素103では、TFT (Thin Film Transistor) 101のソース端子（またはドレイン端子）とコンデンサ102とは電源VDDに接続され、TFT 101のドレイン端子（またはソース端子）は有機EL素子（電気光学素子）105のアノード端子に接続される。また、TFT 104のソース端子（またはドレイン端子）は信号線に接続され、TFT 104のゲート端子は走査線に接続される。

【0008】TFT 104のドレイン端子（またはソース端子）と、TFT 106のドレイン端子（またはソース端子）と、TFT 101のゲート端子と、コンデンサ102とが接続される。

【0009】TFT 106のゲート端子と、ダイオード107（TFTのソース・ゲート間電極もしくはドレイン・ゲート間電極を短絡させて構成した）のカソード端子と、制御電極PG（PG101、...）とが接続される。また、TFT 106のソース端子（またはドレイン端子）とコンデンサ108とが接続される。コンデンサ108と有機EL素子105のカソード端子とは、アース端子GNDに接続される。

【0010】次に、図13に示す電気光学素子の駆動について、図14を用いて説明する。

【0011】ここで、図14は、上から、走査線G101に入力されたパルス（G101への印加電圧VG1）、走査線G102に入力されたパルス（G102へ

の印加電圧VG2)、走査線G103にされたパルス(G103への印加電圧VG3)、信号線S101にされたパルス(S101への印加電圧VS1)、信号線S102にされたパルス(S102への印加電圧VS2)、制御電極PG101にされたパルス(制御電極PG101への印加電圧)、TFT101のゲート端子電圧VC1、TFT106のドレイン端子電圧VP1を示す。また、TFT104およびTFT106はともにNch型TFTである。

【0012】まず、TFT104のゲート電圧VG1が電圧V_{ON}となると、TFT104のソース・ドレイン間が導通状態となる。そして、コンデンサ102のTFT104のドレイン端子側の電位(VC1)が信号線S101の電位となり、コンデンサ102に電荷が充電される。

【0013】次にTFT104のゲート電圧VG1が電圧V_{OFF}となると、TFT104のソース・ドレイン間が非導通状態となる。

【0014】この後、制御電極PG101が電圧V_{ON}となりダイオード107が逆極性状態となると、TFT106のゲート電圧が電圧V_{ON}となり、TFT106のソース・ドレイン間が導通状態となる。そして、コンデンサ102に充電されていた電荷の一部がコンデンサ108に移動する。

【0015】続いて、TFT106のゲート電圧が電圧V_{OFF}となると、TFT106のソース・ドレイン間は非導通状態となる。また、制御電極PG101が電圧V_{OFF}となることよりダイオード107が順極性状態となる。これにより、コンデンサ108に充電されていた電荷の一部がダイオード107を通じてアース端子GNDへ放電される。

【0016】このとき、コンデンサ102の容量をC102、コンデンサ108の容量をC108とすると、この周期T1後のTFT101のゲート電位VC1は $VC1 = VS1 \times C102 / (C102 + C108)$ となる。

【0017】このようにして、TFT104のソース・ドレイン間が非導通状態となっている間に制御電極PG101の電圧を周期T1でHIGH/LOWさせ、コンデンサ102に充電された電荷をコンデンサ108を通じて放電させる。

【0018】TFT101がNch型TFTの場合、TFT101のゲート電圧VC1がしきい電圧V_{th}より大きい間は、TFT101は導通状態となり、その間有機EL素子105に電流が流れて発光する。

【0019】また、TFT101がPch型TFTの場合、TFT101のゲート電圧VC1が、しきい電圧V_{th}より小さくなってからTFT101は導通状態となり、この間有機EL素子105に電流が流れて発光する。

【0020】従って、TFT104が導通状態となったときコンデンサ102へ保持する電位VS1を制御することで、有機EL素子105の発光時間を制御し、階調表示を行っている。

【0021】このようにして1フレーム期間に1回画素を選択するため、時間分割階調のように走査ライン当たりの選択期間が短くなるという欠点がなく、各画素を構成する有機EL素子は必ず画素が選択されてから、コンデンサ102へ保持された電圧に依存した期間連続的に発光する。

【0022】これにより、時間分割階調方式とは異なり、動画偽輪郭の発生が少なく、コンデンサ102に充電した電荷を同一工程で作ったコンデンサ108を用いて放電させるので、コンデンサ102とコンデンサ108との容量比が揃い易く、画素毎の輝度ばらつきの少ない表示が得られる。

【0023】なお、図13においては走査線を駆動する回路(走査線駆動回路)や信号線を駆動する回路(信号線駆動回路)は示されていないが、実際にはこのような駆動回路が必要となる。例えば、単結晶Si基板を用いて形成された走査線駆動回路(ゲート駆動回路)や信号線駆動回路(データ駆動回路)を、画素回路を形成した有機ELパネルに接続したり、多結晶Si(ポリシリコン)薄膜を用いて画素回路と走査線駆動回路と信号線駆動回路とをモノリシックに形成したりしている。

【0024】ところで、走査線駆動回路は2値の電圧を出力するため比較的簡素な回路構成となる。一方、信号線駆動回路は必要とする階調数に応じて多段階の電圧を出力する必要があるため、走査線駆動回路と比較すると構成が複雑となる。

【0025】ここで、信号線駆動回路の構成の一例を図15に示す。図15に示すように、信号線駆動回路は、シフトレジスタ151、ラッチ回路152・153、および、DAコンバーター(DAC)と出力バッファとからなる回路154を備える。

【0026】まず、シフトレジスタ151には、スタートパルスSPとスタートパルスSPをシフトさせるためのクロック信号CKとがされる。スタートパルスSPは、クロック信号CKによってシフトされるとともに、ラッチ回路152に出力される。

【0027】また、ラッチ回路152には、階調数に応じた複数の表示データがされ、表示データを順次ラッチする。全ての信号線を駆動するための表示データがラッチ回路152においてラッチされた後、ラッチ回路153には、ラッチパルスがされ、かつ、ラッチされた表示データがラッチ回路152からされる。ラッチ回路153において、表示データは、1走査線を駆動する期間保持される。

【0028】回路154は、DACおよび出力バッファからなり、DACを行うための基準電源がされる。

回路154は、ラッチ回路152にてラッチされている表示データをDACにおいてアナログの電圧に変換し、出力バッファを通じて信号線に出力する。

【0029】また、回路154において1信号線に対応するDACの構成の一例を図16に示す。

【0030】DACは、デコーダー160、抵抗161...、および、スイッチ(SW)162...を備える。

【0031】デコーダー160には、ラッチ回路153から出力された表示データが入力される。例えば、表示データが6bit(階調数64)の場合、デコーダー160には、6本のバイナリー信号が入力され、64本のデコードされた信号が出力される。

【0032】抵抗161は、DACに入力された基準電源1と基準電源2との間に直列に挿入される抵抗で、表示データが6bitの場合、63個挿入される。スイッチ162はデコーダー160の出力信号により制御されるスイッチであり、基準電源1-2間を抵抗にて分圧された64電圧のうち、どの電圧を出力バッファへ出力するかを決めている。このスイッチは64個必要となる。

【0033】

【発明が解決しようとする課題】しかしながら、上述した構成の信号線駆動回路では、例えば、表示データが7bitの場合は、抵抗、スイッチがそれぞれ127個、128個必要となり、また、表示データが8bitの場合は、それぞれ255個、256個必要となり、回路規模が大きくなる。

【0034】また、トランジスタのドレイン端子とゲート端子とを短絡させて抵抗を形成すると考えると、合計511個のトランジスタが必要となり、回路規模が大きくなる。

【0035】従って、例えば単結晶Si上に図16に示すような構成のDACを形成する場合、その回路規模が大きいため、チップ面積の増加を伴う。これにより、表示装置を製造する際のコストアップを招来する。

【0036】また、ポリシリコン上に、信号線駆動回路をモノリシック形成する場合は、表示面以外の回路形成面積が大きくなることにより、表示装置の小型化が困難になる。これにより、表示装置を製造する際の歩留まりが低下し、従って、コストアップになるという問題が発生していた。

【0037】本発明は、上記の問題点を鑑みてなされたものであり、その目的は、回路規模を小さくすることができる表示装置およびその駆動方法を提供することにある。

【0038】

【課題を解決するための手段】本発明の表示装置は、上記の課題を解決するために、マトリクス状に配置される画素毎に設けられ、充電および放電を行うコンデンサと、上記画素毎に設けられ、上記各コンデンサに接続されて各コンデンサの充電および放電により階調が制御さ

れる電気光学素子と、上記画素を線順次に選択して走査するための走査線と、上記選択されたラインの画素に表示データを信号線を介して供給するためのデータ駆動回路とを備える表示装置であって、上記データ駆動回路は、表示データをパルス幅に変換するパルス幅変換回路と、上記パルス幅に基づいて上記コンデンサにおける充電または放電の時間制御を行うスイッチング素子とを備えることを特徴としている。

【0039】通常、抵抗やスイッチ用トランジスタを備えたDACコンバータ(DAC)をデータ駆動回路に用いる場合、例えば256階調(8ビット)を表示させるとすると、1個の抵抗をトランジスタのドレイン端子とゲート端子とを短絡させて形成するとしても、1本の信号線ごとに、合計511個のトランジスタが必要となる。

【0040】しかしながら、上記の構成によれば、データ駆動回路は、各信号線に対応するように抵抗やスイッチなどを設けるのではなく、パルス幅変換回路とスイッチング素子を備える。

【0041】パルス幅変換回路としては、例えば、カウンター、コンパレータおよびSRフリップフロップを備える。ここで、カウンターの回路は全信号線に対して1つでよく、各信号線に対して必要な回路としては、コンパレータおよびSRフリップフロップの回路となる。

【0042】例えば、8ビットカウンターは多く見積もっても240個程度のトランジスタで作製することができる。このため、例えば240本の信号線があるとする、1本の信号線あたりに必要なトランジスタの数は1個となる。また、コンパレータおよびSRフリップフロップの回路は200個程度のトランジスタで作製することができる。

【0043】従って、1本の信号線あたりに必要なトランジスタの数を少なくして、回路規模の縮小化を図ることができる。

【0044】また、例えば、単結晶Si(シリコン)ウエハー上に回路を形成した場合、1枚のウエハーから取れるチップ数が増加する。この結果、表示装置の製造においてコストダウンを図ることができる。

【0045】上記の表示装置は、格子状に配された複数の走査線および信号線により形成される画素領域毎に、画素の走査時にコンデンサを放電または充電させる第1スイッチング素子と、画素の非走査時にコンデンサを充電または放電させる第2スイッチング素子と、電気光学素子に直列に接続され、かつ、コンデンサに接続される第3スイッチング素子とを備え、第3スイッチング素子が導通状態となる時間および非導通状態となる時間を制御することにより、電気光学素子における発光の階調制御を行うことが好ましい。

【0046】上記の構成によれば、電気光学素子に流れる電流を、コンデンサの充電および放電と、第3スイ

チング素子のしきい電圧とによって制御することができる。従って、表示データに応じて電気光学素子の発光時間を変化させて階調駆動を行うことができる。

【0047】上記の表示装置は、少なくとも、スイッチング素子のソース端子、第1スイッチング素子のソース端子、または、第2スイッチング素子のソース端子と直列に抵抗を接続することが好ましい。

【0048】上記の構成によれば、抵抗を備えることにより、走査時にコンデンサを放電する際、定電流で放電することができる。従って、表示データに対してコンデンサの放電電荷量が比例し、表示データに対して電気光学素子の発光時間が比例することとなる。

【0049】この結果、階調表示のリニアリティ特性の向上を図ることができる。

【0050】なお、スイッチング素子のソース端子、または、第1スイッチング素子のソース端子のいずれかと直列に抵抗を接続し、かつ、第2スイッチング素子のソース端子スイッチング素子のソース端子にも直列に抵抗を接続することにより、さらに、階調表示のリニアリティ特性の向上を図ることができる。

【0051】上記の表示装置は、スイッチング素子が、薄膜トランジスタまたは金属酸化膜半導体電界効果トランジスタからなることが好ましい。

【0052】上記の構成によれば、スイッチング素子を簡単に形成することができる。

【0053】上記の表示装置は、走査線を駆動するためのゲート駆動回路および上記データ駆動回路のうち少なくともいずれかは、モノリシックに形成されていることが好ましい。

【0054】上記の構成によれば、データ駆動回路およびゲート駆動回路のうちの少なくともいずれかを画素における回路と同一基板上に形成することとなり、表示画面以外の周辺エリアに配置される駆動回路の回路面積を小さくすることができる。

【0055】従って、例えば表示パネルの狭額縁化を図ることができ、表示装置の小型化を図ることができる。また、表示パネルの歩留まりが向上し、表示装置の製造においてコストダウンを図ることができる。

【0056】本発明の表示装置の駆動方法は、上記の課題を解決するために、走査期間に画素領域内のコンデンサに放電または充電を行い、非走査期間に充電または放電を行うことにより、電気光学素子に電流を供給するためのスイッチング素子を制御する表示装置の駆動方法であって、表示データをパルス幅に変換した後、該パルス幅に応じて、スイッチング素子が導通状態となる時間および非導通状態となる時間を制御することにより、上記電気光学素子における発光の階調制御を行うことを特徴としている。

【0057】上記の方法によれば、電気光学素子に流れる電流を、コンデンサの充電および放電と、スイッチン

グ素子のしきい電圧とによって制御することができる。従って、表示データに応じて電気光学素子の発光時間を変化させて階調駆動を行うことができる。

【0058】また、表示データをパルス幅に変換することにより、例えば、各信号線に対して抵抗やスイッチを設けることなく、1本の信号線あたりに必要なトランジスタの数を少なくして、表示装置における回路規模の縮小化を図ることができる。

【0059】

【発明の実施の形態】本発明の実施の一形態について図1～図12に基づいて説明すれば、以下の通りである。

【0060】図1は、本実施の形態に係る表示装置として、有機エレクトロルミネッセンス表示装置（以下、有機EL表示装置（表示装置）と称する）の要部の構成を示す。同図に示すように、本有機EL表示装置は、有機EL素子（有機エレクトロルミネッセンス表示素子）4を有する表示パネル10、データ駆動回路1、および、ゲート駆動回路2を備えている。

【0061】表示パネル10は、マトリクス状に配された複数の画素A11～Amn（m、nは自然数）により構成されている。これらの画素を駆動することにより、画像データの表示を行う。

【0062】表示パネル10には、図示しない基板上において、画素ごとに、有機EL素子4、Pch型の薄膜トランジスタ（以下、TFT：Thin Film Transistorと称する）5・6、コンデンサ7、および、Nch型のTFT8を備える。

【0063】各TFT（第1TFT、第1スイッチング素子）8において、そのゲート端子は、表示画面の行方向に並ぶTFT8間で同じ走査線Gi（1 ≤ i ≤ m、iは自然数）に接続されている。また、各TFT8において、そのソース端子は、表示画面の列方向に並ぶTFT8間で同じ信号線Sj（1 ≤ j ≤ n、jは自然数）に接続されている。

【0064】即ち、走査線Giと信号線Sjとは、格子状に配列された電極配線であり、その交点（交差部）付近には、例えば、ゲート端子が走査線Giに、ソース端子が信号線Sjに接続されるスイッチング素子であるTFT8が形成されている。

【0065】TFT（第2TFT、第2スイッチング素子）5のソース端子とTFT（第3TFT、第3スイッチング素子、スイッチング素子）6のソース端子とは、電源VDDに接続される。TFT6のドレイン端子は有機EL素子（電気光学素子）4のアノード端子に接続される。また、有機EL素子4のカソード端子はアース端子GNDに接続される。

【0066】TFT5のドレイン端子とTFT6のゲート端子とTFT8のドレイン端子とコンデンサ7の一方の端子とは接続されており、この接続点における電位は、各画素に対応してVcmnとなっている。また、コ

ンデンサ7の他方の端子はアース端子GNDに接続される。

【0067】有機EL素子4は、自発光素子であり、電流が流れると発光する発光層を有する。この発光層は、発光状態と非発光状態との間で状態変化する。

【0068】走査線Giは、マトリクス状に配置される画素A11～Amnを線順次に選択して走査するものであり、ゲート駆動回路2に接続される。

【0069】ゲート駆動回路2は、走査線Giを順次駆動するものであり、スタートパルスSP-Gと、スタートパルスSP-Gをシフトさせるためのクロック信号(Gクロック)とが入力される。

【0070】信号線Sjは、走査線Giによって選択されたラインの画素にデータ信号を供給するものであり、データ駆動回路1に接続される。

【0071】データ駆動回路1は、シフトレジスタ11、第1ラッチ回路12、第2ラッチ回路13、パルス幅変換回路14、および、TFT(スイッチング素子、NTr1～NTrn)3を備える。

【0072】ここで、本実施の形態に係る有機EL表示装置において特徴的な構成であるパルス幅変換回路14の構成および動作について、図2・図3に基づいて説明する。

【0073】図2に示すように、パルス幅変換回路14は、カウンター21と、コンパレータおよびセット・リセット・フリップフロップ(SRフリップフロップ)からなるコンパレータ・SRF/F22...とを備える。コンパレータ・SRF/F22は、各信号線Sjに対応して設けられている。コンパレータ・SRF/F22からの出力は、Nch型のTFT3を介して各信号線Sjに入力される。

【0074】カウンター21には、クロック信号であるCクロックと、1つの走査線Giを駆動する駆動期間ごとに出力されるラッチパルスとが入力される。

【0075】カウンター21からの出力信号は、コンパレータ・SRF/F22に入力される。また、コンパレータ・SRF/F22には、第2ラッチ回路13から出力される後述する表示データとラッチパルスとが入力される。

【0076】なお、コンパレータ・SRF/F22におけるコンパレータでは、表示データとカウンター21からの出力信号とを比較する。このため、カウンターのビット数は、表示データのビット数にあわせて設定される。

【0077】次に、パルス幅変換回路14の動作について、図3を用いて説明する。ここで、階調数は8(3ビット)とする。

【0078】ある信号線Sjに対応する表示データの階調を7とする。このとき、コンパレータでは表示データ「111」と、カウンターからの出力信号Q3、Q

2、Q1とを比較し、一致した時点でSRフリップフロップに信号を出力する。

【0079】そして、SRフリップフロップは入力された信号を“H”から“L”に変化させる。即ち、出力信号Os(Osj)は、“L”になる。その後、SRフリップフロップにラッチパルスが入力されると、SRフリップフロップは入力された信号を“H”に変化させる。即ち、出力信号Os(Osj)は“H”になり、カウンターはリセットされる。

【0080】例えば、信号線Sjの隣の信号線S(j+1)に対応する表示データの階調を3とすると、「011」と、カウンターからの出力信号Q3、Q2、Q1とを比較し、一致した時点でSRフリップフロップに信号を出力する。

【0081】そして、SRフリップフロップは入力された信号を“H”から“L”に変化させる。即ち、出力信号Os(Os(j+1))は“L”になる。その後、SRフリップフロップにラッチパルスが入力されると、SRフリップフロップは入力された信号を“H”に変化させる。即ち、出力信号Os(Os(j+1))は“H”になり、カウンターはリセットされる。

【0082】このようにして、パルス幅変換回路14は、表示データをパルス幅に変換する。

【0083】ここで、データ駆動回路1における信号について説明する。

【0084】まず、図1に示すように、シフトレジスタ11には、スタートパルスSP-SとスタートパルスSP-Sをシフトさせるためのクロック信号(Sクロック)とが入力される。スタートパルスSP-Sは、クロック信号(Sクロック)によってシフトされるとともに、第1ラッチ回路12に出力される。

【0085】また、第1ラッチ回路12には、階調数に応じた複数の表示データ(データ)が入力され、第1ラッチ回路12からの出力に応じた表示データを順次ラッチする。全ての信号線Sjを駆動するための表示データが第1ラッチ回路12においてラッチされた後、第2ラッチ回路13には、ラッチパルスとともに、ラッチされた表示データが第1ラッチ回路12から入力される。

【0086】そして、表示データは、1つの走査線Giを駆動する駆動期間、第2ラッチ回路13においてラッチされた後、パルス幅変換回路14においてパルス幅に変換され、TFT3のゲート端子に入力される。

【0087】このように、データ駆動回路1は、各信号線に対応するように抵抗やスイッチなどを設けるのではなく、パルス幅変換回路14とTFT3とを備える。これにより、パルス幅変換回路14におけるカウンターの回路は全信号線に対して1つでよく、各信号線に対して必要な回路としては、コンパレータおよびSRフリップフロップの回路となる。

【0088】例えば、8ビットカウンターは多く見積も

っても240個程度のトランジスタで作製することができる。このため、例えば240本の信号線があるとする

と、1本の信号線あたりに必要なトランジスタの数は1個となる。また、コンパレータおよびSRフリップフロップの回路(コンパレータ・SRF/F22)は200個程度のトランジスタで作製することができる。

【0089】従って、例えば、コンパレータ・SRF/F22を200個のトランジスタで作製するとすれば、カウンタとあわせると、合計で201個のトランジスタで作製することができる。

【0090】通常、抵抗やスイッチ用トランジスタを備えたDAコンバータ(DAC)をデータ駆動回路に用いる場合、256階調(8ビット)を表示させるとすると、1個の抵抗をトランジスタのドレイン端子とゲート端子とを短絡させて形成するとしても、1本の信号線ごとに、合計511個のトランジスタが必要となる。

【0091】しかしながら、上述したように、データ駆動回路1にパルス幅変換回路14とTFT3とを備える場合、1本の信号線あたりに必要なトランジスタの数は半分以上となり、回路規模の縮小化を図ることができ

る。

【0092】これにより、例えば、単結晶Si(シリコン)ウエハー上に回路を形成した場合、1枚のウエハーから取れるチップ数が増加する。従って、有機EL表示装置の製造においてコストダウンを図ることができる。

【0093】また、例えば、ポリシリコンTFT技術により、データ駆動回路1およびゲート駆動回路2をモノリシックに形成する場合、即ち、データ駆動回路1およびゲート駆動回路2を画素における回路と同一基板上に形成した場合、表示画面以外の周辺エリアに配置される

駆動回路の回路面積を小さくすることができる。

【0094】これにより、表示パネル10の狭額縁化を図ることができ、有機EL表示装置の小型化を図ることができる。また、表示パネル10の歩留まりが向上し、有機EL表示装置の製造においてコストダウンを図ることができる。

【0095】以下、データ駆動回路1およびゲート駆動回路2からの信号、画素における電位および発光(階調制御)について、図1および図4に基づいて説明する。

【0096】ここで、図4は、上から、ゲート駆動回路2から走査線G1に入力されたパルス(G1への印加電圧)、ゲート駆動回路2から走査線G2に入力されたパルス(G2への印加電圧)、データ駆動回路1から信号線S1に入力されたパルス(S1への印加電圧)、データ駆動回路1から信号線S2に入力されたパルス(S2への印加電圧)、画素A11における電位VC11(画素A11におけるTFT5のドレイン端子とTFT6のゲート端子とTFT8のドレイン端子とコンデンサ7の一方の端子との接続点における電位)、画素A11にお

ける有機EL素子4が発光している期間(A11の発光)を示す。

【0097】まず、走査線G1が走査されると、TFT8のゲート電圧が電圧 V_{ON} となる。このとき、TFT8のソース・ドレイン間は導通状態となるとともに、TFT5は非導通状態となる。

【0098】データ駆動回路1におけるTFT3(出力トランジスタNTr1)の出力が表示データに応じたパルス幅となる時間、TFT8のソース端子は、アース端子GNDに導通する。

【0099】このため、1フィールド期間前の駆動でVDDに充電されたコンデンサ7は放電をはじめ。即ち、NTr1がオフになる時間(コンパレータ・SRF/F22からの出力信号Os1が“L”になる時間)に応じて電位VC11はVDDから下がりはじめ、GND~VDD間の電位になる。また、NTr1が非導通状態になると、信号線S1はハイインピーダンス(HZ)になり、TFT8が導通状態でもコンデンサ7の電荷保持状態は変化しない。

【0100】このとき、TFT6のゲート電位であるVC11がVDDから下がり、TFT6のしきい電圧である V_{th} 以下になるとTFT6は導通状態になる。このため、有機EL素子4に電流が流れ、画素A11における有機EL素子4は発光をはじめ。

【0101】次に、走査線G1が非走査期間になると、TFT8のゲート電圧が電圧 V_{OFF} となる。このとき、TFT8のソース・ドレイン間は非導通状態となるとともに、TFT5のソース・ドレイン間は導通状態となる。これにより、コンデンサ7は充電をはじめ、電位VC11が V_{th} を越えるとTFT6は非導通状態となり、画素A11における有機EL素子4は発光を停止する。

【0102】コンデンサ7は次のフィールドの走査が開始されるまで、電位VC11がVDDに近づくように充電される。このようにして、表示データに応じて有機EL素子4の発光時間を変化させて階調駆動(階調制御)を行う。

【0103】なお、ここではTFT8とTFT5とのゲート信号(ゲート端子に入力される信号)を同じとしたが、TFT5のゲート信号としては、走査線の非走査期間内でTFT5のソース・ドレイン間を導通状態にさせるのであれば、必ずしもTFT8のゲート信号と同じにする必要はない。

【0104】また、走査線G1が非走査期間になって走査線G2が走査されると、上記と同様に、VC22が V_{th} 以下になると画素A22における有機EL素子4は発光をはじめ。そして、さらに走査線G2が非走査期間になり、電位VC22が再び V_{th} を越えると、画素A22における有機EL素子4は発光を停止する。

【0105】なお、図1に記載の構成においては、TFT8をNch型、TFT5をPch型としたが、これに限定されるものではなく、例えば、TFT8をPch型、TFT5をNch型としてもよく、この場合は、走査線G1に inputsする信号の極性を上述したものと逆にすればよい。

【0106】また、TFT8およびTFT5をともにNch型としてもよく、この場合について、図5を用いて説明する。ここでは、Pch型のTFT5のかわりにNch型のTFT30を備える。なお、図1に示す構成要素と同等の機能を有する構成要素については、同一の符号を付記してその説明を省略する。

【0107】図5に示すように、TFT8のゲート端子には走査線Giが、TFT30のゲート端子には制御線CGi(図5においてはCG1)($i = 1, 2, \dots, n$, i は自然数)が接続される。制御線CGiは、TFT8のゲート端子とTFT30のゲート端子とに対して、別個に信号を入力することができるようにするために設けられた電極配線である。

【0108】このように、TFT8とTFT30とがともにNch型の場合は、制御線CGiを各走査線Giに対応するように追加することで、TFT5を用いる場合と同様の効果が得られる。

【0109】また、TFT8とTFT30とがともにPch型の場合は、走査線Giと制御線CGiとに入力する信号の極性を、ともにNch型の場合とは逆にすればよい。

【0110】なお、図1において、TFT6はPch型としたが、これに限定されるものではなく、図7に示すようにNch型としてもよい。同図に示すように、TFT6のかわりにNch型のTFT41を用いる。電源VDDには有機EL素子4のアノード端子、コンデンサ52の一方の電極、およびPch型のTFT51のソース端子が接続される。また、有機EL素子4のカソード端子はTFT41のドレイン端子に接続される。

【0111】このような構成であっても、図1に示すデータ駆動回路1を用いることにより、上記と同様の効果が得られる。

【0112】また、図6に示すように、電源VDDには有機EL素子4のアノード端子が接続され、有機EL素子4のカソード端子はTFT41のドレイン端子に接続されるような構成としてもかまわない。TFT41のソース端子はアース端子GNDに接続され、TFT41のゲート端子はコンデンサ7とTFT8のドレイン端子とTFT42のドレイン端子に接続される。

【0113】このときのデータ駆動回路1の構成を図8に示す。即ち、パルス幅変換回路14から出力された信号は、Pch型のTFT(出力トランジスタ)60に入力される。TFT(PTr1~PTrn)60は、ソース端子は電源VDDに接続され、ドレイン端子は信号線

Sjに接続される。

【0114】図8に示すデータ駆動回路1を用いた場合の、画素A11における電位VC11および発光について、図9に基づいて説明する。ここで、走査線G1への印加電圧、走査線G2への印加電圧、信号線S1への印加電圧、および、信号線S2への印加電圧については図4に示すものと同じである。

【0115】走査線G1が走査されると、TFT8のソース・ドレイン間は導通状態となり、TFT42のソース・ドレイン間は非導通状態となる。このとき、TFT8のソース端子は、データ駆動回路1の出力トランジスタPTr1の出力が表示データに応じたパルス幅の時間、電源VDDに導通する。

【0116】このため、1フィールド前の駆動でアース端子GNDに放電されたコンデンサ7は充電をはじめ、PTr1がオフになる時間に応じて電位VC11はGND~VDD間の電位になる。PTr1が非導通状態になると、信号線S1はハイインピーダンス(HZ)になり、TFT8が導通状態でもコンデンサ7の電荷保持状態は変化しない。

【0117】ここで、TFT41のゲート電位であるVC11が、TFT41のしきい電圧であるVth以上になるとTFT41は導通状態になるため、有機EL素子4に電流が流れ、有機EL素子4は発光をはじめ。

【0118】次に、走査線G1の非走査期間になると、TFT8のソース・ドレイン間が非導通状態となり、TFT42のソース・ドレイン間が導通状態となるため、コンデンサ7はアース端子GNDにむかって放電をはじめ。ここで、電位VC11がVth以下になるとTFT41は非導通状態となり、有機EL素子4は発光を停止する。

【0119】また、コンデンサ7は次のフィールドの走査が開始されるまで、アース端子GNDにむかって放電される。このようにして、表示データに応じてパルス幅を変化させることで有機EL素子4の発光時間を変化させて階調表示を行うため、図1で示された回路と同様の効果がある。

【0120】さらに、図1に示す各TFT3に、抵抗を接続してもかまわない。この場合の構成を図10に示す。

【0121】同図に示すように、図1に示すデータ駆動回路1において、出力トランジスタであるTFT3のソース端子とGNDとの間に抵抗70が挿入されている。この回路の動作は図4に示すタイミングチャートと同一である。

【0122】抵抗70を備えることにより、走査時にコンデンサ7を放電する際、定電流で放電することができる。これにより、表示データに対してコンデンサ7の放電電荷量が比例する。従って、表示データに対して有機EL素子4の発光時間が比例することとなり、抵抗70

を備えていない場合よりも、さらに、階調表示のリニアリティ特性の向上を図ることができる。

【0123】また、例えば、抵抗を T F T 3 に接続するのではなく、信号線 S j と T F T 8 との間に挿入してもかまわない。この場合の構成を図 11 に示す。

【0124】同図に示すように、T F T 8 のソース端子と信号線 S j 間に抵抗 80 を挿入する。これにより、上記と同様、走査時にコンデンサ 7 を放電する際、定電流で放電できるため、表示データに対してコンデンサ 7 の放電電荷量が比例する。これにより、表示データに対し

10 有機 E L 素子 4 の発光時間が比例することとなり、抵抗 80 を備えていない場合よりも、さらに、階調表示のリニアリティ特性の向上を図ることができる。

【0125】さらに、例えば、抵抗を T F T 5 と電源 V D D との間に挿入してもかまわない。この場合の構成を図 12 に示す。

【0126】同図に示すように、T F T 5 のソース端子と電源 V D D との間に抵抗 90 を挿入する。これにより、非走査時にコンデンサ 7 を充電する際、定電流で充電できるため、走査期間中に放電された電位から V D D

20 への充電が表示データに比例して充電することができる。

【0127】従って、表示データに対して T F T 6 が導通している時間が比例し、有機 E L 素子 4 の発光時間が比例することとなる。この結果、抵抗 90 を備えていない場合よりも、さらに、階調表示のリニアリティ特性の向上を図ることができる。

【0128】なお、この図 12 に示す構成と、図 10 または図 11 に示す構成とを組み合わせることにより、さら

30 以上に一層、階調表示のリニアリティ特性の向上を図ることができる。

【0129】なお、データ駆動回路 1 の出力用スイッチング素子（出力トランジスタ）や各画素におけるスイッチング素子としては、T F T に限定されるものではなく、例えば、M O S F E T（金属酸化膜半導体電界効果トランジスタ：metal-oxide-semiconductor field-effect-transistor）や、他のスイッチング素子、あるいは、バイポーラ型トランジスタなどであってもかまわない。

【0130】また、表示装置としては、有機 E L 表示装置

40 41 に限定されるものではなく、液晶表示装置（LCD：liquid crystal display）であってもかまわない。

【0131】以上のように、表示装置は、マトリクス状に配置される画素毎に設けられ、充電および放電を行うコンデンサ 7・52 と、上記画素毎に設けられ、上記各コンデンサ 7・52 に接続されて各コンデンサ 7・52 の充電および放電により階調が制御される有機 E L 素子 4 と、上記画素を線順次

駆動回路 1 とを備える。

【0132】また、上記データ駆動回路 1 は、表示データをパルス幅に変換するパルス幅変換回路 14 と、上記パルス幅に基づいて上記コンデンサ 7・52 における充電または放電の時間制御を行う T F T 3・60 とを備える。

【0133】

【発明の効果】本発明の表示装置は、以上のように、マトリクス状に配置される画素毎に設けられ、充電および放電を行うコンデンサと、上記画素毎に設けられ、上記各コンデンサに接続されて各コンデンサの充電および放電により階調が制御される電気光学素子と、上記画素を線順次

50 51 52 53 54 55 56 57 58 59 60 61 62 63 64 65 66 67 68 69 70 71 72 73 74 75 76 77 78 79 80 81 82 83 84 85 86 87 88 89 90 91 92 93 94 95 96 97 98 99 100 101 102 103 104 105 106 107 108 109 110 111 112 113 114 115 116 117 118 119 120 121 122 123 124 125 126 127 128 129 130 131 132 133 134 135 136 137 138 139 140 141 142 143 144 145 146 147 148 149 150 151 152 153 154 155 156 157 158 159 160 161 162 163 164 165 166 167 168 169 170 171 172 173 174 175 176 177 178 179 180 181 182 183 184 185 186 187 188 189 190 191 192 193 194 195 196 197 198 199 200 201 202 203 204 205 206 207 208 209 210 211 212 213 214 215 216 217 218 219 220 221 222 223 224 225 226 227 228 229 230 231 232 233 234 235 236 237 238 239 240 241 242 243 244 245 246 247 248 249 250 251 252 253 254 255 256 257 258 259 260 261 262 263 264 265 266 267 268 269 270 271 272 273 274 275 276 277 278 279 280 281 282 283 284 285 286 287 288 289 290 291 292 293 294 295 296 297 298 299 300 301 302 303 304 305 306 307 308 309 310 311 312 313 314 315 316 317 318 319 320 321 322 323 324 325 326 327 328 329 330 331 332 333 334 335 336 337 338 339 340 341 342 343 344 345 346 347 348 349 350 351 352 353 354 355 356 357 358 359 360 361 362 363 364 365 366 367 368 369 370 371 372 373 374 375 376 377 378 379 380 381 382 383 384 385 386 387 388 389 390 391 392 393 394 395 396 397 398 399 400 401 402 403 404 405 406 407 408 409 410 411 412 413 414 415 416 417 418 419 420 421 422 423 424 425 426 427 428 429 430 431 432 433 434 435 436 437 438 439 440 441 442 443 444 445 446 447 448 449 450 451 452 453 454 455 456 457 458 459 460 461 462 463 464 465 466 467 468 469 470 471 472 473 474 475 476 477 478 479 480 481 482 483 484 485 486 487 488 489 490 491 492 493 494 495 496 497 498 499 500 501 502 503 504 505 506 507 508 509 510 511 512 513 514 515 516 517 518 519 520 521 522 523 524 525 526 527 528 529 530 531 532 533 534 535 536 537 538 539 540 541 542 543 544 545 546 547 548 549 550 551 552 553 554 555 556 557 558 559 560 561 562 563 564 565 566 567 568 569 570 571 572 573 574 575 576 577 578 579 580 581 582 583 584 585 586 587 588 589 590 591 592 593 594 595 596 597 598 599 600 601 602 603 604 605 606 607 608 609 610 611 612 613 614 615 616 617 618 619 620 621 622 623 624 625 626 627 628 629 630 631 632 633 634 635 636 637 638 639 640 641 642 643 644 645 646 647 648 649 650 651 652 653 654 655 656 657 658 659 660 661 662 663 664 665 666 667 668 669 670 671 672 673 674 675 676 677 678 679 680 681 682 683 684 685 686 687 688 689 690 691 692 693 694 695 696 697 698 699 700 701 702 703 704 705 706 707 708 709 710 711 712 713 714 715 716 717 718 719 720 721 722 723 724 725 726 727 728 729 730 731 732 733 734 735 736 737 738 739 740 741 742 743 744 745 746 747 748 749 750 751 752 753 754 755 756 757 758 759 760 761 762 763 764 765 766 767 768 769 770 771 772 773 774 775 776 777 778 779 780 781 782 783 784 785 786 787 788 789 790 791 792 793 794 795 796 797 798 799 800 801 802 803 804 805 806 807 808 809 810 811 812 813 814 815 816 817 818 819 820 821 822 823 824 825 826 827 828 829 830 831 832 833 834 835 836 837 838 839 840 841 842 843 844 845 846 847 848 849 850 851 852 853 854 855 856 857 858 859 860 861 862 863 864 865 866 867 868 869 870 871 872 873 874 875 876 877 878 879 880 881 882 883 884 885 886 887 888 889 890 891 892 893 894 895 896 897 898 899 900 901 902 903 904 905 906 907 908 909 910 911 912 913 914 915 916 917 918 919 920 921 922 923 924 925 926 927 928 929 930 931 932 933 934 935 936 937 938 939 940 941 942 943 944 945 946 947 948 949 950 951 952 953 954 955 956 957 958 959 960 961 962 963 964 965 966 967 968 969 970 971 972 973 974 975 976 977 978 979 980 981 982 983 984 985 986 987 988 989 990 991 992 993 994 995 996 997 998 999 1000

線順次

50 51 52 53 54 55 56 57 58 59 60 61 62 63 64 65 66 67 68 69 70 71 72 73 74 75 76 77 78 79 80 81 82 83 84 85 86 87 88 89 90 91 92 93 94 95 96 97 98 99 100 101 102 103 104 105 106 107 108 109 110 111 112 113 114 115 116 117 118 119 120 121 122 123 124 125 126 127 128 129 130 131 132 133 134 135 136 137 138 139 140 141 142 143 144 145 146 147 148 149 150 151 152 153 154 155 156 157 158 159 160 161 162 163 164 165 166 167 168 169 170 171 172 173 174 175 176 177 178 179 180 181 182 183 184 185 186 187 188 189 190 191 192 193 194 195 196 197 198 199 200 201 202 203 204 205 206 207 208 209 210 211 212 213 214 215 216 217 218 219 220 221 222 223 224 225 226 227 228 229 230 231 232 233 234 235 236 237 238 239 240 241 242 243 244 245 246 247 248 249 250 251 252 253 254 255 256 257 258 259 260 261 262 263 264 265 266 267 268 269 270 271 272 273 274 275 276 277 278 279 280 281 282 283 284 285 286 287 288 289 290 291 292 293 294 295 296 297 298 299 300 301 302 303 304 305 306 307 308 309 310 311 312 313 314 315 316 317 318 319 320 321 322 323 324 325 326 327 328 329 330 331 332 333 334 335 336 337 338 339 340 341 342 343 344 345 346 347 348 349 350 351 352 353 354 355 356 357 358 359 360 361 362 363 364 365 366 367 368 369 370 371 372 373 374 375 376 377 378 379 380 381 382 383 384 385 386 387 388 389 390 391 392 393 394 395 396 397 398 399 400 401 402 403 404 405 406 407 408 409 410 411 412 413 414 415 416 417 418 419 420 421 422 423 424 425 426 427 428 429 430 431 432 433 434 435 436 437 438 439 440 441 442 443 444 445 446 447 448 449 450 451 452 453 454 455 456 457 458 459 460 461 462 463 464 465 466 467 468 469 470 471 472 473 474 475 476 477 478 479 480 481 482 483 484 485 486 487 488 489 490 491 492 493 494 495 496 497 498 499 500 501 502 503 504 505 506 507 508 509 510 511 512 513 514 515 516 517 518 519 520 521 522 523 524 525 526 527 528 529 530 531 532 533 534 535 536 537 538 539 540 541 542 543 544 545 546 547 548 549 550 551 552 553 554 555 556 557 558 559 560 561 562 563 564 565 566 567 568 569 570 571 572 573 574 575 576 577 578 579 580 581 582 583 584 585 586 587 588 589 590 591 592 593 594 595 596 597 598 599 600 601 602 603 604 605 606 607 608 609 610 611 612 613 614 615 616 617 618 619 620 621 622 623 624 625 626 627 628 629 630 631 632 633 634 635 636 637 638 639 640 641 642 643 644 645 646 647 648 649 650 651 652 653 654 655 656 657 658 659 660 661 662 663 664 665 666 667 668 669 670 671 672 673 674 675 676 677 678 679 680 681 682 683 684 685 686 687 688 689 690 691 692 693 694 695 696 697 698 699 700 701 702 703 704 705 706 707 708 709 710 711 712 713 714 715 716 717 718 719 720 721 722 723 724 725 726 727 728 729 730 731 732 733 734 735 736 737 738 739 740 741 742 743 744 745 746 747 748 749 750 751 752 753 754 755 756 757 758 759 760 761 762 763 764 765 766 767 768 769 770 771 772 773 774 775 776 777 778 779 780 781 782 783 784 785 786 787 788 789 790 791 792 793 794 795 796 797 798 799 800 801 802 803 804 805 806 807 808 809 810 811 812 813 814 815 816 817 818 819 820 821 822 823 824 825 826 827 828 829 830 831 832 833 834 835 836 837 838 839 840 841 842 843 844 845 846 847 848 849 850 851 852 853 854 855 856 857 858 859 860 861 862 863 864 865 866 867 868 869 870 871 872 873 874 875 876 877 878 879 880 881 882 883 884 885 886 887 888 889 890 891 892 893 894 895 896 897 898 899 900 901 902 903 904 905 906 907 908 909 910 911 912 913 914 915 916 917 918 919 920 921 922 923 924 925 926 927 928 929 930 931 932 933 934 935 936 937 938 939 940 941 942 943 944 945 946 947 948 949 950 951 952 953 954 955 956 957 958 959 960 961 962 963 964 965 966 967 968 969 970 971 972 973 974 975 976 977 978 979 980 981 982 983 984 985 986 987 988 989 990 991 992 993 994 995 996 997 998 999 1000

50 51 52 53 54 55 56 57 58 59 60 61 62 63 64 65 66 67 68 69 70 71 72 73 74 75 76 77 78 79 80 81 82 83 84 85 86 87 88 89 90 91 92 93 94 95 96 97 98 99 100 101 102 103 104 105 106 107 108 109 110 111 112 113 114 115 116 117 118 119 120 121 122 123 124 125 126 127 128 129 130 131 132 133 134 135 136 137 138 139 140 141 142 143 144 145 146 147 148 149 150 151 152 153 154 155 156 157 158 159 160 161 162 163 164 165 166 167 168 169 170 171 172 173 174 175 176 177 178 179 180 181 182 183 184 185 186 187 188 189 190 191 192 193 194 195 196 197 198 199 200 201 202 203 204 205 206 207 208 209 210 211 212 213 214 215 216 217 218 219 220 221 222 223 224 225 226 227 228 229 230 231 232 233 234 235 236 237 238 239 240 241 242 243 244 245 246 247 248 249 250 251 252 253 254 255 256 257 258 259 260 261 262 263 264 265 266 267 268 269 270 271 272 273 274 275 276 277 278 279 280 281 282 283 284 285 286 287 288 289 290 291 292 293 294 295 296 297 298 299 300 301 302 303 304 305 306 307 308 309 310 311 312 313 314 315 316 317 318 319 320 321 322 323 324 325 326 327 328 329 330 331 332 333 334 335 336 337 338 339 340 341 342 343 344 345 346 347 348 349 350 351 352 353 354 355 356 357 358 359 360 361 362 363 364 365 366 367 368 369 370 371 372 373 374 375 376 377 378 379 380 381 382 383 384 385 386 387 388 389 390 391 392 393 394 395 396 397 398 399 400 401 402 403 404 405 406 407 408 409 410 411 412 413 414 415 416 417 418 419 420 421 422 423 424 425 426 427 428 429 430 431 432 433 434 435 436 437 438 439 440 441 442 443 444 445 446 447 448 449 450 451 452 453 454 455 456 457 458 459 460 461 462 463 464 465 466 467 468 469 470 471 472 473 474 475 476 477 478 479 480 481 482 483 484 485 486 487 488 489 490 491 492 493 494 495 496 497 498 499 500 501 502 503 504 505 506 507 508 509 510 511 512 513 514 515 516 517 518 519 520 521 522 523 524 525 526 527 528 529 530 531 532 533 534 535 536 537 538 539 540 541 542 543 544 545 546 547 548 549 550 551 552 553 554 555 556 557 558 559 560 561 562 563 564 565 566 567 568 569 570 571 572 573 574 575 576 577 578 579 580 581 582 583 584 585 586 587 588 589 590 591 592 593 594 595 596 597 598 599 600 601 602 603 604 605 606 607 608 609 610 611 612 613 614 615 616 617 618 619 620 621 622 623 624 625 626 627 628 629 630 631 632 633 634 635 636 637 638 639 640 641 642 643 644 645 646 647 648 649 650 651 652 653 654 655 656 657 658 659 660 661 662 663 664 665 666 667 668 669 670 671 672 673 674 675 676 677 678 679 680 681 682 683 684 685 686 687 688 689 690 691 692 693 694 695 696 697 698 699 700 701 702 703 704 705 706 707 708 709 710 711 712 713 714 715 716 717 718 719 720 721 722 723 724 725 726 727 728 729 730 731 732 733 734 735 736 737 738 739 740 741 742 743 744 745 746 747 748 749 750 751 752 753 754 755 756 757 758 759 760 761 762 763 764 765 766 767 768 769 770 771 772 773 774 775 776 777 778 779 780 781 782 783 784 785 786 787 788 789 790 791 792 793 794 795 796 797 798 799 800 801 802 803 804 805 806 807 808 809 810 811 812 813 814 815 816 817 818 819 820 821 822 823 824 825 826 827 828 829 830 831 832 833 834 835 836 837 838 839

化させて階調駆動を行うことができるといった効果を奏する。

【0140】本発明の表示装置は、少なくとも、スイッチング素子のソース端子、第1スイッチング素子のソース端子、または、第2スイッチング素子のソース端子と直列に抵抗を接続する構成である。

【0141】これにより、走査時にコンデンサを放電する際、定電流で放電することができる。従って、表示データに対してコンデンサの放電電荷量が比例し、表示データに対して電気光学素子の発光時間が比例することとなる。この結果、階調表示のリニアリティ特性の向上を図ることができるといった効果を奏する。

【0142】本発明の表示装置は、スイッチング素子が、薄膜トランジスタまたは金属酸化膜半導体電界効果トランジスタからなる構成である。

【0143】上記の構成によれば、スイッチング素子を簡単に形成することができるといった効果を奏する。

【0144】本発明の表示装置は、走査線を駆動するためのゲート駆動回路および上記データ駆動回路のうち少なくともいずれかは、モノリシックに形成されている構成である。

【0145】これにより、データ駆動回路およびゲート駆動回路のうちの少なくともいずれかを画素における回路と同一基板上に形成することとなり、表示画面以外の周辺エリアに配置される駆動回路の回路面積を小さくすることができる。

【0146】従って、例えば表示パネルの狭額縁化を図ることができ、表示装置の小型化を図ることができる。また、表示パネルの歩留まりが向上し、表示装置の製造においてコストダウンを図ることができるといった効果を奏する。

【0147】本発明の表示装置の駆動方法は、以上のように、走査期間に画素領域内のコンデンサに放電または充電を行い、非走査期間に充電または放電を行うことにより、電気光学素子に電流を供給するためのスイッチング素子を制御する表示装置の駆動方法であって、表示データをパルス幅に変換した後、該パルス幅に応じて、スイッチング素子が導通状態となる時間および非導通状態となる時間を制御することにより、上記電気光学素子における発光の階調制御を行う構成である。

【0148】これにより、電気光学素子に流れる電流を、コンデンサの充電および放電と、スイッチング素子のしきい電圧とによって制御することができる。従って、表示データに応じて電気光学素子の発光時間を変化させて階調駆動を行うことができる。

【0149】また、表示データをパルス幅に変換することにより、例えば、各信号線に対して抵抗やスイッチを設けることなく、1本の信号線あたりに必要なトランジスタの数を少なくして、表示装置における回路規模の縮小化を図ることができるといった効果を奏する。

【図面の簡単な説明】

【図1】本発明の実施の一形態に係る有機EL表示装置の要部の構成を示す図である。

【図2】パルス幅変換回路の構成の一例を示すブロック図である。

【図3】パルス幅変換回路の動作を示すタイミングチャートである。

【図4】データ駆動回路およびゲート駆動回路からの信号、画素における電位および発光について示すタイミングチャートである。

【図5】画素の構成の一例を示す図である。

【図6】画素の構成の他の一例を示す図である。

【図7】画素の構成のさらに他の一例を示す図である。

【図8】データ駆動回路の構成の一例を示す図である。

【図9】図8に示すデータ駆動回路を用いた場合の、画素における電位および発光について示すタイミングチャートである。

【図10】図1に示すパルス幅変換回路に、TFTおよび抵抗が接続された場合の構成を示す図である。

【図11】信号線と第1TFTとの間に抵抗を挿入した場合の画素の構成を示す図である。

【図12】第2TFTと電源VDDとの間に抵抗を挿入した場合の画素の構成を示す図である。

【図13】従来の電気光学素子の要部の構成について示す図である。

【図14】図13に示す電気光学素子の駆動を示すタイミングチャートである。

【図15】図13に示す電気光学素子に用いる信号駆動回路の構成の一例を示す図である。

【図16】図15に示す信号駆動回路におけるDAコンバーターの構成の一例を示す図である。

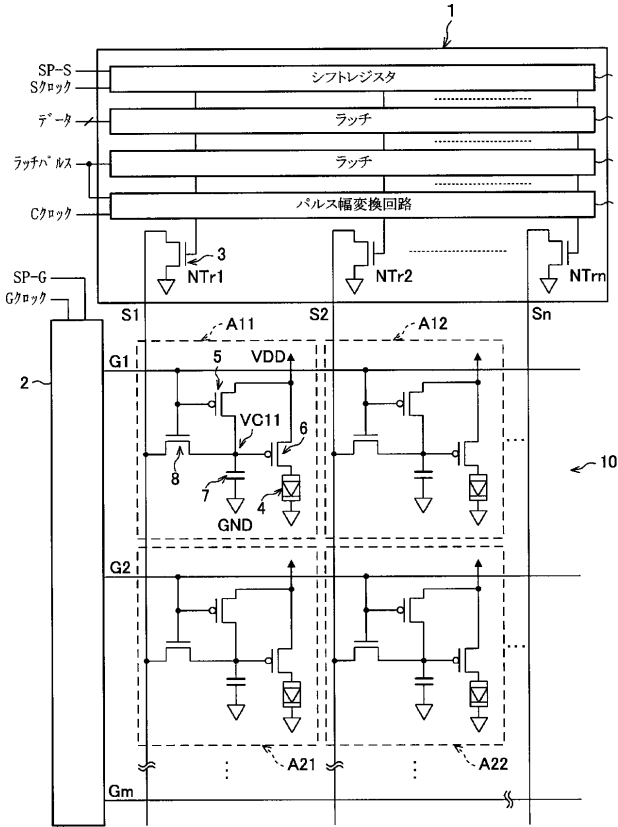
【符号の説明】

- 1 データ駆動回路
- 2 ゲート駆動回路
- 3 TFT (スイッチング素子)
- 4 有機EL素子 (電気光学素子)
- 5 TFT (第2スイッチング素子)
- 6 TFT (第3スイッチング素子)
- 7 コンデンサ
- 8 TFT (第1スイッチング素子)
- 10 表示パネル
- 12 第1ラッチ回路
- 13 第2ラッチ回路
- 14 パルス幅変換回路
- 21 カウンター
- 22 コンパレータ・SRF/F
- 52 コンデンサ
- 70 抵抗
- 80 抵抗
- 90 抵抗

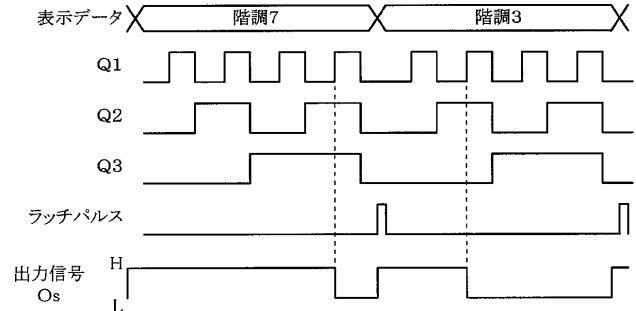
A11 ~ Amn 画素
 G1 ~ Gm 走査線
 S1 ~ Sn 信号線

*V Cmn 電位
 VDD 電源
 *

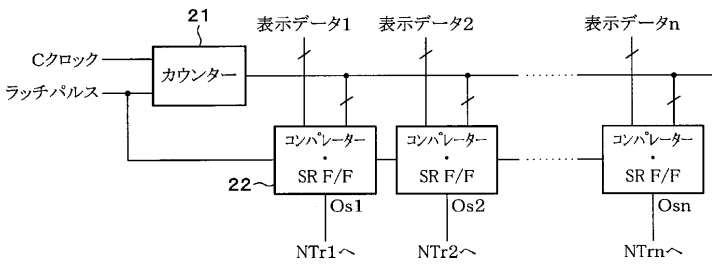
【図1】



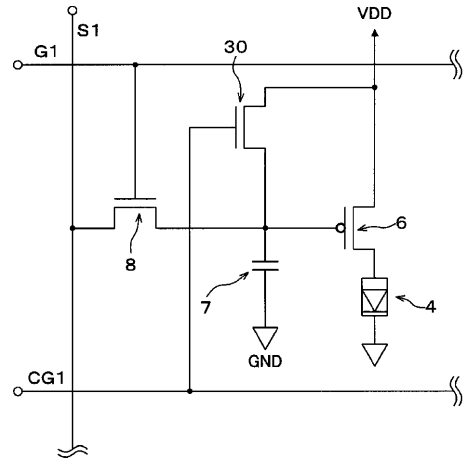
【図3】



【図2】

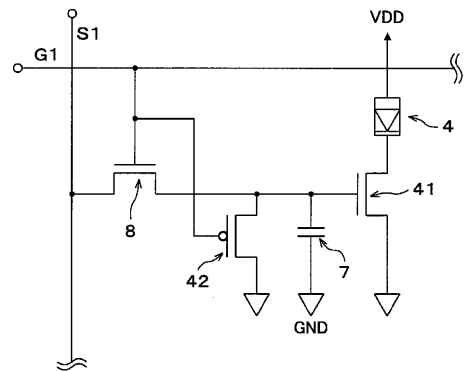


【図5】

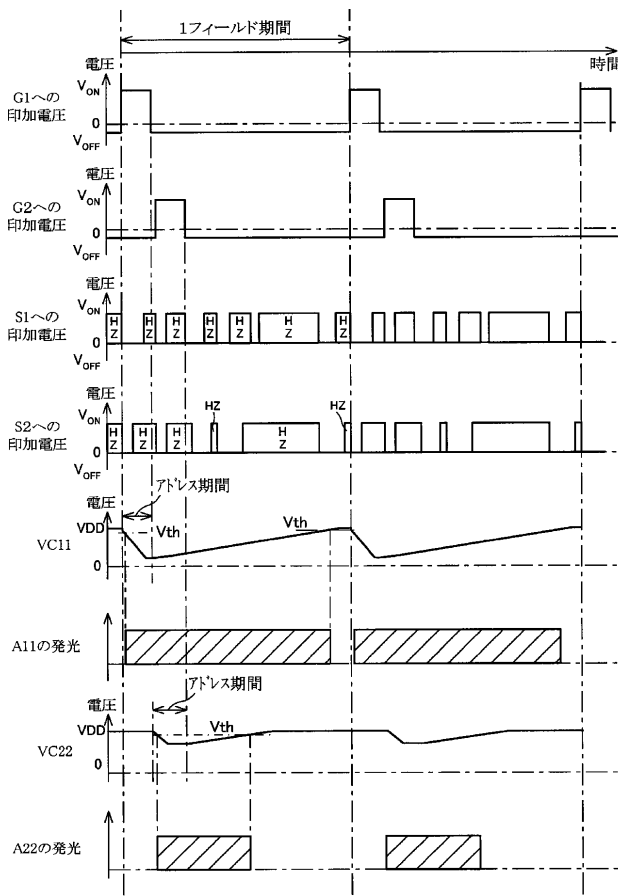


14 ↓

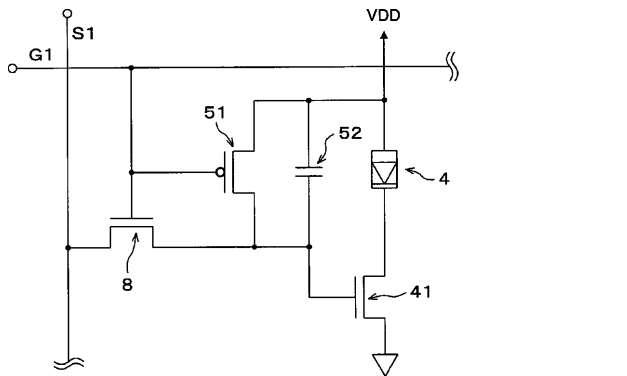
【図6】



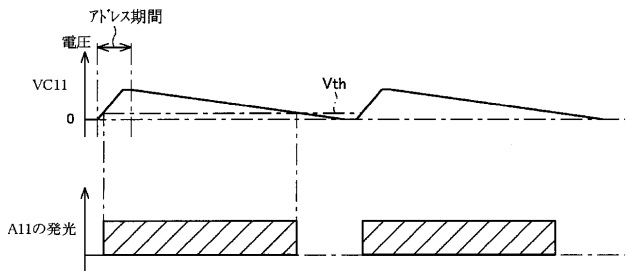
【図4】



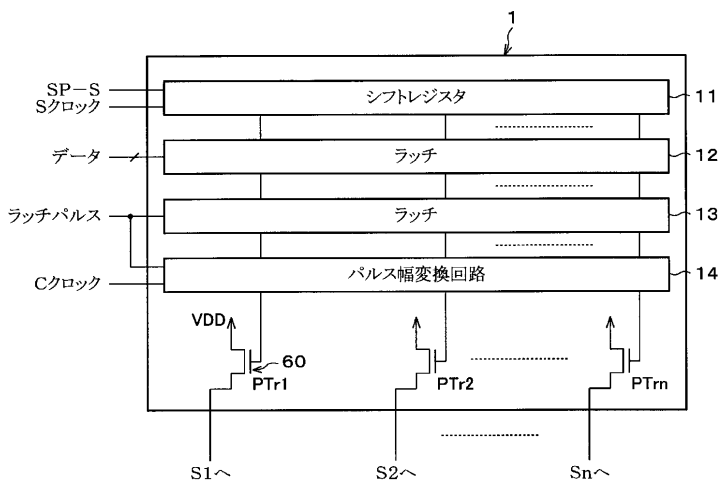
【図7】



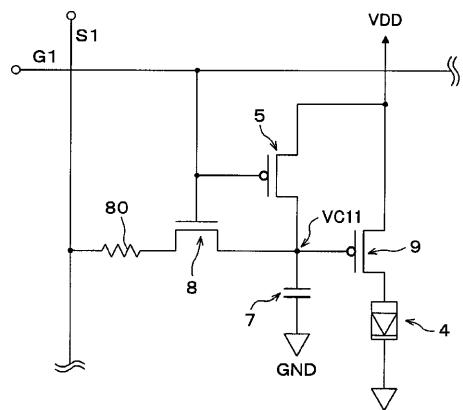
【図9】



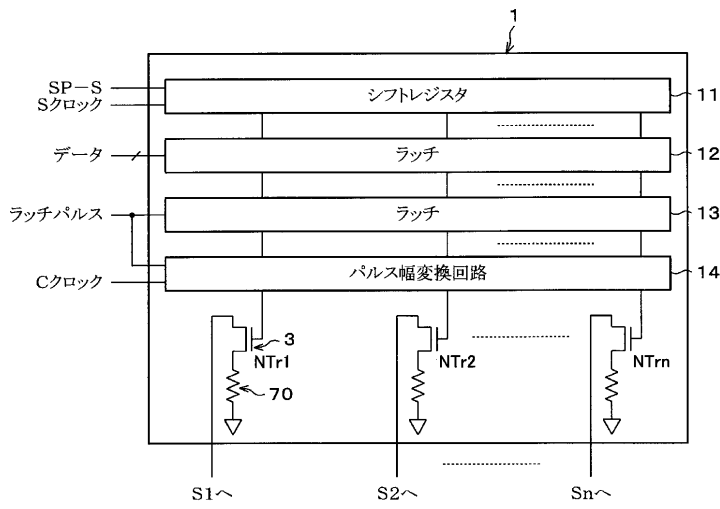
【図8】



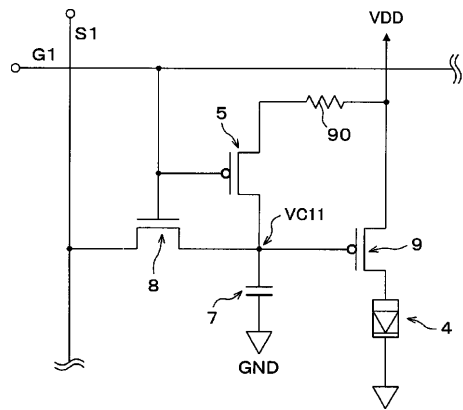
【図11】



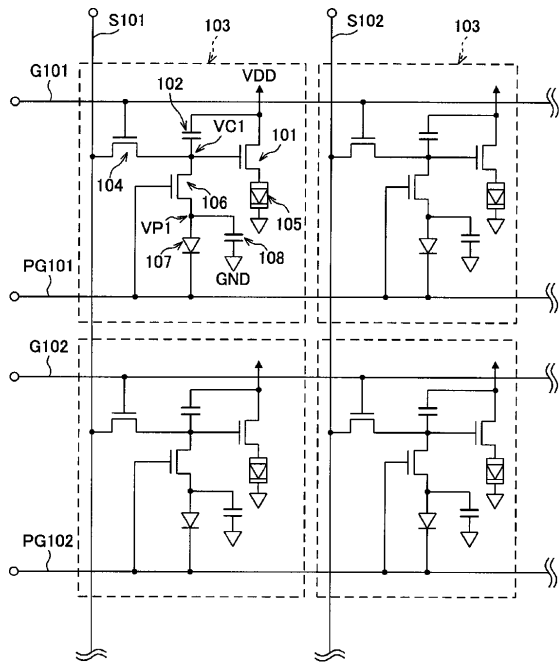
【図10】



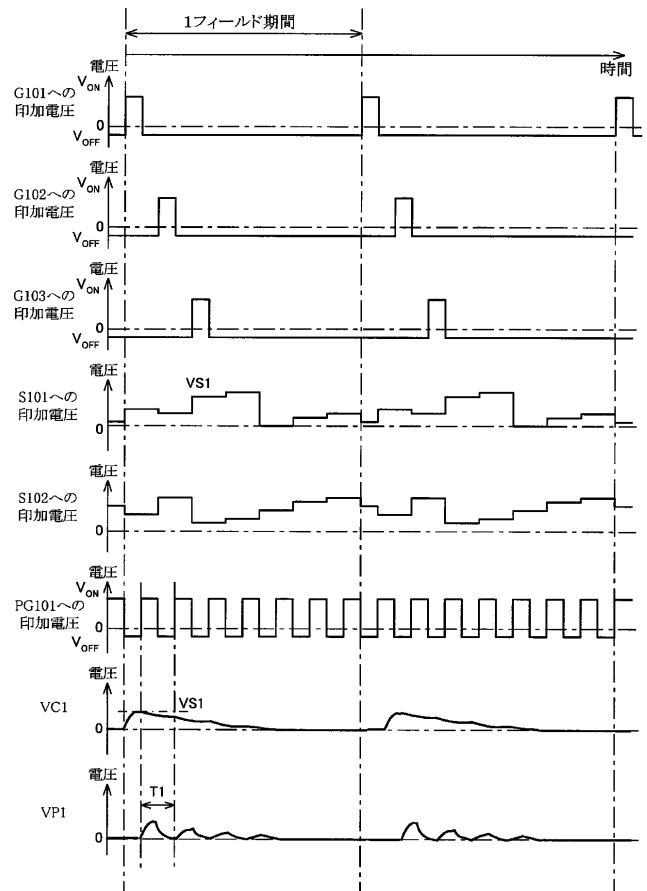
【図12】



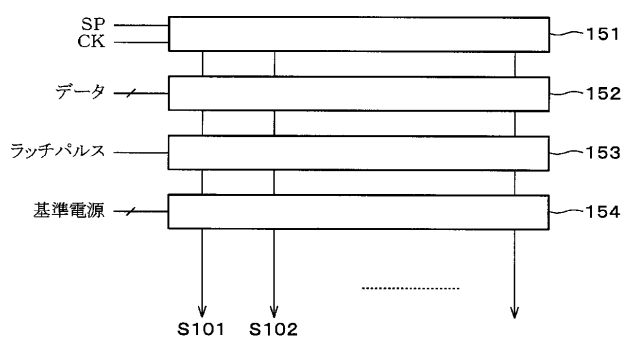
【図13】



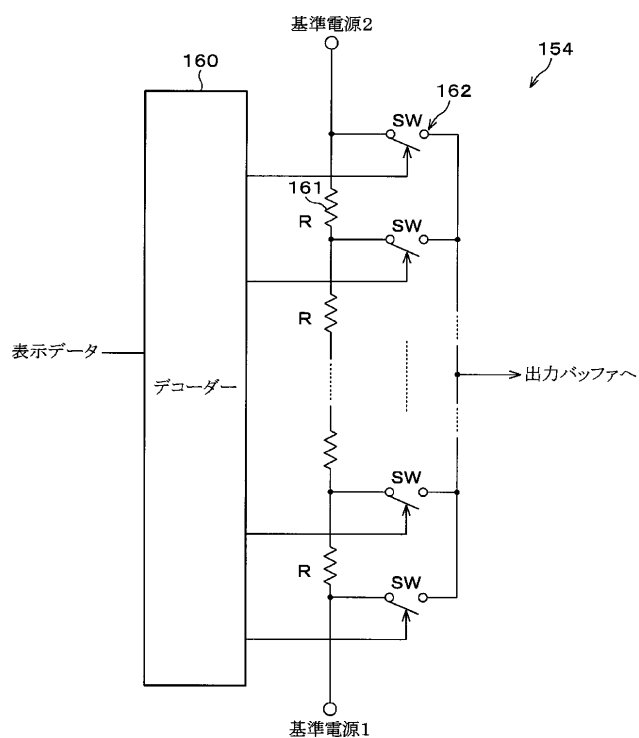
【図14】



【図15】



【図16】



フロントページの続き

(51) Int.Cl.⁷

識別記号

F I

テ-マコード (参考)

G 0 9 G 3/20

6 4 1

G 0 9 G 3/20

6 4 1 A

H 0 5 B 33/14

H 0 5 B 33/14

A

Fターム(参考) 3K007 AB17 AB18 BA06 BB07 DB03

GA04

5C080 AA06 BB05 DD05 DD22 DD28

EE29 FF11 GG08 HH09

5C094 AA15 AA43 BA27 CA19 CA25

EA04 EA07 FB18 FB19 GA10

