

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5461754号
(P5461754)

(45) 発行日 平成26年4月2日 (2014.4.2)

(24) 登録日 平成26年1月24日 (2014.1.24)

(51) Int.Cl.

F I

G09G 3/30 (2006.01)
G09G 3/20 (2006.01)G09G 3/30 J
G09G 3/20 611H
G09G 3/20 623A

請求項の数 2 (全 9 頁)

(21) 出願番号 特願2005-257257 (P2005-257257)
 (22) 出願日 平成17年9月6日 (2005.9.6)
 (65) 公開番号 特開2007-72025 (P2007-72025A)
 (43) 公開日 平成19年3月22日 (2007.3.22)
 審査請求日 平成20年8月12日 (2008.8.12)
 審判番号 不服2012-18683 (P2012-18683/J1)
 審判請求日 平成24年9月25日 (2012.9.25)

(73) 特許権者 000005234
 富士電機株式会社
 神奈川県川崎市川崎区田辺新田1番1号
 (74) 代理人 100099623
 弁理士 奥山 尚一
 (74) 代理人 100096769
 弁理士 有原 幸一
 (74) 代理人 100107319
 弁理士 松島 鉄男
 (74) 代理人 100114591
 弁理士 河村 英文
 (72) 発明者 佐々木 雅浩
 神奈川県横須賀市長坂二丁目2番1号 富士電機アドバンステクノロジー株式会社
 内

最終頁に続く

(54) 【発明の名称】 有機EL表示装置の駆動装置

(57) 【特許請求の範囲】

【請求項1】

データ線に接続された有機EL発光素子に対し、該有機EL発光素子が走査線駆動部によって選択されている期間の少なくとも一部の期間である出力期間に各データ線を通じて駆動電流を供給するためのデータ線駆動装置であって、

前記出力期間に前記駆動電流を出力する出力トランジスタ (M2) を含む出力カレントミラー回路 (14) と、

前記出力期間以外のいずれかの期間に、前記出力トランジスタ (M2) のゲート端子の電位を、該出力トランジスタ (M2) のソース端子の電位に近づく電位変更手段と、

を前記データ線の少なくともいくつかに対応させて備え、

前記電位変更手段が、

前記出力トランジスタ (M2) のソース端子に接続されたソース端子と該出力トランジスタ (M2) のゲート端子に接続されたドレイン端子とを有する第1制御トランジスタ (M6') と、

前記第1制御トランジスタ (M6') と対になって制御用カレントミラー回路 (32) を形成する第2制御トランジスタ (M7) と、

前記第1制御トランジスタ (M6') のソース端子と前記第1制御トランジスタ (M6') のゲート端子との間に設けられた制御スイッチングトランジスタ (M8) と、を備え、

前記第2制御トランジスタ (M7) の電流が前記出力期間に停止され前記出力期間以外

10

20

のいずれかの期間に流されることにより、前記第 1 制御トランジスタ (M 6') の電流が制御されて、前記出力期間以外のいずれかの期間に、前記出力トランジスタ (M 2) のゲート端子の電位が該出力トランジスタ (M 2) のソース端子の電位に近づけられ、

前記出力期間に、前記制御スイッチングトランジスタ (M 8) が導通状態にされて、前記第 1 制御トランジスタ (M 6') に電流が流れないようにされる、データ線駆動装置。

【請求項 2】

基準電流が、前記出力期間に、前記出力カレントミラー回路 (14) において前記出力トランジスタ (M 2) と対をなす入力トランジスタ (M 1) に流され、前記出力期間以外のいずれかの期間に、前記第 2 制御トランジスタ (M 7) に流される、請求項 1 に記載のデータ線駆動装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、有機 EL 表示装置を駆動する駆動回路に関し、特に、有機 EL 表示装置を単純マトリクス駆動するための駆動回路に関する。

【背景技術】

【0002】

従来より、高精細で視認性に優れ、携帯端末機または産業用計測器の表示など広範囲な応用可能性を有する有機エレクトロルミネセンス表示装置（または有機発光ダイオード表示装置、以下「有機 EL 表示装置」という）が開発されている。図 4 は、従来の単純マトリクス駆動（あるいは、デューティ駆動）される有機 EL 表示装置 100 の電気的な構成を示すブロック図である。有機 EL 表示装置 100 は、有機 EL 表示パネル 110 と、走査線駆動部 120 と、データ線駆動装置 130 と、走査線駆動部 120 とデータ線駆動装置 130 を制御するためのコントロール回路 140 とにより構成される。有機 EL 表示パネル 110 は、複数の有機 EL 発光素子 112 を行と列のマトリクス状に備えている。有機 EL 発光素子 112 は、電気的には、複数の走査線（走査電極配線）114 とその走査線 114 に直交して配置される複数のデータ電極（データ電極配線）116 とに接続されて駆動される。

【0003】

走査線 114 は、走査線駆動部 120 によって順次走査される。この走査は、複数の走査線 114 のうち一つが選択されて、選択された走査線が順次切り替えられてゆく動作である。データ線 116 は、選択された走査線と組み合わせ、そのデータ線 116 に接続されている有機 EL 発光素子 112 に表示データにあわせた駆動電流を流すために用いられる。選択された走査線 114 は、例えば、グランド電位 (0V) にされる。データ線の電位がこのグランド電位からみて有機 EL 発光素子 112 に電流を流す電位である場合には、有機 EL 発光素子 112 に発光電流が流れる。このとき、選択されていない他の走査線は、データ線の出力によって有機 EL 発光素子 112 に電流が流れないような高い電位にされる。

【0004】

データ線駆動装置 130 は、データ線と同等の数もしくはデータ線より多数の定電流源を含んで構成されていて、コントロール回路 140 からの制御信号によって電流変調やパルス幅変調等の変調を行って、表示データに合わせて有機 EL 発光素子の階調表示を行っている。こうして、走査ラインとデータラインとによってアドレス指定される画素を所望の輝度によって発光させる。

【0005】

図 5 に、従来のデータ線駆動装置 130 に含まれる最終段の出力回路の構成を示す。図 5 に示した出力回路は、パルス幅変調 (PWM) による階調制御を行う場合の出力回路である。このデータ線駆動装置 130 では、内部で生成した基準電流（定電流 I_{ref} に比例したものになっている）を PMOS カレントミラーにより構成された出力回路により増幅して出力する。このときの出力電流値は基準定電流値 I_{ref} を制御することで任意の

10

20

30

40

50

電流値とすることができる。

【0006】

このデータ線駆動装置130におけるパルス幅制御は、外部からのデータに応じて内部デジタル回路によって生成されたPWM信号(Ion1、Ion2、・・・、IonNおよびIoff1、Ioff2、・・・、IoffN)により行う。表示データに対応して生成される出力イネーブル信号によって、Ionが“Hi”に、Ioffが“Lo”となる。このとき、カレントミラー回路の入力側となるPMOSトランジスタPM11、PM21、・・・PMN1に電流が流れて、カレントミラー回路の出力側となるPMOSトランジスタPM12、PM22、・・・PMN2を通じて各データラインにIoutが出力される。ライン毎に表示データに応じたパルス幅となると、Ionが“Lo”に、Ioffが“Hi”になる。これに応じて、PMOSトランジスタPM11、PM21、・・・PMN1に流れる電流が遮断され、出力側となるPMOSトランジスタPM12、PM22、・・・PMN2のゲート電圧が上昇してVgs-VthとなったところでIoutが停止する。従来のデータ線駆動装置130においては、以上のような動作によって、出力電流のパルス幅制御が行われている。

10

【0007】

特許文献1(特願平10-112391号公報、特に図1、図8、段落[0084])や、特許文献2(特開2003-316319号公報、特に図1、段落[0014]~[0025])には、カレントミラー回路によって実現される電流源によって表示を行う有機EL表示装置が開示されている。

20

【特許文献1】特願平10-112391号公報

【特許文献2】特開2003-316319号公報

【発明の開示】

【発明が解決しようとする課題】

【0008】

カレントミラー回路を構成している二つのトランジスタ、例えば、図5のPMOSトランジスタPM11とPM12や、特許文献1図8の二つのバイポーラトランジスタの閾値電圧にバラツキが存在すると、いずれかのトランジスタが完全にOFFにならない状態となってリーク電流が流れてしまう。このリーク電流によって発光すべきでない画素が発光すると、ダイナミックレンジ(コントラスト比)が悪化し表示品質が低下するおそれがある。特許文献2においては、カレントミラー回路の出力側トランジスタ(特許文献2、図1、単位回路5cのTr2)に直列になるように、リーク電流を防止するトランジスタ(同図、単位回路5cのTr1)を接続する構成が開示されている。係る構成においては、Tr2をOFFにするためのゲート電圧をVcc以上の高電圧とGND電位などの間で変調する必要があり、出力端子ごとにレベルシフト回路や増幅回路が必要になる。本発明は、係る問題を解決することを課題とする。

30

【課題を解決するための手段】

【0009】

本発明は、行と列のマトリクス状に配列された複数の有機EL発光素子と、前記複数の有機EL発光素子の少なくともいくつかを列方向に接続する複数のデータ線と、前記複数の有機EL発光素子の少なくともいくつかを行方向に接続する複数の走査線と、該走査線を順次選択して走査する前記複数の走査線に接続された走査線駆動部とを有する有機EL表示装置において用いられるデータ線駆動装置が提供される。具体的には、データ線に接続された有機EL発光素子に対し、該有機EL発光素子が走査線駆動部によって選択されている期間の少なくとも一部の期間である出力期間に各データ線を通じて駆動電流を供給するためのデータ線駆動装置であって、前記出力期間に駆動電流を出力する出力トランジスタを含む出力カレントミラー回路と、前記出力期間以外のいずれかの期間に、前記出力トランジスタのゲート端子の電位を、該出力トランジスタのソース端子の電位に近づける電位変更手段とを前記データ線の少なくともいくつかに対応させて備えるデータ線駆動装置が提供される。

40

50

【 0 0 1 0 】

特許文献 2 に記載のように、出力トランジスタに直列にリーク電流を制御するトランジスタ (Tr 1) を接続すると、カレントミラー回路の対称性から、出力側ではなく入力側のトランジスタ (単位回路 5 b) にも同様のトランジスタ (Tr 1) を接続する必要がある。しかも、出力側の各トランジスタ Tr 1 は、電流容量の大きなトランジスタとする必要がある。さらに、このトランジスタ Tr 1 を制御するには、電源電圧程度の高い電圧で動作をするゲート信号を準備する必要がある、レベルシフト回路も各ラインごとに必要となる。したがって、特許文献 2 の手法では必然的に回路規模が大きくなる。これに対し、本発明のように、リーク電流を確実に低減させるためにゲート端子の電位を制御する電位変更手段を用いれば、比較的小さな回路規模で十分にリーク電流を低減させることができる。

10

【 0 0 1 3 】

さらに、本発明においては、前記電位変更手段が、前記出力トランジスタのソース端子に接続されたソース端子と該出力トランジスタのゲート端子に接続されたドレイン端子とを有する第 1 制御トランジスタと、該第 1 制御トランジスタと対になって制御用カレントミラー回路を形成する第 2 制御トランジスタとを備え、前記第 2 制御トランジスタの電流が前記出力期間に停止され前記出力期間以外のいずれかの期間に流されることにより前記第 1 制御トランジスタの電流が制御されて、前記出力期間以外のいずれかの期間に、前記出力トランジスタのゲート端子の電位が該出力トランジスタのソース端子の電位に近づけられると好適である。

20

【 0 0 1 4 】

本発明において、第 1 および第 2 の制御トランジスタを有する制御用カレントミラー回路を用いる場合には、出力トランジスタのゲート端子の電位を制御するために、第 2 制御トランジスタの電流を制御する。この第 2 制御トランジスタの電流を制御するのは、出力トランジスタの電流を制御するための信号と同じ電位の信号を用いることができるため、特許文献 2 の場合のようにレベルシフト回路を用いる必要が無くなり、よりトランジスタ数を抑えた回路規模の小さい回路によってリーク電流の抑制が可能になる。

【 0 0 1 5 】

本発明において制御用カレントミラー回路を用いる場合において、前記電位変更手段が、前記第 1 制御トランジスタのソース端子と前記第 1 制御トランジスタのゲート端子との間に設けられた制御スイッチングトランジスタをさらに備え、前記出力期間に、該制御スイッチングトランジスタが導通状態にされて、前記第 1 制御トランジスタに電流が流れないようにされると好適である。

30

【 0 0 1 6 】

出力期間中に制御スイッチングトランジスタが導通状態にされると、制御用カレントミラー回路の第 1 制御トランジスタに電流が流れず、制御用カレントミラー回路が出力カレントミラー回路の動作に影響しなくなる。

【 0 0 1 7 】

また、本発明において、基準電流が、前記出力期間に、前記出力カレントミラー回路において前記出力トランジスタと対をなす入力トランジスタに流され、前記出力期間以外のいずれかの期間に、前記第 2 制御トランジスタに流されると好適である。

40

【 0 0 1 8 】

基準電流は、出力カレントミラー回路の出力電流の基準となる電流であるが、出力期間以外の期間にこの電流経路を第 2 制御トランジスタに流すと、制御用カレントミラー回路の基準電流となるので、基準電流を新たに生成する必要が無くなり、回路規模の増大が防止できる。

【 発明の効果 】

【 0 0 1 9 】

本発明のデータ線駆動回路により、小さい回路規模であってもリーク電流を効果的に抑制することが可能となり、表示品位の高い有機 EL 表示装置がより低コストで実現できる

50

。

【発明を実施するための最良の形態】

【0020】

以下、図面を参照して本発明の実施の形態について説明する。

【0021】

〔実施の形態1〕

図1および2は、本発明に係るデータ線駆動装置の第1の実施の形態の回路構成を説明する回路図である。図1のデータ線駆動装置10は、1ライン分の出力部12の構成を示す。出力トランジスタM2はPMOSトランジスタであり、同じくPMOSトランジスタである入力側トランジスタM1と共に、互いのゲート端子が接続されてカレントミラー回路14を形成している。このカレントミラー回路14においては、入力側トランジスタM1に流れた電流とほぼ同じ電流もしくはトランジスタM1とM2のサイズ比に応じて増幅された電流が出力トランジスタM2を流れて、Ioutとしてデータ線（図示しない）に流されて、表示電流となる。

10

【0022】

本実施の形態においては、トランジスタM6（スイッチングトランジスタ）のソース端子とドレイン端子が、それぞれ、出力トランジスタM2のソース端子とゲート端子とに電氣的に接続される。出力トランジスタM2は、ソース端子が電源Vccに接続され、ドレイン端子が電源Ioutの端子と、Ioff信号によって制御されるNMOSトランジスタM4のドレイン端子とに接続される。トランジスタM4のソース端子は、GNDに接続される。入力側トランジスタM1は、ソース端子が電源Vccに接続され、ドレイン端子がゲート端子と、Ion信号によって制御されるNMOSトランジスタM3のドレイン端子とに接続される。トランジスタM3のソース端子は、基準電流Irefに比例した電流を流すNMOSトランジスタM5のドレイン端子に接続され、トランジスタM5のソース端子はGNDに接続される。

20

【0023】

そして、トランジスタM6のゲート端子には、トランジスタM6の動作を制御するためのレベルシフト回路20の出力が接続される。本発明の電位変更手段は、本実施の形態においてはトランジスタM6とレベルシフト回路20（制御部）が発明の要部となっている。このレベルシフト回路20の回路構成を図2に示す。

30

【0024】

図2に示されるレベルシフト回路20は、IonとIoffの電圧レベルを昇圧して電源電圧レベル（Vcc）とGNDレベルとの間の信号を生成する。すなわち、IonがHi、IoffがLoである場合には、トランジスタ22がONになるため、CMOS構成の出力段トランジスタ24Pおよび24Nのゲート端子がGNDレベルとなり、Vccが出力される。これに対し、IonがLo、IoffがHiである場合には、PMOSトランジスタ26のゲート端子がGNDレベルとなってトランジスタ26が導通するため、CMOS構成の出力段トランジスタ24Pおよび24Nのゲート端子がVccレベルとなって、GNDが出力される。

40

【0025】

レベルシフト回路20の出力は、IonがHiでIoffがLoのときには、Vccとなるので、図1のデータ線駆動装置10の出力部12のトランジスタM6のゲート端子に印加されてトランジスタM6がOFFになる。このとき、トランジスタM3はONであり、トランジスタM4はOFFになるので、トランジスタM1に流れる電流に応じた電流がトランジスタM2に流れてIoutとして出力される。この電流は、有機EL発光素子を発光させる。表示データに応じてパルス幅となってIonがLoでIoffがHiとなると、レベルシフト回路20の出力GNDがトランジスタM6のゲート端子に印加されてトランジスタM6がONになる。このとき、トランジスタM3はOFFであり、トランジスタM4はONである。トランジスタM1とM2のゲート端子の電位は、トランジスタM6がONであるため、電源電圧Vccとなる。したがって、トランジスタM1とM2は共に

50

十分にOFFとなるので、有機EL発光素子を発光させるようなリーク電流は出力されない。

【0026】

[実施の形態2]

次に、制御用カレントミラー回路を用いる第2の実施の形態について説明する。図3は、本発明に係るデータ線駆動装置の第2の実施の形態の回路構成を説明する回路図である。実施の形態1と同様の要素には同様の符号を付して説明を省略する。実施の形態2のデータ線駆動装置30には、実施の形態1の駆動部に用いたレベルシフト回路(図2)は用いない。データ線駆動装置30においては、制御トランジスタ(第1制御トランジスタ)となるPMOSTランジスタM6'(第1制御トランジスタ)と対になって制御用カレントミラー回路32を形成する第2制御トランジスタとなるPMOSTランジスタM7(第2制御トランジスタ)が備えられる。このトランジスタM7に流れる電流は、PMOSTランジスタM8(制御スイッチングトランジスタ)およびNMOSTランジスタM9によって制御される。すなわち、出力イネーブル信号によってIonがHi, IoffがLoになると、電流I1(基準電流)がトランジスタM3およびM5を流れる。したがって、カレントミラー回路を構成する入力側トランジスタM1および出力トランジスタM2のゲート端子の電位が下がり、実施の形態1の場合と同様に、Ioutが出力されて有機EL発光素子が発光する。なお、この際には、トランジスタM9がOFFとなり、トランジスタM8のゲート端子の電位も下がるため、トランジスタM8がONとなって、トランジスタM7のゲート端子の電位が高くなり、トランジスタM7およびトランジスタM7と対となるトランジスタM6'に電流は流れない。本発明の電位変更手段は、本実施の形態においては、制御用カレントミラー回路32とトランジスタM8を含む。

【0027】

これに対し、Ioutの出力期間が表示データに対応した期間になるとIonがLo, IoffがHiとなる。このとき、トランジスタM3がOFFとなりトランジスタM4がONとなるばかりではなく、トランジスタM9もONとなる。よって、電流I2がトランジスタM9および第2制御トランジスタM7を流れて、その第2制御トランジスタM7と対になる第1制御トランジスタM6'のゲート端子の電位が下がり、第1制御トランジスタM6'と第2制御トランジスタM7がONとなって同じ電流が流れる。このために、トランジスタM1と出力トランジスタM2のゲート電位はソース電圧まで引き上げられて出力トランジスタM2のゲート・ソース間電圧がゼロとなる。こうして、出力トランジスタM2が確実にOFFになって、出力トランジスタM2を通じたリーク電流が防止できる。

【0028】

実施の形態2を実施の形態1と比較すれば、レベルシフト回路を備える場合よりも必要なトランジスタ数が少ないため、リーク電流を防止できる構成がより小さな回路規模で実現する。

【0029】

以上、本発明の実施の形態につき述べたが、本発明は既述の実施の形態に限定されるものではなく、本発明の技術的思想に基づいて各種の変形、変更および組み合わせが可能である。

【図面の簡単な説明】

【0030】

【図1】本発明の第1の実施形態のデータ線出力部の構成を示す回路図である。

【図2】本発明の第1の実施形態のデータ線出力部と共に用いるレベルシフト回路の構成を示す回路図である。

【図3】本発明の第2の実施形態のデータ線出力部の構成を示す回路図である。

【図4】従来の有機EL表示装置の構成を示すブロック図である。

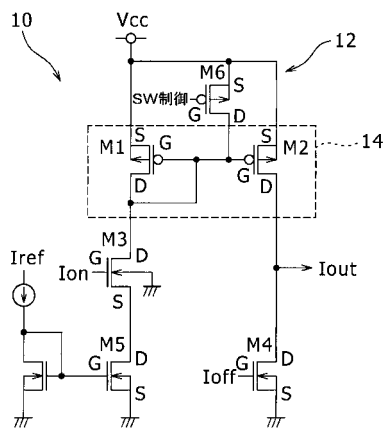
【図5】従来のデータ線出力部の構成を示す回路図である。

【符号の説明】

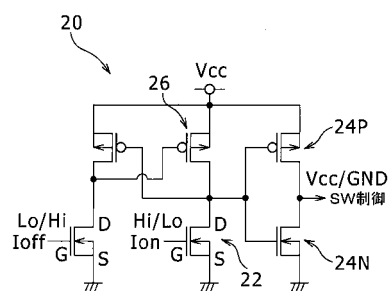
【0031】

- 10、30 データ線駆動装置
- 14 カレントミラー回路
- 20 レベルシフト回路
- 32 制御用カレントミラー回路
- 100 有機EL表示装置

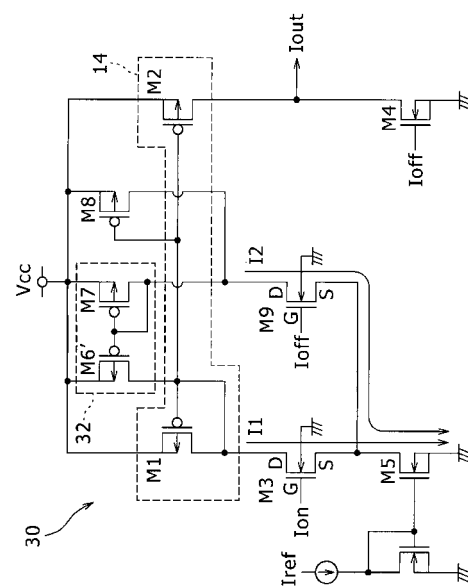
【図1】



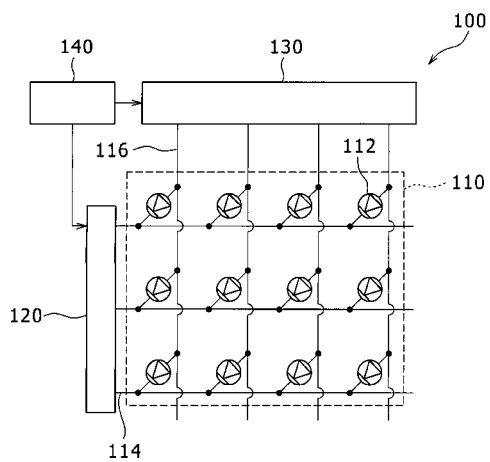
【図2】



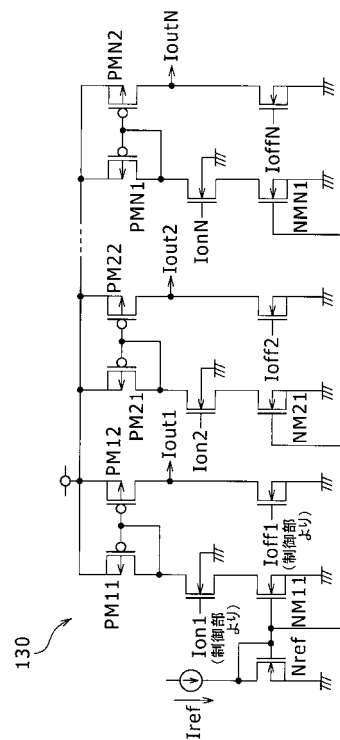
【図3】



【圖 4】



【 図 5 】



フロントページの続き

合議体

審判長 飯野 茂

審判官 関根 洋之

審判官 中塚 直樹

- (56)参考文献 特開 2 0 0 4 - 3 6 1 6 4 3 (J P , A)
特開平 1 1 - 2 5 1 9 1 2 (J P , A)
特開 2 0 0 5 - 1 9 1 0 3 6 (J P , A)
特開 2 0 0 6 - 1 7 8 0 3 0 (J P , A)

- (58)調査した分野(Int.Cl. , D B 名)
G09G3/00-3/38

专利名称(译)	用于有机EL显示装置的驱动装置		
公开(公告)号	JP5461754B2	公开(公告)日	2014-04-02
申请号	JP2005257257	申请日	2005-09-06
[标]申请(专利权)人(译)	富士电机株式会社		
申请(专利权)人(译)	富士电机控股有限公司		
当前申请(专利权)人(译)	富士电机株式会社		
[标]发明人	佐々木雅浩		
发明人	佐々木 雅浩		
IPC分类号	G09G3/30 G09G3/20		
FI分类号	G09G3/30.J G09G3/20.611.H G09G3/20.623.A G09G3/3216 G09G3/3275 G09G3/3283		
F-TERM分类号	5C080/AA06 5C080/BB05 5C080/DD01 5C080/DD09 5C080/DD12 5C080/DD22 5C080/FF09 5C080/JJ02 5C080/JJ03 5C380/AA01 5C380/AB05 5C380/BA10 5C380/BA11 5C380/BA28 5C380/BB23 5C380/CA13 5C380/CA17 5C380/CF24 5C380/CF26 5C380/CF29 5C380/DA02 5C380/DA49		
代理人(译)	河村 英文		
审查员(译)	饭野滋		
助理审查员(译)	纳基·纳卡塔茨卡		
其他公开文献	JP2007072025A		
外部链接	Espacenet		

摘要(译)

要解决的问题：在不增加电路规模的情况下降低漏电流。一种数据线驱动装置（10），用于至少在由扫描线驱动单元选择有机EL发光元件的时段的输出时段期间通过每条数据线提供驱动电流。在除了包括在输出时段期间输出驱动电流的输出晶体管M2的电流镜电路14之外的任何时段期间，为了使输出晶体管M2的栅极端子的电势更接近输出晶体管的源极端子的电势。电位变化意味着（M6,20,32，M8）对应于至少一些数据线。[选图]图1

【图 3】

