

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2012-84530

(P2012-84530A)

(43) 公開日 平成24年4月26日(2012.4.26)

(51) Int.Cl.	F 1	テーマコード (参考)
H05B 33/04 (2006.01)	H05B 33/04	3K107
G09F 9/30 (2006.01)	G09F 9/30	5C094
H01L 27/32 (2006.01)	G09F 9/30	5G435
G09F 9/00 (2006.01)	G09F 9/00	342Z
H01L 51/50 (2006.01)	H05B 33/14	A

審査請求 有 請求項の数 5 O L (全 42 頁) 最終頁に続く

(21) 出願番号	特願2011-265630 (P2011-265630)	(71) 出願人	000153878 株式会社半導体エネルギー研究所 神奈川県厚木市長谷398番地
(22) 出願日	平成23年12月5日 (2011.12.5)	(72) 発明者	村上 智史 神奈川県厚木市長谷398番地 株式会社 半導体エネルギー研究所内
(62) 分割の表示	特願2005-267826 (P2005-267826) の分割	(72) 発明者	大谷 久 神奈川県厚木市長谷398番地 株式会社 半導体エネルギー研究所内
原出願日	平成17年9月15日 (2005.9.15)	(72) 発明者	山崎 舜平 神奈川県厚木市長谷398番地 株式会社 半導体エネルギー研究所内
(31) 優先権主張番号	特願2004-272628 (P2004-272628)	F ターム (参考)	3K107 AA01 BB01 CC23 CC43 CC45 DD89 DD90 DD96 DD97 EE03 EE42 EE55 GG12
(32) 優先日	平成16年9月17日 (2004.9.17)		
(33) 優先権主張国	日本国 (JP)		

最終頁に続く

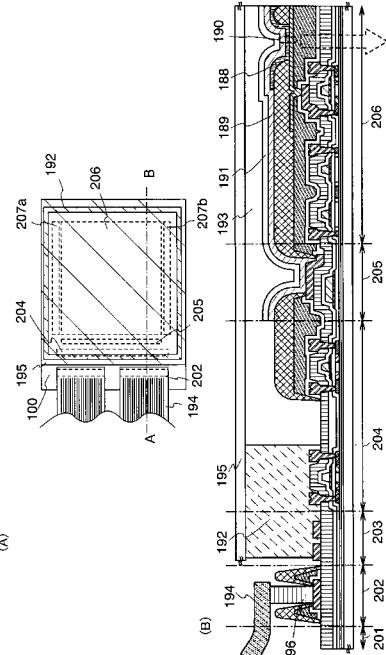
(54) 【発明の名称】発光表示装置の作製方法

(57) 【要約】

【課題】本発明では、信頼性の高い表示装置を低いコストで歩留まり良く製造することができる技術を提供することを目的とする。

【解決手段】本発明は、画素電極層上にスペーサを形成し、電界発光層形成時のマスクから画素電極層を保護する。また、透水性を有する有機材料を含む層を表示装置の中にシール材で封止し、かつシール材と有機材料を含む層が接しないため、発光素子の水等の汚染物質による劣化を防ぐことができる。シール材は表示装置の駆動回路領域の一部に形成されるため表示装置の狭額縫化も達成できる。

【選択図】図 1



【特許請求の範囲】**【請求項 1】**

基板上に、画素領域と、接続領域と、周辺駆動回路領域と、を有する発光表示装置の作製方法であって、

前記画素領域に第1のトランジスタと、前記周辺駆動回路領域に第2のトランジスタを形成し、

前記第1および前記第2のトランジスタを上に層間絶縁層を形成し、

前記接続領域において配線層に達する開口を前記層間絶縁層に形成するとともに、前記周辺駆動回路領域の一部の領域において前記層間絶縁層を除去する第1のエッチングを行い、

前記画素領域において前記第1のトランジスタに達するコンタクトホールを前記層間絶縁層に形成する第2のエッチングを行い、

前記第1のトランジスタに電気的に接続された第1の電極層を形成し、

前記周辺駆動回路領域の前記層間絶縁層が除去された一部の領域を除き、前記層間絶縁層上及び前記第1の電極層上に、前記第1の電極層の端部を覆い、且つ前記開口の側壁を覆うように有機絶縁層を形成し、

前記第1の電極層上に電界発光層を形成し、

前記第1の電極層、前記電界発光層および前記有機絶縁層の上に、前記開口内で前記配線層と接する第2の電極層を形成し、

前記周辺駆動回路領域において、前記層間絶縁層及び前記有機絶縁層と接しないようにシール材を形成し、

前記シール材によって、前記基板と封止基板とを貼り合わせることを特徴とする発光表示装置の作製方法。

【請求項 2】

請求項1において、

前記有機絶縁層は、感光性材料を用いて形成することを特徴とする発光表示装置の作製方法。

【請求項 3】

請求項1または請求項2において、

前記層間絶縁層は、シロキサン樹脂を用いて形成された層を含むことを特徴とする発光表示装置の作製方法。

【請求項 4】

請求項1または請求項2において、

前記層間絶縁層は、有機絶縁性材料を用いて形成された層を含むことを特徴とする発光表示装置の作製方法。

【請求項 5】

請求項1乃至請求項4のいずれか一において、

前記接続領域は、前記画素領域と前記周辺駆動回路領域の間にあることを特徴とする発光表示装置の作製方法。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、表示装置、及び表示装置の作製方法に関する。

【背景技術】**【0002】**

EL素子は、一定期間駆動すると、発光輝度、発光の均一性等の発光特性が初期に比べて著しく劣化するという問題がある。この信頼性の低さは実用化の用途が限られている要因である。

【0003】

信頼性を悪化させる要因の一つに、外部からEL素子に侵入する水分や酸素などがあげ

10

20

30

40

50

られる。

【0004】

EL素子の劣化を防ぐ構造を有する表示装置の開発がなされている。また、EL素子の形成された絶縁体の上にシール材を形成し、シール材を用いてカバー材およびシール材で囲まれた密閉空間を樹脂などから成る充填材で充填し、外部から遮断する方法もある（例えば、特許文献1参照。）。

【先行技術文献】

【特許文献】

【0005】

【特許文献1】特開2001-203076号公報

10

【発明の概要】

【発明が解決しようとする課題】

【0006】

本発明では、工程、装置を複雑化することなく、高い信頼性や優れた電気特性を有する表示装置を低いコストで歩留まり良く製造することができる技術を提供することを目的とする。

【課題を解決するための手段】

【0007】

本発明は、コンタクトにおける開口の段差を絶縁層によって被覆し、段差を軽減し、なだらかな形状に加工する。その絶縁層に接して配線等は形成されるため、配線の被覆性が向上する。また、透水性を有する（水分を透過し得る）有機材料を含む層を表示装置の中にシール材で封止し、かつシール材と有機材料を含む層が接しないため、発光素子の水等の汚染物質による劣化を防ぐ事ができる。シール材は表示装置の駆動回路領域の一部に形成されるため表示装置の狭額縫化も達成できる。

20

【0008】

本発明を用いることのできる表示装置には、エレクトロルミネセンス（以下「EL」ともいう。）と呼ばれる発光を発現する有機物、若しくは有機物と無機物の混合物を含む層を、電極間に介在させた発光素子とTFTとが接続された発光表示装置がある。

【0009】

本発明の表示装置の一は、画素領域、接続領域を有し、画素領域に不純物領域を含む半導体層を有し、半導体層上にはゲート絶縁層を有し、ゲート絶縁層上にはゲート電極層を有し、ゲート電極層上には第1の層間絶縁層を有し、ゲート絶縁層及び第1の層間絶縁層は不純物領域に達する第1の開口を有し、開口にソース電極層又はドレイン電極層を有し、ソース電極層又はドレイン電極層は、第1の層間絶縁層を介してゲート電極層の一部を覆っており、ソース電極層又はドレイン電極層及び第1の層間絶縁層上に第2の層間絶縁層を有し、第2の層間絶縁層はソース電極層又はドレイン電極層に達する第2の開口を有し、第2の開口は、第1の層間絶縁層を介してゲート電極層の一部を覆っているソース電極層又はドレイン電極層に設けられ、第2の開口にスペーサを有する第1の電極層を有し、接続領域に第1の層間絶縁層上に設けられた配線層を有し、配線層上に、配線層に達する第3の開口が設けられた第2の層間絶縁層を有し、第3の開口の上端部は、絶縁層に覆われており、第3の開口に、絶縁層に接して第2の電極層を有する。

30

【0010】

本発明の表示装置の一は、画素領域、接続領域を有し、画素領域に不純物領域を含む半導体層を有し、半導体層上にはゲート絶縁層を有し、ゲート絶縁層上にはゲート電極層を有し、ゲート電極層上には第1の層間絶縁層を有し、ゲート絶縁層及び第1の層間絶縁層は不純物領域に達する第1の開口を有し、開口にソース電極層又はドレイン電極層を有し、ソース電極層又はドレイン電極層は、第1の層間絶縁層を介してゲート電極層の一部を覆っており、ソース電極層又はドレイン電極層及び第1の層間絶縁層上に第2の層間絶縁層を有し、第2の層間絶縁層はソース電極層又はドレイン電極層に達する第2の開口を有し、第2の開口は、第1の層間絶縁層を介してゲート電極層の一部を覆っているソース

40

50

電極層又はドレイン電極層に設けられ、第2の開口にスペーサを有する第1の電極層を有し、接続領域に第1の層間絶縁層上に設けられた配線層を有し、配線層上に、配線層に達する第3の開口が設けられた第2の層間絶縁層を有し、第3の開口の上端部は、絶縁層に覆われており、第3の開口に、絶縁層に接して第2の電極層を有し、第1の層間絶縁層上にシール材を有し、シール材は絶縁層と接しない。

【0011】

上記構成において、スペーサと絶縁層とは図18のように分離していてもよいし、図22のように、連続的につながっていてもよい。スペーサは、画素電極層として機能する第1の電極層上に電界発光層を形成する際、使用するマスクに対するスペーサとなるだけでなく、電界発光層を形成し、封止基板により封止し表示装置として完成した後も、表示装置が外部からの圧力や衝撃により、損傷、変形するのを防ぐスペーサとして機能する。

10

【0012】

本発明の表示装置の一は、画素領域、接続領域を有し、画素領域に不純物領域を含む半導体層を有し、半導体層上にはゲート絶縁層を有し、ゲート絶縁層上にはゲート電極層を有し、ゲート電極層上には第1の層間絶縁層を有し、ゲート絶縁層及び第1の層間絶縁層は不純物領域に達する第1の開口を有し、開口にソース電極層又はドレイン電極層を有し、ソース電極層又はドレイン電極層は、第1の層間絶縁層を介してゲート電極層の一部を覆っており、ソース電極層又はドレイン電極層及び第1の層間絶縁層上に第2の層間絶縁層を有し、第2の層間絶縁層はソース電極層又はドレイン電極層に達する第2の開口を有し、第2の開口は、第1の層間絶縁層を介してゲート電極層の一部を覆っているソース電極層又はドレイン電極層に設けられ、第2の開口に第1の電極層を有し、接続領域に第1の層間絶縁層上に設けられた配線層を有し、配線層上に、配線層に達する第3の開口が設けられた第2の層間絶縁層を有し、第3の開口の上端部は、絶縁層に覆われており、第3の開口に、絶縁層に接して第2の電極層を有し、第1の層間絶縁層上にシール材を有し、シール材は絶縁層と接しない。

20

【0013】

本発明の表示装置の作製方法の一は、画素領域に不純物領域を有する半導体層を形成し、接続領域及び半導体層上にゲート絶縁層を形成し、ゲート絶縁層上にゲート電極層及び導電層を形成し、ゲート電極層上及び導電層上に第1の層間絶縁層を形成し、ゲート絶縁層及び第1の層間絶縁層は不純物領域に達する第1の開口を有し、第1の開口、及びゲート電極層の一部を覆ってソース電極層又はドレイン電極層を形成し、第1の層間絶縁層上に導電層を覆って配線層を形成し、第1の層間絶縁層、配線層、ソース電極層及びドレイン電極層上に第2の層間絶縁層を形成し、第2の層間絶縁層にソース電極層又はドレイン電極層に達する第2の開口、及び配線層に達する第3の開口を形成し、第2の開口に第1の電極層を形成し、第2の層間絶縁層の第3の開口の上端部及び第1の電極層の一部を覆って絶縁層を形成し、第1の電極層上にスペーサを形成し、第3の開口に、絶縁層に接して第2の電極層を形成する。

30

【0014】

本発明の表示装置の作製方法の一は、画素領域に不純物領域を有する半導体層を形成し、接続領域及び半導体層上にゲート絶縁層を形成し、ゲート絶縁層上にゲート電極層及び導電層を形成し、ゲート電極層上及び導電層上に第1の層間絶縁層を形成し、ゲート絶縁層及び第1の層間絶縁層は不純物領域に達する第1の開口を有し、第1の開口、及びゲート電極層の一部を覆ってソース電極層又はドレイン電極層を形成し、第1の層間絶縁層上に導電層を覆って配線層を形成し、第1の層間絶縁層、配線層、ソース電極層及びドレイン電極層上に第2の層間絶縁層を形成し、第2の層間絶縁層にソース電極層又はドレイン電極層に達する第2の開口、及び配線層に達する第3の開口を形成し、第2の開口に第1の電極層を形成し、第2の層間絶縁層の第3の開口の上端部及び第1の電極層の一部を覆って絶縁層を形成し、第1の電極層上にスペーサを形成し、第3の開口に、絶縁層に接して第2の電極層を形成し、第1の層間絶縁層上に、絶縁層に接せずにシール材を形成する。

40

50

【0015】

本発明の表示装置の作製方法の一は、画素領域に不純物領域を有する半導体層を形成し、接続領域及び半導体層上にゲート絶縁層を形成し、ゲート絶縁層上にゲート電極層及び導電層を形成し、ゲート電極層上及び導電層上に第1の層間絶縁層を形成し、ゲート絶縁層及び第1の層間絶縁層は不純物領域に達する第1の開口を有し、第1の開口、及びゲート電極層の一部を覆ってソース電極層又はドレイン電極層を形成し、第1の層間絶縁層上に導電層を覆って配線層を形成し、第1の層間絶縁層、配線層、ソース電極層及びドレン電極層上に第2の層間絶縁層を形成し、第2の層間絶縁層にソース電極層又はドレン電極層に達する第2の開口、及び配線層に達する第3の開口を形成し、第2の開口に第1の電極層を形成し、第2の層間絶縁層の第3の開口の上端部及び第1の電極層の一部を覆って絶縁層を形成し、第3の開口に、絶縁層に接して第2の電極層を形成し、第1の層間絶縁層上に、絶縁層に接せずにシール材を形成する。

10

【0016】

上記構成において、スペーサと絶縁層とは、別工程で形成してもよいし、同材料を用いて、同工程で形成してもよい。

【発明の効果】

【0017】

本発明を用いると、信頼性の高い表示装置を簡略化した工程で作製することができる。よって、高精細、高画質な表示装置を低いコストで歩留まり良く製造することができる。

20

【図面の簡単な説明】

【0018】

【図1】本発明の表示装置を説明する図。

【図2】本発明の表示装置の作製方法を説明する図。

【図3】本発明の表示装置の作製方法を説明する図。

【図4】本発明の表示装置の作製方法を説明する図。

【図5】本発明の表示装置の作製方法を説明する図。

【図6】本発明の表示装置の作製方法を説明する図。

【図7】本発明の表示装置の作製方法を説明する図。

【図8】本発明の表示装置を説明する図。

30

【図9】本発明の表示装置を説明する図。

【図10】本発明の表示装置を説明する図。

【図11】本発明の表示装置を説明する図。

【図12】本発明の表示装置を説明する図。

【図13】本発明に適用できる発光素子の構成を説明する図。

【図14】図15で説明するEL表示装置の等価回路図。

【図15】本発明の表示装置を説明する上面図。

【図16】本発明の表示装置の上面図。

【図17】本発明の表示装置の上面図。

【図18】本発明の表示装置の上面図。

40

【図19】本発明に適用することのできる滴下注入法を説明する図。

【図20】本発明が適用される電子機器を示す図。

【図21】本発明が適用される電子機器を示す図。

【図22】本発明の表示装置を説明する図。

【図23】本発明の表示装置を説明する図。

【発明を実施するための形態】

【0019】

本発明の実施の形態について、図面を用いて詳細に説明する。但し、本発明は以下の説明に限定されず、本発明の趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは当業者であれば容易に理解される。従って、本発明は以下に示す実

50

施の形態の記載内容に限定して解釈されるものではない。なお、以下に説明する本発明の構成において、同一部分又は同様な機能を有する部分には同一の符号を異なる図面間で共通して用い、その繰り返しの説明は省略する。

【0020】

(実施の形態1)

本実施の形態における薄膜トランジスタの作製方法を、図1乃至図3を用いて詳細に説明する。

【0021】

図16(A)は本発明に係る表示パネルの構成を示す上面図であり、絶縁表面を有する基板2700上に画素2702をマトリクス上に配列させた画素部2701、走査線側入力端子2703、信号線側入力端子2704が形成されている。画素数は種々の規格に従って設ければ良く、XGAであれば $1024 \times 768 \times 3$ (RGB)、UXGAであれば $1600 \times 1200 \times 3$ (RGB)、フルスペックハイビジョンに対応させるのであれば $1920 \times 1080 \times 3$ (RGB)とすれば良い。

10

【0022】

画素2702は、走査線側入力端子2703から延在する走査線と、信号線側入力端子2704から延在する信号線とが交差することで、マトリクス状に配設される。画素2702のそれぞれには、スイッチング素子とそれに接続する画素電極層が備えられている。スイッチング素子の代表的な一例はTFTであり、TFTのゲート電極層側が走査線と、ソース若しくはドレイン側が信号線と接続されることにより、個々の画素を外部から入力する信号によって独立して制御可能としている。

20

【0023】

TFTは、その主要な構成要素として、半導体層、ゲート絶縁層及びゲート電極層が挙げられ、半導体層に形成されるソース及びドレイン領域に接続する配線層がそれに付随する。構造的には基板側から半導体層、ゲート絶縁層及びゲート電極層を配設したトップゲート型と、基板側からゲート電極層、ゲート絶縁層及び半導体層を配設したボトムゲート型などが代表的に知られているが、本発明においてはそれらの構造のどのようなもの用いても良い。

【0024】

図16(A)は、走査線及び信号線へ入力する信号を、外付けの駆動回路により制御する表示パネルの構成を示しているが、図17(A)に示すように、COG(Chip on Glass)方式によりドライバIC2751を基板2700上に実装しても良い。また他の実装形態として、図17(B)に示すようなTAB(Tape Automated Bonding)方式を用いてもよい。ドライバICは単結晶半導体基板に形成されたものでも良いし、ガラス基板上にTFTで回路を形成したものであっても良い。図17において、ドライバIC2751は、FPC(Flexible printed circuit)2750と接続している。

30

【0025】

また、画素に設けるTFTを結晶性を有する半導体で形成する場合には、図16(B)に示すように走査線側駆動回路3702を基板3700上に形成することもできる。図16(B)において、画素部3701は、信号線側入力端子3704と接続した図16(A)と同様に外付けの駆動回路により制御する。画素に設けるTFTを移動度の高い、多結晶(微結晶)半導体、単結晶半導体などで形成する場合は、図16(C)は、画素部4701、走査線駆動回路4702と、信号線駆動回路4704を基板4700上に一体形成することもできる。

40

【0026】

図2に示すように、絶縁表面を有する基板100の上に下地膜として、スパッタリング法、PVD法(Physical Vapor Deposition)、減圧CVD法(LPCVD法)、またはプラズマCVD法等のCVD法(Chemical Vapor Deposition)などにより窒化酸化珪素膜(Si_xN_y)を用いて下地膜101aを10~200nm(好ましくは50~100

50

nm) 形成し、酸化窒化珪素膜(SiON)を用いて下地膜101bを50~200nm(好ましくは100~150nm)積層する。本実施の形態では、プラズマCVD法を用いて下地膜101a、下地膜101bを形成する。基板100としてはガラス基板、石英基板やシリコン基板、金属基板、またはステンレス基板の表面に絶縁膜を形成したもの用いて良い。また、本実施の形態の処理温度に耐えうる耐熱性を有するプラスチック基板を用いてもよいし、フィルムのような可撓性基板を用いても良い。プラスチック基板としてはPET(ポリエチレンテレフタレート)、PEN(ポリエチレンナフタレート)、PES(ポリエーテルスルホン)からなる基板、可撓性基板としてはアクリル等の合成樹脂を用いることができる。

【0027】

10

下地膜としては、酸化珪素、窒化珪素、酸化窒化珪素、窒化酸化珪素などを用いることができ、単層でも2層、3層といった積層構造でもよい。なお本明細書中において酸化窒化珪素とは酸素の組成比が窒素の組成比より大きい物質であり、窒素を含む酸化珪素とも言える。同様に、窒化酸化珪素とは、窒素の組成比が酸素の組成比より大きい物質であり、酸素を含む窒化珪素とも言える。本実施の形態では、基板上にSiH₄、NH₃、N₂O、N₂及びH₂を反応ガスとして窒化酸化珪素膜を膜厚50nm形成し、SiH₄及びN₂Oを反応ガスとして酸化窒化珪素膜を膜厚100nmで形成する。また窒化酸化珪素膜の膜厚を140nm、積層する酸化窒化珪素膜の膜厚を100nmとしてもよい。

【0028】

20

次いで、下地膜上に半導体膜を形成する。半導体膜は25~200nm(好ましくは30~150nm)の厚さで公知の手段(スパッタ法、LPCVD法、またはプラズマCVD法等)により成膜すればよい。本実施の形態では、非晶質半導体膜を、レーザ結晶化し、結晶性半導体膜とするものを用いるのが好ましい。

【0029】

半導体膜を形成する材料は、シランやゲルマンに代表される半導体材料ガスを用いて気相成長法やスパッタリング法で作製される非晶質半導体(以下「アモルファス半導体:AS」ともいう。)、該非晶質半導体を光エネルギーや熱エネルギーを利用して結晶化させた多結晶半導体、或いはセミアモルファス(微結晶若しくはマイクロクリスタルとも呼ばれる。以下「SAS」ともいう。)半導体などを用いることができる。

【0030】

30

SASは、非晶質と結晶構造(単結晶、多結晶を含む)の中間的な構造を有し、自由エネルギー的に安定な第3の状態を有する半導体であって、短距離秩序を持ち格子歪みを有する結晶質な領域を含んでいる。少なくとも膜中の一部の領域には、0.5~20nmの結晶領域を観測することが出来、珪素を主成分とする場合にはラマンスペクトルが520cm⁻¹よりも低波数側にシフトしている。X線回折では珪素結晶格子に由来するとされる(111)、(220)の回折ピークが観測される。未結合手(ダンギリングボンド)を終端化させるため水素またはハロゲンを少なくとも1原子%またはそれ以上含ませている。SASは、珪化物気体をグロー放電分解(プラズマCVD)して形成する。珪化物気体としては、SiH₄、その他にもSi₂H₆、SiH₂Cl₂、SiHCl₃、SiCl₄、SiF₄などを用いることが可能である。またF₂、GeF₄を混合させても良い。この珪化物気体をH₂、又は、H₂とHe、Ar、Kr、Neから選ばれた一種または複数種の希ガス元素で希釈しても良い。希釈率は2~1000倍の範囲、圧力は概略0.1Pa~133Paの範囲、電源周波数は1MHz~120MHz、好ましくは13MHz~60MHzである。基板加熱温度は300以下が好ましく、100~200の基板加熱温度でも形成可能である。ここで、主に成膜時に取り込まれる不純物元素として、酸素、窒素、炭素などの大気成分に由来する不純物は1×10²⁰cm⁻³以下とすることが望ましく、特に、酸素濃度は5×10¹⁹cm⁻³以下、好ましくは1×10¹⁹cm⁻³以下となるようになることが好ましい。また、ヘリウム、アルゴン、クリプトン、ネオンなどの希ガス元素を含ませて格子歪みをさらに助長させることで安定性が増し良好なSASが得られる。また半導体膜としてフッ素を含む珪化物気体より形成されるSAS層に水素を含む珪化物気

40

50

体より形成されるSAS層を積層してもよい。

【0031】

非晶質半導体としては、代表的には水素化アモルファスシリコン、結晶性半導体としては代表的にはポリシリコンなどがあげられる。ポリシリコン（多結晶シリコン）には、800以上プロセス温度を経て形成されるポリシリコンを主材料として用いた所謂高温ポリシリコンや、600以下のプロセス温度で形成されるポリシリコンを主材料として用いた所謂低温ポリシリコン、また結晶化を促進する元素などを添加し結晶化させたポリシリコンなどを含んでいる。もちろん、前述したように、セミアモルファス半導体又は半導体膜の一部に結晶相を含む半導体を用いることもできる。

【0032】

30インチ、40インチのような大型の基板を用いる場合は、アモルファスシリコンのような非晶質半導体を用いると、工程が複雑化せず生産性がよい。

【0033】

半導体膜に、結晶性半導体膜を用いる場合、その結晶性半導体膜の作製方法は、公知の方法（レーザ結晶化法、熱結晶化法、またはニッケルなどの結晶化を助長する元素を用いた熱結晶化法等）を用いれば良い。また、SASである微結晶半導体をレーザ照射して結晶化し、結晶性を高めることもできる。結晶化を助長する元素を導入しない場合は、非晶質半導体膜にレーザ光を照射する前に、窒素雰囲気下500で1時間加熱することによって非晶質半導体膜の含有水素濃度を 1×10^{20} atoms/cm³以下にまで放出させる。これは水素を多く含んだ非晶質半導体膜にレーザ光を照射すると非晶質半導体膜が破壊されてしまうからである。結晶化のための加熱処理は、加熱炉、レーザ照射、若しくはランプから発する光の照射（ランプアニールともいう）などを用いることができる。加熱方法として加熱した気体を用いるGRTA(Gas Rapid Thermal Anneal)法、ランプによる光を用いるLRTA(Lamp Rapid Thermal Anneal)法等のRTA法がある。

【0034】

非晶質半導体膜への金属元素の導入の仕方としては、当該金属元素を非晶質半導体膜の表面又はその内部に存在させ得る手法であれば特に限定はなく、例えばスパッタ法、CVD法、プラズマ処理法（プラズマCVD法も含む）、吸着法、金属塩の溶液を塗布する方法を使用することができる。このうち溶液を用いる方法は簡便であり、金属元素の濃度調整が容易であるという点で有用である。また、このとき非晶質半導体膜の表面のぬれ性を改善し、非晶質半導体膜の表面全体に水溶液を行き渡らせるため、酸素雰囲気中のUV光の照射、熱酸化法、ヒドロキシラジカルを含むオゾン水又は過酸化水素による処理等により、酸化膜を成膜することが望ましい。

【0035】

連続発振が可能な固体レーザを用い、基本波の第2高調波～第4高調波のレーザ光を照射することで、大粒径の結晶を得ることができる。例えば、代表的には、Nd:YVO₄レーザ（基本波1064nm）の第2高調波（532nm）や第3高調波（355nm）を用いるのが望ましい。具体的には、連続発振のYVO₄レーザから射出されたレーザ光を非線形光学素子により高調波に変換し、出力数W以上のレーザ光を得る。そして、好ましくは光学系により照射面にて矩形状または橿円形状のレーザ光に成形して、半導体膜に照射する。このときのエネルギー密度は0.001～100MW/cm²程度（好ましくは0.1～10MW/cm²）が必要である。そして、走査速度を0.5～2000cm/sec程度（好ましくは10～200cm/sec）とし、照射する。

【0036】

レーザのビーム形状は、線状とすると好ましい。その結果、スループットを向上させることができる。またさらにレーザは、半導体膜に対して入射角（0° < θ < 90°）を持たせて照射させるとよい。レーザの干渉を防止することができるからである。

【0037】

このようなレーザと、半導体膜とを相対的に走査することにより、レーザ照射を行うことができる。またレーザ照射において、ビームを精度よく重ね合わせたり、レーザ照射

10

20

30

40

50

開始位置やレーザ照射終了位置を制御するため、マーカーを形成することもできる。マーカーは非晶質半導体膜と同時に、基板上へ形成すればよい。

【0038】

なおレーザは、連続発振またはパルス発振の気体レーザ、固体レーザ、銅蒸気レーザまたは金蒸気レーザなどを用いることができる。気体レーザとして、エキシマレーザ、Arレーザ、Krレーザ、He-Cdレーザなどがあり、固体レーザとして、YAGレーザ、YVO₄レーザ、YLFレーザ、YAlO₃レーザ、Y₂O₃レーザ、ガラスレーザ、ルビーレーザ、アレキサンンドライトレーザ、Ti:サファイアレーザなどが挙げられる。

【0039】

また、パルス発振のレーザ光の発振周波数を0.5MHz以上とし、通常用いられている数十Hz～数百Hzの周波数帯よりも著しく高い周波数帯を用いてレーザ結晶化を行っても良い。パルス発振でレーザ光を半導体膜に照射してから半導体膜が完全に固化するまでの時間は数十nsec～数百nsecと言われている。よって上記周波数帯を用いることで、半導体膜がレーザ光によって溶融してから固化するまでに、次のパルスのレーザ光を照射できる。したがって、半導体膜中において固液界面を連続的に移動させることができるので、走査方向に向かって連続的に成長した結晶粒を有する半導体膜が形成される。具体的には、含まれる結晶粒の走査方向における幅が10～30μm、走査方向に対して垂直な方向における幅が1～5μm程度の結晶粒の集合を形成することができる。該走査方向に沿って長く伸びた単結晶の結晶粒を形成することで、少なくとも薄膜トランジスタのチャネル方向には結晶粒界のほとんど存在しない半導体膜の形成が可能となる。

【0040】

また、希ガスや窒素などの不活性ガス雰囲気中でレーザ光を照射するようにしても良い。これにより、レーザ光の照射により半導体表面の荒れを抑えることができ、界面準位密度のばらつきによって生じるしきい値のばらつきを抑えることができる。

【0041】

非晶質半導体膜の結晶化は、熱処理とレーザ光照射による結晶化を組み合わせてもよく、熱処理やレーザ光照射を単独で、複数回行っても良い。

【0042】

本実施の形態では、下地膜101b上に、非晶質半導体膜を形成し、非晶質半導体膜を結晶化させることによって結晶性半導体膜を形成する。非晶質半導体膜としては、SiH₄、H₂の反応ガスにより形成する非晶質珪素を用いる。本実施の形態において、下地膜101a、下地膜101b、非晶質半導体膜は、同チャンバー内で真空を破らずに（真空状態を保ったまま）330の同一温度下で、反応ガスを切り替えながら連続的に形成する。

【0043】

非晶質半導体膜上に形成された酸化膜を除去した後、酸素雰囲気中のUV光の照射、熱酸化法、ヒドロキシラジカルを含むオゾン水又は過酸化水素による処理等により、酸化膜を1～5nm形成する。本実施の形態では、結晶化を助長する元素としてNiを用いる。Ni酢酸塩10ppmを含有した水溶液をスピンドルティング法により塗布する。

【0044】

本実施の形態では、熱処理をRTA法により650で6分間行った後、半導体膜上に形成される酸化膜を除去し、レーザ光を照射する。非晶質半導体膜は以上の結晶化処理により結晶化し、結晶性半導体膜として形成される。

【0045】

金属元素を用いた結晶化を行った場合、金属元素を低減、又は除去するためにゲッタリング工程を施す。本実施の形態では、非晶質半導体膜をゲッタリングシンクとして金属元素を捕獲する。まず、結晶性半導体膜上に酸素雰囲気中のUV光の照射、熱酸化法、ヒドロキシラジカルを含むオゾン水又は過酸化水素による処理等により、酸化膜を形成する。酸化膜は加熱処理によって厚膜化することが望ましい。本実施の形態では、酸化膜形成後に、RTA法により650で6分間熱処理を行うことによって、酸化膜の厚膜化を

10

20

30

40

50

行う。次いでプラズマCVD法（本実施の形態における条件350W、35Pa）を用いて、非晶質半導体膜を30nmの膜厚で形成する。

【0046】

その後、RTA法により650で6分間熱処理を行い、金属元素を低減、又は除去する。熱処理は窒素雰囲気下で行ってもよい。そして、ゲッタリングシンクとなっていた非晶質半導体膜、及び非晶質半導体膜上に形成された酸化膜をフッ酸等により除去し、金属元素が低減、又は除去された結晶性半導体膜102を得ることができる（図2（A）参照。）。本実施の形態では、ゲッタリングシンクとなった非晶質半導体膜の除去をTMAH（Tetramethyl ammonium hydroxide）を用いて行う。

【0047】

このようにして得られた半導体膜に対して、薄膜トランジスタのしきい値電圧を制御するために微量な不純物元素（ボロンまたはリン）のドーピングを行ってもよい。この不純物元素のドーピングは、結晶化工程の前の非晶質半導体膜に行ってもよい。非晶質半導体膜の状態で不純物元素をドーピングすると、その後の結晶化のための加熱処理によって、不純物の活性化も行うことができる。また、ドーピングの際に生じる欠陥等も改善することができる。

【0048】

次に結晶性半導体膜102をマスクを用いて所望の形状に加工する。本実施の形態では結晶性半導体膜102上に形成された酸化膜を除去した後、新たに酸化膜を形成する。そして、フォトマスクを作製し、フォトリソグラフィ法を用いた加工処理により、半導体層103、半導体層104、半導体層105、及び半導体層106を形成する。

【0049】

エッチング加工は、プラズマエッチング（ドライエッチング）又はウェットエッチングのどちらを採用しても良いが、大面積基板を処理するにはプラズマエッチングが適している。エッチングガスとしては、CF₄、NF₃などのフッ素を含むガス、Cl₂、BCl₃などの塩素を含むガスを用い、HeやArなどの不活性ガスを適宜加えても良い。また、大気圧放電のエッチング加工を適用すれば、局所的な放電加工も可能であり、基板の全面にマスク層を形成する必要はない。

【0050】

本発明において、配線層若しくは電極層を形成する導電層や、所定のパターンを形成するためのマスク層などを、液滴吐出法のような選択的にパターンを形成できる方法により形成してもよい。液滴吐出（噴出）法（その方式によっては、インクジェット法とも呼ばれる。）は、特定の目的に調合された組成物の液滴を選択的に吐出（噴出）して所定のパターン（導電層や絶縁層など）を形成することができる。この際、被形成領域にぬれ性や密着性を制御する処理を行ってもよい。また、パターンが転写、または描写できる方法、例えば印刷法（スクリーン印刷やオフセット印刷などパターンが形成される方法）なども用いることができる。

【0051】

本実施の形態において、用いるマスクは、エポキシ樹脂、アクリル樹脂、フェノール樹脂、ノボラック樹脂、メラミン樹脂、ウレタン樹脂等の樹脂材料を用いる。また、ベンゾシクロブテン、パリレン、フレア、透過性を有するポリイミドなどの有機材料、シロキサンポリマー等の重合によってできた化合物材料、水溶性ホモポリマーと水溶性共重合体を含む組成物材料等を用いることもできる。或いは、感光剤を含む市販のレジスト材料を用いてもよく、例えば、代表的なポジ型レジストである、ノボラック樹脂と感光剤であるナフトキノンジアジド化合物を含むレジスト、ネガ型レジストであるベース樹脂、ジフェニルシランジオール及び酸発生剤などを含むレジスト用いてもよい。液滴吐出法を用いる場合、いずれの材料を用いるとしても、その表面張力と粘度は、溶媒の濃度を調整したり、界面活性剤等を加えたりして適宜調整する。

【0052】

半導体層上の酸化膜を除去し、半導体層103、半導体層104、半導体層105、

10

20

30

40

50

及び半導体層 106 を覆うゲート絶縁層 107 を形成する。ゲート絶縁層 107 はプラズマ CVD 法またはスパッタ法などを用い、厚さを 10 ~ 150 nm として珪素を含む絶縁膜で形成する。ゲート絶縁層 107 としては、窒化珪素、酸化珪素、酸化窒化珪素、窒化酸化珪素に代表される珪素の酸化物材料又は窒化物材料等の公知の材料で形成すればよく、積層でも单層でもよい。本実施の形態では、ゲート絶縁層は窒化珪素膜、酸化珪素膜、窒化珪素膜の 3 層の積層を用いる。またそれらや、酸化窒化珪素膜の单層、2 層からなる積層でも良い。好適には、緻密な膜質を有する窒化珪素膜を用いるとよい。さらに半導体層とゲート絶縁層の間に、膜厚 1 ~ 100 nm、好ましくは 1 ~ 10 nm、さらに好ましくは 2 ~ 5 nm である膜厚の薄い酸化珪素膜を形成してもよい。薄い酸化珪素膜の形成方法としては、GRTA 法、LRTA 法等を用いて半導体領域表面を酸化し、熱酸化膜を形成することで、膜厚の薄い酸化珪素膜を形成することができる。なお、低い成膜温度でゲートリーケ電流が少ない緻密な絶縁膜を形成するには、アルゴンなどの希ガス元素を反応ガスに含ませ、形成される絶縁膜中に混入させると良い。

【 0053 】

次いで、ゲート絶縁層 107 上にゲート電極層として用いる膜厚 20 ~ 100 nm の第 1 の導電膜 108 と、膜厚 100 ~ 400 nm の第 2 の導電膜 109 とを積層して形成する（図 2 (B) 参照。）。第 1 の導電膜 108 及び第 2 の導電膜 109 は、スパッタリング法、蒸着法、CVD 法等の公知の手法により形成することができる。第 1 の導電膜 108 及び第 2 の導電膜 109 はタンタル (Ta)、タングステン (W)、チタン (Ti)、モリブデン (Mo)、アルミニウム (Al)、銅 (Cu)、クロム (Cr)、ネオジウム (Nd) から選ばれた元素、又は前記元素を主成分とする合金材料もしくは化合物材料で形成すればよい。また、第 1 の導電膜 108 及び第 2 の導電膜 109 としてリン等の不純物元素をドーピングした多結晶シリコン膜に代表される半導体膜や、AgPdCu 合金を用いてもよい。また、2 層構造に限定されず、例えば、第 1 の導電膜として膜厚 50 nm のタンクステン膜、第 2 の導電膜として膜厚 500 nm のアルミニウムとシリコンの合金 (Al - Si) 膜、第 3 の導電膜として膜厚 30 nm の窒化チタン膜を順次積層した 3 層構造としてもよい。また、3 層構造とする場合、第 1 の導電膜のタングステンに代えて窒化タングステンを用いてもよいし、第 2 の導電膜のアルミニウムとシリコンの合金 (Al - Si) 膜に代えてアルミニウムとチタンの合金膜 (Al - Ti) を用いてもよいし、第 3 の導電膜の窒化チタン膜に代えてチタン膜を用いてもよい。また、単層構造であってもよい。本実施の形態では、第 1 の導電膜 106 として窒化タンタル (TaN) を膜厚 30 nm 形成し、第 2 の導電膜 107 としてタングステン (W) を膜厚 370 nm 形成する。

【 0054 】

次に、フォトリソグラフィ法を用いてレジストからなるマスク 110a、マスク 110b、マスク 110c、マスク 110d、及びマスク 110f を形成し、第 1 の導電膜 108 及び第 2 の導電膜 109 を所望の形状に加工し、第 1 のゲート電極層 121、第 1 のゲート電極層 122、導電層 123、第 1 のゲート電極層 124、第 1 のゲート電極層 125、及び第 1 のゲート電極層 126、並びに導電層 111、導電層 112、導電層 113、導電層 114、導電層 115、及び導電層 116 を形成する（図 2 (C) 参照。）。ICP (Inductively Coupled Plasma : 誘導結合型プラズマ) エッチング法を用い、エッチング条件（コイル型の電極層に印加される電力量、基板側の電極層に印加される電力量、基板側の電極温度等）を適宜調節することにより、第 1 のゲート電極層 121、第 1 のゲート電極層 122、導電層 123、第 1 のゲート電極層 124、第 1 のゲート電極層 125、及び第 1 のゲート電極層 126、並びに導電層 111、導電層 112、導電層 113、導電層 114、導電層 115、及び導電層 116 を所望のテーパー形状を有するようにエッチングすることができる。また、テーパー形状は、マスク 110a、マスク 110b、マスク 110c、マスク 110d、及びマスク 110f の形状によっても角度等を制御することができる。なお、エッチング用ガスとしては、Cl₂、BCl₃、SiCl₄ もしくは CCl₄などを代表とする塩素系ガス、CF₄、SF₆ もしくは NF₃などを代表とするフッ素系ガス又は O₂ を適宜用いることができる。本実施の形態では、CF₄、Cl₂、

10

20

30

40

50

O_2 からなるエッティング用ガスを用いて第2の導電膜109のエッティングを行い、連続して CF_4 、 Cl_2 からなるエッティング用ガスを用いて第1の導電膜108をエッティングする。

【0055】

次に、マスク110a、マスク110b、マスク110c、マスク110d、及びマスク110fを用いて、導電層111、導電層112、導電層113、導電層114、導電層115、及び導電層116を所望の形状に加工する。このとき、導電層を形成する第2の導電膜109と、第1のゲート電極層を形成する第1の導電膜108との選択比の高いエッティング条件で、導電層をエッティングする。このエッティングによって、導電層111、導電層112、導電層113、導電層114、導電層115、及び導電層116をエッティングし、第2のゲート電極層131、第2のゲート電極層132、導電層133、第2のゲート電極層134、第2のゲート電極層135、及び第2のゲート電極層136を形成する。本実施の形態では、第3導電層もテーパー形状を有しているが、そのテーパー角度は、第1のゲート電極層121、第1のゲート電極層122、導電層123、第1のゲート電極層124、第1のゲート電極層125、及び第1のゲート電極層126の有するテーパー角度より大きい。なおテーパー角度とは第1のゲート電極層、第2のゲート電極層、導電層表面に対する側面の角度である。よって、テーパー角度を大きくし、90度の場合導電層は垂直な側面を有しており、テーパー形状を有さなくなる。本実施の形態では、第2のゲート電極層を形成するためのエッティング用ガスとして Cl_2 、 SF_6 、 O_2 を用いる。

10

20

【0056】

本実施の形態では第1のゲート電極層、導電層、及び第2のゲート電極層を、テーパー形状を有する様に形成するため、2層のゲート電極層両方がテーパー形状を有している。しかし、本発明はそれに限定されず、ゲート電極層の一層のみがテーパー形状を有し、他方は異方性エッティングによって垂直な側面を有していてもよい。本実施の形態のように、テーパー角度も積層するゲート電極層間で異なっていても良いし、同一でもよい。テーパー形状を有することによって、その上に積層する膜の被覆性が向上し、欠陥が軽減されるので信頼性が向上する。

【0057】

以上の工程によって、周辺駆動回路領域204に第1のゲート電極層121及び第2のゲート電極層131からなるゲート電極層117、第1のゲート電極層122及び第2のゲート電極層132からなるゲート電極層118、画素領域206に第1のゲート電極層124及び第2のゲート電極層134からなるゲート電極層127、第1のゲート電極層125及び第2のゲート電極層135からなるゲート電極層128、第1のゲート電極層126及び第2のゲート電極層136からなるゲート電極層129、接続領域205に導電層123及び導電層133からなる導電層130を形成することができる（図2（D）参照。）。本実施の形態では、ゲート電極層の形成をドライエッティングで行うがウェットエッティングでもよい。

30

【0058】

ゲート電極層を形成する際のエッティング工程によって、ゲート絶縁層107は多少エッティングされ、膜厚が減る（膜厚が薄くなる、いわゆる膜減り）ことがある。

40

【0059】

ゲート電極層を形成する際、ゲート電極層の幅を細くすることによって、高速動作が可能な薄膜トランジスタを形成することができる。ゲート電極層をチャネル方向の幅を細く形成する2つの方法を以下に示す。

【0060】

第1の方法はゲート電極層のマスクを形成した後、マスクを幅方向にエッティング、アッティング等により細くして、さらに幅の細いマスクを形成する。あらかじめ幅細い形状に形成されたマスクを用いることによって、ゲート電極層も幅細い形状に形成することができる。

50

【0061】

次に、第2の方法はマスクを形成し、そのマスクを用いてゲート電極層を形成する。次に得られたゲート電極層を幅方向にさらにサイドエッティングして細らせる。よって最終的に幅の細いゲート電極層を形成することができる。以上の工程を経ることによって、後にチャネル長の短い薄膜トランジスタを形成することが可能であり、高速度動作が可能な薄膜トランジスタを作製することが可能である。

【0062】

次に、ゲート電極層117、ゲート電極層118、ゲート電極層127、ゲート電極層128、ゲート電極層129、導電層130をマスクとして、n型を付与する不純物元素151を添加し、第1のn型不純物領域140a、第1のn型不純物領域140b、第1のn型不純物領域141a、第1のn型不純物領域141b、第1のn型不純物領域142a、第1のn型不純物領域142b、第1のn型不純物領域142c、第1のn型不純物領域143a、第1のn型不純物領域143bを形成する(図3(A)参照。)。本実施の形態では、不純物元素を含むドーピングガスとしてホスフィン(PH_3) (ドーピングガスは PH_3 を水素(H_2)で希釈しており、ガス中の PH_3 の比率は5%)を用い、ガス流量80sccm、ビーム電流 $5.4\mu\text{A}/\text{cm}$ 、加速電圧50kV、添加するドーズ量 $7.0 \times 10^{13}\text{ions/cm}^2$ 条件下でドーピングを行う。ここでは、第1のn型不純物領域140a、第1のn型不純物領域140b、第1のn型不純物領域141a、第1のn型不純物領域141b、第1のn型不純物領域142a、第1のn型不純物領域142b、第1のn型不純物領域142c、第1のn型不純物領域143a、第1のn型不純物領域143bに、n型を付与する不純物元素が $1 \times 10^{17} \sim 5 \times 10^{18}/\text{cm}^3$ 程度の濃度で含まれるように添加する。本実施の形態では、n型を付与する不純物元素としてリン(P)を用いる。

10

20

30

【0063】

本実施の形態では、不純物領域がゲート絶縁層を介してゲート電極層と重なる領域をLoV領域と示し、不純物領域がゲート絶縁層を介してゲート電極層と重ならない領域をLoff領域と示す。図3では、不純物領域においてハッチングと白地で示されているが、これは、白地部分に不純物元素が添加されていないということを示すのではなく、この領域の不純物元素の濃度分布がマスクやドーピング条件を反映していることを直感的に理解できるようにしたためである。なお、このことは本明細書の他の図面においても同様である。

40

【0064】

次に半導体層103、半導体層105の一部、半導体層106を覆うマスク153a、マスク153b、マスク153c、及びマスク153dを形成する。マスク153a、マスク153b、マスク153c、マスク153d、マスク153d、第2のゲート電極層132をマスクとしてn型を付与する不純物元素152を添加し、第2のn型不純物領域144a、第2のn型不純物領域144b、第3のn型不純物領域145a、第3のn型不純物領域145b、第2のn型不純物領域147a、第2のn型不純物領域147b、第2のn型不純物領域147c、第3のn型不純物領域148a、第3のn型不純物領域148b、第3のn型不純物領域148c、第3のn型不純物領域148dが形成される。本実施の形態では、不純物元素を含むドーピングガスとして PH_3 (ドーピングガスは PH_3 を水素(H_2)で希釈しており、ガス中の PH_3 の比率は5%)を用い、ガス流量80sccm、ビーム電流 $5.4\mu\text{A}/\text{cm}$ 、加速電圧70kV、添加するドーズ量 $5.0 \times 10^{15}\text{ions/cm}^2$ の条件下でドーピングを行う。ここでは、第2のn型不純物領域144a、第2のn型不純物領域144bにn型を付与する不純物元素が $5 \times 10^{19} \sim 5 \times 10^{20}/\text{cm}^3$ 程度の濃度で含まれるように添加する。第3のn型不純物領域145a、第3のn型不純物領域145bは、第3のn型不純物領域148a、第3のn型不純物領域148b、第3のn型不純物領域148c、第3のn型不純物領域148dと同程度、もしくは少し高めの濃度でn型を付与する不純物元素を含むように形成される。また、半導体層104にチャネル形成領域146、半導体層105にチャネル形成領域149a及びチャネル形成領域14

50

9 b が形成される。

【 0 0 6 5 】

第 2 の n 型不純物領域 1 4 4 a、第 2 の n 型不純物領域 1 4 4 b、第 2 の n 型不純物領域 1 4 7 a、第 2 の n 型不純物領域 1 4 7 b、第 2 の n 型不純物領域 1 4 7 c は高濃度 n 型不純物領域であり、ソース、ドレインとして機能する。一方、第 3 の n 型不純物領域 1 4 5 a、第 3 の n 型不純物領域 1 4 5 b、第 3 の n 型不純物領域 1 4 8 a、第 3 の n 型不純物領域 1 4 8 b、第 3 の n 型不純物領域 1 4 8 c、第 3 の n 型不純物領域 1 4 8 d は低濃度不純物領域であり、L D D (L i g h t l y D o p e d D r a i n) 領域となる。10
n 型不純物領域 1 4 5 a、n 型不純物領域 1 4 5 b は、ゲート絶縁層 1 0 7 を介して、第 1 のゲート電極層 1 2 2 に覆われているので L o v 領域であり、ドレイン近傍の電界を緩和し、ホットキャリアによるオン電流の劣化を抑制することが可能である。この結果、高速動作が可能な薄膜トランジスタを形成することができる。一方、第 3 の n 型不純物領域 1 4 8 a、第 3 の n 型不純物領域 1 4 8 b、第 3 の n 型不純物領域 1 4 8 c、第 3 の n 型不純物領域 1 4 8 d はゲート電極層 1 2 7、ゲート電極層 1 2 8 に覆われていない L o f f 領域に形成されるため、ドレイン近傍の電界を緩和してホットキャリア注入による劣化を防ぐとともに、オフ電流を低減する効果がある。この結果、信頼性の高く、低消費電力の半導体装置を作製することが可能である。

【 0 0 6 6 】

次に、マスク 1 5 3 a、マスク 1 5 3 b、マスク 1 5 3 c 及びマスク 1 5 3 d を除去し、半導体層 1 0 3、半導体層 1 0 5 を覆うマスク 1 5 5 a、マスク 1 5 5 b を形成する。20
マスク 1 5 5 a、マスク 1 5 5 b、ゲート電極層 1 1 7 及びゲート電極層 1 2 9 をマスクとして p 型を付与する不純物元素 1 5 4 を添加し、第 1 の p 型不純物領域 1 6 0 a、第 1 の p 型不純物領域 1 6 0 b、第 1 の p 型不純物領域 1 6 3 a、第 1 の p 型不純物領域 1 6 3 b、第 2 の p 型不純物領域 1 6 1 a、第 2 の p 型不純物領域 1 6 1 b、第 2 の p 型不純物領域 1 6 4 a、第 2 の p 型不純物領域 1 6 4 b が形成される。本実施の形態では、不純物元素としてボロン (B) を用いるため、不純物元素を含むドーピングガスとしてジボラン (B₂H₆) (ドーピングガスは B₂H₆ を水素 (H₂) で希釈しており、ガス中の B₂H₆ の比率は 15 %) を用い、ガス流量 7 0 s c c m 、ビーム電流 1 8 0 μ A / c m 、加速電圧 8 0 k V 、添加するドーズ量 2 . 0 × 1 0¹⁵ i o n s / c m² でドーピングを行う。30
ここでは、第 1 の p 型不純物領域 1 6 0 a、第 1 の p 型不純物領域 1 6 0 b、第 1 の p 型不純物領域 1 6 3 a、第 1 の p 型不純物領域 1 6 3 b、第 2 の p 型不純物領域 1 6 1 a、第 2 の p 型不純物領域 1 6 1 b、第 2 の p 型不純物領域 1 6 4 a、第 2 の p 型不純物領域 1 6 4 b に p 型を付与する不純物元素が 1 × 1 0²⁰ ~ 5 × 1 0²¹ / cm³ 程度の濃度で含まれるように添加する。本実施の形態では、第 2 の p 型不純物領域 1 6 1 a、第 2 の p 型不純物領域 1 6 1 b、第 2 の p 型不純物領域 1 6 4 a、第 2 の p 型不純物領域 1 6 4 b は、ゲート電極層 1 1 7 及びゲート電極層 1 2 9 の形状を反映し、自己整合的に第 1 の p 型不純物領域 1 6 0 a、第 1 の p 型不純物領域 1 6 0 b、第 1 の p 型不純物領域 1 6 3 a、第 1 の p 型不純物領域 1 6 3 b より低濃度となるように形成する。また、半導体層 1 0 3 にチャネル形成領域 1 6 2、半導体層 1 0 6 にチャネル形成領域 1 6 5 が形成される。

【 0 0 6 7 】

第 2 の n 型不純物領域 1 4 4 a、第 2 の n 型不純物領域 1 4 4 b、第 2 の n 型不純物領域 1 4 7 a、第 2 の n 型不純物領域 1 4 7 b、第 2 の n 型不純物領域 1 4 7 c は高濃度 n 型不純物領域であり、ソース、ドレインとして機能する。一方、第 2 の p 型不純物領域 1 6 1 a、第 2 の p 型不純物領域 1 6 1 b、第 2 の p 型不純物領域 1 6 4 a、第 2 の p 型不純物領域 1 6 4 b は低濃度不純物領域であり、L D D (L i g h t l y D o p e d D r a i n) 領域となる。40
第 2 の p 型不純物領域 1 6 1 a、第 2 の p 型不純物領域 1 6 1 b、第 2 の p 型不純物領域 1 6 4 a、第 2 の p 型不純物領域 1 6 4 b は、ゲート絶縁層 1 0 7 を介して、第 1 のゲート電極層 1 2 1、第 1 のゲート電極層 1 2 6 に覆われているので L o v 領域であり、ドレイン近傍の電界を緩和し、ホットキャリアによるオン電流の劣化を抑制することが可能である。50

【0068】

マスク 155a、マスク 155b を O₂ アッシングやレジスト剥離液により除去し、酸化膜も除去する。その後、ゲート電極層の側面を覆うように、絶縁膜、いわゆるサイドウォールを形成してもよい。サイドウォールは、プラズマ CVD 法や減圧 CVD (LPCVD) 法を用いて、珪素を有する絶縁膜により形成することができる。

【0069】

不純物元素を活性化するために加熱処理、強光の照射、又はレーザ光の照射を行ってもよい。活性化と同時にゲート絶縁層へのプラズマダメージやゲート絶縁層と半導体層との界面へのプラズマダメージを回復することができる。

【0070】

次いで、ゲート電極層、ゲート絶縁層を覆う層間絶縁層を形成する。本実施の形態では、絶縁膜 167 と絶縁膜 168 との積層構造とする（図 4 (A) 参照。）。絶縁膜 167 として窒化酸化珪素膜を膜厚 200 nm 形成し、絶縁膜 168 として酸化窒化絶縁膜を膜厚 800 nm 形成し、積層構造とする。また、ゲート電極層、ゲート絶縁層を覆って、酸化窒化珪素膜を膜厚 30 nm 形成し、窒化酸化珪素膜を膜厚 140 nm 形成し、酸化窒化珪素膜を膜厚 800 nm 形成し、3 層の積層構造としてもよい。本実施の形態では、絶縁膜 167 及び絶縁膜 168 を下地膜と同様にプラズマ CVD 法を用いて連続的に形成する。絶縁膜 108 は窒化珪素膜に限定されるものではなく、スパッタ法、またはプラズマ CVD を用いた窒化酸化珪素膜、酸化窒化珪素膜、酸化珪素膜でもよく、他の珪素を含む絶縁膜を単層または 3 層以上の積層構造として用いても良い。

10

20

【0071】

さらに、窒素雰囲気中で、300 ~ 550 で 1 ~ 12 時間の熱処理を行い、半導体層を水素化する工程を行う。好ましくは、400 ~ 500 で行う。この工程は層間絶縁層である絶縁膜 167 に含まれる水素により半導体層のダンギングボンドを終端する工程である。本実施の形態では、410 度（）で加熱処理を行う。

【0072】

絶縁膜 167、絶縁膜 168 としては他に窒化アルミニウム (AlN)、酸化窒化アルミニウム (AlON)、窒素含有量が酸素含有量よりも多い窒化酸化アルミニウム (AlNO) または酸化アルミニウム、ダイアモンドライクカーボン (DLC)、窒素含有炭素膜 (CN)、ポリシラザン、その他の無機絶縁性材料を含む物質から選ばれた材料で形成することができる。また、シロキサン樹脂を用いてもよい。なお、シロキサン樹脂とは、Si - O - Si 結合を含む樹脂に相当する。シロキサンは、シリコン (Si) と酸素 (O) との結合で骨格構造が構成される。置換基として、少なくとも水素を含む有機基（例えばアルキル基、芳香族炭化水素）が用いられる。置換基として、フルオロ基を用いてもよい。または置換基として、少なくとも水素を含む有機基と、フルオロ基とを用いてもよい。また、有機絶縁性材料を用いてもよく、有機材料としては、ポリイミド、アクリル、ポリアミド、ポリイミドアミド、レジスト又はベンゾシクロブテンを用いることができる。平坦性のよい塗布法によって形成される塗布膜を用いてもよい。

30

【0073】

次いで、レジストからなるマスクを用いて絶縁膜 167、絶縁膜 168、ゲート絶縁層 107 に半導体層に達するコントакトホール（開口）を形成する。エッチングは、用いる材料の選択比によって、一回で行っても複数回行ってもよい。本実施の形態では、酸化窒化珪素膜である絶縁膜 168 と、窒化酸化珪素膜である絶縁膜 167 及びゲート絶縁層 107 と選択比が取れる条件で、第 1 のエッチングを行い、絶縁膜 168 を除去する。次に第 2 のエッチングによって、絶縁膜 167 及びゲート絶縁層 107 を除去し、ソース領域又はドレイン領域である第 1 の p 型不純物領域 160a、第 1 の p 型不純物領域 160b、第 1 の p 型不純物領域 163a、第 1 の p 型不純物領域 163b、第 2 の n 型不純物領域 144a、第 2 の n 型不純物領域 144b、第 2 の n 型不純物領域 147a、第 2 の n 型不純物領域 147b に達する開口（開口部ともいう）を形成する。本実施の形態では、第 1 のエッチングをウェットエッチングによって行い、第 2 のエッチングをドライエッ

40

50

チングによって行う。ウェットエッティングのエッチャントは、フッ素水素アンモニウム及びフッ化アンモニウムを含む混合溶液のようなフッ酸系の溶液を用いるとよい。エッティング用ガスとしては、 Cl_2 、 BCl_3 、 SiCl_4 もしくは CCl_4 などを代表とする塩素を含むガス、 CF_4 、 SF_6 もしくは NF_3 などを代表とするフッ素を含むガス又は O_2 を適宜用いることができる。また用いるエッティング用ガスに不活性気体を添加してもよい。添加する不活性元素としては、 He 、 Ne 、 Ar 、 Kr 、 Xe から選ばれた一種または複数種の元素を用いることができる。

【0074】

開口部を覆うように導電膜を形成し、導電膜をエッティングして各ソース領域又はドレイン領域の一部とそれぞれ電気的に接続するソース電極層又はドレイン電極層169a、ソース電極層又はドレイン電極層169b、ソース電極層又はドレイン電極層170a、ソース電極層又はドレイン電極層170b、ソース電極層又はドレイン電極層171a、ソース電極層又はドレイン電極層171b、ソース電極層又はドレイン電極層172a、ソース電極層又はドレイン電極層172b、配線156を形成する。ソース電極層又はドレイン電極層は、PVD法、CVD法、蒸着法等により導電膜を成膜した後、所望の形状にエッティングして形成することができる。また、液滴吐出法、印刷法、電界メッキ法等により、所定の場所に選択的に導電層を形成することができる。更にはリフロー法、ダマシン法を用いても良い。ソース電極層又はドレイン電極層の材料は、Ag、Au、Cu、Ni、Pt、Pd、Ir、Rh、W、Al、Ta、Mo、Cd、Zn、Fe、Ti、Si、Ge、Zr、Ba等の金属又はその合金、若しくはその金属窒化物を用いて形成する。また、これらから選ばれた材料の積層構造としても良い。本実施の形態では、チタン(Ti)を膜厚100nm形成し、アルミニウムとシリコンの合金(Al-Si)を膜厚700nm形成し、チタン(Ti)を膜厚200nm形成し、所望な形状に加工する。

10

20

30

40

【0075】

以上の工程で周辺駆動回路領域204にLoV領域にp型不純物領域を有するpチャネル型薄膜トランジスタ173、LoV領域にnチャネル型不純物領域を有するnチャネル型薄膜トランジスタ174を、接続領域に、導電層177を、画素領域206にLoff領域にn型不純物領域を有するマルチチャネル型のnチャネル型薄膜トランジスタ175、LoV領域にp型不純物領域を有するpチャネル型薄膜トランジスタ176を有するアクティブマトリクス基板を作製することができる(図4(B)参照。)。

【0076】

そして、アクティブマトリクス基板は、自発光素子を有する発光装置、液晶素子を有する液晶表示装置、その他の表示装置に用いることができる。またCPU(中央演算処理装置)に代表される各種プロセッサやIDチップを搭載したカード等の半導体装置に用いることができる。

【0077】

本実施の形態に限定されず、薄膜トランジスタはチャネル形成領域が一つ形成されるシングルゲート構造でも、二つ形成されるダブルゲート構造もしくは三つ形成されるトリプルゲート構造であっても良い。また、周辺駆動回路領域の薄膜トランジスタも、シングルゲート構造、ダブルゲート構造もしくはトリプルゲート構造であっても良い。

【0078】

なお、本実施の形態で示した薄膜トランジスタの作製方法に限らず、トップゲート型(ブレーナー型)、ボトムゲート型(逆スタガ型)、あるいはチャネル領域の上下にゲート絶縁膜を介して配置された2つのゲート電極層を有する、デュアルゲート型やその他の構造においても適用できる。

【0079】

次に第2の層間絶縁層として絶縁膜180及び絶縁膜181を形成する(図5(A)参照。)。図5は、表示装置の作製工程を示しており、スクライブによる切り離しのための切り離し領域201、FPCの貼り付け部である外部端子接続領域202、周辺部の引き回し配線領域である配線領域203、周辺駆動回路領域204、接続領域205、画素

50

領域 206 である。配線領域 203 には配線 179a、配線 179b が設けられ、外部端子接続領域 202 には、外部端子と接続する端子電極層 178 が設けられている。

【0080】

絶縁膜 180、絶縁膜 181 としては酸化珪素、窒化珪素、酸化窒化珪素、窒化酸化珪素、窒化アルミニウム (AlN)、酸化窒化アルミニウム (AlON)、窒素含有量が酸素含有量よりも多い窒化酸化アルミニウム (AlNO) または酸化アルミニウム、ダイアモンドライカーボン (DLC)、窒素含有炭素膜 (CN)、PSG (リンガラス)、BPSG (リンボロンガラス)、アルミナ膜、ポリシラザン、その他の無機絶縁性材料を含む物質から選ばれた材料で形成することができる。また、シリコサン樹脂を用いてもよい。また、有機絶縁性材料を用いてもよく、有機材料としては、感光性、非感光性どちらでも良く、ポリイミド、アクリル、ポリアミド、ポリイミドアミド、レジスト又はベンゾシクロブテン、低誘電率である Low-k 材料を用いることができる。10

【0081】

本実施の形態では、絶縁膜 180 として CVD 法を用いて酸化窒化珪素膜を膜厚 200 nm 形成する。平坦化のために設ける層間絶縁層としては、耐熱性および絶縁性が高く、且つ、平坦化率の高いものが要求されるので、絶縁膜 181 の形成方法としては、スピノコート法で代表される塗布法を用いると好ましい。

【0082】

本実施の形態では、絶縁膜 181 の材料としては、シリコサン樹脂材料を用いた塗布膜を用いる。焼成した後の膜は、アルキル基を含む酸化珪素膜 (SiOx) (x = 1, 2, ...,) と呼べる。このアルキル基を含む酸化珪素膜は、300 以上の加熱処理にも耐えうるものである。20

【0083】

絶縁膜 180、絶縁膜 181 は、ディップ、スプレー塗布、ドクターナイフ、ロールコーティング、カーテンコーティング、ナイフコーティング、CVD 法、蒸着法等を採用して形成することができる。液滴吐出法により絶縁膜 180、絶縁膜 181 を形成してもよい。液滴吐出法を用いた場合には材料液を節約することができる。また、液滴吐出法のようにパターンが転写、または描写できる方法、例えば印刷法 (スクリーン印刷やオフセット印刷などパターンが形成される方法) なども用いることができる。

【0084】

次に、図 5 (B) に示すように、第 2 の層間絶縁層である絶縁膜 180 及び絶縁膜 181 に開口部を形成する。絶縁膜 180 及び絶縁膜 181 は、接続領域 205、配線領域 203、外部端子接続領域 202、切り離し領域 201 等では広面積にエッチングする必要がある。しかし、画素領域 206 においては開口面積が、接続領域 205 等の開口面積と比較して非常に小さく、微細なものとなる。従って、画素領域の開口部形成用のフォトリソグラフィ工程と、接続領域の開口部形成用のフォトリソグラフィ工程とを設けることにより、エッチング条件のマージンをより広げることができる。その結果、歩留まりを向上させることができる。またエッチング条件のマージンが広がることにより、画素領域に形成されるコンタクトホールを高精度に形成することができる。30

【0085】

具体的には、接続領域 205、配線領域 203、外部端子接続領域 202、切り離し領域 201、周辺駆動回路領域 204 の一部に設けられた絶縁膜 180 及び絶縁膜 181 に広面積な開口部を形成する。そのため、画素領域 206、接続領域 205 の一部、及び周辺駆動回路領域 204 の一部の絶縁膜 180 及び絶縁膜 181 を覆うようにマスクを形成する。エッチングは平行平板 RIE 装置や ICP エッチング装置を用いることができる。なおエッチング時間は、配線層や第 1 の層間絶縁層がオーバーエッチングされる程度に設定するとよい。このようにオーバーエッチングされる程度に設定すると、基板内の膜厚バラツキと、エッチングレートのバラツキを低減することができる。このようにして接続領域 205 には開口部 182 が、外部端子接続領域 202 には開口部 183 がそれぞれ形成される。40

10

20

30

40

50

【0086】

その後図5(B)に示すように、画素領域206の絶縁膜180及び絶縁膜181に微細な開口部、つまりコンタクトホールを形成する(図5(C)参照。)。このとき、画素領域206、接続領域205の一部、及び周辺駆動回路領域204、画素領域206を覆うようにマスクを形成する。マスクは、画素領域206の開口部形成用のマスクであり、所定な箇所に微細な開口部が設けられている。このようなマスクとしては、例えばレジストマスクを用いることができる。

【0087】

そして、並行平板RIE装置を用いて、絶縁膜180及び絶縁膜181をエッティングする。なおエッティング時間は、配線層や第1の層間絶縁層がオーバーエッティングされる程度とするとよい。このようにオーバーエッティングされる程度とすると、基板内の膜厚バラツキと、エッティングレートのバラツキを低減することができる。

10

【0088】

またエッティング装置にICP装置を用いてもよい。以上の工程で、画素領域206にソース電極又はドレイン電極172aに達する開口部184を形成する。本発明において、ソース電極又はドレイン電極172aは、薄膜トランジスタ176において薄膜が多く積層しており総膜厚が大きい場所であるゲート電極層126を、絶縁膜167及び絶縁膜168を介して覆うように形成されている。よって開口部184を膜厚深く開口する必要がないため、開口工程が短縮でき、制御性も向上する。また、開口部に形成される電極層も、角度の大きい開口部を広く被覆する必要がないため、被覆性良く形成することができ、信頼性も向上する。

20

【0089】

本実施の形態では、接続領域205、配線領域203、外部端子接続領域202、切り離し領域201、周辺駆動回路領域204の一部を覆い、画素領域206に所定の開口部が設けられたマスクで、絶縁膜180及び絶縁膜181をエッティングする場合を説明したが、本発明はこれに限定されない。例えば、接続領域204の開口部は広面積であるため、エッティングする量が多い。このような広面積な開口部は、複数回エッティングしてもよい。また、その他の開口部と比較して、深い開口部を形成する場合、同様に複数回エッティングしてもよい。そのため、配線領域203、外部端子接続領域202、切り離し領域201、周辺駆動回路領域204の一部の絶縁膜180及び絶縁膜181のみ覆い、接続領域205及び画素領域206には所定の開口部が設けられたマスクを用いて、絶縁膜180及び絶縁膜181をエッティングしてもよい。このようなマスクを用いて、エッティングする場合、接続領域205における、絶縁膜180及び絶縁膜181は、深さが増すようにエッティングされ、絶縁膜168が露出するまでエッティングする。

30

【0090】

また、本実施の形態では、絶縁膜180及び絶縁膜181への開口部の形成を図5(B)、(C)で示すように複数回に分けて行うが、一回のエッティング工程によって形成しても良い。この場合、ICP装置を用いて、ICPパワー7000W、バイアスパワー1000W、圧力0.8パスカル(Pa)、エッティングガスとしてCF₄を240sccm、O₂を160sccmとしてエッティングする。バイアスパワーは1000~4000Wが好ましい。一回のエッティング工程で開口部が形成できるので工程が簡略化する利点がある。

40

【0091】

次に、ソース電極層又はドレイン電極層172aと接するように、第1の電極層185(画素電極層ともいう。)を形成する。第1の電極層は陽極、または陰極として機能し、Ti、Ni、W、Cr、Pt、Zn、Sn、In、またはMoから選ばれた元素、TiN、TiSi_xN_y、WSi_x、WN_x、WSi_xN_y、NbN、または前記元素を主成分とする合金材料もしくは化合物材料を主成分とする膜またはそれらの積層膜を総膜厚100nm~800nmの範囲で用いればよい。

【0092】

50

本実施の形態では、表示素子として発光素子を用い、発光素子からの光を第1の電極層185側から取り出す構造のため、第1の電極層185が透光性を有する。第1の電極層185として、透明導電膜を形成し、所望の形状にエッティングすることで第1の電極層185を形成する。本発明で用いる第1の電極層185として、酸化珪素を含む酸化インジウムスズ(酸化珪素を含むインジウム錫酸化物ともいう、以下、「ITO」という。)、酸化亜鉛、酸化スズ、酸化インジウムなどを用いてもよい。この他、酸化インジウムに2~20 atomic %の酸化亜鉛(ZnO)を混合した酸化インジウム酸化亜鉛合金などの透明導電膜を用いることができる。第1の電極層185として上記透明導電膜の他に、窒化チタン膜またはチタン膜を用いても良い。この場合、透明導電膜を成膜した後に、窒化チタン膜またはチタン膜を、光が透過する程度の膜厚(好ましくは、5nm~30nm程度)で成膜する。本実施の形態では、第1の電極層185として、酸化インジウムスズと酸化珪素を用いたITOを用いる。本実施の形態では、ITO膜を、インジウム錫酸化物に1~10 [wt %]の酸化珪素(SiO₂)を混合したターゲットを用い、Arガス流量を120sccm、O₂ガス流量を5sccm、圧力を0.25Pa、電力3.2kWの条件下でスパッタ法により膜厚185nmで成膜する。第1の電極層185は、その表面が平坦化されるように、CMP法、ポリビニルアルコール系の多孔質体で拭净し、研磨しても良い。またCMP法を用いた研磨後に、第1の電極層185の表面に紫外線照射、酸素プラズマ処理などを行ってもよい。

10

【0093】

第1の電極層185を形成後、加熱処理を行ってもよい。この加熱処理により、第1の電極層185中に含まれる水分は放出される。よって、第1の電極層185は脱ガスなどを生じないため、第1の電極層上に水分によって劣化しやすい発光材料を形成しても、発光材料は劣化せず、信頼性の高い表示装置を作製することができる。本実施の形態では、第1の電極層185にITOを用いているので、ベークを行ってもITO(酸化インジウム酸化スズ合金)のように結晶化せず、アモルファス状態のままである。従って、ITOは、ITOよりも平坦性が高く、有機化合物を含む層が薄くとも陰極とのショートが生じにくい。

20

【0094】

次に、第1の電極層185の端部、ソース電極層又はドレイン電極層を覆う絶縁物(絶縁層)186(隔壁、障壁などと呼ばれる)を形成する(図6(B)参照。)。また同工程で外部端子接続領域202に絶縁物187a、絶縁物187bを形成する。

30

【0095】

フルカラー表示を行うためには、第1の電極層上に電界発光層を形成する際、RGBの発光を行う電界発光層をそれぞれ作り分けなければならない。よって、他色の電界発光層を形成する時は、その画素電極層(第1の電極層)はマスクによって覆われている。マスクは金属材料などからなる膜状の形態を用いることができる。このとき、マスクは隔壁となる絶縁物186上に設けられ、支持されるが、たわみやよじれなどによって、画素電極層に接する可能性があり、画素電極層に傷を付けてしまう。画素電極層に傷などにより形状不良が生じると、発光不良や、表示不良などを引き起こし、画質の低下を招く。よって信頼性も性能も低下してしまう。

40

【0096】

本発明においては画素電極層である第1の電極層185上に絶縁物186と同等の膜厚でスペーサ199を形成する。このスペーサ199によりマスクは支持されるので、第1の電極層に接触しなくなる。よって、マスクによる第1の電極層への形状不良は防止され、第1の電極層は発光不良、表示不良を引き起こすことなく、信頼性の高い高画質な表示装置とすることができる。スペーサは、画素電極層として機能する第1の電極層上に電界発光層を形成する際、使用するマスクに対するスペーサとなるだけでなく、電界発光層を形成し、封止基板により封止し表示装置として完成した後も、表示装置が外部からの圧力や衝撃により、損傷、変形するのを防ぐスペーサとして機能する。

【0097】

50

本実施の形態ではスペーサ 199 は、隔壁である絶縁物 186 と同材料、同工程で形成されるが、別工程で形成されても良い。スペーサの形状や大きさは限定されず、画素領域の大きさや、開口率などを考慮して設定すればよい。本実施の形態では、図 6 (B) で示すような柱状で上部が半球のように丸みを帯びた形状としており、大きさは 1 μm ~ 2 μm (好ましくは 1.5 μm 以上 2 μm 以下) である。

【0098】

スペーサの形状の例を図 22 を用いて説明する。図 22 (A1)、(B1)、(C1) 10 は画素領域の上面図であり、図 22 (A2)、(B2)、(C2) は図 22 (A1)、(B1)、(C1) における線 X1 - Y1、X2 - Y2、X3 - Y3 の断面図である。図 22 (A1) 及び (A2) において、基板 600、下地膜 601a、下地膜 601b、ゲート絶縁層 602、絶縁膜 603、絶縁膜 604、絶縁膜 605、絶縁膜 606 上に画素電極層である第 1 の電極層 607 が形成されている。第 1 の電極層 607 の端部を覆うようにして隔壁である絶縁物 608 が形成され、絶縁物 608 と同材料、同工程でスペーサ 609 が形成されている。スペーサは図 22 のように、隔壁となる絶縁層とつながって形成されていてもよい。

【0099】

図 22 (A1) 及び (A2) において、スペーサ 609 は、絶縁物 608 と接するように形成され、第 1 の電極層上を、第 1 の電極層 609 を対角線上に横切るように連続して形成されている。このように連続的にスペーサ 609 を形成すると、マスクは移動中もいつもスペーサ 609 に支持されるので、第 1 の電極層 607 に接すし、第 1 の電極層 607 の形状不良を引き起こすことを防止することができる。 20

【0100】

図 22 (B1) 及び (B2) において、基板 610、下地膜 611a、下地膜 611b、ゲート絶縁層 612、絶縁膜 613、絶縁膜 614、絶縁膜 615、絶縁膜 616 上に画素電極層である第 1 の電極層 617 が形成されている。第 1 の電極層 617 の端部を覆うようにして隔壁である絶縁物 618 が形成され、絶縁物 608 と同材料、同工程でスペーサ 619 が形成されている。

【0101】

図 22 (B1) 及び (B2) において、スペーサ 619 は、絶縁物 618 と接するように形成され、第 1 の電極層上を、第 1 の電極層 619 の短辺方向に横切るように連続して、2 個所において形成されている。このように複数個所に連続的にスペーサ 619 を形成すると、マスクは移動中もいつもスペーサ 619 に支持されるので、第 1 の電極層 617 に接すし、第 1 の電極層 617 の形状不良を引き起こすことを防止することができる。 30

【0102】

図 22 (C1) 及び (C2) において、基板 620、下地膜 621a、下地膜 621b、ゲート絶縁層 622、絶縁膜 623、絶縁膜 624、絶縁膜 625、絶縁膜 626 上に画素電極層である第 1 の電極層 627 が形成されている。第 1 の電極層 627 の端部を覆うようにして隔壁である絶縁物 628 が形成され、絶縁物 628 と同材料、同工程でスペーサ 629 が形成されている。

【0103】

図 22 (C1) 及び (C2) において、スペーサ 629 は、絶縁物 628 と接するように形成され、第 1 の電極層上を、第 1 の電極層 629 の長辺方向及び短辺方向に横切るように連続して、格子状に形成されている。このようにスペーサ 629 を格子状に連続的に形成すると、マスクは移動中もいつもスペーサ 629 に支持されるので、第 1 の電極層 627 に接し、第 1 の電極層 627 の形状不良を引き起こすことを防止することができる。図 22 (C2) に示すように、スペーサ 629 は、テープーを有する形状をしている。このようにスペーサは、図 22 (A2) のように概略直方体でもよく、円柱、角柱、テープー形状を有しているものなど様々な形状のものを用いることができる。 40

【0104】

図 22 において、スペーサは、隔壁となる絶縁物と接して形成されているが、接さず

10

20

30

40

50

、離れて形成されてもよい。

【0105】

スペーサは、酸化珪素、窒化珪素、酸化窒化珪素、酸化アルミニウム、窒化アルミニウム、酸窒化アルミニウムその他の無機絶縁性材料、又はアクリル酸、メタクリル酸及びこれらの誘導体、又はポリイミド(polyimide)、芳香族ポリアミド、ポリベンゾイミダゾール(polybenzimidazole)などの耐熱性高分子、又はシロキサン樹脂を用いて形成することができる。本実施の形態ではスペーサ199にアクリルを用いる。

【0106】

本実施の形態では、絶縁物186にアクリルを用いる。また絶縁物186に絶縁膜181と同材料を用い、同工程で形成すると、製造コストを削減することができる。また、塗布成膜装置やエッティング装置などの装置の共通化によるコストダウンが図れる。

10

【0107】

絶縁物186は、酸化珪素、窒化珪素、酸化窒化珪素、酸化アルミニウム、窒化アルミニウム、酸窒化アルミニウムその他の無機絶縁性材料、又はアクリル酸、メタクリル酸及びこれらの誘導体、又はポリイミド(polyimide)、芳香族ポリアミド、ポリベンゾイミダゾール(polybenzimidazole)などの耐熱性高分子、又はシロキサン樹脂を用いて形成することができる。アクリル、ポリイミド等の感光性、非感光性の材料を用いて形成してもよい。絶縁物186は曲率半径が連続的に変化する形状が好ましく、上に形成される電界発光層188、第2の電極層189の被覆性が向上する。

【0108】

接続領域205において、絶縁物186は、開口部182の側面の絶縁膜180及び絶縁膜181の端部を覆うように形成されている。エッティング工程によって段差を有するように加工された絶縁膜180及び絶縁膜181の端部は、その急激な段差のため、その上に積層する第2の電極層189の被覆性が悪い。よって本発明のように、開口部周辺の段差を絶縁物186によって覆い、段差をなだらかにすることで、積層する第2の電極層189の被覆性を向上させることができる。接続領域205において、第2の電極層と同工程、同材料で形成される配線層は配線層156と電気的に接続する。本実施の形態では、第2の電極層189は配線層156と直接接して電気的に接続されているが、他の配線を介して電気的に接続されてもよい。

20

【0109】

また、さらに信頼性を向上させるため、電界発光層(有機化合物を含む層)188の形成前に真空加熱を行って脱気を行うことが好ましい。例えば、有機化合物材料の蒸着を行う前に、基板に含まれるガスを除去するために減圧雰囲気や不活性雰囲気で200~400、好ましくは250~350の加熱処理を行うことが望ましい。またそのまま大気に晒さずに電界発光層188を真空蒸着法や、減圧下の液滴吐出法で形成することが好ましい。この熱処理で、第1の電極層となる導電膜や絶縁層(隔壁)に含有、付着している水分を放出することができる。この加熱処理は、真空を破らず、真空のチャンバー内を基板が輸送できるのであれば、先の加熱工程と兼ねることもでき、先の加熱工程を絶縁層(隔壁)形成後に、一度行えばよい。ここでは、層間絶縁膜と絶縁物(隔壁)とを高耐熱性を有する物質で形成すれば信頼性向上のための加熱処理工程を十分行うことができる。

30

【0110】

第1の電極層185の上には電界発光層188が形成される。なお、図1では一画素しか図示していないが、本実施の形態ではR(赤)、G(緑)、B(青)の各色に対応した電界電極層を作り分けている。本実施の形態では電界発光層188として、赤色(R)、緑色(G)、青色(B)の発光を示す材料を、それぞれ蒸着マスクを用いた蒸着法等によって選択的に形成する様子を図23に示す。

40

【0111】

図23において、薄膜トランジスタ651a、薄膜トランジスタ651b、薄膜トランジスタ651cは画素電極層である第1の電極層652a、第1の電極層652b、第1の電極層652cと接続している。第1の電極層の端部はそれぞれ、隔壁として機能す

50

る絶縁物 653a、絶縁物 653b、絶縁物 654c、絶縁物 653d に覆われており、第1の電極層上には、スペーサ 654a、スペーサ 654b、スペーサ 654c が形成されている。マスク 656 は、第1の電極層 652a、第1の電極層 652b、第1の電極層 652c に電界発光層を形成したのち、矢印 655 の方向へ移動しながら各第1の電極層上に電界発光層を形成する。マスク 656 は、第1の電極層 652a、第1の電極層 652b、第1の電極層 652c 上ではスペーサ 654a、スペーサ 654b、スペーサ 654c に支持されるため、たわみやよじれなどによって、第1の電極層に接し、第1の電極層に形状不良を引き起こす問題がない。よって、第1の電極層は発光不良、表示不良を引き起こすことなく、信頼性の高い高画質な表示装置を作製することができる。

【0112】

10

赤色 (R)、緑色 (G)、青色 (B) の発光を示す材料は、液滴吐出法により形成することもでき（低分子または高分子材料など）る。

【0113】

次に、電界発光層 188 の上に導電膜からなる第2の電極層 189 が設けられる。第2の電極層 189 としては、仕事関数の小さい材料 (Al、Ag、Li、Ca、またはこれらの合金や化合物、MgAg、MgIn、AlLi、CaF₂、または窒化カルシウム) を用いればよい。こうして第1の電極層 185、電界発光層 188 及び第2の電極層 189 からなる発光素子 190 が形成される。

【0114】

20

図1に示した本実施の形態の表示装置において、発光素子 190 から発した光は、第1の電極層 185 側から、図1中の矢印の方向に透過して射出される。

【0115】

30

第2の電極層 189 を覆うようにしてパッシベーション膜 191 を設けることは有効である。パッシベーション膜 191 としては、窒化珪素、酸化珪素、酸化窒化珪素 (SiON)、窒化酸化珪素 (SiNO)、窒化アルミニウム (AlN)、酸化窒化アルミニウム (AlON)、窒素含有量が酸素含有量よりも多い窒化酸化アルミニウム (AlNO) または酸化アルミニウム、ダイアモンドライカーボン (DLC)、窒素含有炭素膜 (CN) を含む絶縁膜からなり、該絶縁膜を単層もしくは組み合わせた積層を用いることができる。また、シリコン (Si) と酸素 (O) との結合で骨格構造が構成され、置換基に少なくとも水素を含む材料、もしくは置換基にフッ素、アルキル基、または芳香族炭化水素のうち少なくとも1種を有する材料を用いてもよい。

【0116】

40

この際、カバレッジの良い膜をパッシベーション膜として用いることが好ましく、炭素膜、特に DLC 膜を用いることは有効である。DLC 膜は室温から 100 以下の温度範囲で成膜可能であるため、耐熱性の低い電界発光層 188 の上方にも容易に成膜することができる。DLC 膜は、プラズマ CVD 法（代表的には、RF プラズマ CVD 法、マイクロ波 CVD 法、電子サイクロトロン共鳴 (ECR) CVD 法、熱フィラメント CVD 法など）、燃焼炎法、スパッタ法、イオンビーム蒸着法、レーザ蒸着法などで形成することができる。成膜に用いる反応ガスは、水素ガスと、炭化水素系のガス（例えば CH₄、C₂H₂、C₆H₆など）とを用い、グロー放電によりイオン化し、負の自己バイアスがかかったカソードにイオンを加速衝突させて成膜する。また、CN 膜は反応ガスとして C₂H₄ ガスと N₂ ガスとを用いて形成すればよい。DLC 膜は酸素に対するプロッキング効果が高く、電界発光層 188 の酸化を抑制することが可能である。そのため、この後に続く封止工程を行う間に電界発光層 188 が酸化するといった問題を防止できる。

【0117】

50

本実施の形態で作製した表示装置の画素領域の上面図を図18に示す。図18において、画素 2702 は、薄膜トランジスタ 501、薄膜トランジスタ 502、容量 504、発光素子 190、ゲート配線層 506、ソース及びドレイン配線層 505、電源線 507 から構成されている。図18において、第1の電極層上にスペーサ 199 が複数設けられている。スペーサは、単数でも複数でもよく、複数である場合、同一の形状である必要も

ない。また、スペーサ 199 のように絶縁層 186 (図 18 では点線で図示している) と接さず、分離して形成されてもよい。

【0118】

このように発光素子 190 が形成された基板 100 と、封止基板 195 とをシール材 192 によって固着し、発光素子を封止する (図 1 参照。)。本発明の表示装置においては、シール材 192 と絶縁物 186 とを接しないように離して形成する。このようにシール材と、絶縁物 186 とを離して形成すると、絶縁物 186 に吸湿性の高い有機材料を用いた絶縁材料を用いても、水分が侵入しにくく、発光素子の劣化が防止でき、表示装置の信頼性が向上する。シール材 192 としては、代表的には可視光硬化性、紫外線硬化性または熱硬化性の樹脂を用いるのが好ましい。例えば、ビスフェノール A 型液状樹脂、ビスフェノール A 型固体樹脂、含ブロムエポキシ樹脂、ビスフェノール F 型樹脂、ビスフェノール A D 型樹脂、フェノール型樹脂、クレゾール型樹脂、ノボラック型樹脂、環状脂肪族エポキシ樹脂、エピビス型エポキシ樹脂、グリシジルエステル樹脂、グリジシリアルアミン系樹脂、複素環式エポキシ樹脂、変性エポキシ樹脂等のエポキシ樹脂を用いることができる。なお、シール材で囲まれた領域には充填材 193 を充填してもよく、窒素雰囲気下で封止することによって、窒素等を封入してもよい。本実施の形態は、下方射出型のため、充填材 193 は透光性を有する必要はないが、充填材 193 を透過して光を取り出す構造の場合は、透光性を有する必要がある。代表的には可視光硬化、紫外線硬化または熱硬化のエポキシ樹脂を用いればよい。以上の工程において、本実施の形態における、発光素子を用いた表示機能を有する表示装置が完成する。また充填材は、液状の状態で滴下し、表示装置内に充填することもできる。

10

20

30

【0119】

ディスペンサ方式を採用した滴下注入法を図 19 を用いて説明する。図 19 の滴下注入法は、制御装置 40、撮像手段 42、ヘッド 43、充填材 33、マーカー 35、マーカー 45 は、バリア層 34、シール材 32、TFT 基板 30、対向基板 20 からなる。シール材 32 で閉ループを形成し、その中にヘッド 43 より充填材 33 を 1 回若しくは複数回滴下する。充填材材料の粘性が高い場合は、連続的に吐出され、繋がったまま被形成領域に付着する。一方、充填材材料の粘性が低い場合には、図 19 のように間欠的に吐出され充填材が滴下される。そのとき、シール材 32 と充填材 33 とが反応することを防ぐため、バリア層 34 を設けてもよい。続いて、真空中で基板を貼り合わせ、その後紫外線硬化を行って、充填材が充填された状態とする。この充填剤として、乾燥剤などの吸湿性を含む物質を用いると、さらなる吸水効果が得られ、素子の劣化を防ぐことができる。

【0120】

EL 表示パネル内には素子の水分による劣化を防ぐため、乾燥剤を設置される。本実施の形態では、乾燥剤は、画素領域を取り囲むように封止基板に形成された凹部に設置され、薄型化を妨げない構成とする。また、ゲート配線層に対応する領域にも乾燥剤を形成し、吸水面積を広く取っているので、吸水効果が高い。また、直接発光しないゲート配線層上に乾燥剤を形成しているので、光取り出し効率を低下させることもない。

30

【0121】

なお、本実施の形態では、ガラス基板で発光素子を封止した場合を示すが、封止の処理とは、発光素子を水分から保護するための処理であり、カバー材で機械的に封入する方法、熱硬化性樹脂又は紫外光硬化性樹脂で封入する方法、金属酸化物や窒化物等のバリア能力が高い薄膜により封止する方法のいずれかを用いる。カバー材としては、ガラス、セラミックス、プラスチックもしくは金属を用いることができるが、カバー材側に光を放射する場合は透光性でなければならない。また、カバー材と上記発光素子が形成された基板とは熱硬化性樹脂又は紫外光硬化性樹脂等のシール材を用いて貼り合わせられ、熱処理又は紫外光照射処理によって樹脂を硬化させて密閉空間を形成する。この密閉空間の中に酸化バリウムに代表される吸湿材を設けることも有効である。この吸湿材は、シール材の上に接して設けても良いし、発光素子よりの光を妨げないような、隔壁の上や周辺部に設けても良い。さらに、カバー材と発光素子の形成された基板との空間を熱硬化性樹脂若し

40

50

くは紫外光硬化性樹脂で充填することも可能である。この場合、熱硬化性樹脂若しくは紫外光硬化性樹脂の中に酸化バリウムに代表される吸湿材を添加しておくことは有効である。

【0122】

本実施の形態では、外部端子接続領域202において、端子電極層178に異方性導電層196によってFPC194を接続し、外部と電気的に接続する構造とする。また表示装置の上面図である図1(A)で示すように、本実施の形態において作製される表示装置は信号線駆動回路を有する周辺駆動回路領域204のほかに、走査線駆動回路を有する周辺駆動回路領域207a、周辺駆動回路領域207bが設けられている。

【0123】

本実施の形態では、上記のような回路で形成するが、本発明はこれに限定されず、周辺駆動回路としてICチップを前述したCOG方式やTAB方式によって実装したものでもよい。また、ゲート線駆動回路、ソース線駆動回路は複数であっても単数であっても良い。

【0124】

また、本発明の表示装置において、画面表示の駆動方法は特に限定されず、例えば、点順次駆動方法や線順次駆動方法や面順次駆動方法などを用いればよい。代表的には、線順次駆動方法とし、時分割階調駆動方法や面積階調駆動方法を適宜用いればよい。また、表示装置のソース線に入力する映像信号は、アナログ信号であってもよいし、デジタル信号であってもよく、適宜、映像信号に合わせて駆動回路などを設計すればよい。

【0125】

さらに、ビデオ信号がデジタルの表示装置において、画素に入力されるビデオ信号が定電圧(CV)のものと、定電流(CC)のものとがある。ビデオ信号が定電圧のもの(CV)には、発光素子に印加される電圧が一定のもの(CVCV)と、発光素子に印加される電流が一定のもの(CVCC)とがある。また、ビデオ信号が定電流のもの(CC)には、発光素子に印加される電圧が一定のもの(CCVC)と、発光素子に印加される電流が一定のもの(CCCC)とがある。

【0126】

本発明を用いると、信頼性の高い表示装置を簡略化した工程で作製することができる。よって、高精細、高画質な表示装置を低いコストで歩留まり良く製造することができる。

【0127】

(実施の形態2)

本発明の実施の形態を、図7乃至図9を用いて説明する。本実施の形態は、実施の形態1で作製した表示装置において、第2の層間絶縁層を形成しない例を示す。よって、同一部分又は同様な機能を有する部分の繰り返しの説明は省略する。

【0128】

実施の形態1で示したように、基板100上に薄膜トランジスタ173、薄膜トランジスタ174、薄膜トランジスタ175、薄膜トランジスタ176、導電層177を形成し、絶縁膜168、絶縁膜168を形成する。各薄膜トランジスタには半導体層のソース領域又はドレイン領域に接続するソース電極層又はドレイン電極層が形成されている。画素領域206に設けられた薄膜トランジスタ176におけるソース電極層又はドレイン電極層172bに接して第1の電極層395を形成する(図7(A)参照。)。

【0129】

第1の電極層395は画素電極として機能し、実施の形態1における第1の電極層185と同様な材料と工程で形成すればよい。本実施の形態でも実施の形態1と同様に第1の電極層中を光を通過させて取り出すために、透明導電膜であるITOを第1の電極層395に用いて所望の形状に加工し形成する。

【0130】

第1の電極層395の端部及び薄膜トランジスタを覆うように絶縁物186を形成す

10

20

30

40

50

る(図7(B)参照。)。絶縁物186には本実施の形態ではアクリルを用いる。第1の電極層上に電界発光層188を形成し、第2の電極層189を積層することによって発光素子190を形成する。第2の電極層189は接続領域205において配線層156と電気的に接続し、外部端子接続領域202においては端子電極層178に異方性導電層196を介してFPC194が接着される。第2の電極層189を覆うようにパッシベーション膜191を形成する。基板100はシール材192によって封止基板195と張り合わされ、表示装置内には充填材193が充填されている(図8参照。)。本発明の表示装置においては、シール材192と絶縁物186とを接しないように離して形成する。このようにシール材と、絶縁物186とを離して形成すると、絶縁物186に吸湿性の高い有機材料を用いた絶縁材料を用いても、水分が侵入しにくく、発光素子の劣化が防止でき、表示装置の信頼性が向上する。

10

【0131】

また図9における表示装置は、第1の電極層395を、薄膜トランジスタ176と接続するソース電極層又はドレイン電極層172bの形成前に、絶縁膜168上に選択的に形成することもできる。この場合、本実施の形態とはソース電極層又はドレイン電極層172bと、第1の電極層395の接続構造が、第1の電極層395の上にソース電極層又はドレイン電極層172bが積層する構造となる。第1の電極層395をソース電極層又はドレイン電極層172bより先に形成すると、平坦な形成領域に形成できるので、被覆性がよく、CMPなどの研磨処理も十分に行えるので平坦性よく形成できる利点がある。

20

【0132】

本発明を用いると、信頼性の高い表示装置を簡略化した工程で作製することができる。よって、高精細、高画質な表示装置を低いコストで歩留まり良く製造することができる。

【0133】

(実施の形態3)

本発明の実施の形態を、図10を用いて説明する。本実施の形態は、実施の形態1で作製した表示装置において、薄膜トランジスタのゲート電極層の構造が異なる例を示す。よって、同一部分又は同様な機能を有する部分の繰り返しの説明は省略する。

【0134】

図10(A)乃至(C)は、作製工程にある表示装置であり、実施の形態1で示した図4(B)の表示装置と対応している。

30

【0135】

図10(A)において、周辺駆動回路領域214に薄膜トランジスタ273及び薄膜トランジスタ274が、接続領域215に導電層277が、画素領域216に薄膜トランジスタ275及び薄膜トランジスタ276が設けられている。図10(A)における薄膜トランジスタのゲート電極層は2層の導電膜の積層で構成され、上層のゲート電極層が下層のゲート電極層より幅が細く加工されている。下層のゲート電極層はテーパー形状を有しているが、上層のゲート電極層はテーパー形状を有していない。このように、ゲート電極層はテーパー形状を有していても良いし、側面の角度が垂直に近い形状、いわゆるテーパー形状を有さない形状でもよい。

40

【0136】

図10(B)において、周辺駆動回路領域214に薄膜トランジスタ373及び薄膜トランジスタ374が、接続領域215に導電層377が、画素領域216に薄膜トランジスタ375及び薄膜トランジスタ376が設けられている。図10(B)における薄膜トランジスタのゲート電極層も2層の導電膜の積層で構成されているが、上層のゲート電極層と下層のゲート電極層は連続的なテーパー形状を有している。

【0137】

図10(C)において、周辺駆動回路領域214に薄膜トランジスタ473及び薄膜トランジスタ474が、接続領域215に導電層477が、画素領域216に薄膜トランジスタ475及び薄膜トランジスタ476が設けられている。図10(C)における薄膜

50

トランジスタのゲート電極層は、単層構造でありテープー形状を有している。このようにゲート電極層は单層構造でもよい。

【0138】

以上のように、ゲート電極層はその構成と形状によって様々な構造をとりうる。よって作製される表示装置も様々な構造を示す。半導体層中の不純物領域は、ゲート電極層をマスクとして自己整合的に形成される場合、ゲート電極層の構造によってその不純物領域の構造や濃度分布が変化する。以上のことも考慮して設計を行うと所望の機能を有する薄膜トランジスタを作製することができる。

【0139】

本実施の形態は、実施の形態1及び2とそれぞれと組み合わせて用いることが可能である。

【0140】

(実施の形態4)

本発明を適用して発光素子を有する表示装置を形成することができるが、該発光素子から発せられる光は、下方放射、上方放射、両方放射のいずれかを行ふ。本実施の形態では、両方射出型、上方射出型の例を、図11及び図12を用いて説明する。

【0141】

図12に示す表示装置は、素子基板1300、薄膜トランジスタ1355、薄膜トランジスタ1365、薄膜トランジスタ1375、第1の電極層1317、電界発光層1319、第2の電極層1320、透明導電膜1321、充填材1322、シール材1325、ゲート絶縁層1310、絶縁膜1311、絶縁膜1312、絶縁膜1313、絶縁膜1309、絶縁物1314、封止基板1323、配線層1308、端子電極層1381、異方性導電層1382、FPC1383、スペーサ1330、発光素子1305によって構成されている。表示装置は、切り離し領域221、外部端子接続領域222、配線領域223、周辺駆動回路領域224、画素領域226を有している。充填剤1322は、図19の滴下法のように、液状の組成物にして、滴下法によって形成することができる。滴下法によって充填剤が形成された素子基板1300と封止基板1323を張り合わせて発光表示装置を封止する。

【0142】

図12の表示装置は、両面射出型であり、矢印の方向に素子基板1300側からも、封止基板1323側からも光を射出する構造である。なお本実施の形態では、透明導電膜を成膜し、所望の形状にエッチングすることで第1の電極層1317を形成する。第1の電極層1317として透明導電膜を用いることができる。第1の電極層1317として上記透明導電膜の他に、窒化チタン膜またはチタン膜を用いても良い。この場合、透明導電膜を成膜した後に、窒化チタン膜またはチタン膜を、光が透過する程度の膜厚(好ましくは、5nm~30nm程度)で成膜する。本実施の形態では、第1の電極層1317としてITOを用いている。

【0143】

次に、電界発光層1319の上には導電膜からなる第2の電極層1320が設けられる。第2の電極層1320としては、仕事関数の小さい材料(A1、Ag、Li、Ca、またはこれらの合金や化合物、MgAg、MgIn、AlLi、CaF₂、または窒化アルミニウム)を用いればよい。図6の表示装置では、発光が透過するように、第2の電極層1320として膜厚を薄くした金属薄膜(MgAg:膜厚10nm)と、透明導電膜1321として、膜厚100nmのITOとの積層を用いる。透明導電膜1321として上述の第1の電極層1317と同様なものを用いることができる。

【0144】

図11の表示装置は、片面射出型であり、矢印の方向に上方射出する構造である。図11に示す表示装置は、素子基板1600、薄膜トランジスタ1655、薄膜トランジスタ1665、薄膜トランジスタ1675、反射性を有する金属層1624、第1の電極層1617、電界発光層1619、第2の電極層1620、透明導電膜1621、充填材1

10

20

30

40

50

622、シール材1625、ゲート絶縁層1610、絶縁膜1611、絶縁膜1612、絶縁膜1613、絶縁膜1609、絶縁物1614、封止基板1623、配線層1608、端子電極層1681、異方性導電層1682、FPC1683、スペーサ1630、発光素子1605によって構成されている。図11における表示装置において、端子電極層1681に積層していた絶縁層はエッチングによって除去されている。このように端子電極層の周囲に透水性を有する（水分を透過し得る）絶縁層を設けない構造であると信頼性がより向上する。また、表示装置は、切り離し領域231、外部端子接続領域232、配線領域233、周辺駆動回路領域234、画素領域236を有している。この場合、前述の図12で示した両方射出型の表示装置において、第1の電極層1317の下に、反射性を有する金属層1624を形成する。反射性を有する金属層1624の上に陽極として機能する透明導電膜である第1の電極層1617を形成する。金属層1624としては、反射性を有すればよいので、Ta、W、Ti、Mo、Al、Cuなどを用いればよい。好ましくは、可視光の領域で反射性が高い物質を用いることがよく、本実施の形態では、TiN膜を用いる。

10

【0145】

電界発光層1619の上には導電膜からなる第2の電極層1620が設けられる。第2の電極層1620としては、陰極として機能させて仕事関数の小さい材料（Al、Ag、Li、Ca、またはこれらの合金や化合物、MgAg、MgIn、AlLi、CaF₂、または窒化カルシウム）を用いればよい。本実施の形態では、発光が透過するよう20に、第2の電極層1620として膜厚を薄くした金属薄膜（MgAg：膜厚10nm）と、透明導電膜1621として、膜厚110nmのITOとの積層を用いる。

20

【0146】

本実施の形態において適用できる発光素子の形態を図13に示す。発光素子は、電界発光層860を第1の電極層870と第2の電極層850で挟んだ構成になっている。第1の電極層及び第2の電極層は仕事関数を考慮して材料を選択する必要があり、そして第1の電極層及び第2の電極層は、画素構成によりいずれも陽極、又は陰極となりうる。本実施の形態では、駆動用TFTの極性がpチャネル型である場合、第1の電極層を陽極、第2の電極層を陰極とするとい。また、駆動用TFTの極性がNチャネル型であるため、第1の電極層を陰極、第2の電極層を陽極とすると好ましい。

30

【0147】

図13(A)及び(B)は、第1の電極層870が陽極であり、第2の電極層850が陰極である場合であり、電界発光層860は、第1の電極層870側から、HIL(ホール注入層)HTL(ホール輸送層)804、EML(発光層)803、ETL(電子輸送層)EIL(電子注入層)802、第2の電極層850の順に積層するのが好ましい。図13(A)は第1の電極層870から光を放射する構成であり、第1の電極層870は透光性を有する酸化物導電性材料からなる電極層805で構成し、第2の電極層は電界発光層860側から、LiFやMgAgなどアルカリ金属又はアルカリ土類金属を含む電極層801とアルミニウムなどの金属材料で形成する電極層800より構成されている。図13(B)は第2の電極層850から光を放射する構成であり、第1の電極層は、アルミニウム、チタンなどの金属、又は該金属と化学量論的組成比以下の濃度で窒素を含む金属材料で形成する電極層807と、酸化珪素を1~15原子%の濃度で含む酸化物導電性材料で形成する第2の電極層806より構成されている。第2の電極層は、第2の電極層は電界発光層860側から、LiFやMgAgなどアルカリ金属又はアルカリ土類金属を含む電極層801とアルミニウムなどの金属材料で形成する電極層800より構成されているがいずれの層も100nm以下の厚さとして光を透過可能な状態としておくことで、第2の電極層850から光を放射することが可能となる。

40

【0148】

図13(C)及び(D)は、第1の電極層870が陰極であり、第2の電極層850が陽極である場合であり、電界発光層860は、陰極側からEIL(電子注入層)ETL(電子輸送層)802、EML(発光層)803、HTL(ホール輸送層)HIL(ホー

50

ル注入層) 804、陽極である第2の電極層850の順に積層するのが好ましい。図13(C)は第1の電極層870から光を放射する構成であり、第1の電極層870は電界発光層860側から、LiFやMgAgなどアルカリ金属又はアルカリ土類金属を含む電極層801とアルミニウムなどの金属材料で形成する電極層800より構成されているがいずれの層も100nm以下の厚さとして光を透過可能な状態としておくことで、第1の電極層870から光を放射することが可能となる。第2の電極層は、電界発光層860側から、酸化珪素を1~15原子%の濃度で含む酸化物導電性材料で形成する第2の電極層806、アルミニウム、チタンなどの金属、又は該金属と化学量論的組成比以下の濃度で窒素を含む金属材料で形成する電極層807より構成されている。図13(D)は第2の電極層850から光を放射する構成であり、第1の電極層870は電界発光層860側から、LiFやMgAgなどアルカリ金属又はアルカリ土類金属を含む電極層801とアルミニウムなどの金属材料で形成する電極層800より構成されており、膜厚は電界発光層860で発光した光を反射可能な程度に厚く形成している。第2の電極層850は、透光性を有する酸化物導電性材料からなる電極層805で構成されている。なお電界発光層は、積層構造以外に単層構造、又は混合構造をとることができる。

10

【0149】

また、電界発光層として、赤色(R)、緑色(G)、青色(B)の発光を示す材料を、それぞれ蒸着マスクを用いた蒸着法等によって選択的に形成する。赤色(R)、緑色(G)、青色(B)の発光を示す材料はカラーフィルタ同様、液滴吐出法により形成することもでき(低分子または高分子材料など)、この場合マスクを用いずとも、RGBの塗り分けを行うことができるため好ましい。

20

【0150】

また上面放射型の場合で、第2の電極層に透光性を有するITOやITSOを用いる場合、ベンゾオキサゾール誘導体(BzOs)にLiを添加したBzOs-Liなどを用いることができる。また例えばEMLは、R、G、Bのそれぞれの発光色に対応したドーパント(Rの場合DCM等、Gの場合DMQD等)をドープしたAlq₃を用いればよい。

20

【0151】

なお、電界発光層は上記材料に限定されない。例えば、CuPcやPEDOTの代わりに酸化モリブデン(MoO_x:x=2~3)等の酸化物と-NPDやルブレンを共蒸着して形成し、ホール注入性を向上させることもできる。また電界発光層の材料は、有機材料(低分子又は高分子を含む)、又は有機材料と無機材料の複合材料として用いることができる。以下発光素子を形成する材料について詳細に述べる。

30

【0152】

電荷注入輸送物質のうち、特に電子輸送性の高い物質としては、例えばトリス(8-キノリノラト)アルミニウム(略称:Alq₃)、トリス(5-メチル-8-キノリノラト)アルミニウム(略称:Almq₃)、ビス(10-ヒドロキシベンゾ[h]-キノリナト)ベリリウム(略称:BeBq₂)、ビス(2-メチル-8-キノリノラト)-4-フェニルフェノラト-アルミニウム(略称:BA1q)など、キノリン骨格またはベンゾキノリン骨格を有する金属錯体等が挙げられる。また正孔輸送性の高い物質としては、例えば4,4'-ビス[N-(1-ナフチル)-N-フェニル-アミノ]-ビフェニル(略称:-NPD)や4,4'-ビス[N-(3-メチルフェニル)-N-フェニル-アミノ]-ビフェニル(略称:TPD)や4,4',4''-トリス(N,N-ジフェニル-アミノ)-トリフェニルアミン(略称:TDATA)、4,4',4''-トリス[N-(3-メチルフェニル)-N-フェニル-アミノ]-トリフェニルアミン(略称:MTDATA)などの芳香族アミン系(即ち、ベンゼン環-窒素の結合を有する)の化合物が挙げられる。

40

【0153】

また、電荷注入輸送物質のうち、特に電子注入性の高い物質としては、フッ化リチウム(LiF)、フッ化セシウム(CsF)、フッ化カルシウム(CaF₂)等のようなア

50

ルカリ金属又はアルカリ土類金属の化合物が挙げられる。また、この他、 A_1q_3 のような電子輸送性の高い物質とマグネシウム（Mg）のようなアルカリ土類金属との混合物であってもよい。

【0154】

電荷注入輸送物質のうち、正孔注入性の高い物質としては、例えば、モリブデン酸化物（MoO_x）やバナジウム酸化物（VO_x）、ルテニウム酸化物（RuO_x）、タンゲステン酸化物（WO_x）、マンガン酸化物（MnO_x）等の金属酸化物が挙げられる。また、この他、フタロシアニン（略称：H₂Pc）や銅フタロシアニン（CuPc）等のフタロシアニン系の化合物が挙げられる。

【0155】

発光層は、発光波長帯の異なる発光層を画素毎に形成して、カラー表示を行う構成としても良い。典型的には、R（赤）、G（緑）、B（青）の各色に対応した発光層を形成する。この場合にも、画素の光放射側にその発光波長帯の光を透過するフィルターを設けた構成とすることで、色純度の向上や、画素部の鏡面化（映り込み）の防止を図ることができる。フィルターを設けることで、従来必要であるとされていた円偏光板などを省略することが可能となり、発光層から放射される光の損失を無くすことができる。さらに、斜方から画素部（表示画面）を見た場合に起こる色調の変化を低減することができる。

【0156】

発光材料には様々な材料がある。低分子有機発光材料では、4-ジシアノメチレン-2-メチル-6-[2-(1,1,7,7-テトラメチル-9-ジュロリジル)エテニル]-4H-ピラン（略称：DCJT）、4-ジシアノメチレン-2-t-ブチル-6-[2-(1,1,7,7-テトラメチルジュロリジン-9-イル)エテニル]-4H-ピラン（略称：DCJTB）、ペリフランテン、2,5-ジシアノ-1,4-ビス[2-(10-メトキシ-1,1,7,7-テトラメチルジュロリジン-9-イル)エテニル]ベンゼン、N,N'-ジメチルキナクリドン（略称：DMQd）、クマリン6、クマリン545T、トリス(8-キノリノラト)アルミニウム（略称：Alq₃）、9,9'-ビアントリル、9,10-ジフェニルアントラセン（略称：DPA）や9,10-ビス(2-ナフチル)アントラセン（略称：DNA）等を用いることができる。また、この他の物質でもよい。

【0157】

一方、高分子系有機発光材料は低分子系に比べて物理的強度が高く、素子の耐久性が高い。また塗布により成膜することができるるので、素子の作製が比較的容易である。高分子系有機発光材料を用いた発光素子の構造は、低分子系有機発光材料を用いたときと基本的には同じであり、順に陰極、有機発光層、陽極となる。しかし、高分子系有機発光材料を用いた発光層を形成する際には、低分子系有機発光材料を用いたときのような積層構造を形成させることは難しく、多くの場合2層構造となる。具体的には、順に陰極、発光層、正孔輸送層、陽極という積層構造である。

【0158】

発光色は、発光層を形成する材料で決まるため、これらを選択することで所望の発光を示す発光素子を形成することができる。発光層の形成に用いることができる高分子系の電界発光材料は、ポリパラフェニレンビニレン系、ポリパラフェニレン系、ポリチオフェン系、ポリフルオレン系が挙げられる。

【0159】

ポリパラフェニレンビニレン系には、ポリ(パラフェニレンビニレン)[PPV]の誘導体、ポリ(2,5-ジアルコキシ-1,4-フェニレンビニレン)[RO-PPV]、ポリ(2-(2'-エチル-ヘキソキシ)-5-メトキシ-1,4-フェニレンビニレン)[MEH-PPV]、ポリ(2-(ジアルコキシフェニル)-1,4-フェニレンビニレン)[ROP_h-PPV]等が挙げられる。ポリパラフェニレン系には、ポリパラフェニレン[PPP]の誘導体、ポリ(2,5-ジアルコキシ-1,4-フェニレン)[RO-PPP]、ポリ(2,5-ジヘキソキシ-1,4-フェニレン)等が挙げられる。ポリチオフェン系には、ポリチオフェン[PT]の誘導体、ポリ(3-アルキルチオフェン)[

10

20

30

40

50

PAT]、ポリ(3-ヘキシルチオフェン)[PHT]、ポリ(3-シクロヘキシルチオフェン)[PCHT]、ポリ(3-シクロヘキシル-4-メチルチオフェン)[PCHMT]、ポリ(3,4-ジシクロヘキシルチオフェン)[PDCHT]、ポリ[3-(4-オクチルフェニル)-チオフェン][POPT]、ポリ[3-(4-オクチルフェニル)-2,2ビチオフェン][PTOPT]等が挙げられる。ポリフルオレン系には、ポリフルオレン[PFF]の誘導体、ポリ(9,9-ジアルキルフルオレン)[PDAF]、ポリ(9,9-ジオクチルフルオレン)[PDOF]等が挙げられる。

【0160】

なお、正孔輸送性の高分子系有機発光材料を、陽極と発光性の高分子系有機発光材料の間に挟んで形成すると、陽極からの正孔注入性を向上させることができる。一般にアクセプター材料と共に水に溶解させたものをスピンドルコート法などで塗布する。また、有機溶媒には不溶であるため、上述した発光性の有機発光材料との積層が可能である。正孔輸送性の高分子系有機発光材料としては、PEDOTとアクセプター材料としてのショウノウスルホン酸(CSA)の混合物、ポリアニリン[PANI]とアクセプター材料としてのポリスチレンスルホン酸[PSS]の混合物等が挙げられる。

【0161】

また、発光層は単色又は白色の発光を呈する構成とすることができる。白色発光材料を用いる場合には、画素の光放射側に特定の波長の光を透過するフィルター(着色層)を設けた構成としてカラー表示を可能にすることができる。

【0162】

白色に発光する発光層を形成するには、例えば、Alq₃、部分的に赤色発光色素であるナイルレッドをドープしたAlq₃、Alq₃、p-EtTAZ、TPD(芳香族ジアミン)を蒸着法により順次積層することで白色を得ることができる。また、スピンドルコートを用いた塗布法によりELを形成する場合には、塗布した後、真空加熱で焼成することが好ましい。例えば、正孔注入層として作用するポリ(エチレンジオキシチオフェン)/ポリ(スチレンスルホン酸)水溶液(PEDOT/PSS)を全面に塗布、焼成し、その後、発光層として作用する発光中心色素(1,1,4,4-テトラフェニル-1,3-ブタジエン(TPB)、4-ジシアノメチレン-2-メチル-6-(p-ジメチルアミノ-スチリル)-4H-ピラン(DCM1)、ナイルレッド、クマリン6など)ドープしたポリビニルカルバゾール(PVK)溶液を全面に塗布、焼成すればよい。

【0163】

発光層は単層で形成することもでき、ホール輸送性のポリビニルカルバゾール(PVK)に電子輸送性の1,3,4-オキサジアゾール誘導体(PBD)を分散させてよい。また、30wt%のPBDを電子輸送剤として分散し、4種類の色素(TPB、クマリン6、DCM1、ナイルレッド)を適当量分散することで白色発光が得られる。ここで示した白色発光が得られる発光素子の他にも、発光層の材料を適宜選択することによって、赤色発光、緑色発光、または青色発光が得られる発光素子を作製することができる。

【0164】

さらに、発光層は、一重項励起発光材料の他、金属錯体などを含む三重項励起材料を用いても良い。例えば、赤色の発光性の画素、緑色の発光性の画素及び青色の発光性の画素のうち、輝度半減時間が比較的短い赤色の発光性の画素を三重項励起発光材料で形成し、他を一重項励起発光材料で形成する。三重項励起発光材料は発光効率が良いので、同じ輝度を得るのに消費電力が少なくて済むという特徴がある。すなわち、赤色画素に適用した場合、発光素子に流す電流量が少なくて済むので、信頼性を向上させることができる。低消費電力化として、赤色の発光性の画素と緑色の発光性の画素とを三重項励起発光材料で形成し、青色の発光性の画素を一重項励起発光材料で形成しても良い。人間の視感度が高い緑色の発光素子も三重項励起発光材料で形成することで、より低消費電力化を図ることができる。

【0165】

三重項励起発光材料の一例としては、金属錯体をドーパントとして用いたものがあり

10

20

30

40

50

、第三遷移系列元素である白金を中心金属とする金属錯体、イリジウムを中心金属とする金属錯体などが知られている。三重項励起発光材料としては、これらの化合物に限られることはなく、上記構造を有し、且つ中心金属に周期表の8～10属に属する元素を有する化合物を用いることも可能である。

【0166】

以上に掲げる発光層を形成する物質は一例であり、正孔注入輸送層、正孔輸送層、電子注入輸送層、電子輸送層、発光層、電子ブロック層、正孔ブロック層などの機能性の各層を適宜積層することで発光素子を形成することができる。また、これらの各層を合わせた混合層又は混合接合を形成しても良い。発光層の層構造は変化しうるものであり、特定の電子注入領域や発光領域を備えていない代わりに、もっぱらこの目的用の電極層を備えたり、発光性の材料を分散させて備えたりする变形は、本発明の趣旨を逸脱しない範囲において許容されうるものである。

【0167】

上記のような材料で形成した発光素子は、順方向にバイアスすることで発光する。発光素子を用いて形成する表示装置の画素は、単純マトリクス方式、若しくはアクティブマトリクス方式で駆動することができる。いずれにしても、個々の画素は、ある特定のタイミングで順方向バイアスを印加して発光させこととなるが、ある一定期間は非発光状態となっている。この非発光時間に逆方向のバイアスを印加することで発光素子の信頼性を向上させることができる。発光素子では、一定駆動条件下で発光強度が低下する劣化や、画素内で非発光領域が拡大して見かけ上輝度が低下する劣化モードがあるが、順方向及び逆方向にバイアスを印加する交流的な駆動を行うことで、劣化の進行を遅くすることができ、発光装置の信頼性を向上させることができる。また、デジタル駆動、アナログ駆動どちらでも適用可能である。

【0168】

よって、封止基板にカラーフィルタ（着色層）を形成してもよい。カラーフィルタ（着色層）は、蒸着法や液滴吐出法によって形成することができ、カラーフィルタ（着色層）を用いると、高精細な表示を行うこともできる。カラーフィルタ（着色層）により、各RGBの発光スペクトルにおいてプロードなピークを鋭いピークになるように補正できるからである。

【0169】

以上、各RGBの発光を示す材料を形成する場合を説明したが、単色の発光を示す材料を形成し、カラーフィルタや色変換層を組み合わせることによりフルカラー表示を行うことができる。カラーフィルタ（着色層）や色変換層は、例えば第2の基板（封止基板）に形成し、基板へ張り合わせればよい。

【0170】

もちろん単色発光の表示を行ってもよい。例えば、単色発光を用いてエリアカラータイプの表示装置を形成してもよい。エリアカラータイプは、パッシブマトリクス型の表示部が適しており、主に文字や記号を表示することができる。

【0171】

上記構成において、陰極としては、仕事関数が小さい材料を用いることが可能で、例えば、Ca、Al、CaF、MgAg、AlLi等が望ましい。電界発光層は、単層型、積層型、また層の界面がない混合型のいずれでもよい。またシングレット材料、トリプレット材料、又はそれらを組み合わせた材料や、有機化合物又は無機化合物を含む電荷注入輸送物質及び発光材料で形成し、その分子数から低分子系有機化合物、中分子系有機化合物（昇華性を有さず、且つ分子数が20以下、又は連鎖する分子の長さが10μm以下の有機化合物を指している）、高分子系有機化合物から選ばれた一種又は複数種の層を含み、電子注入輸送性又は正孔注入輸送性の無機化合物と組み合わせてもよい。第1の電極層は光を透過する透明導電膜を用いて形成し、例えばITO、ITSOの他、酸化インジウムに2～20atomic%の酸化亜鉛（ZnO）を混合した透明導電膜を用いる。なお、第1の電極層を形成する前に、酸素雰囲気中のプラズマ処理や真空雰囲気下での加熱

処理を行うとよい。隔壁(土手ともいう)は、珪素を含む材料、有機材料及び化合物材料を用いて形成する。また、多孔質膜を用いても良い。但し、アクリル、ポリイミド等の感光性、非感光性の材料を用いて形成すると、その側面は曲率半径が連続的に変化する形状となり、上層の薄膜が段切れせずに(破れることなく)形成されるため好ましい。本実施の形態は、上記の実施の形態と自由に組み合わせることが可能である。

【0172】

本発明を用いると、信頼性の高い表示装置を簡略化した工程で作製することができる。よって、高精細、高画質な表示装置を低いコストで歩留まり良く製造することができる。

【0173】

本実施の形態は、実施の形態1乃至3とそれぞれと組み合わせて用いることが可能である。

【0174】

(実施の形態5)

走査線側入力端子部と信号線側入力端子部とに保護ダイオードを設けた一態様について図15を参照して説明する。図15において画素2702にはTFT501、TFT502、容量素子504、発光素子503が設けられている。このTFTは実施の形態1と同様な構成を有している。

【0175】

信号線側入力端子部には、保護ダイオード561と保護ダイオード562が設けられている。この保護ダイオードは、TFT501若しくはTFT502と同様な工程で作製され、ゲートとドレイン若しくはソースの一方とを接続することによりダイオードとして動作させている。図15で示す上面図の等価回路図を図14に示している。

【0176】

保護ダイオード561は、ゲート電極層、半導体層、配線層から成っている。保護ダイオード562も同様な構造である。この保護ダイオードと接続する共通電位線554、共通電位線555はゲート電極層と同じ層で形成している。従って、配線層と電気的に接続するには、絶縁層にコンタクトホールを形成する必要がある。

【0177】

絶縁層へのコンタクトホールは、マスク層を形成し、エッチング加工すれば良い。この場合、大気圧放電のエッチング加工を適用すれば、局所的な放電加工も可能であり、基板の全面にマスク層を形成する必要はない。

【0178】

信号配線層はTFT501におけるソース及びドレイン配線層505と同じ層で形成され、それに接続している信号配線層とソース又はドレイン側が接続する構造となっている。

【0179】

走査信号線側の入力端子部も同様な構成である。保護ダイオード563は、ゲート電極層、半導体層、配線層から成っている。保護ダイオード564も同様な構造である。この保護ダイオードと接続する共通電位線556、共通電位線557はソース及びドレイン配線層と同じ層で形成している。入力段に設けられる保護ダイオードを同時に形成することができる。なお、保護ダイオードを挿入する位置は、本実施の形態のみに限定されず、駆動回路と画素との間に設けることもできる。

【0180】

(実施の形態6)

本発明によって形成される表示装置によって、テレビジョン装置を完成させることができる。表示パネルには、図16(A)で示すような構成として画素部のみが形成されて走査線側駆動回路と信号線側駆動回路とが、図17(B)のようなTAB方式により実装される場合と、図17(A)のようなCOG方式により実装される場合と、図16(B)に示すようにSASでTFTを形成し、画素部と走査線側駆動回路を基板上に一体形成し

信号線側駆動回路を別途ドライバICとして実装する場合、また図16(C)のように画素部と信号線側駆動回路と走査線側駆動回路を基板上に一体形成する場合などがあるが、どのような形態としても良い。

【0181】

その他の外部回路の構成として、映像信号の入力側では、チューナで受信した信号のうち、映像信号を増幅する映像信号増幅回路と、そこから出力される信号を赤、緑、青の各色に対応した色信号に変換する映像信号処理回路と、その映像信号をドライバICの入力仕様に変換するためのコントロール回路などからなっている。コントロール回路は、走査線側と信号線側にそれぞれ信号が出力する。デジタル駆動する場合には、信号線側に信号分割回路を設け、入力デジタル信号をm個に分割して供給する構成としても良い。

10

【0182】

チューナで受信した信号のうち、音声信号は、音声信号増幅回路に送られ、その出力は音声信号処理回路を経てスピーカに供給される。制御回路は受信局(受信周波数)や音量の制御情報を入力部から受け、チューナや音声信号処理回路に信号を送出する。

【0183】

表示モジュールを、図20(A)、(B)に示すように、筐体に組みこんで、テレビジョン装置を完成させることができる。FPCまで取り付けられた図1のような表示パネルのことを一般的にはEL表示モジュールともいう。よって図1のようなEL表示モジュールを用いると、ELテレビジョン装置を完成することができる。表示モジュールにより主画面2003が形成され、その他付属設備としてスピーカー部2009、操作スイッチなどが備えられている。このように、本発明によりテレビジョン装置を完成させることができる。

20

【0184】

また、位相差板や偏光板を用いて、外部から入射する光の反射光を遮断するようにしてもよい。また上面放射型の表示装置ならば、隔壁となる絶縁層を着色しブラックマトリクスとして用いてもよい。この隔壁は液滴吐出法などによっても形成することができ、顔料系の黒色樹脂や、ポリイミドなどの樹脂材料に、カーボンブラック等を混合させてよく、その積層でもよい。液滴吐出法によって、異なった材料を同領域に複数回吐出し、隔壁を形成してもよい。位相差板、位相差板としては1/4板、1/2板を用い、光を制御できるように設計すればよい。構成としては、順にTFT素子基板、発光素子、封止基板(封止材)、位相差板、位相差板(1/4板、1/2板)、偏光板となり、発光素子から放射された光は、これらを通過し偏光板側より外部に放射される。この位相差板や偏光板は光が放射される側に設置すればよく、両面放射される両面放射型の表示装置であれば両方に設置することもできる。また、偏光板の外側に反射防止膜を有していても良い。これにより、より高繊細で精密な画像を表示することができる。

30

【0185】

図20(A)に示すように、筐体2001に表示素子を利用した表示用パネル2002が組み込まれ、受信機2005により一般のテレビ放送の受信をはじめ、モ뎀2004を介して有線又は無線による通信ネットワークに接続することにより一方向(送信者から受信者)又は双方向(送信者と受信者間、又は受信者間同士)の情報通信をすることもできる。テレビジョン装置の操作は、筐体に組みこまれたスイッチ又は別体のリモコン操作機2006により行うことが可能であり、このリモコン装置にも出力する情報を表示する表示部2007が設けられていても良い。

40

【0186】

また、テレビジョン装置にも、主画面2003の他にサブ画面2008を第2の表示用パネルで形成し、チャネルや音量などを表示する構成が付加されていても良い。この構成において、主画面2003を視野角の優れたEL表示用パネルで形成し、サブ画面を低消費電力で表示可能な液晶表示用パネルで形成しても良い。また、低消費電力化を優先させるためには、主画面2003を液晶表示用パネルで形成し、サブ画面をEL表示用パネルで形成し、サブ画面は点滅可能とする構成としても良い。本発明を用いると、このよう

50

な大型基板を用いて、多くの TFT や電子部品を用いても、信頼性の高い表示装置とすることができる。

【 0 1 8 7 】

図 2 0 (B) は例えば 2 0 ~ 8 0 インチの大型の表示部を有するテレビジョン装置であり、筐体 2 0 1 0 、操作部であるキー ボード部 2 0 1 2 、表示部 2 0 1 1 、スピーカー部 2 0 1 3 等を含む。本発明は、表示部 2 0 1 1 の作製に適用される。図 2 0 (B) の表示部は、わん曲可能な物質を用いているので、表示部がわん曲したテレビジョン装置となっている。このように表示部の形状を自由に設計することができるので、所望な形状のテレビジョン装置を作製することができる。

【 0 1 8 8 】

本発明により、簡略な工程で表示装置を形成できるため、コストダウンも達成できる。よって本発明を用いたテレビジョン装置では、大画面の表示部を有しても低いコストで形成できる。よって高性能、高信頼性のテレビジョン装置を歩留まりよく作製することができる。

【 0 1 8 9 】

勿論、本発明はテレビジョン装置に限定されず、パーソナルコンピュータのモニタをはじめ、鉄道の駅や空港などにおける情報表示盤や、街頭における広告表示盤など大面積の表示媒体としても様々な用途に適用することができる。

【 0 1 9 0 】

(実施の形態 7)

本発明を適用して、様々な表示装置を作製することができる。即ち、それら表示装置を表示部に組み込んだ様々な電子機器に本発明を適用できる。

【 0 1 9 1 】

その様な電子機器としては、ビデオカメラ、デジタルカメラ等のカメラ、プロジェクター、ヘッドマウントディスプレイ（ゴーグル型ディスプレイ）、カーナビゲーション、カーステレオ、パーソナルコンピュータ、ゲーム機器、携帯情報端末（モバイルコンピュータ、携帯電話または電子書籍等）、記録媒体を備えた画像再生装置（具体的には Digital Versatile Disc (DVD) 等の記録媒体を再生し、その画像を表示しうるディスプレイを備えた装置）などが挙げられる。それらの例を図 2 1 に示す。

【 0 1 9 2 】

図 2 1 (A) は、コンピュータであり、本体 2 1 0 1 、筐体 2 1 0 2 、表示部 2 1 0 3 、キー ボード 2 1 0 4 、外部接続ポート 2 1 0 5 、ポインティングマウス 2 1 0 6 等を含む。本発明を用いると、小型化し、画素が微細化しても、信頼性が高く、高画質な画像を表示するコンピュータを完成させることができる。

【 0 1 9 3 】

図 2 1 (B) は記録媒体を備えた画像再生装置（具体的には DVD 再生装置）であり、本体 2 2 0 1 、筐体 2 2 0 2 、表示部 A 2 2 0 3 、表示部 B 2 2 0 4 、記録媒体（ DVD 等）読み込み部 2 2 0 5 、操作キー 2 2 0 6 、スピーカー部 2 2 0 7 等を含む。表示部 A 2 2 0 3 は主として画像情報を表示し、表示部 B 2 2 0 4 は主として文字情報を表示する。本発明を用いると、小型化し、画素が微細化しても、信頼性が高く、高画質な画像を表示する画像再生装置を完成させることができる。

【 0 1 9 4 】

図 2 1 (C) は携帯電話であり、本体 2 3 0 1 、音声出力部 2 3 0 2 、音声入力部 2 3 0 3 、表示部 2 3 0 4 、操作スイッチ 2 3 0 5 、アンテナ 2 3 0 6 等を含む。本発明を用いると、小型化し、画素が微細化しても、信頼性が高く、高画質な画像を表示する携帯電話を完成させることができる。

【 0 1 9 5 】

図 2 1 (D) はビデオカメラであり、本体 2 4 0 1 、表示部 2 4 0 2 、筐体 2 4 0 3 、外部接続ポート 2 4 0 4 、リモコン受信部 2 4 0 5 、受像部 2 4 0 6 、バッテリー 2 4 0 7 、音声入力部 2 4 0 8 、接眼部 2 4 0 9 、操作キー 2 4 1 0 等を含む。本発明を用い

10

20

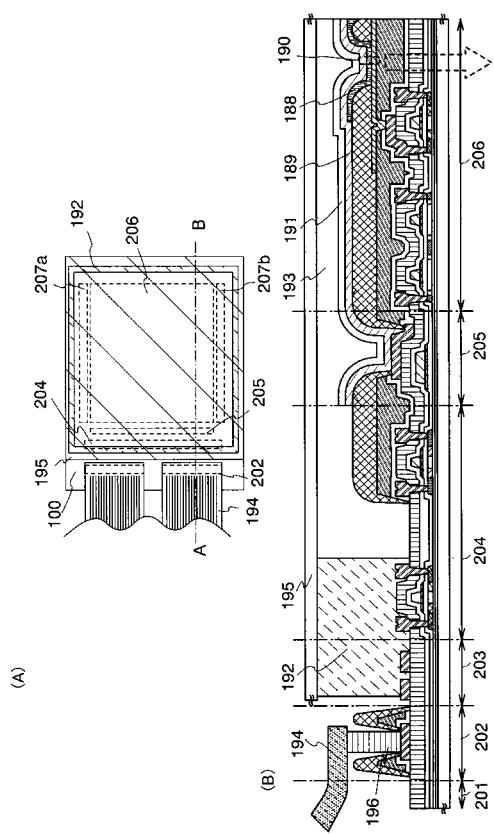
30

40

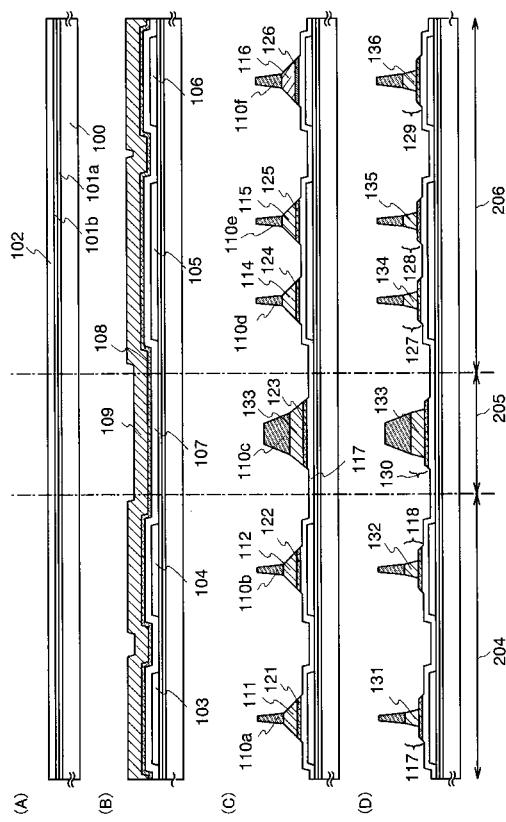
50

ると、小型化し、画素が微細化しても、信頼性が高く、高画質な画像を表示できるビデオカメラを完成することができる。本実施の形態は、上記の実施の形態と自由に組み合わせることができる。

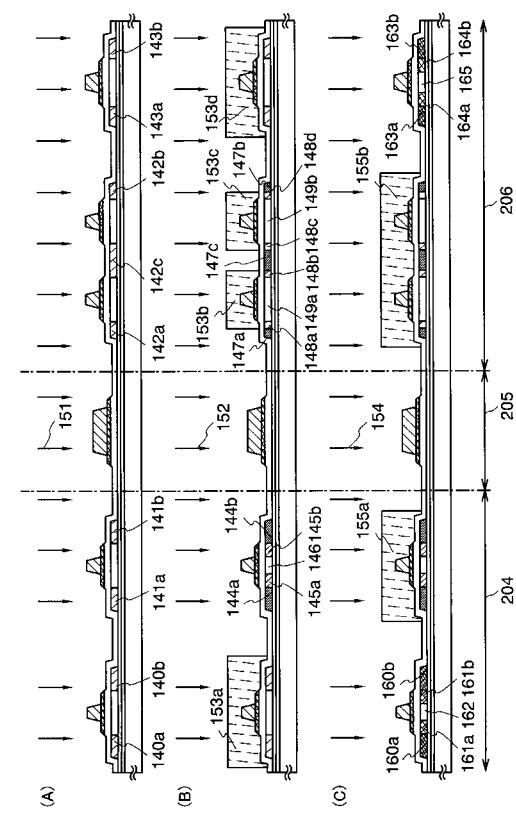
【 図 1 】



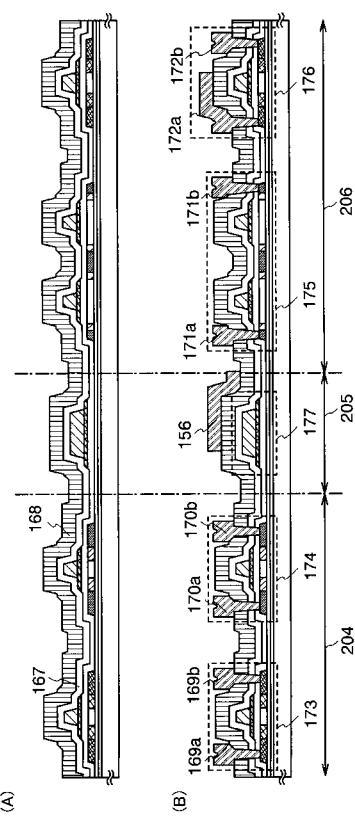
【 四 2 】



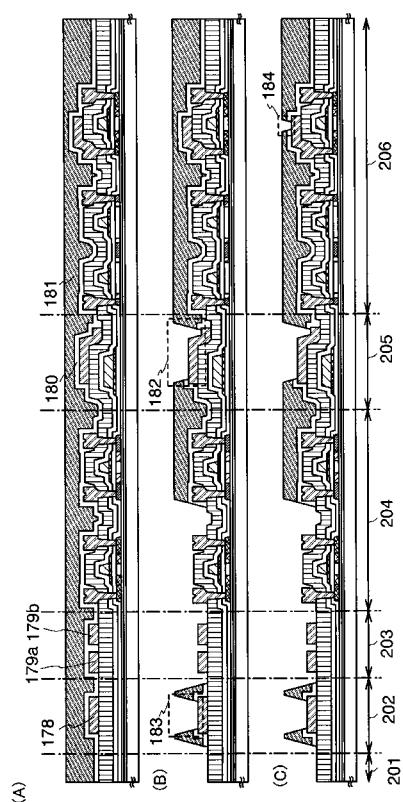
【図3】



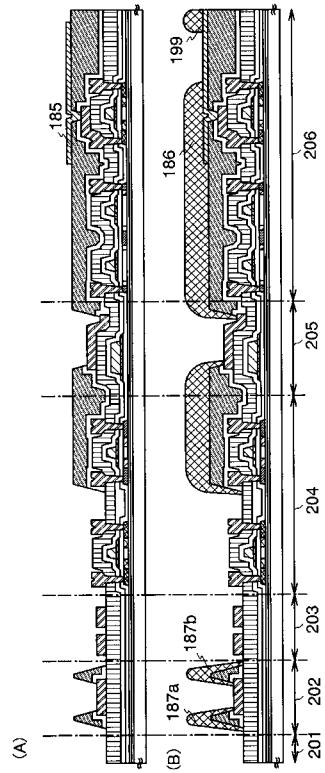
【図4】



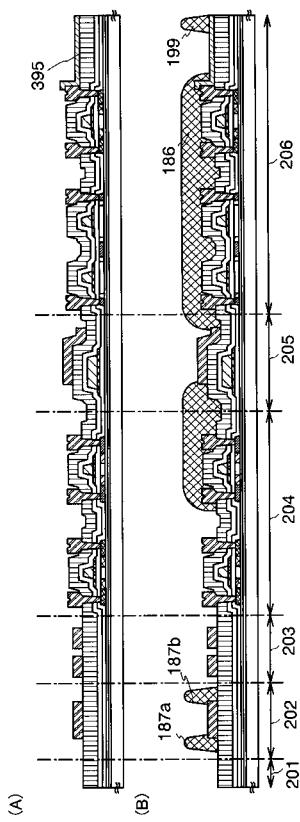
【図5】



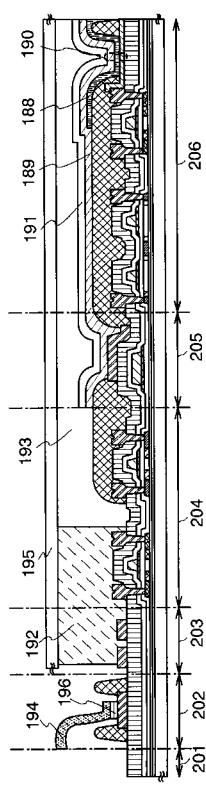
【図6】



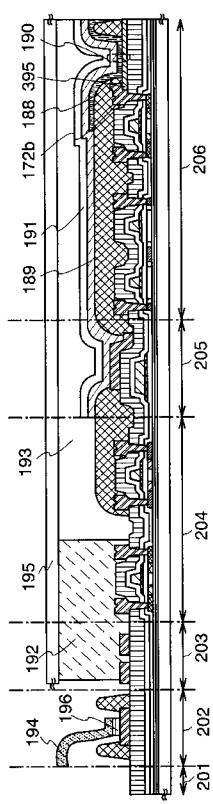
【図7】



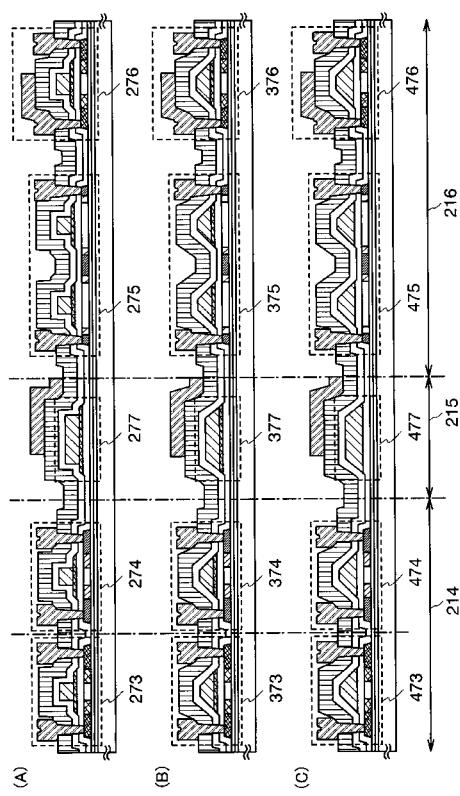
【図8】



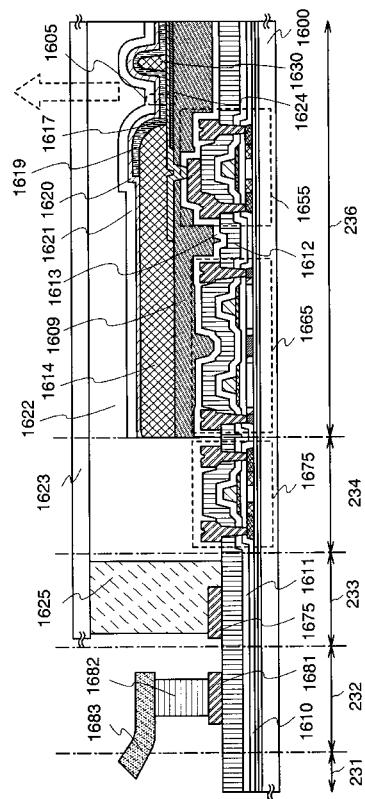
【図9】



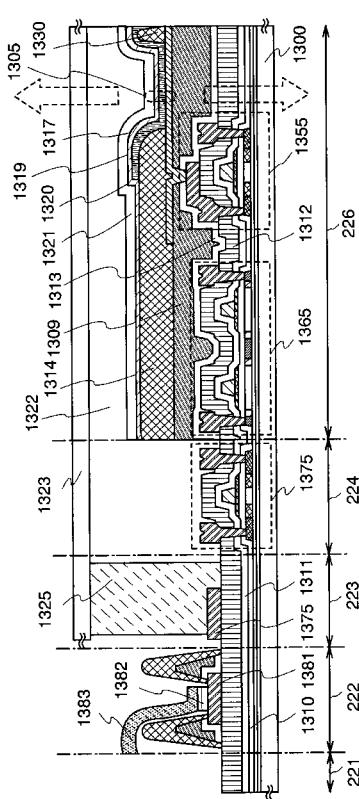
【図10】



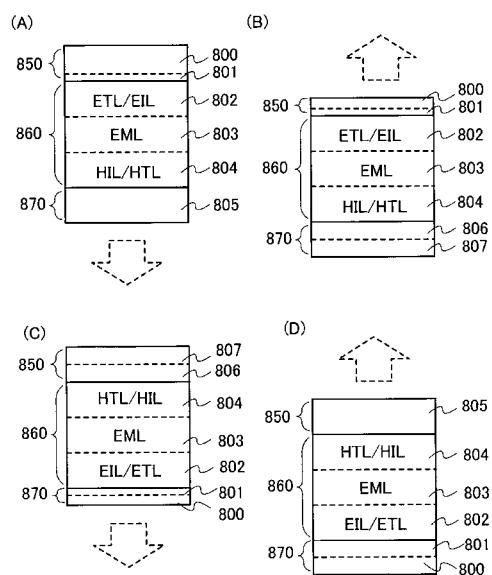
【 図 1 1 】



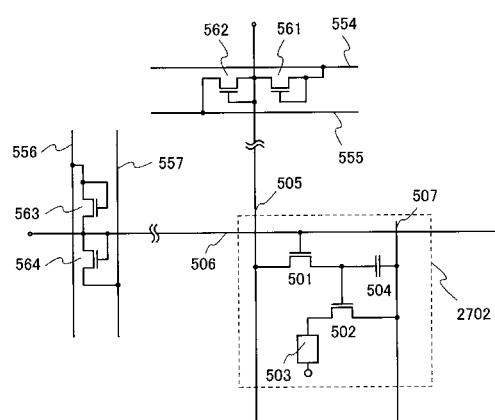
【 図 1 2 】



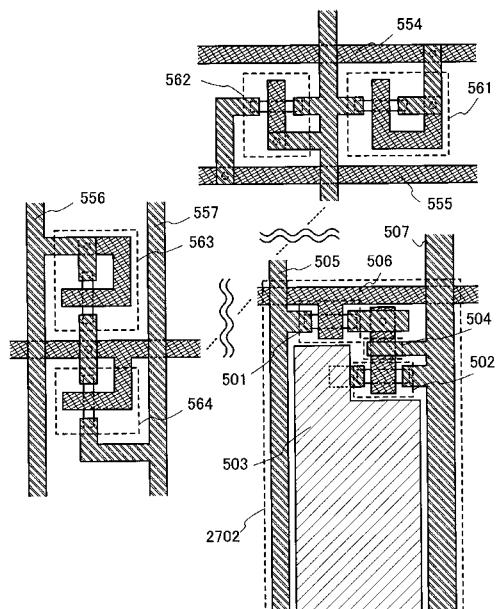
【図13】



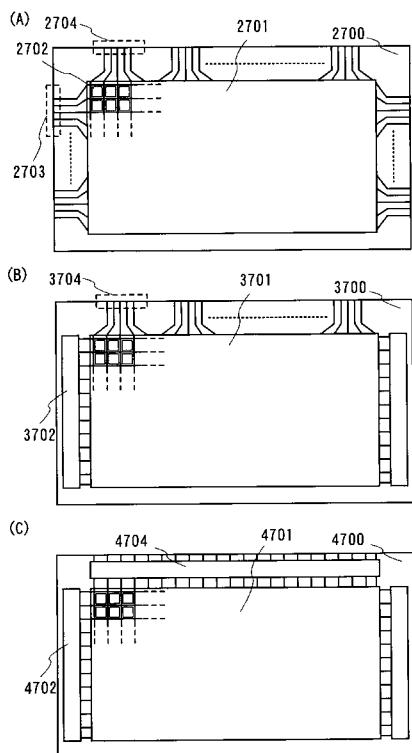
【 図 1 4 】



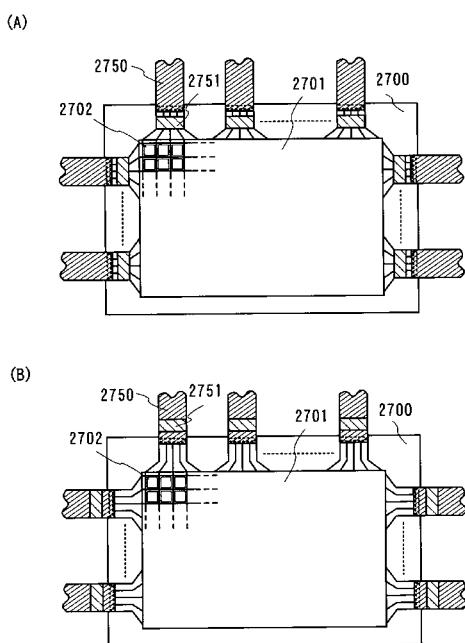
【図15】



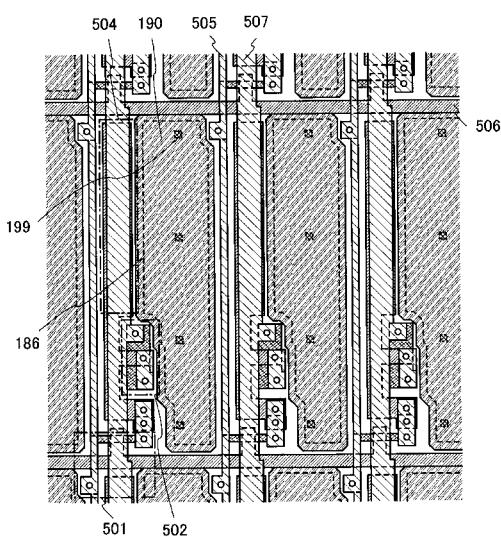
【図16】



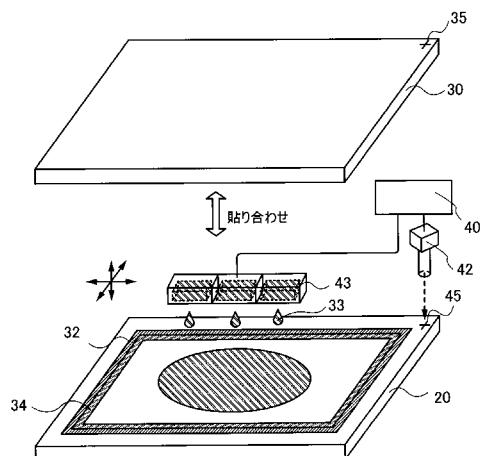
【図17】



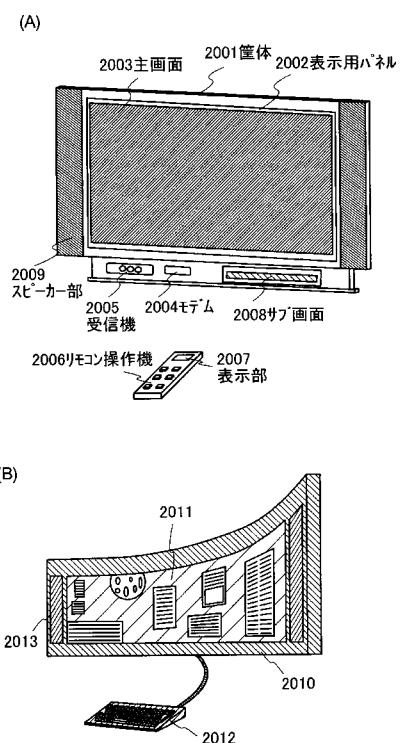
【図18】



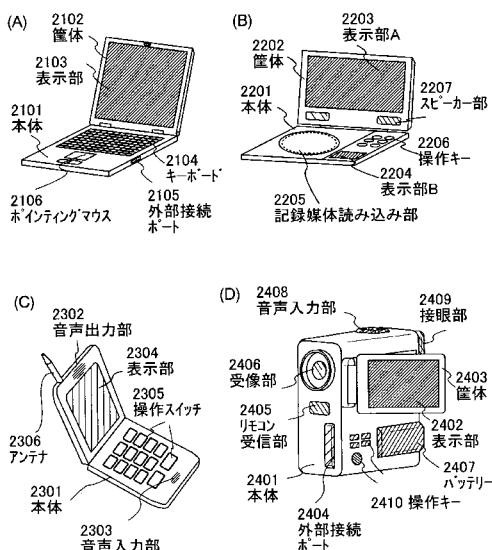
【図19】



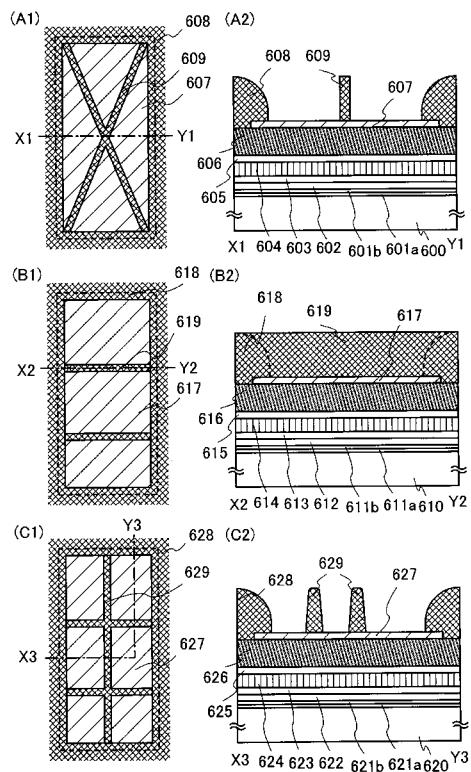
【図20】



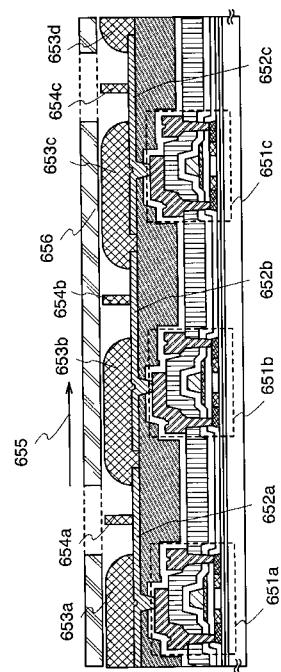
【図21】



【図22】



【図 2 3】



フロントページの続き

(51)Int.Cl.	F I	テーマコード(参考)
H 05 B 33/12 (2006.01)	H 05 B 33/12	B
H 05 B 33/22 (2006.01)	H 05 B 33/22	Z
H 05 B 33/10 (2006.01)	H 05 B 33/10	

F ターム(参考) 5C094 AA38 AA42 BA27 DA09 DA13 FB01 FB15 HA08
5G435 AA13 AA17 BB05 HH14 KK05

专利名称(译)	制造发光显示装置的方法		
公开(公告)号	JP2012084530A	公开(公告)日	2012-04-26
申请号	JP2011265630	申请日	2011-12-05
[标]申请(专利权)人(译)	株式会社半导体能源研究所		
申请(专利权)人(译)	半导体能源研究所有限公司		
[标]发明人	村上智史 大谷久 山崎舜平		
发明人	村上 智史 大谷 久 山崎 舜平		
IPC分类号	H05B33/04 G09F9/30 H01L27/32 G09F9/00 H01L51/50 H05B33/12 H05B33/22 H05B33/10		
CPC分类号	H01L27/3244 H01L27/3295 H01L27/3297 H01L51/0005 H01L51/525 H01L51/56 H01L2251/5323 H01L27/3248 H01L27/3262 H01L27/3272 H01L27/3274 H01L51/5012 H01L51/504 H01L51/5237 H05B33/04 H05B33/10 H05B33/22 H01L27/3225 H01L27/3246 H01L27/3276 H01L51/5203 H01L51 /5246 H01L51/5253		
FI分类号	H05B33/04 G09F9/30.365.Z G09F9/30.338 G09F9/00.342.Z H05B33/14.A H05B33/12.B H05B33/22.Z H05B33/10 G09F9/00.342 G09F9/30.365 H01L27/32		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC23 3K107/CC43 3K107/CC45 3K107/DD89 3K107/DD90 3K107 /DD96 3K107/DD97 3K107/EE03 3K107/EE42 3K107/EE55 3K107/GG12 5C094/AA38 5C094/AA42 5C094/BA27 5C094/DA09 5C094/DA13 5C094/FB01 5C094/FB15 5C094/HA08 5G435/AA13 5G435 /AA17 5G435/BB05 5G435/HH14 5G435/KK05		
优先权	2004272628 2004-09-17 JP		
其他公开文献	JP5244958B2		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种以低成本制造高可靠性显示器件的技术，具有良好的良率。解决方案：在像素电极层上形成间隔物，以在形成电致发光层时保护像素电极层免受掩模的影响。而且，由于含有透水性的有机材料的层在密封剂的显示装置中密封，并且密封剂不与包含有机材料的层接触，因此可以防止由于诸如水的污染物导致的发光元件的劣化。密封剂形成在显示装置的驱动电路区域的一部分中，因此，也可以获得显示装置的窄画框。

